

# シャットダウン機能付き12ビット 500ksp/sサンプリングA/Dコンバータ

## 特長

- 単一5Vまたは±5V電源動作
- 2つの速度グレード、500ksp(LTC1278-5)  
400ksp(LTC1278-4)
- ナイキスト周波数でS/(N+D)が70dB、THDが74dB
- 全温度範囲でミッシング・コードなし
- 消費電力: 75mW(標準)
- 瞬時ウェイクアップ付きパワー・シャットダウン
- 内部リファレンスを外部からオーバードライブ可能
- 内部同期クロック; クロック不要
- ハイ・インピーダンス・アナログ入力
- 入力範囲: 0V~5Vまたは±2.5V
- DSPおよびFIFOへの柔軟で使いやすい  
パラレル・インタフェース
- 24ピン細型PDIPおよびSWパッケージ

## アプリケーション

- 高速データ収集
- デジタル信号処理
- 多重化データ収集システム
- オーディオおよびテレコム処理
- スペクトル解析

LT、LTC、LTIはリニアテクノロジー社の登録商標です。

## 概要

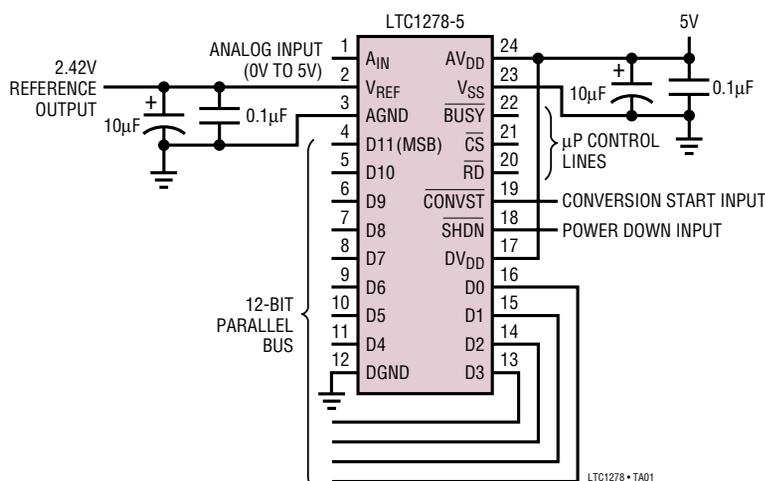
LTC<sup>®</sup>1278は、1.6μs、500ksp/sサンプリング12ビットA/Dコンバータで、単一5Vまたは±5V電源で動作し、消費電力はわずか75mWです。このデバイスは使いやすく、200nsのサンプル・ホールド、高精度リファレンス、内部で調整されたクロックを搭載しています。ユニポーラおよびバイポーラ変換モードを実行できるため、ADCの柔軟性が向上しています。通常の低消費電力動作に加えて、さらに8.5mWにまで消費電力を低減するパワーダウン機能も備えています。シャットダウンから瞬時にウェイクアップ可能なため、短い非アクティブ期間でもパワーダウンできます。

LTC1278は、単一5V電源で0V~5Vのユニポーラ入力、±5V電源で±2.5Vのバイポーラ入力を変換します。最大DC仕様には、±1LSBのINLと±1LSBのDNLが含まれています。また、全温度範囲における100kHzの入力周波数での70dBのS/(N+D)と78dBのTHDなど、卓越したAC性能が保証されています。

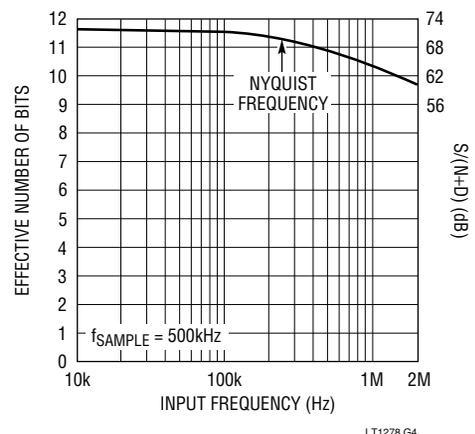
内部クロックは変換時間が1.6μsになるように調整されています。クロックは自動的に各サンプル・コマンドに同期するため、競合デバイスに見られる非同期クロック・ノイズの問題は発生しません。変換開始入力とデータ・レディ信号(BUSY)が独立しているため、FIFO、DSP、およびマイクロプロセッサへの接続を容易に行なえます。

## 標準的応用例

単一5V電源、500kHz、12ビット・サンプリングA/Dコンバータ



有効ビット数および信号対(ノイズ+歪み)と  
入力周波数



# LTC1278

## 絶対最大定格

$AV_{DD} = DV_{DD} = V_{DD}$  (Note 1, 2)

電源電圧 ( $V_{DD}$ )	12V
負電源電圧 ( $V_{SS}$ )	
バイポーラ動作のみ	-6V~GND
全電源電圧 ( $V_{DD} \sim V_{SS}$ )	
バイポーラ動作のみ	12V
アナログ入力電圧 (Note 3)	
ユニポーラ動作	-0.3V~( $V_{DD} + 0.3V$ )
バイポーラ動作	( $V_{SS} - 0.3V$ )~( $V_{DD} + 0.3V$ )
デジタル入力電圧 (Note 4)	
ユニポーラ動作	-0.3V~12V
バイポーラ動作	( $V_{SS} - 0.3V$ )~12V
デジタル出力電圧	
ユニポーラ動作	-0.3V~( $V_{DD} + 0.3V$ )
バイポーラ動作	( $V_{SS} - 0.3V$ )~( $V_{DD} + 0.3V$ )
消費電力	500mW
動作温度範囲	
LTC1278-4C、LTC1278-5C	0°C~70°C
LTC1278-4I	-40°C~85°C
保存温度範囲	-65°C~150°C
リード温度 (半田付け、10秒)	300°C

## パッケージ/発注情報

		<b>ORDER PART NUMBER</b> LTC1278-4CN LTC1278-5CN LTC1278-4IN LTC1278-4CSW LTC1278-5CSW LTC1278-4ISW
N PACKAGE 24-LEAD PDIP	SW PACKAGE 24-LEAD PLASTIC SO WIDE	
$T_{JMAX} = 110^{\circ}C, \theta_{JA} = 100^{\circ}C/W$ (N) $T_{JMAX} = 110^{\circ}C, \theta_{JA} = 130^{\circ}C/W$ (SW)		

ミリタリ・グレードのデバイスに関してはお問い合わせください。

## コンバータ特性 内部リファレンス使用 (Notes 5, 6)

PARAMETER	CONDITIONS	LTC1278-4/LTC1278-5			UNITS
		MIN	TYP	MAX	
Resolution (No Missing Codes)		●	12		Bit
Integral Linearity Error	(Note 7)	●		±1	LSB
Differential Linearity Error		●		±1	LSB
Offset Error	(Note 8)			±4	LSB
		●		±6	LSB
Gain Error				±15	LSB
Gain Error Tempco	$I_{OUT(REF)} = 0$	●	±10	±45	ppm/°C

## アナログ入力 (Note 5)

SYMBOL	PARAMETER	CONDITIONS	LTC1278-4/LTC1278-5			UNITS
			MIN	TYP	MAX	
$V_{IN}$	Analog Input Range (Note 9)	$4.95V \leq V_{DD} \leq 5.25V$ (Unipolar)	●	0 to 5		V
		$4.75V \leq V_{DD} \leq 5.25V, -5.25V \leq V_{SS} \leq -2.45V$ (Bipolar)	●	±2.5		V
$I_{IN}$	Analog Input Leakage Current	$\overline{CS} = High$	●		±1	μA
$C_{IN}$	Analog Input Capacitance	Between Conversions (Sample Mode)		45		pF
		During Conversions (Hold Mode)		5		pF

## ダイナミック精度 (Note 5)

SYMBOL	PARAMETER	CONDITIONS		LTC1278-4/LTC1278-5			UNITS
				MIN	TYP	MAX	
S/(N + D)	Signal-to-Noise Plus Distortion Ratio	100kHz Input Signal	●	70	72		dB
		250kHz Input Signal			70		dB
THD	Total Harmonic Distortion First 5 Harmonics	100kHz Input Signal	●		-80	-78	dB
		250kHz Input Signal			-74		dB
	Peak Harmonic or Spurious Noise	100kHz Input Signal	●		-84	-78	dB
		250kHz Input Signal			-74		dB
IMD	Intermodulation Distortion	$f_{IN1} = 99.37\text{kHz}$ , $f_{IN2} = 102.4\text{kHz}$			-82		dB
		$f_{IN1} = 249.37\text{kHz}$ , $f_{IN2} = 252.4\text{kHz}$			-70		dB
	Full Power Bandwidth				4		MHz
	Full Linear Bandwidth (S/(N + D) $\geq$ 68dB)				350		kHz

## 内部リファレンス特性 (Note 5)

PARAMETER	CONDITIONS		LTC1278-4/LTC1278-5			UNITS
			MIN	TYP	MAX	
$V_{REF}$ Output Voltage	$I_{OUT} = 0$		2.400	2.420	2.440	V
$V_{REF}$ Output Tempco	$I_{OUT} = 0$	●		$\pm 10$	$\pm 45$	ppm/ $^{\circ}$ C
$V_{REF}$ Line Regulation	$4.95\text{V} \leq V_{DD} \leq 5.25\text{V}$			0.01		LSB/V
	$-5.25\text{V} \leq V_{SS} \leq -4.95\text{V}$			0.01		LSB/V
$V_{REF}$ Load Regulation	$0\text{V} \leq  I_{OUT}  \leq 1\text{mA}$			2		LSB/mA

## デジタル入力とデジタル出力 (Note 5)

SYMBOL	PARAMETER	CONDITIONS		LTC1278-4/LTC1278-5			UNITS
				MIN	TYP	MAX	
$V_{IH}$	High Level Input Voltage	$V_{DD} = 5.25\text{V}$	●	2.4			V
$V_{IL}$	Low Level Input Voltage	$V_{DD} = 4.95\text{V}$	●			0.8	V
$I_{IN}$	Digital Input Current	$V_{IN} = 0\text{V to } V_{DD}$	●			$\pm 10$	$\mu$ A
$C_{IN}$	Digital Input Capacitance				5		pF
$V_{OH}$	High Level Output Voltage	$V_{DD} = 4.95\text{V}$ $I_O = -10\mu\text{A}$ $I_O = -200\mu\text{A}$	●		4.7		V
				4			V
$V_{OL}$	Low Level Output Voltage	$V_{DD} = 4.95\text{V}$ $I_O = 160\mu\text{A}$ $I_O = 1.6\text{mA}$	●		0.05		V
					0.10	0.4	V
$I_{OZ}$	High Z Output Leakage D11 to D0	$V_{OUT} = 0\text{V to } V_{DD}$ , $\overline{CS}$ High	●			$\pm 10$	$\mu$ A
$C_{OZ}$	High Z Output Capacitance D11 to D0	$\overline{CS}$ High (Note 9)	●			15	pF
$I_{SOURCE}$	Output Source Current	$V_{OUT} = 0\text{V}$			-10		mA
$I_{SINK}$	Output Sink Current	$V_{OUT} = V_{DD}$			10		mA

## 電源要求条件 (Note 5)

SYMBOL	PARAMETER	CONDITIONS	LTC1278-4/LTC1278-5			UNITS
			MIN	TYP	MAX	
V <sub>DD</sub>	Positive Supply Voltage (Notes 10, 11)	Unipolar	4.95		5.25	V
		Bipolar	4.75		5.25	V
V <sub>SS</sub>	Negative Supply Voltage (Note 10)	Bipolar Only	-2.45		-5.25	V
I <sub>DD</sub>	Positive Supply Current	f <sub>SAMPLE</sub> = 500ksps		15.0	29.5	mA
		SHDN = 0V		1.7	3.0	mA
I <sub>SS</sub>	Negative Supply Current	f <sub>SAMPLE</sub> = 500ksps, V <sub>SS</sub> = -5V		0.12	0.30	mA
P <sub>D</sub>	Power Dissipation	f <sub>SAMPLE</sub> = 500ksps		75.0	150	mW
		SHDN = 0V		8.5	15	mW

## タイミング特性 (Note 5)

SYMBOL	PARAMETER	CONDITIONS	LTC1278-4/LTC1278-5			UNITS
			MIN	TYP	MAX	
f <sub>SAMPLE(MAX)</sub>	Maximum Sampling Frequency	LTC1278-4	400			kHz
		LTC1278-5	500			
t <sub>SAMPLE(MIN)</sub>	Minimum Throughput Time (Acquisition Time Plus Conversion Time)	LTC1278-4			2.5	μs
		LTC1278-5			2.0	μs
t <sub>CONV</sub>	Conversion Time	LTC1278-4		2.0	2.3	μs
		LTC1278-5		1.6	1.85	μs
t <sub>ACQ</sub>	Acquisition Time			200		ns
t <sub>1</sub>	$\overline{CS} \downarrow$ to $\overline{RD} \downarrow$ Setup Time	(Notes 9, 10)		0		ns
t <sub>2</sub>	$\overline{CS} \downarrow$ to $\overline{CONVST} \downarrow$ Setup Time	(Notes 9, 10)		20		ns
t <sub>3</sub>	SHDN $\uparrow$ to $\overline{CONVST} \downarrow$ Wake-Up Time	(Note 10)		350		ns
t <sub>4</sub>	$\overline{CONVST}$ Low Time	(Notes 10, 12)		40		ns
t <sub>5</sub>	$\overline{CONVST} \downarrow$ to $\overline{BUSY} \downarrow$ Delay	C <sub>L</sub> = 100pF		40	110	ns
		Commercial			130	ns
		Industrial			140	ns
t <sub>6</sub>	Data Ready Before $\overline{BUSY} \uparrow$	C <sub>L</sub> = 100pF		20	40	ns
t <sub>7</sub>	Wait Time $\overline{RD} \downarrow$ After $\overline{BUSY} \uparrow$	Mode 2, (see Figure 14) (Note 9)		-20		ns
t <sub>8</sub>	Data Access Time After $\overline{RD} \downarrow$	C <sub>L</sub> = 20pF (Note 9)		50	90	ns
		Commercial			110	ns
		Industrial			120	ns
		C <sub>L</sub> = 100pF		70	125	ns
		Commercial			150	ns
		Industrial			170	ns
t <sub>9</sub>	Bus Relinquish Time		20	30	75	ns
		Commercial		20	85	ns
		Industrial		20	90	ns
t <sub>10</sub>	$\overline{RD}$ Low Time	(Note 9)		t <sub>8</sub>		ns
t <sub>11</sub>	$\overline{CONVST}$ High Time	(Notes 9, 12)		40		ns
t <sub>12</sub>	Aperture Delay of Sample-and-Hold	Jitter < 50ps		15		ns

## タイミング特性 (Note 5)

●は全動作温度範囲の規格値を意味する。その他すべてのリミット値と標準値は $T_A = 25^\circ\text{C}$ での値。

**Note 1:** 絶対最大定格はそれを超えるとデバイスの寿命に影響を及ぼす値。

**Note 2:** すべての電圧値は(注記がない限り)DGNDとAGNDを結線したグラウンドを基準にしている。

**Note 3:** これらのピンの電圧を $V_{SS}$ (ユニポーラ・モードのグラウンド)より低くするか、 $V_{DD}$ より高くすると、内部のダイオードによってクランプされる。この製品は $V_{SS}$ (ユニポーラ・モードのグラウンド)より低い、または $V_{DD}$ より高い電圧で、ラッチアップを起こさずに60mA以上の入力電流を処理することができる。

**Note 4:** これらのピンの電圧を $V_{SS}$ (ユニポーラ・モードのグラウンド)より低くすると、内部のダイオードによってクランプされる。この製品は $V_{SS}$ (ユニポーラ・モードのグラウンド)より低い電圧で、ラッチアップを起こさずに60mA以上の入力電流を処理することができる。これらのピンは $V_{DD}$ にクランプされない。

**Note 5:** 注記がない限り、 $AV_{DD} = DV_{DD} = V_{DD} = 5V$ 、(バイポーラ・モードでは $V_{SS} = -5V$ )、 $f_{SAMPLE} = 400\text{kHz}$  (LTC1278-4)、 $500\text{kHz}$  (LTC1278-5)、 $t_r = t_f = 5\text{ns}$ 。

**Note 6:** 直線性、オフセット、およびフルスケール仕様は、ユニポーラ・モードとバイポーラ・モードに適用される。

**Note 7:** 積分非直線性は、伝達曲線の実際のエンドポイントを通過する直線からのコードの偏差として定義される。偏差は量子化帯域の中心から測定される。

**Note 8:** バイポーラ・オフセットは、出力コードが0000 0000 0000と1111 1111 1111のあいだで変動するときに、 $-0.5\text{LSB}$ から測定したオフセット電圧。

**Note 9:** 設計によって保証されているが、テストされていない。

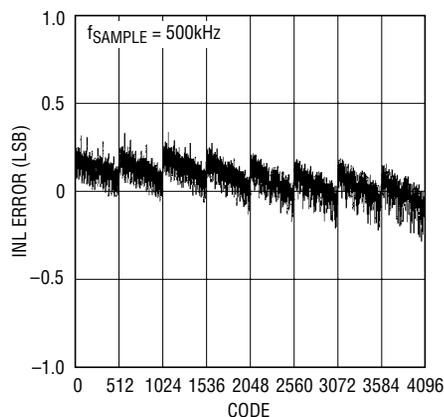
**Note 10:** 推奨動作条件。

**Note 11:** 規格精度を満たすため、 $A_{IN}$ は $(V_{DD} + 50\text{mV}) \sim (V_{SS} - 50\text{mV})$ の範囲でなければならない。したがって、ユニポーラ・モードの最小電源電圧は4.95Vであり、バイポーラ・モードの最小電源電圧は4.75Vと $-2.45V$ である。

**Note 12:** CONVSTの立ち下がりエッジで変換を開始する。変換中に、ビット決定点でCONVSTが"H"に戻ると、小さな誤差が生じる可能性がある。最高の性能を得るためには、変換開始後120ns以内(つまり、最初のビット決定前)またはBUSYの立ち上がり後(つまり、最後のビット・テスト後)にCONVSTが"H"に戻るようにする必要がある。タイミング図1aと1b(図12と図13)を参照。

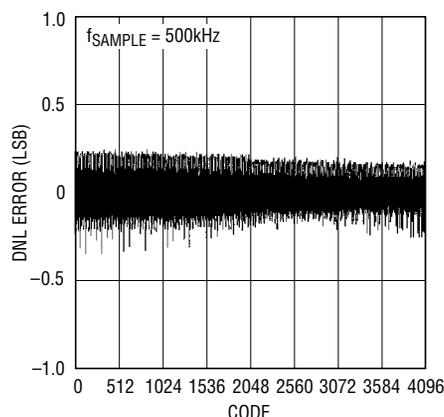
## 標準的性能特性

積分非直線性と出力コード



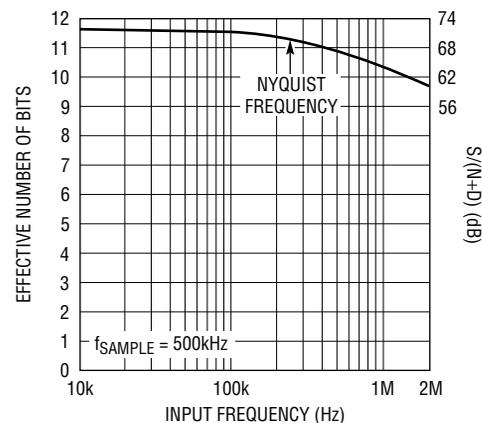
LT1278 G1

微分非直線性と出力コード



LT1278 G2

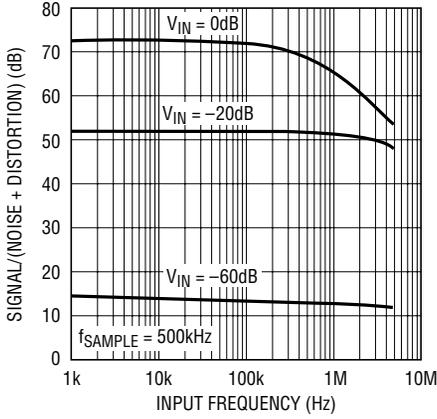
ENOBおよび $S/(N+D)$ と入力周波数



LT1278 G4

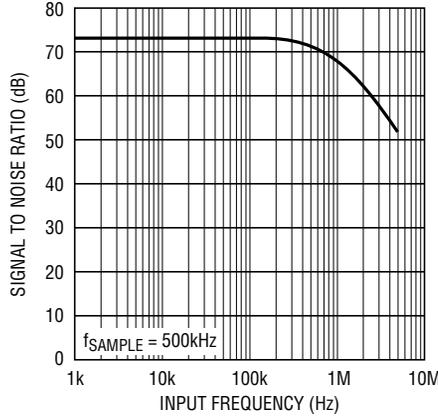
## 標準的性能特性

S/(N+D)と入力周波数および振幅



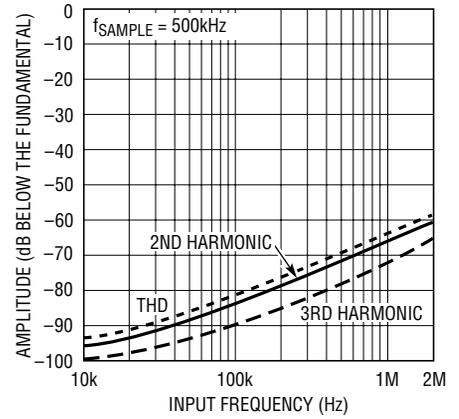
LTC1278 G10

SN比(高調波なし)と入力周波数



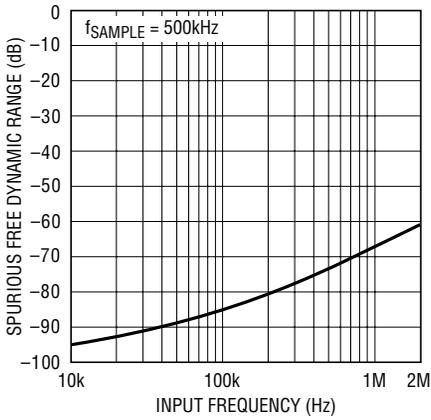
LTC1278 G5

歪みと入力周波数



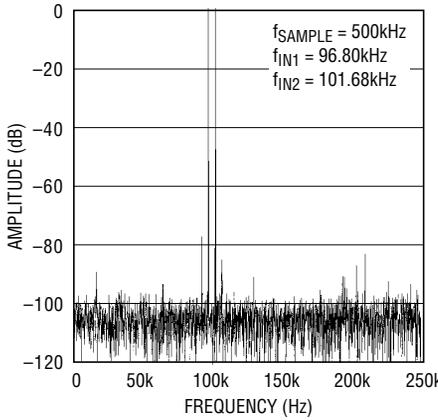
LTC1278 G6

スプリアスフリー・ダイナミックレンジと入力周波数



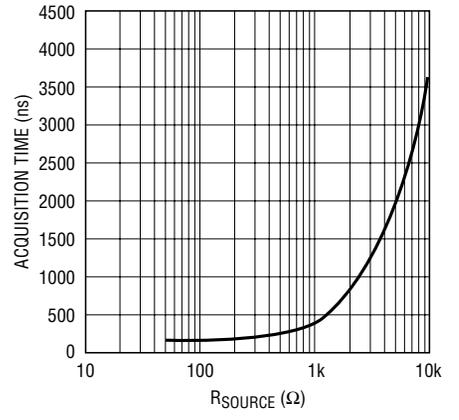
LTLTC1278 G11

混変調歪みプロット



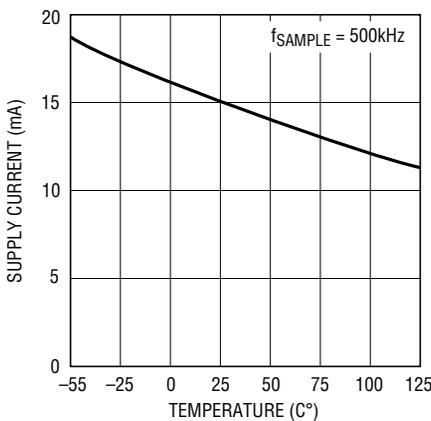
LTC1278 G8

アキュジション・タイムとソース・インピーダンス



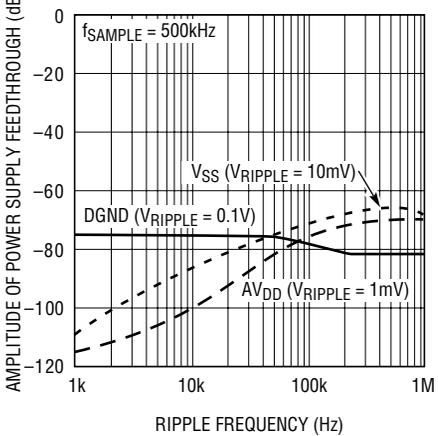
LTC1278 G9

消費電流と温度



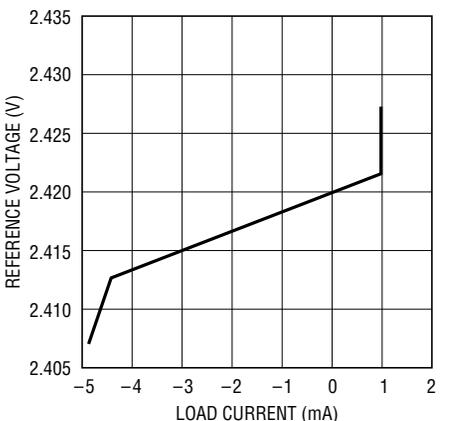
LTC1278 G3

電源フィードスルーとリップル周波数



LTC1278 G7

リファレンス電圧と負荷電流



LTC1278 G12

## ピン機能

**A<sub>IN</sub> (ピン1)**: アナログ入力。0V~5V(ユニポーラ)、±2.5V(バイポーラ)。

**V<sub>REF</sub> (ピン2)**: 2.42Vリファレンス出力。(10μFタンタル・コンデンサを0.1μFセラミック・コンデンサと並列に接続して)AGNDにバイパスしてください。

**AGND (ピン3)**: アナログ・グラウンド。

**D11~D4 (ピン4~11)**: スリーステート・データ出力。D11が最上位ビット。

**DGND (ピン12)**: デジタル・グラウンド。

**D3~D0 (ピン13~16)**: スリーステート・データ出力。

**DV<sub>DD</sub> (ピン17)**: デジタル電源、5V。AV<sub>DD</sub>ピンに接続してください。

**SHDN (ピン18)**: パワー・シャットダウン。

**CONVST (ピン19)**: 変換開始信号。このアクティブ“L”信号

の立ち下りエッジで変換を開始します( $\overline{\text{CONVST}}$ を認識するには $\overline{\text{CS}}$ が“L”でなければなりません)。

**RD (ピン20)**: READ入力。 $\overline{\text{CS}}$ が“L”のときに出力ドライバをイネーブルします。

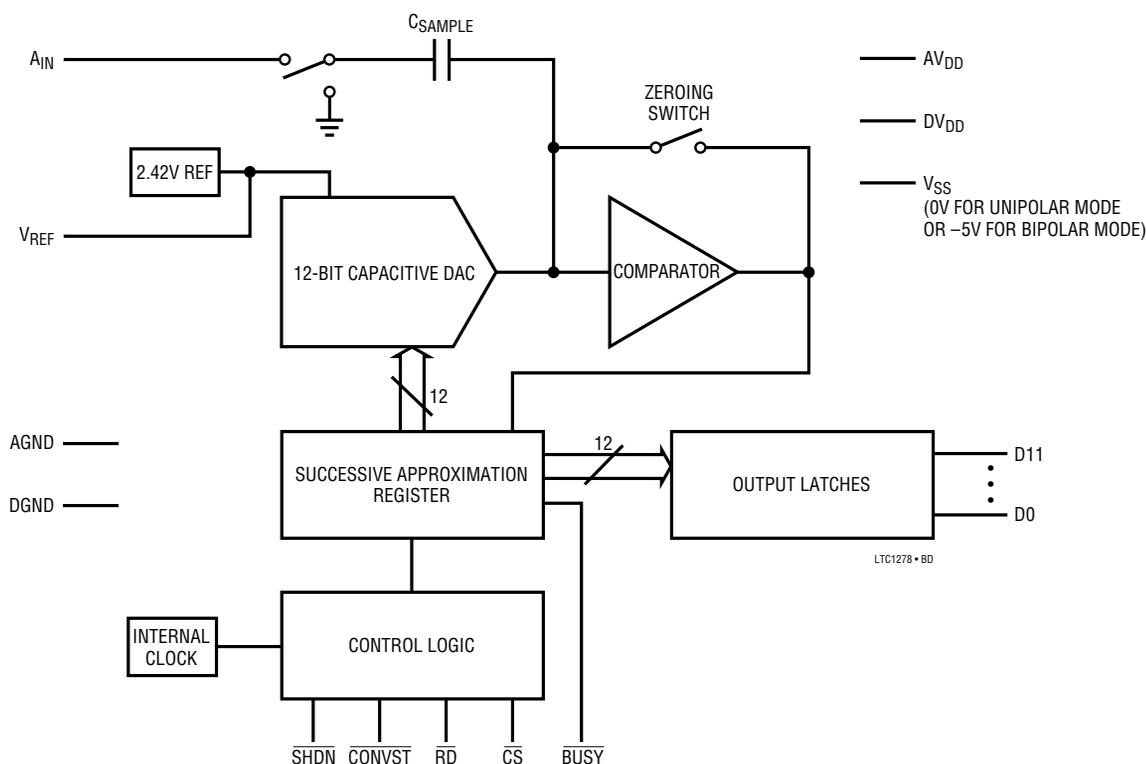
**CS (ピン21)**: チップセレクト入力。ADCが $\overline{\text{CONVST}}$ およびRD入力を認識するには、チップ・セレクト入力は“L”でなければなりません。

**BUSY (ピン22)**:  $\overline{\text{BUSY}}$ 出力はコンバータのステータスを示します。変換を実行中のときには“L”になります。

**V<sub>SS</sub> (ピン23)**: 負電源。-5Vでバイポーラ動作を選択します。0.1μFのセラミック・コンデンサを使ってAGNDにバイパスしてください。ユニポーラ動作を選択するにはアナログ・グラウンドに接続します。

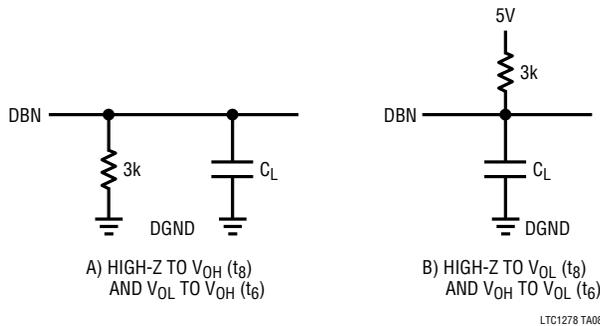
**AV<sub>DD</sub> (ピン24)**: 正電源、5V。(10μFタンタル・コンデンサを0.1μFセラミック・コンデンサと並列に接続して)AGNDにバイパスしてください。

## 機能ブロック図

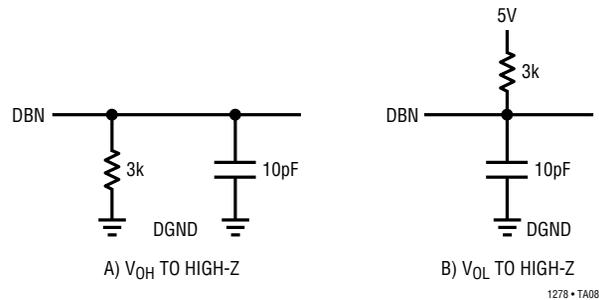


## テスト回路

アクセス・タイミングの負荷回路

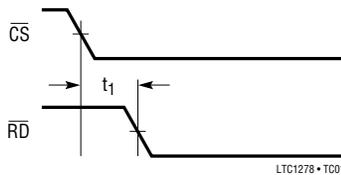


出力フロート遅延の負荷回路

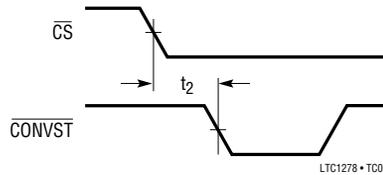


## タイミング図

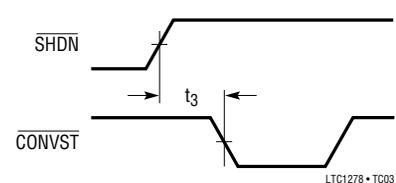
$\overline{CS}$ から $\overline{RD}$ までの  
セットアップ・タイミング



$\overline{CS}$ から $\overline{CONVST}$ までの  
セットアップ・タイミング



$\overline{SHDN}$ から $\overline{CONVST}$ までの  
ウェイクアップ・タイミング



## アプリケーション情報

### 変換の詳細説明

LTC1278は、逐次比較アルゴリズムと内部のサンプル・ホールド回路を使用して、アナログ信号を12ビットの平行出力に変換します。このADCは、高精度リファレンスと内部クロックを備えています。コントロール・ロジックにより、マイクロプロセッサやDSPに簡単にインターフェイスすることができます。(データ・フォーマットについては、「デジタル・インターフェイス」の項を参照してください。)

変換開始は、 $\overline{CS}$ および $\overline{CONVST}$ 入力によって制御されます。変換が始まると、逐次比較レジスタ(SAR)がリセットされます。一度変換サイクルが始まると、再スタートすることはできません。

変換中は、内部の12ビット容量性DAC出力が、SARによって最上位ビット(MSB)から最下位ビット(LSB)にシークエンスされます。図1を参照すると、 $A_{IN}$ 入力は、アキュイジション・フェーズ中にサンプル・ホールド・コンデンサに

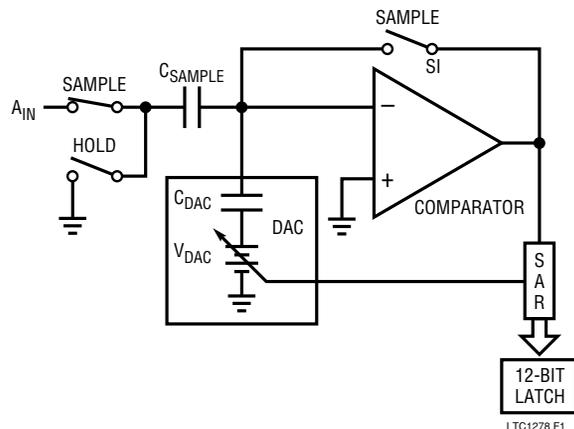


図1.  $A_{IN}$ 入力

接続され、コンパレータ・オフセットは、帰還スイッチによってゼロになります。このアキュイジション・フェーズでは、200nsの最小遅延時間により、サンプル・ホールド・コンデンサがアナログ信号を収集するのに十分な時間を確保します。変換フェーズでは、コンパレータの帰還スイッチがオープンして、コンパレータを比較モードにします。

## アプリケーション情報

入力スイッチはC<sub>SAMPLE</sub>をグランドにスイッチして、アナログ入力電荷を加算点に注入します。この入力電荷は、容量性DACから供給されるバイナリ・ウェイト電荷と逐次比較されます。ビットの決定は高速コンパレータによって行われます。変換が終わると、DAC出力はA<sub>IN</sub>入力電荷と均衡します。A<sub>IN</sub>を表すSAR成分(12ビット・データ・ワード)が12ビット出力ラッチにロードされます。

### ダイナミック特性

LTC1278は、非常に高速なサンプリング能力を備えています。定格スループットにおけるADCの周波数応答、歪み、およびノイズの特性をテストするために、FFT(高速フーリエ変換)テスト技法を使用しています。低歪み正弦波を印加し、FFTアルゴリズムを使用してデジタル出力を分析することにより、基本成分外の周波数に対するADCのスペクトル成分を調べることができます。図2に、標準的なLTC1278のFFTプロットを示します。

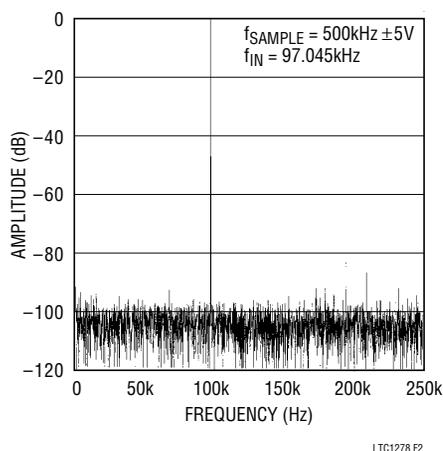


図2. LTC1278の非平均化4096ポイントFFTプロット

### SN比

信号とノイズ+歪みの比[S/(N+D)]は、A/D出力における基本入力周波数のRMS振幅と他のすべての周波数成分のRMS振幅との比率です。出力は、DCからサンプリング周波数の1/2までの周波数帯域に制限されます。図2は、500kHzのサンプリング・レートと100kHz入力での標準ス

ペクトル成分を示しています。ダイナミック特性は、入力周波数が250kHzのナイキスト限界まで良好です。

### 有効ビット数

有効ビット数(ENOB)はADCの分解能の尺度であり、次式のとおりS/(N+D)に直接関係します。

$$N = [S/(N + D) - 1.76]/6.02$$

ここで、Nは分解能の有効ビット数であり、S/(N+D)はdBで表されます。500kHzの最大サンプリング・レートで、LTC1278は250kHzのナイキスト入力周波数まで非常に良好なENOBを維持します。図3を参照してください。

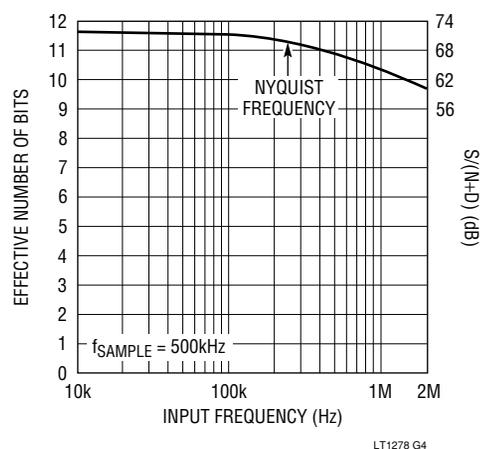


図3. 有効ビット数およびS/(N+D)と入力周波数

### 全高調波歪み

全高調波歪み(THD)は、入力信号のすべての高調波のRMS値の合計と基本波のRMS値との比率です。帯域外高調波は、DCからサンプリング周波数の1/2までの周波数帯域に限定されます。THDは次式で表されます。

$$THD = 20 \log \frac{\sqrt{V_2^2 + V_3^2 + V_4^2 \dots + V_N^2}}{V_1}$$

ここで、V<sub>1</sub>は基本周波数のRMS振幅であり、V<sub>2</sub>からV<sub>N</sub>は第2高調波から第N高調波までの振幅です。

## アプリケーション情報

THDと入力周波数の関係を図4に示します。LTC1278は、ナイキスト周波数およびそれを超える周波数まで良好な歪み特性を有しています。

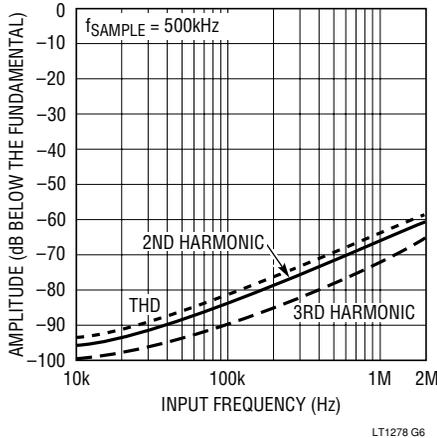


図4. 歪みと入力周波数

### 混変調歪み

ADCの入力信号が複数のスペクトル成分から構成される場合、ADCの伝達関数の非直線性によって、THDに加えて混変調歪み(IMD)が生じる可能性があります。IMDは、周波数が異なる別の正弦波入力が見られたときに、ある正弦波入力に生じる変化です。

周波数が $f_a$ と $f_b$ の2つの純粋な正弦波がADCの入力に供給されると、ADCの伝達関数の非直線性によって、和と差の周波数 $m f_a \pm n f_b$ に歪み成分が形成されます。ここで、 $m$ および $n$ は0、1、2、3、...です。たとえば、2次IMDの項は $(f_a + f_b)$ 、 $(f_a - f_b)$ 、3次IMDの項は $(2f_a + f_b)$ 、 $(2f_a - f_b)$ 、 $(f_a + 2f_b)$ 、 $(f_a - 2f_b)$ です。2つの入力正弦波の振幅が等しい場合、2次IMD積の値(dB)は次式で表すことができます。

$$\text{IMD}(f_a \pm f_b) = 20 \log \frac{(f_a \pm f_b) \text{ での 振幅}}{f_a \text{ での 振幅}}$$

図5に、100kHz入力におけるIMD性能を示します。

### 最大高調波またはスプリアス・ノイズ

最大高調波つまりスプリアス・ノイズは、入力信号とDCを除いた最大のスペクトル成分です。これは、フルスケール入力信号のRMS値に対するデシベル値で表されます。

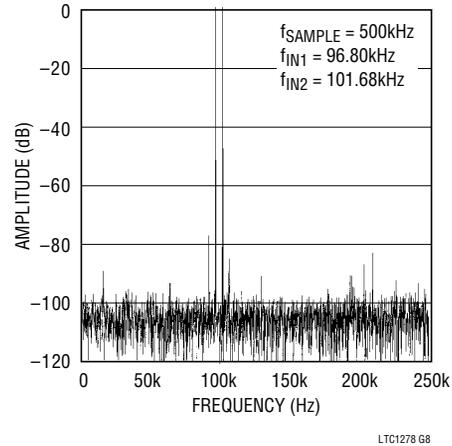


図5. 混変調歪みプロット

### フルパワーおよび最大直線帯域幅

フルパワー帯域幅は、フルスケール入力信号を供給したときに、再生される基本成分の振幅が3dBだけ低下する入力周波数です。

最大直線帯域幅は、 $S/(N+D)$ が68dB(有効ビット11ビット)に低下する入力周波数です。LTC1278は入力帯域幅が最大になるように設計されているので、ADCはコンバータのナイキスト周波数より高い周波数で入力信号をアンダーサンプリングすることができます。高周波数でのノイズ・フロアは非常に低く、ナイキスト周波数をはるかに超える周波数では、歪みが $S/(N+D)$ の多くを占めるようになります。

### アナログ入力のドライブ

LTC1278のアナログ入力は簡単にドライブできます。変換終了時、サンプル・ホールド・コンデンサを充電するあいだ、アナログ入力に1つだけ小さな電流スパイクが流れます。変換中はアナログ入力には電流は流れません。必要な条件は、アナログ入力をドライブするアンプが小さな電流スパイクが発生した後、次の変換が始まる前にセトリングしなければならぬことだけです。200ns以内に小さな過渡電流にセトリングするオペアンプであれば、最大速度での動作が可能です。

## アプリケーション情報

低速のオペアンプを使用する場合、変換と変換の間隔を大きくすることにより、セトリング時間を長くすることができます。このADCのA<sub>IN</sub>入力をドライブ可能なデバイスとしては、LT1360、LT1220、LT1223、LT1224などのオペアンプが適しています。

### 内部リファレンス

LTC1278は、温度補償および曲線補正されたバンドギャップ・リファレンスを内蔵しており、このリファレンスは製造時に2.42Vに調整されています。このリファレンスは内部でDACに接続され、ピン2から出力されており、外部負荷に最大1mAの電流を供給可能です。

コード遷移ノイズを最小限に抑えるために、リファレンス出力をコンデンサでデカップリングし、リファレンスから広帯域ノイズを除去しなければなりません(10μFタンタル・コンデンサを0.1μFセラミック・コンデンサと並列に接続)。

DACまたは他の方法でV<sub>REF</sub>ピンをドライブして、バイポーラ・モードで入力スパン調整を行うことができます。V<sub>REF</sub>ピンは内部リファレンスとの衝突を避けるため、最低でも2.45Vまでドライブする必要があります。入力スパンを±5V電源以内に保持するため、リファレンスを4.8V以上にドライブしてはなりません。

図6に、リファレンス・ピンをLT1006オペアンプでドライブする回路を示します。(ユニポーラ・モードでは、入力スパンは内部リファレンスによってすでに0V~5Vになっているため、フルスケールで入力スパンが電源を超えてコードが失われるので、リファレンスをドライブすることは推奨できません。)図7に、標準的なリファレンスLT1019A-2.5をLTC1278に接続した回路を示します。これにより、ドリフトが(LT1019A-2.5の最大5ppm/°Cと等しい値に)改善され、±2.582Vのフルスケールになります。

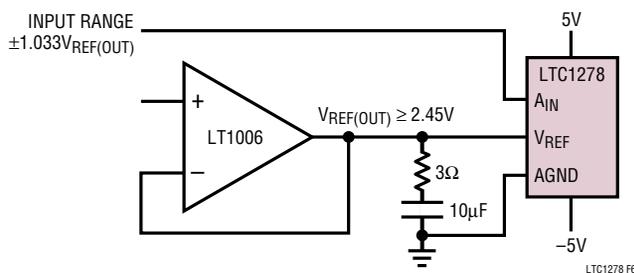


図6. V<sub>REF</sub>をLT1006オペアンプでドライブする回路

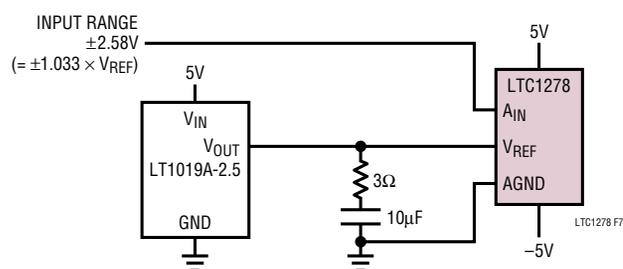


図7. LT1019A-2.5でLTC1278に2.5Vリファレンス電圧を供給する回路

### ユニポーラ/バイポーラ動作と調整

図8aに、LTC1278の理想的な入出力特性を示します。コード遷移は、連続する整数のLSB値のあいだの中間(つまり、0.5LSB、1.5LSB、2.5LSB、... FS - 1.5LSB)で発生します。出力コードは、1LSB = FS/4096 = 5V/4096 = 1.22mVの自然バイナリです。図8bに、2の補数形式で表したバイポーラ・モードの入出力伝達特性を示します。

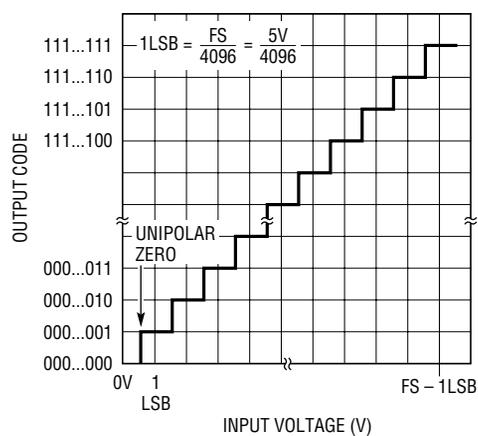


図8a. LTC1278のユニポーラ伝達特性

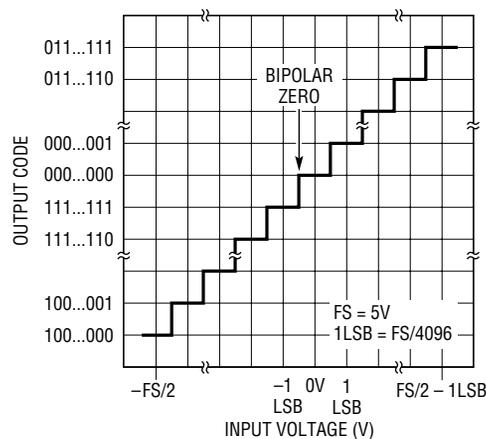


図8b. LTC1278のバイポーラ伝達特性

## アプリケーション情報

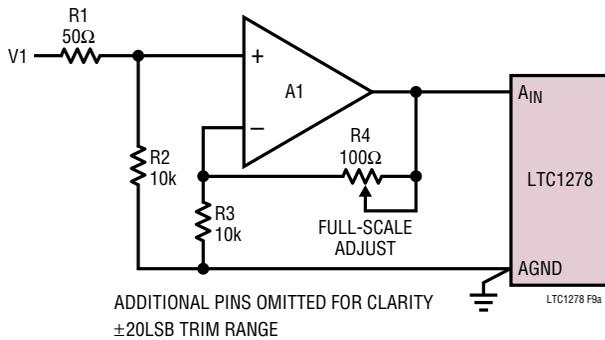


図9a. フルスケール調整回路

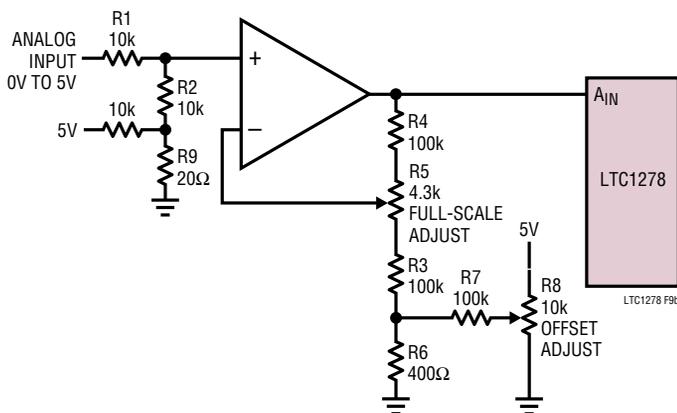


図9b. LTC1278のユニポーラ・オフセットおよびフルスケール調整回路

### ユニポーラ・オフセットとフルスケール誤差調整

絶対精度が重要なアプリケーションの場合、オフセット誤差とフルスケール誤差をゼロに調整することができます。フルスケール誤差を調整する前にオフセット誤差を調整しなければなりません。図9aに、フルスケール調整に必要な追加部品を示します。オフセット調整とフルスケール調整の両方が必要な場合には、図9bの回路を使用することができます。オフセット誤差をゼロにするには、 $0.61\text{mV}$  (つまり、 $0.5\text{LSB}$ ) を入力に印加し、LTC1278の出力コードが0000 0000 0000と0000 0000 0001のあいだで変動するまでオフセットを調整します。フルスケール誤差をゼロに調整するには、 $4.99817\text{V}$  のアナログ入力 (つまり、 $\text{FS} - 1.5\text{LSB}$  または最後のコード遷移) を入力に印加し、LTC1278の出力コードが1111 1111 1110と1111 1111 1111のあいだで変動するまで、R5を調整します。

### バイポーラ・オフセットとフルスケール誤差調整

バイポーラ・オフセットおよびフルスケール誤差は、ユニポーラの場合と同様に調整します。この場合も、フルスケール誤差を調整する前にバイポーラ・オフセットを調整しなければなりません。バイポーラ・オフセット誤差調整は、入力電圧がグラウンドを $0.5\text{LSB}$ 下回るときに

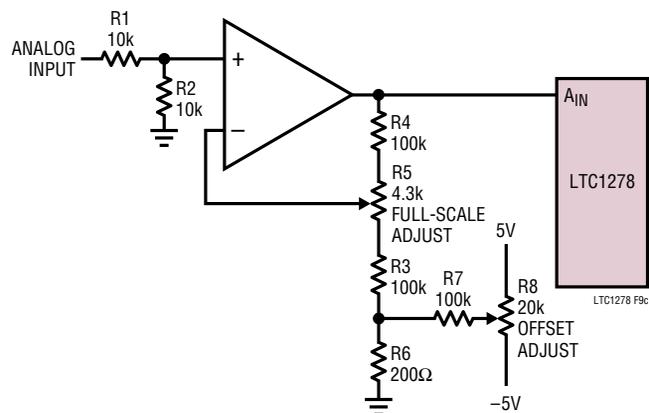


図9c. LTC1278のバイポーラ・オフセットおよびフルスケール調整回路

LTC1278のアナログ入力をドライブするオペアンプのオフセットを調整することによって実行できます。これは、図9cの入力に $-0.61\text{mV}$  ( $-0.5\text{LSB}$ ) の入力電圧を印加し、ADCの出力コードが0000 0000 0000と1111 1111 1111のあいだで変動するまでR8を調整します。フルスケール調整は、 $2.49817\text{V}$  ( $\text{FS} - 1.5\text{LSB}$ ) の入力電圧を入力に印加し、出力コードが0111 1111 1110と0111 1111 1111のあいだで変動するまでR5を調整して行います。

### ボード・レイアウトとバイパス

ワイヤラップ・ボードは、高分解能または高速A/Dコンバータには推奨できません。LTC1278から最適な性能を引き出すには、PCボードが必要です。PCボードのレイアウトでは、デジタル信号ラインとアナログ信号ラインをできるだけ離す必要があります。特に、アナログ信号トラックの横やADCの下にデジタル・トラックを走らせないように注意してください。アナログ入力はAGNDで遮蔽する必要があります。

$\text{AV}_{\text{DD}}$ ピンと $\text{V}_{\text{REF}}$ ピンには、図10に示すように高品質のタンタル・バイパス・コンデンサとセラミック・バイパス・コンデンサを使用してください。バイポーラ・モードの場合、 $0.1\mu\text{F}$ のセラミック・コンデンサで $\text{V}_{\text{SS}}$ ピンを十分にバイパスすることができます。これらのコンデンサは、できる限りピンの近くに配置する必要があります。ピンとバイパス・コンデンサを接続するトレースはできる限り短く、また幅を広くしてください。

$\text{A}_{\text{IN}}$ への入力信号リードおよびAGND (ピン3)からの信号リターン・リードはできるだけ短くして、入力ノイズの結合を最小限に抑える必要があります。これができないアプリケーションの場合には、ソースとADCのあいだにシールド・ケーブルを使用することを推奨します。

## アプリケーション情報

また、信号ソースとADC間のグラウンドの電位差は入力信号に加えられて誤差電圧として現れるため、できる限りグラウンド回路のインピーダンスを低くするように注意を払う必要があります。

ロジックのシステム・グラウンドから離れたシングル・ポイントのアナログ・グラウンドを、ピン3 (AGND) のアナログ・グラウンド・プレーンかADCのできる限り近くに設ける必要があります。ピン12 (DGND) および他のすべてのアナログ・グラウンドは、このシングル・アナログ・グラウンド・ポイントに接続してください。他のデジタル・グラウンドをこのアナログ・グラウンド・ポイントに接続してはなりません。このADCを低ノイズで動作させるためには、低インピーダンスのアナログおよびデジタル電源のコモン・リターンが不可欠です。また、これらのトラックのフォイル幅はできる限り広くなければなりません。ADCのデータ出力と制御信号が常時アクティブ状態のマイクロプロセッサ・バスに接続されるアプリケーションでは、変換結果に誤差が生じる可能性があります。これらの誤差は、マイクロプロセッサから逐次比較コンパレータへのフィードスルーによるものです。この問題は、変換時にマイクロプロセッサをWAIT状態にするか、またはスリーステート・バッファを使ってADCのデータバスを絶縁することにより解決できます。

## デジタル・インターフェイス

このA/Dコンバータは、メモリ・マップド・デバイスとしてマイクロプロセッサとインターフェイスするように設計されています。制御入力 $\overline{CS}$ および $\overline{RD}$ は、すべての周辺メモリ・インターフェイスに共通です。変換を開始するには、別々の $\overline{CONVST}$ を使用します。

## 内部クロック

このA/Dコンバータには内部クロックがあるので、他のADCのように外部クロックと $\overline{CS}$ 信号および $\overline{RD}$ 信号間で同期をとる必要はありません。内部クロックは1.6 $\mu$ sの標準変換時間を達成するように、製造時に調整されています。外部調整は不要で、250nsの標準アキュイジション・タイムと500kspsのスループット性能が保証されています。

## パワー・シャットダウン

LTC1278には、ADCが非アクティブ時に電力を節減するシャットダウン機能があります。ADCをパワー・ダウンするには、ピン18 (SHDN) を“L”にする必要があります。パワー・シャットダウン・モードでは、LTC1278は $\overline{CONVST}$ が“L”になっても変換を開始しません。内部リファレンスを除くすべての電源がオフになります。内部リファレンスはアクティブのまま、他の回路に2.42Vの出力電圧を供給します。

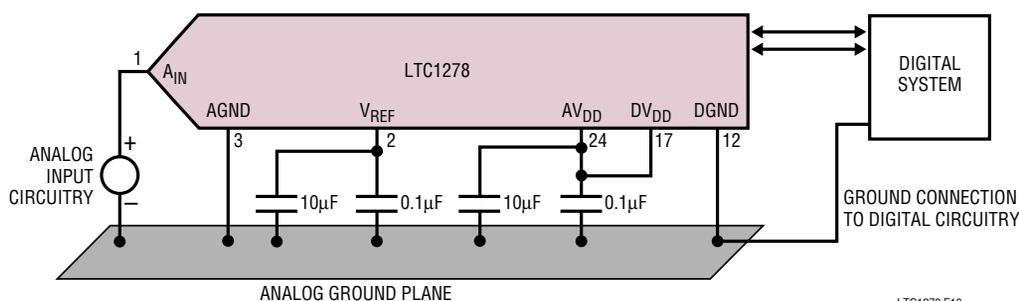


図10. 電源グラウンドの実施例

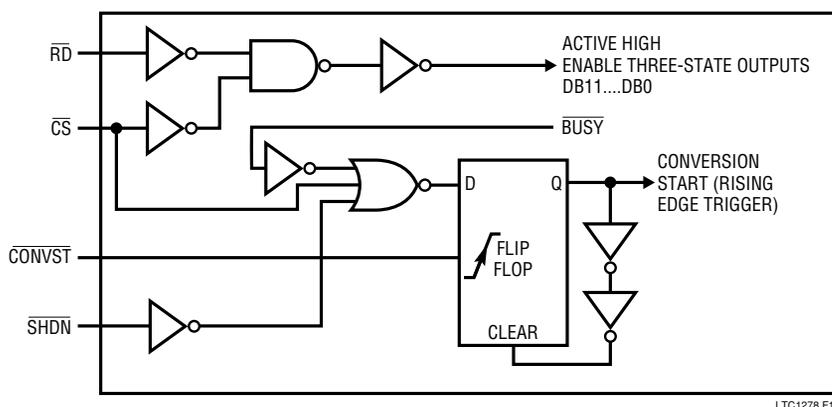


図11. 制御入力 $\overline{CS}$ 、 $\overline{RD}$ 、 $\overline{CONVST}$ 、 $\overline{SHDN}$ の内部ロジック

## アプリケーション情報

このモードでは、ADCは75mWではなく8.5mWを消費します(消費電力を最小限に抑えるには、ロジック入力電源レールの600mV以内でなければなりません)。パワー・シャットダウンからアクティブ状態へのウェイクアップ時間は350nsです。

### タイミングと制御

変換開始およびデータ読み込み動作は、 $\overline{CS}$ 、 $\overline{CONVST}$ 、 $\overline{RD}$ の3つのデジタル入力によって制御されます。図11に、これらの入力のロジック回路を示します。ADCが選択された(つまり、 $\overline{CS}$ が“L”)後、 $\overline{CONVST}$ をロジック“0”にすると、変換が開始されます。一度変換を開始すると、変換が完了するまで再スタートすることはできません。コンバータのステータスは $\overline{BUSY}$ 出力によって表され、変換実行中この出力は“L”になっています。

図12～図16に、いくつかの異なる動作モードを示します。モード1aと1b(図12と図13)では、 $\overline{CS}$ と $\overline{RD}$ は両方とも“L”に接続されています。 $\overline{CONVST}$ の立ち下がりで変換が開始されます。データ出力は常時イネーブルされ、 $\overline{BUSY}$ の立ち上りエッジでデータをラッチすることができます。モード1aは、幅の狭い“L”になる $\overline{CONVST}$ パルスによる動作を示します。モード1bは、“H”になる $\overline{CONVST}$ パルスの場合を示します。

モード2(図14)では、 $\overline{CS}$ は“L”に接続されています。 $\overline{CONVST}$ 信号の立ち下がりで再び変換が開始されます。データ出力は、MPUが $\overline{RD}$ 信号を使用して読み出すまでスリーステートになっています。モード2は、共有MPUデータバスでの動作に使用することができます。

低速メモリ・モードおよびROMモード(図15と図16)では、 $\overline{CS}$ は“L”に接続され、 $\overline{CONVST}$ と $\overline{RD}$ は相互に接続されています。MPUは変換を開始し、 $\overline{RD}$ 信号でその出力を読み出します。変換は、MPUまたはDSP(外部サンプリング・クロックなし)によって開始されます。

低速メモリ・モードでは、プロセッサは $\overline{RD}$ (= $\overline{CONVST}$ )を“L”にして変換を開始します。 $\overline{BUSY}$ が“L”になり、プロセッサを強制的にWAIT状態にします。前の変換結果がデータ出力に現れます。変換が完了すると、新しい変換結果がデータ出力に現れます。そして、 $\overline{BUSY}$ が“H”になってプロセッサを解放すると、プロセッサは $\overline{RD}$ (= $\overline{CONVST}$ )を“H”に戻し、新しい変換データを読み出します。

ROMモードでは、プロセッサは $\overline{RD}$ (= $\overline{CONVST}$ )を“L”にして変換を開始し、前の変換結果を読み出します。変換が完了した後、プロセッサは新しい結果を読み出すことができます(これによって別の変換が開始されます)。

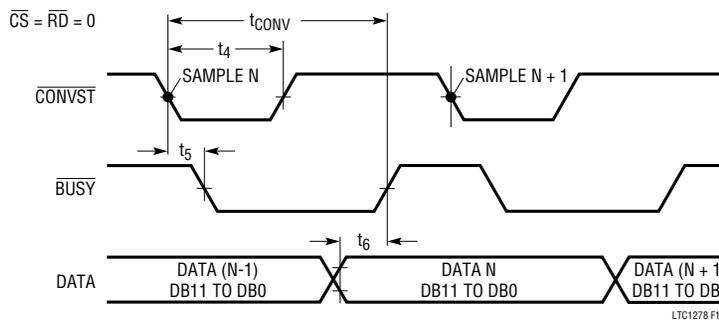


図12. モード1a。 $\overline{CONVST}$ によって変換開始。データ出力は常時イネーブル。(CONVST = )

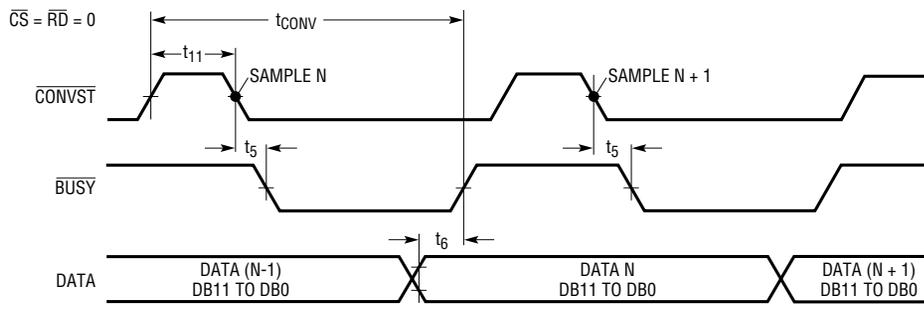


図13. モード1b。 $\overline{CONVST}$ によって変換開始。データ出力は常時イネーブル。(CONVST = )

アプリケーション情報

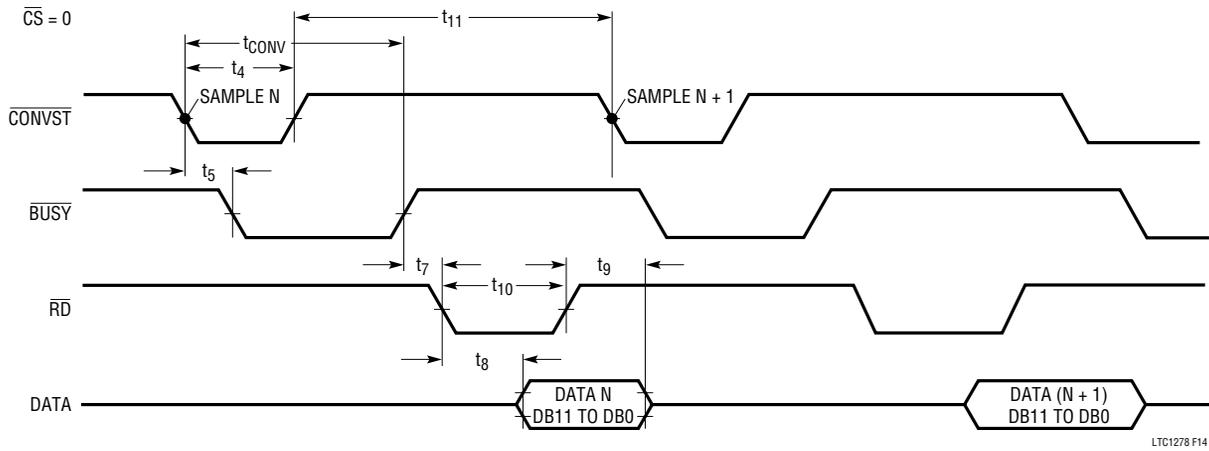


図14. モード2。 $\overline{CONVST}$ によって変換開始。 $\overline{RD}$ によってデータ読み出し

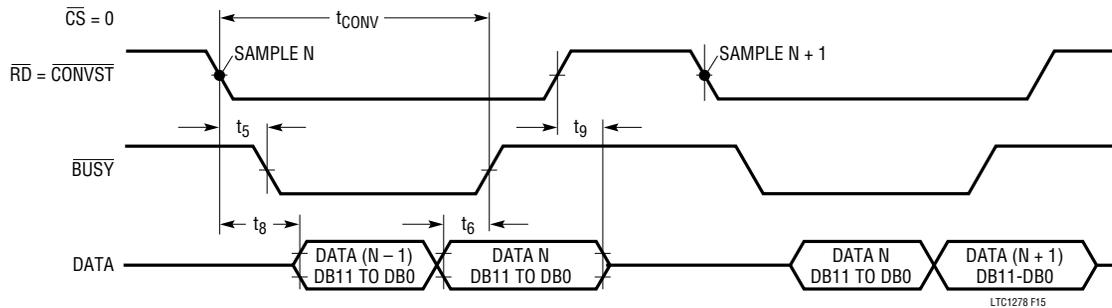


図15. 低速メモリ・モード

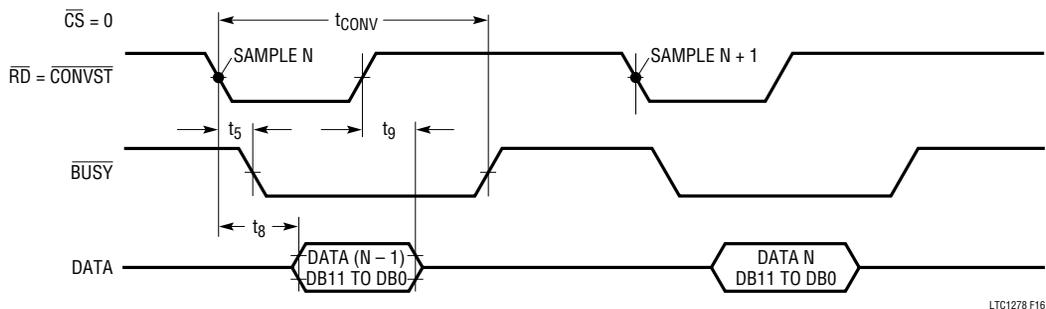
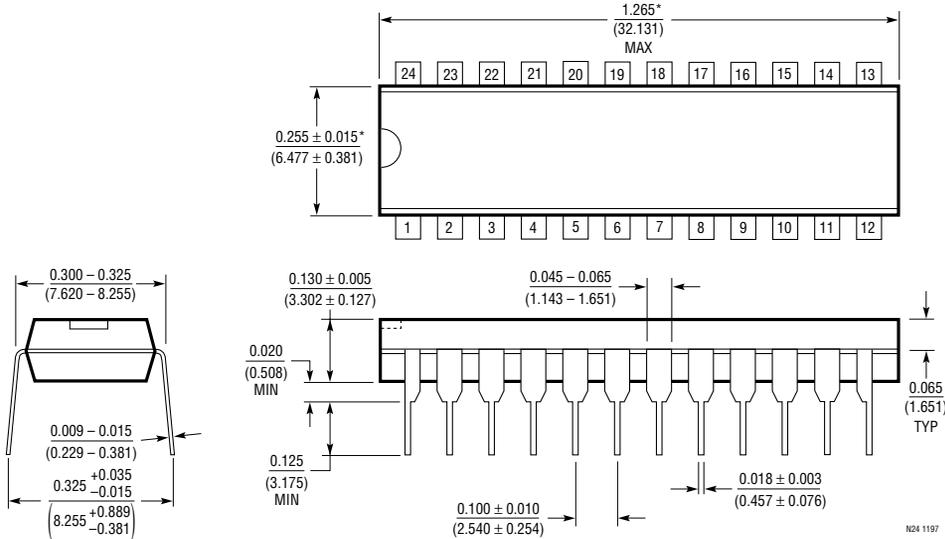


図16. ROMモードのタイミング

# LTC1278

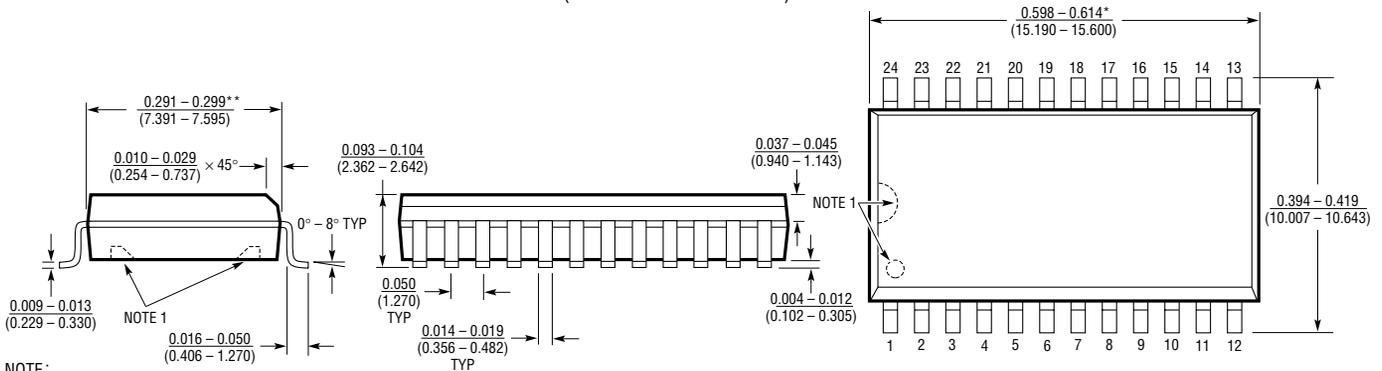
パッケージ寸法 注記がない限り、寸法はインチ(ミリメートル)。

## Nパッケージ 24ピンPDIP(細型0.300インチ) (LTC DWG # 05-08-1510)



\* 寸法にはモールドのバリまたは突出部を含まない。モールドのバリまたは突出部は0.010インチ(0.254mm)を超えないこと

## SWパッケージ 24ピン・プラスチック・スモール・アウトライン(幅0.300インチ) (LTC DWG # 05-08-1620)



NOTE:

1. パッケージ表面のピン1認証とノッチおよび底面の窪みは製造オプションです。製品はどちらのオプションでも供給できます。  
\* 寸法にはモールドのバリを含まない。モールドのバリは各サイドで0.006" (0.152mm)を超えないこと  
\* \* 寸法にはリード間のバリを含まない。リード間のバリは各サイドで0.010" (0.254mm)を超えないこと

## 関連製品

製品番号	説明	注釈
LTC1274/LTC1277	1µAシャットダウン付き12ビット、10mW、100ksps A/Dコンバータ	クロックリファレンス装備
LTC1279	シャットダウン付き12ビット、600kspsサンプリングA/Dコンバータ	ナイキスト周波数でSINADが70dB、低消費電力
LTC1400	12ビット、400kspsシリアルA/Dコンバータ	SO-8パッケージの完全な高速12ビットADC
LTC1409	シャットダウン付き12ビット、800kspsサンプリングA/Dコンバータ	高速で完全な低消費電力ADC
LTC1415	シャットダウン付き12ビット、1.25MspsサンプリングA/Dコンバータ	単一5V電源、低消費電力:55mW
LTC1419	シャットダウン付き14ビット、800kspsサンプリングA/Dコンバータ	SINADが81.5dB、低消費電力:150mW

16

リニアテクノロジー株式会社

〒102-0094 東京都千代田区紀尾井町3-6秀和紀尾井町パークビル8F  
TEL 03-5226-7291 • FAX 03-5226-0268 • www.linear-tech.co.jp

0998 REV A • PRINTED IN JAPAN

**LINEAR**  
TECHNOLOGY

© LINEAR TECHNOLOGY CORPORATION 1994