

特長

- 100%テストされた低電圧ノイズ:
2.7nV/√Hz (標準)
4.2nV/√Hz (最大)
- スルーレート: 4.5V/μs (標準)
- 利得帯域幅積: 12.5MHz (標準)
- オフセット電圧
高グレード: 70μV (最大)
低グレード: 100μV (最大)
- 高い電圧利得: 500万 (最小)
- 消費電流/アンプ: 2.75mA (最大)
- 同相除去比: 112dB (最小)
- 電源除去比: 116dB (最小)
- 8ピンSOパッケージで供給可能

アプリケーション

- 2または3個のオペアンプで構成する計装アンプ
- 低ノイズ信号処理
- アクティブ・フィルタ
- マイクロボルト精度のしきい値検出
- ストレイン・ゲージ・アンプ
- 直接結合のオーディオ利得段
- テープヘッド・プリアンプ
- 赤外線検出器

概要

LT[®]1124 (デュアル) および LT1125 (クワッド) は高性能オペアンプで、業界標準の OP-27 や競合する OP-270/OP470 オペアンプと比べて、より高い利得、スルーレート、帯域幅を実現しています。さらに、OP-27 よりも I_B と I_{OS} が少なく、OP-270/OP-470 よりも V_{OS} とノイズが低くなります。

デバイスの設計、プロセス、およびテストにおいていくつかの主要パラメータの分布の最適化に特に注意が払われました。LT1124/LT1125 のスルーレート、利得帯域幅、1kHz 時のノイズは個々のアンプ・レベルで 100% テストされます。したがって、最も低価格グレードの製品 (LT1124C/LT1125C) でも、競合する同程度のグレード製品と比べて大幅にスペックが改善されています。

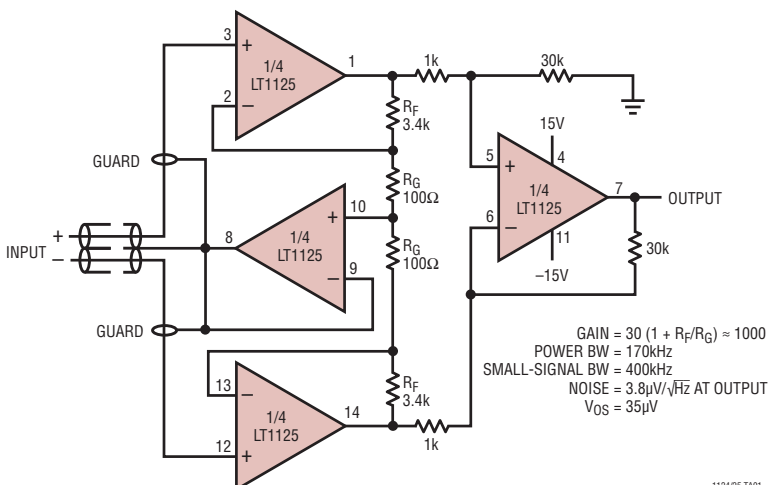
LT1124 の消費電力は OP-27 2 個分の半分です。LT1124 は 8 ピン SO パッケージで低消費電力と高性能を達成しており、表面実装システムやボードスペースに制約がある場合に最適なものとなっています。

これらのデバイスの非補償バージョンで、3 倍高いスルーレートと帯域幅を持つものについては、LT1126/LT1127 データシートを参照してください。

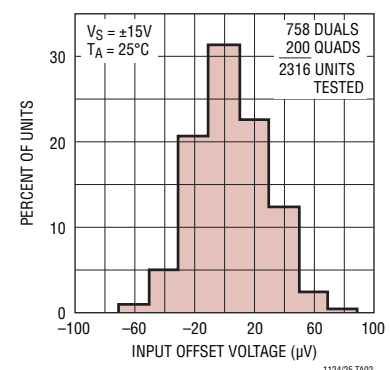
Δ、LT、LTC、LTM、Linear Technology および Linear のロゴはリニアテクノロジー社の登録商標です。他の全ての商標はそれぞれの所有者に所有権があります。4775884、4837496 を含む米国特許によって保護されています。

標準的応用例

シールド・ドライバ付き計装アンプ



入力オフセット電圧分布
(全パッケージ、LT1124およびLT1125)



LT1124/LT1125

絶対最大定格

(Note 1)

電源電圧.....±22V
 入力電圧.....電源電圧と同じ
 出力短絡時間.....無期限
 差動入力電流(Note 6).....±25mA
 リード温度(半田付け、10秒).....300°C
 保存温度範囲.....-65°C~150°C

動作温度範囲

LT1124AC/LT1124C
 LT1125AC/LT1125C (Note 10)-40°C~85°C
 LT1124AI/LT1124I.....-40°C~85°C
 LT1124AMP/LT1125MP-55°C~125°C
 LT1124AM/LT1124M
 LT1125AM/LT1125M
廃止-55°C~125°C

ピン配置

<p>S8 PACKAGE 8-LEAD PLASTIC SO T_{JMAX} = 140°C, θ_{JA} = 190°C/W</p> <p>NOTE: THIS PIN CONFIGURATION DIFFERS FROM THE 8-PIN PDIP CONFIGURATION. INSTEAD, IT FOLLOWS THE ROTATED LT1013DS8 SO PACKAGE PIN LOCATIONS</p>	<p>S8 PACKAGE 8-LEAD PLASTIC SO T_{JMAX} = 150°C, θ_{JA} = 190°C/W</p> <p>廃止ピン配置</p>	<p>N8 PACKAGE 8-LEAD PDIP T_{JMAX} = 140°C, θ_{JA} = 130°C/W</p> <p>J8 PACKAGE 8-LEAD CERAMIC DIP T_{JMAX} = 160°C, θ_{JA} = 100°C/W</p> <p>廃止パッケージ 代替供給源としてN8パッケージを検討してください</p>
<p>SW PACKAGE 16-LEAD PLASTIC SO WIDE T_{JMAX} = 140°C, θ_{JA} = 130°C/W</p>	<p>N PACKAGE 14-LEAD PDIP T_{JMAX} = 140°C, θ_{JA} = 110°C/W (N)</p> <p>J PACKAGE 14-LEAD CERAMIC DIP T_{JMAX} = 160°C, θ_{JA} = 80°C/W</p> <p>廃止パッケージ 代替供給源としてNパッケージを検討してください</p>	

発注情報

無鉛仕上げ	テープアンドリール	製品マーキング*	パッケージ	規定温度範囲
LT1124CS8#PBF	LT1124CS8#TRPBF	1124	8-Lead Plastic SO, Rotated Pinout	0°C to 70°C
LT1124AIS8#PBF	LT1124AIS8#TRPBF	1124AI	8-Lead Plastic SO, Rotated Pinout	-40°C to 85°C
LT1124IS8#PBF	LT1124IS8#TRPBF	1124I	8-Lead Plastic SO, Rotated Pinout	-40°C to 85°C
LT1124AMPS8#PBF	LT1124AMPS8#TRPBF	124AMP	8-Lead Plastic SO, Rotated Pinout	-55°C to 125°C
LT1124CS8-1#PBF	LT1124CS8-1#TRPBF	11241	8-Lead Plastic SO, Standard Pinout	0°C to 70°C
LT1124AIS8-1#PBF	LT1124AIS8-1#TRPBF	11241	8-Lead Plastic SO, Standard Pinout	-40°C to 85°C
LT1124IS8-1#PBF	LT1124IS8-1#TRPBF	11241	8-Lead Plastic SO, Standard Pinout	-40°C to 85°C
LT1124AMPS8-1#PBF	LT1124AMPS8-1#TRPBF	11241	8-Lead Plastic SO, Standard Pinout	-55°C to 125°C
廃止ピン配置				
LT1125CSW#PBF	LT1125CSW#TRPBF	LT1125CSW	16-Lead Plastic SO Wide	0°C to 70°C
LT1125MPSW	LT1125MPSW#TR	LT1125MPSW	16-Lead Plastic SO Wide	-55°C to 125°C
LT1124ACN8#PBF	LT1124ACN8#TRPBF	LT1124ACN8	8-Lead PDIP	0°C to 70°C
LT1124CN8#PBF	LT1124CN8#TRPBF	LT1124CN8	8-Lead PDIP	0°C to 70°C
LT1125ACN#PBF	LT1125ACN#TRPBF	LT1125ACN	14-Lead PDIP	0°C to 70°C
LT1125CN#PBF	LT1125CN#TRPBF	LT1125CN	14-Lead PDIP	0°C to 70°C
鉛仕上げ	テープアンドリール	製品マーキング*	パッケージ	規定温度範囲
LT1124CS8	LT1124CS8#TR	1124	8-Lead Plastic SO, Rotated Pinout	0°C to 70°C
LT1124AIS8	LT1124AIS8#TR	1124AI	8-Lead Plastic SO, Rotated Pinout	-40°C to 85°C
LT1124IS8	LT1124IS8#TR	1124I	8-Lead Plastic SO, Rotated Pinout	-40°C to 85°C
LT1125CSW	LT1125CSW#TR	LT1125CSW	16-Lead Plastic SO Wide	0°C to 70°C
LT1124ACN8	LT1124ACN8#TR	LT1124ACN8	8-Lead PDIP	0°C to 70°C
LT1124CN8	LT1124CN8#TR	LT1124CN8	8-Lead PDIP	0°C to 70°C
LT1125ACN	LT1125ACN#TR	LT1125ACN	14-Lead PDIP	0°C to 70°C
LT1125CN	LT1125CN#TR	LT1125CN	14-Lead PDIP	0°C to 70°C
LT1124CJ8	LT1124CJ8#TR	LT1124CJ8	8-Lead CERAMIC DIP	0°C to 70°C
LT1124AMJ8	LT1124AMJ8#TR	LT1124AMJ8	8-Lead CERAMIC DIP	-55°C to 125°C
LT1124MJ8	LT1124MJ8#TR	LT1124MJ8	8-Lead CERAMIC DIP	-55°C to 125°C
LT1125CJ	LT1125CJ#TR	LT1125CJ	14-Lead CERAMIC DIP	0°C to 70°C
LT1125AMJ	LT1125AMJ#TR	LT1125AMJ	14-Lead CERAMIC DIP	-55°C to 125°C
LT1125MJ	LT1125MJ#TR	LT1125MJ	14-Lead CERAMIC DIP	-55°C to 125°C
廃止パッケージ				

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。

* 温度グレードは出荷時のコンテナのラベルで識別されます。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。

テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/> をご覧ください。

LT1124/LT1125

電気的特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_S = \pm 15\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS (Note 2)	LT1124AC/AI/AM LT1125AC/AM			LT1124C/I/M LT1125C/M			UNITS
			MIN	TYP	MAX	MIN	TYP	MAX	
V_{OS}	Input Offset Voltage	LT1124 LT1125		20 25	70 90		25 30	100 140	μV μV
$\frac{\Delta V_{OS}}{\Delta \text{Time}}$	Long-Term Input Offset Voltage Stability			0.3			0.3		$\mu\text{V}/\text{Mo}$
I_{OS}	Input Offset Current	LT1124 LT1125		5 6	15 20		6 7	20 30	nA nA
I_B	Input Bias Current			± 7	± 20		± 8	± 30	nA
e_n	Input Noise Voltage	0.1Hz to 10Hz (Notes 8, 9)		70	200		70		nV _{P-P}
	Input Noise Voltage Density	$f_0 = 10\text{Hz}$ (Note 5) $f_0 = 1000\text{Hz}$ (Note 3)		3.0 2.7	5.5 4.2		3.0 2.7	5.5 4.2	$\text{nV}/\sqrt{\text{Hz}}$ $\text{nV}/\sqrt{\text{Hz}}$
i_n	Input Noise Current Density	$f_0 = 10\text{Hz}$ $f_0 = 1000\text{Hz}$		1.3 0.3			1.3 0.3		$\text{pA}/\sqrt{\text{Hz}}$ $\text{pA}/\sqrt{\text{Hz}}$
V_{CM}	Input Voltage Range		± 12	± 12.8		± 12	± 12.8		V
CMRR	Common Mode Rejection Ratio	$V_{CM} = \pm 12\text{V}$	112	126		106	124		dB
PSRR	Power Supply Rejection Ratio	$V_S = \pm 4\text{V}$ to $\pm 18\text{V}$	116	126		110	124		dB
A_{VOL}	Large-Signal Voltage Gain	$R_L \geq 10\text{k}$, $V_{OUT} = \pm 10\text{V}$ $R_L \geq 2\text{k}$, $V_{OUT} = \pm 10\text{V}$	5 2	17 4		3.0 1.5	15 3		$\text{V}/\mu\text{V}$ $\text{V}/\mu\text{V}$
V_{OUT}	Maximum Output Voltage Swing	$R_L \geq 2\text{k}$	± 13	± 13.8		± 12.5	± 13.8		V
SR	Slew Rate	$R_L \geq 2\text{k}$ (Notes 3, 7)	3	4.5		2.7	4.5		$\text{V}/\mu\text{s}$
GBW	Gain-Bandwidth Product	$f_0 = 100\text{kHz}$ (Note 3)	9	12.5		8	12.5		MHz
Z_O	Open-Loop Output Resistance	$V_{OUT} = 0$, $I_{OUT} = 0$		75			75		Ω
I_S	Supply Current per Amplifier			2.3	2.75		2.3	2.75	mA
	Channel Separation	$f \leq 10\text{Hz}$ (Note 9) $V_{OUT} = \pm 10\text{V}$, $R_L = 2\text{k}$	134	150		130	150		dB

●は、 $-55^\circ\text{C} \leq T_A \leq 125^\circ\text{C}$ の温度範囲での規格値を意味する。注記がない限り、 $V_S = \pm 15\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS (Note 2)		LT1124AM LT1125AM			LT1124M LT1125M			UNITS
				MIN	TYP	MAX	MIN	TYP	MAX	
V_{OS}	Input Offset Voltage	LT1124 LT1125	● ●	50 55	170 190		60 70	250 290	μV μV	
$\frac{\Delta V_{OS}}{\Delta \text{Temp}}$	Average Input Offset Voltage Drift	(Note 5)	●	0.3	1.0		0.4	1.5	$\mu\text{V}/^\circ\text{C}$	
I_{OS}	Input Offset Current	LT1124 LT1125	● ●	18 18	45 55		20 20	60 70	nA nA	
I_B	Input Bias Current		●	± 18	± 55		± 20	± 70	nA	
V_{CM}	Input Voltage Range		●	± 11.3	± 12		± 11.3	± 12	V	
CMRR	Common Mode Rejection Ratio	$V_{CM} = \pm 11.3\text{V}$	●	106	122		100	120	dB	
PSRR	Power Supply Rejection Ratio	$V_S = \pm 4\text{V}$ to $\pm 18\text{V}$	●	110	122		104	120	dB	
A_{VOL}	Large-Signal Voltage Gain	$R_L \geq 10\text{k}$, $V_{OUT} = \pm 10\text{V}$ $R_L \geq 2\text{k}$, $V_{OUT} = \pm 10\text{V}$	● ●	3 1	10 3		2.0 0.7	10 2	$\text{V}/\mu\text{V}$ $\text{V}/\mu\text{V}$	
V_{OUT}	Maximum Output Voltage Swing	$R_L \geq 2\text{k}$	●	± 12.5	± 13.6		± 12	± 13.6	V	
SR	Slew Rate	$R_L \geq 2\text{k}$ (Notes 3, 7)	●	2.3	3.8		2	3.8	$\text{V}/\mu\text{s}$	
I_S	Supply Current per Amplifier		●	2.5	3.25		2.5	3.25	mA	

11245ff

電気的特性

●は、 $0^{\circ}\text{C} \leq T_A \leq 70^{\circ}\text{C}$ の温度範囲での規格値を意味する。注記がない限り、 $V_S = \pm 15\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS (Note 2)		LT1124AC LT1125AC			LT1124C LT1125C			UNITS
				MIN	TYP	MAX	MIN	TYP	MAX	
V_{OS}	Input Offset Voltage	LT1124 LT1125	●		35	120		45	170	μV
			●		40	140		50	210	μV
$\frac{\Delta V_{OS}}{\Delta \text{Temp}}$	Average Input Offset Voltage Drift	(Note 5)	●		0.3	1		0.4	1.5	$\mu\text{V}/^{\circ}\text{C}$
I_{OS}	Input Offset Current	LT1124 LT1125	●		6	25		7	35	nA
			●		7	35		8	45	nA
I_B	Input Bias Current		●		± 8	± 35		± 9	± 45	nA
V_{CM}	Input Voltage Range		●	± 11.5	± 12.4		± 11.5	± 12.4		V
CMRR	Common Mode Rejection Ratio	$V_{CM} = \pm 11.5\text{V}$	●	109	125		102	122		dB
PSRR	Power Supply Rejection Ratio	$V_S = \pm 4\text{V}$ to $\pm 18\text{V}$	●	112	125		107	122		dB
A_{VOL}	Large-Signal Voltage Gain	$R_L \geq 10\text{k}$, $V_{OUT} = \pm 10\text{V}$ $R_L \geq 2\text{k}$, $V_{OUT} = \pm 10\text{V}$	●	4.0	15		2.5	14		$\text{V}/\mu\text{V}$
			●	1.5	3.5		1.0	2.5		$\text{V}/\mu\text{V}$
V_{OUT}	Maximum Output Voltage Swing	$R_L \geq 2\text{k}$	●	± 12.5	± 13.7		± 12	± 13.7		V
SR	Slew Rate	$R_L \geq 2\text{k}$ (Notes 3, 7)	●	2.6	4		2.4	4		$\text{V}/\mu\text{s}$
I_S	Supply Current per Amplifier		●		2.4	3		2.4	3	mA

●は、 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ の温度範囲での規格値を意味する。注記がない限り、 $V_S = \pm 15\text{V}$ 。(Note 10)

SYMBOL	PARAMETER	CONDITIONS (Note 2)		LT1124AC/AI LT1125AC			LT1124C/I LT1125C			UNITS
				MIN	TYP	MAX	MIN	TYP	MAX	
V_{OS}	Input Offset Voltage	LT1124 LT1125	●		40	140		50	200	μV
			●		45	160		55	240	μV
$\frac{\Delta V_{OS}}{\Delta \text{Temp}}$	Average Input Offset Voltage Drift	(Note 5)	●		0.3	1		0.4	1.5	$\mu\text{V}/^{\circ}\text{C}$
I_{OS}	Input Offset Current	LT1124 LT1125	●		15	40		17	55	nA
			●		15	50		17	65	nA
I_B	Input Bias Current		●		± 15	± 50		± 17	± 65	nA
V_{CM}	Input Voltage Range		●	± 11.4	± 12.2		± 11.4	± 12.2		V
CMRR	Common Mode Rejection Ratio	$V_{CM} = \pm 11.4\text{V}$	●	107	124		101	121		dB
PSRR	Power Supply Rejection Ratio	$V_S = \pm 4\text{V}$ to $\pm 18\text{V}$	●	111	124		106	121		dB
A_{VOL}	Large-Signal Voltage Gain	$R_L \geq 10\text{k}$, $V_{OUT} = \pm 10\text{V}$ $R_L \geq 2\text{k}$, $V_{OUT} = \pm 10\text{V}$	●	3.5	12		2.2	12		$\text{V}/\mu\text{V}$
			●	1.2	3.2		0.8	2.3		$\text{V}/\mu\text{V}$
V_{OUT}	Maximum Output Voltage Swing	$R_L \geq 2\text{k}$	●	± 12.5	± 13.6		± 12	± 13.6		V
SR	Slew Rate	$R_L \geq 2\text{k}$ (Notes 3, 7)	●	2.4	3.9		2.1	3.9		$\text{V}/\mu\text{s}$
I_S	Supply Current per Amplifier		●		2.4	3.25		2.4	3.25	mA

LT1124/LT1125

電気的特性

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

Note 2: パラメータの標準値 (TYP) は、個々のアンプのパラメータ分布で60%の歩留まりが得られる値として定義される。つまり、100個のLT1125では、標準的に240 (100個のLT1124では120) のオペアンプが、表示の規定値よりも良好な値を示す。

Note 3: このパラメータについては、個々のアンプについて全数テストを行っている。

Note 4: このパラメータについてはサンプル・テストのみが行われる。

Note 5: このパラメータの全数テストは行われない。

Note 6: 入力はバック・トゥ・バック・ダイオードで保護されている。低ノイズを実現するため、電流制限抵抗は使用されていない。差動入力電圧が $\pm 1.4V$ を超えると、入力電流は25mAに制限される。

Note 7: スルーレートは $A_V = -1$ で測定される。入力信号は $\pm 7.5V$ 、測定される出力は $\pm 2.5V$ である。

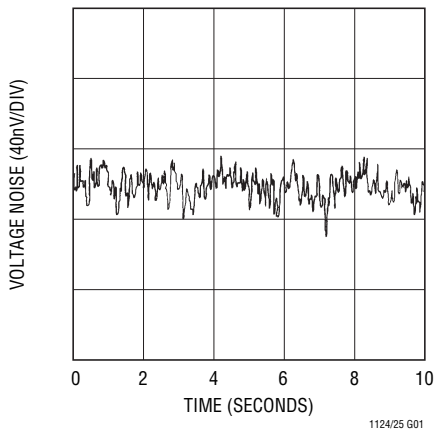
Note 8: 0.1Hz ~ 10Hzでのノイズは、10Hzでのノイズ電圧密度テストから推測できる。範囲が0.1Hz ~ 10Hzのテストの場合でのテスト回路および周波数応答曲線については、LT1007またはLT1028データシートの「アプリケーション情報」のセクションを参照。

Note 9: このパラメータは保証されているが、テストは行われない。

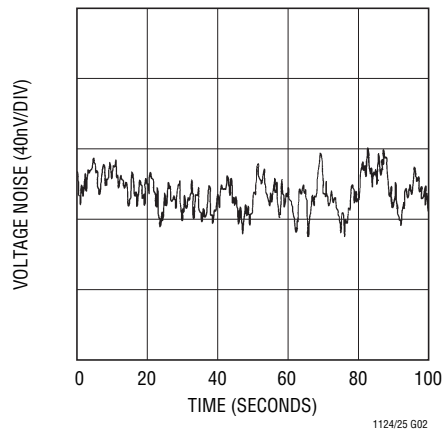
Note 10: LT1124C/LT1125CおよびLT1124AC/LT1125ACは $0^\circ C \sim 70^\circ C$ の性能仕様に適合することが保証されており、この拡張温度範囲に適合するよう設計、特性評価、および予測が行われているが、 $-40^\circ C \sim 85^\circ C$ の範囲ではテストされていない。LT1124AIおよびLT1124Iは、拡張温度範囲に適合することが保証されている。

標準的性能特性

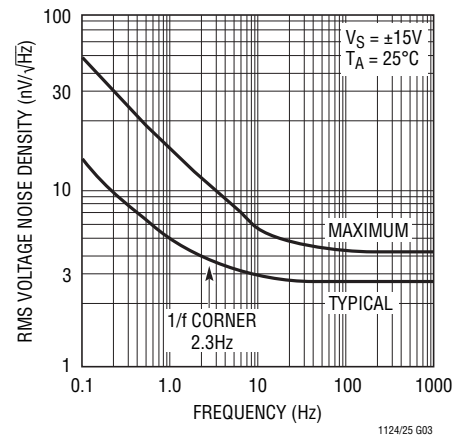
0.1Hz~10Hz電圧ノイズ



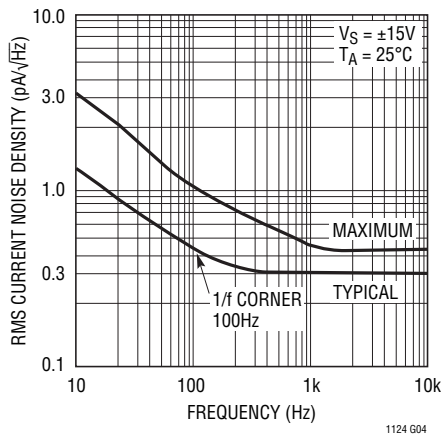
0.01Hz~1Hz電圧ノイズ



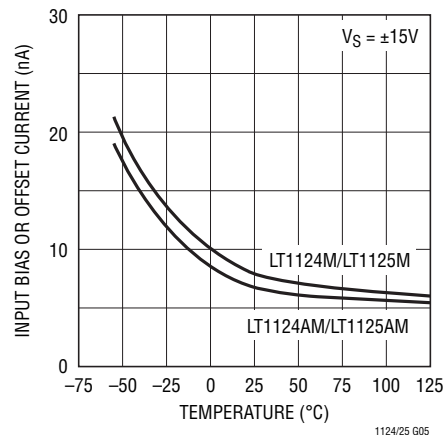
電圧ノイズと周波数



電流ノイズと周波数

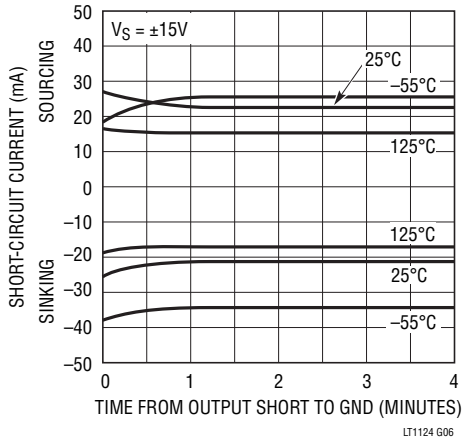


入力バイアス電流または
入力オフセット電流と温度

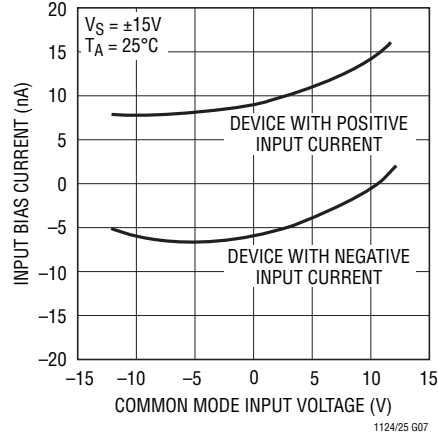


標準的性能特性

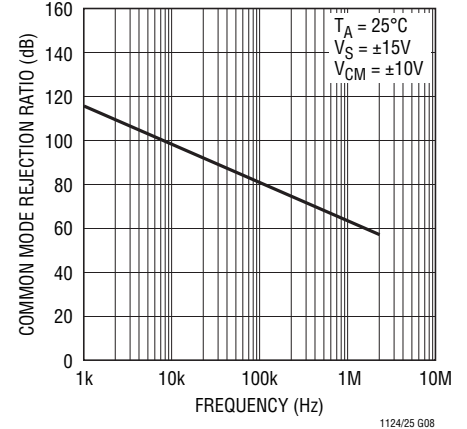
出力短絡電流と時間



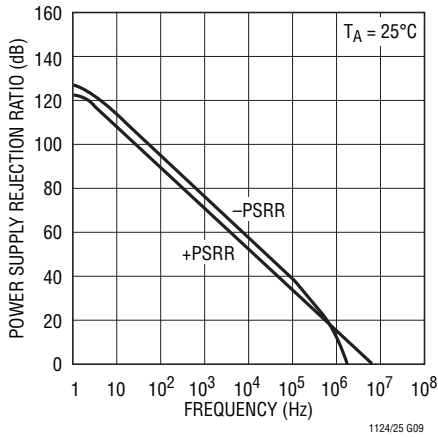
同相電圧範囲での入力バイアス電流



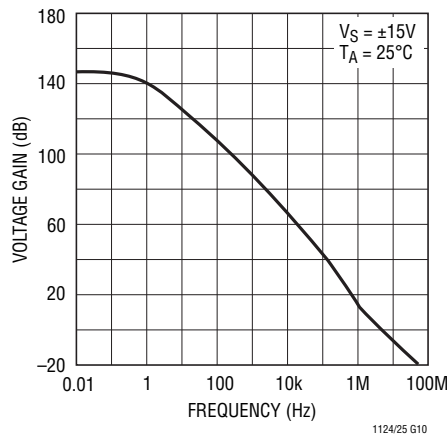
同相除去比と周波数



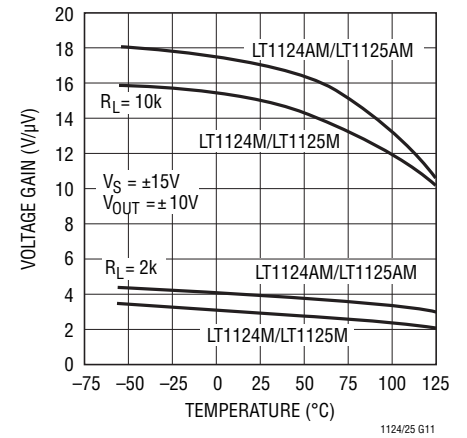
電源除去比と周波数



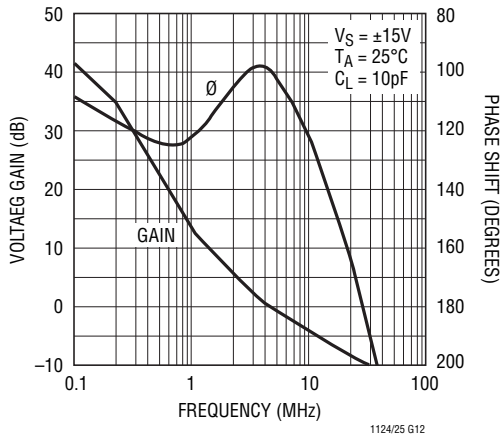
電圧利得と周波数



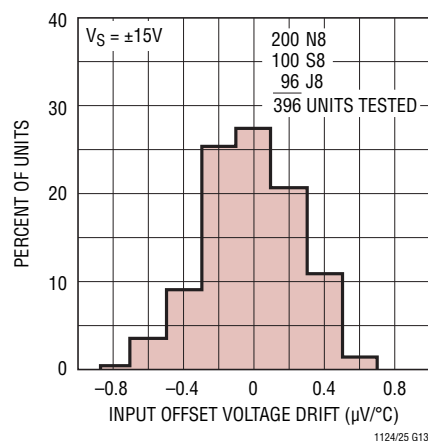
電圧利得と温度



利得、位相シフトと周波数



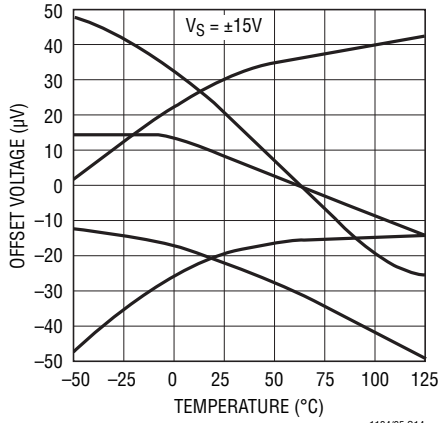
入力オフセット電圧ドリフトの分布



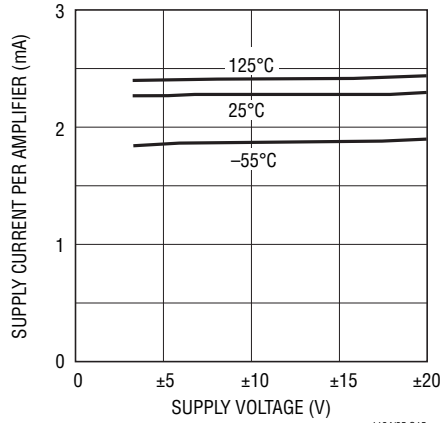
LT1124/LT1125

標準的性能特性

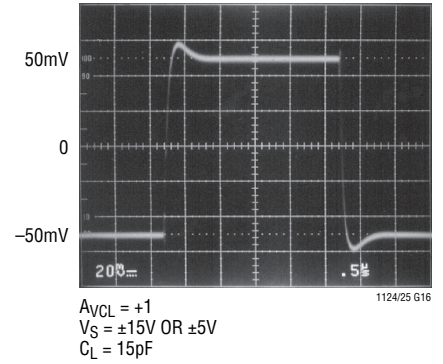
代表的なデバイスの温度による
オフセット電圧ドリフト



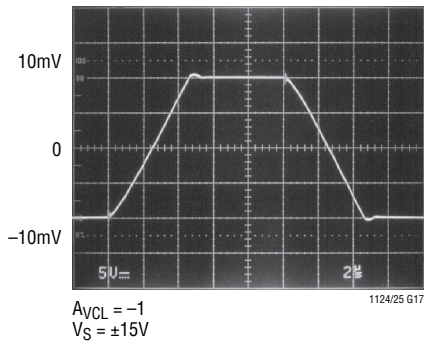
消費電流と電源電圧



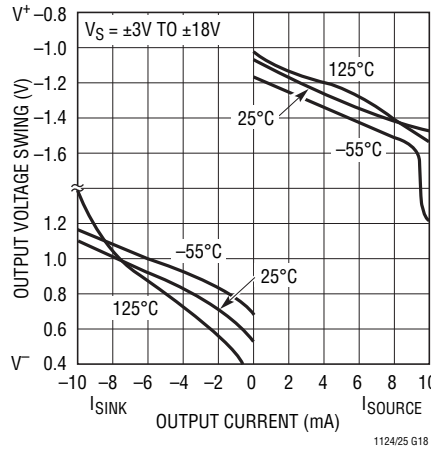
小信号過渡応答



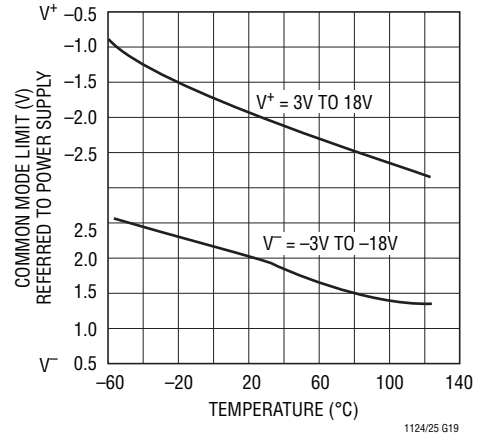
大信号過渡応答



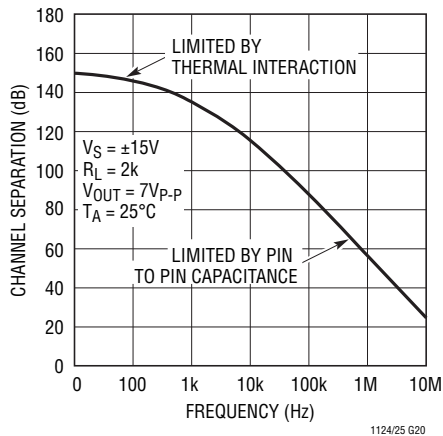
出力電圧振幅と負荷電流



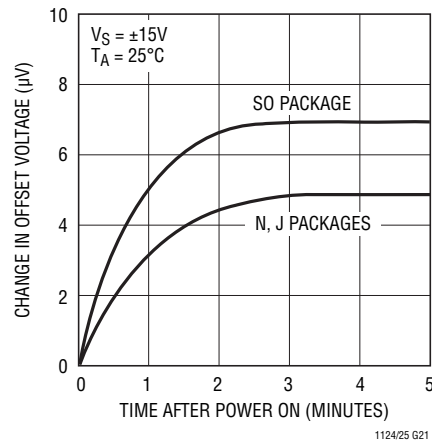
同相制限値と温度



チャンネル分離と周波数

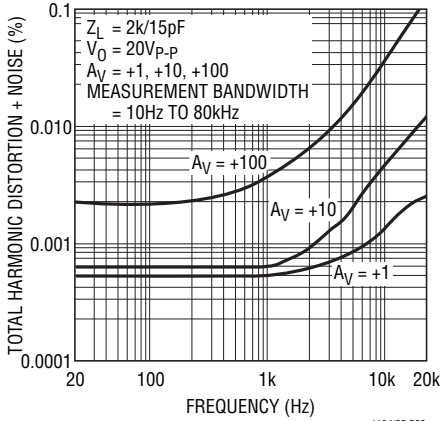


ウォーム・アップ・ドリフト

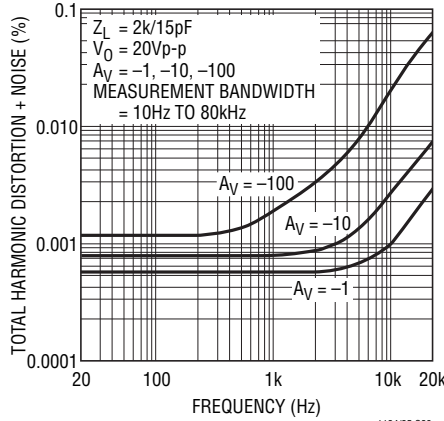


標準的性能特性

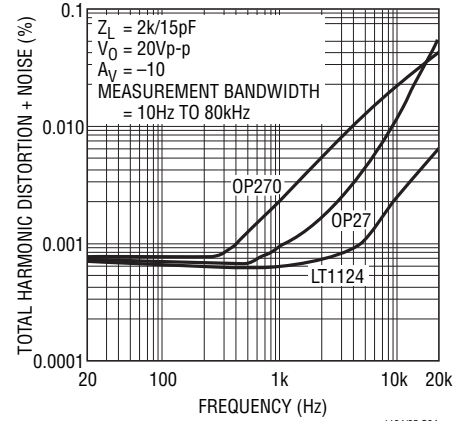
全高調波歪みおよびノイズと周波数(非反転利得)



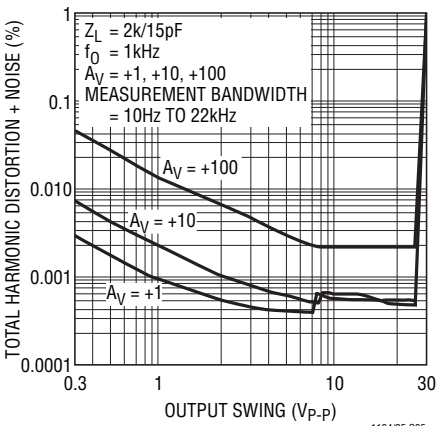
全高調波歪みおよびノイズと周波数(反転利得)



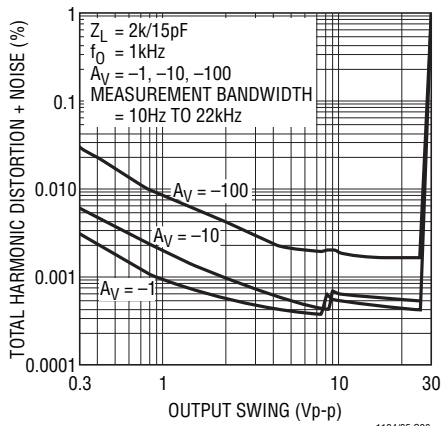
全高調波歪みおよびノイズと周波数(競合デバイスとの比較)



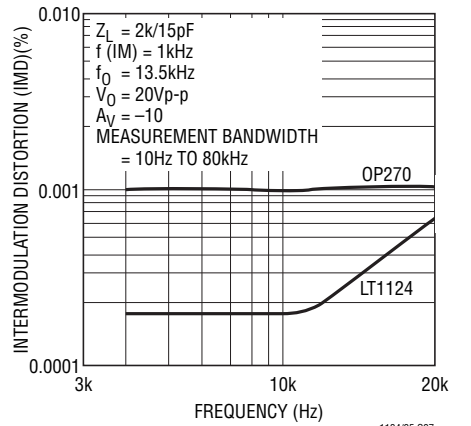
全高調波歪みおよびノイズと出力振幅(非反転利得)



全高調波歪みおよびノイズと出力振幅(反転利得)



混変調歪み(CCIF方式)*と周波数、LT1124およびOP270



LT1124/LT1125

アプリケーション情報

LT1124 は、OP-270 のソケットに直接挿入できます。LT1125 は OP-470 のソケットに差し込むことができます。もちろん、全ての標準バイポーラ・オペアンプ（デュアル/クワッド）も、これらのデバイスで置き換えることができます。

整合性の仕様

多くのアプリケーションでは、システムの性能が、2つのオペアンプの個々の特性よりも2つのオペアンプ間の整合性に依存します。このデータシートに示すオペアンプ3個を使った計装アンプ構成が一例です。LT1124/LT1125 では、整合性特性を全数検査していません。

一部の規格値は、定義から必然的に保証されます。例えば、最大オフセット電圧が $70\mu\text{V}$ の場合、不整合が $140\mu\text{V}$ を超えることはありません。 112dB ($= 2.5\mu\text{V/V}$) の CMRR とは、

最悪の場合の CMRR 整合値が 106dB ($5\mu\text{V/V}$) であるという意味です。ただし、表 1 を使用すると、LT1124 の 2つのアンプ間の期待整合性性能と、LT1125 のアンプ A-D 間、アンプ B-C 間の期待整合性性能を推定できます。

オフセット電圧およびドリフト

入力端子の接点での異種金属間の温度勾配によって生じる熱電対効果により、適切な配慮がないと、アンプ本来のドリフトを超える場合があります。気流を最小限に抑え、パッケージ・リードを短くし、2つの入力リードを互いに近づけて、同じ温度を維持してください。

図 1 に示す、オフセット電圧を測定する回路は、電源電圧を $\pm 16\text{V}$ に大きくした条件で、LT1124/LT1125 のバーンイン構成としても使用されます。

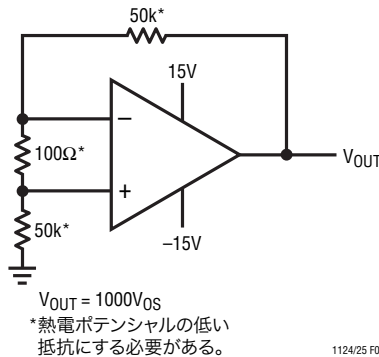


図1. オフセット電圧および温度変化によるオフセット電圧ドリフトのテスト回路

表1. 期待整合値

パラメータ		LT1124AC/AM LT1125AC/AM		LT1124C/M LT1125C/M		単位
		歩留まり50%	歩留まり98%	歩留まり50%	歩留まり98%	
V_{OS} の整合、 ΔV_{OS}	LT1124	20	110	30	130	μV
	LT1125	30	150	50	180	μV
温度係数の整合		0.35	1.0	0.5	1.5	$\mu\text{V}/^\circ\text{C}$
非反転のIBの平均		6	18	7	25	nA
非反転のIBの整合		7	22	8	30	nA
CMRRの整合		126	115	123	112	dB
PSRRの整合		127	118	127	114	dB

アプリケーション情報

高速動作

オペアンプの帰還回路が抵抗性 (R_F) である場合は、 R_F 、信号源抵抗および容量 (R_S 、 C_S) およびアンプの入力容量 ($C_{IN} \approx 2pF$) によってポールが形成されます。閉ループの低利得構成で、 R_S と R_F が $K\Omega$ レンジの場合、このポールによって過剰な位相シフトが発生することがあり、更に発振する可能性もあります。小容量のコンデンサ (C_F) を R_F と並列に接続することにより、この問題は解消されます (図2 参照)。 $R_S (C_S + C_{IN}) = R_F C_F$ とすることにより、帰還ポールの影響は完全に除去されます。

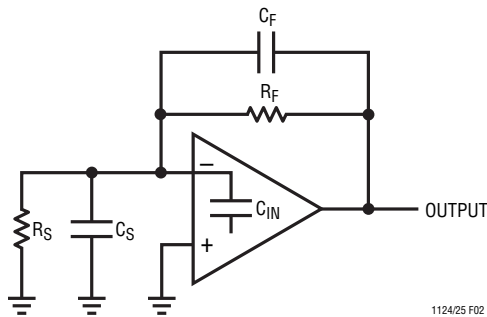


図2. 高速動作

ユニティゲイン・バッファ・アプリケーション

$R_F \leq 100\Omega$ で、高速の大信号パルス ($>1V$) で入力駆動される場合、出力波形は図3に示すようなものになります。

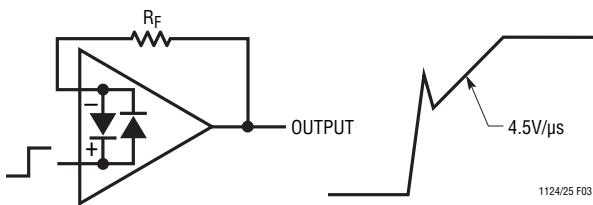


図3. ユニティゲイン・バッファ・アプリケーション

出力波形が高速フィードスルー状の部分にある間、入力保護ダイオードが実効的に出力と入力を短絡させているため、出力短絡保護回路によってのみ制限される電流が信号発生器によって流れます。 $R_F \geq 500\Omega$ にすると、出力は電流要件 ($10V$ のとき $I_L \leq 20mA$) に対応できるようになるため、アンプはアクティブ・モードに留まり、滑らかな過渡応答になります。

ノイズ・テスト

個々のアンプは、最大 $4.2nV/\sqrt{Hz}$ の電圧ノイズテストが行われます。つまり、LT1124 の場合は 2 回のテスト、LT1125 の場合は 4 回のテストが行われます。競合品の複数オペアンプのノイズ・テストは、行われるとしても、サンプル・テストを行うか、図4に示す回路を使用してテストする場合があります。

$$e_{n\text{ OUT}} = \sqrt{(e_{nA})^2 + (e_{nB})^2 + (e_{nC})^2 + (e_{nD})^2}$$

仮に、LT1125 をこの方法でテストした場合、ノイズのリミット値は $\sqrt{4 \cdot (4.2nV/\sqrt{Hz})^2} = 8.4nV/\sqrt{Hz}$ になります。しかし、これは有効な選別方法でしょうか？ 4つのアンプのうち3つが標準の $2.7nV/\sqrt{Hz}$ を示し、残りの1つが汚染されていて $6.9nV/\sqrt{Hz}$ のノイズ値を示した場合、どうなるでしょうか？

$$RMS \text{ 合計} = \sqrt{(2.7)^2 + (2.7)^2 + (2.7)^2 + (6.9)^2} = 8.33nV/\sqrt{Hz}$$

この値は $8.4nV/\sqrt{Hz}$ の規格値を満足していますが、アンプの1つはLT1125の規格リミット値を64%も超えています。ノイズを正しく測定するには、当然ながらオペアンプを個別にテストする必要があります。

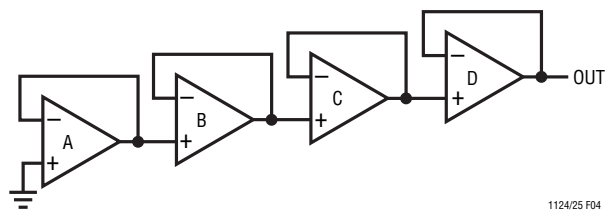


図4. 競合品のクワッド・オペアンプのノイズ・テスト方法

LT1124/LT1125

性能の比較

表2は、LT1124/LT1125の性能を、代替の低コスト・グレード品と比較して要約したものです。

この比較により、LT1124/LT1125の仕様は、業界標準のOP-27の水準に達しているだけでなく、ほとんどの場合は上

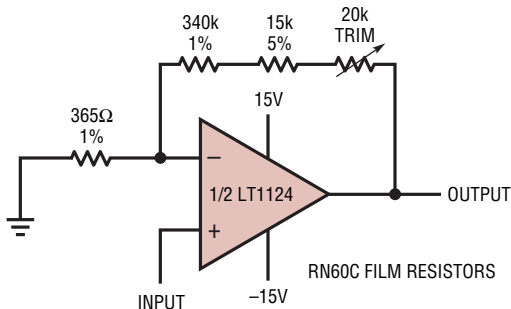
回っていることが分かります。通常、デュアル品やクワッド品の性能は、シングル品と比較すると劣りますが、LT1124/LT1125の場合は当てはまりません。

表2. 保証されている性能、 $V_S = \pm 15V$ 、 $T_A = 25^\circ C$ 、低コスト・デバイス

パラメータ/単位	LT1124CN8 LT1125CN	OP-27 GP	OP-270 GP	OP-470 GP	単位
電圧ノイズ(1kHz)	4.2 全数テスト	4.5 サンプル・テスト	- リミット値なし	5.0 サンプル・テスト	nV/ \sqrt{Hz}
スルーレート	2.7 全数テスト	1.7 テストなし	1.7	1.4	V/ μs
利得帯域幅積	8.0 全数テスト	5.0 テストなし	- リミット値なし	- リミット値なし	MHz
オフセット電圧	LT1124 LT1125	100 -	250 -	- 1000	μV μV
オフセット電流	LT1124 LT1125	20 30	75 -	- 30	nA nA
バイアス電流		30	80	60	nA
消費電流/アンプ		2.75	5.67	3.25	mA
電圧利得(RL = 2k)		1.5	0.7	0.35	V/ μV
同相除去比		106	100	90	dB
電源除去比		110	94	104	dB
S0-8パッケージ	あり - LT1124	あり	なし	-	

標準的応用例

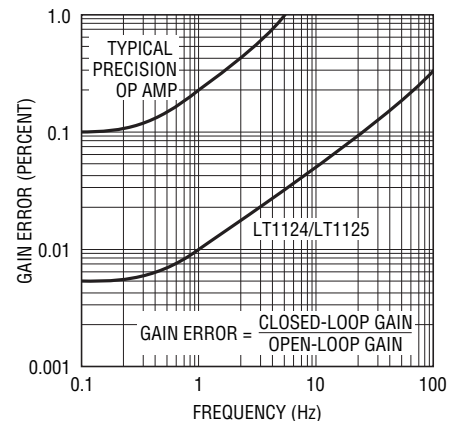
DC~1Hzの範囲で0.01%の精度を持つ利得1000倍のアンプ



LT1124/LT1125が備える高い利得および広帯域特性は、低周波高閉ループ利得アンプのアプリケーションで有益です。標準的な高精度オペアンプの開ループ利得は、帯域幅500kHzで1000000程度と考えられます。利得誤差のプロットで示すように、このデバイスでは、わずか0.3Hzまで0.1%の増幅精度を維持できます。計測装置レンジの信号であっても、これより高速に変化します。LT1124/1125の「利得精度と帯域幅の積」は、図に示すように75倍高い値です。

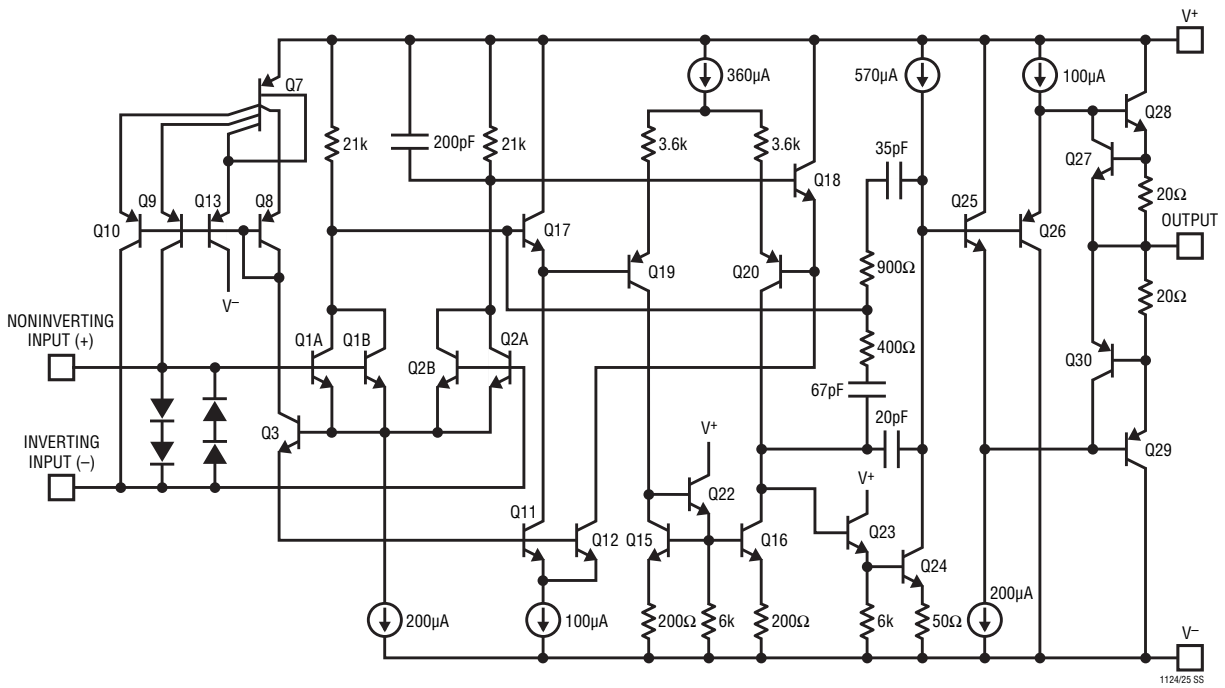
1124/25 TA03

利得誤差と周波数(閉ループ利得=1000)



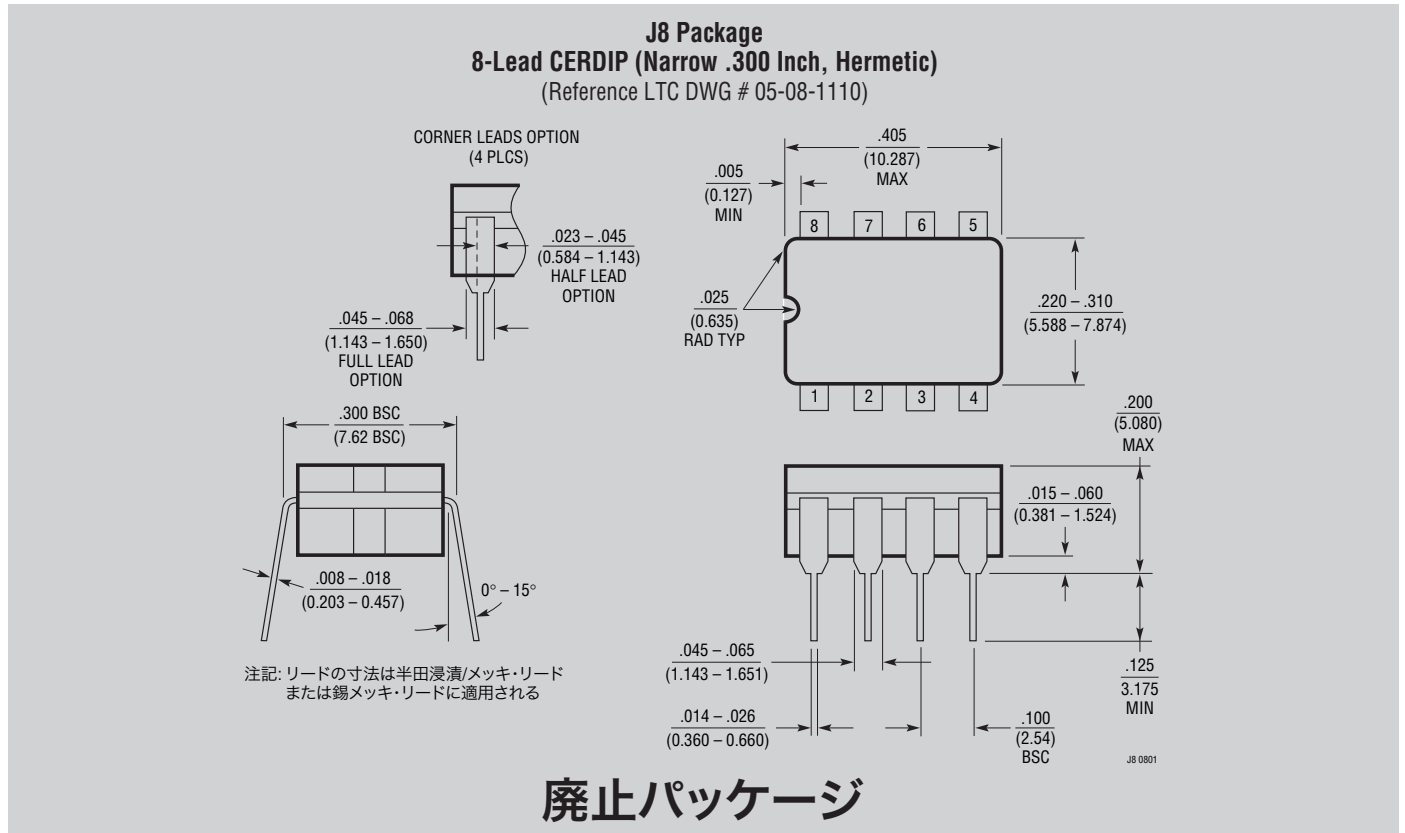
1124/25 TA04

回路図 (LT1124の1/2、LT1125の1/4)



パッケージ

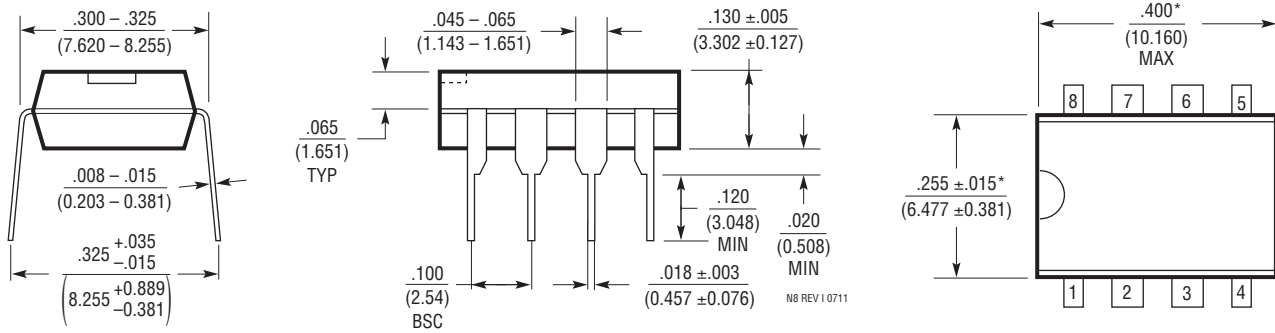
最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/> をご覧ください。



パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/> をご覧ください。

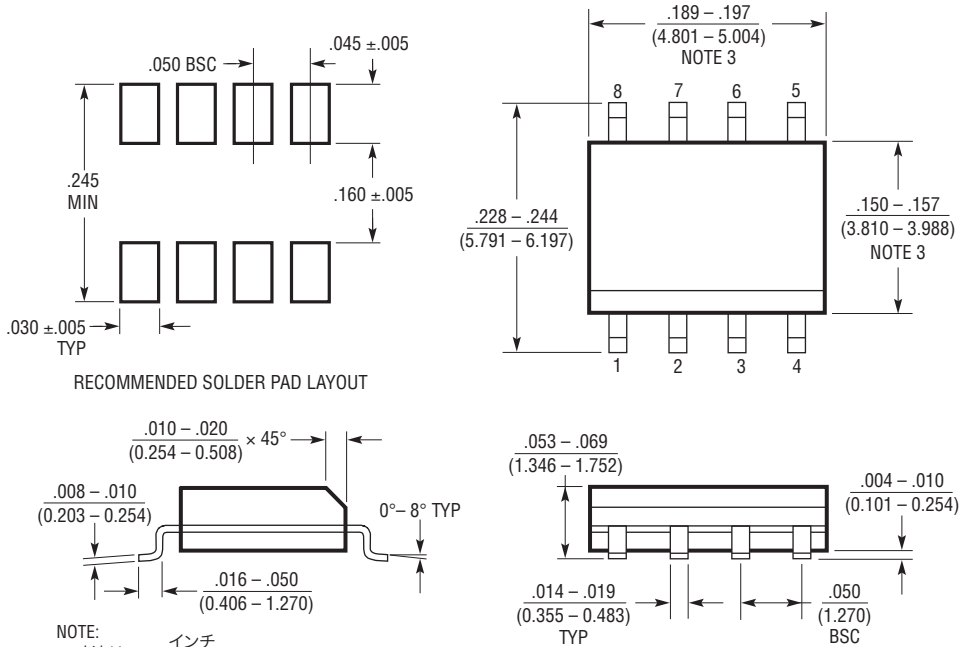
N Package
8-Lead PDIP (Narrow .300 Inch)
 (Reference LTC DWG # 05-08-1510 Rev I)



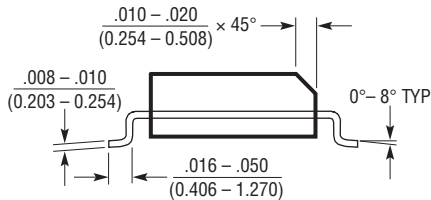
NOTE:
 1. 寸法は $\frac{\text{インチ}}{\text{(ミリメートル)}}$

*これらの寸法にはモールドのバリおよび突出部を含まない。
 モールドのバリまたは突出部は、.010インチ(0.254mm)を超えないものとする

S8 Package
8-Lead Plastic Small Outline (Narrow .150 Inch)
 (Reference LTC DWG # 05-08-1610 Rev G)



RECOMMENDED SOLDER PAD LAYOUT



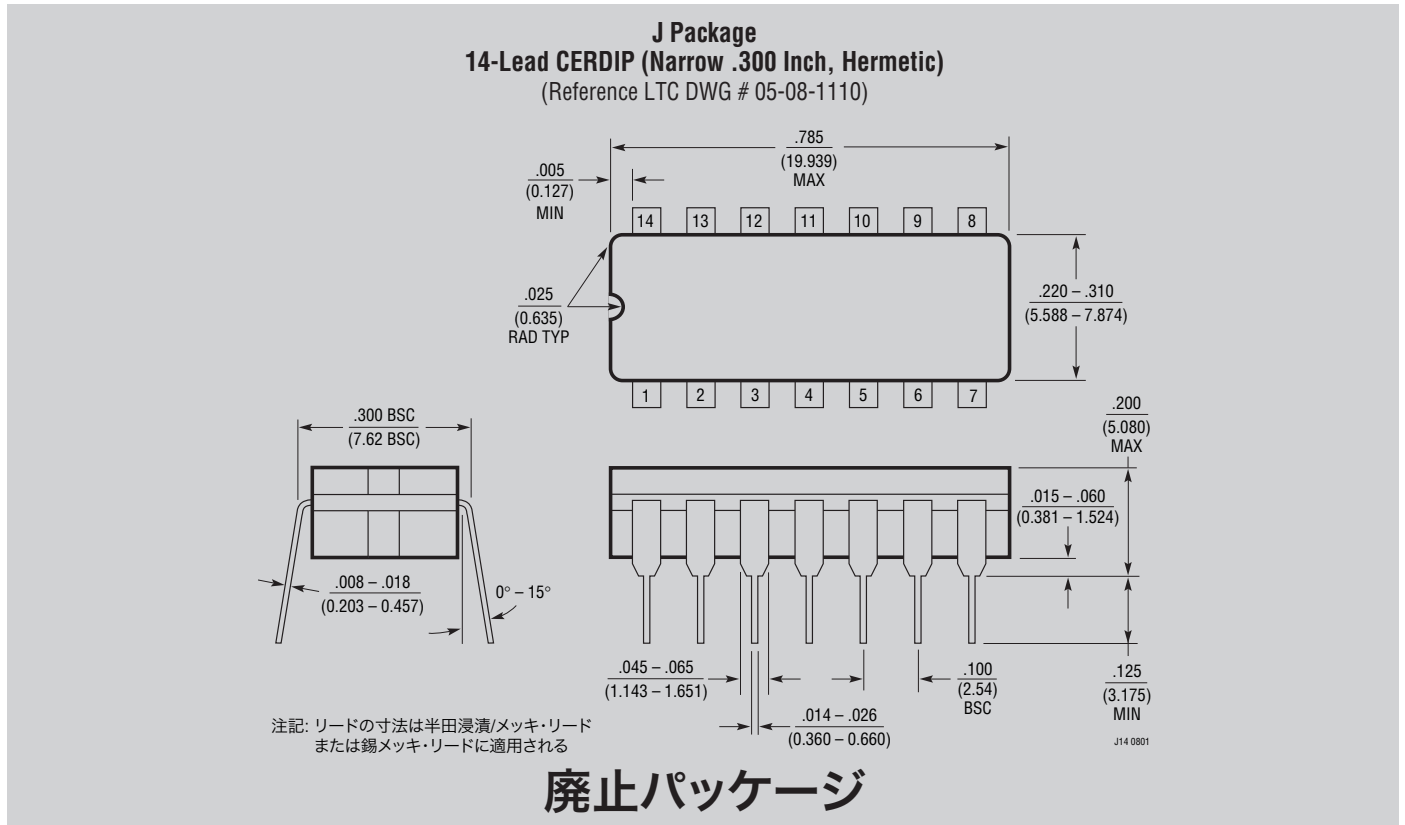
- NOTE:
 1. 寸法は $\frac{\text{インチ}}{\text{(ミリメートル)}}$
 2. 図の縮尺は一律ではない
 3. これらの寸法にはモールドのバリおよび突出部を含まない。
 モールドのバリまたは突出部は、.006" (0.15mm) を超えないものとする
 4. ピン1は斜めのエッジかへこみのいずれか

S08 REV G 0212

LT1124/LT1125

パッケージ

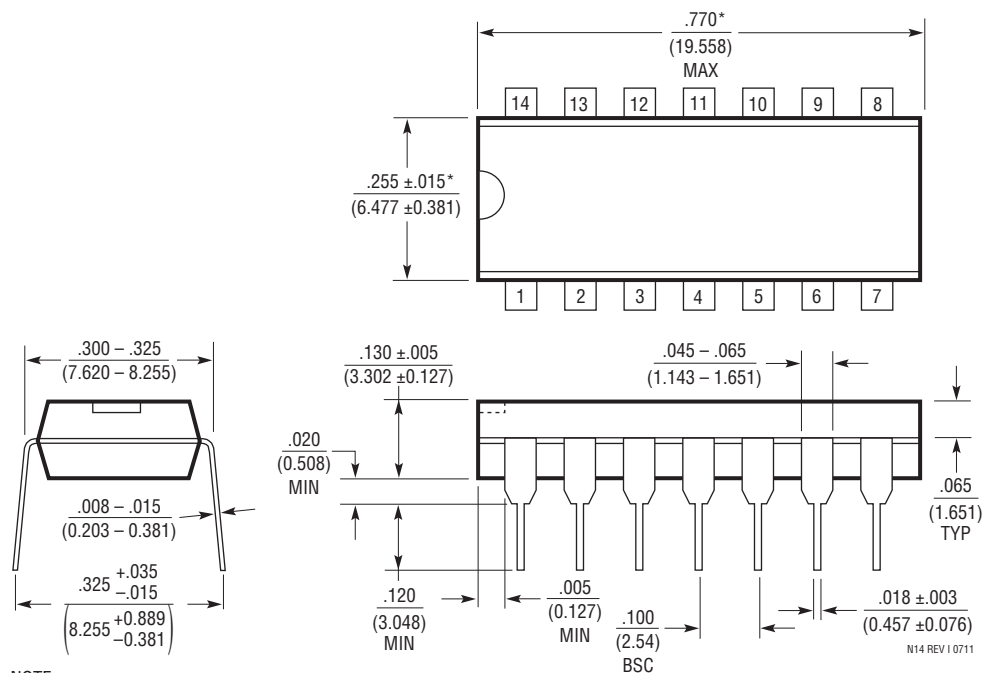
最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/> をご覧ください。



パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/> をご覧ください。

N Package
14-Lead PDIP (Narrow .300 Inch)
 (Reference LTC DWG # 05-08-1510 Rev I)



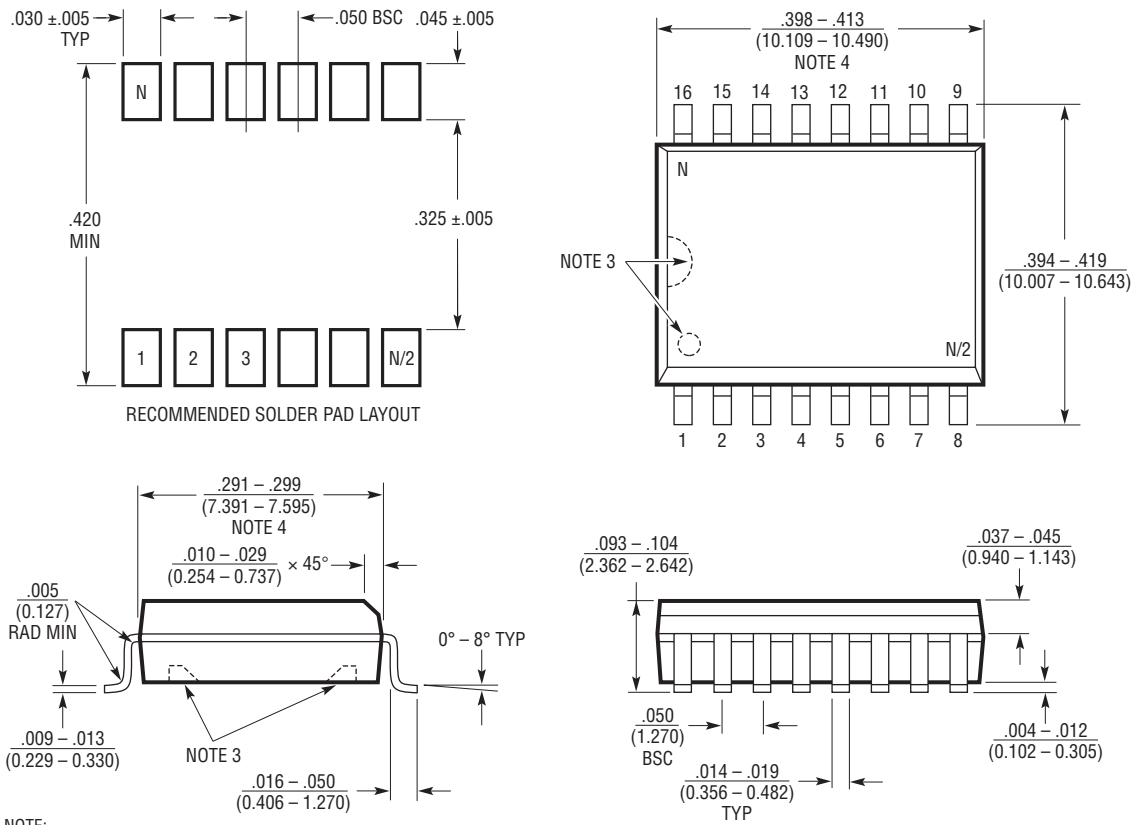
N14 REV I 0711

LT1124/LT1125

パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/> をご覧ください。

SW Package 16-Lead Plastic Small Outline (Wide .300 Inch) (Reference LTC DWG # 05-08-1620)



NOTE:

1. 寸法は $\frac{\text{インチ}}{\text{ミリメートル}}$
2. 図の縮尺は一律ではない
3. パッケージの1ピン識別標識、上面の切り欠き、および底面のくぼみは、製造上のオプション。製品はいずれかのオプションがない状態で供給される場合がある
4. これらの寸法にはモールドのバリおよび突出部を含まない。
モールドのバリまたは突出部は、 0.006 (0.15mm) を超えないものとする

S16 (WIDE) 0502

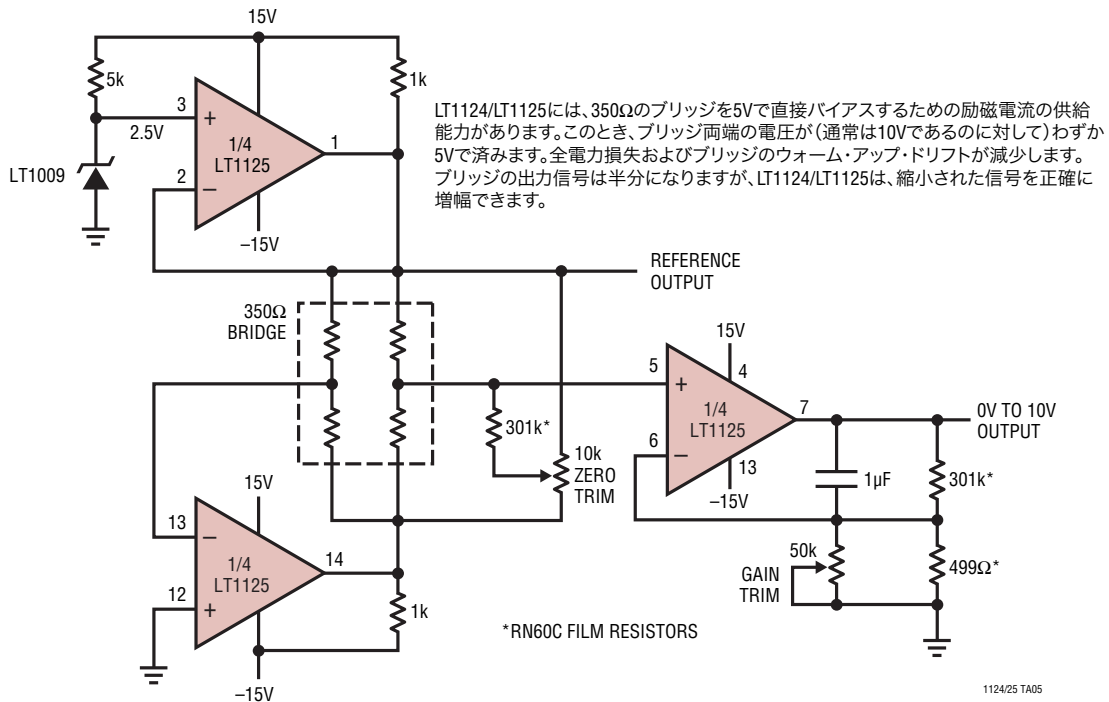
改訂履歴 (改訂履歴はRev Dから開始)

REV	日付	説明	ページ番号
D	09/10	LT1124-1 を追加。データシート全体に反映	1~18
E	10/10	「発注情報」のセクションにある LT1124AMPS8-1の製品マーキングを改訂	3
F	01/14	LT1124-1を削除	1~3

LT1124/LT1125

標準的応用例

ブリッジ電源付きのストレイン・ゲージ信号調整器



関連製品

製品番号	説明	注釈
LT1007	低ノイズ、高精度シングル・オペアンプ	電圧ノイズ: $2.5\text{nV}/\sqrt{\text{Hz}}$ (1kHz)
LT1028/LT1128	低ノイズ、高精度シングル・オペアンプ	電圧ノイズ: $0.85\text{nV}/\sqrt{\text{Hz}}$
LT1112/LT1114	デュアル/クワッド高精度pA入力	$250\text{pA Max } I_B$
LT1113	低ノイズ、デュアルJFETオペアンプ	電圧ノイズ: $4.5\text{nV}/\sqrt{\text{Hz}}$ 、電流ノイズ: $10\text{fA}/\sqrt{\text{Hz}}$
LT1126/LT1127	補償機能を抑えたLT1124/LT1125	スルーレート: $11\text{V}/\mu\text{s}$
LT1169	低ノイズ、デュアルJFETオペアンプ	電圧ノイズ: $6\text{nV}/\sqrt{\text{Hz}}$ 、電流ノイズ: $1\text{fA}/\sqrt{\text{Hz}}$ 、 $10\text{pA Max } I_B$
LT1792	LT1113のシングル版	電圧ノイズ: $4.2\text{nV}/\sqrt{\text{Hz}}$ 、電流ノイズ: $10\text{fA}/\sqrt{\text{Hz}}$
LT1793	LT1169のシングル版	電圧ノイズ: $6\text{nV}/\sqrt{\text{Hz}}$ 、電流ノイズ: $1\text{fA}/\sqrt{\text{Hz}}$ 、 $10\text{pA Max } I_B$