

特長

- 800MHzの-3dB帯域幅
- 2V/V(6dB)の固定利得
- 低歪み:
 - OIP3が -38dBm 、HD3が -70dBc (70MHz, 2V_{p-p})
 - OIP3が -51dBm 、HD3が -94dBc (10MHz, 2V_{p-p})
- 低ノイズ:NFが 12.3dB 、 $e_n = 3.8\text{nV}/\sqrt{\text{Hz}}$ (70MHz)
- 差動入出力
- 追加のフィルタ付き出力
- 調整可能な出力同相電圧
- DC結合またはAC結合動作
- 最小限のサポート回路
- 高さ0.75mmの小型16ピン3mm×3mm QFNパッケージ

アプリケーション

- イメージング、通信用の差動ADCドライバ
- 差動ドライバ/レシーバ
- シングルエンドから差動への変換
- 差動からシングルエンドへの変換
- レベル・シフト
- IFサンプリング・レシーバ
- SAWフィルタ・インターフェース/バッファ

LTC, LTはリニアテクノロジー社の登録商標です。
他のすべての商標はそれぞれの所有者に所有権があります。

概要

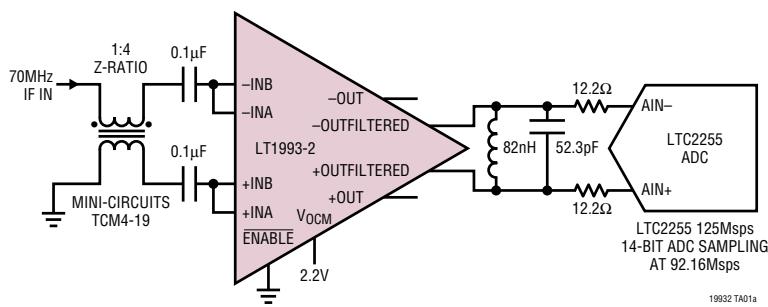
LT[®]1993-2は、DC～800MHzのアプリケーション向けの低歪み、低ノイズ差動アンプ/ADCドライバです。使いやすく設計されており、最小限のサポート回路しか必要としません。シングルエンド入力と差動入力のいずれを使用する場合でも、入力基準ノイズが極めて低く、歪み積が低いので、高速12ビットおよび14ビットADCをドライブするための優れたソリューションとなります。通常のフィルタされていない出力(+OUTと-OUT)に加え、175MHz差動ローパス・フィルタを追加した1組のフィルタ出力(+OUTFILTERED,-OUTFILTERED)を内蔵しているので、高速ADCをドライブする際の外付けフィルタ部品の数を減らします。出力同相電圧はV_{OCM}ピンを介して容易に設定され、多くのアプリケーションにおいて出力トランジスタまたはAC結合コンデンサが不要です。

LT1993-2は通信用トランシーバのアプリケーションの厳しい要求条件を満たすように設計されています。このデバイスは差動ADCドライバ、汎用差動利得ブロックなど、差動ドライブを必要とするあらゆるアプリケーションに使用できます。LT1993-2は最小DCまでの周波数で機能することが要求されるデータ収集システムで使用可能です。

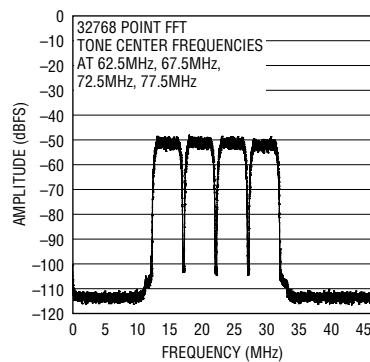
LT1993-2は5V電源で動作し、消費電流は100mAです。小型の16ピン3mm×3mm DFNパッケージで供給され、-40°C～85°Cの温度範囲で動作します。

標準的応用例

4チャネルWCDMA受信チャネル



4トーンWCDMA波形、92.16Mspsで
LTC2255 14ビットADCをドライブ
しているLT1993-2



19932 TA01b

3445fa

絶対最大定格

(Note 1)

全電源電圧 ($V_{CCA}/V_{CCB}/V_{CCC}$ から $V_{EEA}/V_{EEB}/V_{EEC}$)	5.5V
入力電流 (+INA, -INA, +INB, -INB, V_{OCM} , \overline{ENABLE})	$\pm 10\text{mA}$
出力電流(連続)(Note 6) +OUT, -OUT (DC) (AC)	$\pm 100\text{mA}$ $\pm 100\text{mA}$
+OUTFILTERED, -OUTFILTERED (DC) (AC)	$\pm 15\text{mA}$ $\pm 45\text{mA}$
出力短絡時間 (Note 2)	無期限
動作温度範囲 (Note 3)	-40°C ~ 85°C
規定温度範囲 (Note 4)	-40°C ~ 85°C
保存温度範囲	-65°C ~ 125°C
接合部温度	125°C
リード温度範囲(半田付け、10秒)	300°C

パッケージ/発注情報

TOP VIEW	
INA + INA - INB + INB - V _{EEA} V _{OCM} V _{CCA} V _{EEB}	V _{EEC} ENABLE V _{CCB} V _{EEB}
16-LEAD (3mm × 3mm) PLASTIC QFN	
$T_{JMAX} = 125^\circ\text{C}$, $\theta_{JA} = 68^\circ\text{C/W}$, $\theta_{JC} = 4.2^\circ\text{C/W}$ EXPOSED PAD IS V _{EE} (PIN 17) MUST BE SOLDERED TO THE PCB	
ORDER PART NUMBER	UD PART MARKING*
LT1993CUD-2	LBJG
LT1993IUD-2	
Order Options Tape and Reel: Add #TR Lead Free: Add #PBF Lead Free Tape and Reel: Add #TRPBF Lead Free Part Marking: http://www.linear.com/leadfree/	

より広い動作温度範囲で規定されるデバイスについては、弊社へお問い合わせください。
*温度等級は出荷時のコンテナのラベルで識別されます。

DC電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A=25^\circ\text{C}$ での値。注記がない限り、 $V_{CCA}=V_{CCB}=V_{CCC}=5\text{V}$, $V_{EEA}=V_{EEB}=V_{EEC}=0\text{V}$, $\overline{ENABLE}=0.8\text{V}$, +INAは+INB(+IN)に短絡、-INAは-INB(-IN)に短絡、 $V_{OCM}=2.2\text{V}$ 、入力同相電圧=2.2V、 R_{LOAD} なし。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Input/Output Characteristics (+INA, +INB, -INA, -INB, +OUT, -OUT, +OUTFILTERED, -OUTFILTERED)						
GDIFF	Gain	Differential (+OUT, -OUT), $V_{IN} = \pm 0.8\text{V}$ Differential	●	5.8	6.08	6.3
$V_{SWINGMIN}$		Single-Ended +OUT, -OUT, +OUTFILTERED, -OUTFILTERED. $V_{IN} = \pm 2.2\text{V}$ Differential	●	0.25	0.35	V
$V_{SWINGMAX}$		Single-Ended +OUT, -OUT, +OUTFILTERED, -OUTFILTERED. $V_{IN} = \pm 2.2\text{V}$ Differential	●	3.6	3.75	V
$V_{SWINGDIFF}$	Output Voltage Swing	Differential (+OUT, -OUT), $V_{IN} = \pm 2.2\text{V}$ Differential	●	6.5 6	7	V_{P-P}
I_{OUT}	Output Current Drive	(Note 5)	●	± 40	± 45	mA
V_{OS}	Input Offset Voltage		●	-6.5 -10	1	mV
TCV_{OS}	Input Offset Voltage Drift	T_{MIN} to T_{MAX}	●	2.5		$\mu\text{V}/^\circ\text{C}$
I_{VRMIN}	Input Voltage Range, MIN	Single-Ended	●		-0.1	V
I_{VRMAX}	Input Voltage Range, MAX	Single-Ended	●	5.1		V
R_{INDIFF}	Differential Input Resistance		●	170	200	240
C_{INDIFF}	Differential Input Capacitance				1	pF
CMRR	Common Mode Rejection Ratio	Input Common Mode -0.1V to 5.1V	●	45	70	dB

1993fa

DC電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{CCA} = V_{CCB} = V_{CCC} = 5\text{V}$ 、 $V_{EEA} = V_{EEB} = V_{EEC} = 0\text{V}$ 、 $\text{ENABLE} = 0.8\text{V}$ 、 $+\text{INA}$ は $+\text{INB}(+\text{IN})$ に短絡、 $-\text{INA}$ は $-\text{INB}(-\text{IN})$ に短絡、 $V_{OCM} = 2.2\text{V}$ 、入力同相電圧 = 2.2V 、 R_{LOAD} なし。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$R_{OUTDIFF}$	Output Resistance			0.3		Ω
$C_{OUTDIFF}$	Output Capacitance			0.8		pF

Common Mode Voltage Control (V_{OCM} Pin)

GCM	Common Mode Gain	Differential (+OUT, -OUT), $V_{OCM} = 1.1\text{V}$ to 3.6V Differential (+OUT, -OUT), $V_{OCM} = 1.3\text{V}$ to 3.4V	●	0.9 0.9	1	1.1	V/V
V_{OCMMIN}	Output Common Mode Voltage Adjustment Range, MIN	Measured Single-Ended at +OUT and -OUT	●			1.1 1.3	V
V_{OCMMAX}	Output Common Mode Voltage Adjustment Range, MAX	Measured Single-Ended at +OUT and -OUT	●		3.6 3.4		V
V_{OSCM}	Output Common Mode Offset Voltage	Measured from V_{OCM} to Average of +OUT and -OUT	●	-30 4	4	30	mV
I_{BIASCM}	V_{OCM} Input Bias Current		●		5	15	μA
R_{INCM}	V_{OCM} Input Resistance		●	0.8	3		$M\Omega$
C_{INCM}	V_{OCM} Input Capacitance				1		pF

ENABLE Pin

V_{IL}	ENABLE Input Low Voltage		●		0.8		V
V_{IH}	ENABLE Input High Voltage		●	2			V
I_{IL}	ENABLE Input Low Current	ENABLE = 0.8V	●		0.5		μA
I_{IH}	ENABLE Input High Current	ENABLE = 2V	●	1	3		μA

Power Supply

V_S	Operating Range		●	4	5	5.5	V
I_S	Supply Current	ENABLE = 0.8V	●	88	100	112	mA
$I_{SDISABLED}$	Supply Current (Disabled)	ENABLE = 2V	●		250	500	μA
PSRR	Power Supply Rejection Ratio	4V to 5.5V	●	55	90		dB

AC電気的特性

注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{CCA} = V_{CCB} = V_{CCC} = 5\text{V}$ 、 $V_{EEA} = V_{EEB} = V_{EEC} = 0\text{V}$ 、 $\text{ENABLE} = 0.8\text{V}$ 、 $+\text{INA}$ は $+\text{INB}(+\text{IN})$ に短絡、 $-\text{INA}$ は $-\text{INB}(-\text{IN})$ に短絡、 $V_{OCM} = 2.2\text{V}$ 、入力同相電圧 = 2.2V 、 R_{LOAD} なし。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Input/Output Characteristics						

-3dBBW	-3dB Bandwidth	200mV _{P-P} Differential (+OUT, -OUT)	500	800		MHz
0.1dBBW	Bandwidth for 0.1dB Flatness	200mV _{P-P} Differential (+OUT, -OUT)		50		MHz
0.5dBBW	Bandwidth for 0.5dB Flatness	200mV _{P-P} Differential (+OUT, -OUT)		100		MHz
SR	Slew Rate	3.2V _{P-P} Differential (+OUT, -OUT)		1100		V/ μs
$t_{s1\%}$	1% Settling Time	1% Settling for a 1V _{P-P} Differential Step (+OUT, -OUT)		4		ns
t_{ON}	Turn-On Time			40		ns
t_{OFF}	Turn-Off Time			250		ns

Common Mode Voltage Control (V_{OCM} Pin)

-3dBBW _{CM}	Common Mode Small-Signal -3dB Bandwidth	0.1V _{P-P} at V_{OCM} , Measured Single-Ended at +OUT and -OUT	300			MHz
SR _{CM}	Common Mode Slew Rate	1.3V to 3.4V Step at V_{OCM}	500			V/ μs

LT1993-2

AC電気的特性

注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{CCA} = V_{CCB} = V_{CCC} = 5\text{V}$ 、 $V_{EEA} = V_{EEB} = V_{EEC} = 0\text{V}$ 、 $\overline{\text{ENABLE}} = 0.8\text{V}$ 、 $+INA$ は $+INB(+IN)$ に短絡、 $-INA$ は $-INB(-IN)$ に短絡、 $V_{OCM} = 2.2\text{V}$ 、入力同相電圧 = 2.2V 、 R_{LOAD} なし。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
--------	-----------	------------	-----	-----	-----	-------

Noise/Harmonic Performance Input/output Characteristics

1kHz Signal

	Second/Third Harmonic Distortion	2V _{P-P} Differential (+OUTFILTERED, -OUTFILTERED)	-100			dBc
		2V _{P-P} Differential (+OUT, -OUT)	-100			dBc
		2V _{P-P} Differential (+OUT, -OUT), $R_L = 100\Omega$	-100			dBc
		3.2V _{P-P} Differential (+OUTFILTERED, -OUTFILTERED)	-91			dBc
		3.2V _{P-P} Differential (+OUT, -OUT)	-91			dBc
		3.2V _{P-P} Differential (+OUT, -OUT), $R_L = 100\Omega$	-91			dBc
	Third-Order IMD	2V _{P-P} Differential Composite (+OUTFILTERED, -OUTFILTERED), $f_1 = 0.95\text{kHz}$, $f_2 = 1.05\text{kHz}$	-102			dBc
		2V _{P-P} Differential Composite (+OUT, -OUT), $R_L = 100\Omega$, $f_1 = 0.95\text{kHz}$, $f_2 = 1.05\text{kHz}$	-102			dBc
		3.2V _{P-P} Differential Composite (+OUTFILTERED, -OUTFILTERED), $f_1 = 0.95\text{kHz}$, $f_2 = 1.05\text{kHz}$	-93			dBc
OIP3 _{1k}	Output Third-Order Intercept	Differential (+OUTFILTERED, -OUTFILTERED), $f_1 = 0.95\text{kHz}$, $f_2 = 1.05\text{kHz}$	54			dBm
e _{n1k}	Input Referred Noise Voltage Density		3.5			nV/ $\sqrt{\text{Hz}}$
	1dB Compression Point	$R_L = 100\Omega$	22.7			dBm

10MHz Signal

	Second/Third Harmonic Distortion	2V _{P-P} Differential (+OUTFILTERED, -OUTFILTERED)	-94			dBc
		2V _{P-P} Differential (+OUT, -OUT)	-94			dBc
		2V _{P-P} Differential (+OUT, -OUT), $R_L = 100\Omega$	-86			dBc
		3.2V _{P-P} Differential (+OUTFILTERED, -OUTFILTERED)	-85			dBc
		3.2V _{P-P} Differential (+OUT, -OUT)	-85			dBc
		3.2V _{P-P} Differential (+OUT, -OUT), $R_L = 100\Omega$	-77			dBc
	Third-Order IMD	2V _{P-P} Differential Composite (+OUTFILTERED, -OUTFILTERED), $f_1 = 9.5\text{MHz}$, $f_2 = 10.5\text{MHz}$	-96			dBc
		2V _{P-P} Differential Composite (+OUT, -OUT), $R_L = 100\Omega$, $f_1 = 9.5\text{MHz}$, $f_2 = 10.5\text{MHz}$	-96			dBc
		3.2V _{P-P} Differential Composite (+OUTFILTERED, -OUTFILTERED), $f_1 = 9.5\text{MHz}$, $f_2 = 10.5\text{MHz}$	-87			dBc
OIP3 _{10M}	Output Third-Order Intercept	Differential (+OUTFILTERED, -OUTFILTERED), $f_1 = 9.5\text{MHz}$, $f_2 = 10.5\text{MHz}$	51			dBm
NF	Noise Figure	Measured Using DC800A Demo Board	11.3			dB
e _{n10M}	Input Referred Noise Voltage Density		3.5			nV/ $\sqrt{\text{Hz}}$
	1dB Compression Point	$R_L = 100\Omega$	22.6			dBm

50MHz Signal

	Second/Third Harmonic Distortion	2V _{P-P} Differential (+OUTFILTERED, -OUTFILTERED)	-77			dBc
		2V _{P-P} Differential (+OUT, -OUT)	-77			dBc
		2V _{P-P} Differential (+OUT, -OUT), $R_L = 100\Omega$	-74			dBc
		3.2V _{P-P} Differential (+OUTFILTERED, -OUTFILTERED)	-68			dBc
		3.2V _{P-P} Differential (+OUT, -OUT)	-65			dBc

AC電気的特性

注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{CCA} = V_{CCB} = V_{CCC} = 5\text{V}$ 、 $V_{EEA} = V_{EEB} = V_{EEC} = 0\text{V}$ 、 $\text{ENABLE} = 0.8\text{V}$ 、 $+\text{INA}$ は $+\text{INB}$ ($+\text{IN}$)に短絡、 $-\text{INA}$ は $-\text{INB}$ ($-\text{IN}$)に短絡、 $V_{OCM} = 2.2\text{V}$ 、入力同相電圧 = 2.2V 、 R_{LOAD} なし。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
		3.2V _{P-P} Differential (+OUT, -OUT), $R_L = 100\Omega$	-65			dBc
	Third-Order IMD	2V _{P-P} Differential Composite (+OUTFILTERED, -OUTFILTERED), $f_1 = 49.5\text{MHz}$, $f_2 = 50.5\text{MHz}$	-84			dBc
		2V _{P-P} Differential Composite (+OUT, -OUT), $R_L = 100\Omega$, $f_1 = 49.5\text{MHz}$, $f_2 = 50.5\text{MHz}$	-88			dBc
		3.2V _{P-P} Differential Composite (+OUTFILTERED, -OUTFILTERED), $f_1 = 49.5\text{MHz}$, $f_2 = 50.5\text{MHz}$	-75			dBc
OIP3 _{50M}	Output Third-Order Intercept	Differential (+OUTFILTERED, -OUTFILTERED), $f_1 = 49.5\text{MHz}$, $f_2 = 50.5\text{MHz}$	45			dBm
NF	Noise Figure	Measured Using DC800A Demo Board	11.8			dB
e_{n50M}	Input Referred Noise Voltage Density		3.65			nV/ $\sqrt{\text{Hz}}$
	1dB Compression Point	$R_L = 100\Omega$	19.7			dBm

70MHz Signal

	Second/Third Harmonic Distortion	2V _{P-P} Differential (+OUTFILTERED, -OUTFILTERED)	-70		dBc
		2V _{P-P} Differential (+OUT, -OUT)	-61		dBc
		2V _{P-P} Differential (+OUT, -OUT), $R_L = 100\Omega$	-61		dBc
	Third-Order IMD	2V _{P-P} Differential Composite (+OUTFILTERED, -OUTFILTERED), $f_1 = 69.5\text{MHz}$, $f_2 = 70.5\text{MHz}$	-70		dBc
		2V _{P-P} Differential Composite (+OUT, -OUT), $R_L = 100\Omega$, $f_1 = 69.5\text{MHz}$, $f_2 = 70.5\text{MHz}$	-72		dBc
OIP3 _{70M}	Output Third-Order Intercept	Differential (+OUTFILTERED, -OUTFILTERED), $f_1 = 69.5\text{MHz}$, $f_2 = 70.5\text{MHz}$	38		dBm
NF	Noise Figure	Measured Using DC800A Demo Board	12.3		dB
e_{n70M}	Input Referred Noise Voltage Density		3.8		nV/ $\sqrt{\text{Hz}}$
	1dB Compression Point	$R_L = 100\Omega$	18.5		dBm

100MHz Signal

	Second/Third Harmonic Distortion	2V _{P-P} Differential (+OUTFILTERED, -OUTFILTERED)	-56		dBc
		2V _{P-P} Differential (+OUT, -OUT)	-54		dBc
		2V _{P-P} Differential (+OUT, -OUT), $R_L = 100\Omega$	-51		dBc
	Third-Order IMD	2V _{P-P} Differential Composite (+OUTFILTERED, -OUTFILTERED), $f_1 = 99.5\text{MHz}$, $f_2 = 100.5\text{MHz}$	-58		dBc
		2V _{P-P} Differential Composite (+OUT, -OUT), $R_L = 100\Omega$, $f_1 = 99.5\text{MHz}$, $f_2 = 100.5\text{MHz}$	-59		dBc
OIP3 _{100M}	Output Third-Order Intercept	Differential (+OUTFILTERED, -OUTFILTERED), $f_1 = 99.5\text{MHz}$, $f_2 = 100.5\text{MHz}$	32		dBm
NF	Noise Figure	Measured Using DC800A Demo Board	12.8		dB
e_{n100M}	Input Referred Noise Voltage Density		4.1		nV/ $\sqrt{\text{Hz}}$
	1dB Compression Point	$R_L = 100\Omega$	17.8		dBm

Note 1: 絶対最大定格はそれを超えるとデバイスの寿命に影響を及ぼす値。

85°Cで性能仕様に適合するように設計され、特性が評価されており、性能仕様に適合すると予想されるが、これらの温度ではテストされないし、QAサンプリングもおこなわれない。LT1993I-2は-40°C～85°Cで性能仕様に適合することが保証されている。

Note 2: 出力電流と接合部温度が絶対最大定格より下に保たれている限り、デバイスは損傷を受けない。

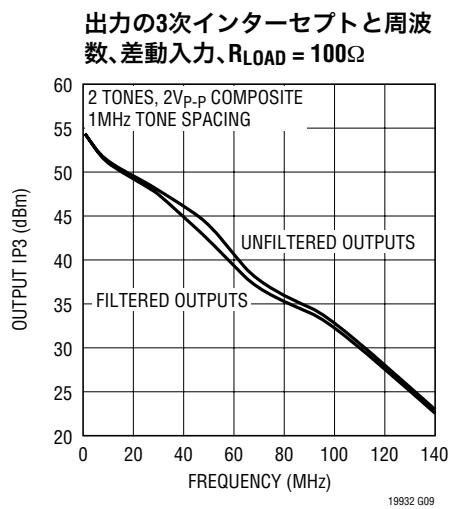
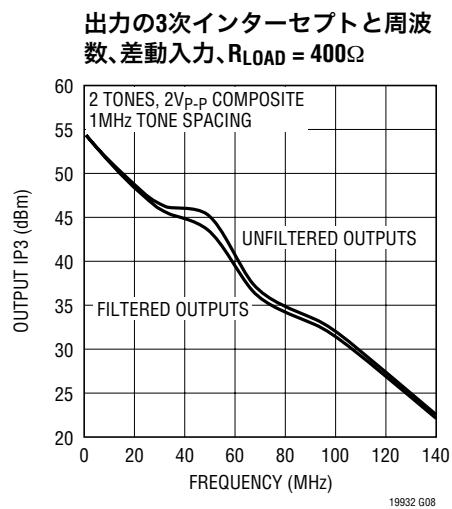
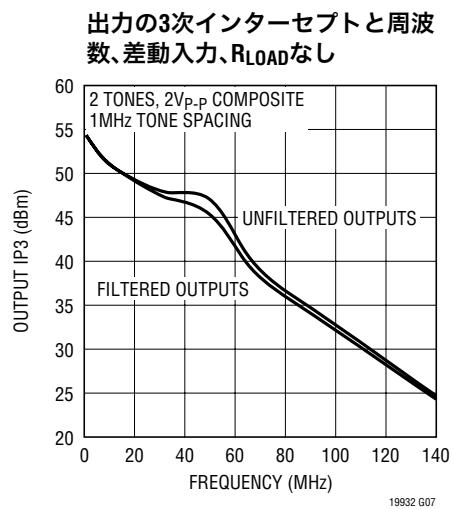
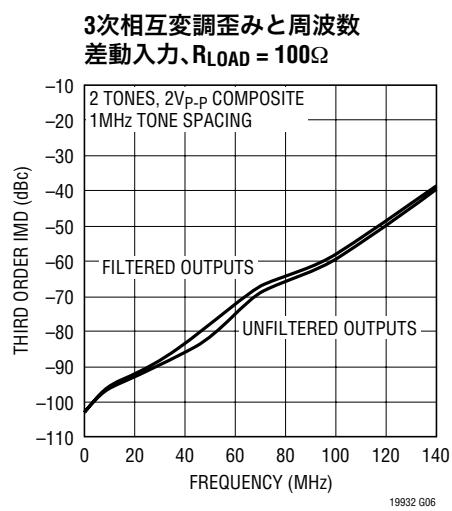
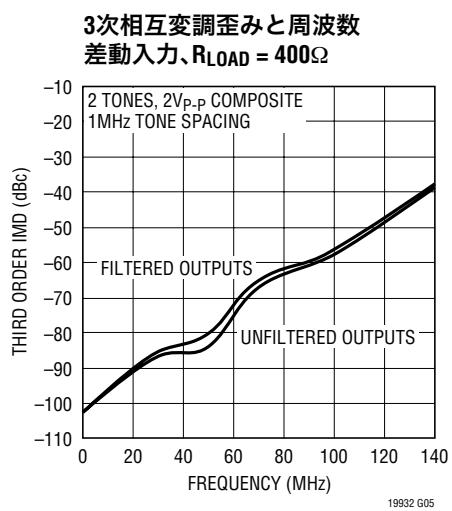
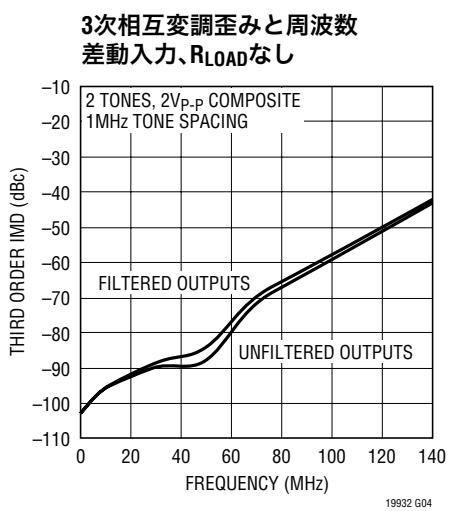
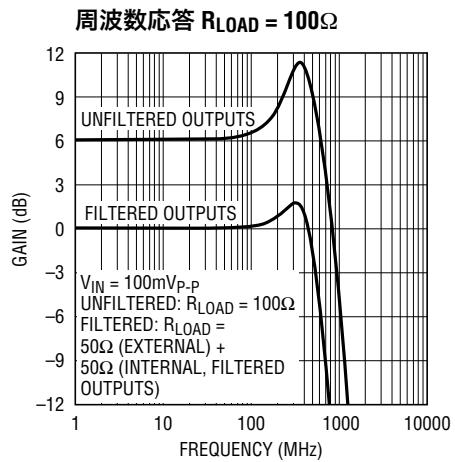
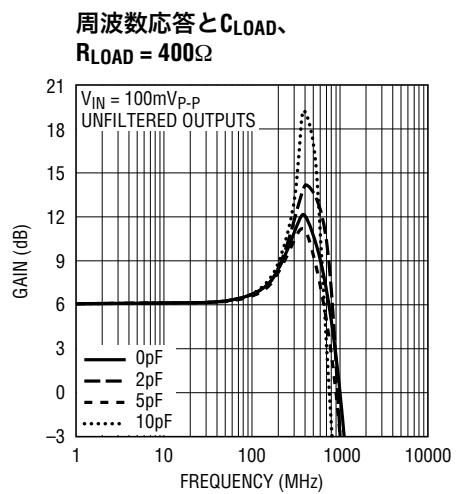
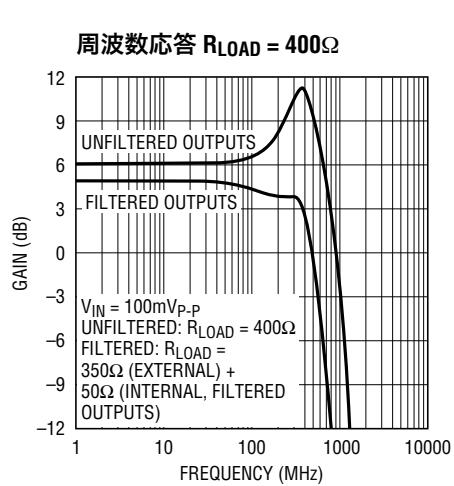
Note 5: このパラメータはパルスでテストされる。

Note 3: LT1993C-2は-40°C～85°Cの動作温度範囲で動作することが保証されている。

Note 6: このパラメータは設計および特性評価により性能仕様に適合することが保証されている。テストされてはいない。

Note 4: LT1993C-2は0°C～70°Cで性能仕様に適合することが保証されている。-40°C～

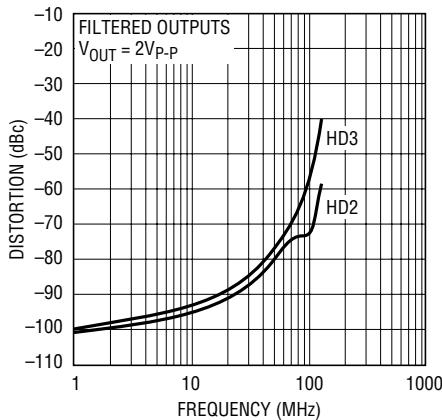
標準的性能特性



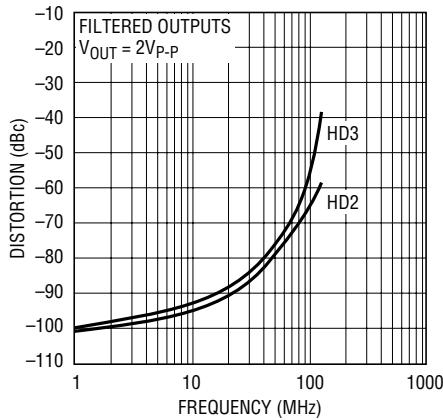
19932fa

標準的性能特性

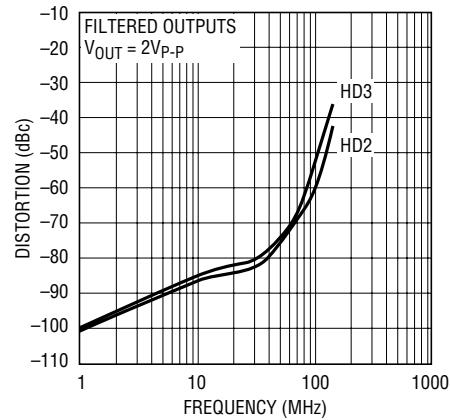
(フィルタをかけた)歪みと周波数
差動入力、 R_{LOAD} なし



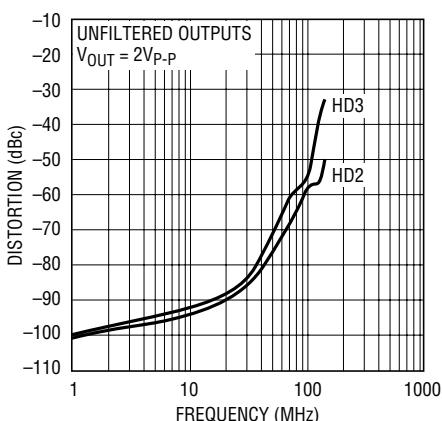
(フィルタをかけた)歪みと周波数
差動入力、 $R_{LOAD} = 400\Omega$



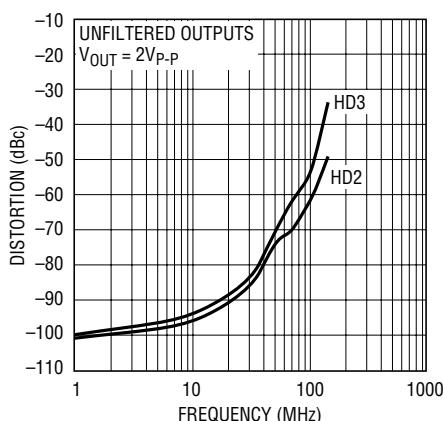
(フィルタをかけた)歪みと周波数
差動入力、 $R_{LOAD} = 100\Omega$



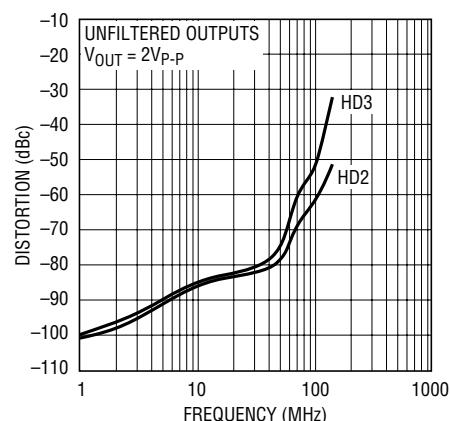
(フィルタをかけない)歪みと周
波数、差動入力、 R_{LOAD} なし



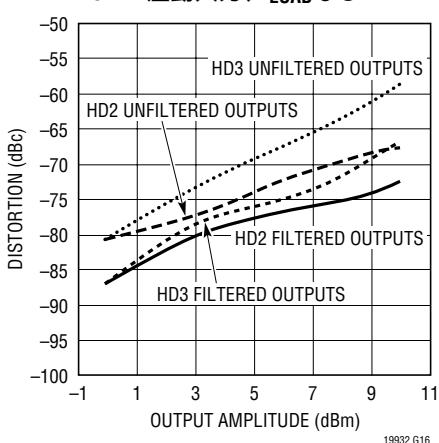
(フィルタをかけない)歪みと周
波数、差動入力、 $R_{LOAD} = 400\Omega$



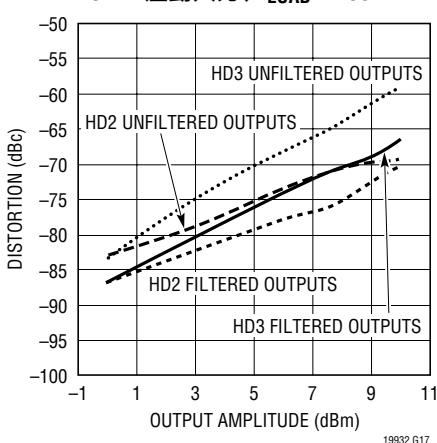
(フィルタをかけない)歪みと周
波数、差動入力、 $R_{LOAD} = 100\Omega$



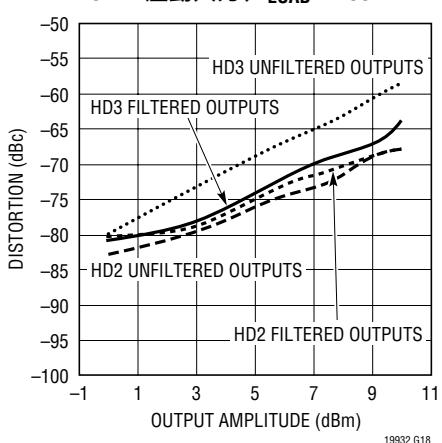
歪みと出力振幅
70MHz差動入力、 R_{LOAD} なし



歪みと出力振幅
70MHz差動入力、 $R_{LOAD} = 400\Omega$

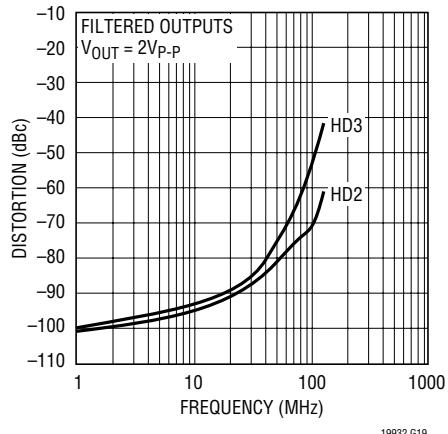


歪みと出力振幅
70MHz差動入力、 $R_{LOAD} = 100\Omega$

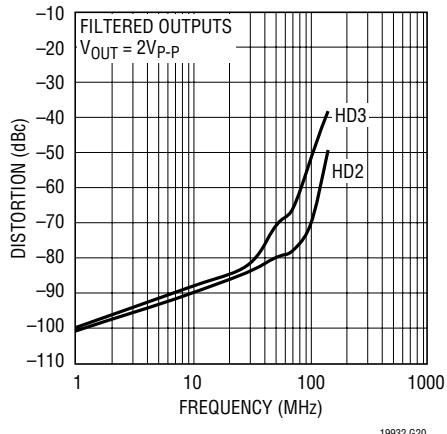


標準的性能特性

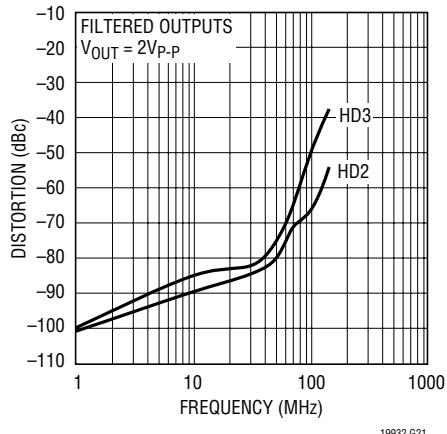
(フィルタをかけた)歪みと周波数
シングルエンド入力、 R_{LOAD} なし



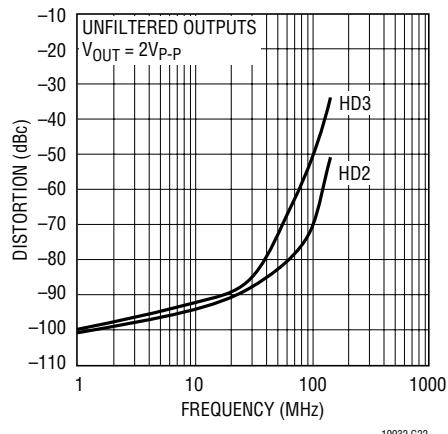
(フィルタをかけた)歪みと周波数
シングルエンド入力、 $R_{LOAD} = 400\Omega$



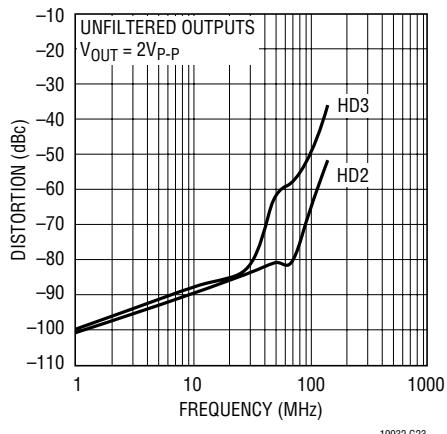
(フィルタをかけた)歪みと周波数
シングルエンド入力、 $R_{LOAD} = 100\Omega$



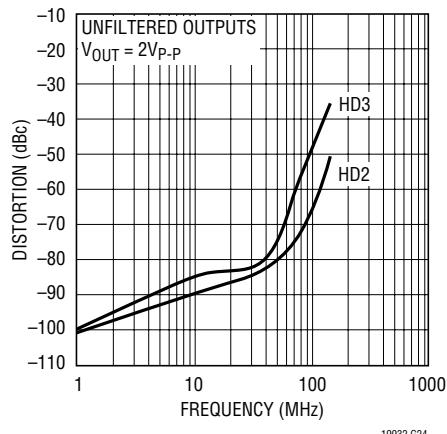
(フィルタをかけない)歪みと
周波数、シングルエンド入力、
 R_{LOAD} なし



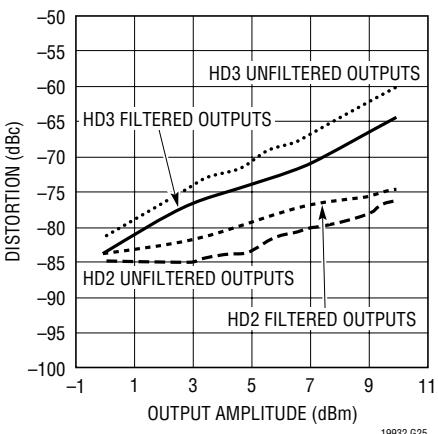
(フィルタをかけない)歪みと
周波数、シングルエンド入力、
 $R_{LOAD} = 400\Omega$



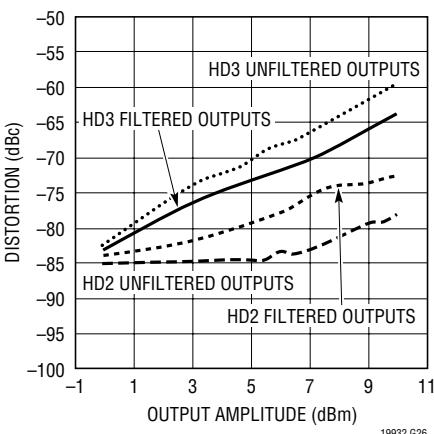
(フィルタをかけない)歪みと
周波数、シングルエンド入力、
 $R_{LOAD} = 100\Omega$



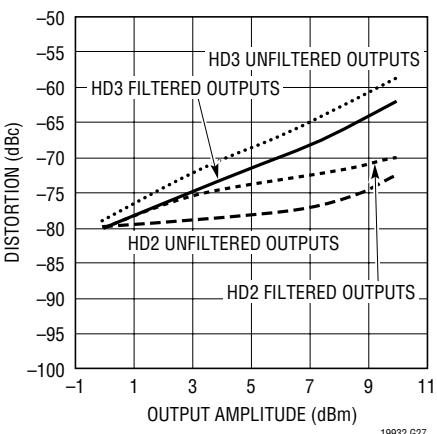
歪みと出力振幅
70MHzシングルエンド入力、
 R_{LOAD} なし



歪みと出力振幅
70MHzシングルエンド入力、
 $R_{LOAD} = 400\Omega$

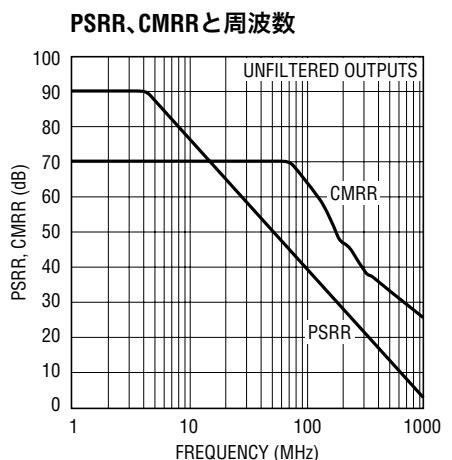
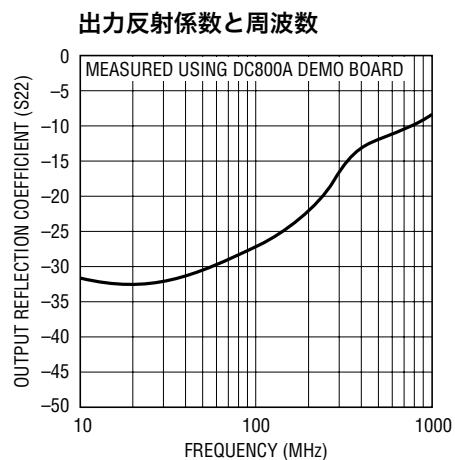
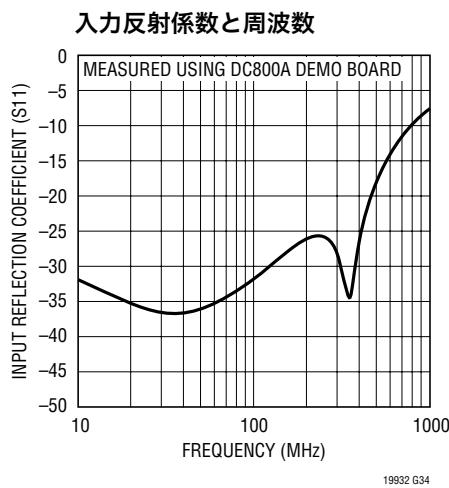
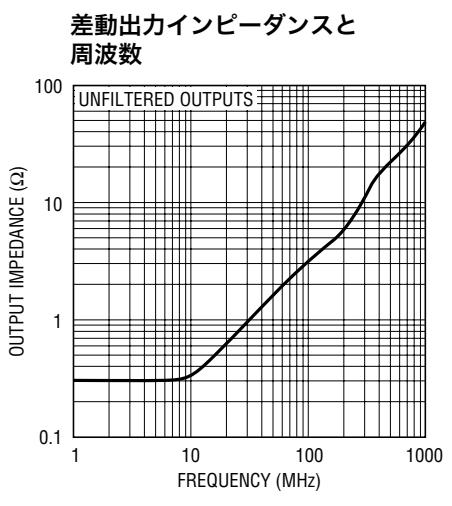
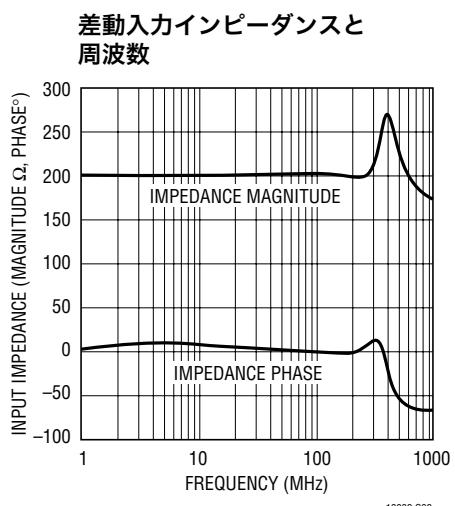
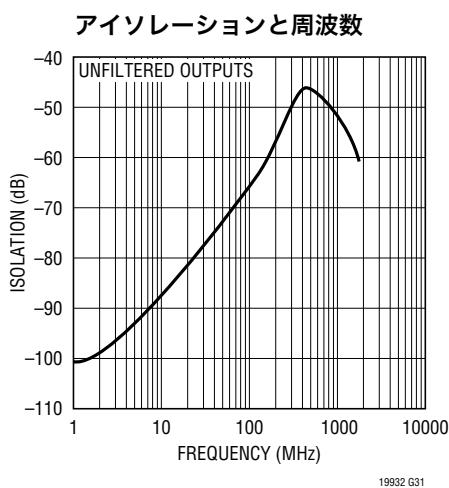
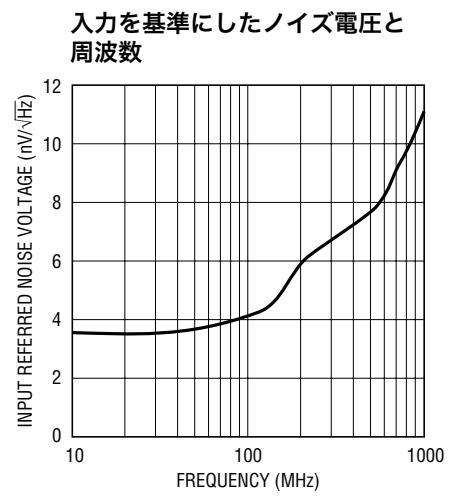
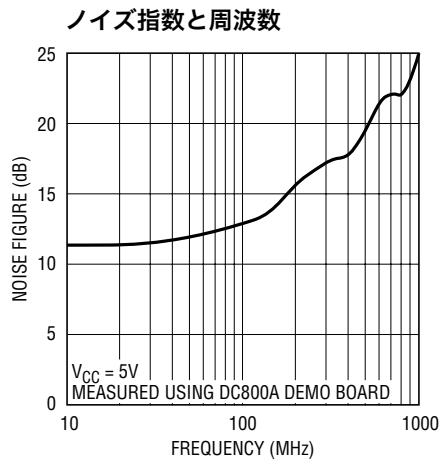
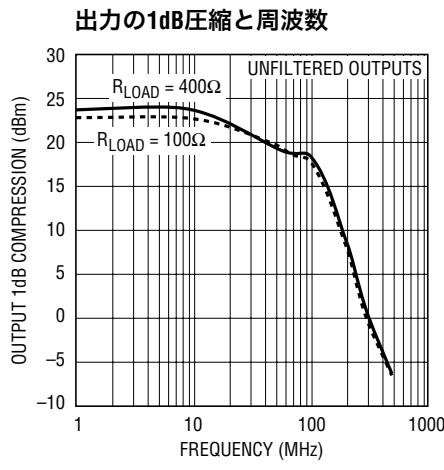


歪みと出力振幅
70MHzシングルエンド入力、
 $R_{LOAD} = 100\Omega$



19932fa

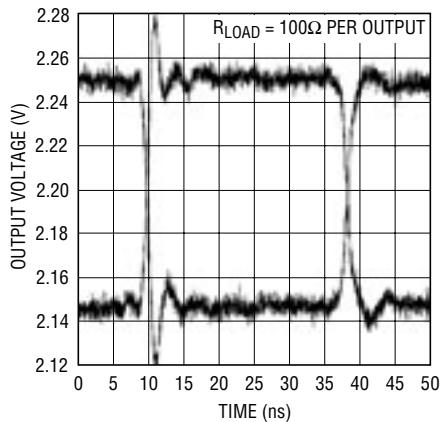
標準的性能特性



LT1993-2

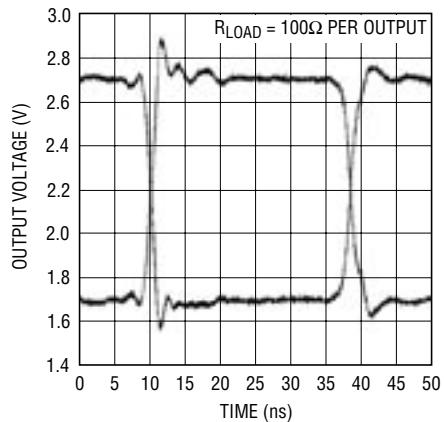
標準的性能特性

小信号過渡応答



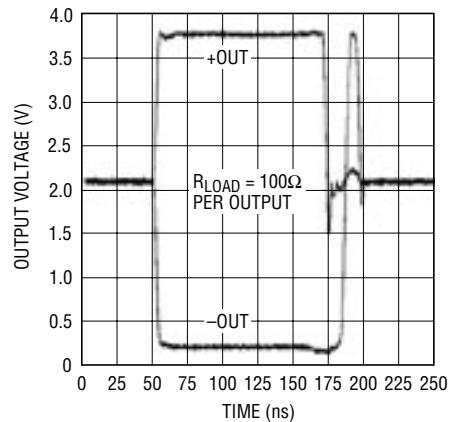
19932 G37

大信号過渡応答



19932 G38

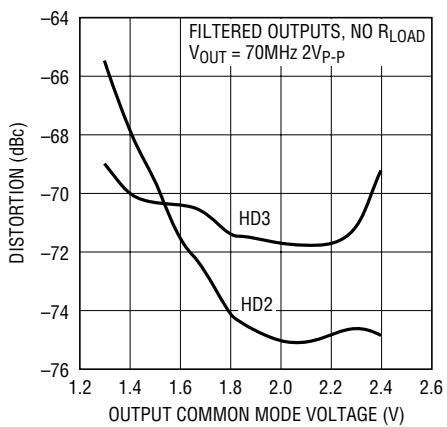
オーバードライブ回復時間



19932 G39

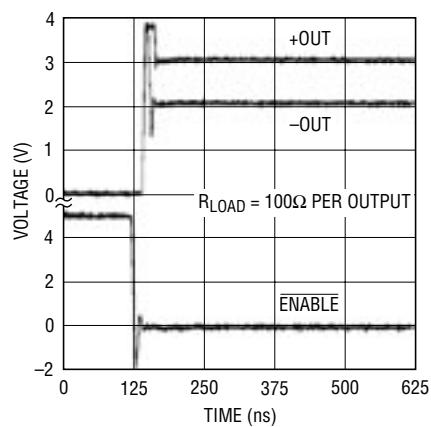
歪みと出力同相電圧

LTC2249 14ビットADCをドライブしているLT1993-2



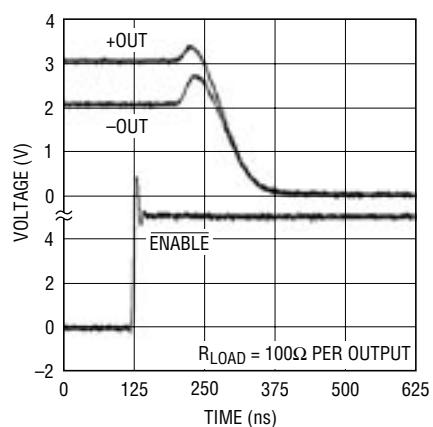
19932 G40

ターンオン時間



19932 G41

ターンオフ時間

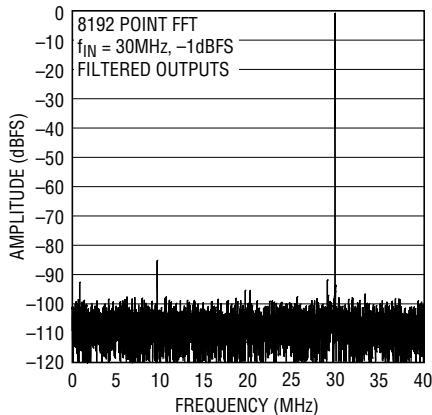


19932 G42

19932fa

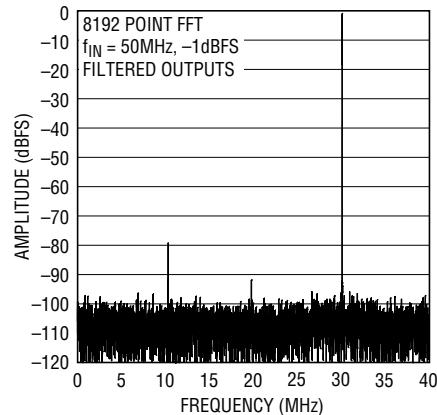
標準的性能特性

**30MHz 8192ポイントのFFT、
LTC2249 14ビットADCをドライブ
しているLT1993-2**



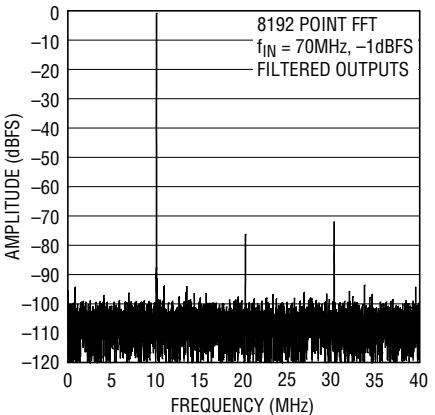
19932 G46

**50MHz 8192ポイントのFFT、
LTC2249 14ビットADCをドライブ
しているLT1993-2**



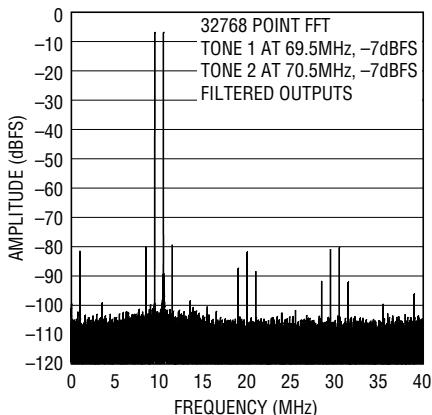
19932 G47

**70MHz 8192ポイントのFFT、
LTC2249 14ビットADCをドライブ
しているLT1993-2**



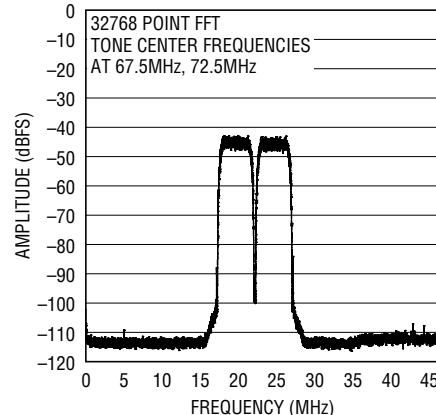
19932 G48

**70MHz 2トーン32768ポイントの
FFT、LTC2249 14ビットADCを
ドライブしているLT1993-2**



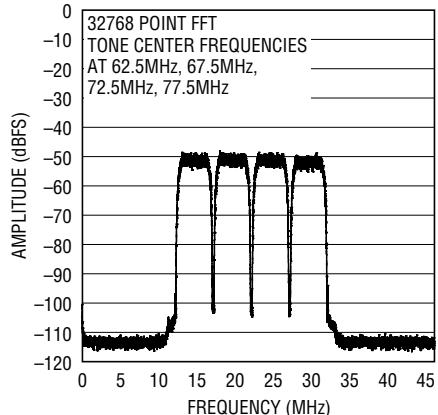
19932 G49

**2トーンWCDMA波形、92.16Mspsで
LTC2255 14ビットADCをドライブ
しているLT1993-2**



19932 G50

**4トーンWCDMA波形、92.16Mspsで
LTC2255 14ビットADCをドライブ
しているLT1993-2**



19932 G51

3445fa

ピン機能

V_OC_M(ピン2):このピンは出力同相電圧を設定します。追加のバイアスなしに、両方の入力ともこの電圧にバイアスされます。この入力は高インピーダンスです。

V_{CC}A、V_{CC}B、V_{CC}C(ピン3、10、1):正電源(通常は5Vに接続します)。3つのピンをすべて同じ電圧に接続する必要があります。できるだけパッケージに近づけて1000pFと0.1μFのコンデンサで各ピンをバイパスします。V_{CC}とV_{EE}間の電圧が5Vである限り、両電源でもかまいません。

V_{EE}A、V_{EE}B、V_{EE}C(ピン4、9、12):負電源(通常はグランドに接続します)。3つのピンをすべて同じ電圧に接続する必要があります。V_{CC}とV_{EE}間の電圧が5Vである限り、両電源でもかまいません。これらのピンをグランドに接続しない場合、できるだけパッケージに近づけて1000pFと0.1μFのコンデンサで各ピンをバイパスします。

+OUT、-OUT(ピン5、8):出力(フィルタなし)。これらのピンは高帯域幅で低インピーダンスの出力です。これらのピンのDC出力電圧はV_OC_Mに印加される電圧に設定されます。

+OUTFILTERED、-OUTFILTERED(ピン6、7):フィルタ付き出力。これらのピンにはフィルタなしの出力から直列に

25Ω抵抗が接続され、3個の12pFコンデンサが追加されています。各出力からV_{EE}に12pF、さらにこれらの出力ピンのあいだに別の12pFが追加されています(ブロック図を参照)。このフィルタの-3dB帯域幅は175MHzです。

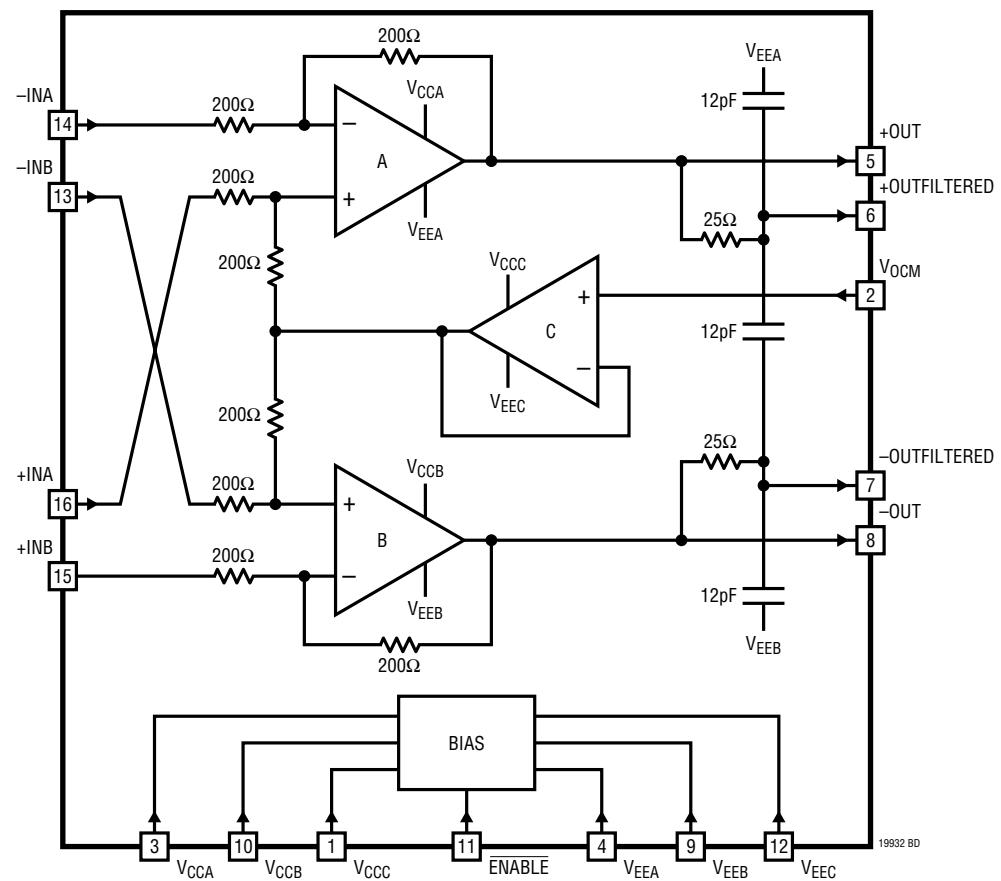
ENABLE(ピン11):このピンはV_{EEC}ピンを基準にしたTTLロジック入力です。“L”にすると、LT1993-2がイネーブルされ、標準100mAの電源電流が流れます。“H”にすると、LT1993-2がディスエーブルされ、標準で250μA流れます。

+INA、+INB(ピン15、16):正入力。これらのピンは通常一緒に結合します。これらの入力はDC結合またはAC結合することができます。入力をAC結合にすると、入力はV_OC_Mピンに印加される電圧に自動的にバイアスされます。

-INA、-INB(ピン14、13):負入力。これらのピンは通常一緒に結合します。これらの入力はDC結合またはAC結合することができます。入力をAC結合にすると、入力はV_OC_Mピンに印加される電圧に自動的にバイアスされます。

露出パッド(ピン17):このパッドはV_{EEC}(ピン12)に接続します。両電源を使用する場合、パッドをグランドに接続しないでください。

ブロック図



アプリケーション情報

回路の説明

LT1993-2は低ノイズ、低歪みの差動アンプ/ADCドライバで、以下の特長を備えています。

- DC～800MHzの-3dB帯域幅
- R_{LOAD} に無関係な2V/V (6dB) の固定利得
- 200Ωの差動入力インピーダンス
- 低出力インピーダンス
- ユーザーが調節できる内蔵出力フィルタ
- 最小限のサポート回路

ブロック図を参照すると、LT1993-2には3つの内部アンプを一体化した閉ループ・トポロジーが使われています。その中の2つ(AとB)は全く同じで、差動出力をドライブします。3つ目のアンプ(C)は出力同相電圧を設定するのに使われます。利得と入力インピーダンスは内部帰還ネットワーク内の複数の200Ω抵抗によって設定されます。出力インピーダンスは低く、アンプAとアンプBの本来の出力インピーダンスによって決まり、内部帰還によってさらに減少します。

LT1993-2にはシングル・ポールの出力フィルタも内蔵されています。ユーザーはフィルタなしの出力を使うか、フィルタ付きの出力(175MHzで-3dBのローパス)を使うか、または部品を追加してフィルタ付き出力の周波数応答を変えることができます。1個か2個の部品を追加して、多種のローパス・フィルタやバンドパス・フィルタを簡単に実装できます。

LT1993-2はトランスやACカップリング・コンデンサなどの外部サポート用部品の必要性を最小に抑えるように設計されています。ADCドライバとして、LT1993-2は、電源のバイパス・コンデンサを除いて、追加部品は不要です。このため、周波数範囲にDCを含むアプリケーションで、DC結合による動作が可能です。出力では、同相電圧が V_{OCM} ピンによって設定されますので、LT1993-2はADCを直接ドライブすることができます。出力にACカップリング・コンデンサやトランスは不要です。入力信号は差動でもシングルエンドでもよく、性能の差は実際上ありません。さらに、入力のDCレベルは出力同相電圧と無関係に設定することができます。これらの入力特性により、多くの場合、入力トランスやACカップリング・コンデンサは不要です。

入力インピーダンスと整合ネットワーク

LT1993-2の入力インピーダンスは、内部に帰還ネットワークがあるため、ブロック図を調べても簡単には計算できません。さらに、差動でドライブされているときの入力インピーダンスは、シングルエンドでドライブされているときとは異なります。差動でドライブされているときのLT1993-2の入力インピーダンスは200Ω(差動)、シングルエンドでドライブされているときの入力インピーダンスは133Ωです。

シングルエンドの50Ωアプリケーションでは、グランドに接続した80.6Ωのシャント整合抵抗により、入力が適切に終端されます(図1)。差動入力の場合、いくつかの終端のオプションがあります。入力ソースが50Ωの差動であれば、入力を相互に結ぶ67Ωのシャント抵抗(図3)または各入力からグランドに接続した33Ωのシャント抵抗(図2)のどちらかで入力の整合が実現されます。追加のAC利得が望ましい場合、(Mini-Circuits TCM4-19のような)1:4のインピーダンス比のトランスを使ってインピーダンスの整合を良くし、6dBの追加利得を与えることもできます(図4)。インピーダンス比が1:4のトランスを使うと、トランスの出力の理想的整合インピーダンスは200Ωなので、LT1993-2の200Ω入力インピーダンスに整合させるのに終端抵抗は不要です。

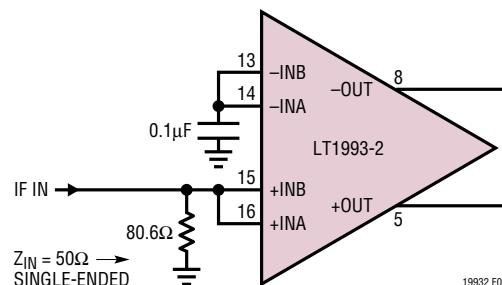


図1. シングルエンドの50Ω入力インピーダンスの入力の終端

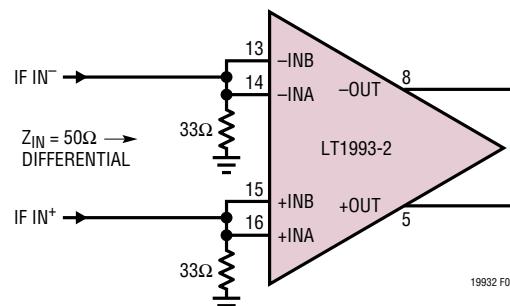


図2. 差動の50Ω入力インピーダンスの入力の終端
19932fa

アプリケーション情報

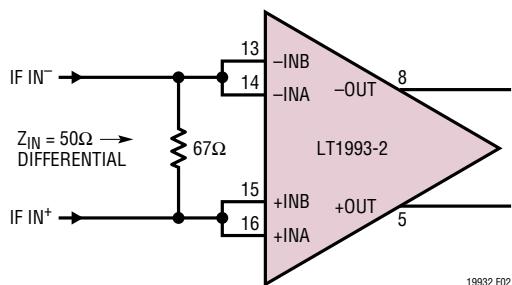


図3. 差動の 50Ω 入力インピーダンスの入力の別の終端

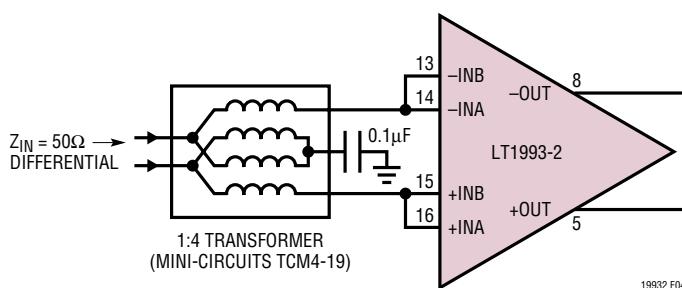


図4. 差動の 50Ω 入力インピーダンスの入力の終端 (6dBの追加利得付き)

シングルエンドから差動への動作

LT1993-2のシングルエンド入力の性能はその差動入力の性能と同等です。このすぐれたシングルエンドの性能は主にLT1993-2の内部トポロジーのおかげです。ブロック図を参照すると、(-INAと-INBがACグランドに接続された状態で)+INAピンと+INBピンがシングルエンドの信号でドライブされると、+OUTピンと-OUTピンは差動でドライブされ、アンプCに電圧振幅は不要です。従来のトポロジーを使ったシングルエンドから差動への変換では同相アンプが必要なので性能が制約されます。

ADCのドライブ

LT1993-2は高速ADコンバータに直接インターフェースできるように特に設計されています。一般に、これらのADCは差動入力で、入力インピーダンスは $1k$ 以上あります。さらに、ADCの入力ノイズを制限するため、一般にADCの直前に何らかの形でローパス・フィルタまたはバンドパス・フィルタを置いて、システムのSN比を改善します。LT1993-2のフィルタ付き出力とフィルタなし出力は両方とも、これらの差動ADCの高インピーダンスの入力を簡

単にドライブすることができます。フィルタ付き出力を使う場合、必要ならカットオフ周波数とフィルタの種類を特定のアプリケーション向けに調節することができます。

広帯域アプリケーション (+OUTピンと-OUTピンを使用)

LT1993-2の全帯域幅が望ましいアプリケーションでは、フィルタなしの出力ピン(+OUTと-OUT)を使います。これらの出力インピーダンスは低いので、利得は出力負荷による影響を受けません。 $5pF$ を超す容量をフィルタなしの出力に直接接続すると、ピーキングが増加し、性能が低下します。ADCを直接ドライブする場合、LT1993-2の出力とADCの入力のあいだに小さな直列抵抗を置くことを推奨します(図5)。この抵抗は、ADCの入力やLT1993-2の出力のボンドワイヤのインダクタンスに関連した共振を除去するのに役立ちます。 10Ω ~ 25Ω の値ですぐれた結果が得られます。

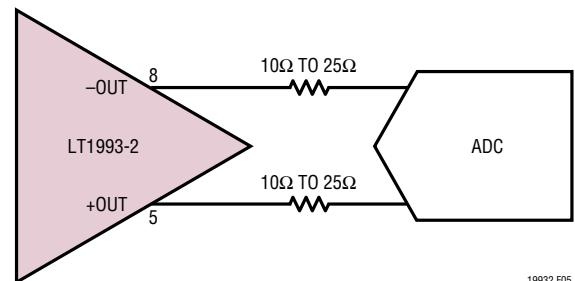


図5. LT1993-2の出力に小さな直列Rを追加

フィルタ付きアプリケーション(+OUTFILTEREDピンと-OUTFILTEREDピンを使用)

アンチエイリアシングや改善されたSN比を与えるため、LT1993-2の出力をフィルタリングすることが多くの場合望れます。このフィルタリングを簡素化するため、LT1993-2には-3dB帯域幅が $175MHz$ の内部ローパス・フィルタ・ネットワークを組み込んだ一対の別の差動出力(+OUTFILTEREDと-OUTFILTERED)が備わっています(図6)。これらのピンの出力インピーダンスはそれぞれ 25Ω です。フィルタ付きの各出力の内部容量は V_{EE} とのあいだが $12pF$ で、さらに2つのフィルタ付き出力のあいだに差動で接続された別の $12pF$ のコンデンサがあります。

アプリケーション情報

この抵抗/コンデンサの組合せによりフィルタ付き出力が形成されます。これらの出力は、各フィルタ付き出力をACグランドにシャントしている36pFのコンデンサを伴った直列25Ω抵抗のように見え、-3dB帯域幅が175MHzです。

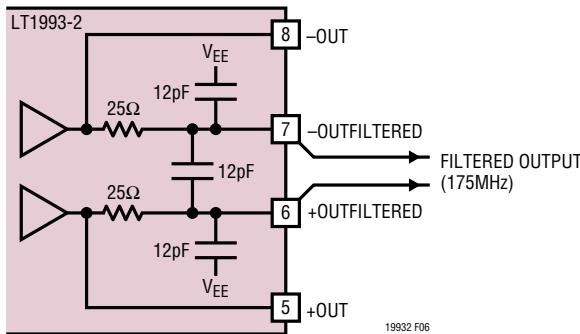


図6. LT1993-2の内部フィルタのトポロジー、-3dB帯域幅は約175MHz

フィルタのカットオフ周波数は数個の外付け部品を使うだけで簡単に変更することができます。カットオフ周波数を上げるには、単に値の等しい2個の抵抗を追加します。1個は+OUTと+OUTFILTEREDのあいだ、もう1個は-OUTと-OUTFILTEREDのあいだに接続します(図7)。これらの抵抗は内部の25Ω抵抗に並列になり、全体の抵抗を下げ、フィルタの帯域幅を上げます。たとえば、フィルタの帯域幅を2倍にするには、2個の外付け25Ω抵抗を追加して直列抵抗を12.5Ωに下げます。36pFの容量は変化しないので、フィルタの帯域幅が2倍になります。

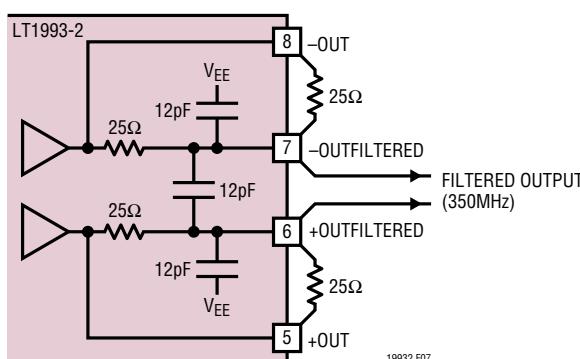


図7. フィルタの帯域幅を2倍に変更したLT1993-2の内部フィルタのトポロジー(2個の外付け抵抗)

フィルタの帯域幅を下げるには、2個の外付けコンデンサを追加します。1個は+OUTFILTEREDからグランドに、もう1個は-OUTFILTEREDからグランドに接続します。**+OUTFILTERED**と**-OUTFILTERED**のあいだに接続した1個の差動コンデンサを使うこともできますが、これは差

動でドライブされるので、各フィルタ付き出力には値が2倍のシングルエンドの容量として現れます。たとえば、フィルタの帯域幅を半分にするには、2個の36pFのコンデンサを追加することができます(各フィルタ付き出力からグランドに1個)。代わりに、フィルタ付き出力のあいだに18pFのコンデンサを1個追加して、フィルタの帯域幅を半分にすることもできます。3個のコンデンサの組合せを使うこともできます。各フィルタ付き出力からグランドに12pFコンデンサ、さらにフィルタ付き出力のあいだに1個の12pFコンデンサを接続してもフィルタの帯域幅が半分になります(図8)。

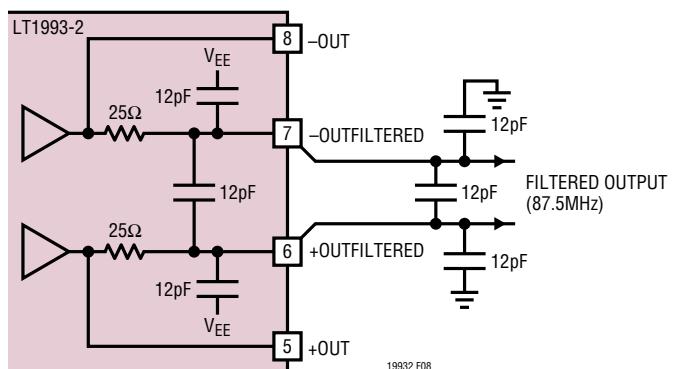


図8. フィルタの帯域幅を半分に変更したLT1993-2の内部フィルタのトポロジー(3個の外付けコンデンサ)

バンドパス・フィルタリングも数個の外付け部品を使うだけで簡単に実装されます。120pFと39nHをそれぞれ差動で+OUTFILTEREDと-OUTFILTEREDのあいだに追加すると、中心周波数が71MHz、-3dBポイントが55MHzと87MHz、挿入損失が1.6dBのバンドパス・フィルタが形成されます(図9)。

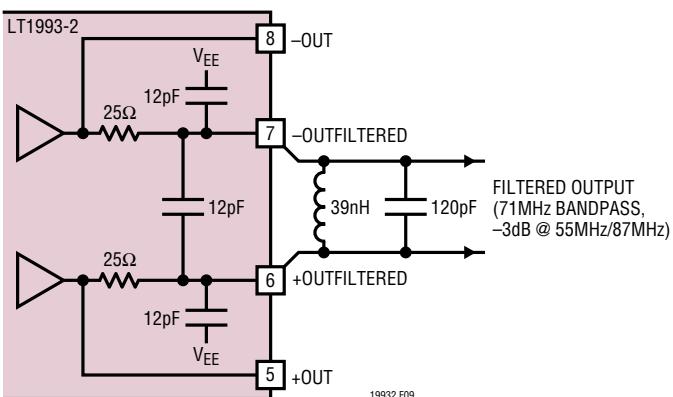


図9. バンドパス・フィルタリングに変更したLT1993-2の出力フィルタのトポロジー(1個の外付けインダクタ、1個の外付けコンデンサ)

アプリケーション情報

出力同相電圧の調節

LT1993-2の出力同相電圧はV_{OCM}ピンによって設定されます。これは高インピーダンスの入力で、出力同相電圧を1.1V～3.6Vの範囲のどこにでも設定することができます。V_{OCM}ピンの帯域幅は標準300MHzなので、V_{OCM}ピンがDCバイアス電圧に接続されているアプリケーションでは、このピンに0.1μFのコンデンサを推奨します。最高の歪み性能を得るには、V_{OCM}ピンの電圧を1.8V～2.6Vにします。

ほとんどのADCとインタフェースするとき、一般にADCの電源の約半分のV_OC_M出力ピンが用意されています。LTC17XXファミリーのような5V ADCの場合、このV_OC_M出力ピンをLT1993-2の入力V_OC_Mピンに直接(0.1μFコンデンサを追加して)接続します。LTC22XXファミリーのような3V ADCの場合、LT1993-2はADCのV_C_Mリファレンス・ピンからの1.65Vを使って適切に動作しますが、LTC22XXのV_C_Mリファレンス電圧を少なくとも1.8Vにレベルシフトして、スプリアス・フリー・ダイナミック・レンジ(SFDR)と歪み性能を改善することができます。これは、図10に示されているように、LTC22XXのV_C_M出力ピンとV_{CC}のあいだに抵抗分割器を使い、LT1993-2のV_OC_Mを0.1μFのコンデンサでバイパスすることにより実現することができます。

1.9Vを超す同相電圧では、ADCの入力電圧範囲が制限されているので、LT1993-2とLTC22XX ADCのあいだにAC カップリング・コンデンサを推奨します。

大きな出力電圧振幅

LT1993-2はLTC1748ファミリーの14ビット低ノイズADCが必要とする3.2V_{P-P}の出力振幅を与えるように設計されています。この追加の出力振幅によりシステムのSN比が最大4dBほど改善されます。標準的性能曲線とAC仕様がこれらのアプリケーションのために用意されています。

入力のバイアス電圧とバイアス電流

LT1993-2の入力ピンはVOCMピンに印加された電圧に内部でバイアスされます。AC結合のアプリケーションであっても、外付けのバイアス抵抗は不要です。入力バイアス電流は入力同相電圧とVOCMピンのあいだの電圧差によって決まります(VOCMは出力同相電圧を設定します)。正と負の両方の入力で、どんな電圧差も 200Ω の両端に加わり、入力バイアス電流を生じます。たとえば、VOCMピンが2.2Vで入力が2.5Vに接続されると、全体で1.5mAの入力バイアス電流がLT1993-2の+INAピンと+INBピンに流れ込みます。さらに、全体で1.5mAの追加の入力バイアス電流が-JNA入力と-JNB入力に流れ込みます。

アプリケーション(デモ)ボード

シングルエンドと差動のどちらの入力信号と出力信号も使えるDC800AデモボードがLT1993-2のスタンドアロンの評価用に作成されています。示されているように、標準的なラボ用テスト装置を使ってLT1993-2を評価できるように、シングルエンドの入力を受け入れ、シングルエンドの出力を発生します。このデモボードの詳細については、このデータシートの「デモボード」のセクションを参照してください。

多様な他のリニアテクノロジー社のADCとLT1993-2を組み合わせる他のデモボードも用意されています。これらのデモボードの詳細については弊社にお問い合わせください。

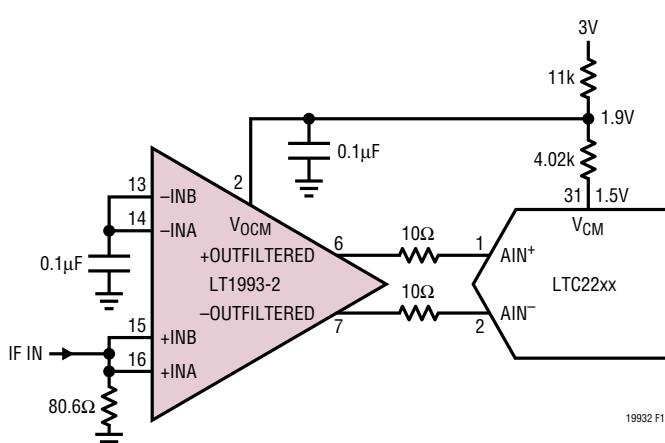
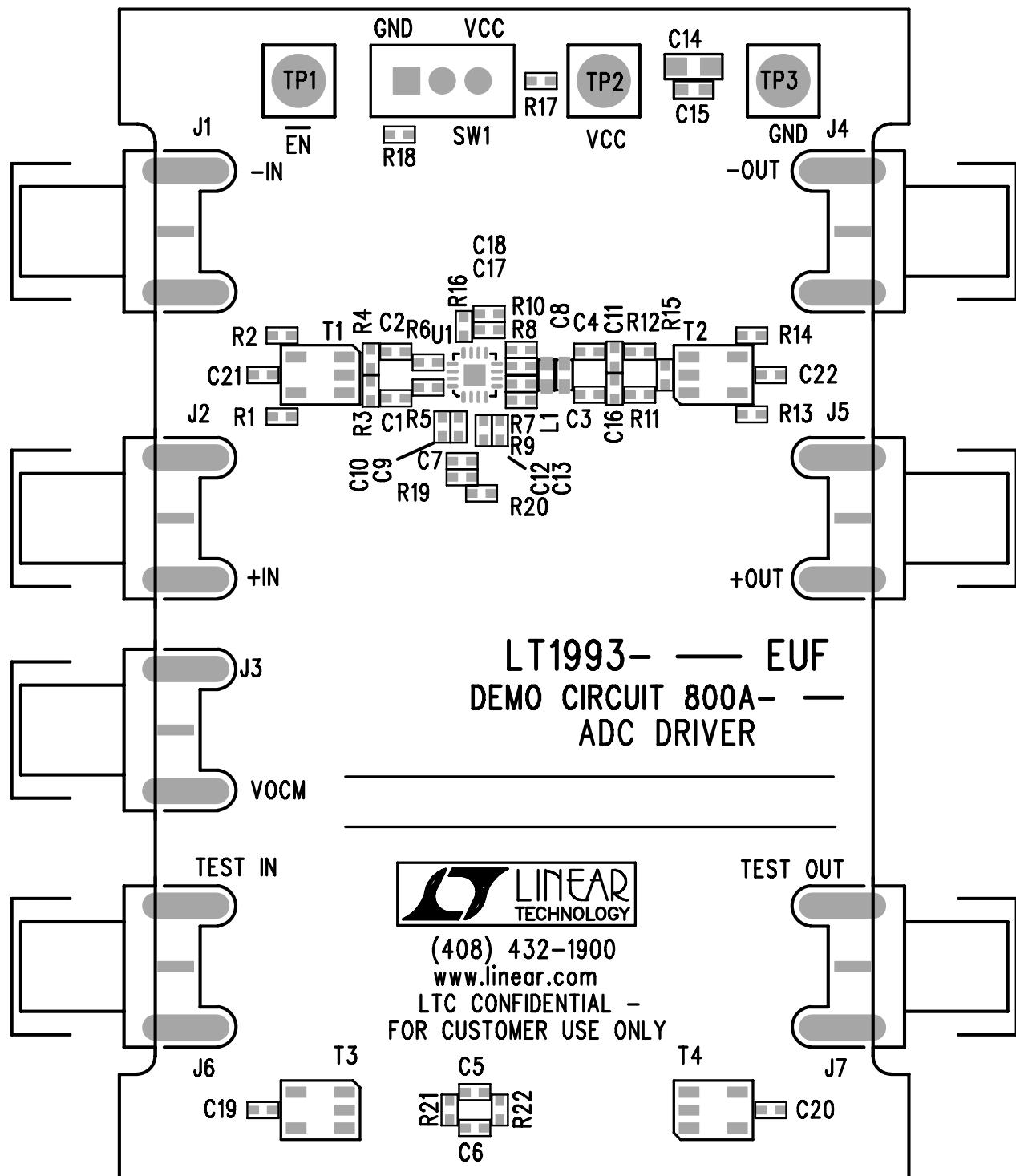


図10. 3V ADCの V_{CM} 電圧のレベルシフトによるSFDRの改善

LT1993-2

標準的應用例



LINEAR TECHNOLOGY CORPORATION

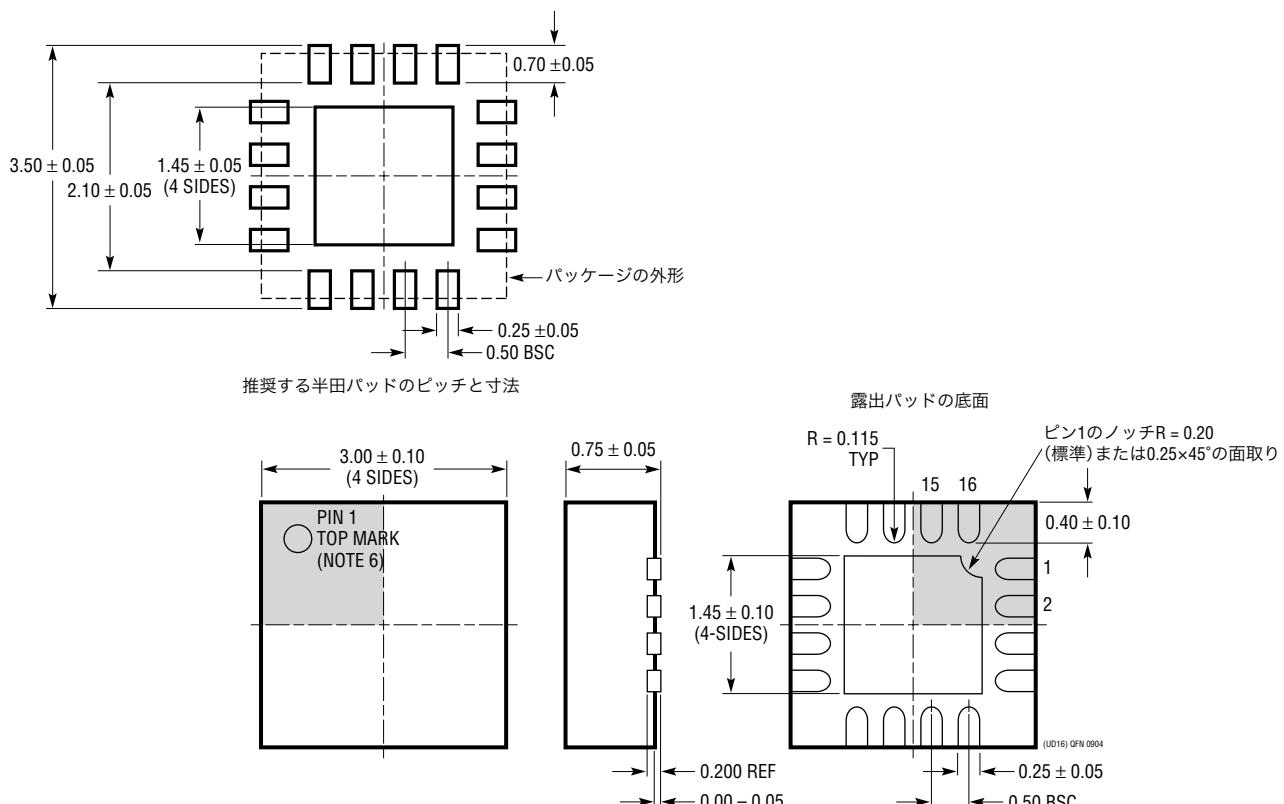
800A REV 2
11/08/04

TOP SILKSCREEN

19932fa

パッケージ寸法

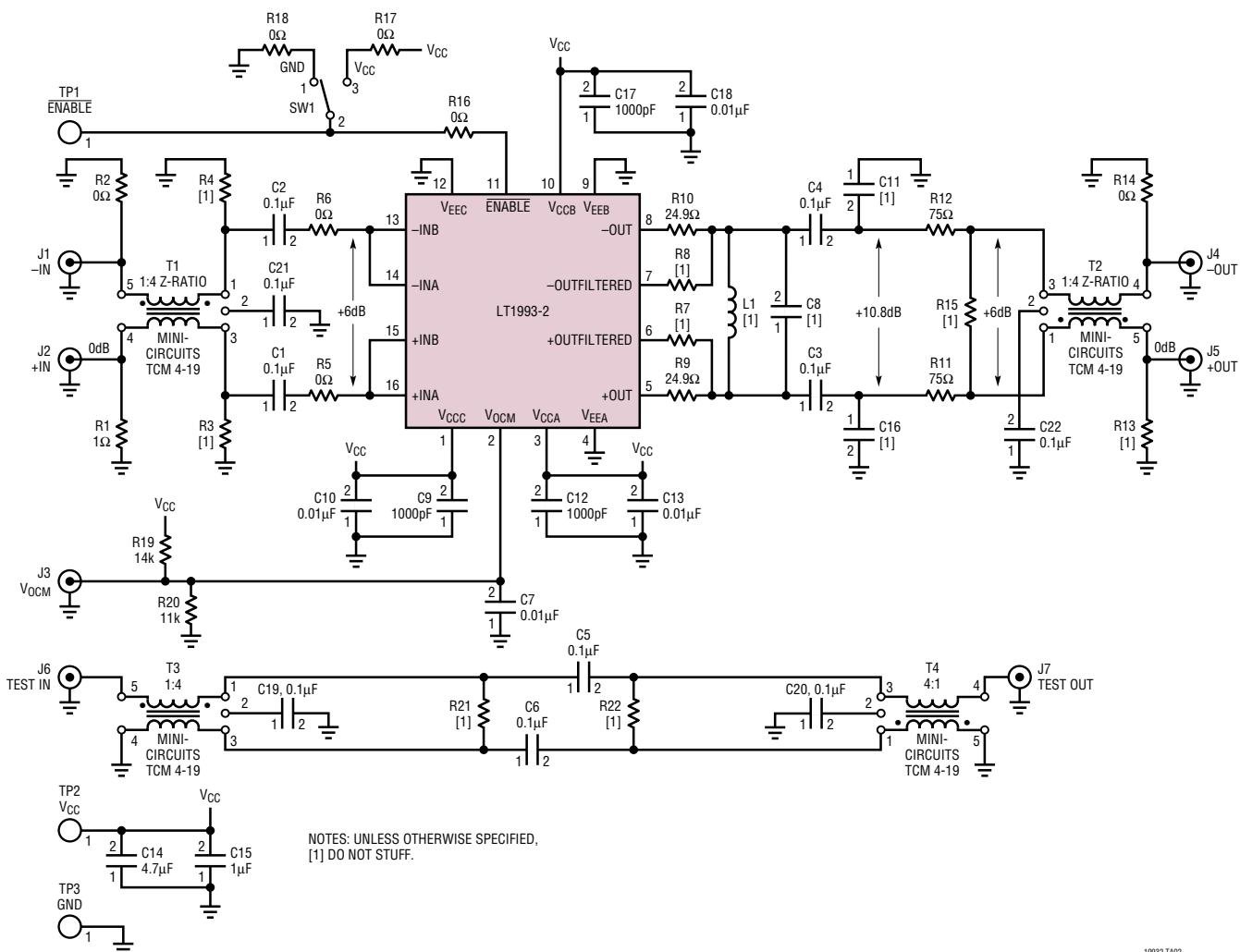
**UDパッケージ
16ピン・プラスチックQFN(3mm×3mm)**
(Reference LTC DWG # 05-08-1691)



NOTE:

1. 図面はJEDECのパッケージ外形MO-220のバリエーション(WEED-2)に適合
2. 図は実寸とは異なる
3. すべての寸法はミリメートル
4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない。モールドのバリは(もしあれば)各サイドで0.15mmを超えないこと
5. 露出パッドは半田メッキとする
6. 網掛けの部分はパッケージのトップとボトムのピン1の位置の参考に過ぎない

標準的応用例

デモ回路DC800Aの回路図
(ACテスト回路)

関連製品

製品番号	説明	注釈
LT1993-4	900MHz差動アンプ/ADCドライバ	$A_V = 4V/V$ 、NF = 14.5dB、OIP3 = 40dBm(70MHz)
LT1993-10	700MHz差動アンプ/ADCドライバ	$A_V = 10V/V$ 、NF = 12.7dB、OIP3 = 40dBm(70MHz)
LT5514	超低歪みIFアンプ/ADCドライバ	利得をデジタル制御、100MHzでの出力IP3:47dBm
LT6600-2.5	超低ノイズ差動アンプおよび2.5MHzローパス・フィルタ	3V電源で86dBのS/N、SO-8パッケージ
LT6600-5	超低ノイズ差動アンプおよび5MHzローパス・フィルタ	3V電源で82dBのS/N、SO-8パッケージ
LT6600-10	超低ノイズ差動アンプおよび10MHzローパス・フィルタ	3V電源で82dBのS/N、SO-8パッケージ
LT6600-20	超低ノイズ差動アンプおよび20MHzローパス・フィルタ	3V電源で76dBのS/N、SO-8パッケージ