



データシート ADuM7801

シグマ・デルタ (Σ - Δ) 変調ビット・ストリーム出力を備えた 25MHz 絶縁型 ADC

特長

- ▶ メイン・クロック入力周波数: 5MHz~25MHz
- ▶ 16 ビットのノー・ミス・コード
- ▶ フルスケール・アナログ入力電圧範囲: $\pm 320\text{mV}$
- ▶ S/N 比: 88dB (代表値)
- ▶ 高いアイソレーション・コモンモード過渡耐圧: $200\text{kV}/\mu\text{s}$ (最小値)
- ▶ オフセット・ドリフトと温度の関係: $\pm 0.30\mu\text{V}/^\circ\text{C}$ (最大値)
- ▶ ゲイン誤差ドリフトと温度の関係: $\pm 28\text{ppm}/^\circ\text{C}$ (最大値)
- ▶ 内蔵デジタル・アイソレータ
- ▶ 動作温度範囲: $-40^\circ\text{C} \sim +125^\circ\text{C}$
- ▶ ワイド・ボディ SOIC
 - ▶ 8 ピン SOIC_IC
- ▶ 安全および規制認証
 - ▶ UL 1577 (申請中)
 - ▶ $V_{\text{ISO}} = 5700\text{V rms}$ (1 分間)
 - ▶ IEC/EN/CSA 62368-1 (申請中)
 - ▶ IEC/CSA 61010-1 (申請中)
- ▶ DIN EN IEC 60747-17 (VDE 0884-17) (申請中)
 - ▶ $V_{\text{IORM}} = 2121\text{V peak}$

アプリケーション

- ▶ シェント電流モニタリング
- ▶ AC モーター制御
- ▶ 電力用および太陽光発電用インバータ
- ▶ 風力タービン用インバータ
- ▶ アナログ/デジタル変換および光アイソレータの代替

概要

ADuM7801 は、アナログ入力信号を高速のシングルビット・データ・ストリームに変換する 2 次シグマ・デルタ (Σ - Δ) 変調器を内蔵した高性能絶縁型 A/D コンバータ (ADC) で、アナログ・デバイセズの *iCoupler*® 技術を用いたオン・チップ・デジタル・アイソレーション回路を搭載しています。このデバイスは $4.0\text{V} \sim 5.5\text{V}$ の電源電圧範囲 (ハイサイド電源電圧、 V_{DD1}) で動作し、 $\pm 250\text{mV}$ (フルスケールで $\pm 320\text{mV}$) の疑似差動入力信号に対応しています。疑似差動入力、ガルバニック・アイソレーションが必須となる高電圧アプリケーションでのシェント抵抗電流モニタリングに最適です。

アナログ入力には高性能のアナログ変調器によって連続的にサンプリングされ、最大 26MHz のデータ・レートでパルス密度変調のデジタル出力ストリームに変換されます。適切な sinc3 デジタル・フィルタを使用してアナログ入力を再構築することで、256 のデシメーション・レートと 25MHz の入力クロックにより、97.6kSPS で 88dB の S/N 比 (SNR) を実現できます。

シリアル入力とシリアル出力は、 $3\text{V} \sim 5.5\text{V}$ の電源 (コントローラ側電源電圧、 V_{DD2}) で動作します。

シリアル・インターフェースはデジタル的に絶縁されています。オン・チップ・アイソレーションは、高速相補型金属酸化膜半導体 (CMOS) 技術とモノリシック・トランス技術の組み合わせによって、オプト・カップラなどの代替デバイスより優れた性能特性を実現します。

ADuM7801 は 8 ピン SOIC_IC パッケージで提供され、 $-40^\circ\text{C} \sim +125^\circ\text{C}$ の温度範囲で動作します。

機能ブロック図

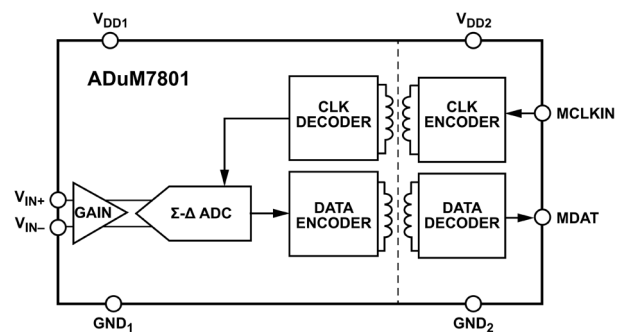


図 1. ADuM7801 の機能ブロック図

※こちらのデータシートには正誤表が付属しています。当該資料の最終ページ以降をご参照ください。

Rev. 0

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。ここに記載されているすべてのアナログ・デバイセズ製品の提供は、販売状況および在庫状況に依存します。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

目次

特長.....	1	用語の定義.....	13
アプリケーション.....	1	動作原理.....	15
概要.....	1	回路説明.....	15
機能ブロック図.....	1	アナログ入力.....	15
仕様.....	3	オーバーレンジ応答.....	16
電気仕様.....	3	アプリケーション情報.....	17
タイミング仕様.....	4	電流検出アプリケーション.....	17
絶縁仕様.....	4	電圧検出アプリケーション.....	17
適用規格.....	6	入力フィルタ.....	17
推奨動作条件.....	6	デジタル・フィルタ.....	18
絶対最大定格.....	7	グラウンディングとレイアウト.....	18
熱特性.....	7	熱解析.....	19
静電放電（ESD）定格.....	7	外形寸法.....	20
ESDに関する注意.....	7	オーダー・ガイド.....	20
ピン配置およびピン機能の説明.....	8	評価用ボード.....	20
代表的な性能特性.....	9		

改訂履歴

3/2026—Revision 0: Initial Version

仕様

電気仕様

特に指定のない限り、 $V_{DD1} = 4.0V \sim 5.5V$ 、 $V_{DD2} = 3V \sim 5.5V$ 、 $V_{IN+} = -250mV \sim +250mV$ 、 $V_{IN-} = 0V$ 、 $T_A = -40^{\circ}C \sim +125^{\circ}C$ 、MCLKIN 周波数 (f_{MCLKIN}) = 25MHz、sinc3 フィルタを用いデシメーション・レート 256 でテスト。

表 1. 電気的特性

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
STATIC PERFORMANCE ¹						
Resolution		16			Bits	Filter output truncated to 16 bits
Integral Nonlinearity	INL		±1	±2	LSB	
Differential Nonlinearity ²	DNL			±0.99	LSB	No missed codes to 16 bits
Offset Error ²			±20	±70	μV	Initial at $T_A = 25^{\circ}C$
			±20	±100	μV	
Offset Error Drift vs. Temperature ²			±0.08	±0.30	μV/°C	
Gain Error ²			±0.02	±0.20	% FSR	Initial at $T_A = 25^{\circ}C$
Gain Error Drift vs. Temperature ²			±12.5	±28	ppm/°C	
ANALOG INPUT						
Input Voltage Range		-320		+320	mV	Full-scale range
		-250		+250	mV	For specified performance
Input Common-Mode Voltage Range			-0.2 to +0.8		V	
Dynamic Input Current			±0.15	±0.5	μA	$V_{IN+} = \pm 250mV$, $V_{IN-} = 0V$
Input Capacitance ²	C_{IN}		90		pF	
DYNAMIC SPECIFICATIONS ¹						
Signal-to-Noise and Distortion Ratio	SINAD	83	88		dB	$F_{IN} = 1kHz$
Signal-to-Noise Ratio	SNR	84	88		dB	
Total Harmonic Distortion	THD		-111	-95	dB	
Peak Harmonic or Spurious-Free Dynamic Range Noise	SFDR		-99		dB	
Effective Number of Bits	ENOB	13.5	14.3		Bits	For more details, see the Digital Filter section
ISOLATION COMMON-MODE TRANSIENT IMMUNITY ¹						
	CMTI	200			kV/μs	Common-mode voltage ($ V_{CM} $) = 1kV
LOGIC INPUTS (MCLK)						
Input High Voltage	V_{IH}	$0.7 \times V_{DD2}$			V	CMOS with Schmitt trigger
Input Low Voltage	V_{IL}			$0.3 \times V_{DD2}$	V	
Input Current	I_{IN}			±0.6	μA	
Input Capacitance ²	C_{IN}		5		pF	
LOGIC OUTPUTS (MDAT)						
Output High Voltage	V_{OH}	$V_{DD2} - 0.4$	$V_{DD2} - 0.2$		V	Output current (I_{OUT}) = -4mA
Output Low Voltage	V_{OL}		0.2	0.4	V	$I_{OUT} = 4mA$
POWER REQUIREMENTS						
High-Side Supply Voltage ²	V_{DD1}	4.0		5.5	V	
Controller-Side Supply Voltage ²	V_{DD2}	3.0		5.5	V	
High-Side Supply Current	I_{DD1}		13.8	17	mA	$F_{MCLK} = 25MHz$
Controller-Side Supply Current	I_{DD2}		5	7	mA	$V_{DD2} = 4.5V$ to $5.5V$, $C_{Load} = 25pF$
			4	6	mA	$V_{DD2} = 3.0V$ to $3.6V$, $C_{Load} = 25pF$
Power Dissipation (Controller-Side + High-Side)			94	132	mW	$V_{DD2} = 4.5V$ to $5.5V$, $C_{Load} = 25pF$
			83	116	mW	$V_{DD2} = 3.0V$ to $3.6V$, $C_{Load} = 25pF$

¹ 詳細については用語の定義のセクションを参照してください。

² これらの仕様は、設計および特性評価により確保されています。

仕様

タイミング仕様

すべての電圧は、それぞれのグラウンドが基準です。特に指定のない限り、 $V_{DD1} = 4.0V \sim 5.5V$ 、 $V_{DD2} = 3V \sim 5.5V$ 、 $T_A = -40^{\circ}C \sim +125^{\circ}C$ 。MCLKIN の立上がりエッジで MDAT を読み出すことを推奨します。

表 2. タイミング特性

Parameter	Limit at T_{MIN} , T_{MAX}			Unit	Description
	Min	Typ	Max		
f_{MCLKIN}	5	25	26	MHz	Main clock input frequency
t_{MCLKIN}	38.5	40	200	ns	Main clock input period
t_1^1			10	ns	Data access time after MCLKIN rising edge
t_2^1	3			ns	Data hold time after MCLKIN rising edge
t_3^2	$0.4 \times t_{MCLKIN}$		$0.6 \times t_{MCLKIN}$	ns	Main clock low time
t_4^2	$0.4 \times t_{MCLKIN}$		$0.6 \times t_{MCLKIN}$	ns	Main clock high time

¹ 図 2 に示すように、MCLKIN が立上がり入力レベルの 70% に達してから、MDAT 出力が次の値に遷移する際に $0.3 \times V_{DD2}$ または $0.7 \times V_{DD2}$ のレベルを過ぎるまでの時間として定義されます。測定時の負荷容量は 25pF です。

² これらの仕様は、設計および特性評価により確保されています。

タイミング図

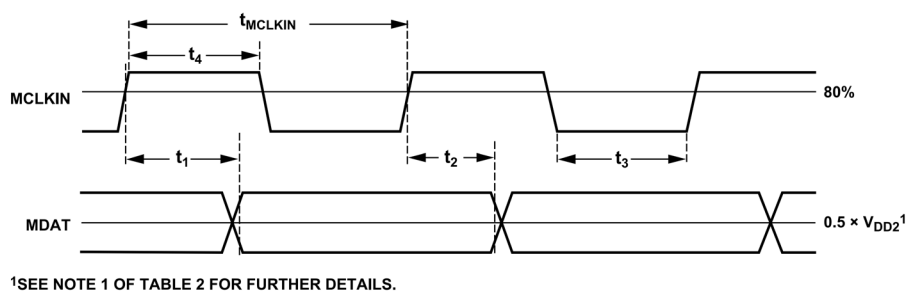


図 2. データのタイミング図

絶縁仕様

ADuM7801 は、安全限界定格内の安全な電氣的絶縁にのみ適しています。安全限界定格内に動作を維持するには、適切な保護回路を用いる必要があります。

表 3. ADuM7801 8 ピン標準スモール・アウトライン・パッケージ [SOIC_IC] (RI-8-1) の絶縁特性

Parameter	Symbol	Value	Unit	Test Conditions/Comments
GENERAL				
Minimum External Clearance Distance	CLR	8.3	mm	Measured from input terminals to output terminals, shortest distance through air per IEC 60664-1
Minimum External Creepage Distance	CRP	8.3	mm	Measured from input terminals to output terminals, shortest distance along body per IEC 60664-1
Distance Through Insulation	DTI	34	μm	Minimum internal
Comparative Tracking Index	CTI	>600	V	Per IEC 60112
Material Group		I		Per IEC 60664-1
Overvoltage Category per IEC 60664-1		I to IV		Rated mains voltage $\leq 600V$ rms
		I to III		Rated mains voltage $\leq 1000V$ rms
SAFETY LIMITING VALUES				
Maximum Ambient Safety Temperature	T_S	150	$^{\circ}C$	Maximum ambient temperature for isolation barrier safety
Maximum Junction Temperature, Safety	$T_{JMAX,S}$	150	$^{\circ}C$	Maximum junction temperature for isolation barrier safety

仕様

表 3. ADuM7801 8 ピン標準スモール・アウトライン・パッケージ [SOIC_IC] (RI-8-1) の絶縁特性 (続き)

Parameter	Symbol	Value	Unit	Test Conditions/Comments
Maximum Total Power Dissipation	P_{TOT}	1.38	W	$T_A \leq 25^\circ\text{C}$, $P_{TOT} = P_{SI} = P_{SO}$
Derating Above Ambient (T_A)		11.0	mW/°C	$T_A > 25^\circ\text{C}$, see Figure 3
Junction-to-Air Thermal Impedance	θ_{JA}	90.6	°C/W	For more details, see the Thermal Characteristics section
IEC 60747-17 (REINFORCED INSULATION)				
Maximum Repetitive Peak Isolation Voltage	V_{IORM}	2121	V peak	AC voltage, end of life test, $f = 60\text{Hz}$
Maximum Isolation Working Voltage	V_{IOWM}	1500	V rms	
		2121	V peak	DC voltage
Maximum Transient Isolation Voltage	V_{IOTM}	8000	V peak	$V_{TEST} \geq 1.2 \times V_{IOTM}$, $t = 1\text{s}$ (100% production)
Maximum Impulse Voltage	V_{IMP}	8000	V peak	Surge voltage in air, waveform per IEC 61000-4-5
Maximum Surge Isolation Voltage	V_{IOSM}	12800	V peak	$V_{TEST} \geq 1.3 \times V_{IMP}$ minimum 10kV (type test), tested in oil, waveform per IEC 61000-4-5
Apparent Charge	q_{pd}	≤ 5	pC	Method a (sample test), $V_{ini} = V_{IOTM}$, $t_{ini} = 60\text{s}$, $V_{pd(m)} = 1.6 \times V_{IORM}$, $t_m = 10\text{s}$ Method b1 (100% production), $V_{ini} \geq 1.2 \times V_{IOTM}$, $t_{ini} = 1\text{s}$, $V_{pd(m)} = 1.875 \times V_{IORM}$, $t_m = 1\text{s}$
Resistance (Input to Output) ¹	R_{IO}	$>10^{12}$	Ω	$T_A = 25^\circ\text{C}$, $V_{TEST} = 500\text{V DC}$, $t = 60\text{s}$
	R_{IO_S}	$>10^9$	Ω	$T_A = T_S$, $V_{TEST} = 500\text{V DC}$, $t = 60\text{s}$
Capacitance (Input to Output) ¹	C_{IO}	1.0	pF	$f_{TEST} = 1\text{MHz}$
Climatic Category		40/125/21		
Pollution Degree		2		Per IEC 60664-1
UL 1577				
Maximum Withstanding Isolation Voltage	V_{ISO}	5700	V rms	$V_{TEST} = 1.2 \times V_{ISO}$, $t = 1\text{s}$ (100% production)

¹ デバイスは、1 番ピンから 4 番ピンまで、および 5 番ピンから 8 番ピンまでを接続し、2 端子のデバイスとして測定しています。

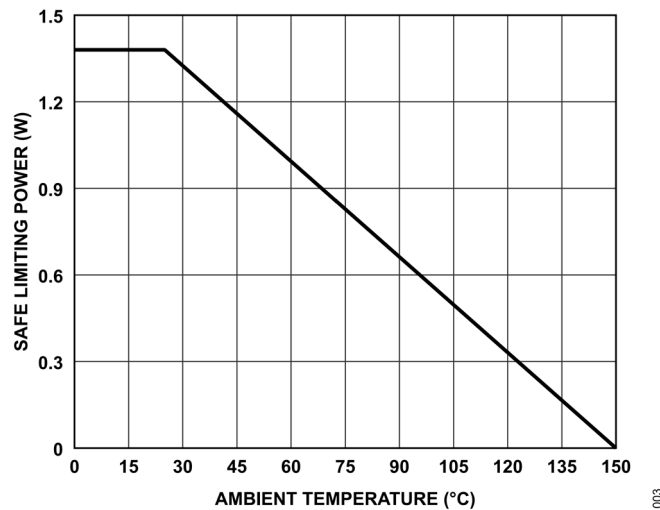


図 3. 8 ピン標準スモール・アウトライン・パッケージ [SOIC_IC] (RI-8-1) の熱ディレーティング曲線、IEC 60747-17 に準拠した安全限界電力の周囲温度に対する依存性

仕様

適用規格

ADuM7801 RI-8-1 は表 4 に示す機関の認可を受けています。該当する認定証明書のコピーは、[デジタル・アイソレーションの安全および規制認証](#)から入手できます。

表 4. ADuM7801 8 ピン標準スモール・アウトライン・パッケージ [SOIC_IC] (RI-8-1) のパッケージ認証

Regulatory Agency	Safety Standard/Rating	Certificate Number
UL	UL 1577 component recognition program: Single protection, 5700V rms isolation voltage	Pending
CSA ¹	CSA/EN/IEC 62368-1: Basic insulation ² at 1000V rms Reinforced insulation at 600V rms	Pending
	CSA/IEC 61010-1: Basic insulation at 1000V rms Reinforced insulation at 600V rms	Pending
VDE	IEC 60747-17: Reinforced insulation at 2121V peak	Pending

¹ 特に指定のない限り、動作電圧は汚染度 2、材料グループ I、過電圧カテゴリ II について見積もられた値です。ADuM7801 のケース材料は、CSA により材料グループ I として評価されています。

² 動作電圧は汚染度 2、材料グループ I、および過電圧カテゴリ III について見積もられた値です。

推奨動作条件

表 5. 推奨動作条件

Parameter	Rating
Ambient Operating Temperature (T _A)	-40°C to +125°C
Supply Voltages	
V _{DD1} to GND ₁	4.0V to 5.5V
V _{DD2} to GND ₂	3.0V to 5.5V
Input/Output Signal Voltage	
V _{IN+} , V _{IN-} to GND ₁	-320mV to +320mV
V _{IN+} to V _{IN-}	-320mV to +320mV
MCLKIN to GND ₂	0V to V _{DD2}
MDAT to GND ₂	0V to V _{DD2}

絶対最大定格

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。すべての電圧は、それぞれの GND_x が基準です。

表 6. 絶対最大定格

Parameter	Rating
Supply Voltages	
V_{DD1} to GND_1	-0.3V to +6V
V_{DD2} to GND_2	-0.3V to +6V
Input/Output Voltage	
Analog Input Voltage to GND_1	-1V to +1.9V
Digital Input Voltage to GND_2 (MCLK)	-0.3V to $V_{DD2} + 0.3\text{V}$
Digital Output Voltage to GND_2 (MDAT)	-0.3V to $V_{DD2} + 0.3\text{V}$
Input Current to Any Pin Except Supplies ¹	$\pm 10\text{mA}$
Average Output Current from Any Pin Except Supplies	$\pm 10\text{mA}$
Temperature	
Ambient Operating (T_A)	-40°C to $+125^\circ\text{C}$
Storage Range (T_{ST})	-65°C to $+150^\circ\text{C}$
Junction (T_J Maximum)	150°C
Pb-Free, Soldering	
Reflow	260°C

¹ 100mA までの過渡電流ではシリコン制御整流素子 (SCR) のラッチアップは生じません。

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

熱特性

熱性能は、プリント回路基板 (PCB) の設計と動作環境に直接関連しています。PCB の熱設計には、細心の注意を払う必要があります。

θ_{JA} は、1 立方フィートの密封容器内で測定された、自然対流下におけるジャンクションと周囲環境の間の熱抵抗です。

θ_{JB} は、ジャンクションとボードの間の熱抵抗です。

表 7 に仕様規定した熱抵抗値と特性評価パラメータ値は、JEDEC の JESD51 規格に基づいて定義され計算されたものです。その定義と使用方法についての詳細は、JEDEC JESD51-12 と熱解析のセクションを参照してください。

表 7. 熱抵抗

Package Type	θ_{JA}	θ_{JB}	Ψ_{JB}	Ψ_{JT}	Unit
RI-8-1 ¹	90.6	89	58	6.1	$^\circ\text{C/W}$

¹ 熱抵抗のシミュレーション値は、静止状態の空气中に置いたビアのない JEDEC 2S2P サーマル・テスト・ボードに基づいています。

静電放電 (ESD) 定格

以下の ESD 情報は、ESD に敏感なデバイスを取り扱うために示したのですが、対象は ESD 保護区域内だけに限られます。

ANSI/ESDA/JEDEC JS-001 準拠の人体モデル (HBM)。

ANSI/ESDA/JEDEC JS-002 準拠の電界誘起チャージ・デバイス・モデル (FICDM)。

ADuM7801 の ESD 定格

表 8. ADuM7801、8 ピン SOIC_IC (RI-8-1)

ESD Model	Withstand Threshold (V)	Class
HBM	± 4000	3A
FICDM	± 1250	IV

ESD に関する注意



ESD (静電放電) の影響を受けやすいデバイスです。

電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明

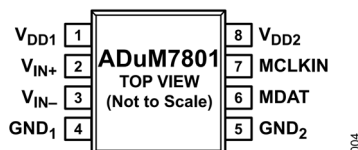


図 4. ADuM7801 のピン配置

表 9. ADuM7801 のピン機能の説明

ピン番号	記号	説明
1	V _{DD1}	ハイサイド電源電圧、4V~5.5V。このピンは ADuM7801 のハイサイド電源電圧であり、GND ₁ が基準です。デバイスを動作させるには、電源電圧をピン 1 に接続します。電源ピンは、10μF のコンデンサと 100nF のコンデンサを並列に接続して GND ₁ とデカップリングします。
2	V _{IN+}	正のアナログ入力チャンネル。
3	V _{IN-}	負のアナログ入力チャンネル。
4	GND ₁	グラウンド 1。このピンは、ハイサイドのすべての回路のグラウンド基準ポイントです。
5	GND ₂	グラウンド 2。このピンは、コントローラ・サイドのすべての回路のグラウンド基準ポイントです。
6	MDAT	シリアル・データ出力。シングルビット変調器の出力データが、このピンにシリアル・データ・ストリームとして出力されます。これらのビットは MCLKIN 入力の立上がりエッジでクロック出力され、MCLKIN の次の立上がりエッジで有効になります。
7	MCLKIN	メイン・クロック・ロジック入力。5MHz~25MHz の周波数範囲。変調器からのビット・ストリームは、MCLKIN の立上がりエッジで伝搬されます。
8	V _{DD2}	コントローラ・サイドの電源電圧、3V~5.5V。このピンはコントローラ・サイドの電源電圧であり、GND ₂ が基準です。この電源は、できるだけピンに近い位置で 10μF のコンデンサと 100nF のコンデンサを並列に接続して、GND ₂ とデカップリングします。

代表的な性能特性

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD1} = 5\text{V}$ 、 $V_{DD2} = 5\text{V}$ 、 $V_{IN+} = -250\text{mV} \sim +250\text{mV}$ 、 $V_{IN-} = 0\text{V}$ 、および $f_{\text{MCLKIN}} = 25\text{MHz}$ で、sinc3 フィルタと 256 のオーバーサンプリング比 (OSR) を使用。

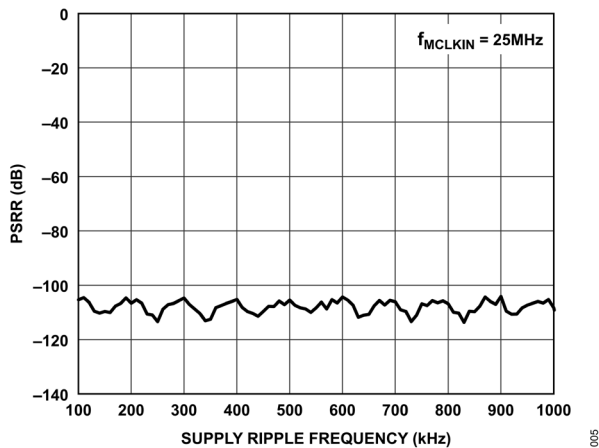


図 5. 電源電圧変動除去比 (PSRR) と電源リップル周波数の関係

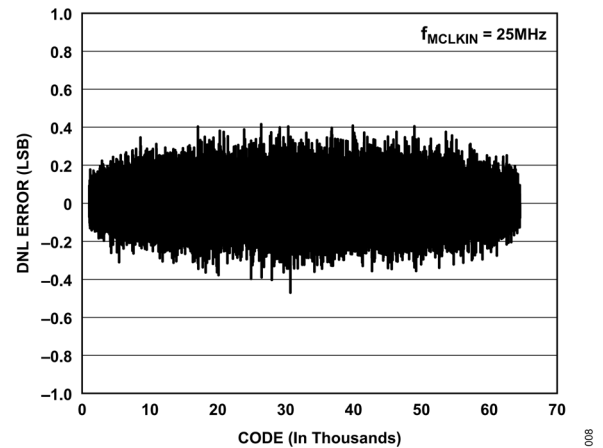


図 8. 代表的な DNL 誤差

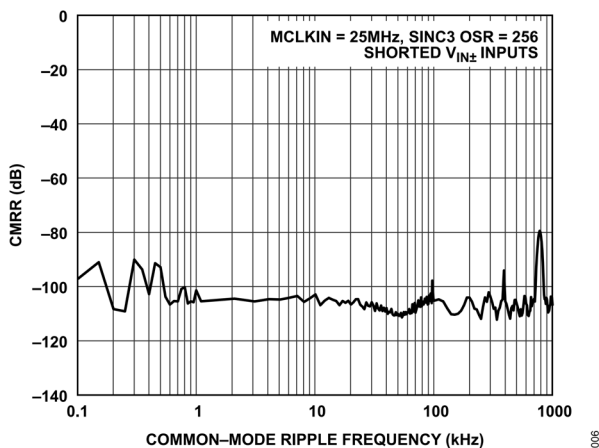


図 6. 同相ノイズ除去比 (CMRR) と同相リップル周波数の関係

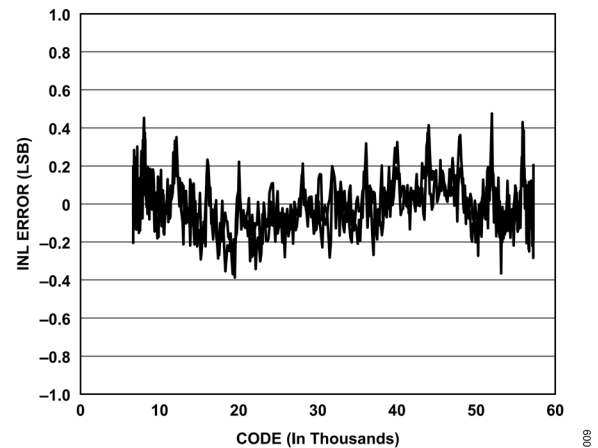


図 9. 代表的な INL 誤差

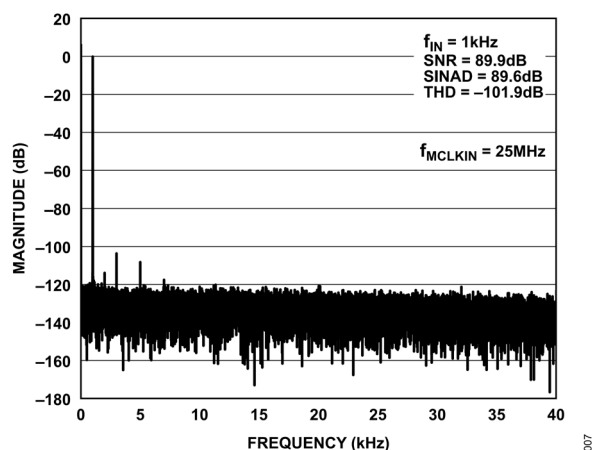


図 7. 代表的な高速フーリエ変換 (FFT)

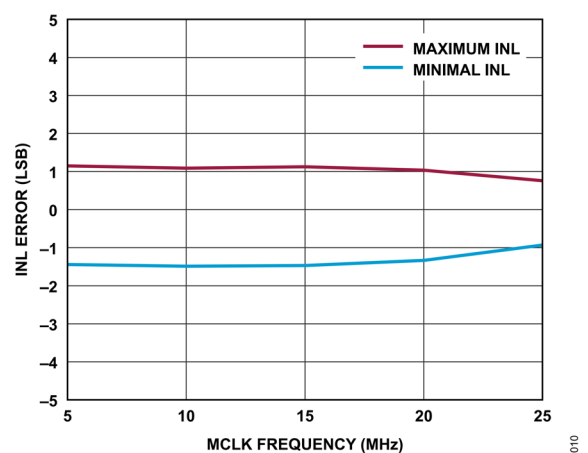


図 10. INL 誤差と MCLK 入力周波数の関係

代表的な性能特性

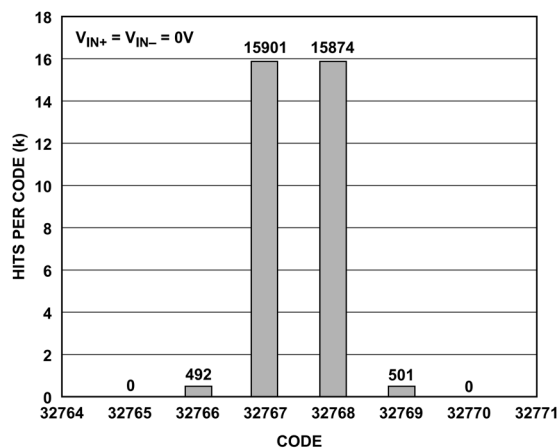


図 11. コード中心でのコードのヒストグラム

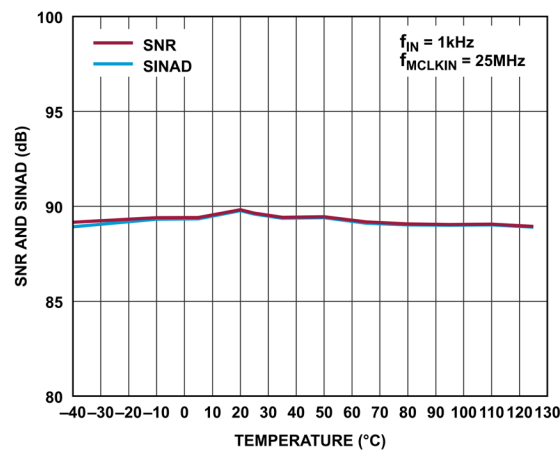


図 14. S/N 比および SINAD と温度の関係

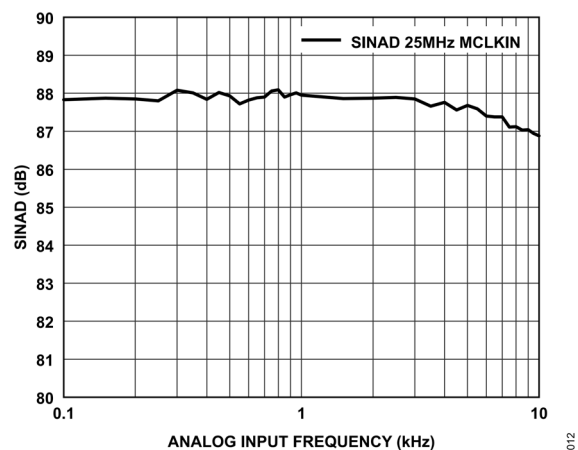


図 12. SINAD とアナログ入力周波数の関係

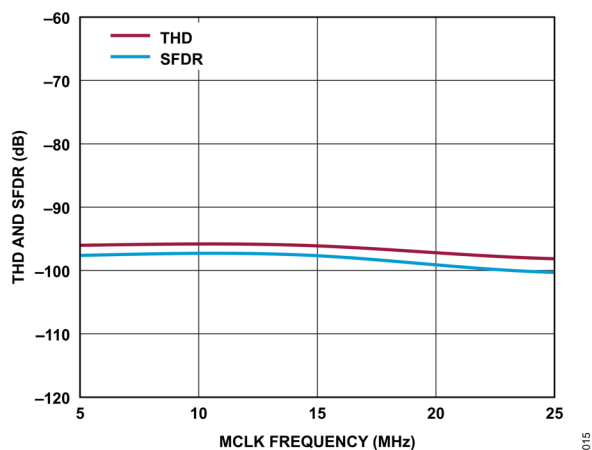


図 15. THD および SFDR と MCLK 入力周波数の関係

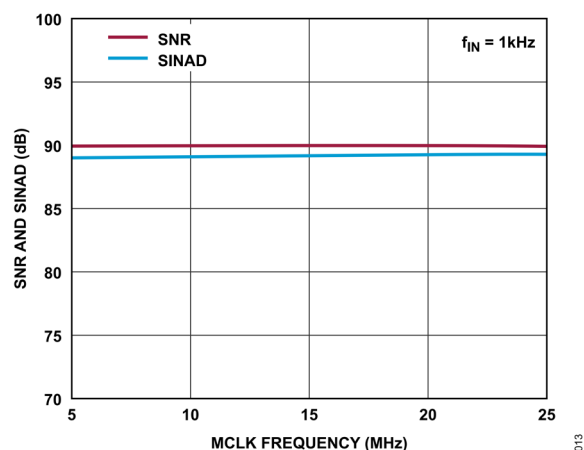


図 13. S/N 比および SINAD と MCLK 入力周波数の関係

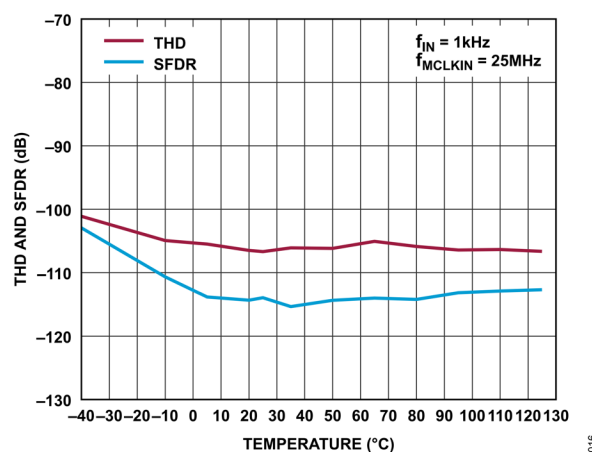


図 16. THD および SFDR と温度の関係

代表的な性能特性

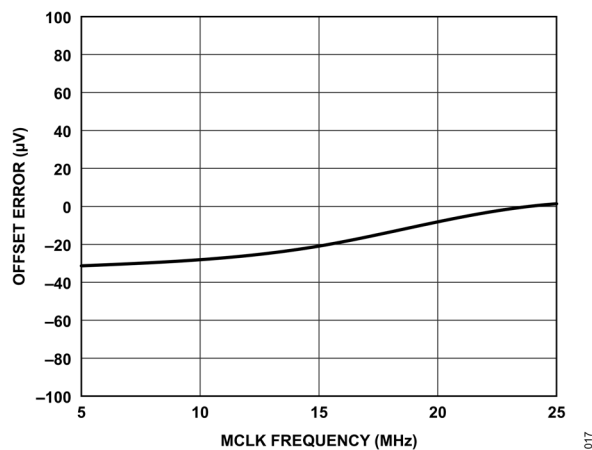


図 17. オフセット誤差と MCLK 入力周波数の関係

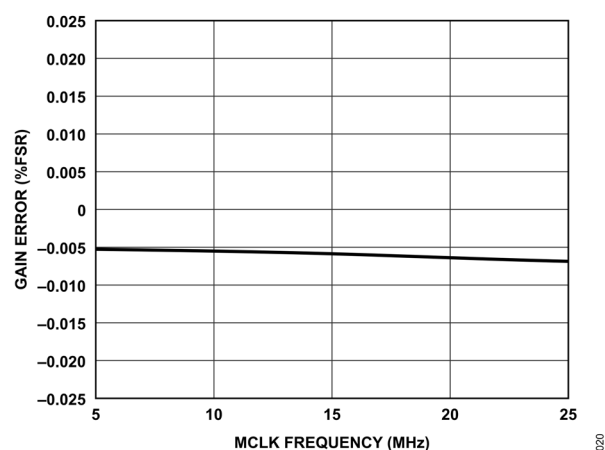


図 20. ゲイン誤差と MCLK 入力周波数の関係

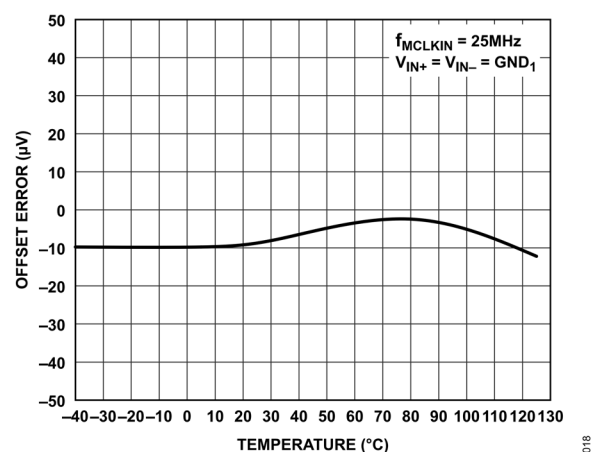


図 18. オフセット誤差と温度の関係

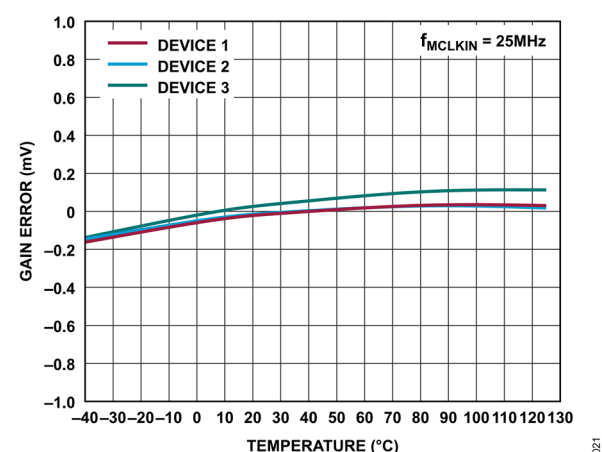
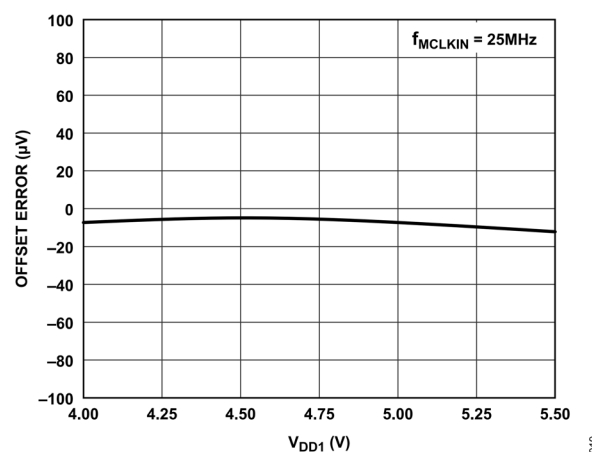
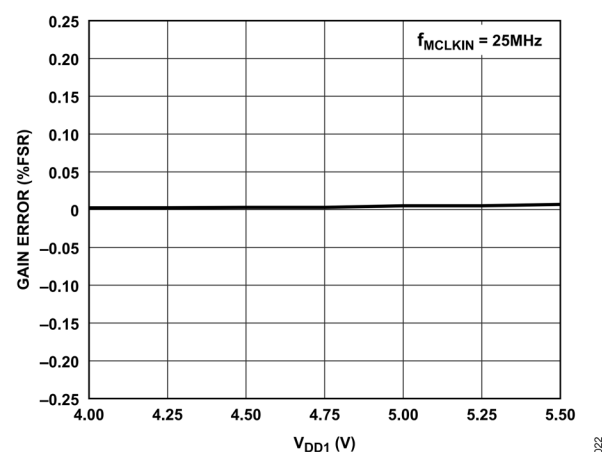


図 21. ゲイン誤差と温度の関係

図 19. オフセット誤差と V_{DD1} の関係図 22. ゲイン誤差と V_{DD1} の関係

代表的な性能特性

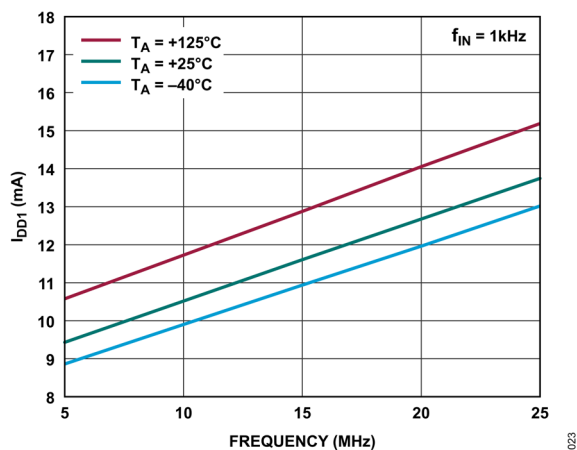


図 23. いくつかの温度設定での I_{DD1} と MCLK 入力周波数の関係

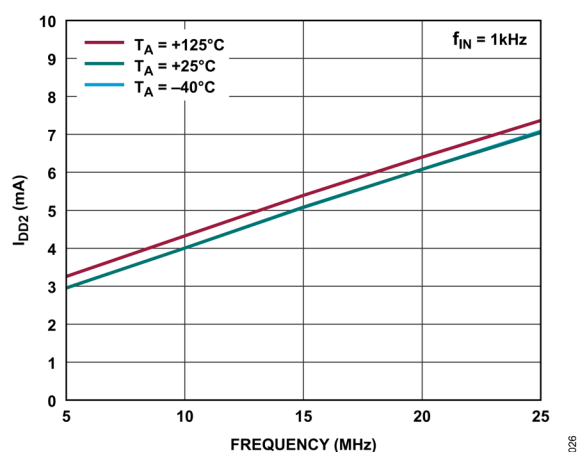


図 26. いくつかの温度設定での I_{DD2} と MCLK 入力周波数の関係

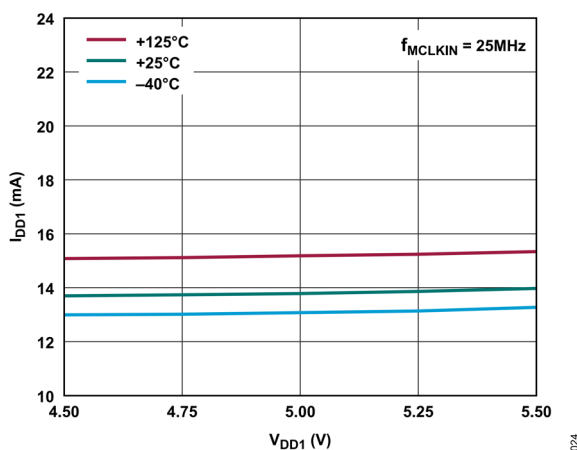


図 24. いくつかの温度設定での I_{DD1} と V_{DD1} の関係

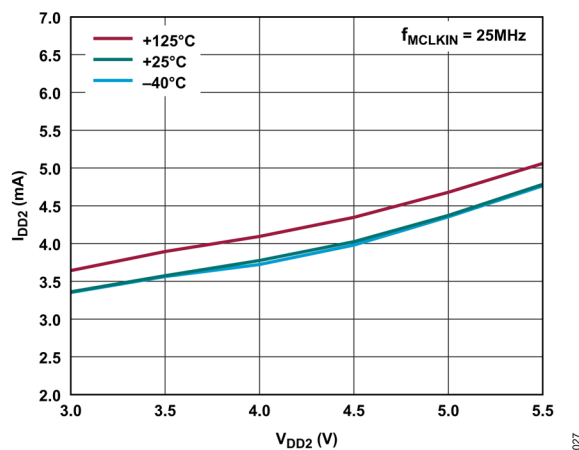


図 27. いくつかの温度設定での I_{DD2} と V_{DD2} の関係

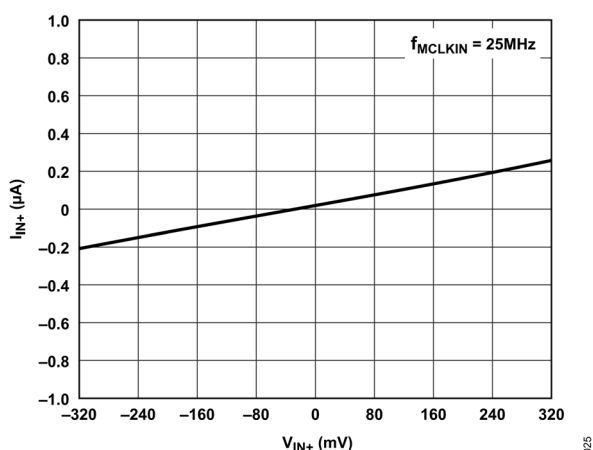


図 25. V_{IN+} 電流 (I_{IN+}) と V_{IN+} DC 入力の関係

用語の定義

微分非直線性 (DNL)

ADC の 2 つの隣接コード間における 1LSB 変化の測定値と理論値の差です。

積分非直線性 (INL)

INL は ADC 伝達関数のエンドポイントを通る直線からの最大偏差を表します。伝達関数のエンドポイントは、負のフルスケールが 16 ビット・レベルで -250mV ($V_{\text{IN}+} - V_{\text{IN}-}$)、コード 7168、および正のフルスケールが 16 ビット・レベルで $+250\text{mV}$ ($V_{\text{IN}+} - V_{\text{IN}-}$)、コード 58,368 と仕様規定されています。

オフセット誤差

ミッドスケール・コード (16 ビット・レベルで 32,768) の $V_{\text{IN}+} - V_{\text{IN}-}$ 理論値 (つまり 0V) からの偏差です。

オフセット・ドリフトと温度の関係

オフセット・ドリフトは、式 1 に示すようにボックス法を用いて計算されます。

$$\text{Offset Drift} = ((\text{Voltage}_{\text{MAX}} - \text{Voltage}_{\text{MIN}})/T_{\Delta}) \quad (1)$$

ここで

$\text{Voltage}_{\text{MAX}}$ は、記録された最大オフセット誤差ポイント、
 $\text{Voltage}_{\text{MIN}}$ は記録された最小オフセット誤差ポイント、
 T_{Δ} は最大動作範囲と最小動作範囲の間の温度差です。

ゲイン誤差

ゲイン誤差には、正のフルスケール・ゲイン誤差と負のフルスケール・ゲイン誤差の両方が含まれます。正のフルスケール・ゲイン誤差とは、仕様規定されている正のフルスケール・コード (16 ビット・レベルでは 58,368) が、オフセット誤差補正後の $V_{\text{IN}+} - V_{\text{IN}-}$ の理論値 (250mV) からどれだけずれているかを示す偏差です。負のフルスケール・ゲイン誤差とは、仕様規定されている負のフルスケール・コード (16 ビット・レベルでは 7168) が、オフセット誤差補正後の $V_{\text{IN}+} - V_{\text{IN}-}$ の理論値 (-250mV) からどれだけずれているかを示す偏差です。

ゲイン誤差ドリフトと温度の関係

ゲイン誤差ドリフト (GED) は、式 2 に示すようにボックス法を用いて計算します。

$$\text{GED (ppm)} = ((\text{Voltage}_{\text{MAX}} - \text{Voltage}_{\text{MIN}})/(\text{Voltage}_{\text{FS}} \times T_{\Delta})) \times 10^6 \quad (2)$$

ここで、

$\text{Voltage}_{\text{MAX}}$ は記録された最大ゲイン誤差ポイント、
 $\text{Voltage}_{\text{MIN}}$ は記録された最小ゲイン誤差ポイント、
 $\text{Voltage}_{\text{FS}}$ はフルスケールのアナログ入力範囲、
 T_{Δ} は最大動作範囲と最小動作範囲の間の温度差です。

信号／ノイズ + 歪み比 (SINAD)

SINAD は、A/D コンバータ出力での信号と (ノイズ + 歪み) の比の測定値です。信号はサイン波の実効値で、ノイズはサンプリング周波数の 1/2 ($f_s/2$) までのすべての非基本波信号の実効値和です (DC 以外の高調波を含む)。

S/N 比 (SNR)

S/N 比は、ADC 出力で測定された信号とノイズの比です。信号は基本波の実効値振幅で表します。ノイズは 1/2 サンプリング周波数 ($f_s/2$) までの非基本波の総和で表します (DC を除く)。

この比はデジタル化における量子化レベル数に依存し、レベル数が多いほど量子化ノイズは小さくなります。サイン波入力の実理想的な N ビット・コンバータにおける S/N 比の理論値は、式 3 で与えられます。

$$\text{SNR} = (6.02N + 1.76)\text{dB} \quad (3)$$

したがって、12 ビット・コンバータの場合、S/N 比は 74dB になります。

アイソレーション・コモンモード過渡耐性 (CMTI)

アイソレーション CMTI は、アイソレーション境界を越えて印加されるトランジェント・パルスの立上がりおよび立下りのレートを規定するものです。これを超えると、クロックまたはデータが破損します。パルスの変化率と絶対コモンモード電圧の両方が記録されます。ADuM7801 は、静的および動的両方の CMTI 条件下で試験されています。CMTI は、CMTI パルスをランダムに印加した場合の応答変化についてフィルタ処理されたデータ出力をモニタしながら、静的入力と動的入力についてテストされます。

全高調波歪み (THD)

THD は、高調波の rms 和と基本波の比です。これは、式 4 に示すように定義されます。

$$\text{THD (dB)} = 20 \log \sqrt{\frac{V_2^2 + V_3^2 + V_4^2 + V_5^2 + V_6^2}{V_1^2}} \quad (4)$$

ここで、

V_1 は基本波の実効値振幅、
 V_2, V_3, V_4, V_5, V_6 は、2 次から 6 次までの高調波の実効値振幅です。

ピーク高調波またはスプリアスフリー・ダイナミック・レンジ (SFDR) ノイズ

ピーク高調波または SFDR ノイズは、基本波実効値に対する ADC 出力スペクトル内 (DC を除いて $f_s/2$ まで) の 2 番目に大きい成分の実効値の比として定義されます。一般に、この仕様の値はスペクトル内の最大の高調波により決定されますが、高調波がノイズ・フロアに埋め込まれている ADC の場合はノイズ・ピークになります。

有効ビット数 (ENOB)

有効ビット数 (ENOB) は式 5 で計算します。

$$\text{ENOB} = (\text{SINAD} - 1.76)/6.02 \text{ bits} \quad (5)$$

用語の定義

同相モード除去比 (CMRR)

CMRR は、式 6 に示すように、 $\pm 250\text{mV}$ で周波数 f の ADC 出力電力と、 $V_{\text{IN}+}$ および $V_{\text{IN}-}$ のコモンモード電圧に印加された周波数 f_s の $\pm 250\text{mVp-p}$ サイン波の電力の比です。

$$\text{CMRR (dB)} = 10 \log(P_f/P_{f_s}) \quad (6)$$

ここで、

P_f は周波数 f での ADC の出力電力、

P_{f_s} は周波数 f_s での ADC の出力電力です。

電源電圧変動除去比 (PSRR)

電源の変動はコンバータの直線性ではなく、フルスケール遷移に影響を与えます。PSRR は、電源電圧の公称値からの変化による、仕様規定されているフルスケール ($\pm 250\text{mV}$) 遷移ポイントでの最大変化です。

動作原理

回路説明

ADuM7801 絶縁型 Σ - Δ 変調器は、アナログ入力信号を高速のシングルビット・データ・ストリームに変換します。変調器からの時間平均シングルビット・データは、入力信号に正比例します。図 28 に、ADuM7801 を用いてアナログ入力、電流検出抵抗（シャント）、デジタル出力の間の絶縁を実現している代表的なアプリケーション回路を示します。このデジタル出力は、その後デジタル・フィルタによって処理されて N ビット・ワードを提供します。

アナログ入力

ADuM7801 の疑似差動アナログ入力には、サンプリング・スイッチド・キャパシタ回路が実装されています。アナログ入力は検出サイドにある広帯域 SAR ADC を通じて処理され、直線性と S/N 比に関する信頼性が保たれます。SAR 情報は Σ - Δ 変調器出力より低いサンプリング周波数で収集されますが、サンプル数は少なくとも、より多くの帯域幅情報が含まれています。SAR 情報は、アナログ・デバイス独自の方法を通じて 2 次変調器段で符号化され、処理済みの入力信号をデジタル化して、IC のコントローラ・サイドで使用できるシングルビット出力ストリームに変換されます。サンプル・クロック（MCLKIN）は、変換プロセス用のクロック信号と出力データのフレーミング・クロックを提供します。サンプリングは Σ - Δ クロック周波数より低い周波数で行われるので、サンプリングの正確なタイミングは、デシメーション・フィルタによって出力結果に処理されるサンプルのウィンドウ内で変化する可能性があります。サンプリングされたデータへの影響は出力の時間シフトとして現れ、その影響は Σ - Δ 出力のデシメーション・レートが大きくなるにしたがって小さくなります。このクロック源は外部から ADuM7801 に供給されます。アナログ入力信号は変調器によって連続的にサンプリングされ、内部電圧リファレンスと比較されます。アナログ入力を経時的に正確に表すデジタル・ストリームが、コンバータの出力に現れます（図 29 参照）。

0V の差動信号は、理論上は MDAT 出力ピンに 1 と 0 が交互にストリーム出力される結果となります。その時間の 50%がハイ、50%がローです。250mV の差動入力では 1 と 0 のストリームを生成し、その時間の 89.06%がハイです。また、-250mV の差動入力は 1 と 0 のストリームを生成し、その時間の 10.94%がハイです。

320mV の差動入力は、理論上はすべて 1 のストリームとなり、128MCLKIN サイクルごとに 0 が割り込みます。-320mV の差動入力は、理論上はすべて 0 のストリームとなり、128MCLKIN サイクルごとに 1 が割り込みます。表 10 に示すように、ADuM7801 の絶対フルスケール範囲は ± 320 mV、仕様規定されているフルスケール性能範囲は ± 250 mV です。

表 10. アナログ入力範囲

Analog Input	Voltage Input (mV)
Positive Full-Scale (+FS) Value	+320
Positive Specified Performance	+250
Zero	0
Negative Specified Performance	-250
Negative Full-Scale (-FS) Value	-320

元の情報を再構築するには、この出力にデジタル・フィルタおよびデシメーションの処理を行う必要があります。sinc3 フィルタを推奨します。このフィルタは 2 次変調器である ADuM7801 変調器よりも 1 次分高いためです。256 のデシメーション・レートを使用する場合、外部クロック周波数を 25MHz と仮定すると、16 ビットのワード・レートは 97.6kSPS となります。sinc フィルタ実装の詳細については、[デジタル・フィルタ](#)のセクションを参照してください。図 30 に、16 ビット出力での ADuM7801 の伝達関数を示します。

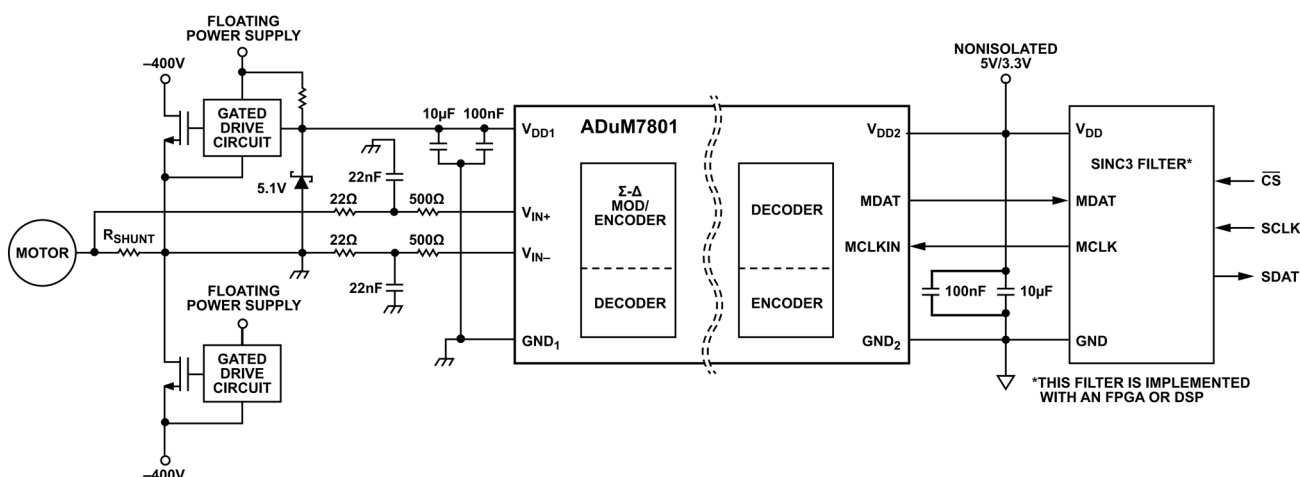


図 28. 標準アプリケーション回路

動作原理

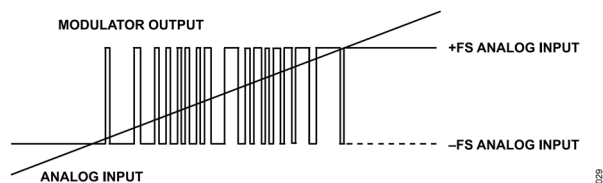


図 29. アナログ入力と変調器出力の関係

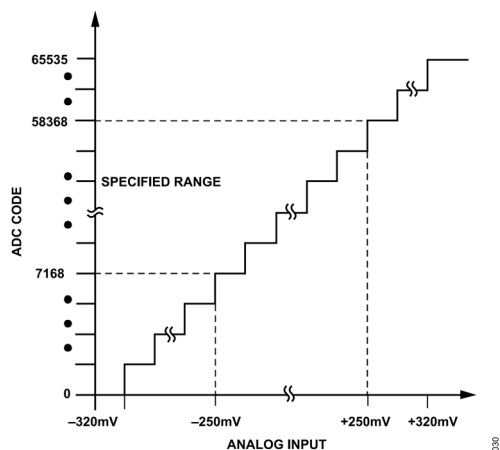


図 30. フィルタおよびデシメーション処理後の 16 ビット伝達関数

オーバーレンジ応答

V_{IN+} と V_{IN-} の差動電圧が最大入力範囲 $\pm 320\text{mV}$ の $\pm(127/128)$ を超えた場合は、MDAT 出力がフォルト応答を生成します。MDAT フォルト応答のパターン密度は、図 31 に示すように $+317.5\text{mV}$ 入力に対して $(127/128)$ 、あるいは -317.5mV 入力に対して $(1/128)$ です。

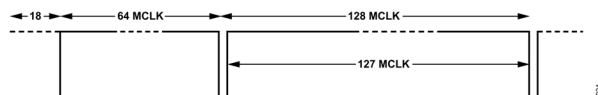


図 31. MDAT のオーバーレンジ応答パターン

アプリケーション情報

電流検出アプリケーション

ADuM7801 は、シャント抵抗 (R_{SHUNT}) の両端電圧をモニタする電流検出アプリケーションに最適です。外付けのシャント抵抗を流れる負荷電流は、ADuM7801 の入力端子に電圧を発生させます。ADuM7801 は、電流検出抵抗からのアナログ入力とデジタル出力の間を絶縁します。適切なシャント抵抗値を選択することによって、様々な電流範囲をモニタできます。

 R_{SHUNT} の選定

ADuM7801 と組み合わせて使用するシャント抵抗 (R_{SHUNT}) の値は、電圧、電流、および電力に関する特定のアプリケーション条件によって決まります。小型抵抗は電力消費を最小限に抑えますが、低インダクタンスの抵抗は誘導電圧スパイクを防ぎ、高耐性デバイスは電流の変動を減少させます。最終的には、低消費電力と精度をバランスさせた値を選択します。抵抗値を高くすると、ADC の入力範囲をフルに使用するので、S/N 比性能が最大になります。抵抗値を低くすると消費電力は少なくなりますが、入力範囲はフルに使用されません。しかし、ADuM7801 は低い入力信号レベルでも優れた性能を発揮するため、システム性能を維持しながらシャント抵抗を低い値にすることができます。

適切なシャント抵抗を選択するには、まずシャントを流れる電流を決定します。3 相インダクション・モーターのシャント電流は次のように計算します。

$$I_{RMS} = PW / (1.73 \times V \times EF \times PF) \quad (7)$$

ここで、

I_{RMS} はモーター位相電流 (A rms)、
 PW はモーター出力 (W)、
 V はモーターの電源電圧 (V AC)、
 EF はモーター効率 (%)、
 PF は電力効率 (%) です。

シャントのピーク検出電流 (I_{SENSE}) を決定するには、モーター位相電流とシステムで発生し得る過負荷を考慮します。ピーク検出電流が既知の場合、ADuM7801 の電圧範囲 ($\pm 250\text{mV}$) をピーク検出電流で除算して最大シャント値を求めます。

シャント抵抗での消費電力が大きすぎる場合は、シャント抵抗を小さくできますが、ADC の入力範囲は狭くなります。図 32 に、様々な入力信号振幅に対する ADuM7801 の SINAD 性能特性と分解能の ENOB を示します。低い入力信号範囲における ADuM7801 の性能により、高いレベルの性能とシステム全体の効率を維持しながら、小さなシャント値を使用できます。

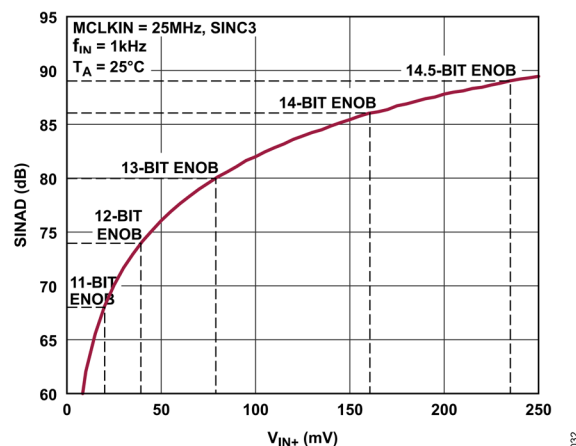


図 32. SINAD と V_{IN+} AC 入力信号振幅の関係

R_{SHUNT} では、電流 $^2 \times$ 抵抗 (I^2R) の電力損失が消費されます。抵抗の消費電力定格を超えると、値がドリフトするか、抵抗が損傷してオープン・サーキットになることがあります。このオープン・サーキットにより、ADuM7801 の端子間に差動電圧が生じ、絶対最大定格を超えることがあります。 I_{SENSE} の高周波成分が大きい場合は、低インダクタンスの抵抗を選択します。

電圧検出アプリケーション

ADuM7801 は絶縁電圧のモニタリングにも使用できます。例えば、モーター制御アプリケーションでは、バス電圧を検出するのに使用できます。モニタする電圧が ADuM7801 で仕様規定されているアナログ入力範囲を超えるアプリケーションでは、抵抗分圧ネットワークを使用して、モニタする電圧を必要な範囲まで低下させることができます。

入力フィルタ

シャント抵抗両端の電圧を直接測定する代表的な使用例では、各入力でのシンプルな RC ローパス・フィルタを介して ADuM7801 をシャント抵抗両端に直接接続できます。

差動入力を駆動して最良の性能を得るための推奨回路構成を図 33 に示します。アナログ入力の両方のピンに RC ローパス・フィルタが配置されています。抵抗の推奨値は 22Ω 、コンデンサの推奨値は 22nF です。可能であれば、各アナログ入力の信号源インピーダンスを等しくしてオフセットを最小にします。RC フィルタの下流側では、性能を最適化するために、直列抵抗 R_2 の使用を推奨します。抵抗 R_2 の推奨値は 500Ω です。

アプリケーション情報

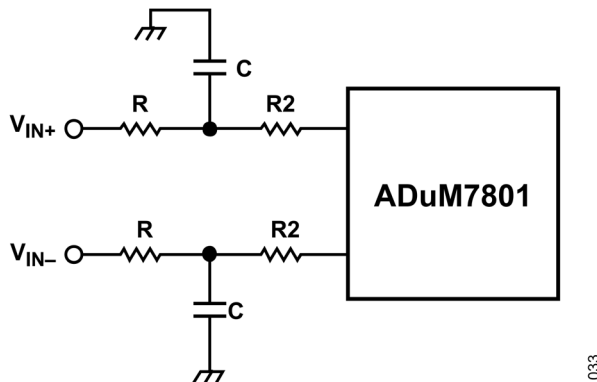


図 33. RC ローパス・フィルタ入力ネットワーク

デジタル・フィルタ

ADuM7801 の出力は連続デジタル・ビット・ストリームです。元の入力信号情報を再構築するには、この出力ビット・ストリームにデジタル・フィルタおよびデシメーション処理を行う必要があります。シンプルな sinc フィルタを推奨します。sinc3 フィルタは 2 次変調器である ADuM7801 変調器よりも 1 次分高いため、このフィルタを推奨します。選択するフィルタの種類、デシメーション・レート、および使用する変調器クロックによって、システム全体の分解能とスループット・レートが決まります。デシメーション・レートが高いほど、システムの精度は高くなります。ただし、精度とスループット・レートの間にはトレードオフがあります。したがって、デシメーション・レートが高いと、スループット分解能が低くなります。なお、所定の帯域幅条件に対して、MCLKIN 周波数が高いほどデシメーション・レートを高くすることが可能となり、S/N 比性能も高くなります。

ADuM7801 には sinc3 フィルタを推奨します。このフィルタは、フィールド・プログラマブル・ゲート・アレイ (FPGA) またはデジタル・シグナル・プロセッサ (DSP) に実装できます。式 8 は sinc フィルタの伝達関数を表しています。

$$H(Z) = \left(\frac{1}{DR} \frac{(1 - Z^{-DR})}{(1 - Z^{-1})} \right)^N \quad (8)$$

ここで、
Z はサンプル、
DR はデシメーション・レート、
N は sinc フィルタの次数です。

sinc フィルタのスループット・レートは、選択する変調器クロックとデシメーション・レートによって決まります。

$$\text{Throughput} = \text{MCLK}/\text{DR} \quad (9)$$

ここで、MCLK は変調器のクロック周波数です。

デシメーション・レートが増加すると、sinc フィルタからのデータ出力サイズが増加します。出力データのサイズは式 10 で表されます。16 ビットの結果を返すために上位 16 ビットが使用されます。

$$\text{Data Size} = N \times \log_2 DR \quad (10)$$

sinc³ フィルタの -3dB フィルタ応答ポイントは式 8 のフィルタ伝達関数から求められ、その値はスループット・レートの 0.262 倍です。

ADC と $\Delta\Sigma$ 変調器の精度を比較するために広く使われるもう 1 つのパラメータが、ENOB です。図 34 に、ADuM7801 の ENOB とデシメーション・レートとの関係を示します。このデータシートでは、式 11 を使って SINAD からこの値を計算します。

$$\text{ENOB} = \frac{\text{SINAD} - 1.76\text{dB}}{6.02\text{dB}} \quad (11)$$

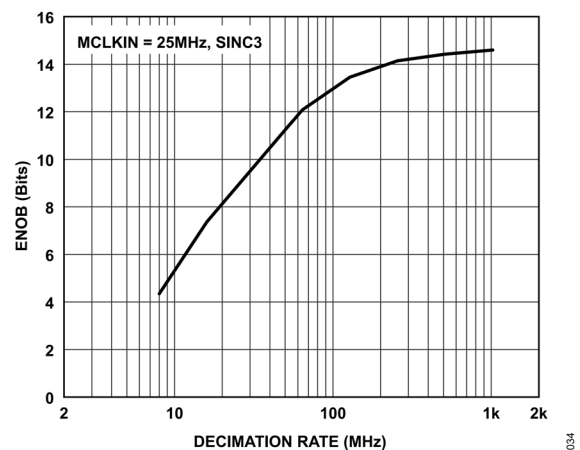


図 34. ENOB と sinc3 フィルタのデシメーション・レートとの関係

グラウンディングとレイアウト

V_{DD1} 電源は、10μF (C2) コンデンサと 100nF (C1) コンデンサを並列に GND₁ に接続してデカップリングすることを推奨します。V_{DD2} 電源は、10μF のコンデンサと 100nF のコンデンサを並列にして GND₂ に接続することにより、デカップリングします。高いコモンモード過渡電圧が発生するアプリケーションでは、絶縁バリアをまたぐボード結合を最小限に抑えてください。更に、すべての結合がデバイス側のすべてのピンで等しく生じるように基板レイアウトを設計する必要があります。この注意を怠ると、ピン間で生じる電位差がデバイスの絶対最大定格を超えてしまい、ラッチアップまたは恒久的な損傷が発生することがあります。デカップリング・コンデンサは電源ピンのできるだけ近くに配置します。

可能であれば、各アナログ入力の信号源インピーダンスを等しくしてオフセットを最小にします。オフセット・ドリフトを減らすために、アナログ入力 PCB トラックへの mismatch および熱電対の影響を確認します。

最大限の性能を得るための推奨レイアウトを図 35 に示します。このレイアウトには 4 層基板が使われ、デカップリング・コンデンサ C1 と C2 の配置と接続が最適化されています。V_{DD1} ピンと GND₁ ピンの間のデカップリング・コンデンサ C1 および C2 への接続は、内層 1 (グレー表示) を介して行います。V_{DD1} ピンと GND₁ ピンの接続には、可能であればパッド内にあるビアを使うことを推奨します。

アプリケーション情報

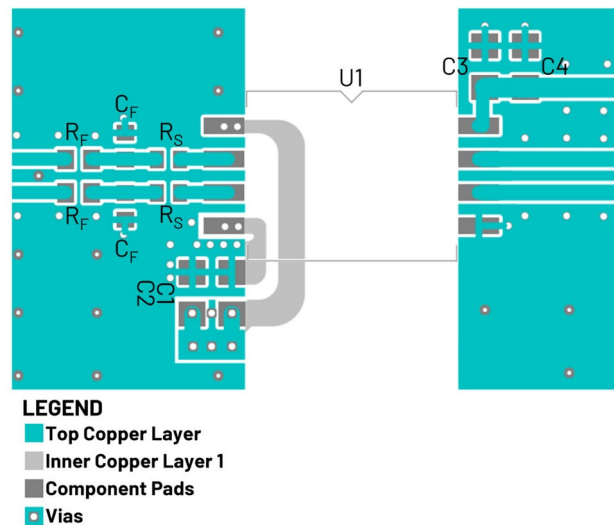


図 35. ADuM7801 の推奨レイアウト

熱解析

ADuM7801 は、2 個のダイ・アタッチ・パッドを持つ 1 個のスプリット・リードフレームに取り付けられた、3 個の内部ダイで構成されています。熱解析ではダイを 1 つのサーマル・ユニットとして扱い、最高ジャンクション温度には表 7 の熱パラメータ値を反映させます。この熱パラメータ値は、外装に細いパターンを、内層にプレーンを使用したサーマル・ビアのない JEDEC 規格の 4 層基板にデバイスを取り付けて、静止状態の空気中で行った熱シミュレーションに基づいています。通常動作条件下では、ADuM7801 は、フル負荷、フル温度範囲で出力電流の低下なしに動作します。

θ_{JA} および θ_{JB} は、記載された試験条件が全て同様な場合に、本デバイスのパッケージの熱性能を他の半導体パッケージと比較するのに主に使用されます。 θ_{JA} および θ_{JB} は、システム環境におけるジャンクション温度の一次近似に用いることができます。

テスト対象デバイス付近の基板温度、またはシステム環境で動作中のパッケージの上面温度と、その温度に対応するデバイスの消費電力による熱を正確に測定できる場合、システム環境での最も厳しい場合のジャンクション温度の推定には Ψ_{JT} または Ψ_{JB} を用いる方が適しています。温度測定ポイントが基板上の場合は Ψ_{JB} を使用し、パッケージ上面の場合は Ψ_{JT} を使用してください。

ジャンクション温度の推定には式 12 を用います。

$$T_J = \psi_{Jx} \times P_d + T_x \quad (12)$$

ここで、

P_d は消費電力、

T_x は位置 x における測定温度で、PCB の場合 x は B、パッケージ上面の場合は T です。

θ_{JB} と Ψ_{JB} の温度測定ポイントは、ピン・フットプリントの外縁にある PCB のピン 2 です。 Ψ_{JT} の温度測定ポイントはパッケージ上面の中央です。

外形寸法

Package Drawing (Option)	Package Type	Package Description
RI-8-1	SOIC_IC	8-Lead Standard Small Outline Package, with Increased Creepage Wide Body

最新のパッケージ外形情報およびランド・パターン（実装面積）については、[パッケージ索引](#)を参照してください。

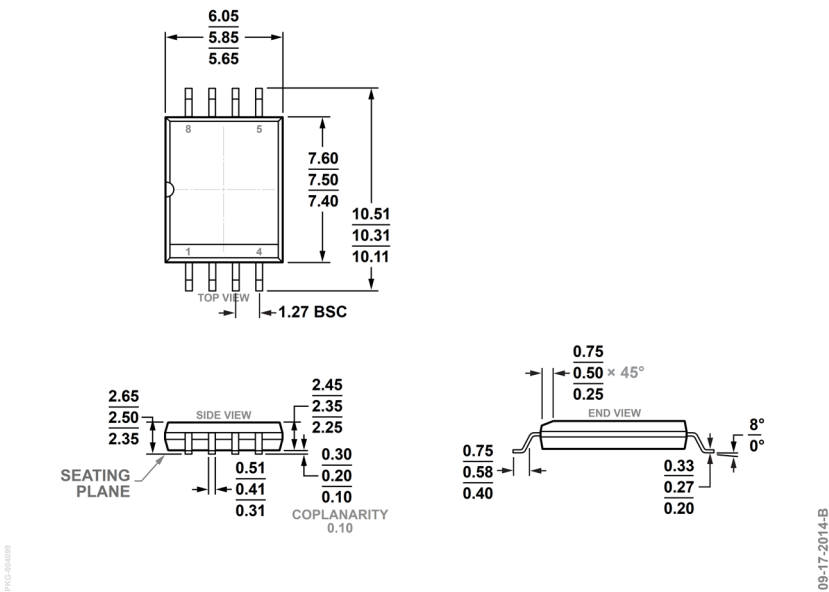


図 36. 沿面距離を増やした 8 ピン標準 SOP（スモール・アウトライン・パッケージ） [SOIC_IC]
ワイド・ボディ
(RI-8-1)
寸法：mm

オーダー・ガイド

Model ¹	Temperature Range	Package Description	Packing Quantity	Package Option
ADuM7801-8BRIZ	-40°C to +125°C	8-Lead Standard Small Outline Package, with Increased Creepage [SOIC_IC]	Tube, 80	RI-8-1
ADuM7801-8BRIZ-RL	-40°C to +125°C	8-Lead Standard Small Outline Package, with Increased Creepage [SOIC_IC]	Reel, 1500	RI-8-1

¹ Z = RoHS 適合製品。

更新：2026 年 3 月 27 日

評価用ボード

Model ¹	Package Description
EV-ADuM7801-8FMCZ	ADuM7801 8-Lead SOIC_IC Evaluation Board

¹ Z = RoHS 適合製品。

法的使用条件

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいはその利用によって生じる第三者の特許やその他の権利の侵害に関しては一切の責任を負いません。仕様は予告なく変更される場合があります。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。本紙記載の商標および登録商標は、各社の所有に属します。ここに記載されているすべてのアナログ・デバイセズ製品の提供は、販売状況および在庫状況に依存します。

この製品のデータシートに間違いがありましたので、お詫びして訂正いたします。
この正誤表は、2026 年 7 月 30 日現在、アナログ・デバイセズ株式会社で確認した誤りを記したものです。
なお、英語のデータシート改版時に、これらの誤りが訂正される場合があります。

正誤表作成年月日： 2026 年 7 月 30 日

製品名： ADuM7801

対象となるデータシートのリビジョン(Rev)： Rev.0

訂正箇所： 4 頁。タイミング仕様、表 2 タイミング特性の下のノート 1

【誤】

「1 図 2 に示すように、MCLKIN が立ち上がり入力レベルの 70%に達してから、MDAT 出力が次の値に遷移する際に $0.3 \times VDD2$ または $0.7 \times VDD2$ のレベルを過ぎるまでの時間として定義されます。」

【正】

「1 図 2 に示すように、MCLKIN が立ち上がり入力レベルの 80%に達してから、MDAT 出力が次の値に遷移する際に $0.3 \times VDD2$ または $0.8 \times VDD2$ のレベルを過ぎるまでの時間として定義されます。」