

DC/DCコンバータ内蔵2チャンネル・アイソレータ

特長

- ▶ isoPower内蔵の絶縁型DC/DCコンバータ
- ▶ 100mAの出力電源
- ▶ 2層PCB上で最大負荷時に最大5Mbpsまで、CISPR 32/EN55032 Class B放射制限に適合
- ▶ 2本のDC~100Mbps信号絶縁チャンネル
- ▶ 28ピン、精細ピッチ、SOICパッケージ（最小沿面距離 8.3mm）
- ▶ 高温動作：最高125°C
- ▶ 高いコモンモード過渡耐圧：100kV/μs
- ▶ 安全性と規制に関する認定（申請中）
 - ▶ UL認定（申請中）
 - ▶ 5000V（実効値）で1分間、UL 1577規格に準拠
 - ▶ IEC 62368-1およびIEC 61010-1に準拠するCSA認定（申請中）
 - ▶ IEC 60747-17適合性認定（申請中）
 - ▶ $V_{IORM} = 596V_{peak}$
 - ▶ GB4943.1に準拠するCQC認定（申請中）

アプリケーション

- ▶ RS-232トランシーバ
- ▶ 電源スタートアップ・バイアスとゲート・ドライブ
- ▶ 絶縁センサー・インターフェース
- ▶ 車載オンボード・チャージャ（OBC）とDC/DC
- ▶ 工業用プログラマブル・ロジック・コントローラ（PLC）

概要

ADuM6221Aは、isoPower®内蔵の絶縁型DC/DCコンバータを組み込んだ2チャンネル・デジタル・アイソレータです。アナログ・デバイスズの*iCoupler*®技術をベースとしたDC/DCコンバータは、安定化された絶縁型電源を提供します。これにより、フェライトを搭載した2層プリント回路基板（PCB）に最大の負荷がかかった場合でも、CISPR 32/EN 55032 Class B制限に適合する安定した電力が確保されます。代表的な電圧の組合せと、それらに対応する出力電流レベルを表1に示します。

ADuM6221Aを使用した500mWの絶縁設計では、絶縁型DC/DCコンバータを別途に用意する必要はありません。また、*iCoupler*チップ・スケール・トランス技術をロジック信号の絶縁とDC/DCコンバータの磁気部品の両方に採用したことにより、小型でありながら全回路の絶縁を実現しています。

ADuM6221Aアイソレータは、互いに独立した2つの絶縁チャンネルを備えています（詳細はピン配置およびピン機能の説明を参照）。

表1. ADuM6221Aの出力電流レベル

		ISO Current, I_{ISO} (mA)		
V_{DDP} (V) ¹	V_{ISO} (V)	85°C	105°C	125°C
5	5	100	65	30
5	3.3	100	65	30
3.3	3.3	60	60	20

1 ADUM6221ABRNZ3は、3.3V/3.3V構成に使用することを意図したものです。ADUM6221ABRNZ5は、5V/3.3Vと5V/5Vの構成に使用することを意図したものです。

機能ブロック図

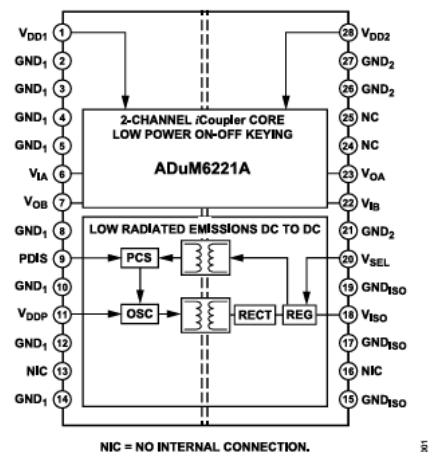


図1. 機能ブロック図

目次

特長.....	1	絶対最大定格.....	12
アプリケーション.....	1	ESDに関する注意.....	12
概要.....	1	ピン配置およびピン機能の説明.....	13
機能ブロック図.....	1	真理値表.....	14
仕様.....	3	代表的な性能特性.....	15
電気的特性 — 5V主入力電源/5V二次絶縁電源.....	3	用語の定義.....	18
電気的特性 — 5V主入力電源/3.3V二次絶縁電源.....	3	動作原理.....	19
電気的特性 — 3.3V主入力電源/3.3V二次絶縁電源.....	4	アプリケーション情報.....	20
電気的特性— 5.0V動作のデジタル・アイソレータ・チャンネルのみ.....	4	PCBレイアウト.....	20
電気的特性— 3.3V動作のデジタル・アイソレータ・チャンネルのみ.....	6	熱解析.....	21
電気的特性— 2.5V動作のデジタル・アイソレータ・チャンネルのみ.....	7	伝搬遅延に関するパラメータ.....	21
電気的特性— 1.8V動作のデジタル・アイソレータ・チャンネルのみ.....	8	電磁両立性.....	21
パッケージ特性.....	10	消費電力.....	21
規制に対する認定.....	10	絶縁寿命.....	21
絶縁および安全性関連の仕様.....	10	外形寸法.....	23
IEC 60747-17絶縁特性.....	11	オーダー・ガイド.....	23
		評価用ボード.....	23

改訂履歴

3/2024—Revision 0: Initial Version

仕様

電気的特性—5V主入力電源／5V二次絶縁電源

すべての代表的な仕様は、 $T_A = 25^\circ\text{C}$ 、 $V_{DDP} = V_{ISO} = 5\text{V}$ で規定されています。最小／最大仕様は、特に指定のない限り、 $4.5\text{V} \leq V_{DDP}$ 、 $V_{ISO} \leq 5.5\text{V}$ 、および $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$ の全推奨動作範囲にわたって適用されます。

表2. DC/DCコンバータの静的仕様

パラメータ	記号	最小値	代表値	最大値	単位	テスト条件／コメント
DC-TO-DC CONVERTERS SUPPLY						
Set Point	V_{ISO}	4.75	5.0	5.25	V	$I_{ISO} = 10\text{mA}$
Line Regulation	$V_{ISO}(\text{LINE})$		20		mV/V	$I_{ISO} = 50\text{mA}$ 、 $V_{DDP} = 4.5\text{V} \sim 5.5\text{V}$
Load Regulation	$V_{ISO}(\text{LOAD})$		1	5	%	$I_{ISO} = 10\text{mA} \sim 90\text{mA}$
Output Ripple	$V_{ISO}(\text{RIP})$		75		mV p-p	帯域幅：20MHz、パルス出力容量 (C_{BO}) = $0.1\mu\text{F} \parallel 10\mu\text{F}$ 、 $I_{ISO} = 90\text{mA}$
Output Noise	$V_{ISO}(\text{NOISE})$		200		mV p-p	$C_{BO} = 0.1\mu\text{F} \parallel 10\mu\text{F}$ 、 $I_{ISO} = 90\text{mA}$
Switching Frequency	f_{OSC}		180		MHz	
Pulse-Width Modulation (PWM) Frequency	f_{PWM}		625		kHz	
Output Supply ¹	$I_{ISO}(\text{MAX})$	100			mA	$4.5\text{V} < V_{ISO} < 5.25\text{V}$
		50			mA	$4.75\text{V} < V_{ISO} < 5.25\text{V}$
Efficiency at $I_{ISO}(\text{MAX})$ ¹			33		%	$I_{ISO} = 100\text{mA}$
V_{DD1} Supply Current						
No V_{ISO} Load	$I_{DDP}(\text{Q})$		14	25	mA	
Full V_{ISO} Load	$I_{DDP}(\text{MAX})$		310		mA	
Thermal Shutdown						
Shutdown Temperature			154		$^\circ\text{C}$	
Thermal Hysteresis			10		$^\circ\text{C}$	

¹ 最大 V_{ISO} 出力電流は、 $T_A > 85^\circ\text{C}$ の場合、 $1.75\text{mA}/^\circ\text{C}$ でディレーティングされます。

電気的特性—5V主入力電源／3.3V二次絶縁電源

すべての代表的な仕様は、 $T_A = 25^\circ\text{C}$ 、 $V_{DDP} = 5.0\text{V}$ 、 $V_{ISO} = 3.3\text{V}$ で規定されています。最小／最大仕様は、特に指定のない限り、 $4.5\text{V} \leq V_{DDP} \leq 5.5\text{V}$ 、 $3.0\text{V} \leq V_{ISO} \leq 3.6\text{V}$ 、および $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$ の全推奨動作範囲にわたって適用されます。

表3. DC/DCコンバータの静的仕様

パラメータ	記号	最小値	代表値	最大値	単位	テスト条件／コメント
DC-TO-DC CONVERTERS SUPPLY						
Set Point	V_{ISO}	3.135	3.3	3.465	V	$I_{ISO} = 10\text{mA}$
Line Regulation	$V_{ISO}(\text{LINE})$		20		mV/V	$I_{ISO} = 50\text{mA}$ 、 $V_{DDP} = 3.0\text{V} \sim 3.6\text{V}$
Load Regulation	$V_{ISO}(\text{LOAD})$		1	5	%	$I_{ISO} = 10\text{mA} \sim 90\text{mA}$
Output Ripple	$V_{ISO}(\text{RIP})$		50		mV p-p	帯域幅：20MHz、 $C_{BO} = 0.1\mu\text{F} \parallel 10\mu\text{F}$ 、 $I_{ISO} = 90\text{mA}$
Output Noise	$V_{ISO}(\text{NOISE})$		130		mV p-p	$C_{BO} = 0.1\mu\text{F} \parallel 10\mu\text{F}$ 、 $I_{ISO} = 90\text{mA}$
Switching Frequency	f_{OSC}		180		MHz	
PWM Frequency	f_{PWM}		625		kHz	
Output Supply ¹	$I_{ISO}(\text{MAX})$	100			mA	$3.0\text{V} < V_{ISO} < 3.4\text{V}$
		50			mA	$3.135\text{V} < V_{ISO} < 3.465\text{V}$
Efficiency at $I_{ISO}(\text{MAX})$ ¹			27		%	$I_{ISO} = 100\text{mA}$
V_{DDP} Supply Current						
No V_{ISO} Load	$I_{DDP}(\text{Q})$		14	20	mA	
Full V_{ISO} Load	$I_{DDP}(\text{MAX})$		250		mA	
Thermal Shutdown						
Shutdown Temperature			154		$^\circ\text{C}$	
Thermal Hysteresis			10		$^\circ\text{C}$	

¹ 最大 V_{ISO} 出力電流は、 $T_A > 85^\circ\text{C}$ の場合、 $1.75\text{mA}/^\circ\text{C}$ でディレーティングされます。

仕様

電気的特性—3.3V主入力電源／3.3V二次絶縁電源

すべての代表的な仕様は、 $T_A = 25^\circ\text{C}$ 、 $V_{DDP} = V_{ISO} = 3.3\text{V}$ で規定されています。最小／最大仕様は、特に指定のない限り、 $3.0\text{V} \leq V_{DDP}$ 、 $V_{ISO} \leq 3.6\text{V}$ 、および $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$ の全推奨動作範囲にわたって適用されます。

表4. DC/DCコンバータの静的仕様

パラメータ	記号	最小値	代表値	最大値	単位	テスト条件／コメント
DC-TO-DC CONVERTERS SUPPLY						
Set Point	V_{ISO}	3.135	3.3	3.465	V	$I_{ISO} = 10\text{mA}$
Line Regulation	$V_{ISO}(\text{LINE})$		20		mV/V	$I_{ISO} = 30\text{mA}$ 、 $V_{DDP} = 3.0\text{V} \sim 3.6\text{V}$
Load Regulation	$V_{ISO}(\text{LOAD})$		1	5	%	$I_{ISO} = 6\text{mA} \sim 54\text{mA}$
Output Ripple	$V_{ISO}(\text{RIP})$		50		mVp-p	帯域幅：20MHz、 $C_{BO} = 0.1\mu\text{F} \parallel 10\mu\text{F}$ 、 $I_{ISO} = 60\text{mA}$
Output Noise	$V_{ISO}(\text{NOISE})$		130		mV p-p	$C_{BO} = 0.1\mu\text{F} \parallel 10\mu\text{F}$ 、 $I_{ISO} = 60\text{mA}$
Switching Frequency	f_{OSC}		180		MHz	
PWM Frequency	f_{PWM}		625		kHz	
Output Supply ¹	$I_{ISO}(\text{MAX})$	60			mA	$3.0\text{V} < V_{ISO} < 3.465\text{V}$
		30			mA	$3.135\text{V} < V_{ISO} < 3.465\text{V}$
Efficiency at $I_{ISO}(\text{MAX})$ ¹			34		%	$I_{ISO} = 60\text{mA}$
VDDP Supply Current						
No V_{ISO} Load	$I_{DDP}(\text{Q})$		14	20	mA	
Full V_{ISO} Load	$I_{DDP}(\text{MAX})$		190		mA	
Thermal Shutdown						
Shutdown Temperature			154		$^\circ\text{C}$	
Thermal Hysteresis			10		$^\circ\text{C}$	

¹ 最大 V_{ISO} 出力電流は、 $T_A > 85^\circ\text{C}$ の場合、 $1.75\text{mA}/^\circ\text{C}$ でディレーティングされます。

電気的特性—5.0V動作のデジタル・アイソレータ・チャンネルのみ

すべての代表的な仕様は、 $T_A = 25^\circ\text{C}$ 、 $V_{DD1} = V_{DD2} = 5.0\text{V}$ で規定されています。最小／最大仕様は、特に指定のない限り、 $4.5\text{V} \leq V_{DD1}$ 、 $V_{DD2} \leq 5.5\text{V}$ 、および $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$ の全推奨動作範囲にわたって適用されます。特に指定のない限り、スイッチング仕様は、 $C_L = 15\text{pF}$ かつCMOS信号レベルでテストされています。電源電流の仕様は50%デューティ・サイクルで規定されています。

表5. データ・チャンネルの電源電流仕様

パラメータ	記号	1 Mbps			10 Mbps			100 Mbps			単位	テスト条件／コメント
		最小値	代表値	最大値	最小値	代表値	最大値	最小値	代表値	最大値		
SUPPLY CURRENT												
ADuM6221ABRNZ5	I_{DD1}	4.2	8.4		4.5	8.5		8.0	12.0		mA	$C_L = 0\text{ pF}$
	I_{DD2}	2.3	4.5		2.8	5.7		8.8	12.0		mA	
ADuM6221ABRNZ3	I_{DD1}	4.2	8.4		4.5	8.5		8.0	12.0		mA	
	I_{DD2}	2.3	4.5		2.8	5.7		9.4	15.0		mA	

仕様

表6. スイッチング仕様

パラメータ	記号	最小値	代表値	最大値	単位	テスト条件/コメント
SWITCHING SPECIFICATIONS						
Pulse Width	PW	10			ns	パルス幅歪み (PWD) 制限値内
Data Rate				100	Mbps	PWD制限値内
Propagation Delay	t_{PHL} , t_{PLH}	7.0	10	15	ns	入力の50%から出力の50%まで
Pulse-Width Distortion	PWD		1	5	ns	$ t_{PLH} - t_{PHL} $
Change vs. Temperature			1.5		ps/°C	
Propagation Delay Skew	t_{PSK}			8.0	ns	同一の温度、電圧、負荷条件における任意の2つのユニット間
Channel Matching			1	5.0	ns	
Jitter			816		ps p-p	

表7. 入力特性と出力特性

パラメータ	記号	最小値	代表値	最大値	単位	テスト条件/コメント
DC SPECIFICATIONS						
Input Threshold						
Logic High	V_{IH}	$0.7 \times V_{DDX}$			V	
Logic Low	V_{IL}			0.3 $\times V_{DDX}$	V	
Output Voltage						
Logic High	V_{OH}	$V_{DDX} - 0.2$	V_{DDX}		V	$I_{OX}^1 = -20\mu A$, $V_{IX} = V_{IXH}^2$
		$V_{DDX} - 0.5$	$V_{DDX} - 0.2$		V	$I_{OX}^1 = -3.2mA$, $V_{IX} = V_{IXH}^2$
Logic Low	V_{OL}		0.0	0.1	V	$I_{OX}^1 = 20\mu A$, $V_{IX} = V_{IXL}^3$
			0.0	0.4	V	$I_{OX}^1 = 3.2mA$, $V_{IX} = V_{IXL}^3$
Undervoltage Lockout	U_{VLO}					V_{DD1} 、 V_{DD2} 、および V_{DDP} 電源
Positive Going Threshold	V_{UV+}		1.6		V	
Negative Going Threshold	V_{UV-}		1.5		V	
Hysteresis	V_{UVH}		0.1		V	
Input Current per Channel	I_I	-10	+0.01	+10	μA	$0V \leq V_{IX} \leq V_{DDX}$
Quiescent Supply Current						
	$I_{DD1(O)}$		0.5	1.4	mA	$V_{IX} = \text{ロジック0}$
	$I_{DD2(O)}$		0.9	1.5	mA	$V_{IX} = \text{ロジック0}$
	$I_{DD1(O)}$		7.5	14	mA	$V_{IX} = \text{ロジック1}$
	$I_{DD2(O)}$		3.3	6.2	mA	$V_{IX} = \text{ロジック1}$
Dynamic Supply Current						
Input	$I_{DDI(D)}$		0.01		mA/Mbps	入力がスイッチング、50%デューティ・サイクル
Output	$I_{DDO(D)}$		0.02		mA/Mbps	入力がスイッチング、50%デューティ・サイクル
AC SPECIFICATIONS						
Output Rise Time/Fall Time	t_R/t_F		2.5		ns	10%~90%
Common-Mode Transient Immunity ⁴	$ CM_H $	75	100		kV/ μs	$V_{IX} = V_{DD1}$ または V_{ISO} 、コモンモード電圧 (V_{CM}) = 1000V
	$ CM_L $	75	100		kV/ μs	$V_{IX} = 0V$ 、 $V_{CM} = 1000V$

1 I_{OX} はチャンネルxの出力電流です (x = AまたはB)。2 V_{IXH} は入力側ロジック・ハイ・レベルです。3 V_{IXL} は入力側ロジック・ロー・レベルです。4 $|CM_H|$ は、電圧出力 (V_O) > 0.8VDDxを維持しながら持続できるコモンモード電圧の最大スルー・レートです。 $|CM_L|$ は $V_O < 0.8V$ を維持しながら持続できるコモンモード電圧の最大スルー・レートです。コモンモード電圧スルー・レートは、立上がりと立下りの両方のコモンモード電圧エッジに適用されます。

仕様

電気的特性—3.3V動作のデジタル・アイソレータ・チャンネルのみ

すべての代表的な仕様は、 $T_A = 25^\circ\text{C}$ 、 $V_{DD1} = V_{DD2} = 3.3\text{V}$ で規定されています。最小/最大仕様は、特に指定のない限り、 $3.0\text{V} \leq V_{DD1}$ 、 $V_{DD2} \leq 3.6\text{V}$ 、および $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$ の全推奨動作範囲にわたって適用されます。特に指定のない限り、スイッチング仕様は、 $C_L = 15\text{pF}$ かつCMOS信号レベルでテストされています。電源電流の仕様は50%デューティ・サイクルで規定されています。

表8. データ・チャンネルの電源電流仕様

パラメータ	記号	1 Mbps			10 Mbps			100 Mbps			単位	テスト条件 /コメント
		最小値	代表値	最大値	最小値	代表値	最大値	最小値	代表値	最大値		
SUPPLY CURRENT												$C_L = 0\text{pF}$
ADuM6221ABRNZ5	I_{DD1}		4.0	8.3		4.3	8.4		7.1	11.6	mA	
	I_{DD2}		2.1	4.4		2.7	5.6		8.0	11.6	mA	
ADuM6221ABRNZ3	I_{DD1}		4.0	8.3		4.3	8.4		7.1	11.6	mA	
	I_{DD2}		2.1	4.4		2.7	5.6		8.0	12.0	mA	

表9. スwitching仕様

パラメータ	記号	最小値	代表値	最大値	単位	テスト条件/コメント
SWITCHING SPECIFICATIONS						
Pulse Width	PW	10			ns	PWD制限値内
Data Rate				100	Mbps	PWD制限値内
Propagation Delay	t_{PHL} , t_{PLH}	7.0	10	16	ns	入力の50%から出力の50%まで
Pulse-Width Distortion	PWD		1.0	5.0	ns	$ t_{PLH} - t_{PHL} $
Change vs. Temperature			1.5		ps/ $^\circ\text{C}$	
Propagation Delay Skew	t_{PSK}			8.0	ns	同一の温度、電圧、負荷条件における任意の2つのユニット間
Channel Matching			1	5.0	ns	
Jitter			816		ps p-p	

表10. 入力特性と出力特性

パラメータ	記号	最小値	代表値	最大値	単位	テスト条件/コメント
DC SPECIFICATIONS						
Input Threshold						
Logic High	V_{IH}	$0.7 \times V_{DDx}$			V	
Logic Low	V_{IL}			$0.3 \times V_{DDx}$	V	
Output Voltage						
Logic High	V_{OH}	$V_{DDx} - 0.2$	V_{DDx}		V	$I_{Ox}^1 = -20\mu\text{A}$, $V_{ix} = V_{ixH}^2$
		$V_{DDx} - 0.5$	$V_{DDx} - 0.2$		V	$I_{Ox}^1 = -3.2\text{mA}$, $V_{ix} = V_{ixH}^2$
Logic Low	V_{OL}		0.0	0.1	V	$I_{Ox}^1 = 20\mu\text{A}$, $V_{ix} = V_{ixL}^3$
			0.0	0.4	V	$I_{Ox}^1 = 3.2\text{mA}$, $V_{ix} = V_{ixL}^3$
Undervoltage Lockout	U_{VLO}					V_{DD1} 、 V_{DD2} 、および V_{DDP} 電源
Positive Going Threshold	V_{UV+}		1.6		V	
Negative Going Threshold	V_{UV-}		1.5		V	
Hysteresis	V_{UVH}		0.1		V	
Input Current per Channel	I_i	-10	+0.01	+10	μA	$0\text{V} \leq V_{ix} \leq V_{DDx}$
Quiescent Supply Current						
	$I_{DD1(Q)}$		0.48	1.1	mA	$V_{ix} = \text{ロジック0}$
	$I_{DD2(Q)}$		0.8	1.5	mA	$V_{ix} = \text{ロジック0}$
	$I_{DD1(Q)}$		7.4	13.5	mA	$V_{ix} = \text{ロジック1}$
	$I_{DD2(Q)}$		3.2	6.2	mA	$V_{ix} = \text{ロジック1}$

仕様

表10. 入力特性と出力特性

パラメータ	記号	最小値	代表値	最大値	単位	テスト条件/コメント
Dynamic Supply Current						
Dynamic Input	I _{DDI} (D)		0.01		mA/Mbps	入力がスイッチング、50%デューティ・サイクル
Dynamic Output	I _{DDO} (D)		0.01		mA/Mbps	入力がスイッチング、50%デューティ・サイクル
AC SPECIFICATIONS						
Output Rise Time/Fall Time	t _R /t _F		2.5		ns	10%~90%
Common-Mode Transient Immunity ⁴	CM _H	75	100		kV/μs	V _{Ix} = V _{DD1} またはV _{ISO} 、V _{CM} = 1000V、
	CM _L	75	100		kV/μs	V _{Ix} = 0V、V _{CM} = 1000V

1 I_{Ox}はチャンネルxの出力電流です (x = AまたはB)。

2 V_{IxH}は入力側ロジック・ハイ・レベルです。

3 V_{IxL}は入力側ロジック・ロー・レベルです。

4 |CM_H|は、電圧出力 (V_O) > 0.8V_{DDx}を維持しながら持続できるコモンモード電圧の最大スルー・レートです。|CM_L|はV_O < 0.8Vを維持しながら持続できるコモンモード電圧の最大スルー・レートです。コモンモード電圧スルー・レートは、立上がりりと立下がりの両方のコモンモード電圧エッジに適用されます。

電气的特性—2.5V動作のデジタル・アイソレータ・チャンネルのみ

すべての代表的な仕様は、T_A = 25°C、V_{DD1} = V_{DD2} = 2.5Vで規定されています。最小/最大仕様は、特に指定のない限り、2.25V ≤ V_{DD1}、V_{DD2} ≤ 2.75V、および-40°C ≤ T_A ≤ +125°Cの全推奨動作範囲にわたって適用されます。特に指定のない限り、スイッチング仕様は、C_L = 15pFかつCMOS信号レベルでテストされています。電源電流の仕様は50%デューティ・サイクルで規定されています。

表11. データ・チャンネルの電源電流仕様

パラメータ	記号	1 Mbps			10 Mbps			100 Mbps			単位	テスト条件/コメント
		最小値	代表値	最大値	最小値	代表値	最大値	最小値	代表値	最大値		
SUPPLY CURRENT												C _L = 0 pF
ADuM6221ABRNZ5 and ADuM6221ABRNZ3	I _{DD1}		4.2	8.0		4.4	8.2		6.7	11.5	mA	
	I _{DD2}		2.3	4.4		2.4	5.4		6.5	10.0	mA	

表12. スイッチング仕様

パラメータ	記号	最小値	代表値	最大値	単位	テスト条件/コメント
SWITCHING SPECIFICATIONS						
Pulse Width	PW	10			ns	PWD制限値内
Data Rate				100	Mbps	PWD制限値内
Propagation Delay	t _{PHL} , t _{PLH}	8.0	11	16	ns	入力の50%から出力の50%まで
Pulse-Width Distortion	PWD		1.0	5.0	ns	t _{PLH} - t _{PHL}
Change vs. Temperature			1.5		ps/°C	
Propagation Delay Skew	t _{PSK}			8.0	ns	同一の温度、電圧、負荷条件における任意の2つのユニット間
Channel Matching			1	5.0	ns	
Jitter			816		ps p-p	

表13. 入力特性と出力特性

パラメータ	記号	最小値	代表値	最大値	単位	テスト条件/コメント
DC SPECIFICATIONS						
Input Threshold						
Logic High	V _{IH}	0.7 × V _{DDx}			V	
Logic Low	V _{IL}			0.3 × V _{DDx}	V	

仕様

表13. 入力特性と出力特性

パラメータ	記号	最小値	代表値	最大値	単位	テスト条件/コメント
Output Voltage						
Logic High	V_{OH}	$V_{DDx} - 0.2$	V_{DDx}		V	$I_{Ox}^1 = -20\mu A, V_{Ix} = V_{IxH}^2$
		$V_{DDx} - 0.5$	$V_{DDx} - 0.2$		V	$I_{Ox}^1 = -3.2mA, V_{Ix} = V_{IxH}^2$
Logic Low	V_{OL}		0.0	0.1	V	$I_{Ox}^1 = 20\mu A, V_{Ix} = V_{IxL}^3$
			0.0	0.4	V	$I_{Ox}^1 = 3.2mA, V_{Ix} = V_{IxL}^3$
Undervoltage Lockout	UVLO					V_{DD1}, V_{DD2} , および V_{DDP} 電源
Positive Going Threshold	V_{UV+}		1.6		V	
Negative Going Threshold	V_{UV-}		1.5		V	
Hysteresis	V_{UVH}		0.1		V	
Input Current per Channel	I_I	-10	+0.01	+10	μA	$0V \leq V_{Ix} \leq V_{DDx}$
Quiescent Supply Current						
	$I_{DD1(Q)}$		0.5	1.0	mA	$V_{Ix} = \text{ロジック0}$
	$I_{DD2(Q)}$		0.9	1.5	mA	$V_{Ix} = \text{ロジック0}$
	$I_{DD1(Q)}$		7.4	13.5	mA	$V_{Ix} = \text{ロジック1}$
	$I_{DD2(Q)}$		3.2	6.2	mA	$V_{Ix} = \text{ロジック1}$
Dynamic Supply Current						
Input	$I_{DDI(D)}$		0.01		mA/Mbps	入力がスイッチング、50%デューティ・サイクル
Output	$I_{DDO(D)}$		0.01		mA/Mbps	入力がスイッチング、50%デューティ・サイクル
AC SPECIFICATIONS						
Output Rise Time/Fall Time	t_r/t_f		2.5		ns	10%~90%
Common-Mode Transient Immunity ⁴	$ CM_H $	75	100		kV/ μs	$V_{Ix} = V_{DD1}$ または $V_{ISO}, V_{CM} = 1000V$,
	$ CM_L $	75	100		kV/ μs	$V_{Ix} = 0V, V_{CM} = 1000V$

- I_{Ox} はチャンネルxの出力電流です (x = A または B)。
- V_{IxH} は入力側ロジック・ハイ・レベルです。
- V_{IxL} は入力側ロジック・ロー・レベルです。
- $|CM_H|$ は、電圧出力 (V_O) > $0.8V_{DDx}$ を維持しながら持続できるコモンモード電圧の最大スルー・レートです。 $|CM_L|$ は $V_O < 0.8V$ を維持しながら持続できるコモンモード電圧の最大スルー・レートです。コモンモード電圧スルー・レートは、立上がりりと立下がりの両方のコモンモード電圧エッジに適用されます。

電气的特性—1.8V動作のデジタル・アイソレータ・チャンネルのみ

すべての代表的な仕様は、 $T_A = 25^\circ C$ 、 $V_{DD1} = V_{DD2} = 1.8V$ で規定されています。最小/最大仕様は、特に指定のない限り、 $1.7V \leq V_{DD1}, V_{DD2} \leq 1.9V$ 、および $-40^\circ C \leq T_A \leq +125^\circ C$ の全推奨動作範囲にわたって適用されます。特に指定のない限り、スイッチング仕様は、 $C_L = 15pF$ かつCMOS信号レベルでテストされています。電源電流の仕様は50%デューティ・サイクルで規定されています。

表14. データ・チャンネルの電源電流仕様

パラメータ	記号	1 Mbps			10 Mbps			100 Mbps			単位	テスト条件/ コメント
		最小値	代表値	最大値	最小値	代表値	最大値	最小値	代表値	最大値		
SUPPLY CURRENT												$C_L = 0 pF$
ADuM6221ABRNZ5 and ADuM6221ABRNZ3	IDD1	4.1	8.0		4.4	8.0		6.7	11.5		mA	
	IDD2	2.3	4.4		2.6	5.3		6.5	9.5		mA	

仕様

表15. スイッチング仕様

パラメータ	記号	最小値	代表値	最大値	単位	テスト条件/コメント
SWITCHING SPECIFICATIONS						
Pulse Width	PW	10			ns	PWD制限値内
Data Rate				100	Mbps	PWD制限値内
Propagation Delay	t _{PHL} , t _{PLH}	8.0	12	17	ns	入力の50%から出力の50%まで
Pulse-Width Distortion	PWD		1.0	5.0	ns	t _{PLH} - t _{PHL}
Change vs. Temperature			1.5		ps/°C	
Propagation Delay Skew	t _{PSK}			8.0	ns	同一の温度、電圧、負荷条件における任意の2つのユニット間
Channel Matching			1	5.0	ns	
Jitter			816		ps p-p	

表16. 入力特性と出力特性

パラメータ	記号	最小値	代表値	最大値	単位	テスト条件/コメント
DC SPECIFICATIONS						
Input Threshold						
Logic High	V _{IH}	0.7 × V _{DDx}			V	
Logic Low	V _{IL}			0.3 × V _{DDx}	V	
Output Voltage						
Logic High	V _{OH}	V _{DDx} - 0.1	V _{DDx}		V	I _{ox} ¹ = -20μA, V _{Ix} = V _{IxH} ²
		V _{DDx} - 0.4	V _{DDx} - 0.2		V	I _{ox} ¹ = -3.2mA, V _{Ix} = V _{IxH} ²
Logic Low	V _{OL}		0.0	0.1	V	I _{ox} ¹ = 20μA, V _{Ix} = V _{IxL} ³
			0.2	0.4	V	I _{ox} ¹ = 3.2mA, V _{Ix} = V _{IxL} ³
Undervoltage Lockout	UVLO					V _{DD1} 、V _{DD2} 、およびV _{DDP} 電源
Positive Going Threshold	V _{UV+}		1.6		V	
Negative Going Threshold	V _{UV-}		1.5		V	
Hysteresis	V _{UVH}		0.1		V	
Input Current per Channel	I _I	-10	+0.01	+10	μA	0V ≤ V _{Ix} ≤ V _{DDx}
Quiescent Supply Current						
	I _{DD1} (Q)		0.5	1.0	mA	V _{Ix} = ロジック0
	I _{DD2} (Q)		0.9	1.4	mA	V _{Ix} = ロジック0
	I _{DD1} (Q)		7.5	13.5	mA	V _{Ix} = ロジック1
	I _{DD2} (Q)		3.2	6.2	mA	V _{Ix} = ロジック1
Dynamic Supply Current						
Input	I _{DD1} (D)		0.01		mA/Mbps	入力がスイッチング、50%デューティ・サイクル
Output	I _{DD0} (D)		0.01		mA/Mbps	入力がスイッチング、50%デューティ・サイクル
AC SPECIFICATIONS						
Output Rise Time/Fall Time	t _R /t _F		2.5		ns	10%~90%
Common-Mode Transient Immunity ⁴	CM _H	75	100		kV/μs	V _{Ix} = V _{DD1} またはV _{Iso} 、V _{CM} = 1000V、
	CM _H	75	100		kV/μs	V _{Ix} = 0V、V _{CM} = 1000V

1 I_{ox}はチャンネルxの出力電流です (x = AまたはB)。

2 V_{IxH}は入力側ロジック・ハイ・レベルです。

3 V_{IxL}は入力側ロジック・ロー・レベルです。

4 |CM_H|は、電圧出力 (V_O) > 0.8V_{DDx}を維持しながら持続できるコモンモード電圧の最大スルー・レートです。|CM_L|はV_O < 0.8Vを維持しながら持続できるコモンモード電圧の最大スルー・レートです。コモンモード電圧スルー・レートは、立上がりとし下下りの両方のコモンモード電圧エッジに適用されます。

仕様

パッケージ特性

表17. 熱特性と絶縁特性

パラメータ	記号	最小値	代表値	最大値	単位	テスト条件/コメント
Resistance (Input to Output) ¹	R _{I-O}		10 ¹³		Ω	
Capacitance (Input to Output) ¹	C _{I-O}		2.2		pF	周波数 = 1MHz
Input Capacitance ²	C _I		4.0		pF	
IC Junction to Ambient Thermal Resistance	θ _{JA}		45		°C/W	熱電対をパッケージ裏面の中央に配置し、薄膜パターン の4層基板で試験を行いました。 ³

1 このデバイスは2端子デバイスとみなされます。すなわち、ピン1～ピン14が相互に短絡されており、ピン15～ピン28も相互に短絡されています。

2 入力容量は任意の入力データ・ピンとグラウンド間の値です。

3 熱モデルの定義については、[熱解析](#)のセクションを参照してください。

規制に対する認定

表18. 規制に対する認定

Regulatory Agency	Standard Certification/Approval	File
UL	Recognized under 1577 component recognition program Single protection, 5000 V rms ¹ isolation voltage	Pending
VDE (Pending)	Certified according to IEC 60747-17 Reinforced insulation, V _{IORM} = 596 V peak ² , V _{IOSM} = 7,700 V peak Transient voltage, V _{IOTM} = 7,000 V peak	Pending
CSA ³ (Pending)	CSA 62368-1-19, IEC 62368-1:2018 Ed. 3, and EN 62368-1:2020: Basic insulation at 830 V rms (1173 V peak) Reinforced insulation at 415 V rms (586 V peak) CSA 61010-1-12 and IEC 61010-1 Ed. 3: Basic insulation at 600 V rms (848 V peak) Reinforced insulation at 300 V rms (424 V peak) CSA 60601-1:14 and IEC 60601-1 Ed. 3: Basic insulation (1 means of patient protection (1 MOPP)), 250 V rms	Pending
TÜV Süd (Pending)	Certified as component level device EN 62368-1: 2020+A11:2020	Pending
CQC (Pending)	Certified by CQC11-471543-2012, GB4943.1-2011: Basic insulation at 815 V rms (1173 V peak) Reinforced insulation at 415 V rms (586 V peak)	Pending

1 UL 1577に従い、各製品には、6000V rms以上の絶縁試験電圧を1秒間印加する耐圧試験を実施しています。

2 IEC 60747-17に従い、各製品には、1118V peak以上の絶縁試験電圧を1秒間印加する耐圧試験を実施しています（部分放電検出の規定値 = 5pC）。

3 動作電圧は汚染度2、材料グループIIIについて見積もられた値です。

絶縁および安全性関連の仕様

表19. 安全に関係する重要な寸法と材料特性

パラメータ	記号	値	単位	テスト条件/コメント
Rated Dielectric Insulation Voltage		5000	V rms	1分間持続
Minimum External Air Gap (Clearance)	L (I01)	8.3	mm min	入力端子から出力端子までを測定、空気中の最短距離
Minimum External Tracking (Creepage)	L (I02)	8.3	mm min	入力端子から出力端子までを測定、ボディに沿った最短距離
Minimum Clearance in the Plane of the PCB	L (PCB)	8.3	mm min	PCB実装面の空中で、入力端子と出力端子の間の最短直線距離を測定
Minimum Internal Gap (Internal Clearance)		25.5	μm min	絶縁体を介した最短距離
Tracking Resistance (Comparative Tracking Index)	CTI	>600	V	DIN IEC 112/VDE 0303, Part 1
Isolation Group		I		材料グループ (DIN VDE 0110, 1/89, 表1)

仕様

IEC 60747-17絶縁特性

ADuM6221Aは、安全限界データ範囲内の強化電氣的絶縁にのみ適しています。安全性データの維持は、保護回路によって確保されま
す。パッケージ表面のアスタリスク (*) マーキングは、IEC 60747-17認定の製品であることを表します。

表20. VDE特性

説明	テスト条件/コメント	記号	特性	単位
Installation Classification per DIN VDE 0110 For Rated Mains Voltage ≤ 150 V rms For Rated Mains Voltage ≤ 300 V rms For Rated Mains Voltage ≤ 400 V rms			I to IV I to IV I to IV	
Climatic Classification			40/125/21	
Pollution Degree per DIN VDE 0110, Table 1			2	
Maximum Working Insulation Voltage		V_{IORM}	596	V peak
Input to Output Test Voltage, Method b1	$V_{IORM} \times 1.875 = V_{PR}$, 100%出荷テスト、 $t_m = 1$ 秒、部分放電 < 5pC	V_{PR}	1118	V peak
Input to Output Test Voltage, Method a After Environmental Tests Subgroup 1	$V_{IORM} \times 1.5 = V_{pd(m)}$, $t_{ini} = 60$ 秒、 $t_m = 10$ 秒、部分放電 < 5pC	V_{PR} $V_{pd(m)}$	894	V peak
After Input and/or Safety Test Subgroup 2 and Subgroup 3	$V_{IORM} \times 1.2 = V_{pd(m)}$, $t_{ini} = 60$ 秒、 $t_m = 10$ 秒、部分放電 < 5pC	$V_{pd(m)}$	715	V peak
Highest Allowable Overvoltage	トランジェント過電圧、 $t_{TR} = 10$ 秒	V_{IOTM}	7000	V peak
Withstand Isolation Voltage	1分間持続定格	V_{ISO}	5000	V rms
Surge Isolation Voltage Reinforced	$V_{IOSM(TEST)} = 10$ kV、立上がり時間 = 1.2μs、50%立下がり時間 = 50μs	V_{IOSM}	7700	V peak
Safety Limiting Values	故障発生時に許容される最大値 (図2参照)			
Case Temperature		T_S	150	°C
Total Power Dissipation at 25°C		IS_1	2.78	W
Insulation Resistance at T_S	$V_{IO} = 500$ V	R_S	>10 ⁹	Ω

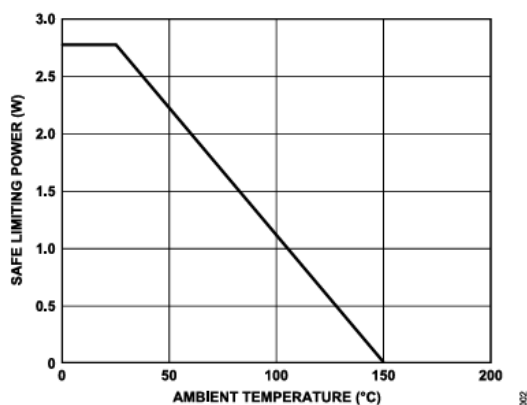


図2. 熱ディレーティング曲線、DIN EN 60747-5-2による安全限界値のケース温度に対する依存性

絶対最大定格

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

表21. 絶対最大定格

Parameter	Rating
Supply Voltages (V_{DD1} , V_{DDP} , V_{DD2} , V_{ISO}) ¹	-0.5 V to +7.0 V
V_{ISO} Supply Current ²	100 mA
Input Voltage (V_{IA} , V_{IB} , V_{SEL} , $PDIS$) ^{1, 3}	-0.5 V to $V_{DD1} + 0.5$ V
Output Voltage (V_{OA} , V_{OB}) ^{1, 3}	-0.5 V to $V_{DDO} + 0.5$ V
Average Output Current Per Data Output Pin ⁴	-10 mA to +10 mA
Common-Mode Transients ⁵	-200 kV/ μs to +200 kV/ μs
Temperature	
Storage (T_{ST})	-55°C to +150°C
Ambient Operating	-40°C to +125°C

- すべての電圧は、対応するグラウンドを基準としています。
- V_{DD2} に接続されている場合、 V_{ISO} ピンはDC電流と動的負荷電流を供給することができます。 V_{ISO} の合計電源電流を決定するときは、この電流を含める必要があります。周囲温度が85°C~125°Cでは、最大許容電流が減少します。
- V_{DD1} と V_{DDO} は、それぞれ所定のチャンネルの入力側と出力側の電源電圧を指します。詳細については、**PCBレイアウト**のセクションを参照してください。
- 様々な温度に対する最大定格電流値については、**図2**を参照してください。
- コモンモード過渡は、絶縁バリアをまたぐコモンモード過渡電圧を表します。絶対最大定格を超えるコモンモード過渡電圧は、ラッチアップまたは恒久的な故障の原因になります。

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。これはストレス定格のみを定めたものであり、本仕様の動作セクションに記載する規定値以上でデバイスが正常に動作することを示唆するものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

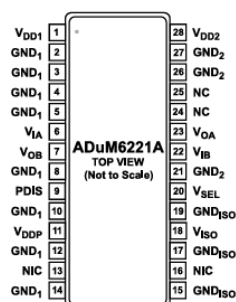
ESDに関する注意



ESD（静電放電）の影響を受けやすいデバイスです。

帯電したデバイスや回路基板は、検出されないまま放電することがあります。本製品は当社独自の特許技術であるESD保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESDに対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明



NOTES
 1. NC = NO CONNECT.
 2. NIC = NOT INTERNALLY CONNECTED. THESE PINS ARE NOT CONNECTED INTERNALLY.

図3. ADuM6221Aのピン配置

表22. ADuM6221Aのピン機能の説明

ピン番号	記号	説明
1	VDD1	デバイスの1次側論理回路用電源。VDD1とGND1の間には0.10μFのバイパス・コンデンサが必要です。VDD1はVDDPから独立しており、1.7V~5.5Vの電源電圧で動作できます。
2, 3, 4, 5, 8, 10, 12, 14	GND1	グラウンド1。1次側アイソレータのグラウンド・リファレンス。2番ピン、3番ピン、4番ピン、5番ピン、8番ピン、10番ピン、12番ピン、および14番ピンは内部で接続されています。GND1ピンは共通グラウンドに接続することを推奨します。
6	VIA	ロジック入力A。
7	VOB	ロジック出力B。
9	PDIS	電源ディスエーブル。PDISをGND1に接続すると、パワー・コンバータがアクティブになります。PDISにロジック・ハイ電圧が印加されると、電源は低消費電力のスタンバイ・モードになります。
11	VDDP	DC/DCコンバータの電源電圧 (3.0V~5.5V)。VDDPとGND1の間には0.10μFと10μFのバイパス・コンデンサが必要です。ADuM6221ABRNZ3は、3.3V/3.3V構成に使用することを意図したものです。ADuM6221ABRNZ5は、5V/3.3Vおよび5V/5Vの構成に使用することを意図したものです。
13, 16	NIC	内部では未接続。これらのピンは、内部では接続されていません。
15, 17, 19	GND1SO	絶縁型DC/DCコンバータのグラウンド。EMIの抑制については、PCBレイアウトのセクションに記載されている推奨事項を参照してください。GND1SOピンは内部でGND2から絶縁されています。
18	VISO	外部負荷用の2次電源電圧出力。VISOとGND1SOの間には0.10μFと10μFのコンデンサが必要です。EMIの抑制については、PCBレイアウトのセクションに記載されている推奨事項を参照してください。ADuM6221ABRNZ3は、3.3V/3.3V構成に使用することを意図したものです。ADuM6221ABRNZ5は、5V/3.3Vおよび5V/5Vの構成に使用することを意図したものです。
20	VSEL	出力電圧の選択入力。5V出力の場合はVSELをVISOに接続し、3.3V出力の場合はVSELをGND1SOに接続します。
21, 26, 27	GND2	2次側のVDD2用グラウンド・リファレンス。GND2ピンは、まとめて接続することをお勧めします。GND2ピンは内部でGND1SOから絶縁されています。
22	VIB	ロジック入力B。
23	VOA	ロジック出力A。
24, 25	NC	接続不要。
28	VDD2	デバイスの2次側論理回路用電源。VDD2には100nFのバイパス・コンデンサが必要です。VDD2はVISOから独立しており、1.7V~5.5Vの電源電圧で動作できます。

ピン配置およびピン機能の説明

真理値表

表23. データ・セクション真理値表（正論理）

V _{DDI} State ¹	V _{Ix} Input ¹	V _{DDO} State ¹	V _{Ox} Output ¹	Notes
Powered	High	Powered	High	Normal operation, data is high.
Powered	Low	Powered	Low	Normal operation, data is low.
Do not care	Do not care	Unpowered	High-Z	Output is off.
Unpowered	Low	Powered	Low	Output default low.
Unpowered	High	Powered	Indeterminate	If a high level is applied to an input when no supply is present, the input can parasitically power the input side, which may cause unpredictable operation.

¹ V_{DDI}とV_{DDO}はそれぞれ、所定のチャンネルの入力側と出力側の電源電圧を指します。V_{Ix}とV_{Ox}は、所定のチャンネル（チャンネルAまたはチャンネルB）の入出力信号を指します。

表24. 電力セクション真理値表（正論理）

V _{DDP} (V)	V _{SEL} Input	PDIS Input	V _{ISO} (V)
5	High	Low	5
5	Do not care	High	0
5	Low	Low	3.3
3.3	Low	Low	3.3
3.3	High	Low	Condition not supported
3.3	Do not care	High	0

代表的な性能特性

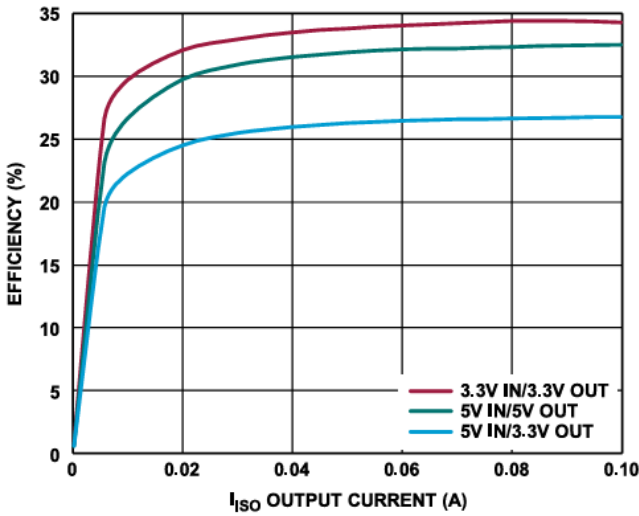


図4. サポートされる電源構成での電源効率

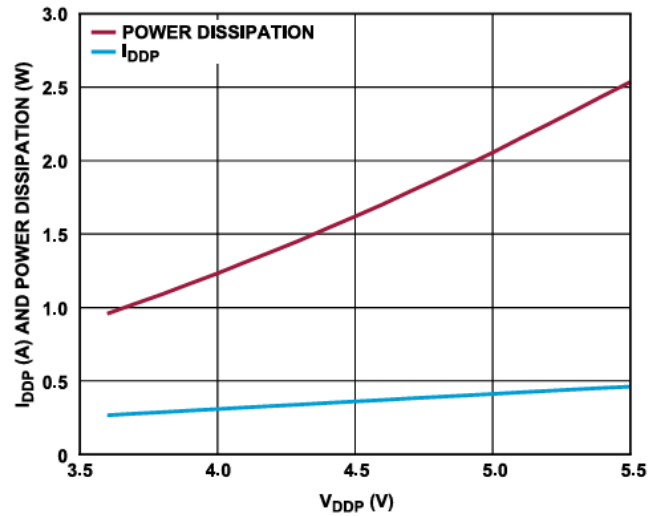


図7. 短絡入力電流 (I_{DDP})、消費電力と V_{DDP} の関係

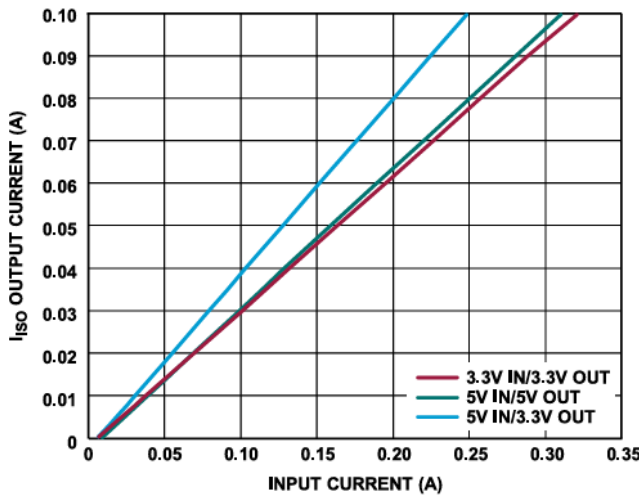


図5. サポートされる電源構成での I_{ISO} 出力電流と入力電流の関係

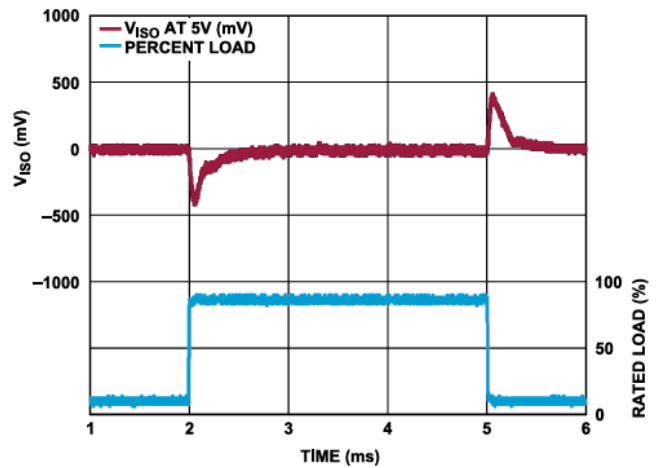


図8. V_{ISO} の過渡負荷応答、5V出力、10%~90%負荷ステップ

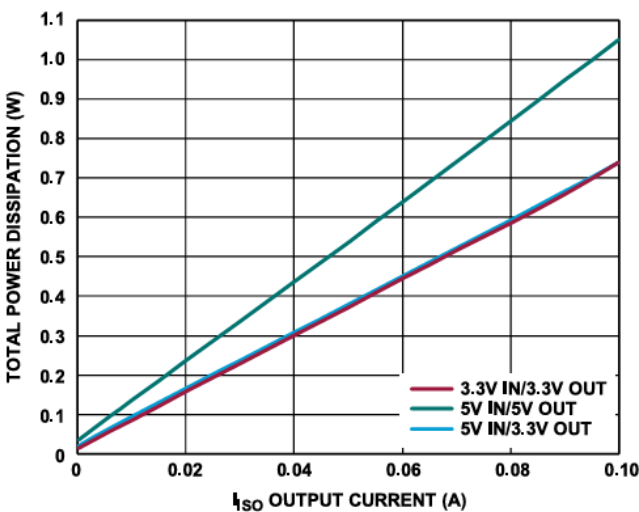


図6. サポートされる電源構成での合計消費電力と I_{ISO} 出力電流の関係

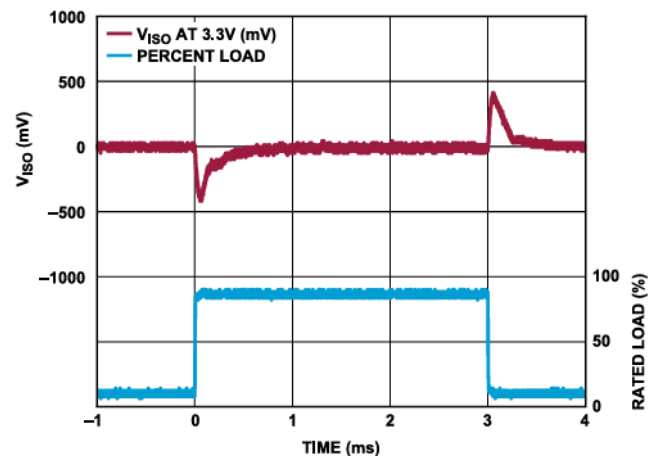


図9. V_{ISO} の過渡負荷応答、5V入力、3.3V出力、10%~90%負荷ステップ

代表的な性能特性

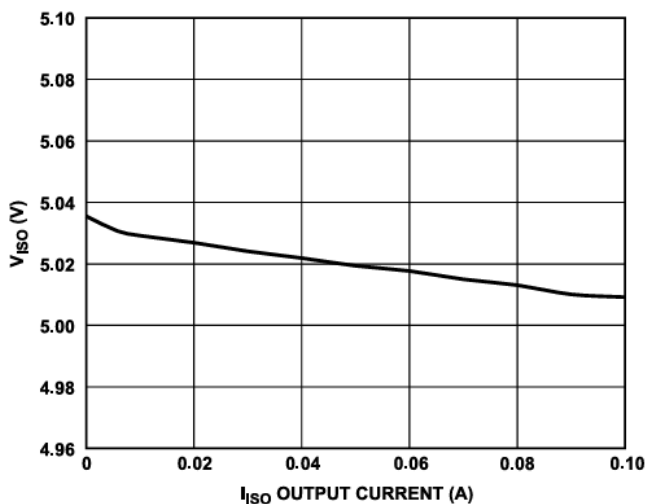


図10. V_{ISO}とI_{ISO}出力電流の関係、入力 = 5V、V_{ISO} = 5V

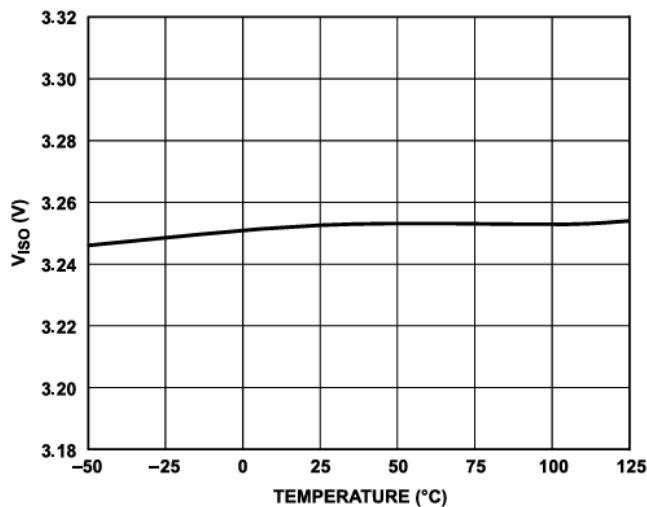


図13. V_{ISO}と温度の関係、入力 = 3.3V、V_{ISO} = 3.3V

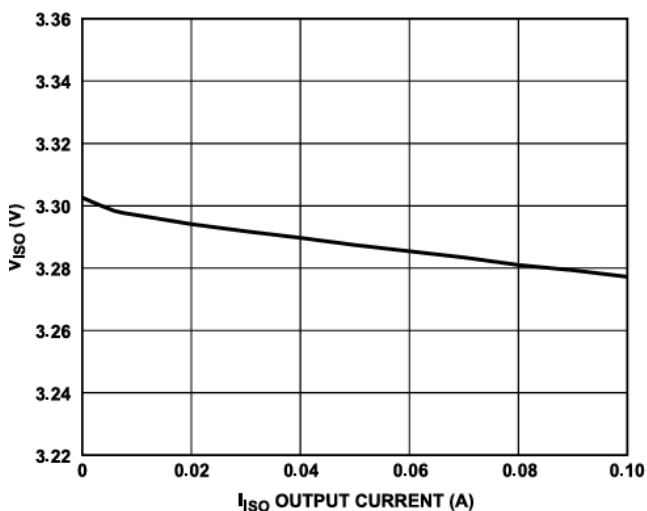


図11. V_{ISO}とI_{ISO}出力電流の関係、入力 = 5V、V_{ISO} = 3.3V

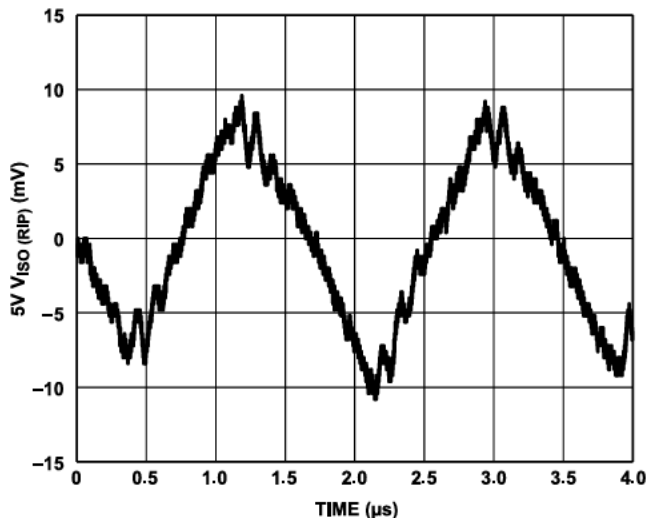


図14. 90%負荷での出力電圧リップル、V_{ISO} = 5V

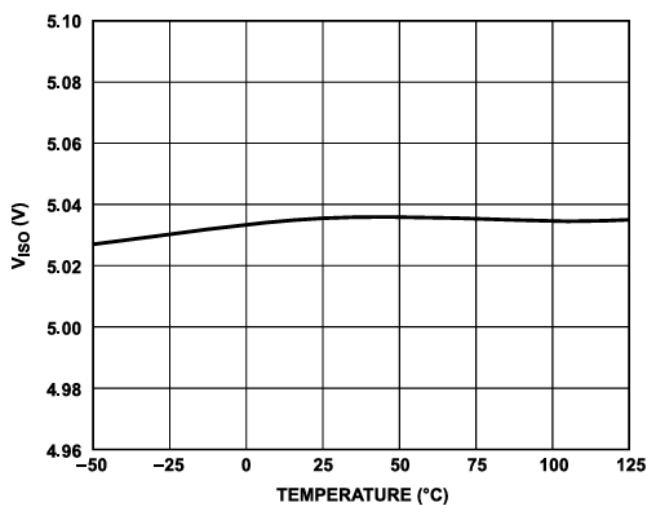


図12. V_{ISO}と温度の関係、入力 = 5V、V_{ISO} = 5V

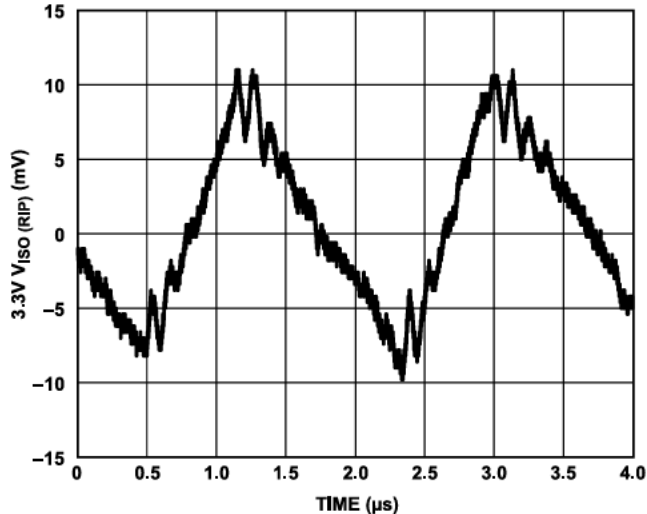


図15. 90%負荷での出力電圧リップル、V_{ISO} = 3.3V

代表的な性能特性

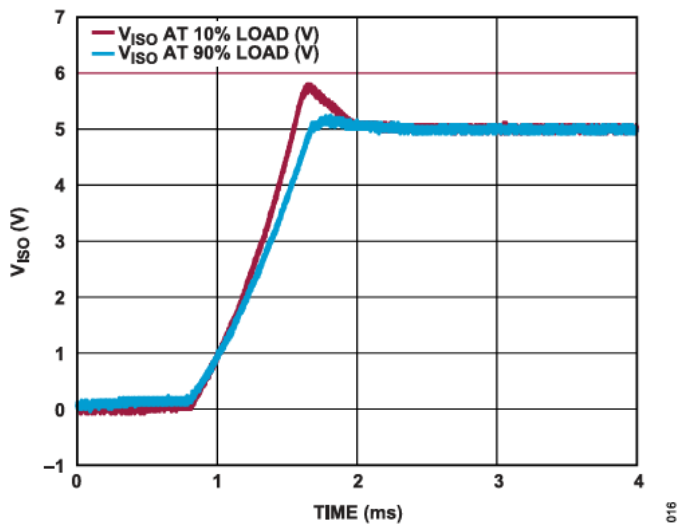


図16. 入力5V、出力5V、 V_{ISO} スタートアップ・トランジェント、10%と90%の負荷

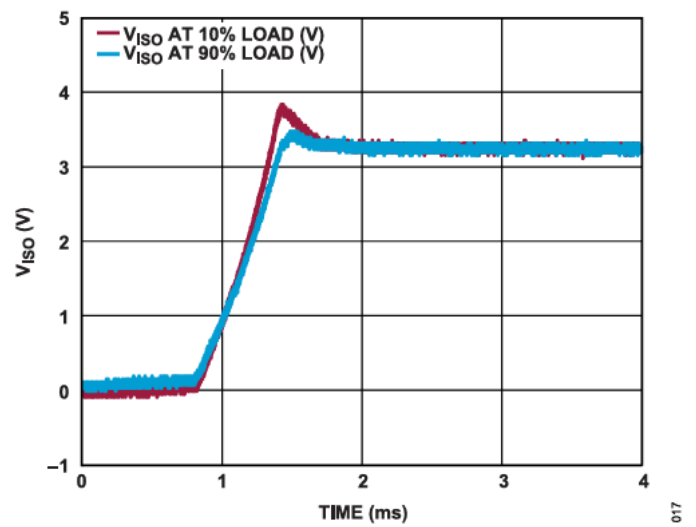


図17. 入力5V、出力3.3 V、 V_{ISO} スタートアップ・トランジェント、10%と90%の負荷

用語の定義

I_{DD1}

I_{DD1}は、デジタル・アイソレータの1次側に必要な電源電流です。

I_{DD2}

I_{DD2}は、デジタル・アイソレータの2次側に必要な電源電流です。

I_{DDP}

I_{DDP}は、絶縁型 DC/DC コンバータの1次側に必要な電源電流です。

I_{ISO}

I_{ISO}は、外部負荷に利用可能な絶縁型電源電流です。

伝搬遅延、t_{PHL}

t_{PHL}は、V_{IX}信号の立下りエッジの50%レベルから、V_{Ox}信号の立下りエッジの50%レベルまでの間で測定されます。

伝搬遅延、t_{PLH}

t_{PLH}は、V_{IX}信号の立上りエッジの50%レベルから、V_{Ox}信号の立上りエッジの50%レベルまでの間で測定されます。

伝播遅延スキュー、t_{PSK}

t_{PSK}は、推奨動作条件内の同一の動作温度、電源電圧、出力負荷において、複数のユニットで測定したt_{PHL}および/またはt_{PLH}の最も厳しい条件での差の大きさです。

最小パルス幅

最小パルス幅は、仕様規定されたパルス幅歪みが保証される最小のパルス幅です。

最大データ・レート

最大データ・レートは、仕様規定されたパルス幅歪みが保証される最大のデータ・レートです。

動作原理

ADuM6221AのDC/DCコンバータ部分は、最近のほとんどの電源に共通する原理に基づいて動作します。ADuM6221Aでは、絶縁型PWM帰還を備えたスプリット・コントローラ・アーキテクチャが採用されています。 V_{DDP} 電源は、チップ・スケール空芯トランスへの電流を切り替える発振回路に供給され、2次側に転送される電力は、 V_{SEL} ピンの設定に応じて3.3Vまたは5Vに整流されて安定化されます。2次 (V_{ISO}) 側のコントローラは、PWM制御信号を生成することによって出力を安定化しますが、この制御信号は専用の*iCoupler*データ・チャンネルによって1次 (V_{DDP}) 側へ送られます。PWMは、2次側に送る電力を制御するために発振回路を変調します。帰還により、極めて高い電力と効率が可能になります。

ADuM6221Aは、1次側および2次側の入出力ピンと V_{DDP} 電源入力に、ヒステリシスを備えた低電圧ロックアウト (UVLO) を実装しています。この機能は、ノイズの多い入力電源や、電源投入時の遅い電圧上昇が原因でコンバータが発振しないようにします。

デジタル・アイソレータ・チャンネルは、高周波搬送波を使用することで、絶縁バリアをまたいでデータを転送します。この絶縁バリアには、ポリイミドの絶縁層で分離された*iCoupler*チップ・スケール・トランス・コイルが使用されています。オンオフ・キーイング方式と、[図18](#)に示す差動アーキテクチャにより、デジタル・アイソレータ・チャンネルの短い伝搬遅延と高速性を実現しています。また、内蔵レギュレータと入出力設計手法により、1.7V~5.5Vの幅広いロジック電圧と電源電圧に対応でき、1.8V、2.5V、3.3V、および5Vロジックの電圧変換機能を実現します。このアーキテクチャは、高いコモンモード過渡耐圧や、電気ノイズ/磁気干渉に対して高い耐性を発揮するように設計されています。放射妨害波は、スペクトラム拡散オンオフ・キーイング搬送波などの手法によって最小限に抑えられています。

デジタル・アイソレータ・チャンネルの波形を[図18](#)に示します。このチャンネルはフェイルセーフ出力状態の条件がロー・レベルで、入力状態がロー・レベルになると搬送波の波形がオフになります。入力側がオフの場合や動作していない場合は、ロー・レベルのフェイルセーフ出力状態により、出力がロー・レベルに設定されます。

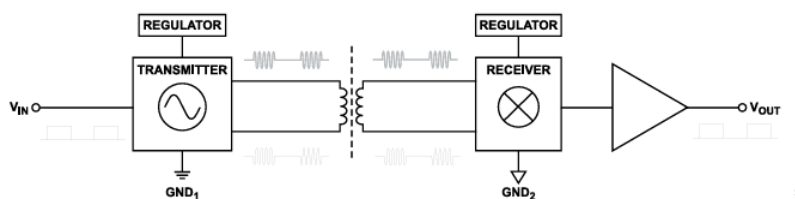


図18. 単一チャンネルの動作ブロック図 (フェイルセーフ出力状態がロー・レベル) V_{IN} は入力電圧、 V_{OUT} は出力電圧

アプリケーション情報

PCBレイアウト

isoPower内蔵のDC/DCコンバータを組み込んだADuM6221Aデジタル・アイソレータには、ロジック・インターフェース用の外部インターフェース回路は不要です。入力および出力電源ピンには、電源バイパス・コンデンサを接続する必要があります（図19、図20、図21を参照）。データ・チャンネルを正しく動作させるには、V_{DD1}ピンとGND₁ピンの間の、チップ・パッドにできるだけ近い位置に、等価直列抵抗（ESR）の低い0.01μF～0.1μFのバイパス・コンデンサを接続する必要があります。V_{ISO}ピンとGND_{ISO}ピンの間には、チップ・パッドにできるだけ近い位置に、ESRが小さい0.1μFまたは0.22μFのバイパス・コンデンサを接続する必要があります（図20と図21のC_{ISO}の注記を参照）。長さが2mmを超えるパターンを使用してバイパス・コンデンサを接続すると、データが破壊される可能性があります。電源を効果的にバイパスするには、isoPower入力に複数の受動部品を接続すると共に、出力電圧を設定する必要があります。

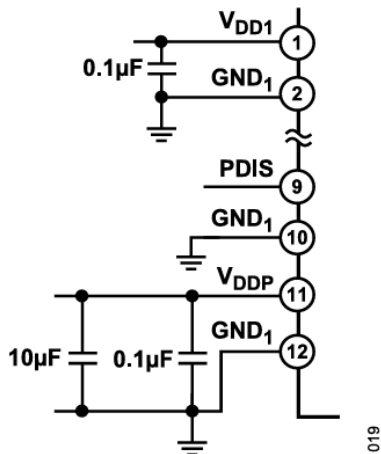
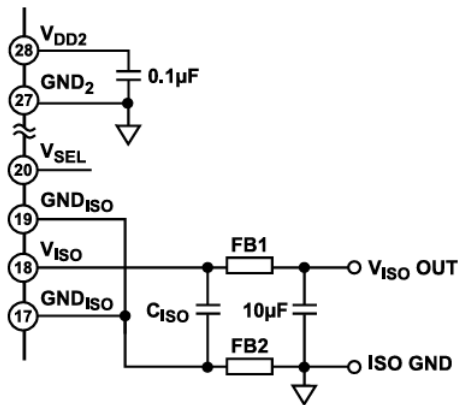


図19. V_{DD1}およびV_{DDP}のバイアスおよびバイパス用部品



C_{ISO} = 0.1μF FOR V_{ISO} = 5V
C_{ISO} = 0.22μF FOR V_{ISO} = 3.3V

図20. V_{DD2}およびV_{ISO}のバイアスおよびバイパス用部品

ADuM6221Aの電源部分は、チップ・スケール・トランスを通して効率的に電力を受け渡すため、180MHzの発振周波数を使用しています。いくつかの動作周波数では、バイパス・コンデンサが必要になります。ノイズ抑制には低インダクタンスの高周波コンデンサが必要で、リップル抑制や適切な安定化には大容量のコンデンサが必要です。これらのコンデンサは、V_{DDP}ピンとGND₁ピンの間、およびV_{ISO}ピンとGND_{ISO}ピンの間に接続します。ノイズ

とリップルを抑制するには、少なくとも2個のコンデンサを並列に接続する必要があります。V_{DD1}用に必要なコンデンサの容量は0.1μFと10μFです。コンデンサを小さくするほど、ESRの値も小さくする必要があります。例えば、セラミック・コンデンサを使用することをお勧めします。ESRが小さいコンデンサを使用する場合は、コンデンサ両端と入力電源ピンの間の合計リード長が2mmを超えないようにしてください。

電磁放射レベルを下げるために、V_{ISO}ピンとGND_{ISO}ピンの間、およびPCBパターン接続の間の高周波電流に対するインピーダンスを大きくすることができます。この方法で電磁干渉（EMI）を抑制する場合は、図21に示すように、表面実装フェライト・ビーズをV_{ISO}ピンおよびGND_{ISO}ピンに対して直列に配置することによって、放射信号を信号源で制御します。フェライト・ビーズを使用した場合、直列抵抗（DCR）が追加されるため、保証電気仕様に完全には適合しない可能性があります。180MHzの1次側スイッチング周波数および360MHzの2次側整流周波数での放射と高周波を減らすには、100MHz～1GHzの周波数範囲でインピーダンスが約1.8kΩとなるようなフェライト・ビーズを選択する必要があります。適切な表面実装フェライト・ビーズの例については、表25を参照してください。

表25. 表面実装フェライト・ビーズの例

Manufacturer	Part Number	Size	DCR (Ω)
Taiyo Yuden	BKH1005LM182-T	0402	2.0
Murata Electronics	BLM15HD182SN1	0402	2.2
Murata Electronics	BLM18HE152SN1	0603	0.5

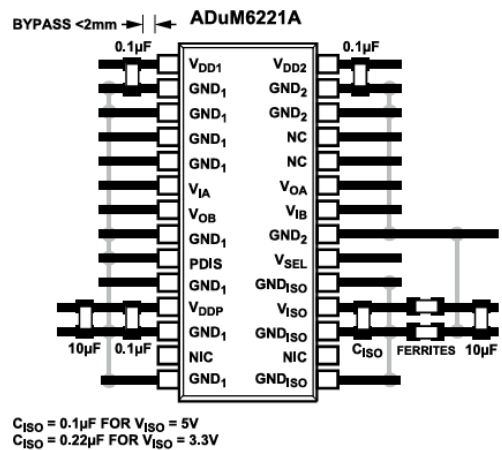


図21. 推奨PCBレイアウト

高いコモンモード過渡電圧が発生するアプリケーションでは、絶縁バリアをまたぐボード結合を最小限に抑えてください。更に、発生するすべての結合がデバイス側のすべてのピンに均等に影響するようにPCBレイアウトを設計する必要があります。これらの手順に従わないと、ピン間で生じる電位差が表21で規定される絶対最大定格を超えてしまい、ラッチアップや恒久的な損傷が発生することがあります。

アプリケーション情報

熱解析

ADuM6221Aは、2個のダイ・アタッチ・パッドを持つ1個のスプリット・リードフレームに取り付けられた、5個の内部ダイで構成されています。熱解析ではダイを1つのサーマル・ユニットとして扱い、最高ジャンクション温度には表17の θ_{JA} の値を反映させます。 θ_{JA} の値は、細いパターンを使ったJEDEC規格の4層ボードにデバイスを実装し、自然空冷で測定した値に基づいています。通常の動作条件では、ADuM6221Aは、最大負荷で動作できます。ただし、図2に示すように、85°Cを超える温度では出力電流のディレーティングが必要になることがあります。

伝搬遅延に関するパラメータ

伝搬遅延時間は、ロジック信号がデバイスを通るのに要する時間を表すパラメータです（図22参照）。ロジック・ロー出力への伝搬遅延は、ロジック・ハイ出力への伝搬遅延と異なる場合があります。

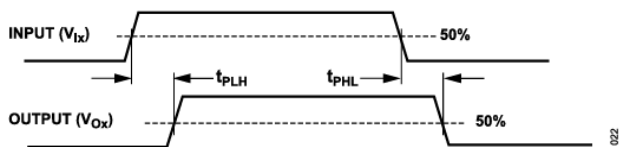


図22. 伝搬遅延パラメータ

パルス幅歪み (PWD)は、これら2つの伝搬遅延値の最大差で、入力信号のタイミングがどれだけ正確に保たれるかを表します。

チャンネル間マッチングは、1つのADuM6221Aデバイス内にある複数のチャンネル間の伝播遅延差の最大値です。

伝搬遅延スキューは、同じ条件下で動作する複数のADuM6221Aデバイス間での伝搬遅延差の最大値です。

電磁両立性

ADuM6221AデバイスのDC/DCコンバータ部分は、小型トランス経由で効率良く電力を伝送するために、高い周波数で動作する必要があります。これによって高周波電流が発生し、これが回路ボードのグラウンド・プレーンと電源プレーンへ伝搬することがあるため、入力および出力電源ピンに適切な電源パイパスが必要です（図21を参照）。適切なレイアウトとパイパス手法を使用した場合、DC/DCコンバータは、フェライトを搭載した2層PCB上で最大負荷で最大5MbpsまでCISPR 32/EN 55032 Class Bの制限に適合する安定化された絶縁型電源を提供するように設計されています。

消費電力

V_{DDP} 電源入力は、コンバータにだけ電源を供給します。データ・チャンネル用の電源は、 V_{DD1} と V_{DD2} を介して供給されます。これらの電源は、必要に応じて V_{DDP} と V_{ISO} に接続できます。あるいは、独立した電源から電力を受け取ることもできます。コンバータは、設計者の自由裁量で利用できるスタンドアロン電源として扱ってください。

ADuM6221Aアイソレータの所定のチャンネルの V_{DD1} または V_{DD2} 電源電流は、電源電圧、そのチャンネルのデータ・レート、およびそのチャンネルの出力負荷の関数です。

標準的な電源および室温の条件における無負荷時の出力状態での V_{DD1} と V_{DD2} の電源電流および合計電源電流とデータ・レートの関係を、代表的な性能特性のセクションの図に示します。合計 I_{ISO} 出力電流と入力電流の関係を図5に示します。更に、総消費電力と出力電流の関係を図6に示します。

絶縁寿命

すべての絶縁構造は、長時間にわたって電圧ストレスを加えると最終的には破壊されます。絶縁性能の低下率は、絶縁体に加える電圧波形の特性だけでなく、材料自体や材料の境界面にも依存します。

絶縁劣化には、空気にさらされる表面に沿った破壊と絶縁疲労という注目すべき2つのタイプがあります。表面の破損は表面トラッキング現象で、システム・レベルの規格に定められた沿面距離条件を決定する主要な要素となります。絶縁疲労とは、チャージ・インジェクションまたは絶縁材料内部の変位電流により、長時間にわたり絶縁の劣化が生じる現象です。

表面トラッキング

表面トラッキングは電気安全規格に規定されており、動作電圧、環境条件、絶縁材料の特性に基づいて最小沿面距離を定めることによって決定されます。安全性規制当局は、コンポーネントの表面絶縁について特性評価の試験を行います。これにより、コンポーネントを異なる材料グループに分類することができます。材料グループ等級が低いものほど表面トラッキングに対する耐性が高いため、小さい沿面距離で十分に長い寿命を実現できます。特定の動作電圧と材料グループに対する最小沿面距離は、各システム・レベル規格の範囲内にあります。この値は、絶縁をまたぐ合計実効値電圧、汚染度、材料グループに基づいています。このデジタル・アイソレータの材料グループと沿面距離を表19に示します。

絶縁疲労

疲労による絶縁寿命は、厚さ、材料特性、加わる電圧ストレスによって決まります。アプリケーション動作電圧での製品寿命が十分であることを確認することが重要です。アイソレータがサポートしている耐疲労動作電圧は、耐トラッキング動作電圧と異なる場合があります。トラッキングに該当する動作電圧は、ほとんどの規格で仕様規定されています。

アプリケーション情報

試験とモデリングにより、長期間にわたる性能低下の主要因は、増分型の損傷を引き起こすポリイミド絶縁体内の変位電流であることが判明しています。絶縁体にかかるストレスには様々なものがあります。例えば、DCストレスは変位電流が存在しないため、疲労がほとんど発生しません。一方、AC成分の時間と共に変化する電圧ストレスでは疲労が発生します。

通常、認定文書に記載されている定格は、60Hzの正弦波ストレスに基づいています。このストレスには、ライン電圧からの絶縁が反映されることが理由です。ただし、多くの実用的なアプリケーションでは、バリアをまたぐ60HzのAC電圧とDC電圧の組み合わせが使用されます（式1を参照）。ストレスのAC部分のみが疲労を発生させるため、式1を変形してACの実効値電圧を求めることができます（式2を参照）。これらの製品で使用されるポリイミド材料の絶縁疲労については、AC実効値電圧が製品寿命を決定します。

$$V_{RMS} = \sqrt{V_{AC\ RMS}^2 + V_{DC}^2} \quad (1)$$

または

$$V_{AC\ RMS} = \sqrt{V_{RMS}^2 - V_{DC}^2} \quad (2)$$

ここで、

V_{RMS} は、合計実効値動作電圧。

$V_{AC\ RMS}$ は、動作電圧の時間と共に変化する部分。

V_{DC} は、動作電圧のDCオフセット。

計算とパラメータ使用の例

一般的な電力変換アプリケーションの例を以下に示します。絶縁バリアの一方に240V_{AC RMS}のライン電圧が、もう一方に400V_{DC}のバス電圧が印加されているものとします。絶縁材料はポリイミドです。デバイスの沿面距離、空間距離、および寿命を求める際の臨界電圧を決めるには、図23と以下の式を参照してください。

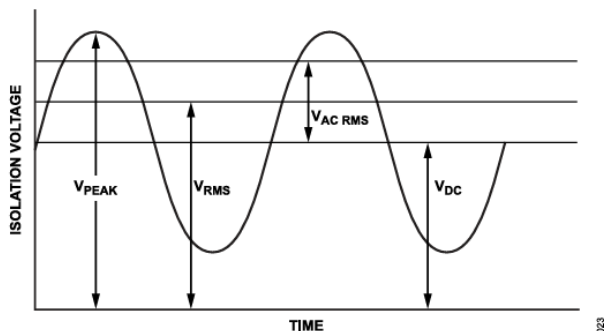


図23. 臨界電圧の例

バリアの両端にかかる動作電圧は式1より、

$$V_{RMS} = \sqrt{V_{AC\ RMS}^2 + V_{DC}^2}$$

$$V_{RMS} = \sqrt{240^2 + 400^2}$$

$$V_{RMS} = 466\text{ V}$$

この V_{RMS} 値は、システムの規格で要求されている沿面距離を求める際に材料グループおよび汚染度と組み合わせて使用する動作電圧です。

寿命が十分であるか判断するには、動作電圧の時間と共に変化する部分を求めます。AC実効値電圧を求めるには、式2を使用します。

$$V_{AC\ RMS} = \sqrt{V_{RMS}^2 - V_{DC}^2}$$

$$V_{AC\ RMS} = \sqrt{466^2 - 400^2}$$

$$V_{AC\ RMS} = 240\text{ V rms}$$

この場合、AC実効値電圧は単純に240V rmsのライン電圧です。この計算は、波形が正弦波でない場合は更に重要になります。この値を動作電圧の制限値と比較して予測寿命を確認すると、60Hz正弦波の値よりも低く、50年の運用寿命規定を十分に満たしていることがわかります。

DC動作電圧の制限値は、IEC 60664-1で規定されているパッケージの沿面距離によって定められています。この値は、システム・レベル規格によって異なる場合があります。

外形寸法

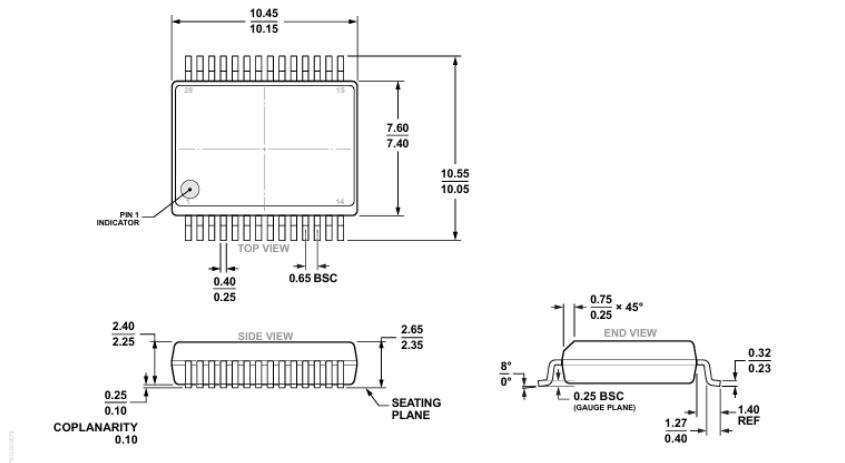


図24. 28ピン標準スモール・アウトライン、ワイド・ボディ、精細ピッチ [SOIC_W_FP] (RN-28-1)
寸法 : mm

更新 : 2024年2月5日

オーダー・ガイド

Model ¹	Temperature Range	Package Description	Packing Quantity	Package Option
ADuM6221ABRNZ3	-40°C to +125°C	28-Lead SOIC_W_FP		RN-28-1
ADuM6221ABRNZ3-RL	-40°C to +125°C	28-Lead SOIC_W_FP	Reel, 1000	RN-28-1
ADuM6221ABRNZ5	-40°C to +125°C	28-Lead SOIC_W_FP		RN-28-1
ADuM6221ABRNZ5-RL	-40°C to +125°C	28-Lead SOIC_W_FP	Reel, 1000	RN-28-1

¹ Z = RoHS準拠製品。

評価用ボード

Model ^{1, 2}	Description
EVAL-ADuM6421AURNZ	Evaluation Board

¹ Z = RoHS準拠製品。

² EVAL-ADuM6421AURNZは、デバイスを取り付けていない状態でパッケージされています。ADuM6221Aは、別途発注して取り付ける必要があります。