データシート

ADuM362N

3.0kV rms 6 チャンネル・デジタル・アイソレータ

特長

- 高いコモンモード過渡耐圧：180kV/μs（代表値）
- 放射ノイズ、伝導ノイズに対する高い耐性
- 短い伝搬遅延時間
  - 代表値：6.2ns、最大値：10ns（5V 動作時）
- 低い動作時消費電力：1Mbps で 1.65mA/チャンネル未満
- 2.25V から 5.5V へのレベル変換
- 最大データ・レート：150Mbps を保証（5V 動作時）
- 高温動作：+125ºC
- 安全性と規制に対する認定
- RQ-16［QSOP］パッケージ
  - UL 1577（申請中）
    - V_{ISO} = 3000V_{RMS} で 1 分間
  - EN IEC 60747-17（申請中）
    - V_{IORM} = 636V_{PEAK}
    - V_{IOSM} = 10,000V_{PEAK}（強化絶縁）
  - IEC/EN/CSA 62368-1（申請中）
  - IEC/CSA 60601-1（申請中）
  - IEC/CSA 61010-1（申請中）
  - CQC GB 4943.1（申請中）
- 絶縁バリアをまたぐ IEC 61000-4-2 ESD 保護：±8kV
- 入出力ピンの ESD 保護：±4kV HBM
- ハイ（N1）またはロー（N0）のフェイルセーフ・オプション
- RoHS 準拠の 16 ピン QSOP パッケージ

アプリケーション

- シリアル・ペリフェラル・インターフェース（SPI）データ・コンバータ絶縁
- RS-485、CAN FD（Controller Area Network with Flexible Data Rate）の工業用フィールド・バス絶縁
- PWM コントローラ信号絶縁
- 汎用マルチチャンネル絶縁

概要

ADuM362N[1] は、アナログ・デバイセズの iCoupler®技術に基づく 6 チャンネル・デジタル・アイソレータです。この絶縁デバイスは、高速 CMOS 技術と空芯コアを使用したバックツーバックのモノリシック・トランス技術の組み合わせにより、優れた性能特性を発揮し、5Mbps で CISPR 32/EN 55032 クラス B（制限）の基準に適合します。5V 動作時は、最大伝搬遅延が 10ns で、パルス幅歪みは 3ns 未満です。チャンネル間マッチングは最大 3.0ns と厳密な値になっています。

ADuM362N の各データ・チャンネルは独立していて、耐圧定格 3kV rms の様々な構成の製品を用意しています（図 17 を参照）。デバイスは、両側とも 2.25V～5.5V の電源電圧で動作するため、低電圧システムに対応できるだけでなく、絶縁バリアをまたぐ電圧変換も可能です。

2 種類のフェイルセーフ・オプションがあり、入力電源が供給されなくなった場合に出力が既定の状態に遷移します。

1　米国特許 5,952,849; 6,873,065; 6,903,578; 7,075,329 により保護されています。その他の特許は申請中です。

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。
※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

目次

特長 1
アプリケーション 1
概要 1
機能ブロック図 3
仕様 4
電気的特性 — 5V 動作時 4
電気的特性 — 3.3V 動作時 6
電気的特性 — 2.5V 動作時 8
絶縁特性 10
適用規格 11
推奨動作条件 11
絶対最大定格 12
静電放電（ESD）定格 12
ADuM362N の ESD 定格 12
ESD に関する注意 12
ピン配置およびピン機能の説明 13
代表的な性能特性 14
動作原理 15
真理値表 16
I/O 回路図 16
アプリケーション情報 17
プリント回路基板（PCB）レイアウト 17
伝搬遅延に関係するパラメータ 17
ジッタの測定 17
絶縁寿命 17
外形寸法 19
オーダー・ガイド 20
評価用ボード 20
オートモーティブ製品 20

改訂履歴

9/2024 − Revision 0: Initial Version

機能ブロック図

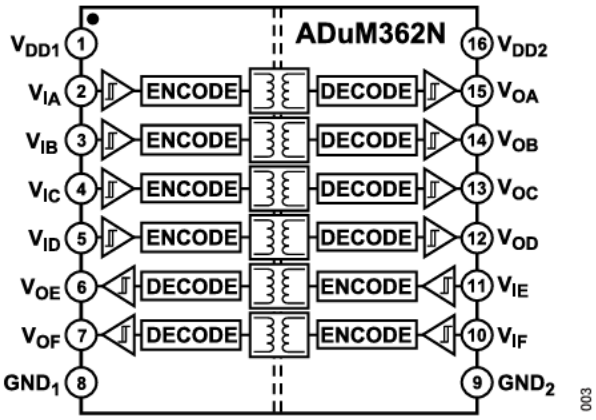

図 1. ADuM362N の機能ブロック図

仕様

電気的特性 – 5V 動作時

すべての代表的な仕様は、T_A = 25°C、V_{DD1} = V_{DD2} = 5V での値で規定されています。最小／最大仕様は、特に指定のない限り、4.5V ≤ V_{DD1} ≤ 5.5V、4.5V ≤ V_{DD2} ≤ 5.5V、および−40°C ≤ T_A ≤ +125°C の全推奨動作範囲に適用されます。スイッチング仕様は、特に指定のない限り、C_L = 15pF かつ CMOS 信号レベルでテストされています。電源電流の仕様は 50%のデューティ・サイクルで規定されています。

表 1. 電気的特性

パラメータ	記号	最小値	代表値	最大値	単位	テスト条件／コメント
SWITCHING SPECIFICATIONS						
Pulse Width	PW	6.6			ns	パルス幅歪み（PWD）制限値内
Data Rate		150			Mbps	PWD 制限値内
Propagation Delay	t_{PHL}, t_{PLH}		6.2	10	ns	入力の 50%から出力の 50%まで
Pulse-Width Distortion	PWD		0.3	3	ns	$\|t_{PLH} - t_{PHL}\|$
Change vs. Temperature			1.5		ps/°C	
Propagation Delay Skew	t_{PSK}			6.1	ns	同一の温度、電圧、負荷条件における任意の 2 つのユニット間
Channel Matching						
Codirectional	t_{PSKCD}		0.3	3.0	ns	
Opposing Direction	t_{PSKO}D		0.3	3.0	ns	
Jitter[1]						詳細については、ジッタの測定のセクションを参照してください。
Random Jitter, RMS (1σ)[2]	$t_{JIT(RJ)}$		5.4		ps	1MHz のクロック入力、全チャンネルがスイッチング
Deterministic Jitter, Peak-to-Peak[3, 4]	$t_{JIT(DJ)}$		104		ps	100Mbps、2^{15} − 1 PRBS 入力
Total Jitter, Peak-to-Peak, at Bit Error Rate (BER) 1 × 10^{-12}	$t_{JIT(TJ)}$					100Mbps、2^{15} − 1 PRBS 入力[5]
Without Crosstalk			198		ps	1 つのチャンネルがスイッチング
With Crosstalk			260		ps	全チャンネルがスイッチング
DC SPECIFICATIONS						
Input Threshold Voltage						V_{Ix}
Logic High	V_{IH}	0.7 × V_{DDx}			V	
Logic Low	V_{IL}			0.3 × V_{DDx}	V	
Input Hysteresis	V_{HYS}		0.85		V	$V_{IH} - V_{IL}$
Output Voltage						
Logic High	V_{OH}	V_{DDx} − 0.1	V_{DDx}		V	I_{Ox}[6] = -20µA、V_{Ix} = V_{IxH}[7]
		V_{DDx} − 0.4	V_{DDx} − 0.2		V	I_{Ox}[6] = -4mA、V_{Ix} = V_{IxH}[7]
Logic Low	V_{OL}		0.0	0.1	V	I_{Ox}[6] = 20µA、V_{Ix} = V_{IxL}[8]
			0.2	0.4	V	I_{Ox}[6] = 4mA、V_{Ix} = V_{IxL}[8]
Input Current per Channel	I_I	−10	+0.01	+10	µA	0V ≤ V_{Ix} ≤ V_{DDx}
Quiescent Supply Current						
ADuM362N						
	$I_{DD1 (Q)}$		1.4	2.1	mA	V_I[9] = 0（N0）、1（N1）[10]
	$I_{DD2 (Q)}$		1.8	2.9	mA	V_I[9] = 0（N0）、1（N1）[10]
	$I_{DD1 (Q)}$		9.3	12.6	mA	V_I[9] = 1（N0）、0（N1）[10]
	$I_{DD2 (Q)}$		7.1	9.7	mA	V_I[9] = 1（N0）、0（N1）[10]
Dynamic Supply Current						

仕様

表 1. 電気的特性

パラメータ	記号	最小値	代表値	最大値	単位	テスト条件／コメント
Dynamic Input	$I_{DDI (D)}$		0.052		mA/Mbps	入力がスイッチング、50%デューティ・サイクル
Dynamic Output	$I_{DDO (D)}$		0.067		mA/Mbps	入力がスイッチング、50%デューティ・サイクル、C_L = 0nF
Undervoltage Lockout	UVLO					
Positive V_{DDx} Threshold	V_{UVLO+}		2.0	2.2	V	電源電圧が上昇時のイネーブル閾値
Negative V_{DDx} Threshold	V_{UVLO-}	1.7	1.8		V	電源電圧が下降時のロックアウト閾値
V_{DDx} Hysteresis	V_{UVLO_HYS}		0.2		V	UVLO のヒステリシス
UVLO Release Time	t_{UVLO}		60		µs	V_{UVLO+}閾値後の UVLO リリース遅延
AC SPECIFICATIONS						
Output Rise/Fall Time	t_R/t_F		2.5		ns	10%～90%
Common-Mode Transient Immunity[11, 12]	$\|CM_H\|$	100	180		kV/µs	$V_{Ix} = V_{DDx}$、$V_{CM} \geq 1000V$、$T_A = 125°C$
	$\|CM_L\|$	100	180		kV/µs	$V_{Ix} = 0V$、$V_{CM} \geq 1000V$、$T_A = 125°C$

1 ジッタ・パラメータは、設計および特性評価により確認されています。これらの値に刺激ジッタは含まれません。

2 この仕様は、約 100,000 エッジの母集団で測定した値です。

3 ピーク to ピーク・ジッタの仕様には、PWD によるジッタが含まれます。

4 この仕様は、約 300,000 エッジの母集団で測定した値です。

5 $t_{JIT(TJ)} = 14 \times t_{JIT(RJ)} + t_{JIT(DJ)}$の式を使用。

6 I_{Ox} はチャンネル x の出力電流で、x = A、B、C、D、E、または F。

7 V_{IxH} は入力側ロジック・ハイ・レベル。

8 VIxL は入力側ロジック・ロー・レベル。

9 V_I は電圧入力。

10 N0 は ADuM362N0 モデル、N1 は ADuM362N1 モデルを指します。詳細については、オーダー・ガイドのセクションを参照してください。

11 設計により確認されていますが、出荷テストは行っていません。

12 $|CM_H|$は、電圧出力（V_O） > 0.8VDDx を維持しながら持続できるコモンモード電圧の最大スルー・レートです。$|CM_L|$は V_O > 0.8V を維持しながら持続できるコモンモード電圧の最大スルー・レートです。コモンモード電圧のスルー・レートは、立上がりと立下がりの両方のコモンモード電圧エッジに適用されます。

表 2. 合計電源電流とデータ・スループットの関係

パラメータ	記号	最小値	代表値	最大値	単位	テスト条件
SUPPLY CURRENT						
ADuM362N						
1 Mbps						
Supply Current Side 1	I_{DD1}		5.3	7.5	mA	C_L = 0 nF
Supply Current Side 2	I_{DD2}		4.5	6.4	mA	C_L = 0 nF
25 Mbps						
Supply Current Side 1	I_{DD1}		6.4	8.7	mA	C_L = 0 nF
Supply Current Side 2	I_{DD2}		6.2	8.5	mA	C_L = 0 nF
100 Mbps						
Supply Current Side 1	I_{DD1}		10.4	13.9	mA	C_L = 0 nF
Supply Current Side 2	I_{DD2}		11.5	16.8	mA	C_L = 0 nF

仕様

電気的特性 – 3.3V 動作時

すべての代表的な仕様は、T_A = 25°C、V_{DD1} = V_{DD2} = 3.3V で規定されています。最小／最大仕様は、特に指定のない限り、3.0V ≤ V_{DD1} ≤ 3.6V、3.0V ≤ V_{DD2} ≤ 3.6V、−40ºC ≤ T_A ≤ +125ºC の全推奨動作範囲に適用されます。スイッチング仕様は、特に指定のない限り、C_L = 15pF かつ CMOS 信号レベルでテストされています。電源電流の仕様は 50%のデューティ・サイクルで規定されています。

表 3. 電気的特性

パラメータ	記号	最小値	代表値	最大値	単位	テスト条件／コメント
SWITCHING SPECIFICATIONS						
Pulse Width	PW	10			ns	PWD 制限値内
Data Rate		100			Mbps	PWD 制限値内
Propagation Delay	t_{PHL}, t_{PLH}		6.6	10	ns	入力の 50%から出力の 50%まで
Pulse-Width Distortion	PWD		0.5	3	ns	$\|t_{PLH} - t_{PHL}\|$
Change vs. Temperature			1.5		ps/°C	
Propagation Delay Skew	t_{PSK}			7.5	ns	同一の温度、電圧、負荷条件における任意の 2 つのユニット間
Channel Matching						
Codirectional	t_{PSKCD}		0.5	3.0	ns	
Opposing Direction	t_{PSKOD}		0.5	3.0	ns	
Jitter[1]						詳細については、ジッタの測定のセクションを参照してください。
Random Jitter, RMS (1σ)[2]	$t_{JIT(RJ)}$		7.1		ps	1MHz のクロック入力
Deterministic Jitter, Peak-to-Peak[3, 4]	$t_{JIT(DJ)}$		124		ps	100Mbps、2^{15} − 1 PRBS 入力
Total Jitter, Peak-to-Peak, at Bit Error Rate (BER) 1 × 10^{-12}	$t_{JIT(TJ)}$					100Mbps、2^{15} − 1 PRBS 入力[5]
Without Crosstalk			232		ps	1 つのチャンネルがスイッチング
With Crosstalk			257		ps	全チャンネルがスイッチング
DC SPECIFICATIONS						
Input Threshold Voltage						V_{Ix}
Logic High	V_{IH}	0.7 × V_{DDx}			V	
Logic Low	V_{IL}			0.3 × V_{DDx}	V	
Input Hysteresis	V_{HYS}		0.7		V	$V_{IH} - V_{IL}$
Output Voltage						
Logic High	V_{OH}	V_{DDx} − 0.1	V_{DDx}		V	I_{Ox}[6] = -20µA、V_{Ix} = V_{IxH}[7]
		V_{DDx} − 0.4	V_{DDx} − 0.2		V	I_{Ox}[6] = -2mA、V_{Ix} = V_{IxH}[7]
Logic Low	V_{OL}		0.0	0.1	V	I_{Ox}[6] = 20µA、V_{Ix} = V_{IxL}[8]
			0.2	0.4	V	I_{Ox}[6] = 2mA、V_{Ix} = V_{IxL}[8]
Input Current per Channel	I_I	−10	+0.01	+10	µA	0V ≤ V_{Ix} ≤ V_{DDx}
Quiescent Supply Current						
ADuM362N						
	$I_{DD1 (Q)}$		1.3	2.2	mA	V_I[9] = 0（N0）、1（N1）[10]
	$I_{DD2 (Q)}$		1.8	2.8	mA	V_I[9] = 0（N0）、1（N1）[10]
	$I_{DD1 (Q)}$		8.7	12.2	mA	V_I[9] = 1（N0）、0（N1）[10]
	$I_{DD2 (Q)}$		6.8	9.5	mA	V_I[9] = 1（N0）、0（N1）[10]
Dynamic Supply Current						
Dynamic Input	$I_{DDI (D)}$		0.036		mA/Mbps	入力がスイッチング、50%デューテ

仕様

表 3. 電気的特性

パラメータ	記号	最小値	代表値	最大値	単位	テスト条件／コメント
						ィ・サイクル
Dynamic Output	$I_{DDO (D)}$		0.044		mA/Mbps	入力がスイッチング、50%デューティ・サイクル
Undervoltage Lockout	UVLO					
Positive V_{DDx} Threshold	V_{UVLO+}		2.0	2.2	V	電源電圧が上昇時のイネーブル閾値
Negative V_{DDx} Threshold	V_{UVLO-}	1.7	1.8		V	電源電圧が下降時のロックアウト閾値
V_{DDx} Hysteresis	V_{UVLO_HYS}		0.2		V	UVLO のヒステリシス
UVLO Release Time	t_{UVLO}		60		µs	V_{UVLO+}閾値後の UVLO リリース遅延
AC SPECIFICATIONS						
Output Rise/Fall Time	t_R/t_F		2.5		ns	10%～90%
Common-Mode Transient Immunity[11, 12]	$\|CM_H\|$	100	180		kV/µs	$V_{Ix} = V_{DDx}$、$V_{CM} \geq 1000V$、$T_A = 125°C$
	$\|CM_L\|$	100	180		kV/µs	$V_{Ix} = 0V$、$V_{CM} \geq 1000V$、$T_A = 125°C$

1 ジッタ・パラメータは、設計および特性評価により確認されています。これらの値に刺激ジッタは含まれません。

2 この仕様は、約 100,000 エッジの母集団で測定した値です。

3 ピーク to ピーク・ジッタの仕様には、PWD によるジッタが含まれます。

4 この仕様は、約 300,000 エッジの母集団で測定した値です。

5 $t_{JIT(TJ)} = 14 \times t_{JIT(RJ)} + t_{JIT(DJ)}$の式を使用。

6 I_Ox はチャンネル x の出力電流で、x = A、B、C、D、E、または F。

7 V_{IxH} は入力側ロジック・ハイ・レベル。

8 V_{IxL} は入力側ロジック・ロー・レベル。

9 V_I は電圧入力。

10 N0 は ADuM362N0 モデル、N1 は ADuM362N1 モデルを指します。詳細については、オーダー・ガイドのセクションを参照してください。

11 設計により確認されていますが、出荷テストは行っていません。

12 $|CM_H|$は、電圧出力（V_O） $> 0.8V_{DDx}$ を維持しながら持続できるコモンモード電圧の最大スルー・レートです。$|CM_L|$は $V_O > 0.8V$ を維持しながら持続できるコモンモード電圧の最大スルー・レートです。コモンモード電圧のスルー・レートは、立上がりと立下がりの両方のコモンモード電圧エッジに適用されます。

表 4. 合計電源電流とデータ・スループットの関係

パラメータ	記号	最小値	代表値	最大値	単位	テスト条件
SUPPLY CURRENT						
ADuM362N						
1 Mbps						
Supply Current Side 1	I_{DD1}		5.3	7.2	mA	$C_L = 0$ nF
Supply Current Side 2	I_{DD2}		4.5	6.2	mA	$C_L = 0$ nF
25 Mbps						
Supply Current Side 1	I_{DD1}		6.2	8.1	mA	$C_L = 0$ nF
Supply Current Side 2	I_{DD2}		5.7	7.4	mA	$C_L = 0$ nF
100 Mbps						
Supply Current Side 1	I_{DD1}		9.1	11.5	mA	$C_L = 0$ nF
Supply Current Side 2	I_{DD2}		9.4	12.7	mA	$C_L = 0$ nF

仕様

電気的特性 − 2.5V 動作時

すべての代表的な仕様は、T_A = 25°C、V_{DD1} = V_{DD2} = 2.5V で規定されています。最小／最大仕様は、特に指定のない限り、2.25V ≤ V_{DD1} ≤ 2.75V、2.25V ≤ V_{DD2} ≤ 2.75V、−40°C ≤ T_A ≤ +125°C の全推奨動作範囲に適用されます。スイッチング仕様は、特に指定のない限り、C_L = 15pF かつ CMOS 信号レベルでテストされています。電源電流の仕様は 50%のデューティ・サイクルで規定されています。

表 5. 電気的特性

パラメータ	記号	最小値	代表値	最大値	単位	テスト条件／コメント
SWITCHING SPECIFICATIONS						
Pulse Width	PW	10			ns	PWD 制限値内
Data Rate		100			Mbps	PWD 制限値内
Propagation Delay	t_{PHL}, t_{PLH}		7.2	14	ns	入力の 50%から出力の 50%まで
Pulse-Width Distortion	PWD		0.3	4.5	ns	$\|t_{PLH} - t_{PHL}\|$
Change vs. Temperature			1.5		ps/°C	
Propagation Delay Skew	t_{PSK}			8.9	ns	同一の温度、電圧、負荷条件における任意の 2 つのユニット間
Channel Matching						
Codirectional	t_{PSKCD}		0.4	5.0	ns	
Opposing Direction	t_{PSKOD}		0.4	5.0	ns	
Jitter[1]						詳細については、ジッタの測定のセクションを参照してください。
Random Jitter, RMS (1σ)[2]	$t_{JIT(RJ)}$		8.7		ps	1MHz のクロック入力、全チャンネルがスイッチング
Deterministic Jitter, Peak-to-Peak[3, 4]	$t_{JIT(DJ)}$		172		ps	100Mbps、2^{15} − 1 PRBS 入力
Total Jitter, Peak-to-Peak, at Bit Error Rate (BER) 1 × 10^{-12}	$t_{JIT(TJ)}$					100Mbps、2^{15} − 1 PRBS 入力[5]
Without Crosstalk			309		ps	1 つのチャンネルがスイッチング
With Crosstalk			424		ps	全チャンネルがスイッチング
DC SPECIFICATIONS						
Input Threshold Voltage						
Logic High	V_{IH}	0.7 × V_{DDx}			V	
Logic Low	V_{IL}			0.3 × V_{DDx}	V	
Input Hysteresis	V_{HYS}		0.65		V	$V_{IH} - V_{IL}$
Output Voltage						
Logic High	V_{OH}	V_{DDx} − 0.1	V_{DDx}		V	I_{Ox}[6] = -20µA、V_{Ix} = V_{IxH}[7]
		V_{DDx} − 0.4	V_{DDx} − 0.2		V	I_{Ox}[6] = -2mA、V_{Ix} = V_{IxH}[7]
Logic Low	V_{OL}		0.0	0.1	V	I_{Ox}[6] = 20µA、V_{Ix} = V_{IxL}[8]
			0.2	0.4	V	I_{Ox}[6] = 2mA、V_{Ix} = V_{IxL}[8]
Input Current per Channel	I_I	−10	+0.01	+10	µA	0V ≤ V_{Ix} ≤ V_{DDx}
Quiescent Supply Current						
ADuM362N						
	$I_{DD1 (Q)}$		1.4	2.2	mA	V_I[9] = 0（N0）、1（N1）[10]
	$I_{DD2 (Q)}$		1.8	2.8	mA	V_I[9] = 0（N0）、1（N1）[10]
	$I_{DD1 (Q)}$		8.7	12.2	mA	V_I[9] = 1（N0）、0（N1）[10]
	$I_{DD2 (Q)}$		6.8	9.8	mA	V_I[9] = 1（N0）、0（N1）[10]
Dynamic Supply Current						

仕様

表 5. 電気的特性

パラメータ	記号	最小値	代表値	最大値	単位	テスト条件／コメント
Dynamic Input	$I_{DDI (D)}$		0.032		mA/Mbps	入力がスイッチング、50%デューティ・サイクル
Dynamic Output	$I_{DDO (D)}$		0.038		mA/Mbps	入力がスイッチング、50%デューティ・サイクル
Undervoltage Lockout						
Positive V_{DDx} Threshold	V_{UVLO+}		2.0	2.2	V	電源電圧が上昇時のイネーブル閾値
Negative V_{DDx} Threshold	V_{UVLO-}	1.7	1.8		V	電源電圧が下降時のロックアウト閾値
V_{DDx} Hysteresis	V_{UVLO_HYS}		0.2		V	UVLO のヒステリシス
UVLO Release Time	t_{UVLO}		60		µs	V_{UVLO+}閾値後の UVLO リリース遅延
AC SPECIFICATIONS						
Output Rise/Fall Time	t_R/t_F		2.5		ns	10%～90%
Common-Mode Transient Immunity[11, 12]	$\|CM_H\|$	100	180		kV/µs	$V_{Ix} = V_{DDx}$、$V_{CM} \geq 1000V$、$T_A = 125°C$
	$\|CM_L\|$	100	180		kV/µs	$V_{Ix} = 0V$、$V_{CM} \geq 1000V$、$T_A = 125°C$

1 ジッタ・パラメータは、設計および特性評価により確認されています。これらの値に刺激ジッタは含まれません。

2 この仕様は、約 100,000 エッジの母集団で測定した値です。

3 ピーク to ピーク・ジッタの仕様には、PWD によるジッタが含まれます。

4 この仕様は、約 300,000 エッジの母集団で測定した値です。

5 $t_{JIT(TJ)} = 14 \times t_{JIT(RJ)} + tJ_{IT(DJ)}$の式を使用。

6 I_{Ox} はチャンネル x の出力電流で、x = A、B、C、D、E、または F。

7 V_{IxH} は入力側ロジック・ハイ・レベル。

8 V_{IxL} は入力側ロジック・ロー・レベル。

9 V_I は電圧入力。

10 N0 は ADuM362N0 モデル、N1 は ADuM362N1 モデルを指します。詳細については、オーダー・ガイドのセクションを参照してください。

11 設計により確認されていますが、出荷テストは行っていません。

12 $|CM_H|$は、電圧出力（V_O） $> 0.8V_{DDx}$ を維持しながら持続できるコモンモード電圧の最大スルー・レートです。$|CM_L|$は $V_O > 0.8V$ を維持しながら持続できるコモンモード電圧の最大スルー・レートです。コモンモード電圧のスルー・レートは、立上がりと立下がりの両方のコモンモード電圧エッジに適用されます。

表 6. 合計電源電流とデータ・スループットの関係

パラメータ	記号	最小値	代表値	最大値	単位	テスト条件
SUPPLY CURRENT						
ADuM362N						
1 Mbps						
Supply Current Side 1	I_{DD1}		5.1	7.2	mA	$C_L = 0$ nF
Supply Current Side 2	I_{DD2}		4.5	6.1	mA	$C_L = 0$ nF
25 Mbps						
Supply Current Side 1	I_{DD1}		5.7	7.9	mA	$C_L = 0$ nF
Supply Current Side 2	I_{DD2}		5.3	7.1	mA	$C_L = 0$ nF
100 Mbps						
Supply Current Side 1	I_{DD1}		8.4	10.4	mA	$C_L = 0$ nF
Supply Current Side 2	I_{DD2}		8.2	10.2	mA	$C_L = 0$ nF

仕様

絶縁特性

ADuM362N は、安全定格範囲内においてのみ強化電気的絶縁に適しています（図 2 参照）。安全定格の維持は、保護回路によって確保されます。

表 7. RQ-16 の絶縁特性

パラメータ	記号	条件	値 RQ-16	単位
CLASSIFICATIONS				
Overvoltage Category per IEC60664-1	–	定格主電源電圧 ≤ 150V_{RMS} の場合	I to III	–
		定格主電源電圧 ≤ 300V_{RMS} の場合	I to III	–
Climatic Classification	–		40/125/21	–
Pollution Degree	–	DIN VDE V 0110 に準拠（DIN VDE 規格の表 1 を参照）	2	–
VOLTAGE				
Maximum Working-Isolation Voltage[1]	V_{IOWM}	連続 RMS 電圧	450	V_{RMS}
Maximum Repetitive-Isolation Voltage[1]	V_{IORM}	連続 PEAK 電圧	636	V_{PEAK}
Maximum Transient-Isolation Voltage[1]	V_{IOTM}	t = 1 秒	4242	V_{PEAK}
Maximum Withstanding-Isolation Voltage[1]	V_{ISO}	f_{TEST} = 60Hz、持続時間 = 60 秒	3000	V_{RMS}
Maximum Surge-Isolation Voltage[1]	V_{IOSM}	IEC 60065 に準拠したテスト方法、$V_{IOSM} \geq 1.3 \times V_{IMP}$ [2]	10000	V_{PEAK}
Maximum Impulse Voltage[1]	V_{IMP}	気中テスト、IEC 62368-1 に準拠した 1.2µs/50µs 波形	4000	V_{PEAK}
Input-to-Output Test Voltage	V_{PR}		1192	V_{PEAK}
Apparent Charge	q_{PD}	方法 b1、V_{PR} =1.875 x VIORM、t = 1 秒	5	pC
PACKAGE CHARACTERISTICS				
External Creepage[3]	CPG	入力端子から出力端子までを測定、ボディに沿った最短距離	≥3.5	mm
External Clearance[3]	CLR	入力端子から出力端子までを測定、空気中の最短距離 [4]	≥3.5	mm
Internal Clearance	DTI	最小内部空間距離	34	µm
Comparative Tracking Index	CTI		>600	V
Material Group		材料グループ(IEC 60112)	I	–
Resistance (Input to Output) [5]	R_{IO}	V_{IO} = 500V、T_A = 25°C	10^{13}	Ω
		V_{IO} = 500V、T_A = T_S	10^{9}	Ω
Capacitance (Input-to-Output) [5]	C_{IO}	f = 1MHz	4	pF
IC Junction-to-Ambient Thermal Resistance	θ_{JA}	JEDEC JESD-51 に従ってシミュレーション	88.28	°C/W
SAFETY LIMITING VALUES				
Maximum Ambient-Safety Temperature	T_S		150	°C
Maximum Input-Power Dissipation	P_S	25°C における合計消費電力	1.40	°C/W

1 V_{ISO}、V_{IOTM}、V_{IOWM}、V_{IORM}、V_{IMP}、V_{IOSM} は、IEC 60747-17 規格によって定義されています。

2 サージ特性評価では、デバイスは油浸されています。

3 汚染度 2 および標高 2000m 以下での沿面距離とクリアランス距離の測定に関する IEC 62368-1 ガイドラインに準拠。

4 クリアランスに必要な最短距離を確保するために、パッドのレイアウトを考慮する必要があります。

5 デバイスは、1 番ピンから 4 番ピンまで、および 5 番ピンから 8 番ピンまでを接続し、2 端子のデバイスとして測定しています。

仕様

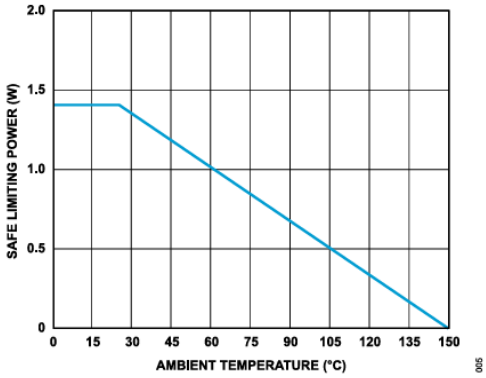

図 2. 熱ディレーティング曲線、安全限界値の依存性、IEC 60747-17 に準拠

適用規格

特定のクロス・アイソレーション波形と絶縁レベルに対して推奨される最大動作電圧については、表 11 を参照してください。認定証明書は、デジタル・アイソレーションの安全および規制認証で入手できます。

表 8. RQ-16［QSOP］パッケージ

Regulatory Agency	Standard Certification/Approval	File
UL (pending)	UL1577 Single protection, 3000 V_{RMS} isolation voltage[1]	Pending
TÜV Süd (pending)	EN IEC 60747-17 Reinforced insulation, 636 V_{PEAK}[2]	Pending
CSA (pending)	IEC EN/CSA 62368-1 Basic insulation at 350 V_{RMS} Reinforced insulation at 175 V_{RMS} IEC/CSA 60601-1 Basic insulation (1 MOPP), 187 V_{RMS} IEC/CSA 61010-1 Basic insulation at 300 V_{RMS} Reinforced insulation at 150 V_{RMS}	Pending
TÜV Süd (pending)	EN IEC 62368-1 Basic insulation at 350 V_{RMS} Reinforced insulation at 175 V_{RMS}	Pending
CQC (pending)	CQC GB 4943.1 Basic insulation at 350 V_{RMS} Reinforced insulation at 175 V_{RMS}	Pending

1 UL 1577 に従い、各製品には、3600V_{RMS} 以上の絶縁試験電圧を 1 秒間印加する耐圧試験を実施しています。

2 IEC 60747-17 に従い、各製品には、1192V_{PEAK} 以上の絶縁試験電圧を 1 秒間印加する耐圧試験を実施しています（部分放電検出の規定値 ＝5pC）。

推奨動作条件

表 9. 推奨動作条件

Parameter	Symbol	Rating
Operating Temperature	T_A	−40°C to +125°C
Supply Voltages		
V_{DD1}		2.25 V to 5.5 V
V_{DD2}		2.25 V to 5.5 V
Input Signal Rise and Fall Times		1.0 ms

絶対最大定格

特に指定のない限り、T_A = 25°C。

表 10. 絶対最大定格

Parameter	Rating
Supply Voltages	
V_{DD1} to GND_1	−0.5 V to +7.0 V
V_{DD2} to GND_2	−0.5 V to +7.0 V
Input Voltages (V_{IA}, V_{IB}, V_{IC}, V_{ID}, V_{IE}, V_{IF})[1]	−0.5 V to V_{DDI} + 0.5 V
Output Voltages (V_{OA}, V_{OB}, V_{OC}, V_{OD}, V_{OE}, V_{OF})[2]	−0.5 V to V_{DDO} + 0.5 V
Average Output Current per Pin[3]	
Side 1 Output Current (I_{O1})	−10 mA to +10 mA
Side 2 Output Current (I_{O2})	−10 mA to +10 mA
Common-Mode Transients[4]	−300 kV/µs to +300 kV/µs
Temperature	
Storage Range (T_{ST})	−65°C to +150°C
Ambient Operating Range (T_A)	−40°C to +125°C
Moisture Sensitivity Level	MSL3

1 V_{DDI} は入力側の電源電圧です。

2 V_{DDO} は出力側の電源電圧です。

3 様々な周囲温度に対する最大定格電流値については、図 2 を参照してください。

4 絶縁バリアをまたぐコモンモード過渡電圧を表します。絶対最大定格を超えるコモンモード過渡電圧は、ラッチアップまたは恒久的な故障の原因になります。

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。これはストレス定格のみを定めたものであり、本仕様の動作セクションに記載する規定値以上でデバイスが正常に動作することを示唆するものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

表 11. RQ-16［QSOP］パッケージでの最大連続動作電圧 [1]

Parameter	Rating[1]	Constraint
AC VOLTAGE		
Bipolar Waveform		
Basic Insulation	450 V rms	Rating limited by VIOWM[2] (reinforced) rating per IEC60747-17
Reinforced Insulation	347 V rms	Rating limited by package creepage per IEC 60664-1:2020 in Pollution Degree 2 environment
DC VOLTAGE		
Basic Insulation	636 V DC	Rating limited by VIORM[3] (reinforced) rating per IEC60747-17
Reinforced Insulation	347 V DC	Rating limited by package creepage per IEC 60664-1:2020 in Pollution Degree 2 environment

1 最大連続動作電圧は、汚染度 2 の環境で絶縁バリアに加わる連続電圧の大きさを表します。詳細については、絶縁寿命のセクションを参照してください。

2 VIOWM はその絶縁の指定された長期耐久性を規定する実効値または同等の DC 電圧です。

3 VIORM は最大繰返しピーク絶縁電圧です。

静電放電（ESD）定格

以下の ESD 情報は、ESD に敏感なデバイスを取り扱うために示したものですが、対象は ESD 保護区域内だけに限られます。

ANSI/ESDA/JEDEC JS-001 準拠の人体モデル（HBM）。

ANSI/ESDA/JEDEC JS-002 準拠の帯電デバイス・モデル（CDM）。

国際電気標準会議（IEC）による電磁両立性：Part 4-2（IEC）（IEC 61000-4-2 準拠）。

ADuM362N の ESD 定格

表 12. ADuM362N、16 ピン QSOP

ESD Model	Withstand Threshold (V)	Class
HBM[1]	±4000	3A
CDM[1]	±1250	C3
IEC[2]	±8000	Level 4

1 ローカルの V_{DDx} ピンと GND_x ピンを基準。

2 GND_1 と GND_2 間の絶縁バリアの両側。

ESD に関する注意

ESD（静電放電）の影響を受けやすいデバイスです。
帯電したデバイスや回路基板は、検出されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明

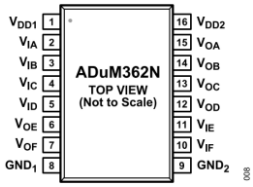

図 3. ADuM362N のピン配置

表 13. ADuM362N のピン機能の説明

ピン番号	記号	説明
1	V_{DD1}	アイソレータ・サイド 1 の電源電圧。このピンには 0.1µF のバイパス・コンデンサが必要です。
2	V_{IA}	ロジック入力 A。
3	V_{IB}	ロジック入力 B。
4	V_{IC}	ロジック入力 C。
5	V_{ID}	ロジック入力 D。
6	V_{OE}	ロジック出力 E。
7	V_{OF}	ロジック出力 F。
8	GND_1	アイソレータ・サイド 1 のグラウンド基準。
9	GND_2	アイソレータ・サイド 2 のグラウンド基準。
10	V_{IF}	ロジック入力 F。
11	V_{IE}	ロジック入力 E。
12	V_{OD}	ロジック出力 D。
13	V_{OC}	ロジック出力 C。
14	V_{OB}	ロジック出力 B。
15	V_{OA}	ロジック出力 A。
16	V_{DD2}	アイソレータ・サイド 2 の電源電圧。このピンには 0.1µF のバイパス・コンデンサが必要です。

代表的な性能特性

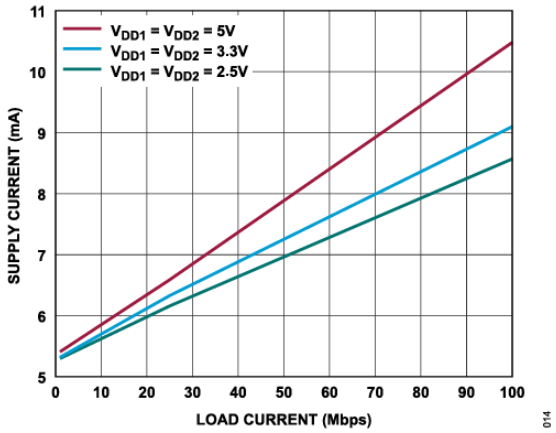

図 4. ADuM362N、各種電圧での I_{DD1} 電源電流とデータ・レートの関係

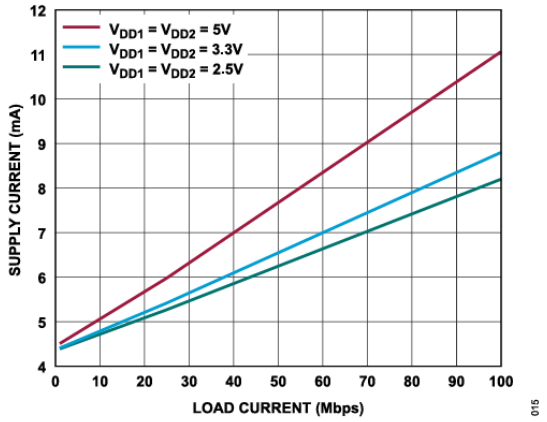

図 5. ADuM362N、各種電圧での I_{DD2} 電源電流とデータ・レートの関係

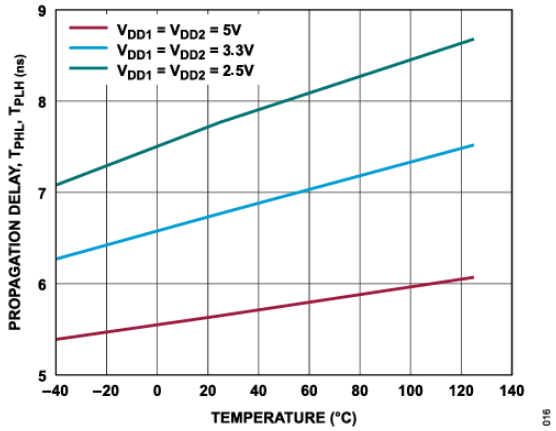

図 6. 各種電圧での伝搬遅延 t_{PLH}、t_{PHL} と温度の関係

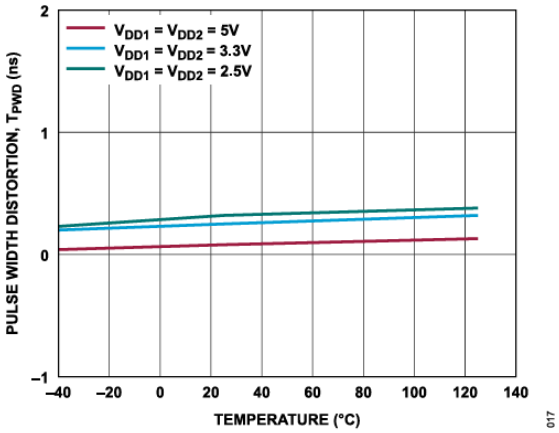

図 7. 各種電圧でのパルス幅歪み t_{PWD} と温度の関係

動作原理

ADuM362N は、高周波の搬送波を使用することで、絶縁バリアをまたいでデータを転送します。この絶縁バリアには、ポリイミド絶縁体の層で分離された iCoupler チップ・スケール・トランス・コイルが使用されています。オンオフ・キーイング（OOK）方式と図 8 および図 9 に示す差動アーキテクチャにより、ADuM362N は極めて小さい伝搬遅延と高速動作を実現します。

V_{DD1} 電源と V_{DD2} 電源は互いに独立しています。デバイスは、規定された動作範囲内の任意の電圧で同時に動作し、任意の順序でシーケンシングすることができます。この機能により、アイソレータは 2.5V、3.3V、および 5V ロジックの電圧変換を行うことができますこのアーキテクチャは、高いコモンモード過渡耐圧（CMTI）、電気ノイズ／磁気干渉に対する高い耐性を発揮するように設計されています。放射ノイズは、スペクトラム拡散 OOK 搬送波などの手法によって最小限に抑えられています。

フェイルセーフ出力状態がロー・レベルである ADuM362N（ADuM362N0 モデル）の波形を図 8 に示します。このモデルでは、入力状態がロー・レベルになると搬送波の波形がオフになります。フェイルセーフ出力状態がロー・レベルであるため、入力側がオフの時や動作していない時には、出力がロー・レベルになります。一方、フェイルセーフ出力状態がハイ・レベルである ADuM362N（ADuM362N1 モデル）では、図 9 に示すような波形になります。このモデルでは、入力状態がハイ・レベルになると搬送波の波形がオフになります。フェイルセーフ出力状態がハイ・レベルであるため、入力側がオフの時や動作していない時には、出力がハイ・レベルになります。フェイルセーフ出力状態がロー・レベルまたはハイ・レベルのモデルの製品番号については、図 17 を参照してください。

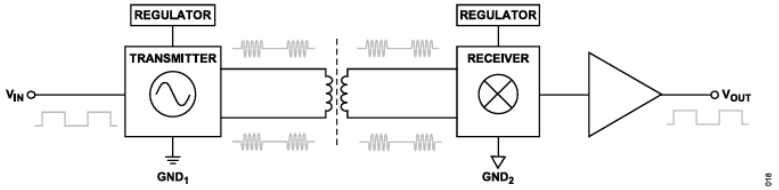

図 8. フェイルセーフ出力状態がロー・レベルの 1 チャンネルの動作ブロック図

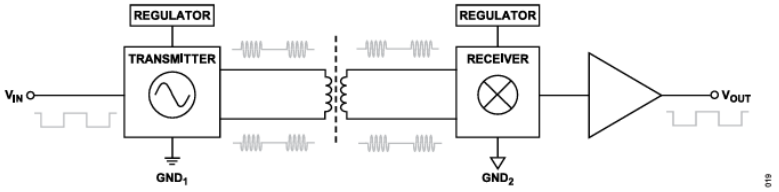

図 9. フェイルセーフ出力状態がハイ・レベルの 1 チャンネルの動作ブロック図

動作原理

真理値表

表 14. ADuM362N の真理値表（正論理）

V_{Ix} Input[1, 2]	V_{DDI} State[2]	V_{DDO} State[2]	Default Low (N0), V_{Ox} Output[1, 2, 3]	Default High (N1), V_{Ox} Output[1, 2, 3]	Test Conditions/ Comments
L	Powered	Powered	L	L	Normal operation
H	Powered	Powered	H	H	Normal operation
L	Undervoltage	Powered	L	H	Fail-safe output
X[4]	Powered	Undervoltage	Indeterminate	Indeterminate	

1 L はロー・レベル、H はハイ・レベル、X はドント・ケア、NC は未接続、Z は GNDx から 1 ダイオード電圧降下分の範囲内で高インピーダンスを意味します。

2 V_{Ix} と V_{Ox} は、所定のチャンネル（A、B、C、D、E、または F）の入出力信号を指します。V_{DDI} と V_{DDO} はそれぞれ、所定のチャンネルの入力側と出力側の電源電圧を指します。

3 N0 は ADuM362N0 モデル、N1 は ADuM362N1 モデルを指します。詳細については、オーダー・ガイドのセクションを参照してください。

4 ESD 保護回路を通してデバイスに給電されないように、通電されていない電源と同じ側の入力ピン（V_{Ix}）をロー状態にする必要があります。

I/O 回路図

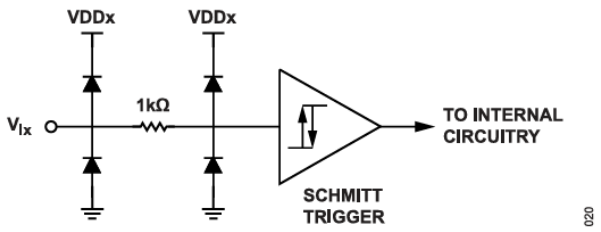

図 10. V_{IA}、V_{IB}、V_{IC}、V_{ID}、V_{IE}、V_{IF} の入力回路図

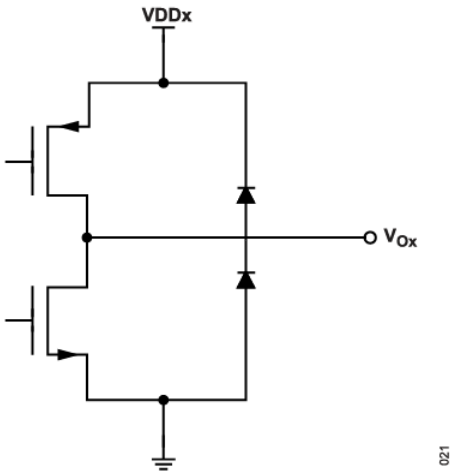

図 11. V_{OA}、V_{OB}、V_{OC}、V_{OD}、V_{OE}、V_{OF} の出力回路図

アプリケーション情報

プリント回路基板（PCB）レイアウト

ADuM362N デジタル・アイソレータには、ロジック・インターフェース用の外付けインターフェース回路は不要です。入力および出力電源ピンには、電源バイパスを行うことを強く推奨します（図 12 参照）。V_{DD1} の場合は 1 番ピンと 8 番ピンの間にバイパス・コンデンサを接続し、V_{DD2} の場合は 9 番ピンと 16 番ピンの間にバイパス・コンデンサを接続します。必要なバイパス・コンデンサ値は 0.01µF～0.1µF です。コンデンサの両端と入力電源ピンの間のリード長の合計は、10mm 以下にする必要があります。直接電力注入法（DPI)や CMTI 性能に関しては、低 ESR のコンデンサを使用することが重要です。

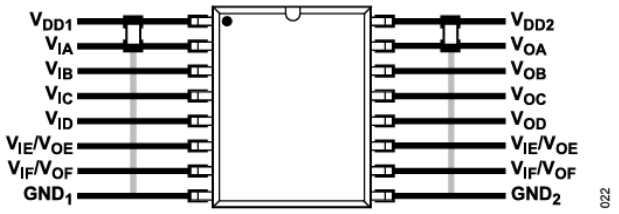

図 12. 推奨 PCB レイアウト

高いコモンモード過渡電圧が発生するアプリケーションでは、絶縁バリアをまたぐボード結合を最小限に抑えてください。更に、発生する結合がデバイス側のすべてのピンに均等に作用するように、基板レイアウトを設計する必要があります。この注意を怠ると、ピン間で生じる電位差がデバイスの絶対最大定格を超えてしまい、ラッチアップまたは恒久的な損傷が発生することがあります（図 10 参照）。

伝搬遅延に関係するパラメータ

伝搬遅延時間は、ロジック信号がデバイスを通過するのに要する時間を表すパラメータです。ロジック 0 への伝搬遅延とロジック 1 への伝搬遅延は異なる場合があります。

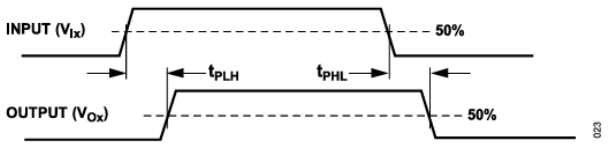

図 13. 伝搬遅延パラメータ

パルス幅歪み（PWD)は、これら 2 つの伝播遅延値間の最大差であり、入力信号のタイミングが出力信号で再現される精度を表します。

チャンネル間マッチングは、1 つの ADuM362N デバイス内にある複数のチャンネル間での伝播遅延差の最大値です。

伝搬遅延スキューは、同じ条件下で動作する複数の ADuM362N デバイス間での伝搬遅延差の最大値です。

ジッタの測定

ADuM362N で得られるアイ・ダイアグラムを図 14 に示します。測定は Keysight 81160A パルス・パターン・ジェネレータを使用し、疑似ランダム・ビット・シーケンス（PRBS15）入力により 100Mbps で行いました。ジッタの測定には、Tektronix の 6 シリーズ B ミックスド・シグナル・オシロスコープ、TAP1500 プローブ、および Tektronix のジッタ解析ソフトウェアを使用しました。ジェネレータからの入力信号の立上がり時間と立下がり時間は約 1.2ns です（10%から 90%、90%から 10%に達するまでの所要時間）。測定により得られたのは、ADuM362N における標準的な出力アイ・ダイアグラムです。図 14 に、PRBS 入力を使用した場合のランダム・ジッタとディタミニスティック・ジッタの特性を示します。

合計ジッタは 1×10^{-12} の BER で評価され、クロストークの影響がある場合とない場合の PRBS 入力に対して計算されます。クロストークがない場合の合計ジッタ測定では、隣接するチャンネル入力をグラウンドに接続した状態で 1 つのチャンネル入力を調べます。クロストークがある場合のジッタ測定では、同じレートで同時にスイッチングするすべてのチャンネルを調べます。

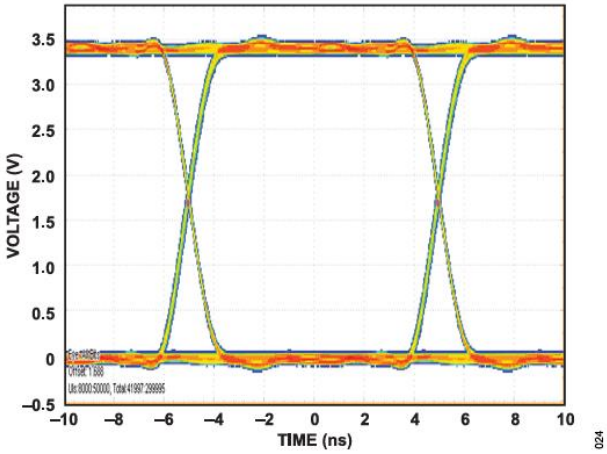

図 14. ADuM362N の出力チャンネルのアイ・ダイアグラム（V_{DD1} = V_{DD2} = 3.3V、100Mbps、T_A = 25°C、C_L = 15pF、PRBS15 入力）

絶縁寿命

すべての絶縁構造は、長時間にわたって電圧ストレスを加えると最終的には破壊されます。絶縁性能の低下率は、絶縁体に加える電圧波形の特性だけでなく、材料自体や材料の境界面にも依存します。

絶縁劣化には、空気にさらされる表面に沿った破壊と絶縁疲労という注目すべき 2 つのタイプがあります。表面の破損は表面トラッキングと呼ばれる現象で、システム・レベル規格の沿面距離に関する要求事項を決定する主要な要素です。絶縁疲労とは、チャージ・インジェクションまたは絶縁材料内部の変位電流により、長時間にわたり絶縁の劣化が生じる現象です。

アプリケーション情報

表面トラッキング

表面トラッキングは電気安全規格に規定されており、動作電圧、環境条件、絶縁材料の特性に基づいて最小沿面距離を定めることによって決定されます。安全性規制当局は、コンポーネントの表面絶縁について特性評価の試験を行います。これにより、コンポーネントを異なる材料グループに分類することができます。材料グループ等級が低いものほど表面トラッキングに対する耐性が高いため、小さい沿面距離で十分に長い寿命を実現できます。特定の動作電圧と材料グループに対する最小沿面距離は、各システム・レベル規格の範囲内にあります。この値は、絶縁をまたぐ合計実効値電圧、汚染度、材料グループに基づいています。ADuM362N アイソレータの材料グループと沿面距離を表 7 に示します。

絶縁疲労

疲労による絶縁寿命は、厚さ、材料特性、加わる電圧ストレスによって決まります。アプリケーション動作電圧での製品寿命が十分であることを確認することが重要です。アイソレータがサポートしている耐疲労動作電圧は、耐トラッキング動作電圧と異なる場合があります。トラッキングに該当する動作電圧は、ほとんどの規格で仕様規定されています。

テストとモデリングにより、長期間にわたる性能低下の主な要因は、増分型損傷を引き起こすポリイミド絶縁体内の変位電流であることが判明しています。絶縁体にかかるストレスには様々なものがあります。例えば、DC ストレスは変位電流が存在しないため、疲労がほとんど発生しません。一方、AC 成分の時間と共に変化する電圧ストレスでは疲労が発生します。

通常、認定文書に記載されている定格は、60Hz の正弦波ストレスに基づいています。このストレスには、ライン電圧からの絶縁が反映されることが理由です。ただし、多くの実用的なアプリケーションでは、バリアをまたぐ 60Hz の AC 電圧と DC 電圧の組み合わせが存在します（式 1 を参照）。ストレスの AC 部分のみが疲労を発生するため、式 1 を変形して AC の実効値電圧を求めることができます（式 2 を参照）。これらの製品で使用されるポリイミド材料の絶縁疲労については、AC 実効値電圧が製品寿命を決定します。

$$V_{RMS} = \sqrt{{V_{AC\,RMS}}^2 + {V_{DC}}^2} \quad (1)$$

または

$$V_{AC\,RMS} = \sqrt{{V_{RMS}}^2 - {V_{DC}}^2} \quad (2)$$

ここで、

V_{RMS} は、合計実効値動作電圧。

$V_{AC\,RMS}$ は、動作電圧の時間と共に変化する部分。

V_{DC} は、動作電圧の DC オフセット。

計算とパラメータ使用の例

一般的な電力変換アプリケーションの例を以下に示します。絶縁バリアの一方に 240V AC rms のライン電圧、もう一方に 400V DC のバス電圧がかかっているものとします。絶縁材料はポリイミドです。デバイスの沿面距離、クリアランス、寿命を求める際の臨界電圧は、図 15 と以下の式を参照して決めてください。

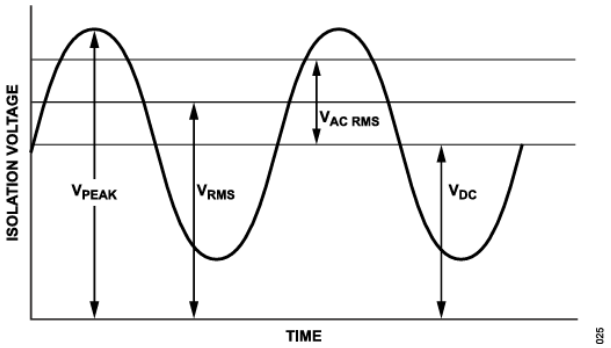

図 15. 臨界電圧の例

バリアの両端にかかる動作電圧は式 1 より、

$$V_{RMS} = \sqrt{{V_{AC\,RMS}}^2 + {V_{DC}}^2}$$
$$V_{RMS} = \sqrt{240^2 + 400^2} \quad (3)$$
$$V_{RMS} = 466 \quad \text{V}$$

この VRMS 値は、システムの規格で要求されている沿面距離を求める際に材料グループおよび汚染度と組み合わせて使用する動作電圧です。

寿命が十分であるか判断するには、動作電圧の時間と共に変化する部分を求めます。AC 実効値電圧を求めるには、式 2 を使用します。

$$V_{AC\,RMS} = \sqrt{{V_{RMS}}^2 - {V_{DC}}^2}$$
$$V_{AC\,RMS} = \sqrt{466^2 - 400^2} \quad (4)$$
$$V_{AC\,RMS} = 240 \quad \text{V rms}$$

この場合、AC 実効値電圧は単純に 240V rms のライン電圧です。この計算は、波形が正弦波でない場合は更に重要になります。この値を表 11 に示す動作電圧の制限値と比較して予測寿命を確認すると、60Hz 正弦波の値よりも低く、50 年のサービス寿命の制限値内に十分入っています。

表 11 に示す DC 動作電圧の制限値は、IEC 60664-1 の規定に準拠したパッケージの沿面距離によって設定されています。この値は、システム・レベル規格によって異なる場合があります。

外形寸法

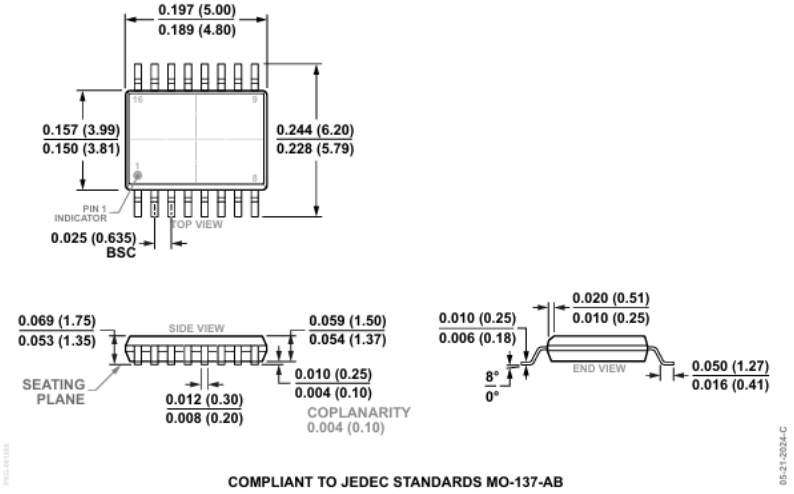

図 16. 16 ピン・シュリンク・スモール・アウトライン・パッケージ［QSOP］（RQ-16）
寸法単位：インチ（括弧内は mm）

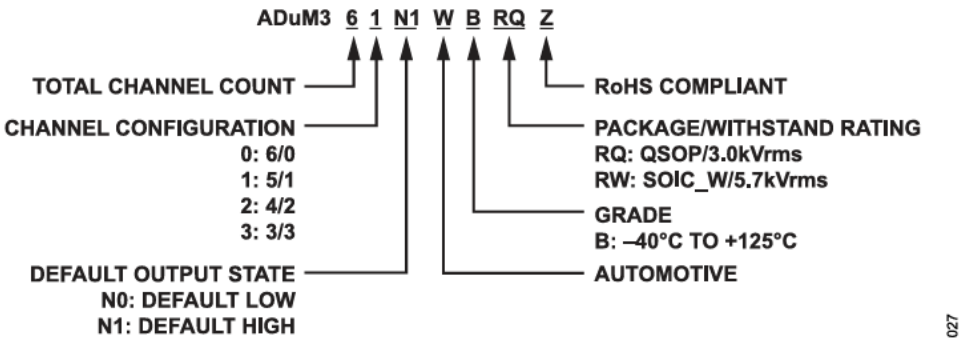

図 17. 製品選択のガイド

外形寸法

オーダー・ガイド

Model[1]	Temperature Range	Package Description	Packing Quantity	Package Option
ADuM362N0BRQZ	−40°C to +125°C	16-Lead [QSOP]	Tube, 98	RQ-16
ADuM362N0BRQZ-RL7	−40°C to +125°C	16-Lead [QSOP]	Reel, 1000	RQ-16
ADuM362N1BRQZ	−40°C to +125°C	16-Lead [QSOP]	Tube, 98	RQ-16
ADuM362N1BRQZ-RL7	−40°C to +125°C	16-Lead [QSOP]	Reel, 1000	RQ-16

1 Z = RoHS 準拠製品。

評価用ボード

Model[1]	Description
EVAL-ADuM36xNEBZ	Evaluation Board for the ADuM362N

1 Z = RoHS 準拠製品。

オートモーティブ製品

ADuM362N0W/ADuM362N1W モデルは、オートモーティブ・アプリケーションの品質と信頼性の条件に対応するよう管理された製造工程により提供されます。これらのオートモーティブ・モデルの仕様は商用モデルと異なる場合があるため、設計者はこのデータシートの仕様のセクションを慎重に検討しなければなりません。オートモーティブ・アプリケーション向けには、上記のオートモーティブ・グレード製品のみを提供しています。特定製品のオーダー情報や、これらのモデルの具体的な車載信頼性レポートについては、アナログ・デバイセズの販売代理店までお問い合わせください。

©2024 Analog Devices, Inc. All rights reserved.
本　　社 ／〒105-6891 東京都港区東新橋 1-9-1 東京汐留ビルディング 23F
大阪営業所 ／〒532-0003 大阪府大阪市淀川区宮原 3-5-36 新大阪トラストタワー 10F
名古屋営業所 ／〒451-6038 愛知県名古屋市西区牛島町 6-1 名古屋ルーセントタワー 38F