

# キャリア配置ダイ、シリコン SP4T スイッチ、無反射型、 100MHz~45GHz

## 特長

- ▶ 超広帯域周波数範囲：100MHz~45GHz
- ▶ 無反射型 50Ω 設計
- ▶ 低挿入損失
  - ▶ 18GHz で 1.4dB (代表値)
  - ▶ 40GHz で 2.4dB (代表値)
  - ▶ 45GHz で 3.5dB (代表値)
- ▶ 高アイソレーション
  - ▶ 18GHz で 55dB (代表値)
  - ▶ 40GHz で 42dB (代表値)
  - ▶ 45GHz で 43dB (代表値)
- ▶ 高入力直線性
  - ▶ P0.1dB：29dBm (代表値)
  - ▶ IIP3：52dBm (代表値)
- ▶ 大電力処理
  - ▶ スルー・パス：29dBm
  - ▶ 終端パス：17.5dBm
  - ▶ ホット・スイッチング：29dBm
- ▶ 低周波数スプリアスなし
- ▶ オン/オフ時間 ( $V_{CTRL}$  の 50% から  $RF_{OUT}$  の 10% を経て 90% まで)：20ns
- ▶ 0.1dB セトリング・タイム ( $V_{CTRL}$  の 50% から最終  $RF_{OUT}$  の 0.1dB まで)：60ns
- ▶ 33 パッド、2.971mm × 3.021mm のベア・ダイ (チップ)

## アプリケーション

- ▶ 工業用スキャナ
- ▶ 試験用計測器
- ▶ セルラ・インフラストラクチャ・ミリ波 5G
- ▶ 防衛用無線機、レーダー、電子対抗手段 (ECM)
- ▶ マイクロ波無線機、超小型地球局 (VSAT)

## 機能ブロック図

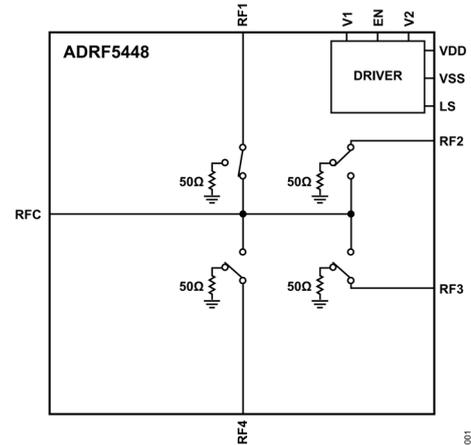


図 1. 機能ブロック図

## 概要

ADRF5448 は、シリコン・プロセスを使って製造された無反射型 SP4T スイッチで、ガリウム・ヒ素 (GaAs) キャリア・サブストレート上に取り付けられています。サブストレートには、チップおよびワイヤ・アセンブリのためのボンド・パッドが備わっており、デバイスの底面は金属被覆されてグラウンドに接続されています。

ADRF5448 は、100MHz~45GHz で動作し、挿入損失は 3.5dB 未満、アイソレーションは 40dB を上回ります。このデバイスは、スルー・パスで 29dBm、終端パスで 17.5dBm、ホット・スイッチングで 29dBm の RF 入力電力を処理できます。

ADRF5448 は+3.3V の正電源 ( $V_{DD}$ ) と-3.3V の負電源 ( $V_{SS}$ ) を必要とします。また、相補型金属酸化膜半導体 (CMOS) 互換/低電圧トランジスタ-トランジスタ・ロジック (LVTTL) 互換の制御を採用しています。

ADRF5448 は、50Ω の特性インピーダンスに一致するように設計されており、-40°C~+105°C の範囲で動作できます。

## 目次

特長.....	1	代表的な性能特性.....	9
アプリケーション.....	1	挿入損失、リターン・ロス、アイソレーション.....	9
機能ブロック図.....	1	入力電力圧縮と3次インターセプト.....	11
概要.....	1	動作原理.....	12
仕様.....	3	RF入出力.....	12
絶対最大定格.....	5	電源.....	12
熱抵抗.....	5	アプリケーション情報.....	13
パワー・ディレーティング曲線.....	5	ダイのアッセンブリ.....	13
静電放電（ESD）定格.....	6	ハンドリング、マウンティングおよびエポキシ樹脂による ダイ接着.....	13
ESDに関する注意.....	6	外形寸法.....	14
ピン配置およびピン機能の説明.....	7	オーダー・ガイド.....	14
インターフェース回路図.....	8		

## 改訂履歴

6/2024—Revision 0: Initial Version

## 仕様

特に指定のない限り、50Ω システムに対し、 $V_{DD} = +3.3V$ 、 $V_{SS} = -3.3V$ 、制御電圧 ( $V_{CTRL}$ ) = 0V または  $V_{DD}$ 、 $T_{DIE} = 25^{\circ}C$ 。RFx は RF1 または RF4 を表します。

表 1. 仕様

Parameter	Symbol	Test Conditions/Comments	Min	Typ	Max	Unit
FREQUENCY RANGE	f		0.1		45	GHz
INSERTION LOSS						
Between RFC and RFx (On)		100 MHz to 18 GHz		1.4		dB
		18 GHz to 26 GHz		1.7		dB
		26 GHz to 35 GHz		2.2		dB
		35 GHz to 40 GHz		2.4		dB
		40 GHz to 45 GHz		3.5		dB
ISOLATION						
Between RFC and RFx (Off)		100 MHz to 18 GHz		55		dB
		18 GHz to 26 GHz		46		dB
		26 GHz to 35 GHz		42		dB
		35 GHz to 40 GHz		40		dB
		40 GHz to 45 GHz		40		dB
Between RFC and RFx (Off)		100 MHz to 18 GHz		55		dB
		18 GHz to 26 GHz		50		dB
		26 GHz to 35 GHz		44		dB
		35 GHz to 40 GHz		42		dB
		40 GHz to 45 GHz		43		dB
RETURN LOSS						
RFC		100 MHz to 18 GHz		16		dB
		18 GHz to 26 GHz		22		dB
		26 GHz to 35 GHz		17		dB
		35 GHz to 40 GHz		18		dB
		40 GHz to 45 GHz		11		dB
RFx (On)		100 MHz to 18 GHz		20		dB
		18 GHz to 26 GHz		17		dB
		26 GHz to 35 GHz		15		dB
		35 GHz to 40 GHz		16		dB
		40 GHz to 45 GHz		11		dB
RFx (Off)		100 MHz to 18 GHz		17		dB
		18 GHz to 26 GHz		15		dB
		26 GHz to 35 GHz		13		dB
		35 GHz to 40 GHz		13		dB
		40 GHz to 45 GHz		13		dB
SWITCHING						
Rise Time and Fall Time	$t_{RISE}, t_{FALL}$	90% to 10% of RF output ( $RF_{OUT}$ )		4		ns
On Time and Off Time	$t_{ON}, t_{OFF}$	50% $V_{CTRL}$ to 10% to 90% of $RF_{OUT}$		20		ns
0.1 dB Settling Time		50% $V_{CTRL}$ to 0.1 dB of final $RF_{OUT}$		60		ns
INPUT LINEARITY <sup>1</sup>						
0.1 dB Power Compression	P0.1dB	f = 0.3 GHz to 40 GHz		29		dBm
Third-Order Intercept	IIP3	Two-tone input power = 14 dBm continuous wave per tone, f = 1 GHz to 40 GHz, $\Delta f = 1$ MHz		52		dBm
SUPPLY CURRENT		VDD and VSS				
Positive Supply Current	$I_{DD}$			150		$\mu A$
Negative Supply Current	$I_{SS}$			520		$\mu A$

## 仕様

表 1. 仕様 (続き)

Parameter	Symbol	Test Conditions/Comments	Min	Typ	Max	Unit
DIGITAL CONTROL INPUTS						
Voltage						
Low	$V_{INL}$		0		0.8	V
High	$V_{INH}$		1.2		3.45	V
Current						
Low	$I_{INL}$			<1		$\mu$ A
High	$I_{INH}$	V1 and V2 EN and LS		<1 33		$\mu$ A
RECOMMENDED OPERATING CONDITIONS						
Supply Voltage						
Positive	$V_{DD}$		3.15		3.45	V
Negative	$V_{SS}$		-3.45		-3.15	V
Digital Control Inputs Voltages		EN and LS	0		$V_{DD}$	V
RF Input Power <sup>2,3</sup>		$f = 0.3 \text{ GHz to } 40 \text{ GHz}$ , $T_{CASE} = 85^\circ\text{C}$ , life time				
Through Path		RF signal is applied to RFC or through the connected RF throw port (selected RFx)			29	dBm
Terminated Path		RF signal is applied to the unselected RFx			17.5	dBm
Hot Switching		RF signal is applied to RFC while switching between the RFx ports			29	dBm
Case Temperature	$T_{CASE}$		-40		+105	$^\circ\text{C}$

<sup>1</sup> 周波数に対する入力直線性については、図 20～図 23 を参照してください。

<sup>2</sup> パワー・ディレーティングと周波数の関係については、図 2 および図 3 を参照してください。

<sup>3</sup> 105 $^\circ\text{C}$  での動作の場合、電力処理能力は  $T_{CASE} = 85^\circ\text{C}$  での仕様から 3dB 低下します。

絶対最大定格

表 2. 絶対最大定格

Parameter	Rating
Supply Voltage	
Positive	-0.3 V to +3.6 V
Negative	-3.6 V to +0.3 V
Digital Control Input Voltage	
Voltage	-0.3 V to $V_{DD} + 0.3$ V
Current	3 mA
RF Input Power <sup>1</sup> ( $V_{DD} = 3.3$ V, $V_{SS} = -3.3$ V, $f = 250$ MHz to 40 GHz, $T_{CASE} = 85^{\circ}C$ )	
Through Path	29.5 dBm
Terminated Path	18 dBm
Hot Switching	29.5 dBm
RF Power Under Unbiased Condition ( $V_{DD}, V_{SS} = 0$ V)	10 dBm
Temperature	
Junction ( $T_J$ )	135°C
Storage	-65°C to +150°C
Reflow	260°C

<sup>1</sup> パワー・ディレーティングと周波数の関係については、図 2 および図 3 を参照してください。

<sup>2</sup> 105°C での動作の場合、電力処理能力は  $T_{CASE} = 85^{\circ}C$  の仕様から 3dB 低下します。

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

同時に複数の絶対最大定格を適用することはできません。

熱抵抗

熱性能は、プリント回路基板 (PCB) の設計と動作環境に直接関連しています。PCB の熱設計には、細心の注意を払う必要があります。

$\theta_{JC}$  は、ジャンクションとケース底部 (チャンネルとパッケージ底部) の間の熱抵抗です。

表 3. 熱抵抗

Package Type	$\theta_{JC}$ <sup>1</sup>	Unit
C-33-1		
Through Path	110	°C/W
Terminated Path	900	°C/W

<sup>1</sup>  $\theta_{JC}$  は、以下の条件でのシミュレーションによって求めています。すなわち、熱伝達は、チャンネルからグラウンド・パッドを通過して PCB までの熱伝導のみ起因し、グラウンド・パッドは 85°C の動作温度で一定に保たれるものとします。

パワー・ディレーティング曲線

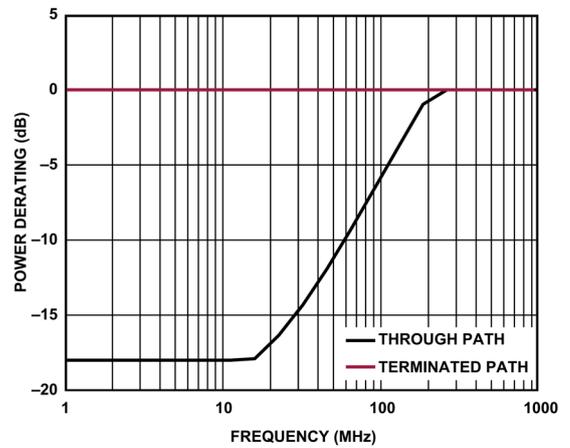


図 2. パワー・ディレーティングと周波数の関係、低周波数領域の詳細、 $T_{DIE} = 85^{\circ}C$

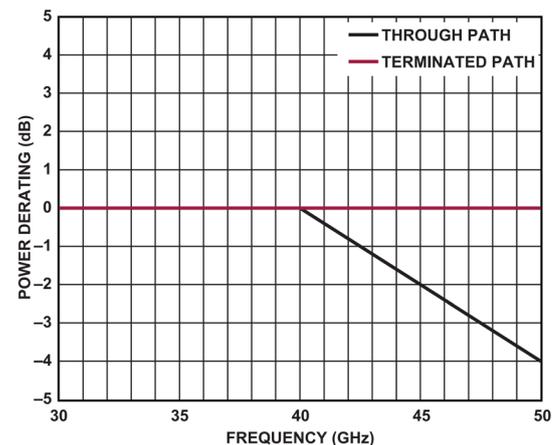


図 3. パワー・ディレーティングと周波数の関係、高周波数領域の詳細、 $T_{DIE} = 85^{\circ}C$

## 絶対最大定格

### 静電放電 (ESD) 定格

以下の ESD 情報は、ESD に敏感なデバイスを取り扱うために示したのですが、対象は ESD 保護区域内だけに限られます。

ANSI/ESDA/JEDEC JS-001 準拠の人体モデル (HBM)。

### ADRF5448 の ESD 定格

表 4. ADRF5448、33 パッド・ベア・ダイ (チップ)

ESD Model	Withstand Threshold (V)	Class
HBM	±1000 for RF Pads	1C
	±2000 for Supply and Digital Control Pads	2

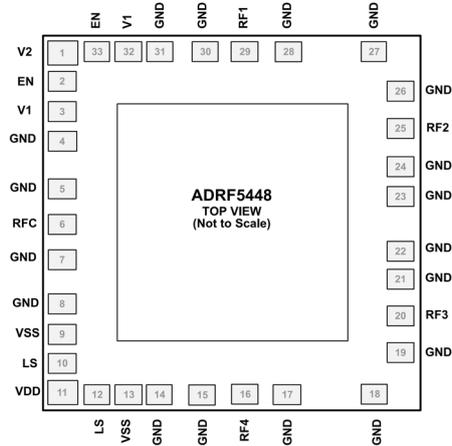
### ESD に関する注意



ESD (静電放電) の影響を受けやすいデバイスです。

電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明



NOTES  
1. THE CARRIER BOTTOM MUST BE CONNECTED TO GROUND FOR PROPER OPERATION.

図 4. パッド配置

表 5. パッド機能の説明

パッド番号	記号	説明
1	V2	制御入力 2。真理値表については表 6 を参照してください。また、制御インターフェース回路図については図 6 を参照してください。
2, 33	EN	イネーブル入力。真理値表については表 6 を参照してください。また、制御インターフェース回路図については図 7 を参照してください。
3, 32	V1	制御入力 1。真理値表については表 6 を参照してください。また、制御インターフェース回路図については図 6 を参照してください。
4, 5, 7, 8, 14, 15, 17 to 19, 21 to 24, 26 to 28, 30, 31	GND	グラウンド。これらの GND パッドのボンディングは任意です。詳細については、アプリケーション情報のセクションを参照してください。
6	RFC	RF 共通ポート。RFC ピンは 0V に DC カップリングされ、50Ω に AC 整合されています。RF ラインの電位が 0V DC に等しい場合は、DC 阻止コンデンサは不要です。真理値表については表 6 を参照してください。また、インターフェース回路図については図 5 を参照してください。
9, 13	VSS	負電源電圧。
10, 12	LS	ロジック・セレクト。真理値表については表 6 を参照してください。また、制御インターフェース回路図については図 7 を参照してください。
11	VDD	正電源電圧。
16	RF4	RF 投ポート 4。RF4 パッドは 0V に DC カップリングされ、50Ω に AC 整合されています。RF ラインの電位が 0V DC に等しい場合は、DC 阻止コンデンサは不要です。真理値表については表 6 を参照してください。また、インターフェース回路図については図 5 を参照してください。
20	RF3	RF 投ポート 3。RF3 パッドは 0V に DC カップリングされ、50Ω に AC 整合されています。RF ラインの電位が 0V DC に等しい場合は、DC 阻止コンデンサは不要です。真理値表については表 6 を参照してください。また、インターフェース回路図については図 5 を参照してください。
25	RF2	RF 投ポート 2。RF2 パッドは 0V に DC カップリングされ、50Ω に AC 整合されています。RF ラインの電位が 0V DC に等しい場合は、DC 阻止コンデンサは不要です。真理値表については表 6 を参照してください。また、インターフェース回路図については図 5 を参照してください。
29	RF1	RF 投ポート 1。RF1 パッドは 0V に DC カップリングされ、50Ω に AC 整合されています。RF ラインの電位が 0V DC に等しい場合は、DC 阻止コンデンサは不要です。真理値表については表 6 を参照してください。また、インターフェース回路図については図 5 を参照してください。
	Carrier Bottom	適切な動作のためには、キャリアの底面をグラウンドに接続する必要があります。

ピン配置およびピン機能の説明

インターフェース回路図

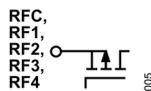


図 5. RF (RFC、RF1～RF4) のインターフェース回路図

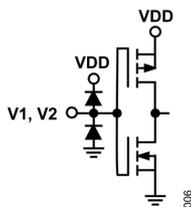


図 6. V1～V2 のインターフェース回路図

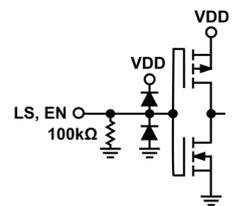


図 7. EN および LS のインターフェース回路図

代表的な性能特性

挿入損失、リターン・ロス、アイソレーション

特に指定のない限り、50Ωのシステムに対し、V<sub>DD</sub> = +3.3V、V<sub>SS</sub> = -3.3V、V<sub>CTRL</sub> = 0V または V<sub>DD</sub>、T<sub>DIE</sub> = 25°C。

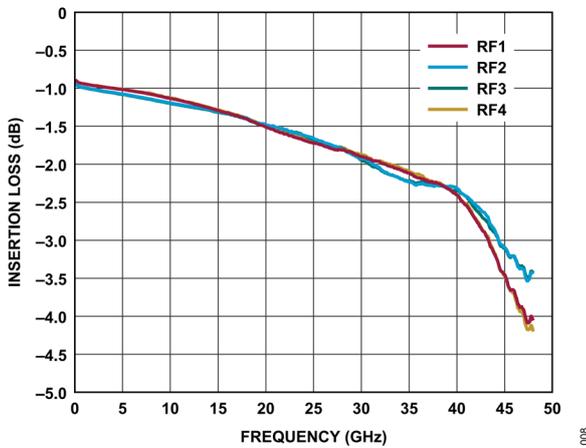


図 8. RFC から選択した RFx への挿入損失と周波数の関係

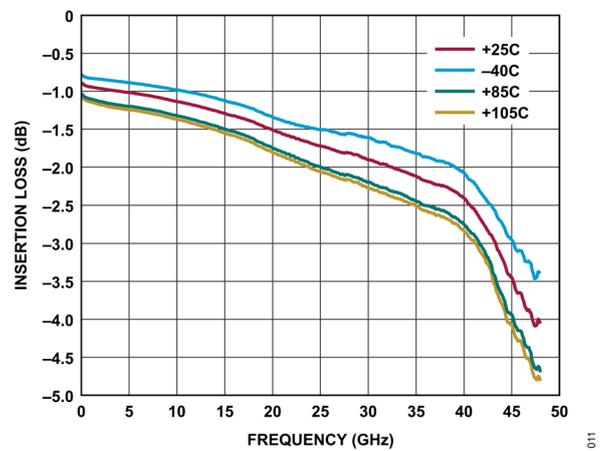


図 11. 様々な温度における、RFC から RF1 への挿入損失と周波数の関係

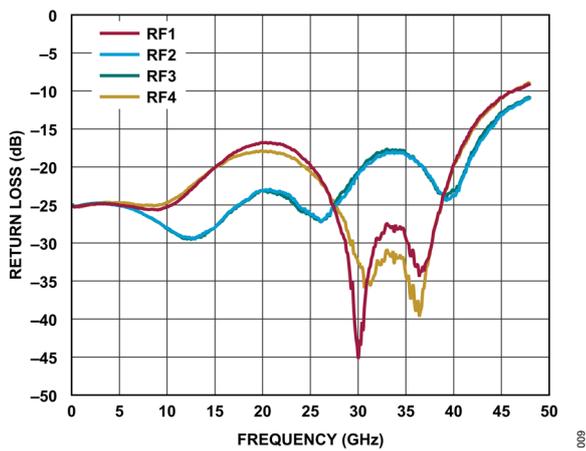


図 9. RFx を選択した場合の RFC のリターン・ロスと周波数の関係

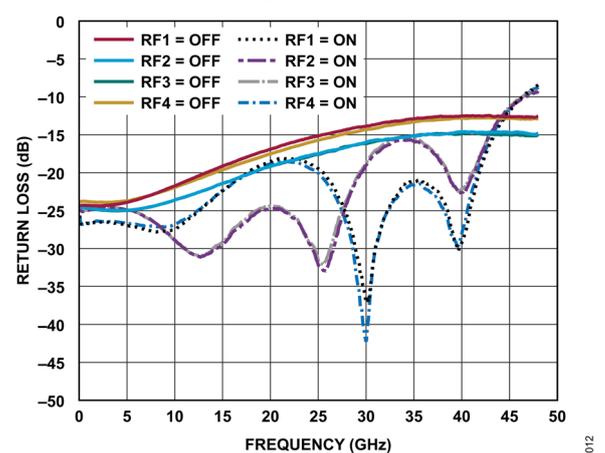


図 12. 選択しない RFx および選択した RFx のリターン・ロス

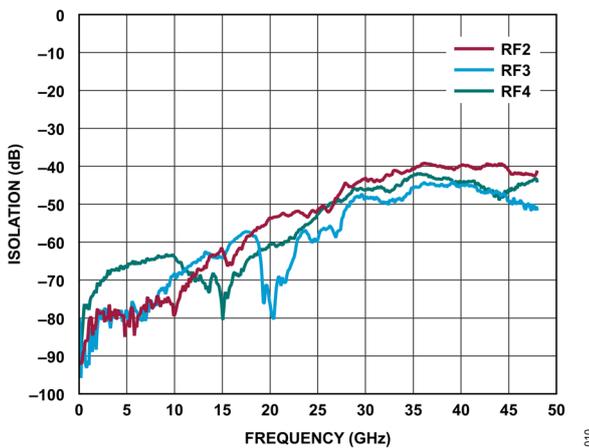


図 10. RFC と RF2、RF3 および RF4 の間のアイソレーションと周波数の関係 (RF1 を選択)

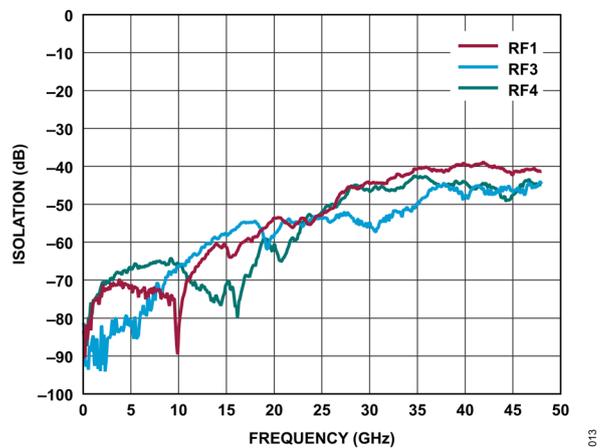


図 13. RFC と RF1、RF3 および RF4 の間のアイソレーションと周波数の関係 (RF2 を選択)

代表的な性能特性

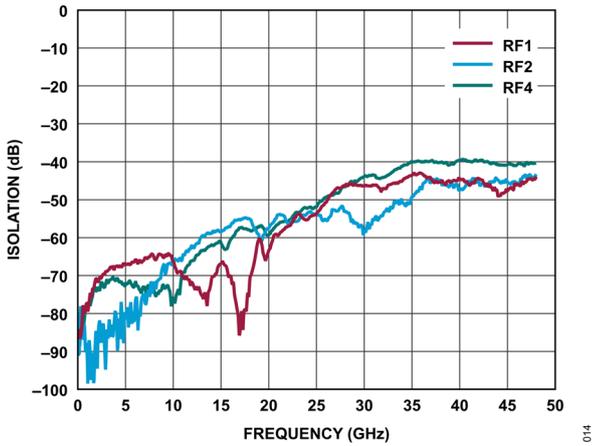


図 14. RFC と RF1、RF2 および RF4 の間のアイソレーションと周波数の関係 (RF3 を選択)

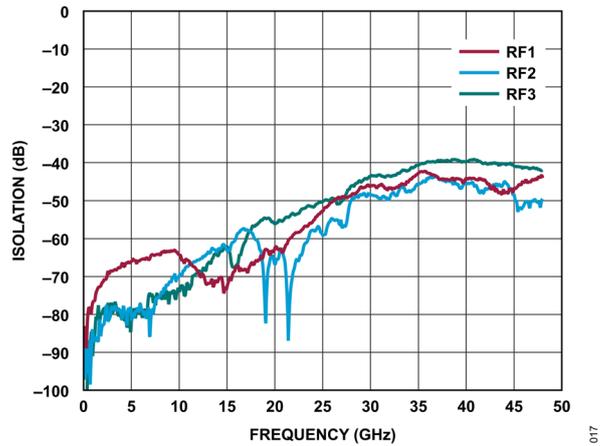


図 17. RFC と RF1、RF2 および RF3 の間のアイソレーションと周波数の関係 (RF4 を選択)

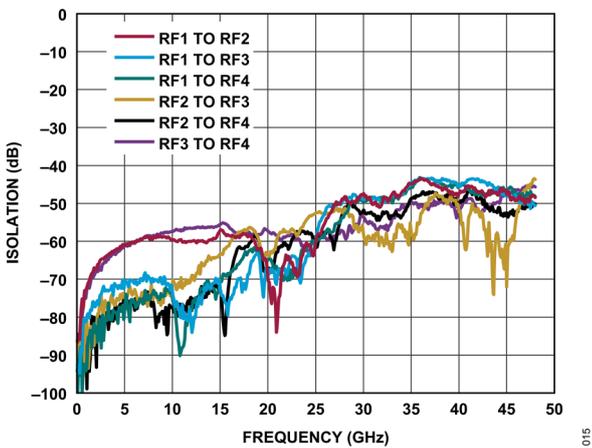


図 15. チャンネル間アイソレーションと周波数の関係 (RFC から RF1 を選択)

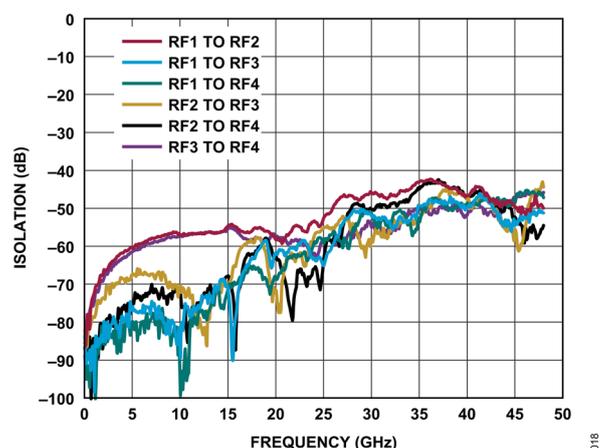


図 18. チャンネル間アイソレーションと周波数の関係 (RFC から RF2 を選択)

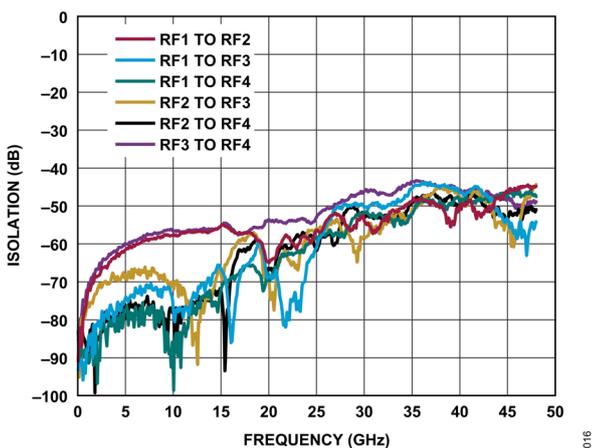


図 16. チャンネル間アイソレーションと周波数の関係 (RFC から RF3 を選択)

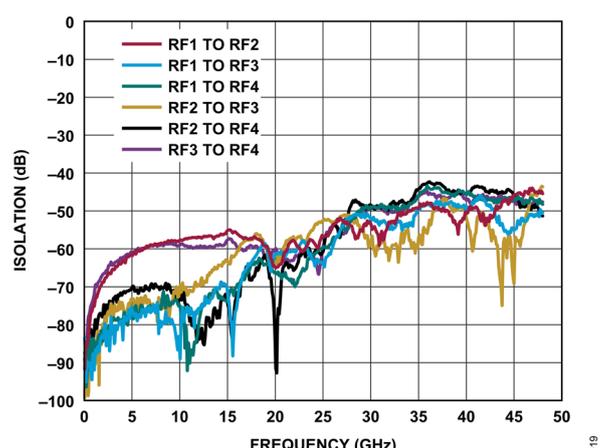


図 19. チャンネル間アイソレーションと周波数の関係 (RFC から RF4 を選択)

代表的な性能特性

入力電力圧縮と 3 次インターセプト

特に指定のない限り、50Ω のシステムに対し、 $V_{DD} = +3.3V$ 、 $V_{SS} = -3.3V$ 、 $V_{CTRL} = 0V$  または  $V_{DD}$ 、 $T_{DIE} = 25^{\circ}C$ 。

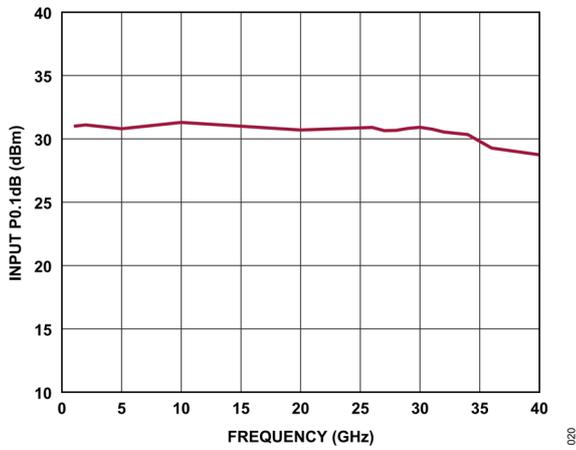


図 20. 入力 P0.1dB と周波数の関係

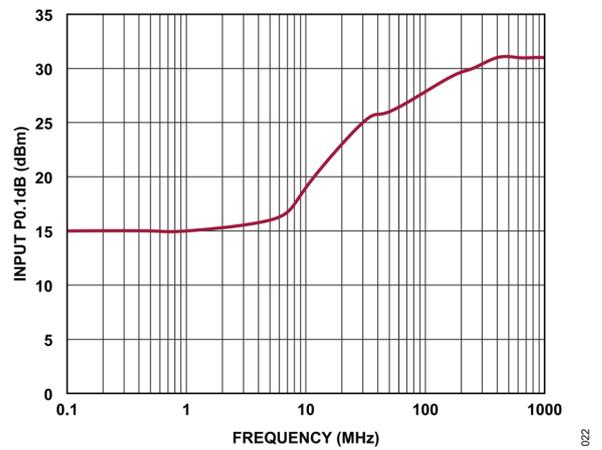


図 22. 入力 P0.1dB と周波数の関係、低周波数領域の詳細

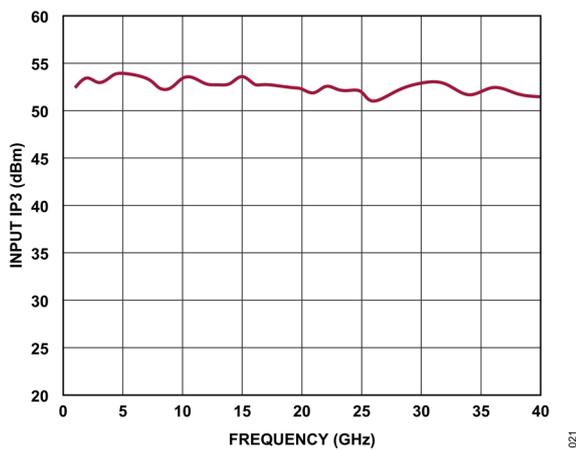


図 21. 入力 IP3 と周波数の関係

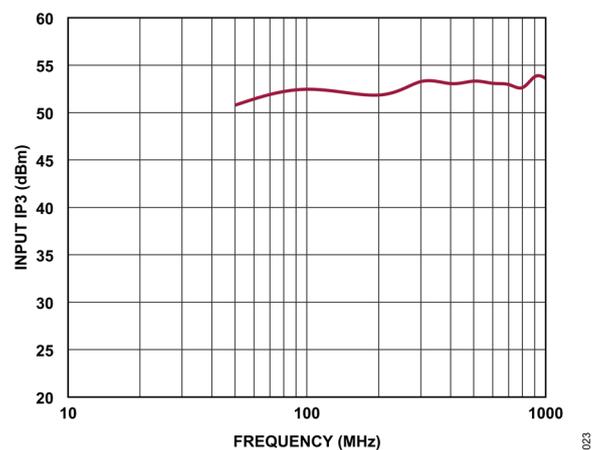


図 23. 入力 IP3 と周波数の関係、低周波数領域の詳細

動作原理

ADRF5448 にはドライバが内蔵されており、ロジック機能を内部で実行し制御インターフェースを簡素化できます。ドライバは、RF パスの状態を制御するデジタル制御入力パッドを 4 つ (V1、V2、EN、LS) 備えており、どの RF ポートを挿入損失状態にするか、およびどの RF ポートをアイソレーション状態にするかを決定します (表 6 参照)。

LS パッドを使用すると、制御入力ロジック・シーケンスを定義して RF パスの選択ができます。V1 パッドおよび V2 パッドに加えられたロジック・レベルに応じて、どの RF ポートが挿入損失状態になり、その他の 3 つのパスがアイソレーション状態になるかが決まります。

EN パッドがロジック・ハイの場合、LS、V1、V2 のロジック状態に関係なく、4 つの RF パスすべてがアイソレーション状態になります。RF ポートは、内蔵の 50Ω 抵抗で終端されており、RFC は反射型になります。

RF 入出力

すべての RF ポート (RFC、RF1~RF4) は 0V に DC カップリングされており、RF ラインの電位が 0V に等しい場合、RF ポートでの DC 阻止は不要です。

RF ポートは内部で 50Ω に整合しています。そのため、外付けのマッチング回路は不要です。

挿入損失パスでは、RF 共通ポートと選択した RF 投ポートの間で RF 信号が導通します。スイッチの設計は、均等な電力処理機能を備えた双方向なものとなっています。RF 入力信号は RF 共通ポートに印加することも、選択した RF 投ポートに印加することもできます。アイソレーション・パスは、挿入損失パスと内

蔵 50Ω 抵抗に終端されている未選択の RF 投ポートとの間では、高損失となります。

電源

ADRF5448 には、VDD パッドに印加する正電源電圧と、VSS パッドに印加する負電源電圧が必要です。高周波ノイズをフィルタリングするため、電源ラインにバイパス・コンデンサを接続することを推奨します。

パワーアップ・シーケンスは次のとおりです。

1. GND に接続します。
2. VDD と VSS に電源を投入します。ランプ・アップ中に VDD で電流トランジェントが発生しないように、VDD に電源投入してから VSS に電源投入します。
3. デジタル制御入力に電源を投入します。デジタル制御入力の順序は重要ではありません。しかし、VDD に電源を入れる前に誤ってデジタル制御入力に電源を入れると、順方向バイアスがかかり、内部の ESD 構造を損傷するおそれがあります。この損傷を防ぐため、1kΩ の直列抵抗を用いて、制御パッドに流入する電流を制限します。VDD への電源投入後にコントローラ出力が高インピーダンス状態になり、制御パッドが有効なロジック状態に駆動されない場合は、プルアップ抵抗またはプルダウン抵抗を接続します。
4. RF 信号を印加します。

パワーダウン・シーケンスは、パワーアップ・シーケンスと逆の順序です。

表 6. 制御電圧の真理値表

Digital Control Inputs				RFx Paths			
EN	LS	V1	V2	RF1 to RFC	RF2 to RFC	RF3 to RFC	RF4 to RFC
Low	Low	Low	Low	Insertion loss (on)	Isolation (off)	Isolation (off)	Isolation (off)
Low	Low	High	Low	Isolation (off)	Insertion loss (on)	Isolation (off)	Isolation (off)
Low	Low	Low	High	Isolation (off)	Isolation (off)	Insertion loss (on)	Isolation (off)
Low	Low	High	High	Isolation (off)	Isolation (off)	Isolation (off)	Insertion loss (on)
Low	High	Low	Low	Isolation (off)	Isolation (off)	Isolation (off)	Insertion loss (on)
Low	High	High	Low	Isolation (off)	Isolation (off)	Insertion loss (on)	Isolation (off)
Low	High	Low	High	Isolation (off)	Insertion loss (on)	Isolation (off)	Isolation (off)
Low	High	High	High	Insertion loss (on)	Isolation (off)	Isolation (off)	Isolation (off)
High	Low or high	Low or high	Low or high	Isolation (off)	Isolation (off)	Isolation (off)	Isolation (off)



外形寸法

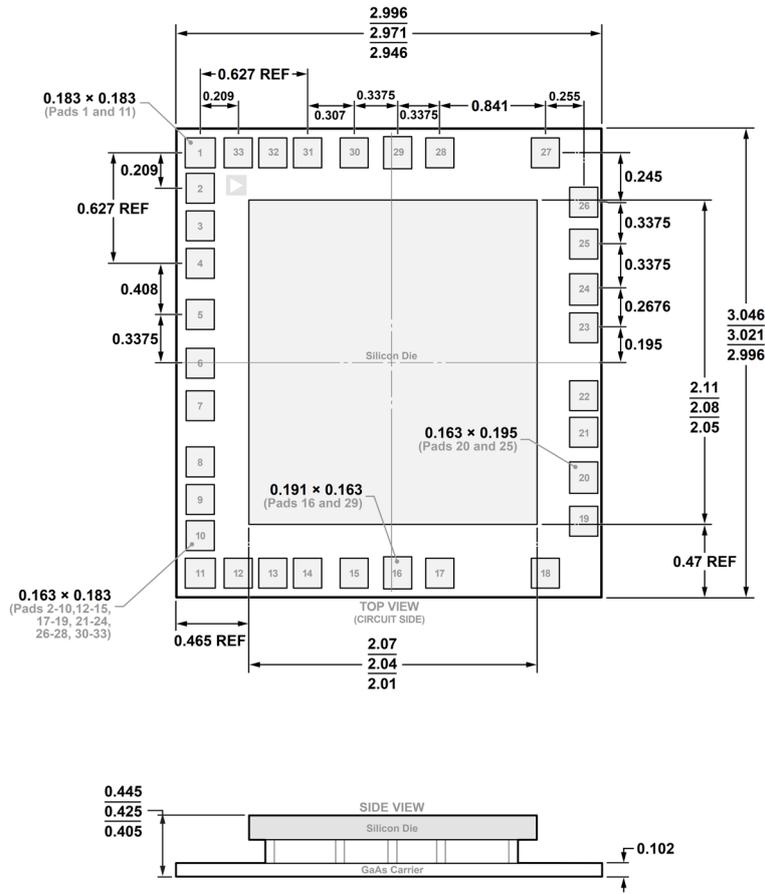


図 27. 33 パッド・ベア・ダイ [CHIP]  
(C-33-1)  
寸法 : mm

オーダー・ガイド

Model <sup>1</sup>	Temperature Range	Package Description	Package Option
ADRF5448BCZ	-40°C to +105°C	33-Pad Bare Die [CHIP]	C-33-1
ADRF5448BCZ-GP	-40°C to +105°C	33-Pad Bare Die [CHIP]	C-33-1
ADRF5448BCZ-SX	-40°C to +105°C	33-Pad Bare Die [CHIP]	C-33-1

<sup>1</sup> Z = RoHS 適合製品。