

キャリア配置ダイ、シリコン SPDT スイッチ、無反射型、 100MHz～55GHz

特長

- ▶ 超広帯域周波数範囲：100MHz～55GHz
- ▶ 無反射設計
- ▶ 低挿入損失
 - ▶ 18GHz まで 1.3dB（代表値）
 - ▶ 40GHz まで 1.9dB（代表値）
 - ▶ 50GHz まで 2.5dB（代表値）
 - ▶ 55GHz まで 3.6dB（代表値）
- ▶ 高アイソレーション
 - ▶ 40GHz まで 43dB（代表値）
 - ▶ 55GHz まで 38dB（代表値）
- ▶ 高入力直線性
 - ▶ 0.1dB 圧縮ポイント（P0.1dB）：31dBm
 - ▶ 3 次インターセプト・ポイント（IP3）：53dBm
- ▶ $T_{CASE} = 85^{\circ}C$ で高出力に対応
 - ▶ スルー・パス：30dBm
 - ▶ 終端パス：24dBm
 - ▶ ホット・スイッチング：30dBm
- ▶ RF のセトリング・タイム（0.1dB の最終 RF 出力まで）：30ns
- ▶ 低周波数スプリアス信号なし
- ▶ オールオフ状態制御
- ▶ 正電圧制御インターフェース：CMOS/LVTTL に対応
- ▶ 15 パッド、3.021mm × 2.305mm のベア・ダイ [CHIP]

アプリケーション

- ▶ 試験および計測器
- ▶ セルラ・インフラストラクチャ：5G ミリ波（mmW）
- ▶ 防衛用無線、レーダー、電子対抗手段（ECM）
- ▶ マイクロ波無線機、超小型地球局（VSAT）
- ▶ 工業用スキャナ

機能ブロック図

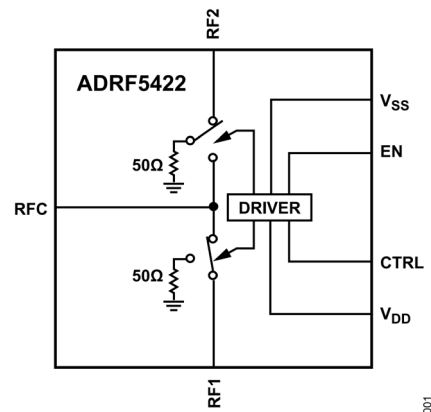


図 1. 機能ブロック図

概要

ADRF5422 は、シリコン・プロセスで製造された無反射型 SPDT スイッチで、ガリウム砒素（GaAs）キャリア基板上に実装されています。基板には、チップおよびワイヤ・アッセンブリ用のボンド・パッドが備えられ、デバイスの底面は金属被覆されてグラウンドに接続されています。

このデバイスは、100MHz～55GHz で動作し、挿入損失は 3.6dB、アイソレーションは 38dB です（それぞれ 55GHz における代表値）。ADRF5422 は、スルー・パスで 30dBm、終端パスで 24dBm、ホット・スイッチングで 30dBm の RF 入力電力を処理できます。

ADRF5422 は +3.3V の正電源と -3.3V の負電源を必要とします。また、相補型金属酸化膜半導体（CMOS）互換／低電圧トランジスタ-トランジスタ・ロジック（LVTTL）互換の制御を採用しています。

ADRF5422 は、負電源電圧（V_{SS}）をグラウンドに接続し、正単電源電圧（V_{DD}）を印加した状態でも動作します。この動作条件では、小信号性能は維持されますが、スイッチング特性、直線性、電力処理性能は低下します。詳細については、表 2 を参照してください。

ADRF5422 は、50Ω の特性インピーダンスに一致するように設計されており、-40°C～+105°C の範囲で動作できます。

目次

特長	1	代表的な性能特性	9
アプリケーション	1	挿入損失、リターン・ロス、アイソレーション	9
機能ブロック図	1	入力電力圧縮と3次インターセプト	10
概要	1	動作原理	11
仕様	3	電源	11
単電源動作	4	RF 入出力	11
絶対最大定格	5	アプリケーション情報	12
熱抵抗	5	ダイのアッセンブリ	12
パワー・ディレーティング曲線	5	ハンドリング、マウンティングおよびエポキシ樹脂による	
静電放電（ESD）定格	6	ダイ接着	12
ESD に関する注意	6	外形寸法	13
ピン配置およびピン機能の説明	7	オーダー・ガイド	13
インターフェース回路図	8		

改訂履歴

7/2024—Revision 0: Initial Version

仕様

特に指定のない限り、50Ω システムに対し、 $V_{DD} = 3.3V$ 、 $V_{SS} = -3.3V$ 、 V_{CTRL} および $V_{EN} = 0V$ または V_{DD} 、 $T_{CASE} = 25^{\circ}C$ 。RFx は RF1 または RF2 を表します。

表 1. 電気仕様

Parameter	Symbol	Test Conditions/Comments	Min	Typ	Max	Unit
FREQUENCY RANGE	f		0.1		55	GHz
INSERTION LOSS						
Between RFC and RFx (On)		100 MHz to 18 GHz		1.3		dB
		18 GHz to 26 GHz		1.5		dB
		26 GHz to 40 GHz		1.9		dB
		40 GHz to 50 GHz		2.5		dB
		50 GHz to 55 GHz		3.6		dB
RETURN LOSS						
RFC		100 MHz to 26 GHz		20		dB
		26 GHz to 50 GHz		15		dB
		50 GHz to 55 GHz		11		dB
RFx (On)		100 MHz to 26 GHz		20		dB
		26 GHz to 40 GHz		15		dB
		40 GHz to 50 GHz		13		dB
		50 GHz to 55 GHz		10		dB
RFx (Off)		100 MHz to 40 GHz		20		dB
		40 GHz to 50 GHz		10		dB
		50 GHz to 55 GHz		8		dB
ISOLATION						
Between RFC and RFx (Off)		100 MHz to 26 GHz		58		dB
		26 GHz to 40 GHz		43		dB
		40 GHz to 50 GHz		42		dB
		50 GHz to 55 GHz		38		dB
Between RF1 and RF2		100 MHz to 18 GHz		57		dB
		18 GHz to 26 GHz		50		dB
		26 GHz to 40 GHz		43		dB
		40 GHz to 50 GHz		40		dB
		50 GHz to 55 GHz		40		dB
SWITCHING CHARACTERISTICS						
Rise Time and Fall Time	t_{RISE} and t_{FALL}	10% to 90% of RF output (RF _{OUT})		3		ns
On Time and Off Time	t_{ON} and t_{OFF}	50% V_{CTRL} to 90% of RF _{OUT}		20		ns
0.1 dB RF Settling Time		50% V_{CTRL} to 0.1 dB of final RF _{OUT}		30		ns
INPUT LINEARITY ¹		f = 100 MHz to 40 GHz				
0.1 dB Power Compression	P0.1dB			31		dBm
Input Third-Order Intercept	IIP3	Two-tone input power = 14 dBm each tone and $\Delta f = 1$ MHz		53		dBm
SUPPLY CURRENT		V_{DD} and V_{SS} pads				
Positive Supply Current	I_{DD}			140		μA
Negative Supply Current	I_{SS}			510		μA
DIGITAL CONTROL INPUTS						
Voltage						
Low	V_{INL}		0		0.8	V
High	V_{INH}		1.2		3.3	V
Current						
Low	I_{INL}			<1		μA
High	I_{INH}	CTRL		<1		μA

仕様

表 1. 電気仕様（続き）

Parameter	Symbol	Test Conditions/Comments	Min	Typ	Max	Unit
		EN		33		μA
RECOMMENDED OPERATING CONDITIONS						
Positive Supply Voltage	V_{DD}		3.15		3.45	V
Negative Supply Voltage	V_{SS}		-3.45		-3.15	V
Digital Control Input Voltage	V_{CTRL}		0		V_{DD}	V
RF Input Power ^{2,3}	P_{IN}	$f = 250 \text{ MHz to } 40 \text{ GHz}$ and $T_{CASE} = 85^\circ\text{C}$				
Through Path		RF signal is applied to the RFC or through connected RF1 and RF2			30	dBm
Terminated Path		RF signal is applied to unselected RF1 or unselected RF2			24	dBm
Hot Switching		RF signal is applied to the RFC while switching between RF1 and RF2			30	dBm
Case Temperature	T_{CASE}		-40		+105	°C

¹ 入力直線性と周波数の関係については、図 2 および図 3 を参照してください。

² パワー・ディレーティングと周波数の関係については、図 2 および図 3 を参照してください。

³ 105°C での動作の場合、電力処理能力は $T_{CASE} = 85^\circ\text{C}$ での仕様から 3dB 低下します。

単電源動作

特に指定のない限り、50Ω システムに対し、 $V_{DD} = 3.3\text{V}$ 、 $V_{SS} = 0\text{V}$ 、 V_{CTRL} および $V_{EN} = 0\text{V}$ または V_{DD} 、 $T_{CASE} = 25^\circ\text{C}$ 。

表 2. 単電源動作の仕様

Parameter	Symbol	Test Conditions/Comments	Min	Typ	Max	Unit
FREQUENCY RANGE	f		0.1		55	GHz
SWITCHING CHARACTERISTICS						
Rise Time and Fall Time	t_{RISE} and t_{FALL}	10% to 90% of RF_{OUT}		22		ns
On Time and Off Time	t_{ON} and t_{OFF}	50% V_{CTRL} to 90% of RF_{OUT}		65		ns
0.1 dB RF Settling Time		50% V_{CTRL} to 0.1 dB of final RF_{OUT}		90		ns
INPUT LINEARITY						
0.1 dB Power Compression	$P_{0.1dB}$	$f = 250 \text{ MHz to } 40 \text{ GHz}$		17		dBm
Input Third-Order Intercept	IIP3	Two-tone input power = 0 dBm each tone and $\Delta f = 1 \text{ MHz}$		44		dBm
RECOMMENDED OPERATING CONDITIONS						
RF Input Power ^{1,2}	P_{IN}	$f = 250 \text{ MHz to } 40 \text{ GHz}$ and $T_{CASE} = 85^\circ\text{C}$				
Through Path		RF signal is applied to the RFC or through connected RF1 and RF2			17	dBm
Terminated Path		RF signal is applied to unselected RF1 or unselected RF2			12	dBm
Hot Switching		RF signal is applied to the RFC while switching between RF1 and RF2			17	dBm

¹ パワー・ディレーティングと周波数の関係については、図 2 および図 3 を参照してください。

² 105°C での動作の場合、電力処理能力は $T_{CASE} = 85^\circ\text{C}$ での仕様から 3dB 低下します。

絶対最大定格

推奨動作条件については、表 1 および表 2 を参照してください。

表 3. 絶対最大定格

Parameter	Rating
Supply Voltage	
Positive	-0.3 V to +3.6 V
Negative	-3.6 V to +0.3 V
Digital Control Input Voltage	
Voltage	-0.3 V to $V_{DD} + 0.3$ V
Current	3 mA
RF Input Power, Dual Supply ¹ ($V_{DD} = 3.3$ V, $V_{SS} = -3.3$ V, $f = 250$ MHz to 40 GHz, and $T_{CASE} = 85^{\circ}\text{C}$)	
Through Path	31 dBm
Terminated Path	25 dBm
Hot Switching	31 dBm
RF Input Power, Single Supply ($V_{DD} = 3.3$ V, $V_{SS} = 0$ V, $f = 250$ MHz to 40 GHz, and $T_{CASE} = 85^{\circ}\text{C}$)	
Through Path	18 dBm
Terminated Path	13 dBm
Hot Switching	18 dBm
RF Power Under Unbiased Condition (V_{DD} and $V_{SS} = 0$ V)	18 dBm
Temperature	
T_J	135°C
Storage	-65°C to +150°C
Reflow	260°C

¹ パワー・ディレーティングと周波数の関係については、図 2 および図 3 を参照してください。

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

熱抵抗

熱性能は、プリント回路基板（PCB）の設計と動作環境に直接関連しています。PCB の熱設計には、細心の注意を払う必要があります。

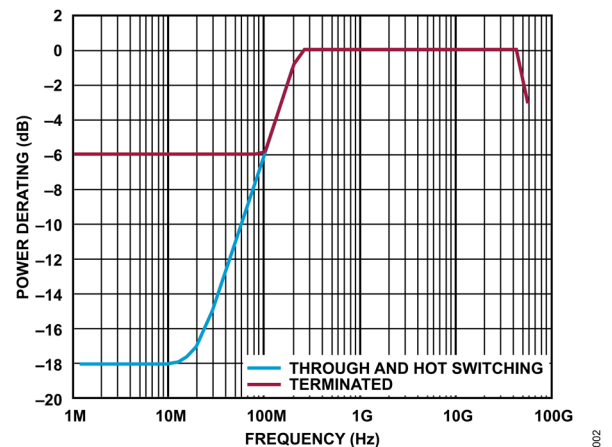
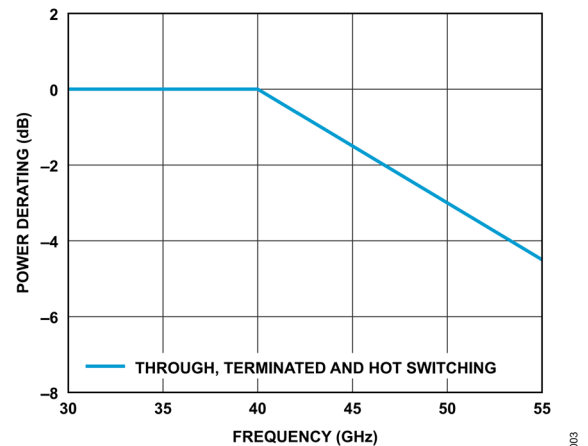
θ_{JC} は、ジャンクションとケース底部（チャンネルとパッケージ底部）の間の熱抵抗です。

表 4. 熱抵抗

Package Type	θ_{JC} ¹	Unit
C-15-2		
Through Path	135	°C/W
Terminated Path	200	°C/W

¹ θ_{JC} は、以下の条件でのシミュレーションによって求めています。すなわち、熱伝達はチャンネルからグラウンド・パッドを通して PCB までの熱伝導にのみ起因し、グラウンド・パッドは 85°C の動作温度で一定に保たれるものとしします。

パワー・ディレーティング曲線

図 2. パワー・ディレーティングと周波数の関係、低周波数領域の詳細、ダイ温度 (T_{DIE}) = 85°C図 3. パワー・ディレーティングと周波数の関係、高周波数領域の詳細、 $T_{DIE} = 85^{\circ}\text{C}$

絶対最大定格

静電放電（ESD）定格

以下の ESD 情報は、ESD に敏感なデバイスを取り扱うために示したものです。対象は ESD 保護区域内だけに限られます。

ANSI/ESDA/JEDEC JS-001 準拠の人体モデル（HBM）。

ADRF5422 の ESD 定格

表 5. ADRF5422、15 パッド・ベア・ダイ [CHIP]

ESD Model	Withstand Threshold (V)	Class
HBM	±1250 for RF pads	1C
	±2000 for supply and control pads	2

ESD に関する注意



ESD（静電放電）の影響を受けやすいデバイスです。

電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明

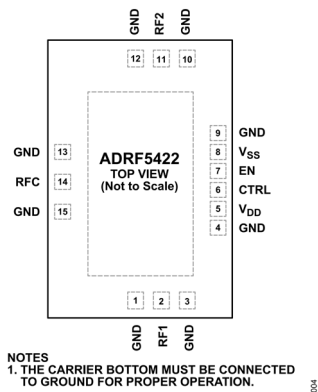


図 4. パッド配置

表 6. パッド機能の説明

パッド番号	記号	説明
1, 3, 4, 9, 10, 12, 13, 15	GND	グラウンド。これらの GND パッドのボンディングは任意です。 アプリケーション情報のセクション を参照してください。
14	RFC	RF 共通ポート。RFC パッドは 0V に DC カップリングされ、50Ω に AC 整合されています。RF ラインの電位が 0V DC に等しい場合は、DC 阻止コンデンサは不要です。インターフェース回路図については 図 5 を参照してください。
2	RF1	RF 投ポート 1。RF1 パッドは 0V に DC カップリングされ、50Ω に AC 整合されています。RF ラインの電位が 0V DC に等しい場合は、DC 阻止コンデンサは不要です。インターフェース回路図については 図 5 を参照してください。
5	VDD	正電源電圧。インターフェース回路図については 図 6 を参照してください。
6	CTRL	制御入力電圧。インターフェース回路図については 図 8 を参照してください。
7	EN	イネーブル入力電圧。インターフェース回路図については 図 9 を参照してください。
8	VSS	負電源電圧。インターフェース回路図については 図 7 を参照してください。
11	RF2	RF 投ポート 2。RF2 パッドは 0V に DC カップリングされ、50Ω に AC 整合されています。RF ラインの電位が 0V DC に等しい場合は、DC 阻止コンデンサは不要です。インターフェース回路図については 図 5 を参照してください。
	Carrier Bottom	露出パッド（EP）。露出パッドは、PCB の RF グラウンドおよび DC グラウンドに接続する必要があります。

ピン配置およびピン機能の説明

インターフェース回路図

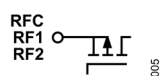


図 5. RF パッド (RFC、RF1、RF2) のインターフェース回路図

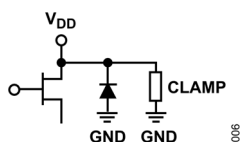
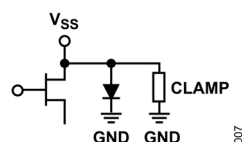
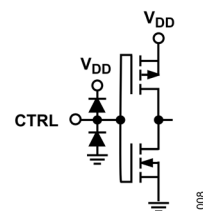
図 6. V_{DD} パッドのインターフェース回路図図 7. V_{SS} パッドのインターフェース回路図

図 8. CTRL パッドのインターフェース回路図

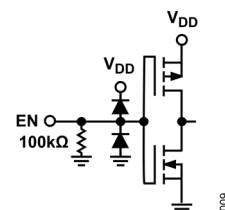


図 9. EN パッドのインターフェース回路図

代表的な性能特性

挿入損失、リターン・ロス、アイソレーション

特に指定のない限り、50Ω システムに対し、 $V_{DD} = +3.3V$ 、 $V_{SS} = -3.3V$ 、制御電圧 = 0V または V_{DD} 、 $T_{DIE} = 25^{\circ}C$ 。

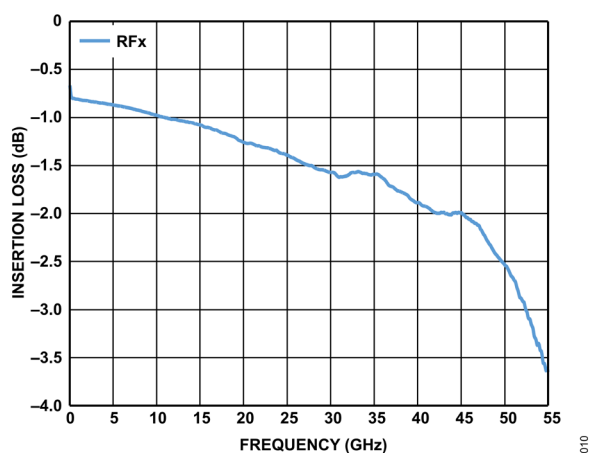


図 10. 室温での RFX の挿入損失と周波数の関係

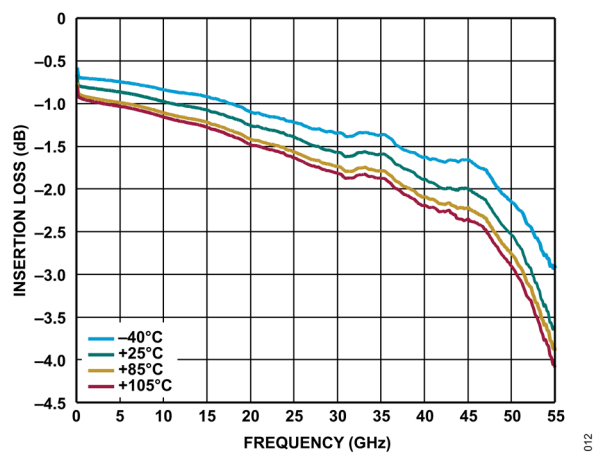


図 12. 様々な温度での挿入損失と周波数の関係

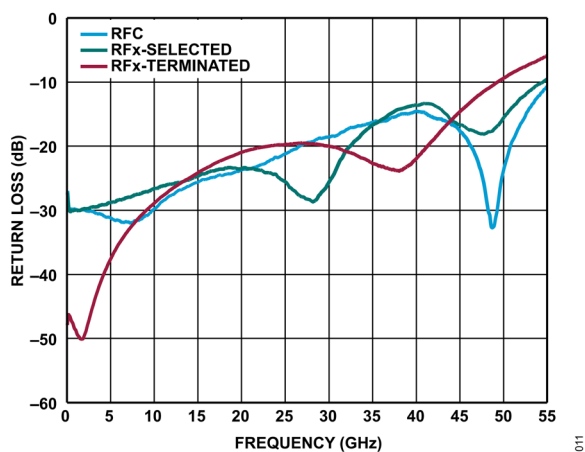


図 11. リターン・ロスと周波数の関係

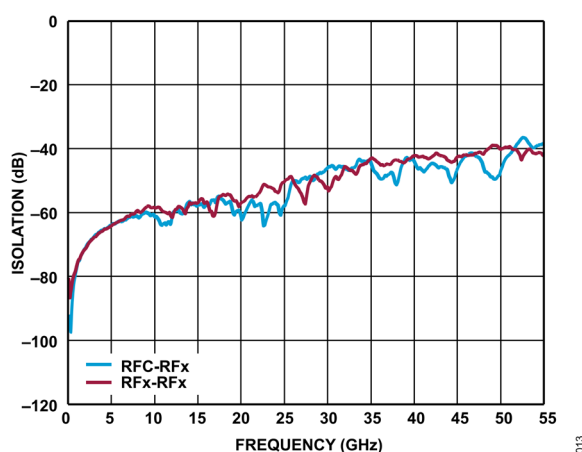


図 13. アイソレーションと周波数の関係

代表的な性能特性

入力電力圧縮と 3 次インターセプト

特に指定のない限り、50Ω システムに対し、 $V_{DD} = +3.3V$ 、 $V_{SS} = -3.3V$ 、制御電圧 = 0V または V_{DD} 、 $T_{DIE} = 25^{\circ}C$ 。

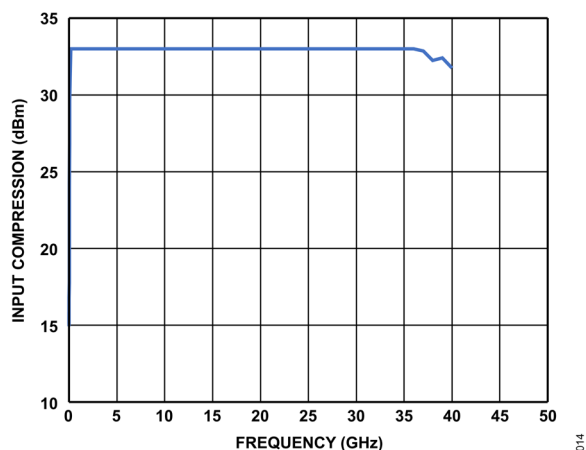


図 14. 入力 P0.1dB と周波数の関係

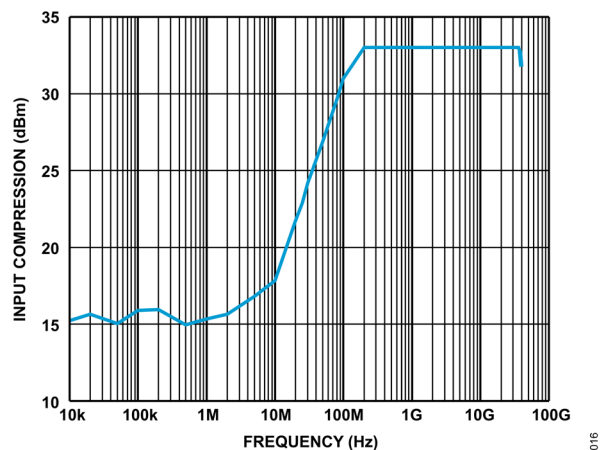


図 16. 入力 P0.1dB と周波数の関係、低周波数領域の詳細

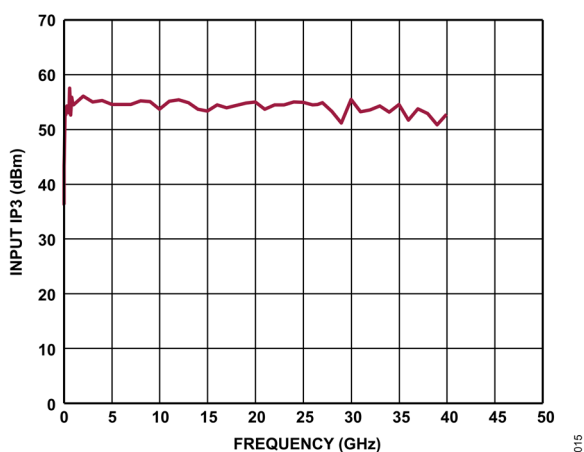


図 15. 入力 IP3 と周波数の関係

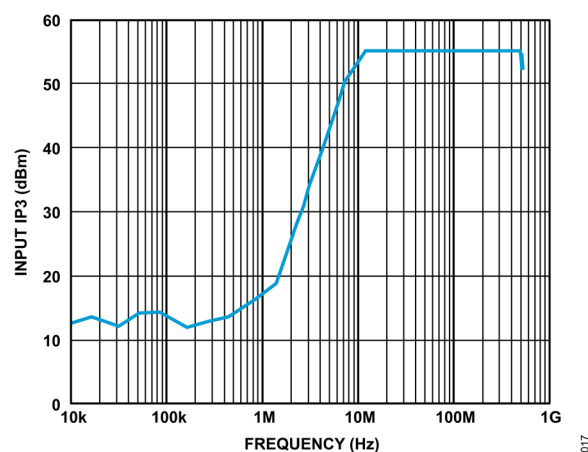


図 17. 入力 IP3 と周波数の関係、低周波数領域の詳細

動作原理

ADRF5422 にはドライバが内蔵されており、ロジック機能を内部で実行し制御インターフェースを簡素化できます。このドライバには 2 つのデジタル制御入力パッド (CTRL および EN) が備わっています。表 7 を参照してください。CTRL パッドは、RF ポートが挿入損失状態かアイソレーション状態かを決定します。EN パッドがロジック・ハイのとき、CTRL パッドのロジック状態に関係なく、スイッチはオールオフ状態になります。RF1 から RFC へのパスと RF2 から RFC へのパスはどちらも、アイソレーション状態になります。RF1 ポートと RF2 ポートは内蔵の 50Ω 抵抗に終端され、RFC ポートは反射状態となります。

電源

ADRF5422 には、V_{DD} パッドに印加する正電源電圧と、V_{SS} パッドに印加する負電源電圧が必要です。高周波ノイズをフィルタリングするため、電源ラインにバイパス・コンデンサを接続することを推奨します。

パワーアップ・シーケンスは次のとおりです。

- 1. GND を接続します。
- 2. V_{DD} 電圧と V_{SS} 電圧に電源投入します。ランプ・アップ中に V_{DD} で電流トランジェントが発生しないように、V_{DD} に電源投入してから V_{SS} に電源投入します。
- 3. デジタル制御入力に電源を投入します。デジタル制御入力の順序は重要ではありません。しかし、V_{DD} に電源を入れる前に誤ってデジタル制御入力に電源を入れると、順方向バイアスがかかり、内部の ESD 構造を損傷するおそれがあります。この損傷を防ぐため、1kΩ の直列抵抗を用いて、制御パッドに流入する電流を制限します。V_{DD} への電源投入後にコンローラ出力が高インピーダンス状態になり、制御パッドが有効なロジック状態に駆動されない場合には、ブルアップ抵抗またはブルダウン抵抗を使用してください。
- 4. RF 信号を加えます。

パワーダウン・シーケンスは、パワーアップ・シーケンスと逆の順序です。

単電源動作

ADRF5422 は、正の単電源電圧を V_{DD} に印加し、V_{SS} パッドをグラウンドに接続した状態で動作させることができます。ただし、スイッチング特性や大信号において、ある程度の性能差が生じます。詳細については、表 2 を参照してください。

RF 入出力

すべての RF ポート (RFC、RF1、RF2) は 0V に DC カップリングされており、RF ラインの電位が 0V に等しい場合、RF ポートでの DC 阻止は不要です。

RF ポートは内部で 50Ω に整合しています。そのため、外付けのマッチング回路は不要です。

挿入損失パスでは、選択された RF 投ポートと RF 共通ポートの間で RF 信号が導通します。アイソレーション・パスでは、挿入損失パスと内蔵の 50Ω 抵抗に終端されている未選択の RF 投ポートの間に大きな損失が生じます。

スイッチの設計は、均等な電力処理機能を備えた双方向なものとなっています。RF 入力信号は RFC ポートに印加することも、選択した RF 投ポートに印加することもできます。

表 7. 制御電圧の真理値表

Digital Control Inputs		RF Paths	
EN	CTRL	RF1 to RFC	RF2 to RFC
Low	Low	Isolation (off)	Insertion loss (on)
Low	High	Insertion loss (on)	Isolation (off)
High	Low	Isolation (off)	Isolation (off)
High	High	Isolation (off)	Isolation (off)

アプリケーション情報

ダイのアセンブリ

ADRF5422 のアセンブリ図を図 18 に示します。

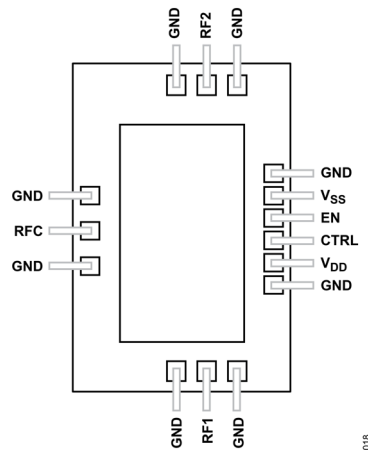


図 18. ダイのアセンブリ図

ADRF5422 は、3 ミル × 0.5 ミルの金リボン・ワイヤと 3 ミルのループ高さ（代表値）を用いた場合に、RF 入力および出力インピーダンスが最適に整合するよう設計されています。図 19 と図 20 に、そのボンディング図を示します。また、同等のインダクタンスを有する複数のワイヤ・ボンドを使用しても、同様の性能が得られます。デバイスからの RF ルーティングには、コプラナ導波路またはマイクロストリップ伝送線を使用できます。デバイスは推奨リボン・ボンドに内部で整合するよう設計されているため、伝送線パッド上でのインピーダンス整合は不要です。最適な性能を得るには、RF 伝送ラインとデバイス・エッジの間隔を 3 ミルにすることを推奨します。

DC パッドは、配線長をできるだけ短くして寄生インダクタンスを最小限に抑えることにより、標準的な 1 ミル径のワイヤで接続できます。DC パッドは十分な大きさがあるため、必要に応じて、リボン・ボンドを使用できます。

すべてのボンドは、150°C の公称ステージ温度でサーモソニック・ボンディングする必要があり、信頼性の高いボンドを実現するには最小量の超音波エネルギーを印加する必要があります。

デバイスは裏面が金属被覆されているため、グラウンド接続は、導電性エポキシ樹脂を用いてデバイスを RF グランド・プレーンに直接接着して行うことができます。この場合、グラウンド・パッドの接続は任意ですが、確実なグラウンド接続を確保するために推奨します。

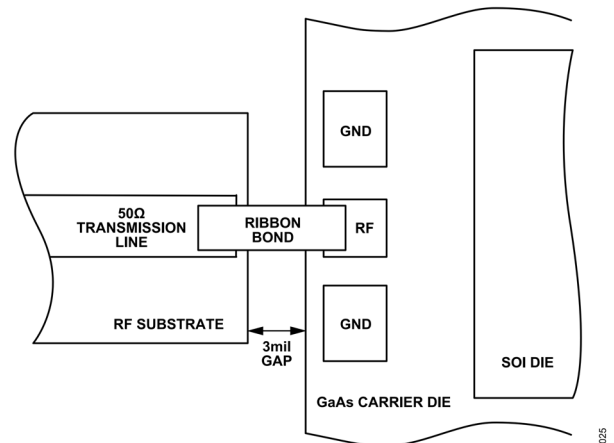


図 19. ボンディングの上面図

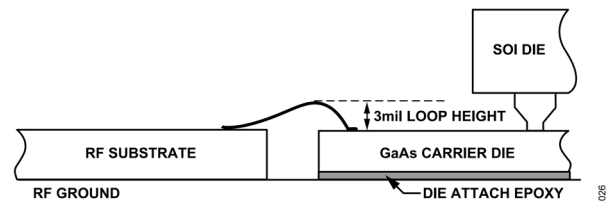


図 20. ボンディングの側面図

ハンドリング、マウンティングおよびエポキシ樹脂によるダイ接着

デバイスは、出荷用の ESD 保護密封袋に入れて保管し、すべてのベア・ダイは乾燥窒素環境で保管してください。

手作業でピッキングする場合、GaAs デバイス用のピンセットを使用することが一般的です。しかし、キャリア配置ダイのデバイスについては、デバイス基板上への損傷を避けるために、真空ツールの使用を推奨します。これらのデバイスは清浄な環境で取り扱ってください。また、デバイスの洗浄には、液体のクリーニング・システムは使用しないでください。

ダイをエポキシ樹脂で接着するには、チップを所定の位置に配置してから、チップ周辺に薄いエポキシ樹脂のフィレットが観察される程度に、一定量のエポキシ樹脂をマウント面に塗布します。エポキシ樹脂の硬化温度は、メーカーの推奨値およびデバイスの最大定格に従って設定し、アセンブリ後の機械的ストレスの蓄積を最小限に抑えてください。

