

平均 10W、シリコン SPDT、反射型スイッチ、1GHz～20GHz

特長

- ▶ 広帯域周波数範囲：1GHz～20GHz
- ▶ 低挿入損失：20GHzまで 0.8dB（代表値）
- ▶ 高アイソレーション：20GHzまで 52dB（代表値）
- ▶ 高入力直線性
 - ▶ 0.1dB 圧縮ポイント（P0.1dB）：44dBm
 - ▶ 3次インターセプト・ポイント（IP3）：>70dBm
 - ▶ 2次インターセプト・ポイント（IP2）：>120dBm
- ▶ $T_{CASE} = 85^\circ\text{C}$ で高出力に対応：
 - ▶ 挿入損失パス
 - ▶ 平均：40dBm
 - ▶ パルス（>100ns のパルス幅、
15%デューティサイクル）：43dBm
 - ▶ ピーク（≤100ns のピーク時間、
5%デューティサイクル）：44dBm
 - ▶ ホット・スイッチング：37dBm
- ▶ 0.1dB RF セトリング・タイム（ $P_{IN} \leq 37\text{dBm}$ ）：750ns
- ▶ 低周波数スブリアスなし
- ▶ 正電圧制御インターフェース：CMOS/LVTTL に対応
- ▶ 20 ピン、3.0mm × 3.0mm LGA パッケージ
- ▶ ADRF5141 とピン互換

機能ブロック図

ADRF5144

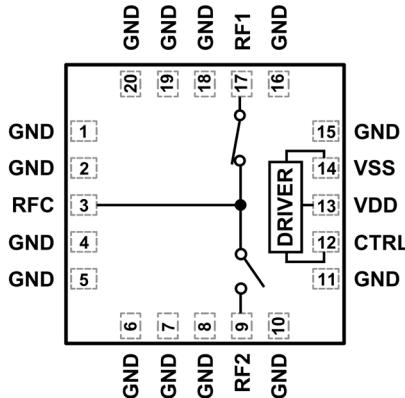


図 1. 機能ブロック図

概要

ADRF5144 は、シリコン・プロセスで製造された反射型単極双投（SPDT）スイッチです。

このデバイスは、1GHz～20GHz で動作し、挿入損失は 0.8dB、アイソレーションは 52dB です（いずれも代表値）。挿入損失パスにおいて、平均電力 40dBm、ピーク電力 44dBm の無線周波数（RF）入力電力処理能力を備えています。

ADRF5144 は、+3.3V の正電源で 130μA、-3.3V の負電源で 510μA のわずかな電流が流れます。また、相補型金属酸化膜半導体（CMOS）／低電圧トランジスタ-トランジスタ・ロジック（LVTTL）に対応した制御方式を採用しています。ADRF5144 は、ドライバ回路を追加する必要がなく、窒化ガリウム（GaN）や PIN ダイオードをベースとしたスイッチを置き換える理想的な製品です。

更に、ADRF5144 は正単電源電圧（V_{DD}）を印加し、負電源電圧（V_{SS}）をグラウンドに接続した状態でも動作できます。この動作条件では、小信号性能は維持されますが、スイッチング特性、直線性、電力処理性能は低下します（表 2 を参照）。

ADRF5144 は、20 ピン、3.0mm × 3.0mm、RoHS 準拠のランド・グリッド・アレイ（LGA）パッケージで提供され、動作可能温度は-40°C～+85°C です。

アプリケーション

- ▶ 防衛用無線機、レーダー、電子対抗手段
- ▶ Satcom
- ▶ 試験および計測器
- ▶ 窒化ガリウム（GaN）および PIN ダイオードの置き換えデバイス

目次

特長	1	代表的な性能特性	8
アプリケーション	1	挿入損失、リターン・ロス、アイソレーション	8
機能ブロック図	1	入力電力圧縮	9
概要	1	動作原理	10
仕様	3	電源	10
単電源動作	4	RF 入出力	10
絶対最大定格	5	タイミング仕様	10
熱抵抗	5	アプリケーション情報	11
パワー・ディレーティング曲線	5	PCB 設計のための推奨事項	11
静電放電 (ESD) 定格	6	外形寸法	12
ESD に関する注意	6	オーダー・ガイド	12
ピン配置およびピン機能の説明	7	評価用ボード	12
インターフェース回路図	7		

改訂履歴

12/2022—Revision 0: Initial Version

仕様

特に指定のない限り、 $V_{DD} = 3.3V$ 、 $V_{SS} = -3.3V$ 、 $V_{CTRL} = 0V$ または $V_{DD}V$ 、 $T_{CASE} = 25^\circ C$ 、 50Ω システム。

表 1. 電気仕様

Parameter	Symbol	Test Conditions/Comments	Min	Typ	Max	Unit
FREQUENCY RANGE	f		1000		20,000	MHz
INSERTION LOSS						
Between RFC and RF1/RF2 (ON)		9 kHz to 1 GHz 1 GHz to 12 GHz 12 GHz to 20 GHz 20 GHz to 26 GHz		0.45 0.65 0.8 1.1		dB
RETURN LOSS						
RFC and RF1/RF2 (ON)		9 kHz to 1 GHz 1 GHz to 12 GHz 12 GHz to 20 GHz 20 GHz to 26 GHz		30 25 20 15		dB
ISOLATION						
Between RFC and RF1/RF2 (OFF)		9 kHz to 20 GHz 20 GHz to 26 GHz		52 47		dB
Between RF1 and RF2		9 kHz to 20 GHz 20 GHz to 26 GHz		48 43		dB
SWITCHING CHARACTERISTICS						
Rise and Fall Time	t_{RISE}, t_{FALL}	10% to 90% of RF output		135		ns
On and Off Time	t_{ON}, t_{OFF}	50% V_{CTRL} to 90% of RF output		500		ns
RF Settling Time						
0.5 dB RF Settling Time		50% V_{CTRL} to 0.5 dB of final RF output, $P_{IN} \leq 37$ dBm		550		ns
0.1 dB RF Settling Time		50% V_{CTRL} to 0.1 dB of final RF output, $P_{IN} \leq 37$ dBm		750		ns
INPUT LINEARITY						
0.1 dB Power Compression	$P_{0.1dB}$	$f = 1$ GHz to 18 GHz		44		dBm
Input Third-Order Intercept	$IIP3$	Two tone input power = 30 dBm each tone, $\Delta f = 1$ MHz		>70		dBm
Input Second-Order Intercept	$IIP2$	Two tone input power = 30 dBm each tone, $\Delta f = 1$ MHz		>120		dBm
SUPPLY CURRENT						
Positive Supply Current	I_{DD}	V_{DD}, V_{SS} pins		130		μA
Negative Supply Current	I_{SS}			510		μA
DIGITAL CONTROL INPUTS						
Voltage		CTRL pin				
Low	V_{INL}		0	0.8		V
High	V_{INH}		1.2	3.3		V
Current						
Low and High	I_{INL}, I_{INH}			<0.1		μA
RECOMMENDED OPERATING CONDITIONS						
Positive Supply Voltage	V_{DD}		3.15	3.45		V
Negative Supply Voltage	V_{SS}		-3.45	-3.15		V
Digital Control Input Voltage	V_{CTRL}		0	V_{DD}		V
RF Input Power Wait Time ¹	t_{Wait}	$P_{IN} \leq 37$ dBm 37 dBm < $P_{IN} \leq 41$ dBm 41 dBm < $P_{IN} \leq 42$ dBm 42 dBm < $P_{IN} \leq 43$ dBm	0 1.0 1.2 1.5			μs

仕様

表 1. 電気仕様（続き）

Parameter	Symbol	Test Conditions/Comments	Min	Typ	Max	Unit
RF Input Power ²	P_{IN}	$f = 1 \text{ GHz to } 18 \text{ GHz}, T_{CASE} = 85^\circ\text{C}$				
Insertion Loss Path		RF signal applied to the RFC or through connected RF1/RF2				
Average				40		dBm
Pulsed ³		>100 ns pulse width, 15% duty cycle		43		dBm
Peak		$\leq 100 \text{ ns peak duration, 5% duty cycle}$		44		dBm
Hot Switching		RF signal applied to the RFC		37		dBm
Case Temperature	T_{CASE}		-40		+85	°C

¹ 詳細については動作原理のセクションを参照してください。² パワー・ディレーティングと周波数の関係については、図2と図3を参照してください。³ 異なるパルス条件については、アプリケーション・サポートまでお問い合わせください。

単電源動作

特に指定のない限り、 $V_{DD} = 3.3\text{V}$ 、 $V_{SS} = -3.3\text{V}$ 、 $V_{CTRL} = 0\text{V}$ または $V_{DD}\text{V}$ 、 $T_{CASE} = 25^\circ\text{C}$ 、 50Ω システム。

表 2. 単電源動作の仕様

Parameter	Symbol	Test Conditions/Comments	Min	Typ	Max	Unit
FREQUENCY RANGE	f		1000		20,000	MHz
SWITCHING CHARACTERISTICS						
Rise and Fall Time	t_{RISE}, t_{FALL}	10% to 90% of RF output		0.66		μs
On and Off Time	t_{ON}, t_{OFF}	50% V_{CTRL} to 90% of RF output		1.5		μs
0.1 dB RF Settling Time		50% V_{CTRL} to 0.1 dB of final RF output, $P_{IN} \leq 24 \text{ dBm}$		1.8		μs
INPUT LINEARITY		$f = 1 \text{ GHz to } 18 \text{ GHz}$				
0.1 dB Power Compression	$P_{0.1\text{dB}}$			29		dBm
Input Third-Order Intercept	IIP3	Two tone input power = 20 dBm each tone, $\Delta f = 1 \text{ MHz}$		58		dBm
Input Second-Order Intercept	IIP2	Two tone input power = 20 dBm each tone, $\Delta f = 1 \text{ MHz}$		109		dBm
RECOMMENDED OPERATING CONDITIONS						
RF Input Power Wait Time ¹	t_{Wait}	$P_{IN} \leq 24 \text{ dBm}$		0		μs
		$24 \text{ dBm} < P_{IN} \leq 29.5 \text{ dBm}$		2.2		μs
RF Input Power ²	P_{IN}	$f = 1 \text{ GHz to } 18 \text{ GHz}, T_{CASE} = 85^\circ\text{C}$				
Insertion Loss Path		RF signal applied to the RFC or through connected RF1/RF2				
Average				30		dBm
Pulsed ³		>100 ns pulse width, 15% duty cycle		30		dBm
Peak		$\leq 100 \text{ ns peak duration, 5% duty cycle}$		30		dBm
Hot Switching		RF signal applied to the RFC		24		dBm

¹ 詳細については動作原理のセクションを参照してください。² パワー・ディレーティングと周波数の関係については、図2と図3を参照してください。³ 異なるパルス条件については、アプリケーション・サポートまでお問い合わせください。

絶対最大定格

推奨動作条件については、表 1 および表 2 を参照してください。

表 3. 絶対最大定格

Parameter	Rating
Supply Voltage	
Positive	-0.3 V to +3.6 V
Negative	-3.6 V to +0.3 V
Digital Control Input Voltage	
Voltage	-0.3 V to V_{DD} + 0.3 V
Current	3 mA
RF Input Power, Dual Supply ¹ ($V_{DD} = 3.3$ V, $V_{SS} = -3.3$ V, $f = 1$ GHz to 18 GHz, $T_{CASE} = 85^\circ\text{C}$)	
Insertion Loss Path	
Average	40.5 dBm
Pulsed	43.5 dBm
Peak	44.5 dBm
Hot Switching	37.5 dBm
RF Input Power, Single Supply ¹ ($V_{DD} = 3.3$ V, $V_{SS} = 0$ V, $f = 1$ GHz to 18 GHz, $T_{CASE} = 85^\circ\text{C}$)	
Insertion Loss Path	
Average	30.5 dBm
Pulsed	30.5 dBm
Peak	30.5 dBm
Hot Switching	24.5 dBm
RF Power Under Unbiased Condition ($V_{DD}, V_{SS} = 0$ V)	
Input at RFC	30 dBm
Input at RFx	24 dBm
Temperature	
Junction (T_J)	135°C
Storage	-65°C to +150°C
Reflow	260°C

¹ パワー・ディレーティングと周波数の関係については、図 2 と図 3 を参照してください。

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

同時に複数の絶対最大定格を適用することはできません。

熱抵抗

熱性能は、プリント回路基板（PCB）の設計と動作環境に直接関連しています。PCB の熱設計には細心の注意を払う必要があります。

θ_{JC} は、ジャンクションと底部（チャンネルとパッケージ底部）の間の熱抵抗です。

表 4. 热抵抗

Package Type	θ_{JC} ¹	Unit
CC-20-13	25	°C/W

¹ θ_{JC} は、以下の条件でのシミュレーションによって求めています。熱伝達は、チャンネルからグラウンド・パッドを通って PCB までの熱伝導のみによるものとし、グラウンド・パッドは 85°C の動作温度に固定しています。

パワー・ディレーティング曲線

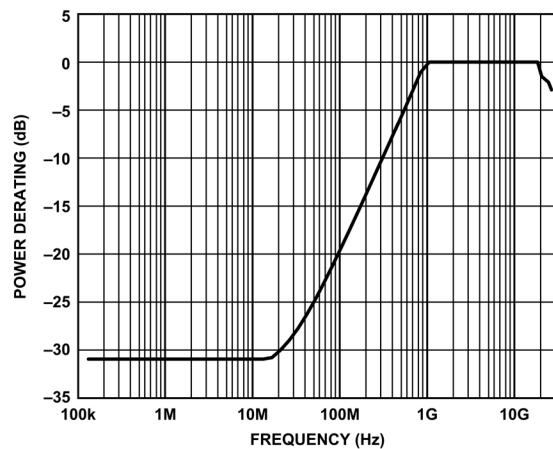


図 2. パワー・ディレーティングと周波数の関係、低周波数領域の詳細、 $T_{CASE} = 85^\circ\text{C}$

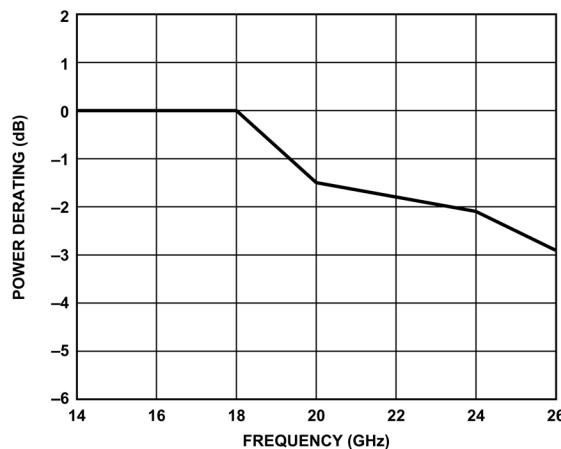


図 3. パワー・ディレーティングと周波数の関係、高周波数領域の詳細、 $T_{CASE} = 85^\circ\text{C}$

絶対最大定格

静電放電（ESD）定格

以下の ESD 情報は、ESD に敏感なデバイスを取り扱うために示したものですが、対象は ESD 保護区域内だけに限られます。

ANSI/ESDA/JEDEC JS-001 準拠の人体モデル（HBM）。

ANSI/ESDA/JEDEC JS-002 準拠の帯電デバイス・モデル（CDM）。

ADRF5144 の ESD 定格

表 5. ADRF5144、20 端子 LGA

ESD Model	Withstand Threshold (V)	Class
HBM	±2000 for all pins	2
CDM	±1250 for all pins	C3

ESD に関する注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明

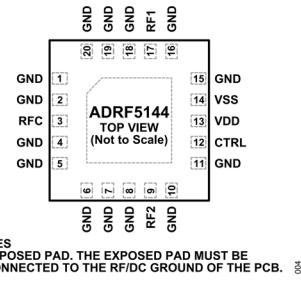


図 4. ピン配置（上面図）

表 6. ピン機能の説明

ピン番号	記号	説明
1, 2, 4 to 8, 10, 11, 15, 16, 18 to 20	GND	グラウンド。これらのピンは、PCB の RF/DC グラウンドに接続する必要があります。
3	RFC	RF 共通ポート。このピンは 0V に DC カップリングされ、50Ω に AC 整合されています。RF ラインの電位が 0V DC に等しい場合は、DC 阻止コンデンサは不要です。
9	RF2	RF 投ポート 2。このピンは 0V に DC カップリングされ、50Ω に AC 整合されています。RF ラインの電位が 0V DC に等しい場合は、DC 阻止コンデンサは不要です。
12	CTRL	制御入力。真理値表については、表 7 を参照してください。
13	VDD	正電源電圧。
14	VSS	負電源電圧。
17	RF1	RF 投ポート 1。このピンは 0V に DC カップリングされ、50Ω に AC 整合されています。RF ラインの電位が 0V DC に等しい場合は、DC 阻止コンデンサは不要です。
	EPAD	露出パッド。露出パッドは、PCB の RF/DC グラウンドに接続する必要があります。

インターフェース回路図

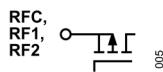


図 5. RF ピン (RFC、RF1、RF2) のインターフェース回路図

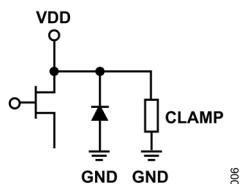


図 6. VDD ピンのインターフェース回路図

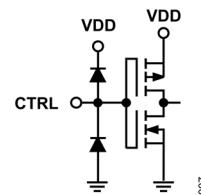


図 7. デジタル・ピン (CTRL) のインターフェース回路図

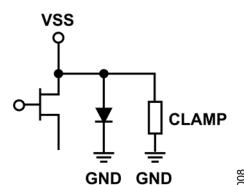
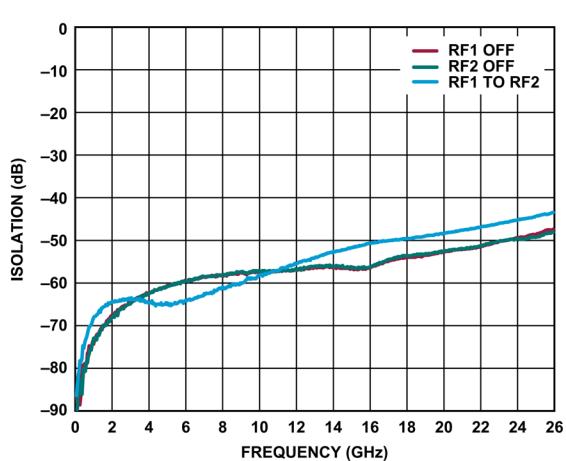
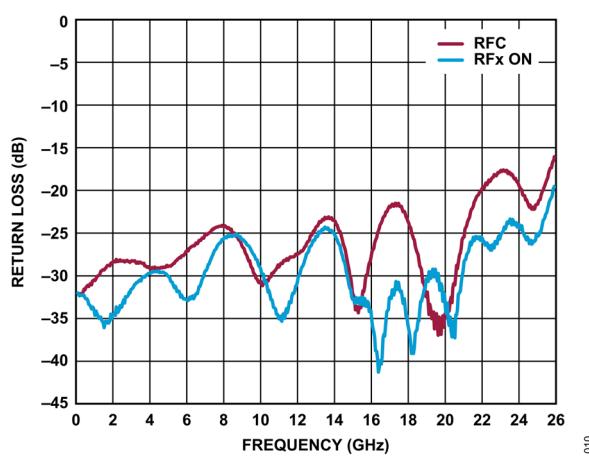
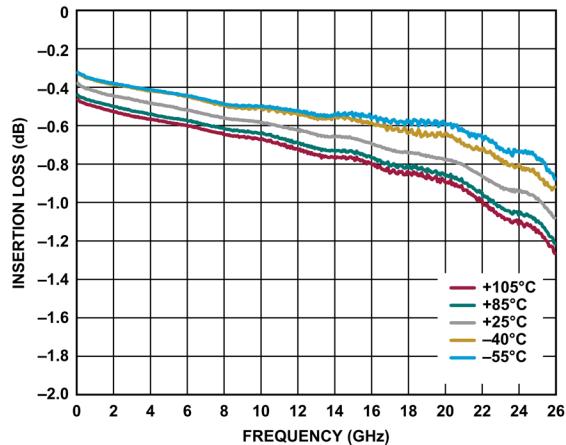
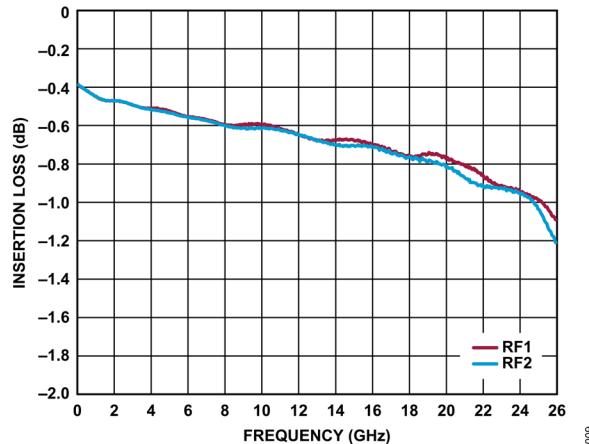


図 8. VSS ピンのインターフェース回路図

代表的な性能特性

挿入損失、リターン・ロス、アイソレーション

特に指定のない限り、 50Ω システムに対し、 $V_{DD}=3.3V$ 、 $V_{SS}=-3.3V$ または $0V$ 、 $V_{CTRL}=0V$ または V_{DDV} 、 $T_{CASE}=25^{\circ}C$ 。ADRF5144-EVALZ上で測定。



代表的な性能特性

入力電力圧縮

特に指定のない限り、 50Ω システムに対し、 $V_{DD} = 3.3V$ 、 $V_{SS} = -3.3V$ 、 $V_{CTRL} = 0V$ または $V_{DD}V$ 、 $T_{CASE} = 25^\circ C$ 。大信号性能パラメータは ADRF5144-EVALZ で測定。

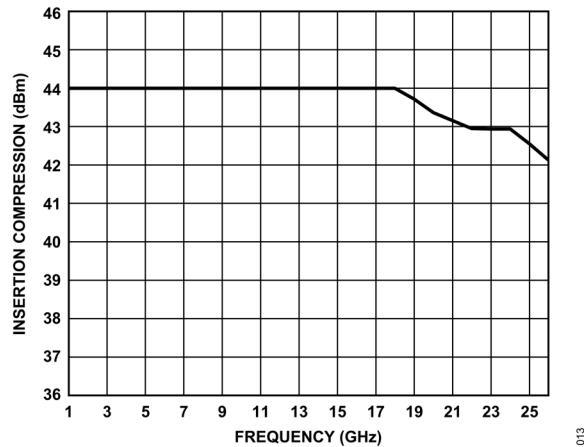


図 13. 入力 0.1dB 電力圧縮と周波数の関係

013

動作原理

ADRF5144 にはドライバが内蔵されており、ロジック機能を内部で実行し制御インターフェースを簡素化できます。このドライバは、RF パスの状態を制御する制御入力用の CTRL ピンを 1 つ備えており、どの RF ポートを挿入損失状態にして、どの RF ポートをアイソレーション状態にするかを決定します（表 7 を参照）。

電源

ADRF5144 は、VDD ピンに供給する正電源電圧と、VSS ピンに供給する負電源電圧を必要とします。RF カップリングを最小限に抑えるために、電源ラインにはバイパス用コンデンサを推奨します。

理想的なパワーアップ・シーケンスは以下のとおりです。

1. グラウンドに接続します。
2. VDD と VSS に電源を投入します。ランプアップ中に VDD で電流トランジエントが発生しないように、VDD の電源投入後に VSS に電源を投入してください。
3. デジタル制御入力に電源を投入します。VDD への電源投入の前にデジタル制御入力に電源投入すると、意図せぬ順方向バイアスの原因となり、内蔵 ESD 保護構造に損傷を与える可能性があります。この損傷を防ぐには、1kΩ 抵抗を直列接続して、制御ピンに流入する電流を制限します。VDD への電源投入後にコントローラ出力が高インピーダンス状態になり、制御ピンが有効なロジック状態に駆動されない場合は、プルアップ抵抗またはプルダウン抵抗を接続します。
4. RF 入力信号を印加します。
5. 理想的なパワーダウン・シーケンスはこの電源投入シーケンスの逆順序です。

単電源動作

ADRF5144 は、単一の正電源電圧を VDD ピンに印加し、VSS ピンをグラウンドに接続した状態でも動作できます。ただし、スイッチング特性と大信号において、若干の性能差が生じる可能性があります。詳細については、表 2 を参照してください。

RF 入出力

すべての RF ポート（RFC、RF1、RF2）は 0V に DC カップリングされており、RF ラインの電位が 0V に等しい場合、RF ポートでの DC 阻止は不要です。

RF ポートは内部で 50Ω に整合されています。そのため、外付けのマッチング回路は不要です。

挿入損失パスでは、選択された RF 投ポートと RF 共通ポートの間で RF 信号が導通します。アイソレーション・パスでは、挿入損失パスと選択していない RF 投ポートの間に大きな損失が発生します。ADRF5144 の未選択の RF ポートは反射状態となります。

スイッチの設計は、均等な電力処理機能を備えた双方向なものとなっています。RF 入力信号は RFC ポートに印加することも、選択した RF 投ポートに印加することもできます。

表 7. 制御電圧の真理値表

Digital Control Input, V_{CTRL}	RF Paths	
	RF1 to RFC	RF2 to RFC
Low	Insertion loss (on)	Isolation (off)
High	Isolation (off)	Insertion loss (on)

タイミング仕様

RF 入力電力がホット・スイッチングの電力レベルの最大推奨値を超える場合には、RF 投ポート間のスイッチング後に待ち時間 t_{WAIT} を置く必要があります（図 14 を参照）。

RF 電力レベルがホット・スイッチング電力レベルの最大推奨値以下であれば、待ち時間を置く必要はありません（表 1 および表 2 を参照）。

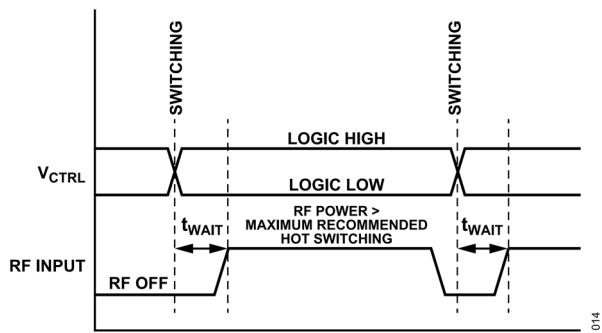


図 14. RF 入力電力の待ち時間

アプリケーション情報

ADRF5144 には、2 本の電源ピン（VDD と VSS）と 1 本の制御ピン（CTRL）があります。電源ピンおよび制御ピンの外付け部品と接続方法を図 15 に示します。VDD ピンと VSS ピンは、100pF と 10nF の多層セラミック・コンデンサでデカップリングされています。また、制御ピンは 100pF の多層セラミック・コンデンサでデカップリングされています。デバイスのピン配置により、デカップリング・コンデンサをデバイスの近くに配置することができます。RF ラインが 0V 以外の電圧でバイアスする場合に RF ピンに接続する DC 阻止コンデンサを除いて、バイアスおよび動作用には他の外付け部品は不要です。詳細については、[ピン配置およびピン機能の説明](#)のセクションを参照してください。

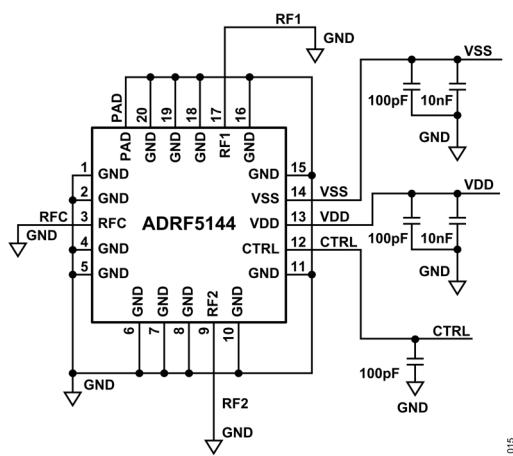


図 15. 推奨回路図

PCB 設計のための推奨事項

RF ポートは内部で 50Ω に整合しており、ピン配置は、PCB 上の特性インピーダンスが 50Ω のコプレーナ導波路 (CPWG) に接合できるよう設計されています。図 16 に、8 ミル厚の Rogers RO4003 誘電体材料を用いた RF 基板の CPWG RF パターンの設計例を示します。幅 14 ミル、クリアランス 7 ミル、銅仕上げ厚さ 1.5 ミルの RF パターンを推奨します。

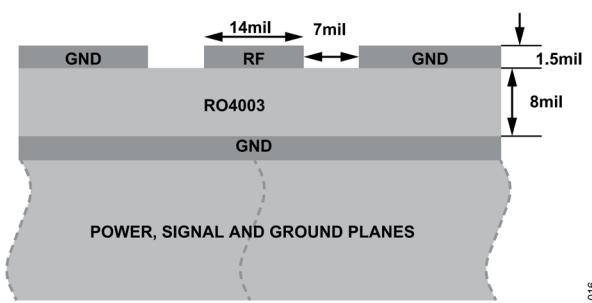


図 16. PCB の層構成例

図 17 に、デバイスからの RF パターン、電源、制御信号のルーティングを示します。グランド・プレーンは、RF および熱性能を最適化するため、できる限り多数の充填スルーウェアで接続されています。デバイスの主な熱経路は裏面にあります。そのため、高出力アプリケーションでは、最大限の放熱を確保し、PCB の熱上昇を抑えるために、PCB 下面にヒートシンクを設ける必要があります。

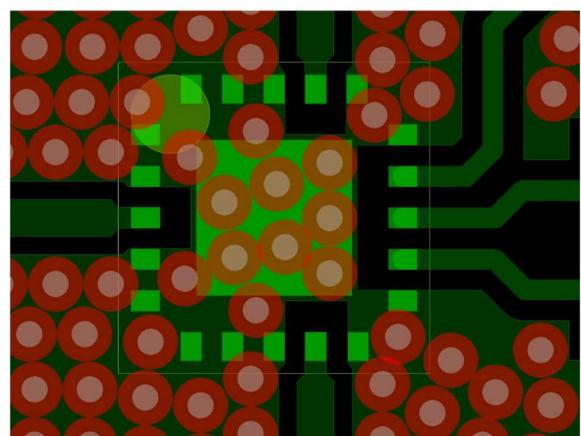


図 17. PCB 配線

例に示した層構成での、デバイスの RF ピンから 50Ω CPWG までの推奨レイアウトを図 18 に示します。PCB パッドは、デバイス・パッドと 1 対 1 に対応します。グラウンド・パッドは、ハンダ・マスク定義で描かれ、信号パッドはパッド定義で描かれています。PCB パッドからの RF パターンは、パッケージ端まで同じ幅で延びた後、RF パターンに向けて 45° の角度でテーパ状になっています。ペースト・マスクも、アーチャーが減少することなくパッドと一致するよう設計されています。ペーストは、複数の開口に分割されパドルを形成しています。



図 18. 推奨の RF ピン遷移

異なる誘電体厚さや CPWG 設計を使用した場合の代替 PCB 層構成、ならびにその他の推奨事項については、[アナログ・デバイセズのテクニカル・サポート](#)にお問い合わせください。

外形寸法

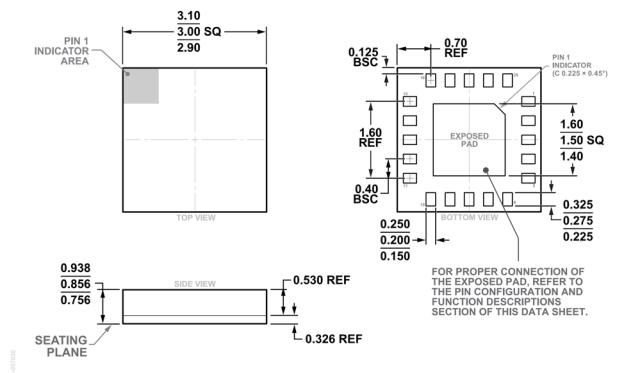


図 19. 20 端子ランド・グリッド・アレイ [LGA]
3.0mm × 3.0mm ボディ、0.856mm パッケージ高
(CC-20-13)
寸法 : mm

オーダー・ガイド

Model ¹	Temperature Range	Package Description	Package Quantity	Package Option
ADRF5144BCCZN	-40°C to +85°C	20-Terminal Land Grid Array [LGA]	Reel, 500	CC-20-13
ADRF5144BCCZN-R7	-40°C to +85°C	20-Terminal Land Grid Array [LGA]	Reel, 500	CC-20-13

¹ Z = RoHS 準拠製品。

評価用ボード

Model ¹	Description
ADRF5144-EVALZ	Evaluation Board

¹ Z = RoHS 準拠製品。