

DC~28GHz、GaAs、pHEMT、2W パワー・アンプ

特長

- ▶ 広帯域で、内部整合された RF パワー・アンプ
- ▶ 入力および出力を DC カップリング
- ▶ RF パワー・ディテクタ内蔵
- ▶ 温度センサー内蔵
- ▶ ゲイン：8GHz~16GHz で 13dB（代表値）
- ▶ OP1dB：8GHz~16GHz で 32.5dBm（代表値）
- ▶ PSAT：8GHz~16GHz で 33.5dBm（代表値）
- ▶ OIP3：8GHz~16GHz で 43.5dBm（代表値）

アプリケーション

- ▶ 電子戦
- ▶ レーダー
- ▶ 試験装置および計測装置

概要

ADPA9007-2CHIP は、DC~28GHz で動作する 2W の RF パワー・アンプです。RF 入出力は内部整合され、DC カップリングされています。ADPA9007-2CHIP には、温度補償された RF パワー・ディテクタおよび温度センサーが内蔵されています。

8GHz~16GHz の帯域において、ADPA9007-2CHIP アンプのゲインは 13dB、1dB 圧縮ポイント（OP1dB）の出力パワーは 32.5dBm、出力 3 次インターセプト・ポイント（OIP3）は 43.5dBm です。このアンプは 15V（代表値）の電源電圧（V_{DD}）で動作し、静止ドレイン電流（I_{DQ}）は 500mA（代表値）ですが、これは調整可能です。

ADPA9007-2CHIP は、ガリウム・ヒ素（GaAs）ベースの擬似格子整合型高電子移動度トランジスタ（pHEMT）のプロセスで製造されており、-55°C~+85°C で動作するよう仕様規定されています。

機能ブロック図

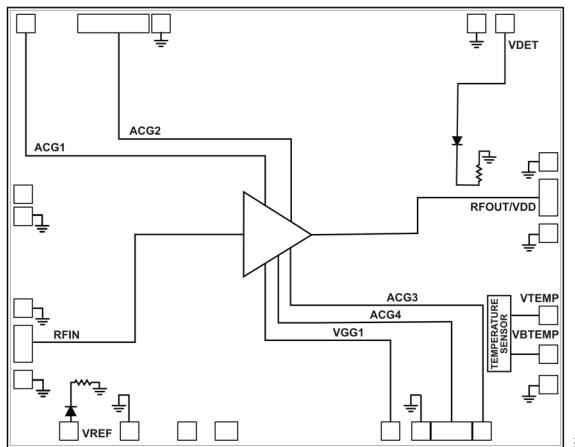


図 1. 機能ブロック図

目次

特長	1	代表的な性能特性	9
アプリケーション	1	動作原理	22
概要	1	アプリケーション情報	23
機能ブロック図	1	パワーアップ・シーケンス	24
仕様	3	パワーダウン・シーケンス	24
周波数範囲 : 0.05GHz～8GHz	3	HMC980LP4Eによる ADPA9007-2CHIP のバイアシング	25
周波数範囲 : 8GHz～16GHz	3	アッセンブリ図	26
周波数範囲 : 16GHz～20GHz	4	ミリ波、GaAs、MMIC の取り付けおよびボンディング技術	27
周波数範囲 : 20GHz～24GHz	4	取り扱い上の注意	27
周波数範囲 : 24GHz～28GHz	5	マウント	27
絶対最大定格	6	ワイヤ・ボンディング	27
熱抵抗	6	外形寸法	28
静電放電 (ESD) 定格	6	オーダー・ガイド	28
ESD に関する注意	6		
ピン配置およびピン機能の説明	7		
インターフェース回路図	8		

改訂履歴

4/2024—Revision 0: Initial Version

仕様

周波数範囲：0.05GHz～8GHz

特に指定のない限り、 $T_{CASE} = 25^\circ\text{C}$ 、 $V_{DD} = 15\text{V}$ 、 $I_{DQ} = 500\text{mA}$ です。ゲート電圧 (V_{GG1}) を $-1.5\text{V} \sim 0\text{V}$ の範囲で調整して、 $I_{DQ} = 500\text{mA}$ （代表値）を実現します。

表 1. 周波数範囲：0.05GHz～8GHz

Parameter	Test Conditions/Comments	Min	Typ	Max	Unit
FREQUENCY RANGE		0.05	8		GHz
GAIN		11	13		dB
Flatness		± 0.5			dB
Variation over Temperature		0.015			$\text{dB}/^\circ\text{C}$
NOISE FIGURE		8			dB
RETURN LOSS					
Input		13			dB
Output		14			dB
OUTPUT					
OP1dB		31	33		dBm
Saturated Output Power (P_{SAT})			35		dBm
OIP3	Output power (P_{OUT}) per tone = 16 dBm with 1 MHz tone spacing		43		dBm
OIP2	P_{OUT} per tone = 16 dBm with 1 MHz tone spacing		48		dBm
SUPPLY					
I_{DQ}	Adjust V_{GG1} to achieve $I_{DQ} = 500\text{ mA}$ typical		500		mA
V_{DD}		10	15		V

周波数範囲：8GHz～16GHz

特に指定のない限り、 $T_{CASE} = 25^\circ\text{C}$ 、 $V_{DD} = 15\text{V}$ 、 $I_{DQ} = 500\text{mA}$ です。 V_{GG1} を $-1.5\text{V} \sim 0\text{V}$ の範囲で調整して、 $I_{DQ} = 500\text{mA}$ （代表値）を実現します。

表 2. 周波数範囲：8GHz～16GHz

Parameter	Test Conditions/Comments	Min	Typ	Max	Unit
FREQUENCY RANGE		8	16		GHz
GAIN		11	13		dB
Flatness		± 0.2			dB
Variation over Temperature		0.006			$\text{dB}/^\circ\text{C}$
NOISE FIGURE		3.5			dB
RETURN LOSS					
Input		15			dB
Output		16			dB
OUTPUT					
OP1dB		30.5	32.5		dBm
P_{SAT}			33.5		dBm
OIP3	P_{OUT} per tone = 16 dBm with 1 MHz tone spacing		43.5		dBm
OIP2	P_{OUT} per tone = 16 dBm with 1 MHz tone spacing		42.5		dBm
SUPPLY					
I_{DQ}	Adjust V_{GG1} to achieve $I_{DQ} = 500\text{ mA}$ typical		500		mA
V_{DD}		10	15		V

仕様

周波数範囲：16GHz～20GHz

特に指定のない限り、 $T_{CASE} = 25^\circ\text{C}$ 、 $V_{DD} = 15\text{V}$ 、 $I_{DQ} = 500\text{mA}$ です。 V_{GG1} を $-1.5\text{V} \sim 0\text{V}$ の範囲で調整して、 $I_{DQ} = 500\text{mA}$ （代表値）を実現します。

表 3. 周波数範囲：16GHz～20GHz

Parameter	Test Conditions/Comments	Min	Typ	Max	Unit
FREQUENCY RANGE		16	20		GHz
GAIN		11	13		dB
Flatness			± 0.15		dB
Variation over Temperature			0.007		dB/ $^\circ\text{C}$
NOISE FIGURE		3.5			dB
RETURN LOSS					
Input		16			dB
Output		16			dB
OUTPUT					
OP1dB		29	31		dBm
P_{SAT}			32.5		dBm
OIP3	P_{OUT} per tone = 16 dBm with 1 MHz tone spacing		41		dBm
OIP2	P_{OUT} per tone = 16 dBm with 1 MHz tone spacing		41		dBm
SUPPLY					
I_{DQ}	Adjust V_{GG1} to achieve $I_{DQ} = 500\text{ mA}$ typical	500			mA
V_{DD}		10	15		V

周波数範囲：20GHz～24GHz

特に指定のない限り、 $T_{CASE} = 25^\circ\text{C}$ 、 $V_{DD} = 15\text{V}$ 、 $I_{DQ} = 500\text{mA}$ です。 V_{GG1} を $-1.5\text{V} \sim 0\text{V}$ の範囲で調整して、 $I_{DQ} = 500\text{mA}$ （代表値）を実現します

表 4. 周波数範囲：20GHz～24GHz

Parameter	Test Conditions/Comments	Min	Typ	Max	Unit
FREQUENCY RANGE		20		24	GHz
GAIN		11	13		dB
Flatness			± 0.28		dB
Variation over Temperature			0.01		dB/ $^\circ\text{C}$
NOISE FIGURE		4			dB
RETURN LOSS					
Input		17			dB
Output		18			dB
OUTPUT					
OP1dB		27	29		dBm
P_{SAT}			31		dBm
OIP3	P_{OUT} per tone = 16 dBm with 1 MHz spacing		42		dBm
OIP2	P_{OUT} per tone = 16 dBm with 1 MHz spacing		45		dBm
SUPPLY					
I_{DQ}	Adjust V_{GG1} to achieve $I_{DQ} = 500\text{ mA}$ typical	500			mA
V_{DD}		10	15		V

仕様

周波数範囲：24GHz～28GHz

特に指定のない限り、 $T_{CASE} = 25^\circ\text{C}$ 、 $V_{DD} = 15\text{V}$ 、 $I_{DQ} = 500\text{mA}$ です。 V_{GG1} を $-1.5\text{V} \sim 0\text{V}$ の範囲で調整して、 $I_{DQ} = 500\text{mA}$ （代表値）を実現します。

表 5. 周波数範囲：24GHz～28GHz

Parameter	Test Conditions/Comments	Min	Typ	Max	Unit
FREQUENCY RANGE		24	28		GHz
GAIN		10.5	12.5		dB
Flatness		± 0.3			dB
Variation over Temperature		0.011			
NOISE FIGURE		4.5			dB
RETURN LOSS					
Input		17			dB
Output		17			dB
OUTPUT					
OP1dB		26	28		dBm
P_{SAT}			30		dBm
OIP3	P_{OUT} per tone = 16 dBm with 1 MHz tone spacing		40		dBm
SUPPLY					
I_{DQ}	Adjust V_{GG1} to achieve $I_{DQ} = 500\text{ mA}$ typical		500		mA
V_{DD}		10		15	V

絶対最大定格

表 6. 絶対最大定格

Parameter	Rating
V_{DD}	16.0 V
V_{GG1}	-2.0 V to 0 V
RF Input Power (RFIN)	29 dBm
Continuous Power Dissipation (P_{DISS}), $T_{CASE} = 85^\circ\text{C}$ (Derate 143 mW/ $^\circ\text{C}$ Above 85°C)	12.8 W
Temperature	
Maximum Channel	175°C
Quiescent Channel ($T_{CASE} = 85^\circ\text{C}$, $V_{DD} = 15 \text{ V}$), $I_{DQ} = 500 \text{ mA}$, and Input Power (P_{IN}) = Off	137.5°C
Storage Range	-65°C to +150°C
Operating Range	-55°C to +85°C

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

熱抵抗

全体的な熱性能は、ダイを取り付けるキャリアまたはサブストレートに直接関係しています。IC の下の熱経路で用いる各材料には特別な注意が必要です。ダイの下に公称厚さのエポキシ層があるとすると、 θ_{JC} はダイ・チャンネルからエポキシ層下部までの熱抵抗となります。

表 7. 热抵抗

Package Type	θ_{JC} ¹	Unit
C-24-7	7.0	$^\circ\text{C}/\text{W}$

¹ θ_{JC} は、以下の条件でのシミュレーションによって決まります。すなわち、熱伝達は、チャンネルからグラウンド・パッドを通ってエポキシ層下部までの熱伝導のみに起因し、ダイの下のグラウンド・パッドは 85°C の動作温度で一定に保たれるものとします。

静電放電 (ESD) 定格

以下の ESD 情報は、ESD に敏感なデバイスを取り扱うために示したものですが、対象は ESD 保護区域内だけに限られます。

ANSI/ESDA/JEDEC JS-001 準拠の人体モデル (HBM)。

ADPA9007-2CHIP の ESD 定格

表 8. ADPA9007-2CHIP、24 パッド・チップ

ESD Model	Withstand Threshold (V)	Class
HBM	± 250	1A

ESD に関する注意



ESD (静電放電) の影響を受けやすいデバイスです。

電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明

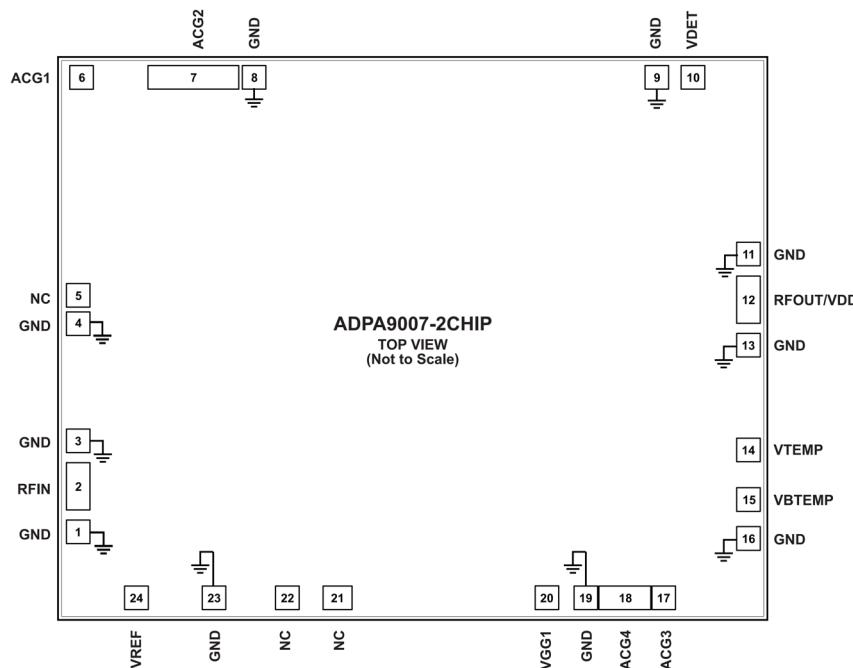


図 2. ピン配置

表 9. ピン機能の説明

ピン番号	記号	説明
1, 3, 4, 8, 9, 11, 13, 16, 19, 23	GND	グラウンド。これらのパッドはボンディングしないでください。インターフェース回路図については、図 3 を参照してください。
2	RFIN	アンプの RF 入力。RFIN パッドは DC カップリングされ、 50Ω に整合されています。インターフェース回路図については、図 4 を参照してください。
5, 21, 22	NC	接続不要。これらのパッドには接続しないでください。
6	ACG1	低周波終端。図 84 に示すように、バイパス・キャパシタを接続します。インターフェース回路図については、図 8 を参照してください。
7	ACG2	低周波終端。図 84 に示すように、バイパス・キャパシタを接続します。インターフェース回路図については、図 8 を参照してください。
10	VDET	RF 出力パワー測定用のディテクタ・ダイオード電圧。VDET パッドによる検出を行うには、外付けの直列抵抗を通じて DC バイアス電圧を印加する必要があります。VREF パッドと組み合わせて使用することで、ディテクタの電圧差 (V_{REF} 電圧 (V_{REF}) - VDET 電圧 (V_{DET})) は RF 出力電力に比例し、かつ温度補償された DC 電圧になります。インターフェース回路図については、図 8 を参照してください。
12	RFOUT/VDD	アンプの RF 出力およびドレイン。RFOUT/VDD パッドを電源電圧 (V_{DD}) ネットワークに接続して、ドレン電流 (I_{DD}) を供給します。図 84 を参照してください。詳細については、パワーアップ・シーケンスとパワーダウン・シーケンスを参照してください。インターフェース回路図については、図 8 を参照してください。
14	VTEMP	内蔵温度センサーの出力。インターフェース回路図については、図 7 を参照してください。
15	VBTEMP	温度センサーのバイアス。内蔵温度センサーをバイアスするためのバイアス・パッド。インターフェース回路図については、図 7 を参照してください。
17	ACG3	低周波終端。図 84 に示すように、バイパス・キャパシタを接続します。インターフェース回路図については、図 4 を参照してください。
18	ACG4	低周波終端。図 84 に示すように、バイパス・キャパシタを接続します。インターフェース回路図については、図 4 を参照してください。
20	VGG1	アンプのゲート制御。図 84 に示すように、バイパス・キャパシタを接続します。詳細については、パワーアップ・シーケンスとパワーダウン・シーケンスを参照してください。インターフェース回路図については、図 6 を参照してください。
24	VREF	VDET RF 出力パワー測定値の温度補償用リファレンス・ダイオード電圧。 V_{REF} には、外付けの直列抵抗を通じて DC バイアス電圧を印加する必要があります。インターフェース回路図については、図 5 を参照してください。
Die Bottom	GND	グラウンド。ダイ底面は RF/DC グラウンドに接続します。インターフェース回路図については、図 3 を参照してください。

ピン配置およびピン機能の説明

インターフェース回路図



図 3. GND ピンのインターフェース回路図

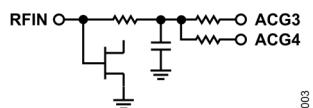


図 4. RFIN、ACG3、ACG4 のインターフェース回路図

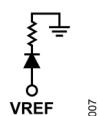


図 5. VREF ピンのインターフェース回路図

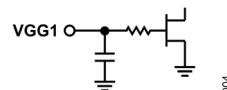
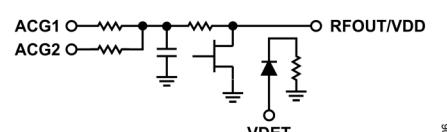


図 6. VGG1 ピンのインターフェース回路図



図 7. VTEMP および VBTEMP のインターフェース回路図

図 8. ACG1、ACG2、RFOUT/VDD、VDET の
インターフェース回路図

代表的な性能特性

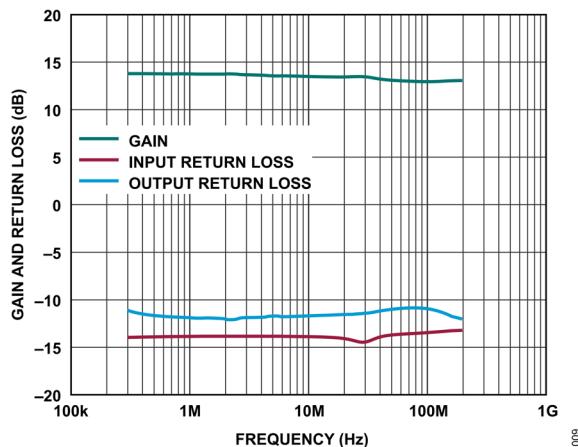


図 9. ゲインおよびリターン・ロスと周波数の関係、
300kHz～200MHz、 $V_{DD} = 15V$ 、 $I_{DQ} = 500mA$

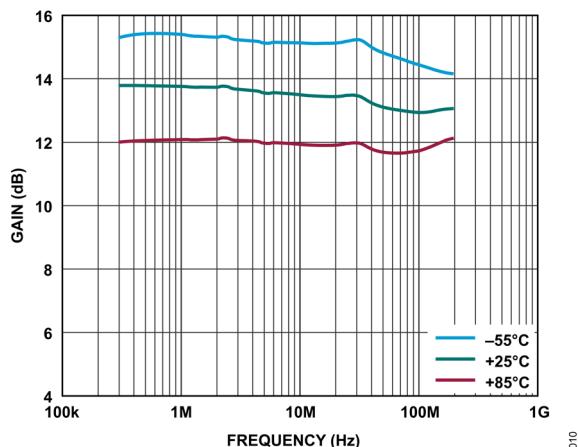


図 10. 様々な温度におけるゲインと周波数の関係、
300kHz～200MHz、 $V_{DD} = 15V$ 、 $I_{DQ} = 500mA$

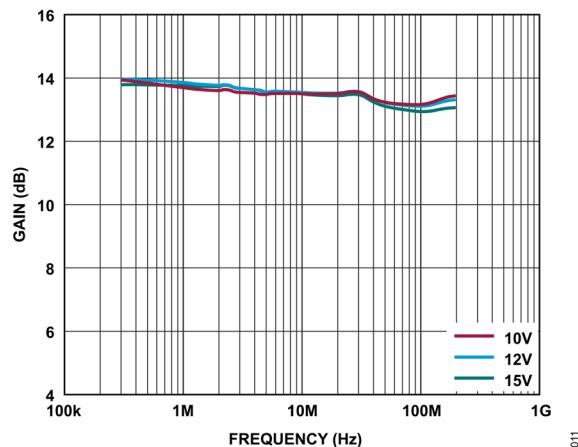


図 11. 様々な V_{DD} 値におけるゲインと周波数の関係、
300kHz～200MHz、 $I_{DQ} = 500mA$

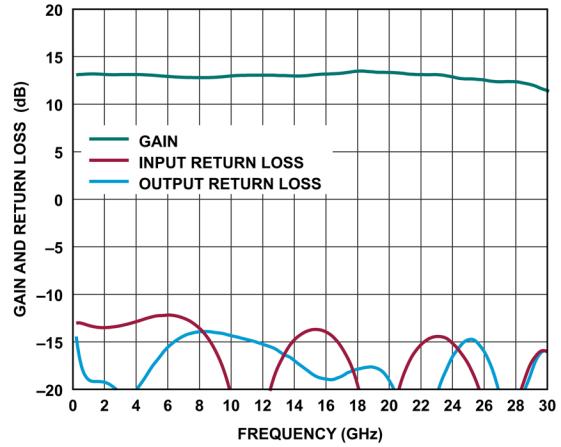


図 12. ゲインおよびリターン・ロスと周波数の関係、
200MHz～30GHz、 $V_{DD} = 15V$ 、 $I_{DQ} = 500mA$

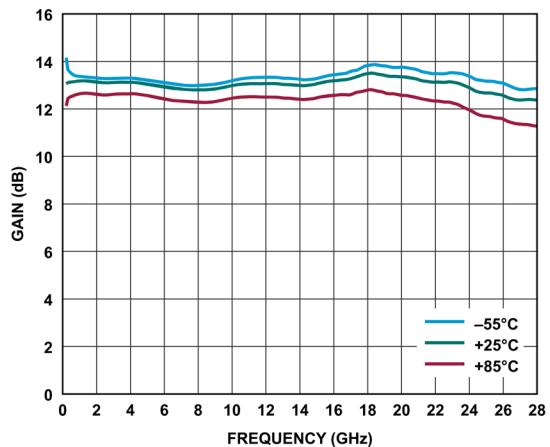


図 13. 様々な温度におけるゲインと周波数の関係、
200MHz～28GHz、 $V_{DD} = 15V$ 、 $I_{DQ} = 500mA$

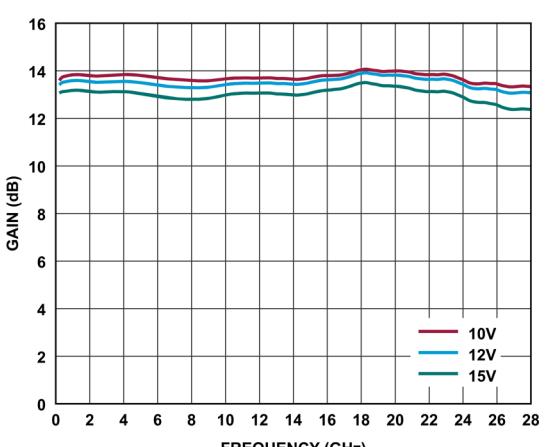


図 14. 様々な V_{DD} 値におけるゲインと周波数の関係、
200MHz～28GHz、 $I_{DQ} = 500mA$

代表的な性能特性

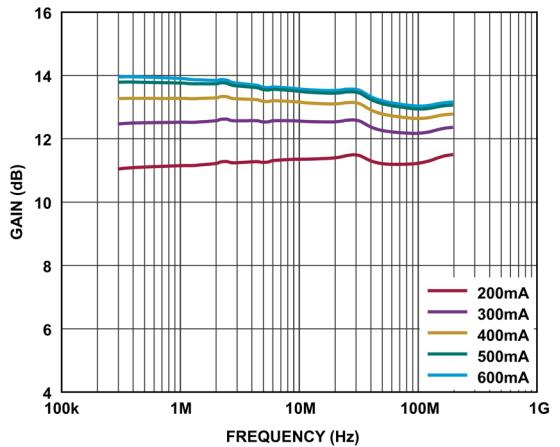


図 15. 様々な I_{DQ} 値におけるゲインと周波数の関係、
300kHz～200MHz、 $V_{DD} = 15V$

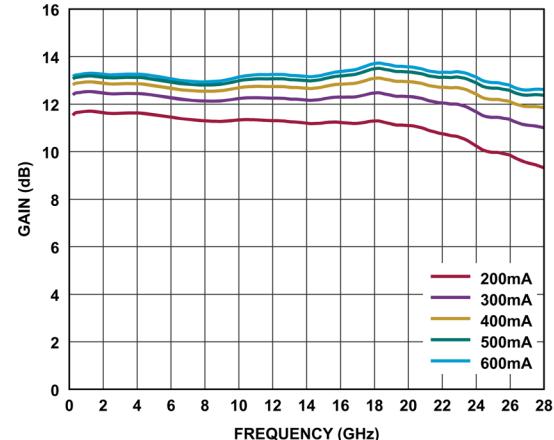


図 18. 様々な I_{DQ} 値におけるゲインと周波数の関係、
200MHz～28GHz、 $V_{DD} = 15V$

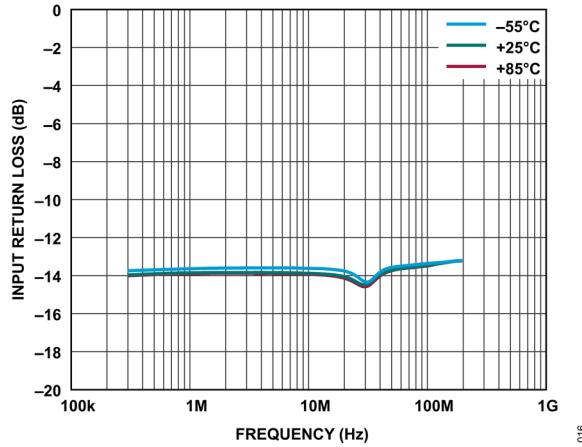


図 16. 様々な温度における入力リターン・ロスと周波数の関係、
300kHz～200MHz、 $V_{DD} = 15V$ 、 $I_{DQ} = 500mA$

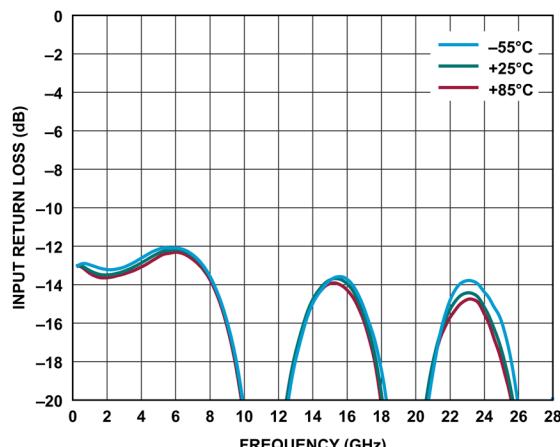


図 19. 様々な温度における入力リターン・ロスと周波数の関係、
200MHz～28GHz、 $V_{DD} = 15V$ 、 $I_{DQ} = 500mA$

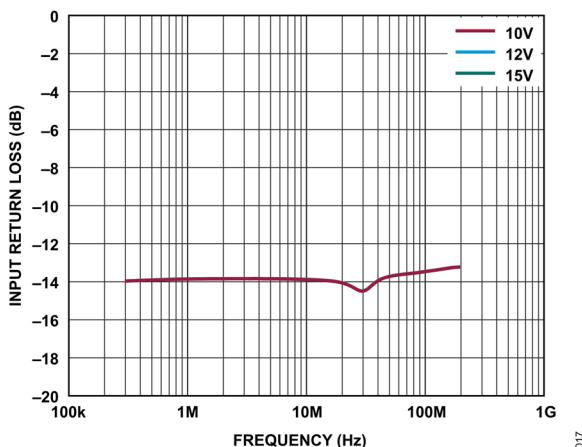


図 17. 様々な V_{DD} 値における入力リターン・ロスと周波数の
関係、300kHz～200MHz、 $I_{DQ} = 500mA$

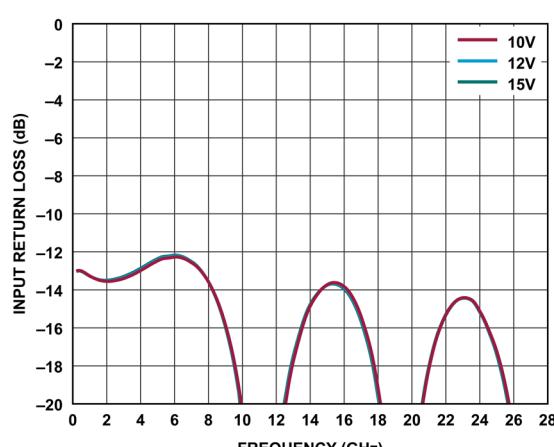


図 20. 様々な V_{DD} 値における入力リターン・ロスと周波数の
関係、200MHz～28GHz、 $I_{DQ} = 500mA$

代表的な性能特性

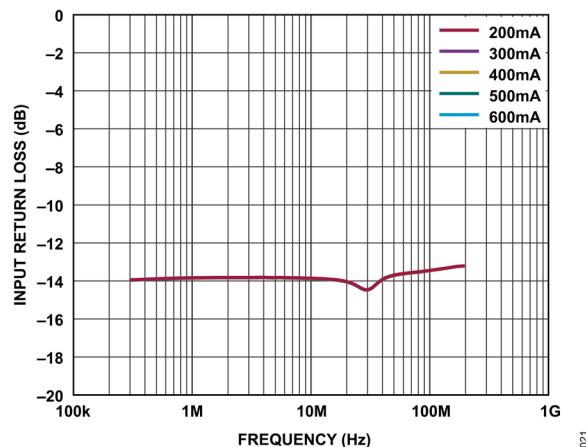


図 21. 様々な I_{DQ} 値における入力リターン・ロスと周波数の関係、300kHz～200MHz、 $V_{DD} = 15V$

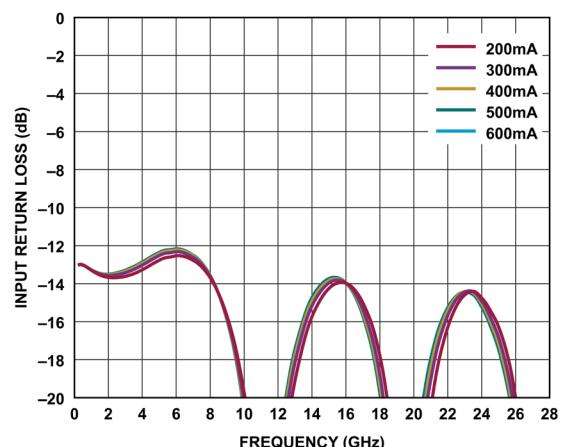


図 24. 様々な I_{DQ} 値における入力リターン・ロスと周波数の関係、200MHz～28GHz、 $V_{DD} = 15V$

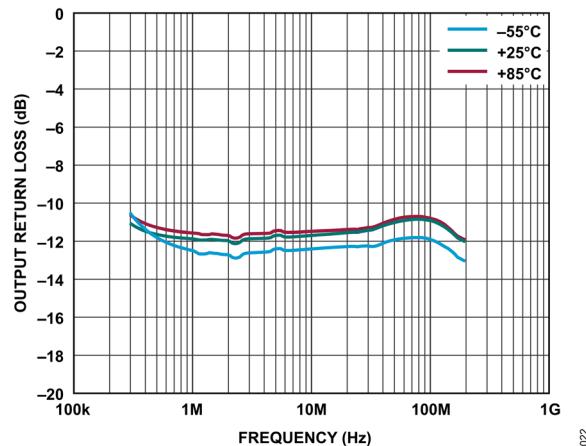


図 22. 様々な温度における出力リターン・ロスと周波数の関係、300kHz～200MHz、 $V_{DD} = 15V$ 、 $I_{DQ} = 500mA$

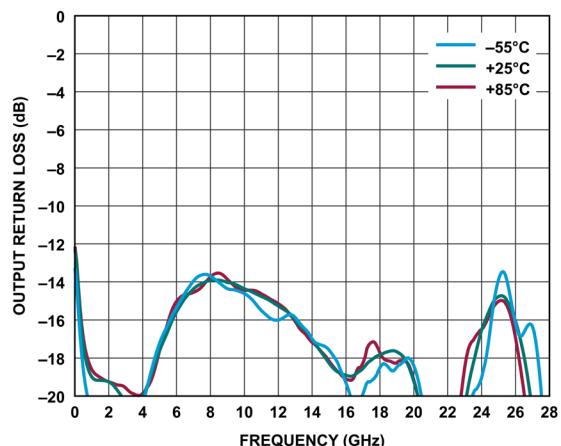


図 25. 様々な温度における出力リターン・ロスと周波数の関係、200MHz～28GHz、 $V_{DD} = 15V$ 、 $I_{DQ} = 500mA$

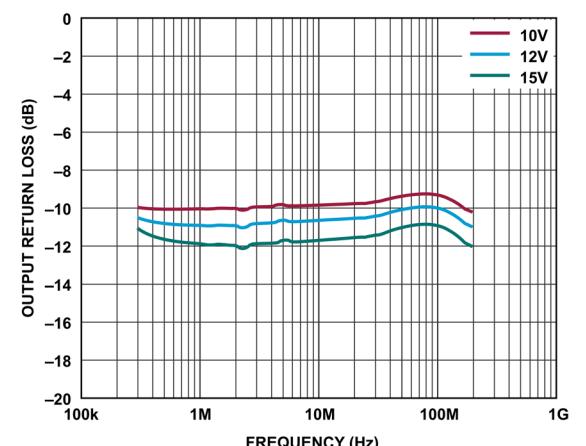


図 23. 様々な V_{DD} 値における出力リターン・ロスと周波数の関係、300kHz～200MHz、 $I_{DQ} = 500mA$

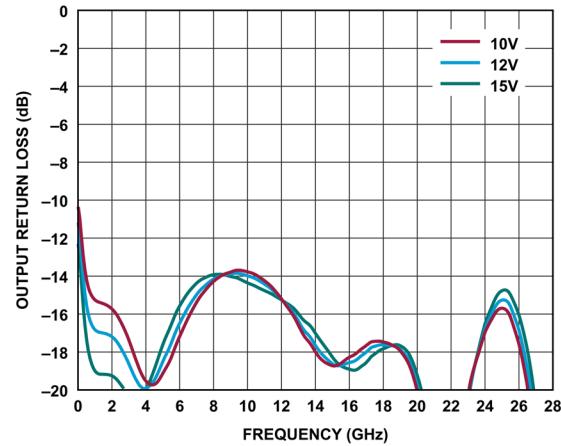


図 26. 様々な V_{DD} 值における出力リターン・ロスと周波数の関係、200MHz～28GHz、 $I_{DQ} = 500mA$

代表的な性能特性

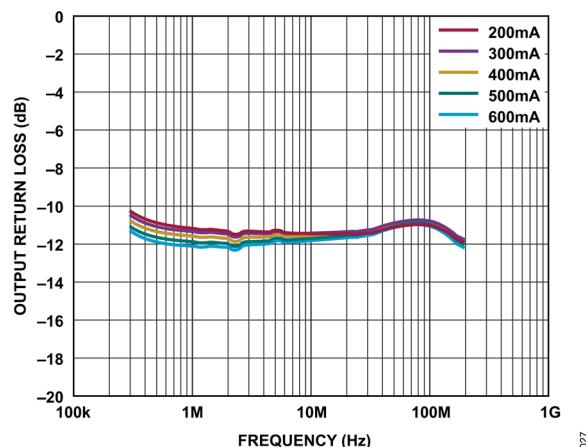


図 27. 様々な I_{DQ} 値における出力リターン・ロスと周波数の関係、300kHz～200MHz、 $V_{DD} = 15V$

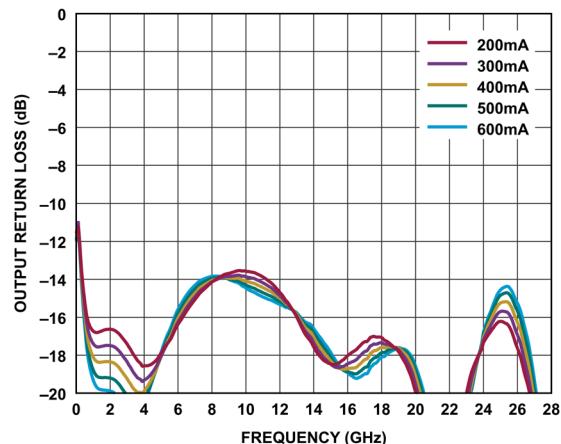


図 30. 様々な I_{DQ} 値における出力リターン・ロスと周波数の関係、200MHz～28GHz、 $V_{DD} = 15V$

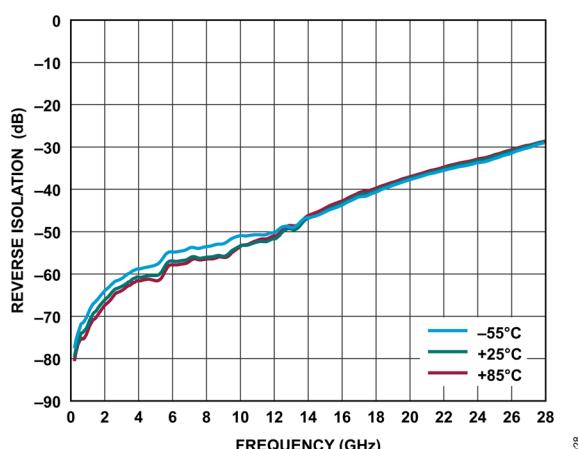


図 28. 様々な温度におけるリバース・アイソレーションと周波数の関係、 $V_{DD} = 15V$ 、 $I_{DQ} = 500mA$

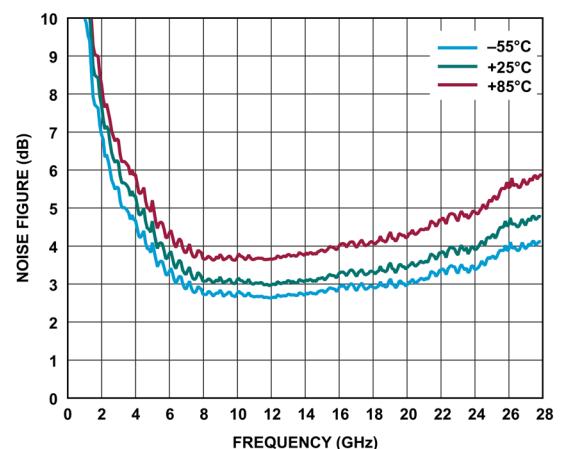


図 31. 様々な温度におけるノイズ指指数と周波数の関係、 $V_{DD} = 15V$ 、 $I_{DQ} = 500mA$

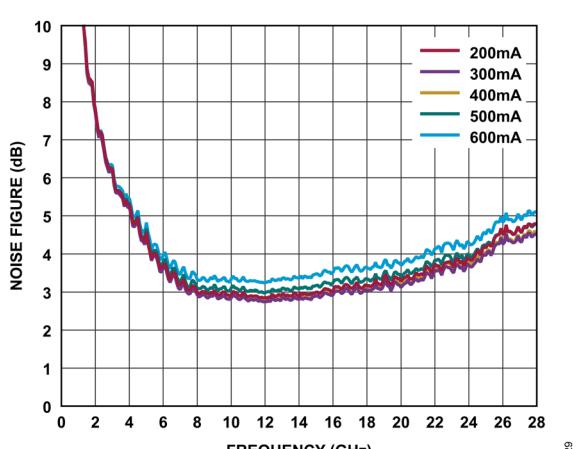


図 29. 様々な I_{DQ} 値におけるノイズ指指数と周波数の関係、 $V_{DD} = 15V$

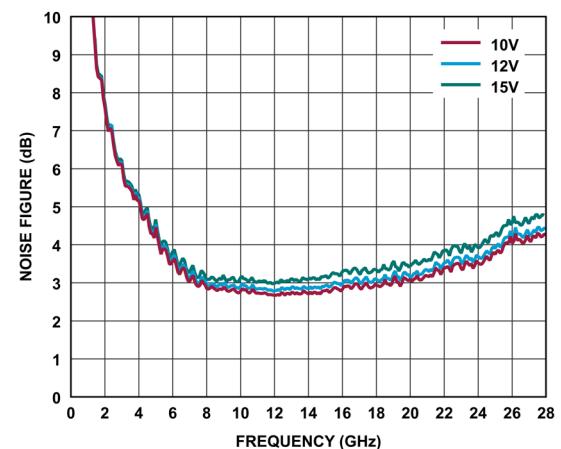


図 32. 様々な V_{DD} 値におけるノイズ指指数と周波数の関係、 $I_{DQ} = 500mA$

代表的な性能特性

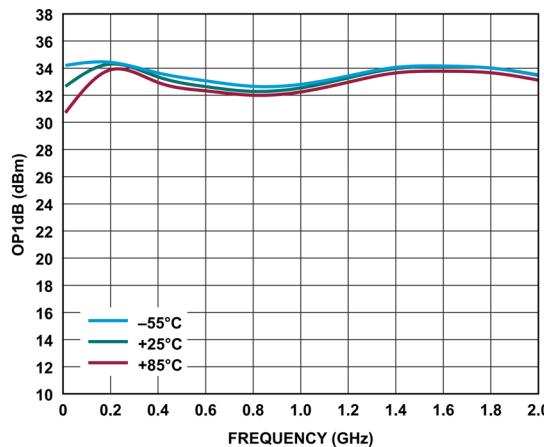


図 33. 様々な温度における OP1dB と周波数の関係、
10MHz～2GHz、 $V_{DD} = 15V$ 、 $I_{DQ} = 500mA$

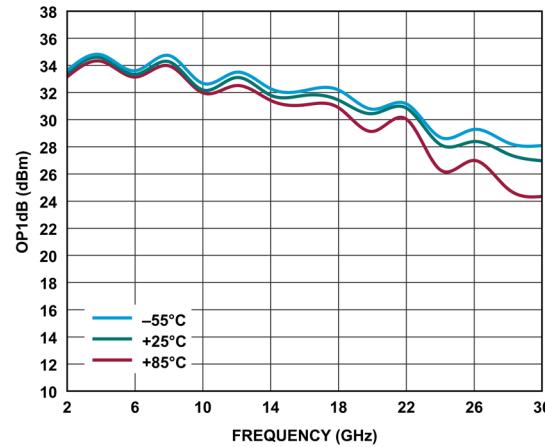


図 36. 様々な温度における OP1dB と周波数の関係、
2GHz～30GHz、 $V_{DD} = 15V$ 、 $I_{DQ} = 500mA$

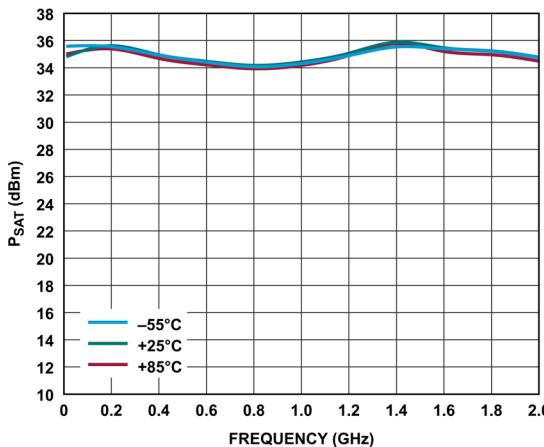


図 34. 様々な温度における P_{SAT} と周波数の関係、
10MHz～2GHz、 $V_{DD} = 15V$ 、 $I_{DQ} = 500mA$

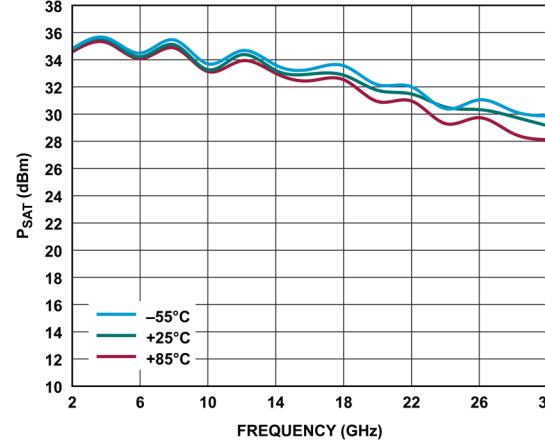


図 37. 様々な温度における P_{SAT} と周波数の関係、
2GHz～30GHz、 $V_{DD} = 15V$ 、 $I_{DQ} = 500mA$

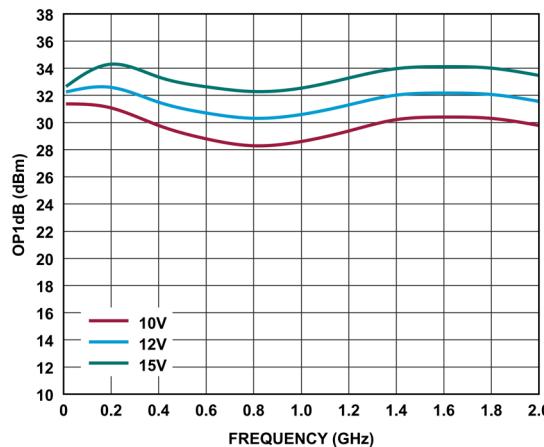


図 35. 様々な V_{DD} 値における OP1dB と周波数の関係、
10MHz～2GHz、 $I_{DQ} = 500mA$

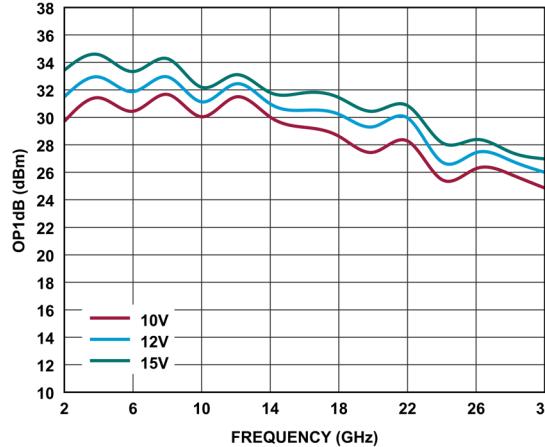


図 38. 様々な V_{DD} 値における OP1dB と周波数の関係、
2GHz～30GHz、 $I_{DQ} = 500mA$

代表的な性能特性

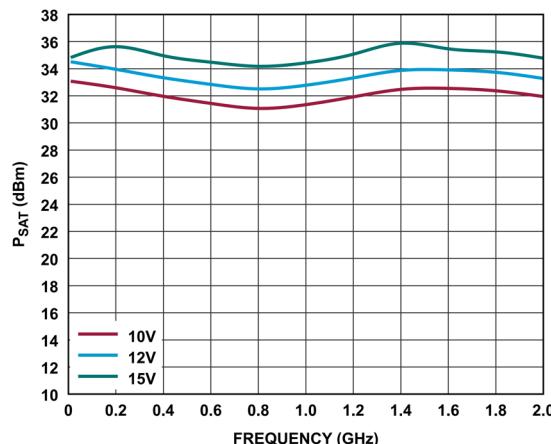


図 39. 様々な V_{DD} 値における P_{SAT} と周波数の関係、
10MHz～2GHz, $I_{DQ} = 500\text{mA}$

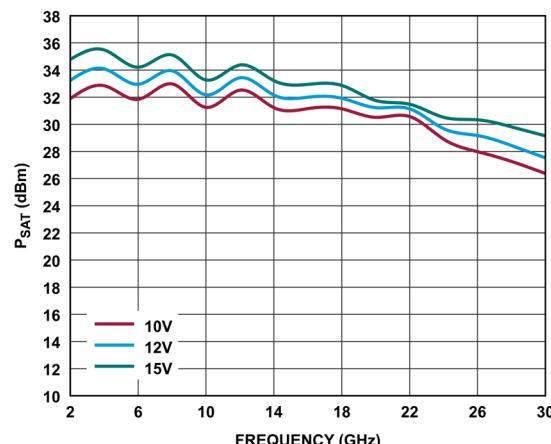


図 42. 様々な V_{DD} 値における P_{SAT} と周波数の関係、
2GHz～30GHz, $I_{DQ} = 500\text{mA}$

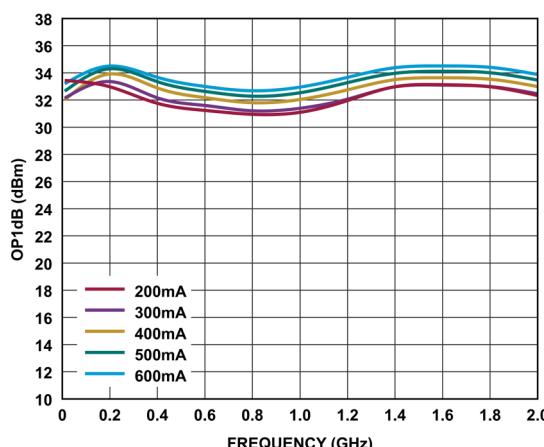


図 40. 様々な I_{DQ} 値における OP1dB と周波数の関係、
10MHz～2GHz, $V_{DD} = 15\text{V}$

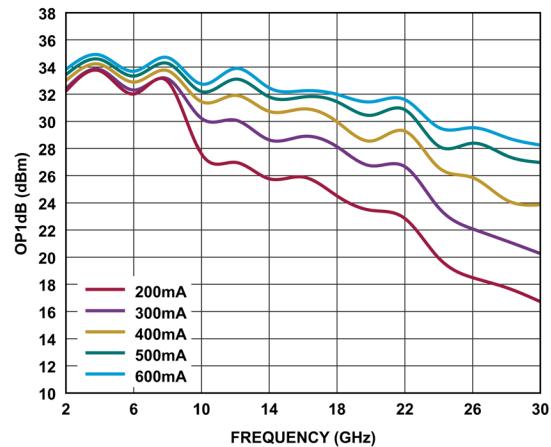


図 43. 様々な I_{DQ} 値における OP1dB と周波数の関係、
2GHz～30GHz, $V_{DD} = 15\text{V}$

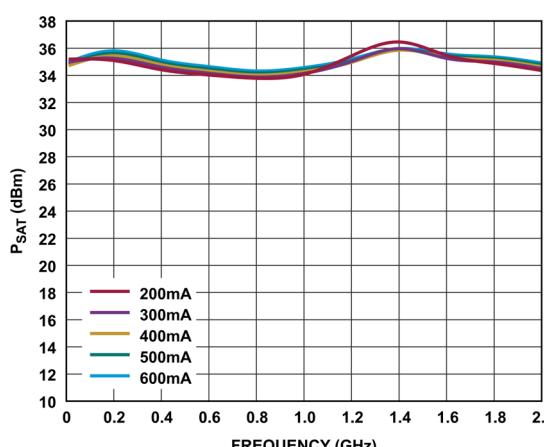


図 41. 様々な I_{DQ} 値における P_{SAT} と周波数の関係、
10MHz～2GHz, $V_{DD} = 15\text{V}$

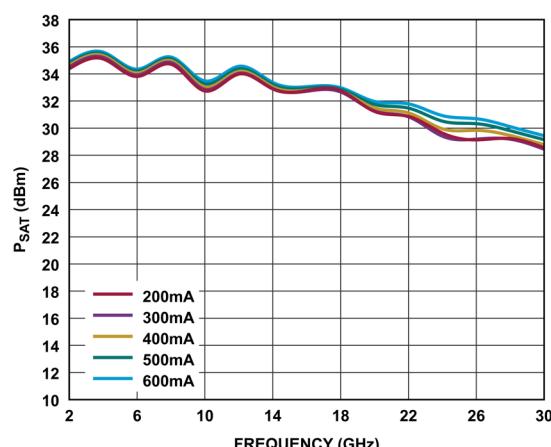


図 44. 様々な I_{DQ} 值における P_{SAT} と周波数の関係、
2GHz～30GHz, $V_{DD} = 15\text{V}$

代表的な性能特性

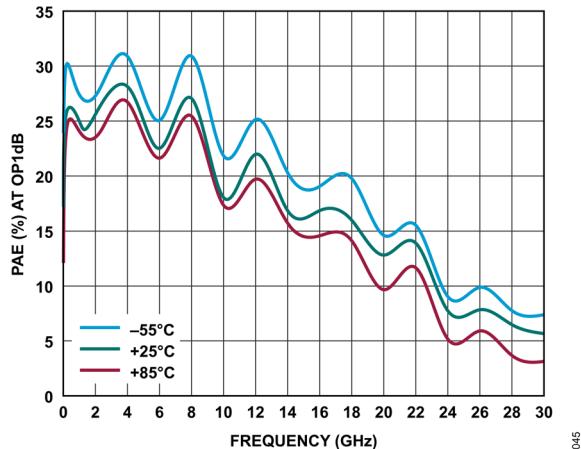


図 45. 様々な温度における OP_{1dB} での電力付加効率 (PAE) と周波数の関係、 $V_{DD} = 15V$ 、 $I_{DQ} = 500mA$

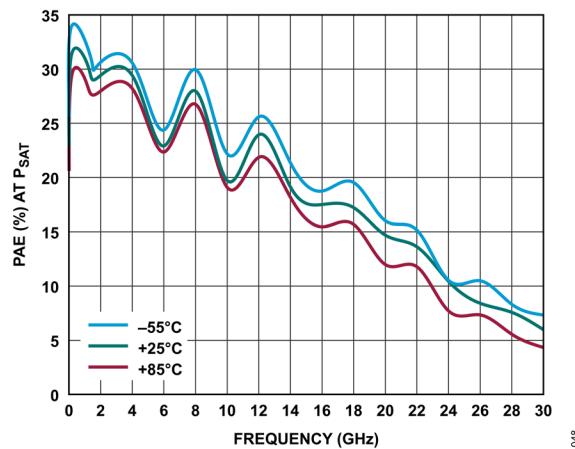


図 48. 様々な温度における P_{SAT} での PAE と周波数の関係、 $V_{DD} = 15V$ 、 $I_{DQ} = 500mA$

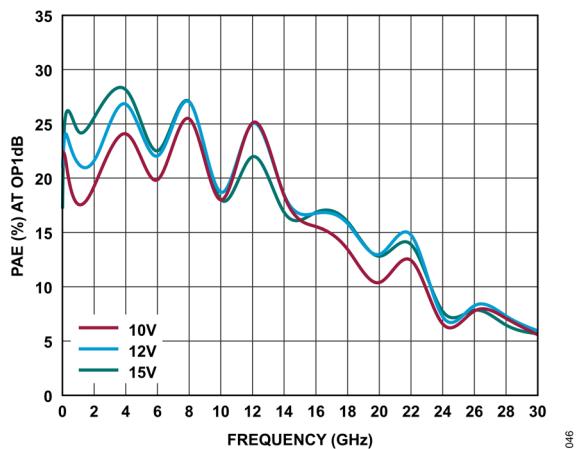


図 46. 様々な V_{DD} 値における OP_{1dB} での PAE と周波数の関係、 $I_{DQ} = 500mA$

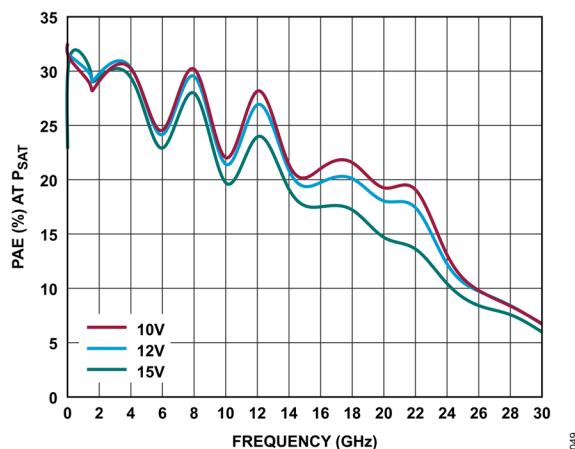


図 49. 様々な V_{DD} 値における P_{SAT} での PAE と周波数の関係、 $I_{DQ} = 500mA$

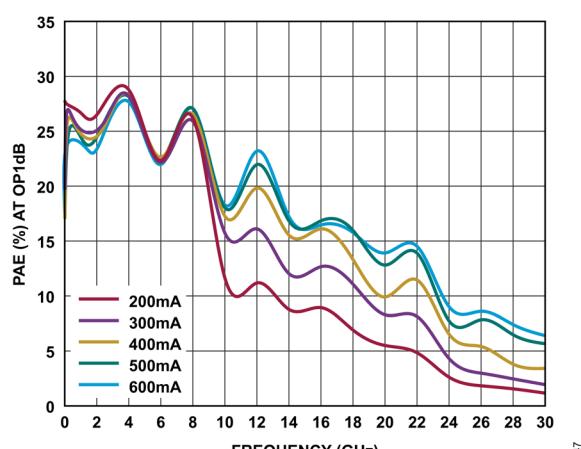


図 47. 様々な I_{DQ} 値における OP_{1dB} での PAE と周波数の関係、 $V_{DD} = 15V$

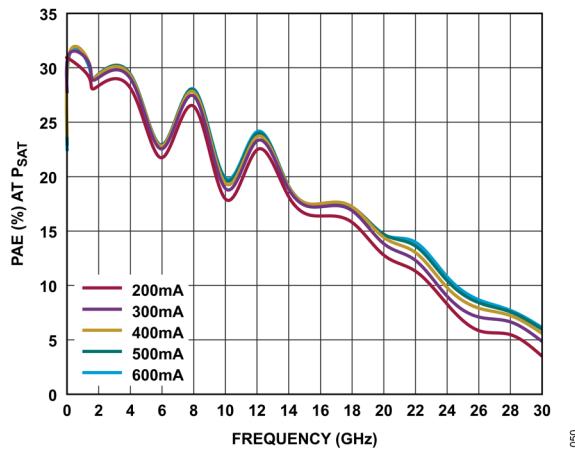


図 50. 様々な I_{DQ} 値における P_{SAT} での PAE と周波数の関係、 $V_{DD} = 15V$

代表的な性能特性

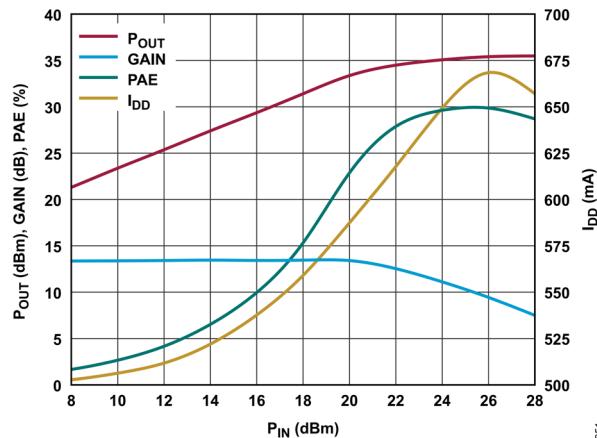


図 51. P_{OUT} 、ゲイン、PAE、および I_{DD} と P_{IN} の関係、
4GHz、 $V_{DD} = 15V$ 、 $I_{DQ} = 500mA$

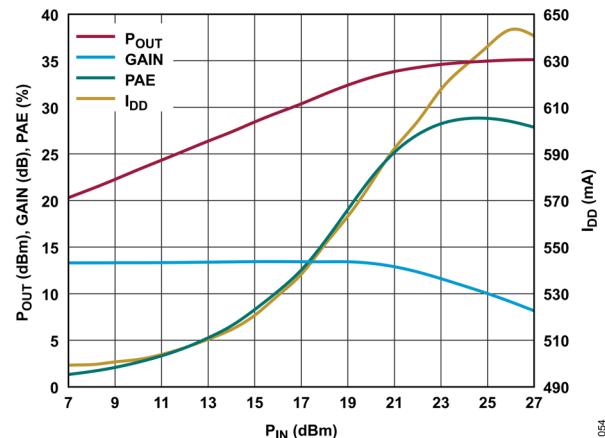


図 54. P_{OUT} 、ゲイン、PAE、 I_{DD} と P_{IN} の関係、
8GHz、 $V_{DD} = 15V$ 、 $I_{DQ} = 500mA$

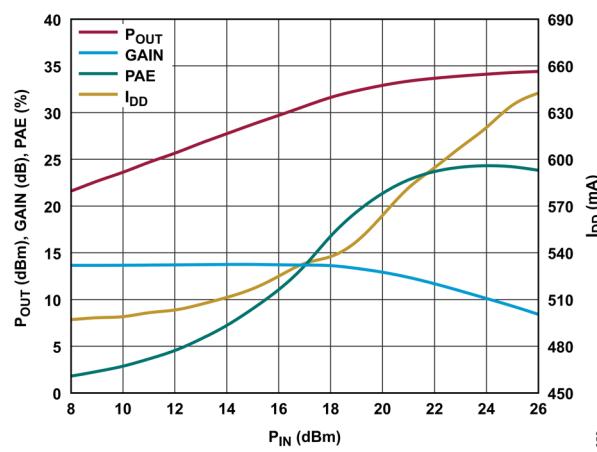


図 52. P_{OUT} 、ゲイン、PAE、および I_{DD} と P_{IN} の関係、
12GHz、 $V_{DD} = 15V$ 、 $I_{DQ} = 500mA$

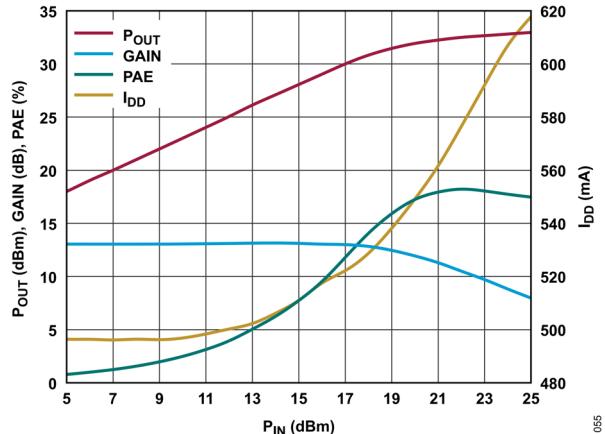


図 55. P_{OUT} 、ゲイン、PAE、および I_{DD} と P_{IN} の関係、
16GHz、 $V_{DD} = 15V$ 、 $I_{DQ} = 500mA$

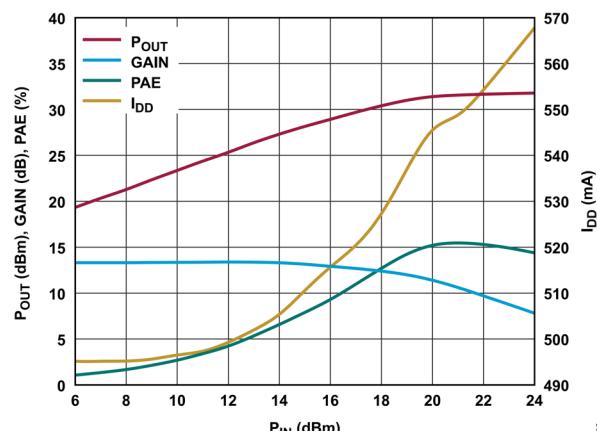


図 53. P_{OUT} 、ゲイン、PAE、および I_{DD} と P_{IN} の関係、
20GHz、 $V_{DD} = 15V$ 、 $I_{DQ} = 500mA$

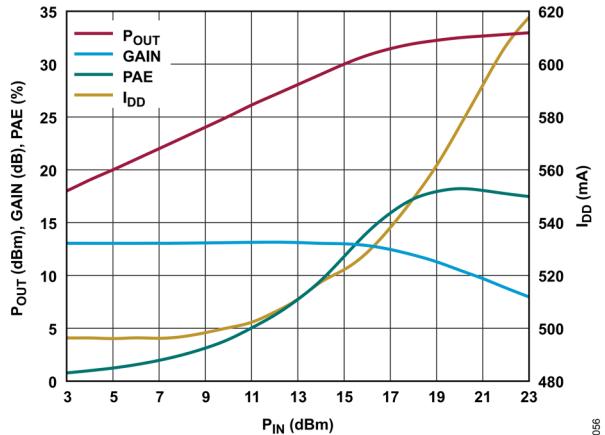


図 56. P_{OUT} 、ゲイン、PAE、および I_{DD} と P_{IN} の関係、
24GHz、 $V_{DD} = 15V$ 、 $I_{DQ} = 500mA$

代表的な性能特性

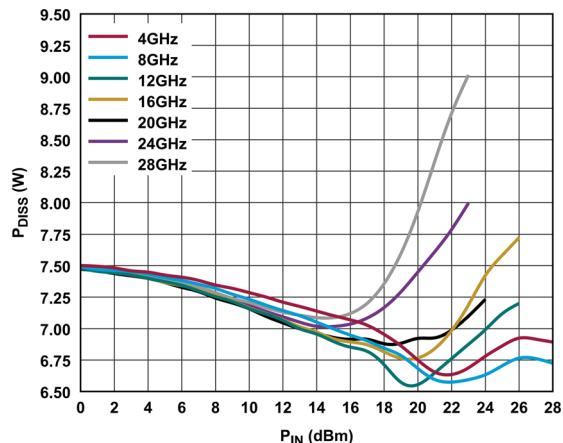


図 57. 様々な周波数における P_{DISS} と P_{IN} の関係、
 $T_{CASE} = 85^{\circ}\text{C}$ 、 $V_{DD} = 15\text{V}$ 、 $I_{DQ} = 500\text{mA}$

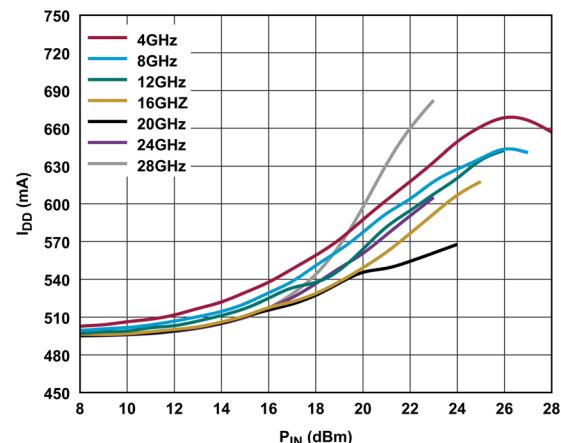


図 60. 様々な周波数における I_{DD} と P_{IN} の関係、
 $V_{DD} = 15\text{V}$ 、 $I_{DQ} = 500\text{mA}$

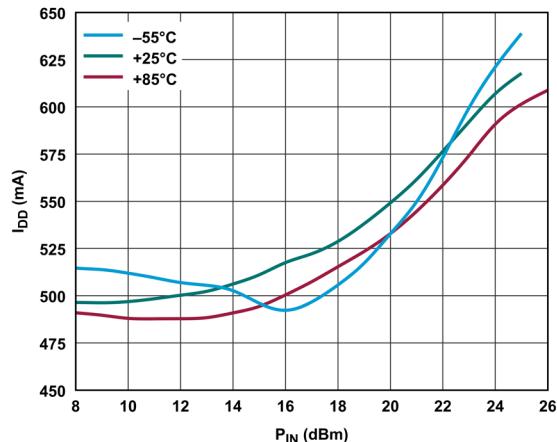


図 58. 様々な温度における I_{DD} と P_{IN} の関係、
16GHz、 $V_{DD} = 15\text{V}$ 、 $I_{DQ} = 500\text{mA}$

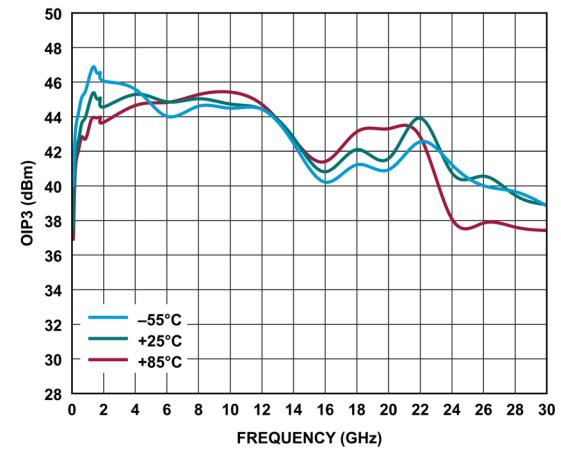


図 61. 様々な温度における OIP3 と周波数の関係、
50MHz～30 GHz、トーンあたりの $P_{OUT} = 16\text{dBm}$ 、
 $V_{DD} = 15\text{V}$ 、 $I_{DQ} = 500\text{mA}$

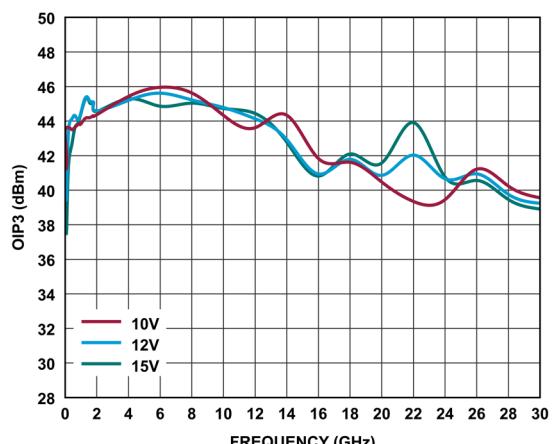


図 59. 様々な V_{DD} 値における OIP3 と周波数の関係、
50MHz～30GHz、トーンあたりの $P_{OUT} = 16\text{dBm}$ 、
 $I_{DQ} = 500\text{mA}$

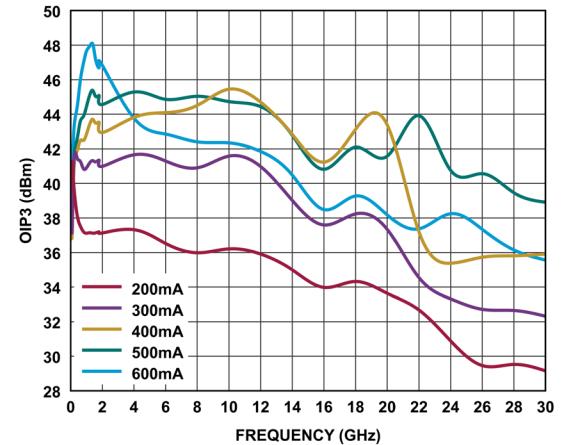


図 62. 様々な I_{DQ} 値における OIP3 と周波数の関係、
50MHz～30GHz、トーンあたりの $P_{OUT} = 16\text{dBm}$ 、 $V_{DD} = 15\text{V}$

代表的な性能特性

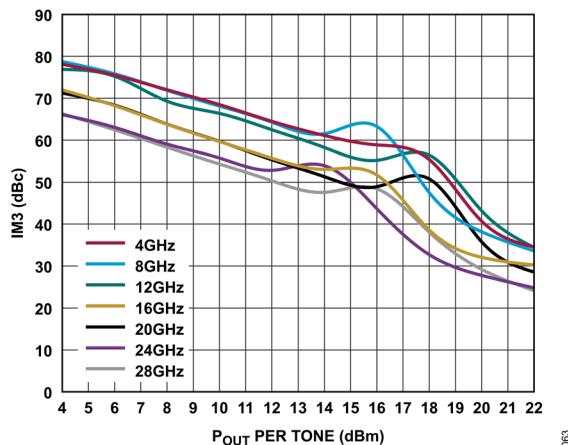


図 63. 様々な周波数における 3 次相互変調歪み (IM3) とトーンあたりの P_{OUT} の関係、 $V_{\text{DD}} = 10\text{V}$ 、 $I_{\text{DQ}} = 500\text{mA}$

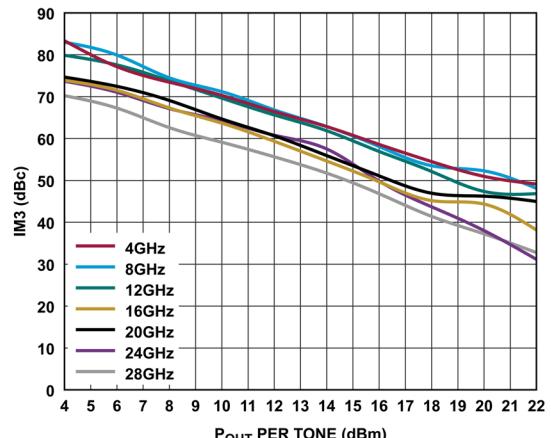


図 66. 様々な周波数における IM3 とトーンあたりの P_{OUT} の関係、 $V_{\text{DD}} = 15\text{V}$ 、 $I_{\text{DQ}} = 500\text{mA}$

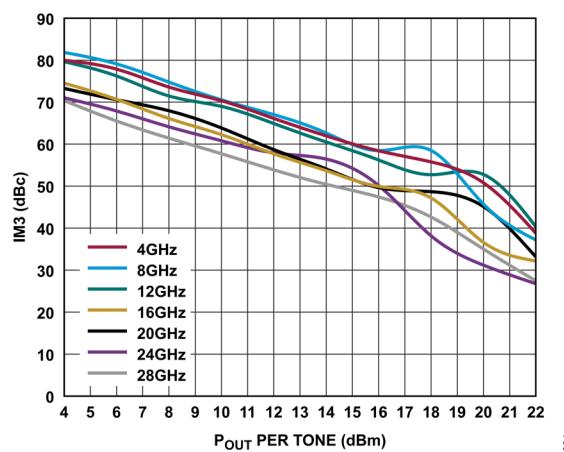


図 64. 様々な周波数における IM3 とトーンあたりの P_{OUT} の関係、 $V_{\text{DD}} = 12\text{V}$ 、 $I_{\text{DQ}} = 500\text{mA}$

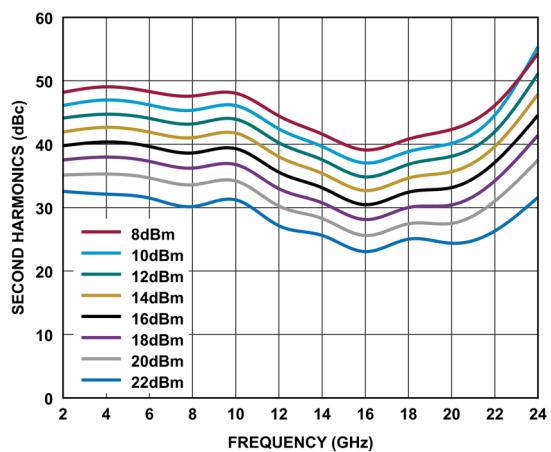


図 67. 様々な P_{OUT} 値における 2 次高調波と周波数の関係、 $V_{\text{DD}} = 15\text{V}$ 、 $I_{\text{DQ}} = 500\text{mA}$

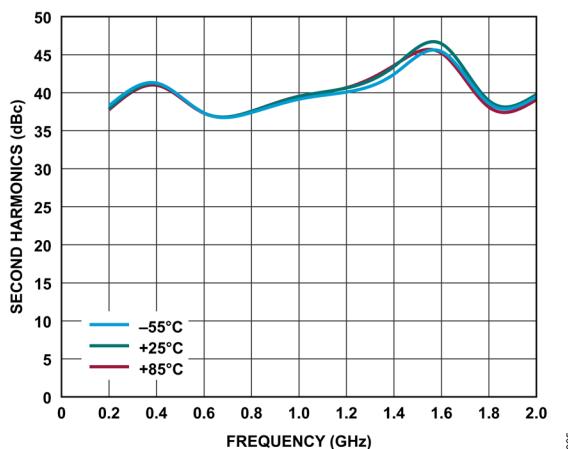


図 65. 様々な温度における低周波 2 次高調波と周波数の関係、 $V_{\text{DD}} = 15\text{V}$ 、 $I_{\text{DQ}} = 500\text{mA}$ 、 $P_{\text{OUT}} = 16\text{dBm}$

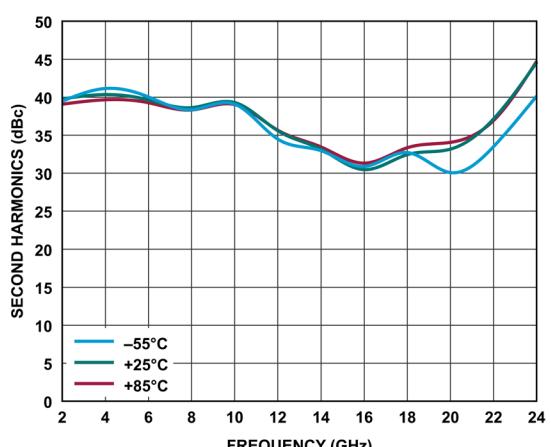


図 68. 様々な温度における 2 次高調波と周波数の関係、 $V_{\text{DD}} = 15\text{V}$ 、 $I_{\text{DQ}} = 500\text{mA}$ 、 $P_{\text{OUT}} = 16\text{dBm}$

代表的な性能特性

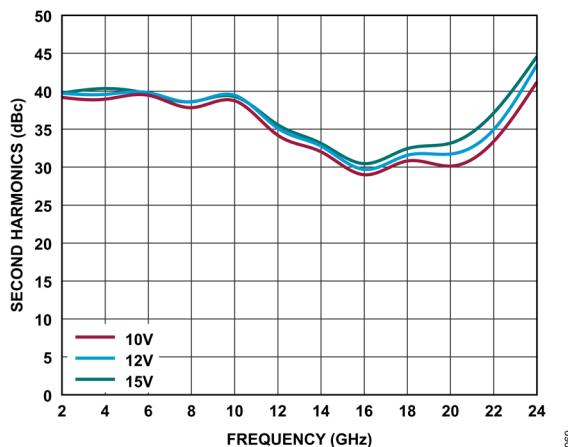


図 69. 様々な V_{DD} 値における 2 次高調波と周波数の関係、
 $I_{DQ} = 500\text{mA}$ 、 $P_{OUT} = 16\text{dBm}$

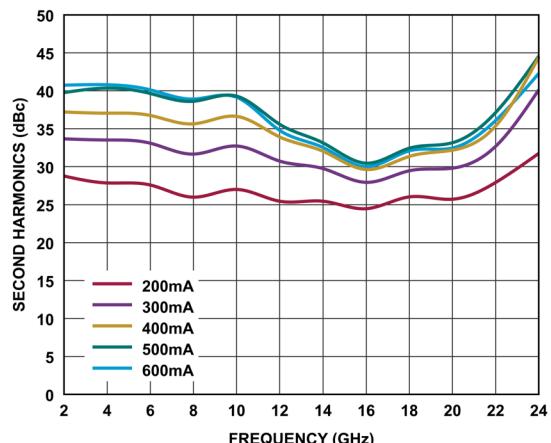


図 72. 様々な I_{DQ} 値における 2 次高調波と周波数の関係、
 $V_{DD} = 15\text{V}$ 、 $P_{OUT} = 16\text{dBm}$

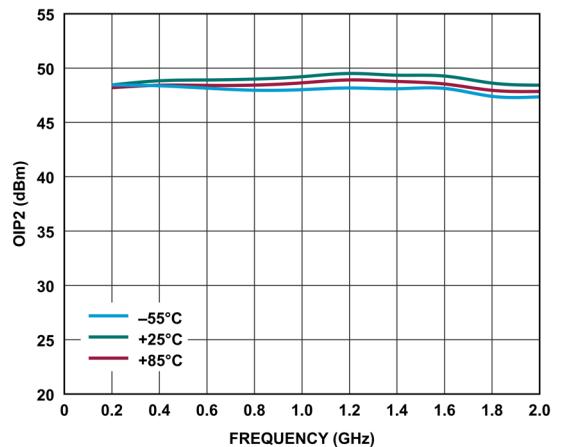


図 70. 様々な温度における低周波 OIP2 と周波数の関係、
 $V_{DD} = 15\text{V}$ 、 $I_{DQ} = 500\text{mA}$ 、 $P_{OUT} = 16\text{dBm}$

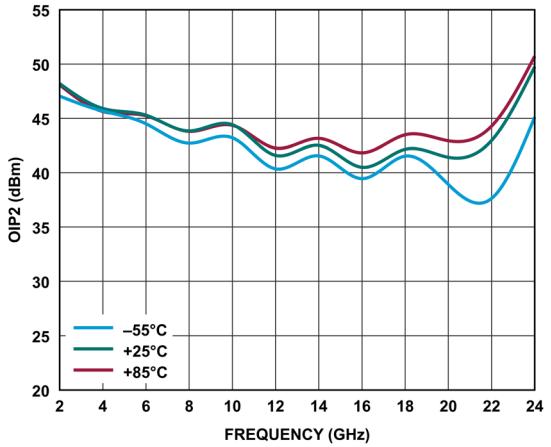


図 73. 様々な温度における OIP2 と周波数の関係、
 $V_{DD} = 15\text{V}$ 、 $I_{DQ} = 500\text{mA}$ 、 $P_{OUT} = 16\text{dBm}$

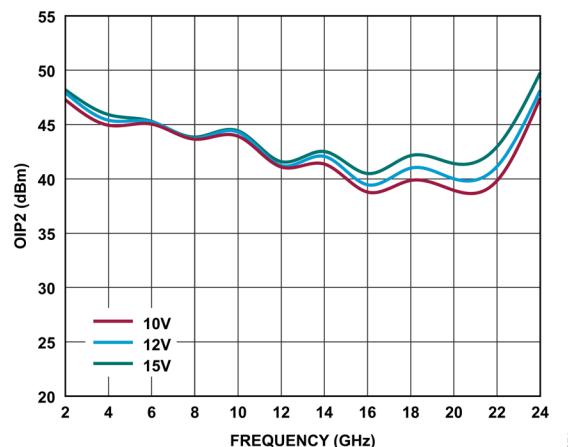


図 71. 様々な V_{DD} 値における OIP2 と周波数の関係、
 $I_{DQ} = 500\text{mA}$ 、 $P_{OUT} = 16\text{dBm}$

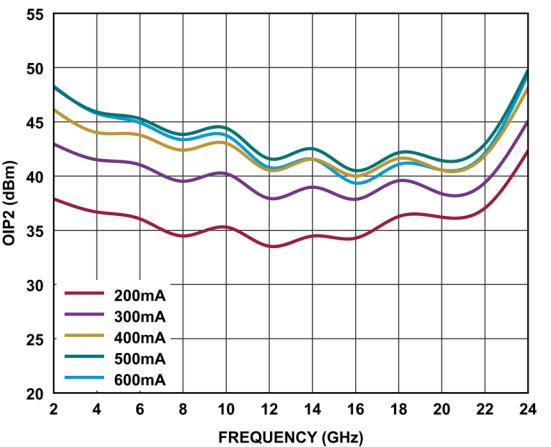
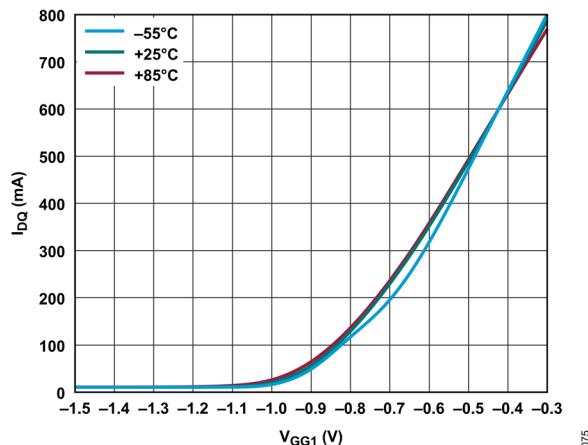
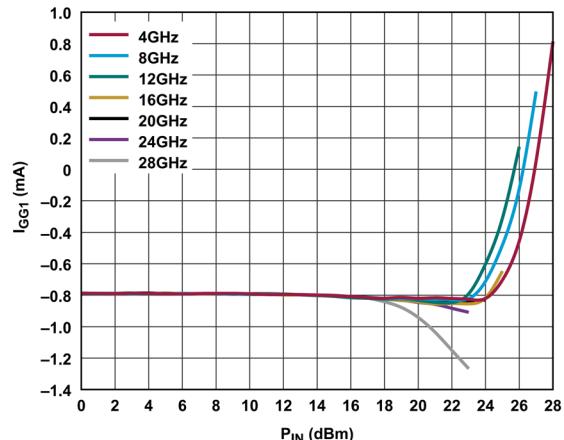
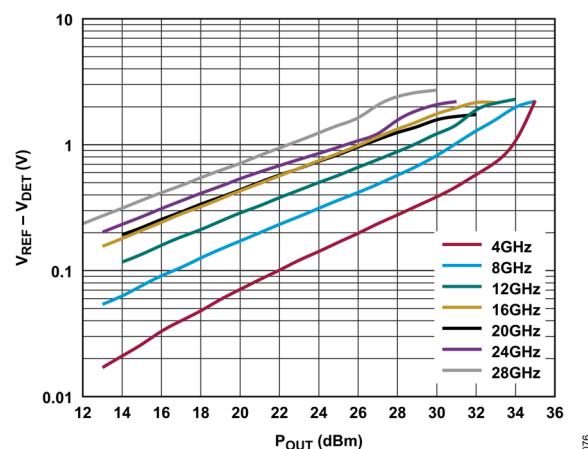
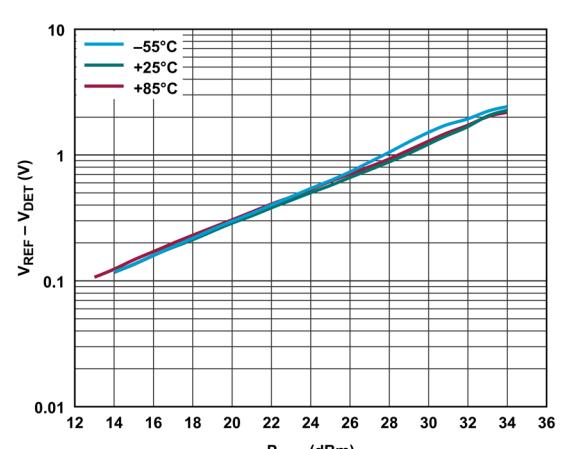
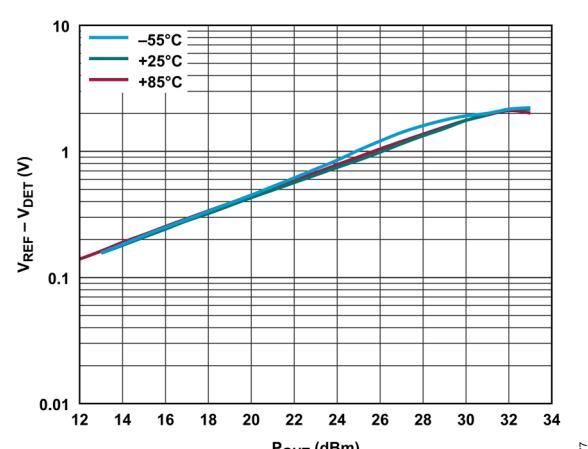
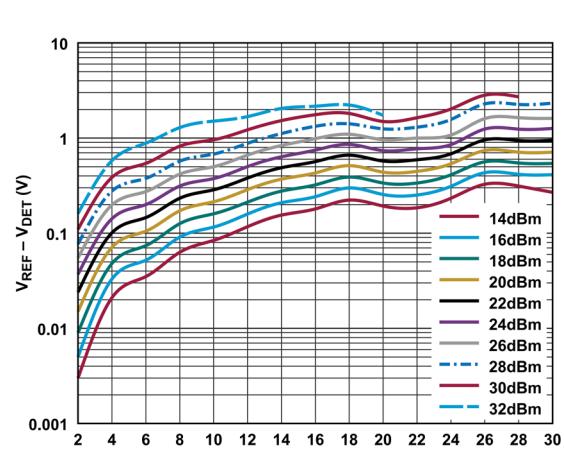


図 74. 様々な I_{DQ} 值における OIP2 と周波数の関係、
 $V_{DD} = 15\text{V}$ 、 $P_{OUT} = 16\text{dBm}$

代表的な性能特性

図 75. 様々な温度における I_{DQ} と V_{GG1} の関係、 $V_{DD} = 15V$ 図 78. 様々な周波数における I_{GG1} と P_{IN} の関係、 $V_{DD} = 15V$ 図 76. 様々な周波数におけるディテクタ電圧 ($V_{REF} - V_{DET}$) と P_{OUT} の関係図 79. 12GHz での様々な温度における $V_{REF} - V_{DET}$ と P_{OUT} の関係図 77. 16GHz での様々な温度における $V_{REF} - V_{DET}$ と P_{OUT} の関係図 80. 様々な P_{OUT} 値における $V_{REF} - V_{DET}$ と周波数の関係

代表的な性能特性

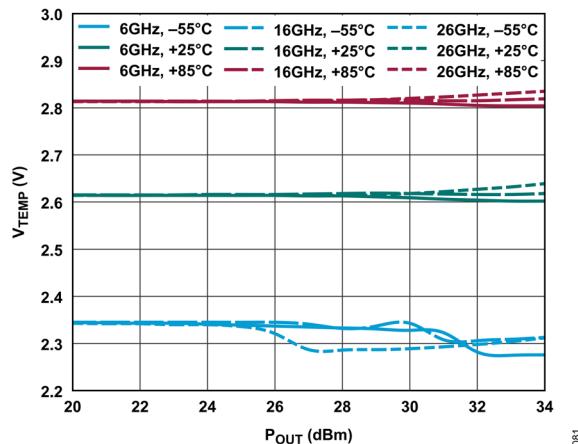


図 81. 様々な周波数および温度における温度センサー電圧 (V_{TEMP}) と P_{OUT} の関係、 $V_{DD} = 15V$ 、 $I_{DQ} = 500mA$ 、
 VB_{TEMP} 電圧 (VB_{TEMP}) = 5V

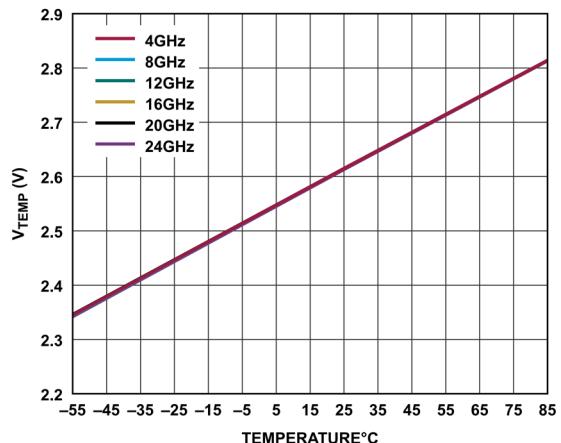


図 82. 様々な周波数における V_{TEMP} と温度の関係、
 $P_{OUT} = 22dBm$ 、 $V_{DD} = 15V$ 、 $I_{DQ} = 500mA$ 、 $VB_{TEMP} = 5V$

動作原理

ADPA9007-2CHIP は、広帯域分布型で GaAs ベースの pHEMT を使用した中電力パワー・アンプです。簡略化したブロック図を図 83 に示します。ドレイン電流はゲート・パッド (VGG1) に印加する負電圧 (-1.5V~0V) で設定します。500mA の I_{DQ} には、一般に -0.6V のゲート・バイアス電圧が必要です。ドレイン・バイアス電圧は、広帯域バイアス・ティーまたは外部バイアス・ネットワークを経由し、RFOUT/VDD パッドを通じて印加します。

RF 出力信号の一部は、RF 出力パワー検出用のダイオードに方向性結合されます。このダイオードに DC バイアスを加えると RF 電力が整流され、VDET パッドで DC 電圧として RF 電力を測定できるようになります。VDET の温度補償を可能にするために、同一の回路 (RF 電力の結合なし) が VREF パッドを介して利用可能です。 $V_{REF} - V_{DET}$ の差分を使うと、RF 出力パワーに比例した温度補償済み信号が得られます。

ADPA9007-2CHIP には温度センサーが内蔵されています。DC バイアス電圧を温度センサーの VBTEMP パッドに印加すると、デバイスの温度に比例した電圧が VTEMP パッドに出力されます。

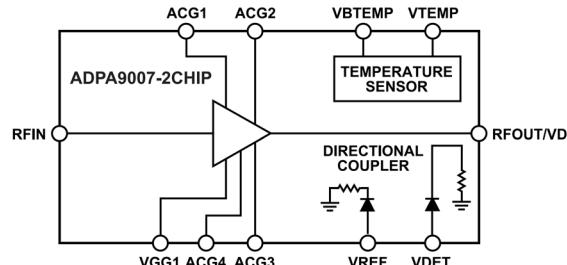


図 83. ADPA9007-2CHIP の簡略ブロック図

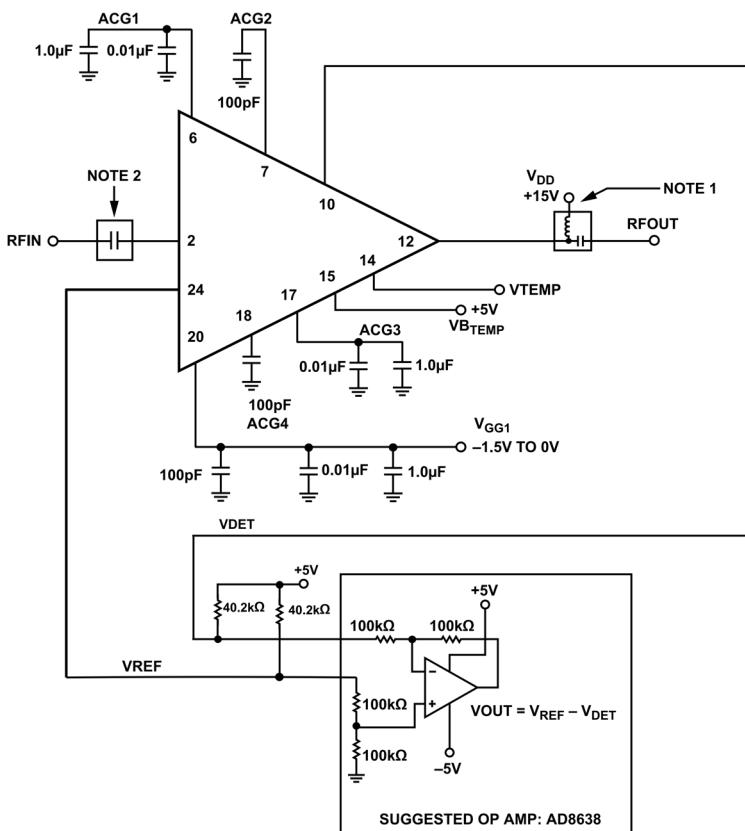
アプリケーション情報

ADPA9007-2CHIP を動作させるための基本的な接続方法を図 84 に示します。RFIN パッドと RFOUT/VDD パッドには、外付けの AC カップリング・キャパシタが必要です。RFOUT/VDD パッドには、バイアス・ティーを介してドレイン・バイアス (V_{DD}) を印加します。公称ドレイン・バイアスは 15V です。 V_{GG1} パッドには負のゲート電流を印加します。およそ -0.6V の V_{GG1} で、ドレイン電流を 500mA に設定します。

V_{DET} パッドと V_{REF} パッドは、内部回路をバイアスする 40.2k Ω のバイアシング抵抗を介して 5V に接続します。図 84 に

はオプションとしてオペアンプによる差動アンプ回路が示されており、これを使用して V_{REF} から V_{DET} を減算することにより、RF 出力パワーに比例した温度補償済みの電圧が得られます。

オペアンプ回路を除いた図 84 に示す構成を使用して、デバイスの特性評価を行いました。 V_{DET} と V_{REF} は、40.2k Ω のバイアシング抵抗を 2 つ取り付けただけで、それぞれのパッドで測定しました。



NOTES

1. DRAIN BIAS, (V_{DD}), MUST BE APPLIED THROUGH A BROADBAND BIAS TEE OR EXTERNAL BIAS NETWORK.
2. EXTERNAL DC BLOCK REQUIRED AT RF INPUT.

084

図 84. 基本的な接続方法

アプリケーション情報

パワーアップ・シーケンス

以下のパワーアップ・シーケンスを推奨します。

1. 電源グラウンドを GND に接続します。
2. V_{GG1} を $-1.5V$ に設定します。
3. RFOUT/VDD を $15V$ に設定します。
4. $I_{DQ} = 500mA$ になるように V_{GG1} を上昇させます（約 $-0.6V$ ）。
5. RF 信号を印加します。

パワーダウン・シーケンス

以下のパワーダウン・シーケンスを推奨します。

1. RF 信号をオフにします。
2. V_{GG1} を $-1.5V$ まで下げて、 I_{DQ} を $0mA$ にします。
3. VDD の電圧を $0V$ まで下げます。
4. V_{GG1} を $0V$ まで上げます。

HMC980LP4E による ADPA9007-2CHIP のバイアシング

HMC980LP4E は、エンハンス型アンプおよび ADPA9007-2CHIP のようなデプレッション型アンプのバイアス条件を満たすために設計された、アクティブ・バイアス・コントローラです。

HMC980LP4E を設定し、ADPA9007-2CHIP を制御する方法については、[ADPA9007](#) に付随するデバイスのデータシートを参照してください。

アッセンブリ図

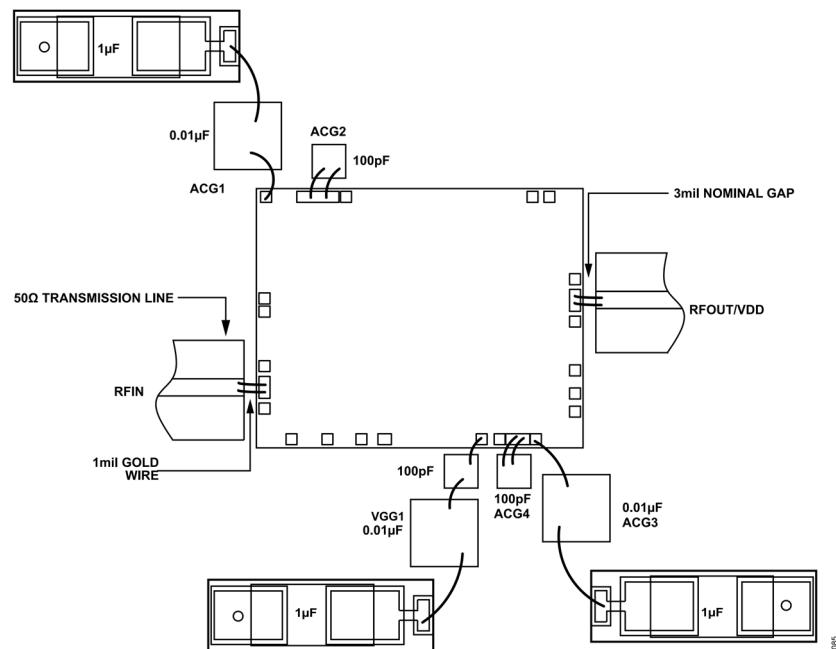


図 85. アッセンブリ図

ミリ波、GaAs、MMIC の取り付けおよびボンディング技術

導電性エポキシを使用して、ダイをグランド・プレーンに直接実装します（**取り扱い上の注意**、マウント、ワイヤ・ボンディングの各セクションを参照してください）。

ボンディング・ワイヤの長さを最小にするために、マイクロストリップ基板はできるだけダイに近付けます。通常、ダイから基板までの間隔は、0.076mm~0.152mm (3mil~6mil) です。

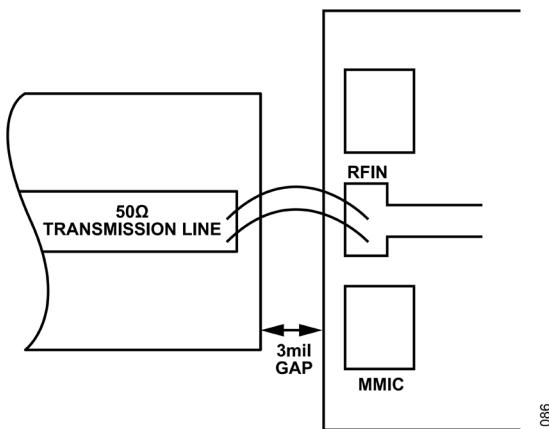


図 86. 入力用ワイヤ・ボンディングと基板との間隔

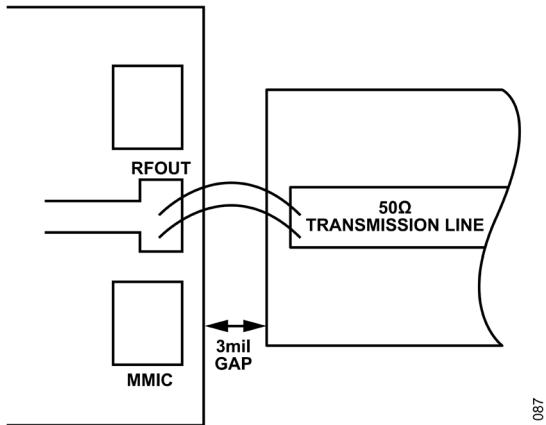


図 87. 出力用ワイヤ・ボンディングと基板との間隔

取り扱い上の注意

恒久的な損傷を防ぐため、保存、清浄度、静電気の影響、トランジエントなど、以下の取り扱いに関する注意事項に従ってください。

- ▶ すべてのペア・ダイはワッフルベースまたはゲルベースのESD保護容器に収納され、その後、ESD保護バッグに密封されて出荷されます。密封されたESD保護バッグを開いた後は、すべてのダイを乾燥窒素環境下で保管する必要があります。
- ▶ チップの取り扱いは清浄な環境下で行ってください。チップの洗浄には、液体のクリーニング・システムを使用しないでください。
- ▶ ESDからチップを保護するために、ESDに関する注意事項に従ってください。
- ▶ バイアス印加時には、計測器やバイアス電源によるトランジエントの発生を防止してください。誘導性の干渉を最小限に抑えるため、シールドされた信号ケーブルとバイアス・ケーブルを使用してください。

- ▶ チップは、バキューム・コレットまたは先端の尖ったピンセットを使用し、エッジ部を利用して取り扱ってください。チップの表面には壊れやすいエア・ブリッジがあるので、バキューム・コレット、ピンセット、指で触らないでください。

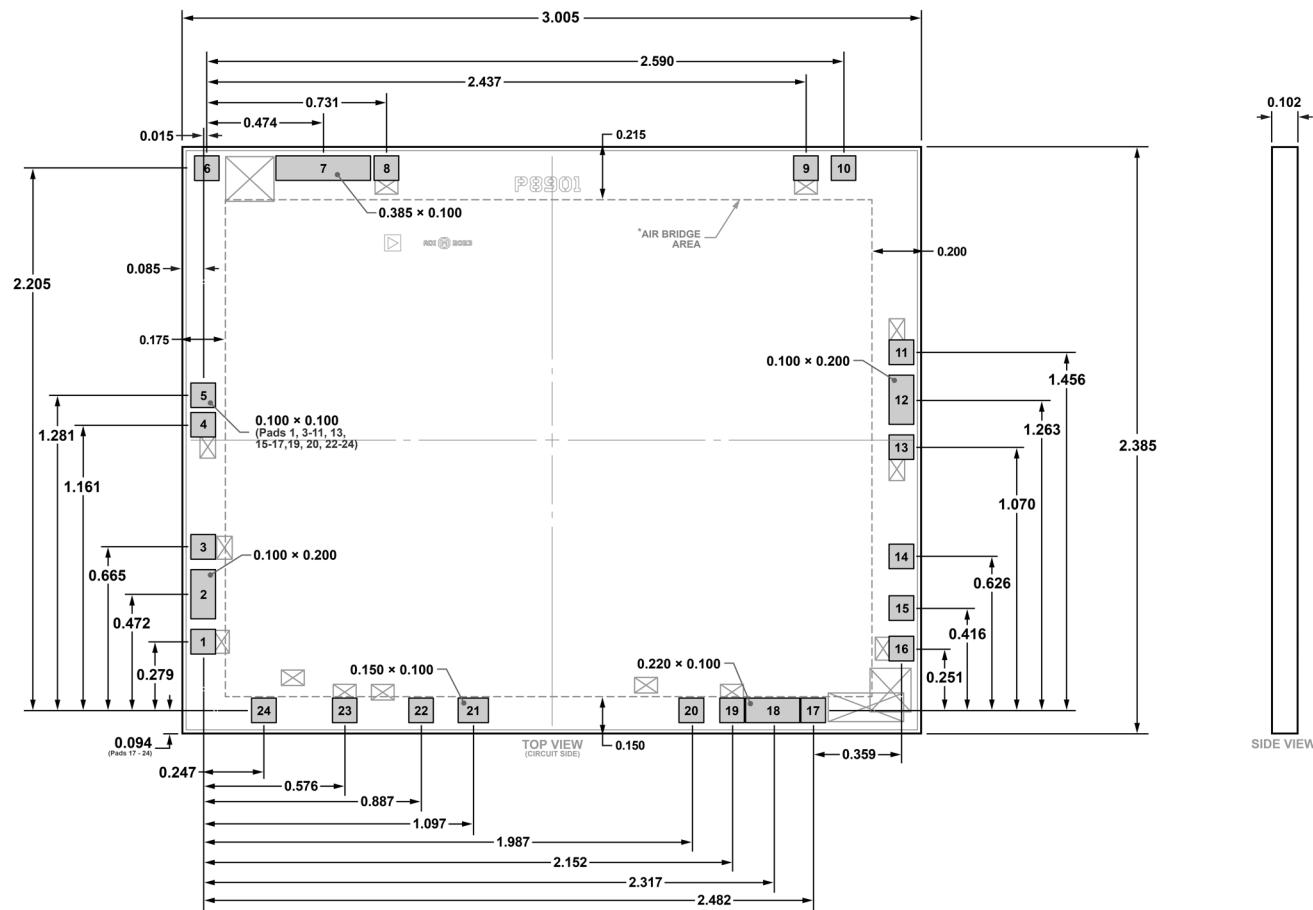
マウント

ダイを取り付ける際には、チップの配置後にチップ周辺に薄いエポキシのフィレットが観察されるように、十分な量のエポキシを取り付け表面に塗布します。エポキシは、メーカーが指定した手順で硬化させてください。

ワイヤ・ボンディング

RFポートには、1milの金ワイヤによるRFボンドを推奨します。これらのボンドは、40g~60gの力で超音波熱圧着する必要があります。また、DCボンドには直径を0.025mm(0.001インチ)として超音波熱圧着することを推奨します。40g~50gの強度でボール・ボンドを形成し、18g~22gの強度でウェッジ・ボンドを形成します。すべてのボンドは150°Cの公称段温度で形成します。最低量の超音波エネルギー(プロセスおよび使用パッケージに依存)を印加することにより信頼性の高いボンドが形成できます。すべてのボンドはできるだけ短くし、0.31mm(12mil)未満としてください。

外形寸法



*This die utilizes fragile air bridges. Any pickup tools used must not contact this area.

02-19-2024-A

図 88. 24 パッド・ペア・ダイ [チップ]
(C-24-7)

単位 : mm

更新 : 2023 年 8 月 11 日

オーダー・ガイド

Model ^{1,2}	Temperature Range	Package Description	Package Option
ADPA9007-2CHIP	-55°C to +85°C	24-Pad Bare Die [CHIP]	C-24-7
ADPA9007-2C-SX	-55°C to +85°C	24-Pad Bare Die [CHIP]	C-24-7

¹ ADPA9007-2CHIP および ADPA9007-2C-SX は RoHS 適合製品です。

² これらのモデルは、MIL-STD-883 に定められた目視検査を行っています。