

1GHz~22GHz、15W の窒化ガリウム(GaN)パワー・アンプ

特長

▶ 周波数範囲:1GHz~22GHz

▶ 50Ωに整合した入出力

▶ パワー・ゲイン:8GHz~16GHzで14dB(代表値)

▶ P_{OUT}: 8GHz~16GHz で 42dBm (代表値)
▶ PAE: 8GHz~16GHz で 25% (代表値)
▶ S21: 8GHz~16GHz で 20.5dB (代表値)
▶ OIP3: 8GHz~16GHz で 44dBm (代表値)

▶ RFパワー・ディテクタ内蔵▶ V_{DD}: 28V

V_{DD} : 28VI_{DQ} : 600mA

アプリケーション

▶ 電子戦

▶ 試験装置および計測装置

機能ブロック図

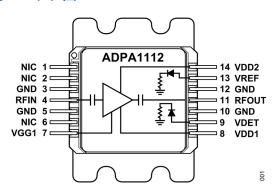


図1.機能ブロック図

概要

ADPA1112 は、 $1 \text{GHz} \sim 22 \text{GHz}$ で動作可能な広帯域パワー・アンプです。入力電力(P_{IN})28.0dBm、周波数範囲 $8 \text{GHz} \sim 16 \text{GHz}$ において、42 dBm の飽和出力電力(P_{OUT})、25 %の電力付加効率(P_{AE})、14 dB(代表値)のパワー・ゲインを実現します。 R_{F} 入力と R_{F} 出力は内部整合され、 A_{C} 結合されています。 V_{DD} 1 ピンと V_{DD} 2 ピンにはバイアス・インダクタが内蔵されており、 V_{C} 28 のドレイン・バイアス電圧(V_{DD})が印加されます。ドレイン電流は、 V_{GG} 1 ピンに負の電圧を印加することによって設定されます。温度補償型 V_{C} 1 の電力のモニタリングが可能です。

ADPA1112 は窒化ガリウム (GaN) プロセスで製造され、-40℃~+85℃ での動作が仕様規定されています。

目次

特長	. 1
アプリケーション	. 1
機能ブロック図	. 1
概要	. 1
電気仕様	. 3
周波数範囲:1GHz~2GHz	. 3
周波数範囲:2GHz~8GHz	. 3
周波数範囲:8GHz~16GHz	. 4
周波数範囲:16GHz~18GHz	. 4
周波数範囲:18GHz~20GHz	. 5
周波数範囲:20GHz~22GHz	. 5
絶対最大定格	. 6
 	6

静電放電(ESD)定格	6
ESD に関する注意	6
ピン配置およびピン機能の説明	7
インターフェース回路図	8
代表的な性能特性	9
動作原理	18
アプリケーション情報	19
基本的な接続方法	19
ハンダ処理およびアッセンブリについての考慮事項	19
代表的なアプリケーション回路	20
外形寸法	21
ナーダー・ガイド	21

改訂履歴

6/2025—Revision 0: Initial Version

analog.com.jp Rev. 0 | 2 of 21

電気仕様

周波数範囲:1GHz~2GHz

特に指定のない限り、 $T_{CASE}=25$ °C、VDD1ドレイン・バイアス電圧(V_{DD1})およびVDD2ドレイン・バイアス電圧(V_{DD2}) = 28V、目標静止電流(I_{DQ}) = 600mA、周波数範囲 = 1GHz~2GHz。

表 1. 周波数範囲:1GHz~2GHz

Parameter	Min	Тур	Max	Unit	Test Conditions/Comments
FREQUENCY RANGE	1		2	GHz	
GAIN					
Small Signal Gain (S21)		23.0		dB	
Gain Flatness		±1.34		dB	
Gain Variation over Temperature		0.03		dB/°C	
RETURN LOSS					
Input (S11)		10		dB	
Output (S22)		7.5		dB	
POWER					P _{IN} = 28.0dBm
P _{OUT}		41.5		dBm	
Gain		13.5		dB	
Power Added Efficiency (PAE)		36		%	
Output Third-Order Intercept (OIP3)		46		dBm	P _{OUT} per tone = 32.0dBm with 1MHz spacing
Output Second-Order Intercept (OIP2)		45		dBm	P _{OUT} per tone = 32.0dBm with 1MHz spacing
SUPPLY					
V_{DD}		28	30	V	
I_{DQ}		600		mA	Adjust the gate control voltage (V_{GG1}) between –3V and –1V to achieve an I_{DQ} = 600mA typical

周波数範囲:2GHz~8GHz

特に指定のない限り、 $T_{CASE}=25^{\circ}C$ 、 $V_{DD1}=V_{DD2}=28V$ 、 $I_{DQ}=600$ mA、周波数範囲= $2GHz\sim8GHz$ 。

表 2. 周波数範囲:2GHz~8GHz

Parameter	Min	Тур	Max	Unit	Test Conditions/Comments
FREQUENCY RANGE	2		8	GHz	
GAIN					
S21	17	21.0		dB	
Gain Flatness		±1.12		dB	
Gain Variation over Temperature		0.03		dB/°C	
RETURN LOSS					
S11		14		dB	
S22		10		dB	
POWER					P _{IN} = 28.0dBm
P _{OUT}	39.5	41.5		dBm	
Gain	11.5	13.5		dB	
PAE		26		%	
OIP3		45		dBm	P _{OUT} per tone = 32.0dBm with 1MHz spacing
OIP2		52		dBm	P _{OUT} per tone = 32.0dBm with 1MHz spacing
SUPPLY					
V_{DD}		28	30	V	
I_{DQ}		600		mA	Adjust V _{GG1} between -3V and -1V to achieve an I _{DQ} = 600mA typical

analog.com.jp Rev. 0 | 3 of 21

電気仕様

周波数範囲:8GHz~16GHz

特に指定のない限り、T_{CASE} = 25℃、V_{DD1} = V_{DD2} = 28V、I_{DQ} = 600mA、周波数範囲 = 8GHz~16GHz。

表 3. 周波数範囲:8GHz~16GHz

Parameter	Min	Тур	Max	Unit	Test Conditions/Comments
FREQUENCY RANGE	8		16	GHz	
GAIN					
S21	16.5	20.5		dB	
Gain Flatness		±0.3		dB	
Gain Variation over Temperature		0.03		dB/°C	
RETURN LOSS					
S11		14		dB	
S22		14		dB	
POWER					P _{IN} = 28.0dBm
P _{OUT}	40	42		dBm	
Gain	12	14		dB	
PAE		25		%	
OIP3		44		dBm	P _{OUT} per tone = 32.0dBm with 1MHz spacing
OIP2		58		dBm	P _{OUT} per tone = 32.0dBm with 1MHz spacing
SUPPLY					
V_{DD}		28	30	V	
I _{DQ}		600		mA	Adjust V _{GG1} between -3V and -1V to achieve an I _{DQ} = 600mA typical

周波数範囲:16GHz~18GHz

特に指定のない限り、 $T_{CASE}=25$ °C、 $V_{DD1}=V_{DD2}=28$ V、 $I_{DQ}=600$ mA、周波数範囲=16GHz \sim 18GHz。

表 4. 周波数範囲: 16GHz~18GHz

Parameter	Min	Тур	Max	Unit	Test Conditions/Comments
FREQUENCY RANGE	16		18	GHz	
GAIN					
S21	16.0	20.0		dB	
Gain Flatness		±0.3		dB	
Gain Variation over Temperature		0.03		dB/°C	
RETURN LOSS					
S11		14		dB	
S22		10		dB	
POWER					P _{IN} = 28.0dBm
P _{OUT}	40.0	42.0		dBm	
Gain	12	14		dB	
PAE		24		%	
OIP3		44.5		dBm	P _{OUT} per tone = 32.0dBm with 1MHz spacing
OIP2		53		dBm	P _{OUT} per tone = 32.0dBm with 1MHz spacing
SUPPLY					
V_{DD}		28	30	V	
I _{DQ}		600		mA	Adjust V _{GG1} between −3V and −1V to achieve an I _{DQ} = 600mA typical

analog.com.jp Rev. 0 | 4 of 21

電気仕様

周波数範囲:18GHz~20GHz

特に指定のない限り、T_{CASE} = 25℃、V_{DD1} および V_{DD2} = 28V、I_{DQ} = 600mA、周波数範囲 = 18GHz~20GHz。

表 5. 周波数範囲: 18GHz~20GHz

Parameter	Min	Тур	Max	Unit	Test Conditions/Comments
FREQUENCY RANGE	18		20	GHz	
GAIN					
S21	16.5	20.5		dB	
Gain Flatness		±0.6		dB	
Gain Variation over Temperature		0.03		dB/°C	
RETURN LOSS					
S11		14		dB	
S22		10		dB	
POWER					P _{IN} = 28.0dBm
Pout	38.5	41		dBm	
Gain	10.5	13		dB	
PAE		20		%	
OIP3		44		dBm	P _{OUT} per tone = 32.0dBm with 1MHz spacing
OIP2		57		dBm	P _{OUT} per tone = 32.0dBm with 1MHz spacing
SUPPLY					
V_{DD}		28	30	V	
I_{DQ}		600		mA	Adjust V _{GG1} between -3V and -1V to achieve an I _{DQ} = 600mA typical

周波数範囲:20GHz~22GHz

特に指定のない限り、T_{CASE} = 25℃、V_{DD1} および V_{DD2} = 28V、I_{DQ} = 600mA、周波数範囲 = 20GHz~22GHz。

表 6 周波数節用: 20GHz~22GHz

Parameter	Min	Тур	Max	Unit	Test Conditions/Comments
FREQUENCY RANGE	20		22	GHz	
GAIN					
S21		19.0		dB	
Gain Flatness		±1.2		dB	
Gain Variation over Temperature		0.03		dB/°C	
RETURN LOSS					
S11		9		dB	
S22		10		dB	
POWER					P _{IN} = 28.0dBm
P _{OUT}		40.0		dBm	
Gain		12.0		dB	
PAE		16		%	
OIP3		44		dBm	P _{OUT} per tone = 32.0dBm with 1MHz spacing
OIP2		58		dBm	P _{OUT} per tone = 32.0dBm with 1MHz spacing
SUPPLY					
V_{DD}		28	30	V	
I _{DQ}		600		mA	Adjust V _{GG1} between -3V and -1V to achieve an I _{DQ} = 600mA typical

analog.com.jp Rev. 0 | 5 of 21

絶対最大定格

表 7. 絶対最大定格

Parameter	Rating
Bias Voltage	
Drain (V _{DD1} and V _{DD2})	35V
Gate (V _{GG1})	-8.0V DC to 0V DC
Bias Current	
Gate Current (I _{GG1}) at 85°C	7.2mA (see Figure 51)
RF Input Power (RFIN)	33 dBm
Continuous Power Dissipation (P _{DISS}), T _{CASE} = 85°C, Derate 407mW/°C Above 85°C	56.9W
Temperature	
Nominal Peak Channel, T _{CASE} = 85°C, P _{IN} = 28dBm, P _{DISS} = 50.0W at 20GHz	208.0°C
Storage Range	-55°C to +150°C
Operating Range	-40°C to +85°C
Maximum Channel	225°C

上記の絶対最大定格を超えるストレスを加えると、デバイスに 恒久的な損傷を与えることがあります。この規定はストレス定 格のみを指定するものであり、この仕様の動作のセクションに 記載する規定値以上でのデバイス動作を定めたものではありま せん。デバイスを長時間にわたり絶対最大定格状態に置くと、 デバイスの信頼性に影響を与えることがあります。

熱抵抗

熱性能は、プリント回路基板 (PCB) の設計と動作環境に直接 関連しています。PCB の熱設計には、細心の注意を払う必要が あります。

 θ_{IC} は、チャンネルからケースまでの熱抵抗であり、この場合のケースはパッケージ底面を指します。

表 8. 熱抵抗

Package Type	θ _{JC} ¹	Unit
EJ-14-1	2.46	°C/W

[「]θ」にはシミュレーションにより求められました。その条件として、熱の 伝達はチャンネルからパッケージ・ベースを通ってヒートシンクに至 る熱伝導のみによるものとしています。また、パッケージ・ベースの 底部は85℃の動作温度で一定に保たれるものとします。

静電放電(ESD)定格

以下の ESD 情報は、ESD に敏感なデバイスを取り扱うために示したものですが、対象は ESD 保護区域内だけに限られます。

ANSI/ESDA/JEDEC JS-001 準拠の人体モデル (HBM)。

ADPA1112 の ESD 定格

表 9. ADPA1112、14 ピン LDCC

ESD Model	Withstand Threshold (V)	Class
HBM	±500	1B

ESDに関する注意



ESD(静電放電)の影響を受けやすいデバイスです。

電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術であるESD保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESDに対する適切な予防措置を講じることをお勧めします。

analog.com.jp Rev. 0 | 6 of 21

ピン配置およびピン機能の説明

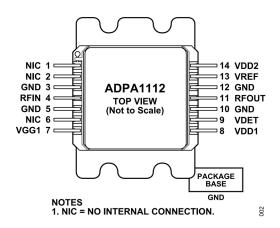


図 2. ピン配置

表 10.ピン機能の説明

ピン番号	記号	説明
1, 2, 6	NIC	内部接続なし。NIC ピンは内部では接続されていません。通常動作時は、NIC ピンをグラウンドに接続してください。
3, 5, 10, 12	GND	グラウンド。GND ピンは、RF と DC グラウンドに接続する必要があります。インターフェース回路図については図3を参照してください。
4	RFIN	RF 入力。RFIN ピンは AC カップリングされ、 50Ω に整合されています。インターフェース回路図について は図 4 を参照してください。
7	VGG1	第 1 ゲイン段と第 2 ゲイン段のゲート・バイアス。VGG1 ピンの負電圧を調整して、Ipg を目的のレベルに設定します。インターフェース回路図については図 8 を参照してください。
8	VDD1	第1ゲイン段のドレイン・バイアス。代表的なアプリケーション回路(図 59 を参照)に示すように、容量性 バイパスを行ってください。インターフェース回路図については図 7 を参照してください。
9	VDET	RF 出力パワー測定用のディテクタ・ダイオード。VREF ピンと組み合わせて使用します。電圧差(VREF 電圧(V _{REF}) - VDET 電圧(V _{DET}))は、RF P _{OUT} に比例する温度補償済み DC 電圧です。VDET ピンと 5V の間に 40.2kΩ の抵抗を接続し、DC バイアスを加えます。インターフェース回路図については図 5 を参照してください。
11	RFOUT	RF 出力。RFOUT ピンは AC カップリングされ、 50Ω に整合されています。インターフェース回路図については図 5 を参照してください。
13	VREF	VDET による RF P _{OUT} 測定の温度補償用リファレンス・ダイオード。VREF ピンと 5V の間に 40.2kΩ の抵抗を接続し、DC バイアスを加えます。インターフェース回路図については図 6 を参照してください。
14	VDD2	第2ゲイン段のドレイン・バイアス。代表的なアプリケーション回路(図 59 を参照)に示すように、容量性 バイパスを行ってください。インターフェース回路図については図 5 を参照してください。
Package Base	GND	パッケージの底面は RF と DC のグラウンドに接続する必要があります。インターフェース回路図については 図 3 を参照してください。

analog.com.jp Rev. 0 | 7 of 21

ピン配置およびピン機能の説明

インターフェース回路図



図 3. GND ピンのインターフェース回路図

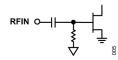


図 4. RFIN ピンのインターフェース回路図

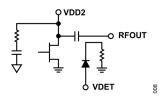


図 5. VDD2、VDET、RFOUT のインターフェース回路図



図 6. VREF ピンのインターフェース回路図



図 7. VDD1 ピンのインターフェース回路図

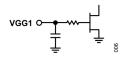


図 8. VGG1 のインターフェース回路図

analog.com.jp Rev. 0 | 8 of 21

代表的な性能特性

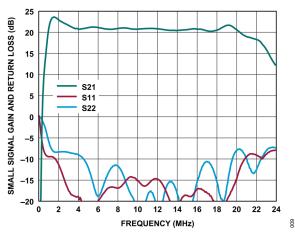


図 9. 小信号ゲインおよびリターン・ロスと周波数の関係、 V_{DD} = 28V、I_{DQ} = 600mA

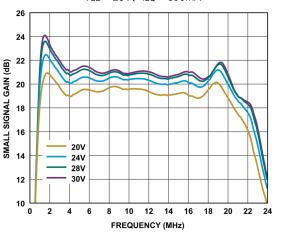


図 10. 異なる電源電圧での小信号ゲインと周波数の関係、 Ipo = 600mA

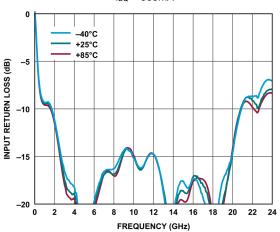


図 11. 異なる温度での入力リターン・ロスと周波数の関係、 $V_{DD}=28V$ 、 $I_{DQ}=600mA$

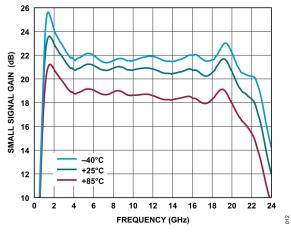


図 12. 異なる温度での小信号ゲインと周波数の関係、 V_{DD} = 28V、 I_{DQ} = 600mA

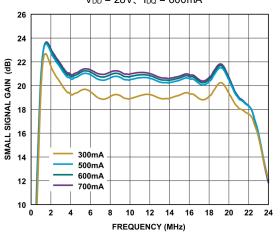


図 13. 異なる電源電流での小信号ゲインと周波数の関係、 V_{DD} = 28V

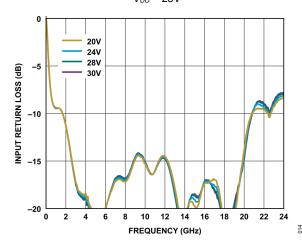


図 14. 異なる電源電圧での入力リターン・ロスと周波数の関係、 $I_{DQ} = 600 \text{mA}$

analog.com.jp Rev. 0 | 9 of 21

代表的な性能特性

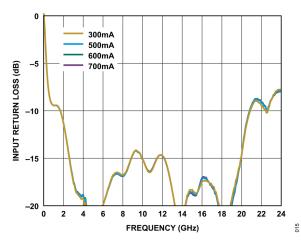


図 15. 異なる電源電流での入力リターン・ロスと周波数の関係、 V_{DD} = 28V

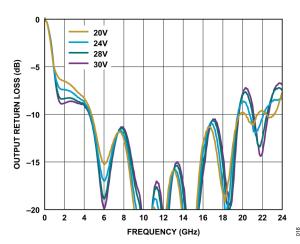


図 16. 異なる電源電圧での出力リターン・ロスと周波数の関係、 $I_{DQ} = 600 \text{mA}$

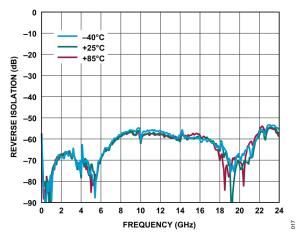


図 17. 異なる温度でのリバース・アイソレーションと 周波数の関係、 $V_{DD}=28V$ 、 $I_{DQ}=600mA$

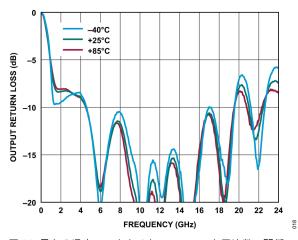


図 18. 異なる温度での出力リターン・ロスと周波数の関係、 V_{DD} = 28V、I_{DQ} = 600mA

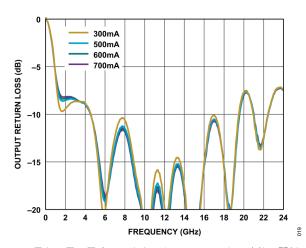


図 19. 異なる電源電流での出力リターン・ロスと周波数の関係、 V_{DD} = 28V

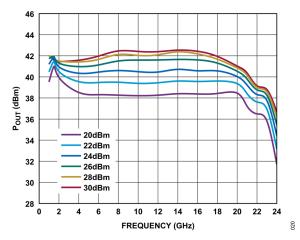


図 20. 異なる P_{IN} レベルでの P_{OUT} と周波数の関係、 V_{DD} = 28V、 I_{DQ} = 600mA

analog.com.jp Rev. 0 | 10 of 21

代表的な性能特性

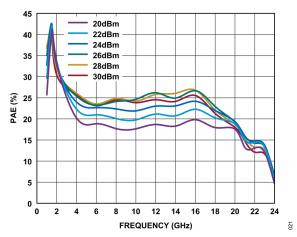


図 21. 異なる P_{IN} レベルでの PAE と周波数の関係、 V_{DD} = 28V、I_{DQ} = 600mA

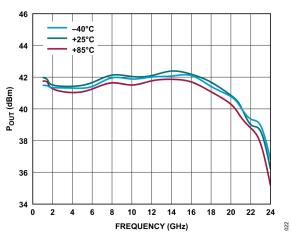


図 22. 異なる温度での Pout と周波数の関係、P_{IN} = 28dBm、V_{DD} = 28V、I_{DQ} = 600mA

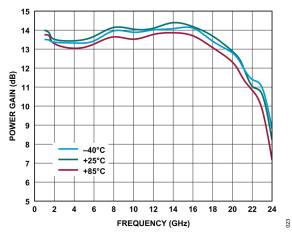


図 23. 異なる温度でのパワー・ゲインと周波数の関係、 $P_{\text{IN}} = 28 \text{dBm}, \ V_{\text{DD}} = 28 \text{V}, \ I_{\text{DQ}} = 600 \text{mA}$

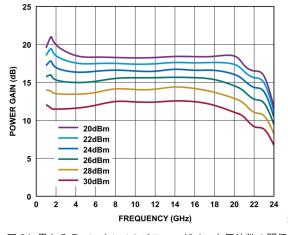


図 24. 異なる P_{IN} レベルでのパワー・ゲインと周波数の関係、 $V_{\text{DD}} = 28V$ 、 $I_{\text{DQ}} = 600\text{mA}$

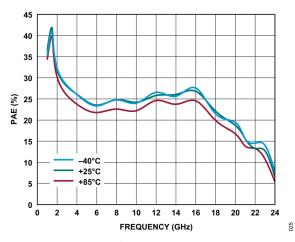


図 25. 異なる温度での PAE と周波数の関係、 P_{IN} = 28dBm、 V_{DD} = 28V、 I_{DQ} = 600mA

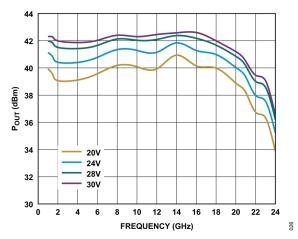


図 26. 異なる電源電圧での P_{OUT} と周波数の関係、 $P_{IN} = 28 dBm$ 、 $I_{DQ} = 600 mA$

analog.com.jp Rev. 0 | 11 of 21

代表的な性能特性

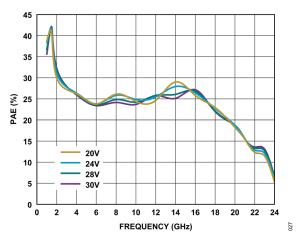


図 27. 異なる電源電圧での PAE と周波数の関係、 P_{IN} = 28dBm、 I_{DQ} = 600mA

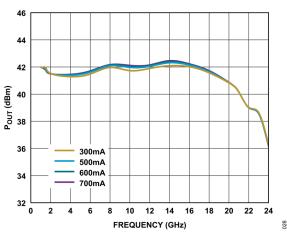


図 28. 異なる電源電流での Pout と周波数の関係、 PIN = 28dBm、VDD = 28V

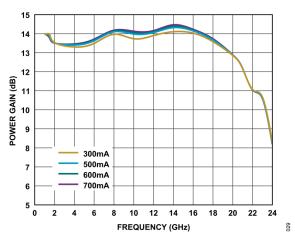


図 29. 異なる電源電流でのパワー・ゲインと周波数の関係、 $P_{IN}=28dBm,\ V_{DD}=28V$

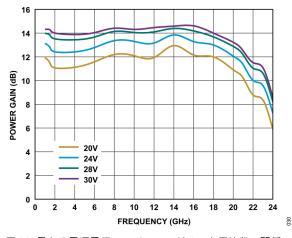


図 30. 異なる電源電圧でのパワー・ゲインと周波数の関係、 P_{IN} = 28dBm、I_{DQ} = 600mA

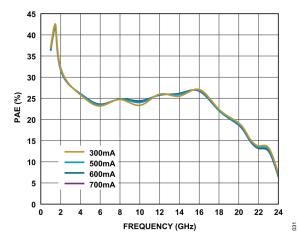


図 31. 異なる電源電流での PAE と周波数の関係、 P_{IN} = 28dBm、 V_{DD} = 28V

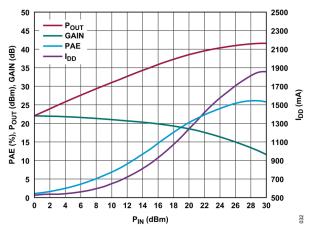


図 32. PAE、P_{OUT}、ゲイン、電源電流(I_{DD})と P_{IN}の関係、 4GHz、V_{DD} = 28V、I_{DQ} = 600mA

analog.com.jp Rev. 0 | 12 of 21

代表的な性能特性

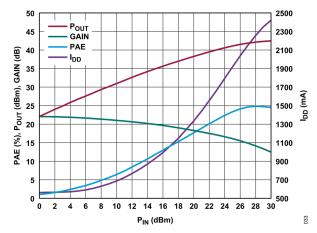


図 33. PAE、 P_{OUT} 、ゲイン、 I_{DD} と P_{IN} の関係、 8GHz、 V_{DD} = 28V、 I_{DQ} = 600mA

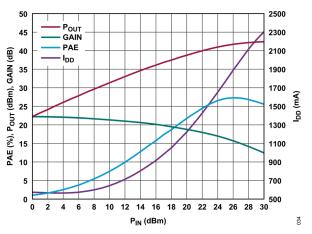


図 34. PAE、 P_{OUT} 、ゲイン、 I_{DD} と P_{IN} の関係、 16GHz、 $V_{DD}=28V$ 、 $I_{DQ}=600mA$

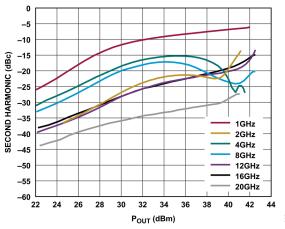


図 35. 異なる周波数での第二高調波と P_{OUT} の関係、 V_{DD} = 28V、 I_{DQ} = 600mA

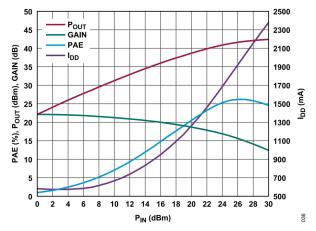


図 36. PAE、 P_{OUT} 、ゲイン、 I_{DD} と P_{IN} の関係、 12GHz、 $V_{DD}=28V$ 、 $I_{DQ}=600mA$

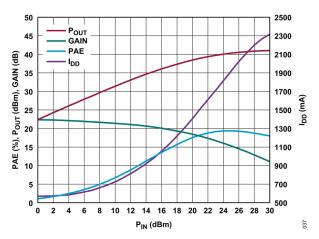


図 37. PAE、 P_{OUT} 、ゲイン、 I_{DD} と P_{IN} の関係、 20GHz、 $V_{DD}=28V$ 、 $I_{DQ}=600mA$

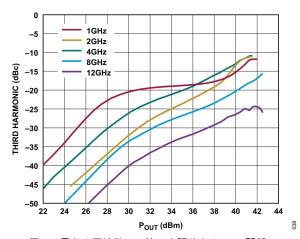


図 38. 異なる周波数での第三高調波と P_{OUT} の関係、 V_{DD} = 28V、 I_{DQ} = 600mA

analog.com.jp Rev. 0 | 13 of 21

代表的な性能特性

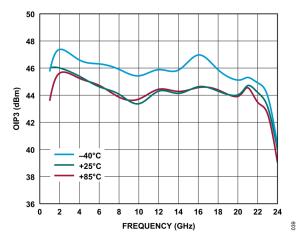


図 39. 異なる温度での OIP3 と周波数の関係、 トーンあたりの Pout = 32dBm、V_{DD} = 28V、I_{DQ} = 600mA

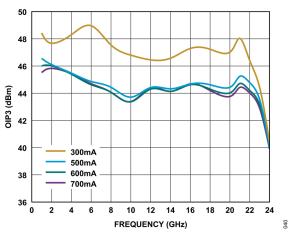


図 40. 異なる電源電流での OIP3 と周波数の関係、 トーンあたりの P_{OUT} = 32dBm、V_{DD} = 28V、I_{DQ} = 600mA

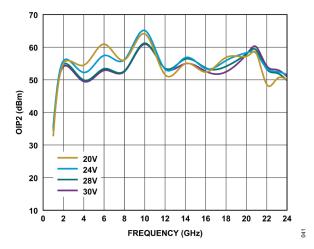


図 41. 異なる電源電圧での OIP2 と周波数の関係、 トーンあたりの P_{OUT} = 32dBm、I_{DQ} = 600mA

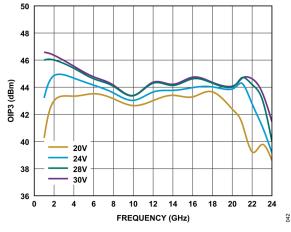


図 42. 異なる電源電圧での OIP3 と周波数の関係、 トーンあたりの Pout = 32dBm、I_{DQ} = 600mA

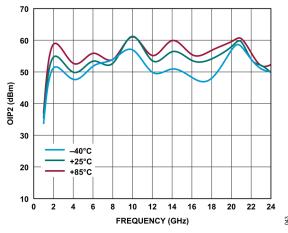


図 43. 異なる温度での OIP2 と周波数の関係、 トーンあたりの Pout = 32dBm、V_{DD} = 28V、I_{DQ} = 600mA

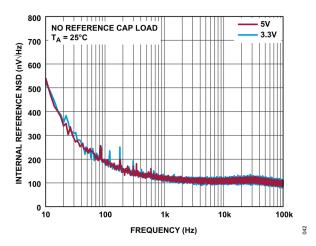


図 44. 異なる電源電流での OIP2 と周波数の関係、 トーンあたりの Pour = 32dBm、V_{DD} = 28V

analog.com.jp Rev. 0 | 14 of 21

代表的な性能特性

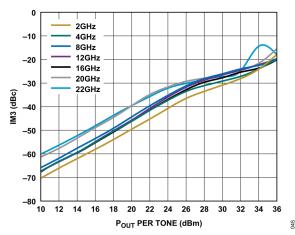


図 45. 異なる周波数での IM3 とトーンあたりの Pour の関係、 V_{DD} = 28V、I_{DQ} = 600mA

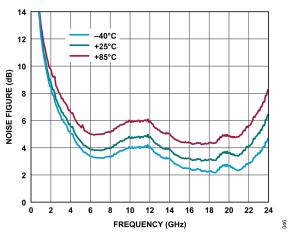


図 46. 異なる温度でのノイズ指数と周波数の関係、 V_{DD} = 28V、 I_{DQ} = 600mA

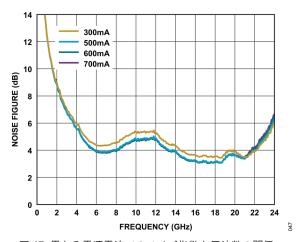


図 47. 異なる電源電流でのノイズ指数と周波数の関係、 V_{DD} = 28V

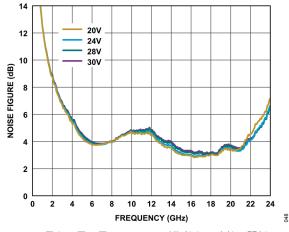


図 48. 異なる電源電圧でのノイズ指数と周波数の関係、 I_{DQ} = 600mA

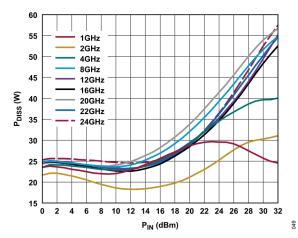


図 49. 異なる周波数での P_{DISS} と P_{IN} の関係、 T_{CASE} = 85°C、V_{DD} = 28V、I_{DQ} = 600mA

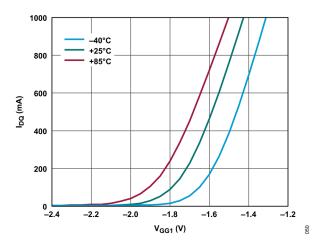


図 50. 異なる温度での I_{DQ} と V_{GG1} の関係、 V_{DD} = 28V

analog.com.jp Rev. 0 | 15 of 21

代表的な性能特性

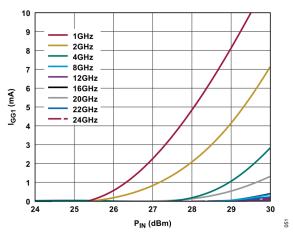


図 51. 異なる温度での I_{GG1} と P_{IN} の関係、 $T_{CASE} = 85^{\circ}C$ 、 $V_{DD} = 28V$ 、 $I_{DQ} = 600$ mA

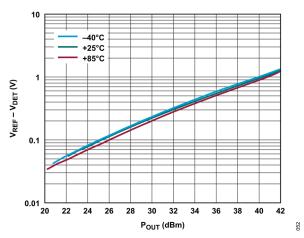


図 52. 異なる温度での V_{REF} - V_{DET} と P_{OUT} の関係、 12GHz、V_{DD} = 28V、I_{DQ} = 600mA

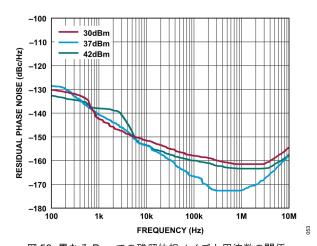


図 53. 異なる P_{OUT} での残留位相ノイズと周波数の関係、 2GHz、 V_{DD} = 28V、 I_{DQ} = 600mA

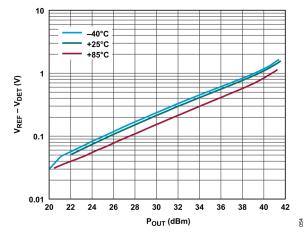


図 54. 異なる温度での $V_{REF} - V_{DET}$ と P_{OUT} の関係、 4GHz、 $V_{DD} = 28V$ 、 $I_{DQ} = 600mA$

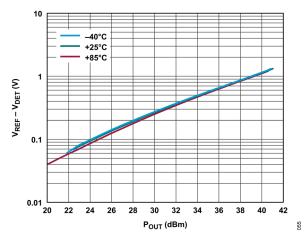


図 55. 異なる温度での $V_{REF} - V_{DET}$ と P_{OUT} の関係、 20GHz、 $V_{DD} = 28V$ 、 $I_{DQ} = 600mA$

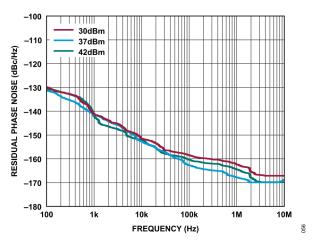


図 56. 異なる P_{OUT} での残留位相ノイズと周波数の関係、 10GHz、 $V_{DD}=28V$ 、 $I_{DQ}=600mA$

analog.com.jp Rev. 0 | 16 of 21

代表的な性能特性

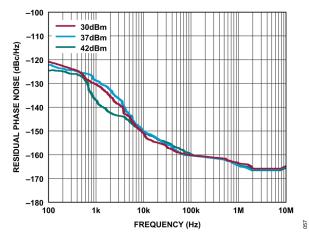


図 57. 異なる P_{OUT} での残留位相ノイズと周波数の関係、 16GHz、 $V_{DD}=28V$ 、 $I_{DQ}=600mA$

analog.com.jp Rev. 0 | 17 of 21

動作原理

ADPA1112 は、ゲイン段をカスケード接続した窒化ガリウム (GaN) パワー・アンプで、これらのゲイン段は正のドレイン 電源 (V_{DD1} および V_{DD2}) と外部から印加される負のゲート電圧 (V_{GG1}) によってバイアスされます。28V (公称値) が初段および 2 段目のドレイン (VDD1 および VDD2) に印加され、更に、負の電圧が VGG1 に印加されて、合計 I_{DQ} が V_{DD2} 600mA (公称値) に設定されます。

上記のようにバイアスすると、ADPA1112 はクラス AB で動作し、飽和時に PAE が最大になります。ADPA1112 は、各ドレイン用の RF チョークに加え、RFIN ポートおよび RFOUT ポートのオンチップ DC ブロッキングを内蔵しています。

RF 出力信号の一部は方向性結合され、RF P_{OUT} 検出用のダイオードに送られます。このダイオードに DC バイアスを加えると、結合した RF 電力が整流され、VDET で DC 電圧として RF 電力を測定できるようになります。 VDET の温度補償を行うため、RF 電力の結合がない同一で対称配置された回路が VREF を通じて利用できます。 $V_{REF}-V_{DET}$ の差分から、RF 出力に比例する温度補償信号が得られます。

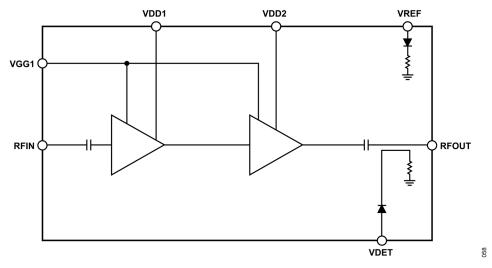


図 58. 基本的なブロック図

analog.com.jp Rev. 0 | 18 of 21

アプリケーション情報

基本的な接続方法

図 59に ADPA1112 を動作させるための基本的な接続方法を示します。図 59に示すように、VDD1、VDD2、VGG1 の各ピンをデカップリングします。全ての段のゲート電圧(バイアス動作には $-3.0V\sim-1.0V$ 、ピンチオフには-4.0V)を VGG1 ピンに印加します。28V(公称値)の V_{DD} を VDD1 ピンおよび VDD2 ピンに印加します。ピン 1、ピン 2、ピン 6 は NIC ピンとして指定されています。これらの NIC ピンは内部では接続されていませんが、デバイスの特性評価時には全てグラウンドに接続されています。

ADPA1112をオンにするには、以下の手順を実行します。

- 1. 電源グラウンドを GND に接続します。
- 2. V_{GGI} を-4V に設定します。
- 3. V_{DD1} および V_{DD2} を 28V に設定します。
- **4.** I_{DQ} が 600mA になるように V_{GGI} を正方向に調整します (約-2V)。
- 5. RF信号を印加します。

ADPA1112をオフにするには、以下の手順に従います。

- 1. RF 信号をオフにします。
- 2. V_{GGI} を-4Vまで下げて、 I_{DQ} を 0mA にします。
- 3. V_{DD1} および V_{DD2} の電圧を 0V に設定します。
- **4.** V_{GG1} を 0V まで上げます。

ハンダ処理およびアッセンブリについての考慮事項

ADPA1112 は非ハーメチックのエア・キャビティ・デバイスです。パッケージ本体は通常、PCB のカットアウト内に置かれ、PCB の下にあるヒートシンクに直接接触することができます。ヒートシンクへの良好な熱伝導および電気伝導を容易に実現できるよう、Indium Corporation の Heat-Spring インジウムなど、電気伝導性および熱伝導性に優れた材料を座金として用いることができます。(あるいは、導電性および熱伝導性の高いペーストやグリースを用いることもできます。)この座金は、ヒートシンクとパッケージ・ベースの底部の間に配置します。その後、パッケージは通常、ネジを用いてヒートシンクに取り付けられます。取り付けネジで固定すると、ピンは PCB と同一平面になり、リードを PCB パッドにハンダ付けできます。

analog.com.jp Rev. 0 | 19 of 21

代表的なアプリケーション回路

図 59 に代表的なアプリケーション回路を示します。

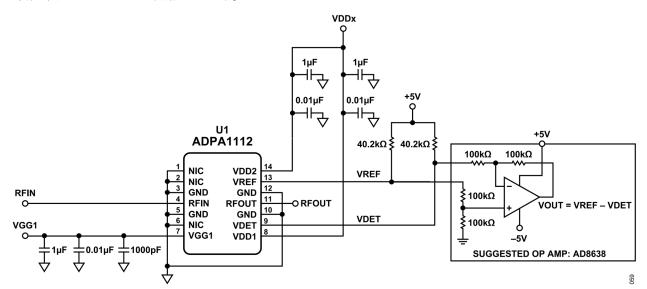


図 59. 代表的なアプリケーション回路

analog.com.jp Rev. 0 | 20 of 21

外形寸法

Package Drawing Option	Package Type	Package Description	
EJ-14-1	LDCC	14-Lead Ceramic Leaded Chip Carrier Package	

最新のパッケージ外形情報およびランド・パターン(実装面積)については、パッケージ索引を参照してください。

オーダー・ガイド

Model ¹	Temperature Range	Package Description	Packing Quantity	Package Option
ADPA1112AEJZ	-40°C to +85°C	14-Lead Ceramic Leaded Chip Carrier [LDCC]	Tray, 1	EJ-14-1
ADPA1112AEJZ-50	-40°C to +85°C	14-Lead Ceramic Leaded Chip Carrier [LDCC]	Tray, 50	EJ-14-1

¹ Z = RoHS 適合製品。

