

±60V のフォルト保護機能を備えた 3.3V、±20kV ESD、高速 CAN FD トランシーバ

特長

- ▶ 最大±60V の過電圧ライン・フォルトから保護
- ▶ 3.3V の電源電圧
- ▶ 最大 2Mbps の高速 CAN FD 動作
- ▶ インターフェース・ピンに±20kV、その他すべてのピンに±8kV の ESD 保護
- ▶ アクティブ対称性制御機能と SPLIT ピンを備えた可変スルー・レート・ドライバにより低電磁エミッション (EME) を実現
- ▶ 拡張同相電圧範囲 (±25V)
- ▶ 電源オフ時の CAN バスに対する理想的な受動動作
- ▶ 電流制限ドライバおよびサーマル・シャットダウン
- ▶ パワーアップ/パワーダウン時にグリッチのないドライバ出力
- ▶ 1μA (代表値) のマイクロパワー・シャットダウン・モード
- ▶ 送信データ (TXD) ドミナント・タイムアウト機能
- ▶ ISO 11898-2 および CAN FD に適合
- ▶ 動作温度範囲: -40°C~+125°C
- ▶ 8 ピン SO パッケージ

アプリケーション

- ▶ 産業用制御および計測ネットワーク
- ▶ ビルディング・オートメーション、セキュリティ・システム、HVAC
- ▶ 医療機器
- ▶ 輸送用電子機器

簡略アプリケーション回路図

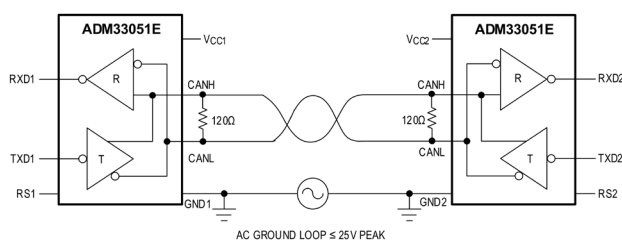


図 1. グラウンド・ループ電圧が高い CAN バス・リンク

概要

ADM33051E は、3.3V 電源で動作する、堅牢で高速かつ低消費電力の CAN トランシーバです。ADM33051E は、パワーダウンを含むすべての動作モードにおいて、データ伝送ラインに±60V の過電圧フォルト保護機能を備えています。最大 2Mbps のデータ・レートによって、データ・レートが可変の CAN 物理層 (CAN FD) に基づく高速プロトコルがサポートされます。強化された ESD 保護により、本デバイスのトランシーバ・インターフェース・ピンは、ラッチアップや損傷を生じることなく、最大±20kV の人体モデル (HBM) に耐えられます。

CAN レシーバーの±25V の拡張入力同相電圧範囲および高い同相モード除去性能により、大きなグラウンド・ループ電圧に対して高い耐性が提供されます。ADM33051E は、アクティブ対称性制御機能を備えた精巧な CAN ドライバであり、コモン・モード電圧の厳密な制御を維持することで優れた電磁エミッション特性を実現し、可変スルー・レートおよび分割終端サポートにより EME 低減性能を向上させています。

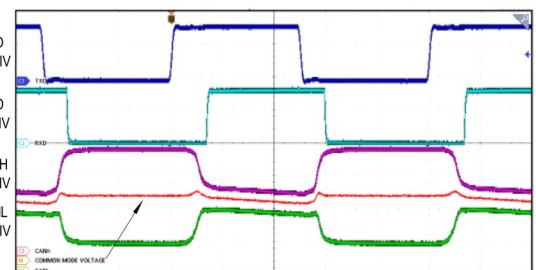


図 2. ADM33051E による 2Mbps での送信

目次

特長.....	1
アプリケーション	1
概要.....	1
簡略アプリケーション回路図	1
改訂履歴.....	3
仕様.....	4
Supplies	4
Driver	4
Receiver.....	5
Common-Mode Stabilization Output SPLIT	5
Receiver Output RXD	6
Logic Input TXD	6
Logic/Slew Control Input RS	6
テスト回路.....	9
絶対最大定格	13
熱抵抗.....	13
静電放電（ESD）定格	14
ESD に関する注意.....	14
ピン配置およびピン機能の説明	15
端子説明.....	15
機能表.....	16
代表的な性能特性	17
ブロック図.....	20
動作原理.....	21
±60V のフォルト保護	21
±25V の拡張同相電圧範囲	22
ドライバ.....	22
送信ドミナント・タイムアウト機能	22
ドライバ過電圧、過電流、過熱からの保護.....	22
パワーアップ／パワーダウン時にグリッチのない出力	22
コモン・モード電圧と電源電圧の関係	23
RS ピンと可変スルー・レート制御.....	23
スルー・レートが可変の高対称性ドライバ.....	24
分割終端をサポートする SPLIT ピン出力	25

電源オフ時の CAN バスに対する理想的な受動動作.....	26
マイクロパワー・シャットダウン・モード.....	26
ロジック I/O インターフェース電圧および電源投入シーケンス	26
アプリケーション情報.....	27
±20kV の ESD 保護.....	27
IEC サージ、EFT、ESD に対するその他の保護機能	27
外形寸法.....	31
オーダー・ガイド.....	32

改訂履歴

版数	改訂日	説明	改訂ページ
0	3/26	初版発行	–

仕様

表 1. 電気的特性

(・は全動作温度範囲に適用される仕様を示し、それ以外の場合の仕様値は $T_A = 25^\circ\text{C}$ でのものです。また、特に指定のない限り、 $V_{CC} = 3.3\text{V}$ 、図 3 は $R_L = 60\Omega$ で適用、 $V_{RS} = 0\text{V}$ 、TYP は $V_{CC} = 3.3\text{V}$ における値です。(1,4))

PARAMETER	SYMBOL	CONDITIONS	COMMENTS	MIN	TYP	MAX	UNITS
Supplies							
Supply Voltage	V_{CC}		•	3	3.3	3.6	V
Supply Current (Recessive)	$I_{CC(R)}$		•	1	1.8	3	mA
Supply Current (Dominant)	$I_{CC(D)}$		•	25	37	60	mA
Supply Current in Shutdown Mode	I_{CCS}	$V_{RS} = \text{TXD} = V_{CC}$, RXD Open	•		1	15	μA
Driver							
CANH Bus Output Voltage (Dominant)	$V_{O(D)} \text{ (CANH)}$	$t < t_{TOTXD}$	•	2.15	2.9	3.3	V
CANL Bus Output Voltage (Dominant)	$V_{O(D)} \text{ (CANL)}$	$t < t_{TOTXD}$	•	0.5	0.9	1.65	V
Bus Output Voltage (Recessive)	$V_{O(R)}$	No Load (Figure 3)	•	1.45	1.95	2.45	V
Differential Output Voltage (Dominant)	$V_{OD(D)}$	$R_L = 50\Omega$ to 65Ω (Figure 3)	•	1.5	1.96	3.0	V
Differential Output Voltage (Recessive)	$V_{OD(R)}$	No Load (Figure 3)	•	-500	0	+50	mV
Common-Mode Output Voltage (Dominant)	$V_{OC(D)}$	(Figure 3)	•	1.45	1.95	2.45	V
CANH Bus Output Short-Circuit Current (Dominant)	$I_{OS(D)} \text{ (CANH)}$	CANH = 0V	•	-100	-75	-40	mA
		$-60\text{V} \leq \text{CANH} \leq +60\text{V}$	•	-100		+3	mA
CANL Bus Output Short-Circuit Current (Dominant)	$I_{OS(D)} \text{ (CANL)}$	CANL = 3.3V	•	40	75	100	mA
		$-60\text{V} \leq \text{CANL} \leq +60\text{V}$	•	-3		+100	mA

(・は全動作温度範囲に適用される仕様を示し、それ以外の場合の仕様値は $T_A = 25^\circ\text{C}$ のものです。また、特に指定のない限り、 $V_{CC} = 3.3\text{V}$ 、図 3 は $R_L = 60\Omega$ で適用、 $V_{RS} = 0\text{V}$ 、TYP は $V_{CC} = 3.3\text{V}$ における値です。(1,4))

PARAMETER	SYMBOL	CONDITIONS	COMMENTS	MIN	TYP	MAX	UNITS
Receiver							
Bus Common-Mode Voltage = $(\text{CANH} + \text{CANL})/2$ for Data Reception	V_{CM}		・			± 25	V
Bus Input Differential Threshold Voltage (Positive-Going)	V_{TH+}	$-25\text{V} \leq V_{CM} \leq +25\text{V}$	・		775	900	mV
Bus Input Differential Threshold Voltage (Negative-Going)	V_{TH-}	$-25\text{V} \leq V_{CM} \leq +25\text{V}$	・	500	625		mV
Bus Input Differential Hysteresis Voltage	ΔV_{TH}	$-25\text{V} \leq V_{CM} \leq +25\text{V}$			120		mV
Input Resistance (CANH and CANL)	R_{IN}	$\text{TXD} = V_{CC}$, $R_{IN} = \Delta V / \Delta I$, $\Delta I = \pm 20\mu\text{A}$	・	25	40	50	k Ω
Differential Input Resistance	R_{ID}	$\text{TXD} = V_{CC}$, $R_{IN} = \Delta V / \Delta I$, $\Delta I = \pm 20\mu\text{A}$	・	50	80	100	k Ω
Input Resistance Matching	ΔR_{IN}	R_{IN} (CANH) to R_{IN} (CANL)	・			± 1	%
Input Capacitance to GND (CANH)	C_{IH}	(3)			32		pF
Input Capacitance to GND (CANL)	C_{IL}	(3)			8		pF
Differential Input Capacitance	C_{ID}	(3)			8.4		pF
Bus Leakage Current (Power Off)	I_L	$V_{CC} = 0\text{V}$, CANH = CANL = 3.3V	・			± 40	μA
Common-Mode Stabilization Output SPLIT							
SPLIT Output Voltage	V_{O_SPLIT}	$-500\mu\text{A} \leq I_{SPLIT} \leq +500\mu\text{A}$	・	0.9	1.9	2.9	V

(・は全動作温度範囲に適用される仕様を示し、それ以外の場合の仕様値は $T_A = 25^\circ\text{C}$ のものです。また、特に指定のない限り、 $V_{CC} = 3.3\text{V}$ 、図 3 は $R_L = 60\Omega$ で適用、 $V_{RS} = 0\text{V}$ 、TYP は $V_{CC} = 3.3\text{V}$ における値です。(1,4))

PARAMETER	SYMBOL	CONDITIONS	COMMENTS	MIN	TYP	MAX	UNITS
SPLIT Short-Circuit Current	I_{OS_SPLIT}	$-60\text{V} \leq \text{SPLIT} \leq +60\text{V}$	・	-3		+3	mA

Receiver Output RXD

Receiver Output High Voltage	V_{OH_RXD}	$I_{RXD} = -3\text{mA}$ (Sourcing)	・	$V_{CC} - 0.4\text{V}$			V
Receiver Output Low Voltage	V_{OL_RXD}	$I_{RXD} = 3\text{mA}$ (Sinking)	・			0.4	V
Receiver Short-Circuit Current	I_{OS_RXD}	$RXD = 0\text{V}$ or V_{CC}	・		± 8	± 18	mA

Logic Input TXD

High Level Input Voltage	V_{IH_TXD}		・	$0.67 \times V_{CC}$			V
Low Level Input Voltage	V_{IL_TXD}		・			$0.33 \times V_{CC}$	V
Logic Input Current	I_{IN_TXD}	$0 \leq TXD \leq V_{CC}$	・	-20	0	+10	μA

Logic/Slew Control Input RS

High Level Input Voltage	V_{IH_RS}		・	$0.9 \times V_{CC}$			V
Low Level Input Voltage	V_{IL_RS}		・			$0.5 \times V_{CC}$	V
Logic Input Current	I_{IN_RS}	$0 \leq V_{RS} \leq V_{CC}$	・	-170	0	+10	μA

¹ デバイスのピンに流れ込む電流はすべて正です。デバイスのピンから流れ出す電流はすべて負です。特に指定のない限り、すべての電圧はデバイスのグラウンドを基準とします。

² 製品テストはしていません。

³ ピン容量は参考のために記載しており、製品テストはしていません。

⁴ すべての限界値は、 $T_A = 25^\circ\text{C}$ で 100%テストされています。動作温度範囲および対応する電源電圧範囲にわたる限界値は、設計と特性評価によって裏付けられています。

表 2. スイッチング特性

(・は全動作温度範囲に適用される仕様を示し、それ以外の場合の仕様値は $T_A = 25^\circ\text{C}$ でのものです。また、特に指定のない限り、 $V_{CC} = 3.3\text{V}$ 、図 4 は $R_L = 60\Omega$ で適用、 $C_L = 100\text{pF}$ 、 $R_{SL} = 0\Omega$ 、 $V_{RS} = 0\text{V}$ 、TYP は $V_{CC} = 3.3\text{V}$ における値です。(1,4))

PARAMETER	SYMBOL	CONDITIONS	COMMENTS	MIN	TYP	MAX	UNITS
Transceiver Timing							
Maximum Data Rate	f_{MAX}		•	2			Mbps
TXD to Bus Dominant Propagation Delay	t_{PTXBD}	(Figure 4, Figure 5)	•	45	80	130	ns
TXD to Bus Recessive Propagation Delay	t_{PTXBR}	(Figure 4, Figure 5)	•	80	120	170	ns
TXD to Bus Dominant Propagation Delay, Slow Slew	t_{PTXBDS}	$R_{SL} = 200\text{k}\Omega$ (Figure 4, Figure 5)	•	200	466	1220	ns
TXD to Bus Recessive Propagation Delay, Slow Slew	t_{PTXBRS}	$R_{SL} = 200\text{k}\Omega$ (Figure 4, Figure 5)	•	400	722	2010	ns
Bus Dominant to RXD Propagation Delay	t_{PBDRX}	(Figure 4, Figure 5)	•	25	40	65	ns
Bus Recessive to RXD Propagation Delay	t_{PBRRX}	(Figure 4, Figure 5)	•	25	45	80	ns
TXD to RXD Dominant Propagation Delay	t_{PTXRXD}	(Figure 4, Figure 5)	•	80	120	180	ns
TXD to RXD Recessive Propagation Delay	t_{PTXRXR}	(Figure 4, Figure 5)	•	115	165	215	ns
TXD to RXD Dominant Propagation Delay, Slow Slew	t_{PTXRXDS}	$R_{SL} = 200\text{k}\Omega$ (Figure 4, Figure 5)	•	190	432	1110	ns
TXD to RXD Recessive Propagation Delay, Slow Slew	t_{PTXRXRS}	$R_{SL} = 200\text{k}\Omega$ (Figure 4, Figure 5)	•	420	794	1910	ns
TXD Timeout Time	t_{TOTXD}	(Figure 4, Figure 6)	•	0.5	1.1	4	ms

(・は全動作温度範囲に適用される仕様を示し、それ以外の場合の仕様値は $T_A = 25^\circ\text{C}$ のものです。また、特に指定のない限り、 $V_{CC} = 3.3\text{V}$ 、図 4 は $R_L = 60\Omega$ で適用、 $C_L = 100\text{pF}$ 、 $R_{SL} = 0\Omega$ 、 $V_{RS} = 0\text{V}$ 、TYP は $V_{CC} = 3.3\text{V}$ における値です。(1,4))

PARAMETER	SYMBOL	CONDITIONS	COMMENTS	MIN	TYP	MAX	UNITS
Receiver Output Recessive Bit Time, 2Mbps, Loop Delay Symmetry	$t_{\text{BIT(RXD), 2M}}$	(Figure 9)	•	400	455	550	ns
RXD Enable from Shutdown	t_{ENRX}	(Figure 7)	•			40	μs
TXD Enable from Shutdown	t_{ENTX}	(Figure 4, Figure 8) (3)	•			40	μs
Time to Shutdown, RXD	t_{SHDNRX}	(Figure 7)	•			250	ns
Time to Shutdown, TXD	t_{SHDNTX}	(Figure 4, Figure 8)	•			250	ns
Transmitter Drive Symmetry (Common-Mode Voltage Fluctuation)							
Driver Symmetry (CANH + CANL – $2V_{O(R)}$) (Dynamic Peak Measurement)	V_{SYM}	$R_L = 60\Omega/\text{Tol.} < 1\%$, $C_{\text{SPLIT}} = 4.7\text{nF}/5\%$, $f_{\text{TXD}} = 250\text{kHz}$, Input Impedance of Oscilloscope $\leq$ $20\text{pF}/\geq 1\text{M}\Omega$ (Figure 4)	•			± 500	mV

¹ デバイスのピンに流れ込む電流はすべて正です。デバイスのピンから流れ出す電流はすべて負です。特に指定のない限り、すべての電圧はデバイスのグラウンドを基準とします。

² 製品テストはしていません。

³ バスのドミナント状態をアサートするには、この時間が経過した後に TXD がハイからローに遷移する必要があります。

⁴ すべての限界値は、 $T_A = 25^\circ\text{C}$ で 100%テストされています。動作温度範囲および対応する電源電圧範囲にわたる限界値は、設計と特性評価によって裏付けられています。

テスト回路

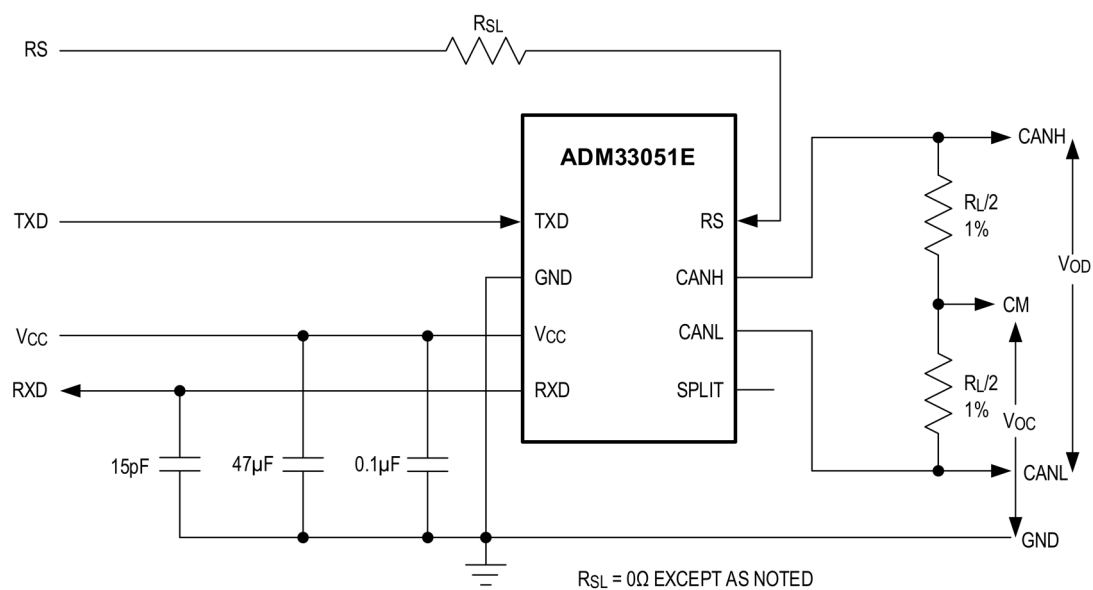


図 3. すべての電氣的特性測定

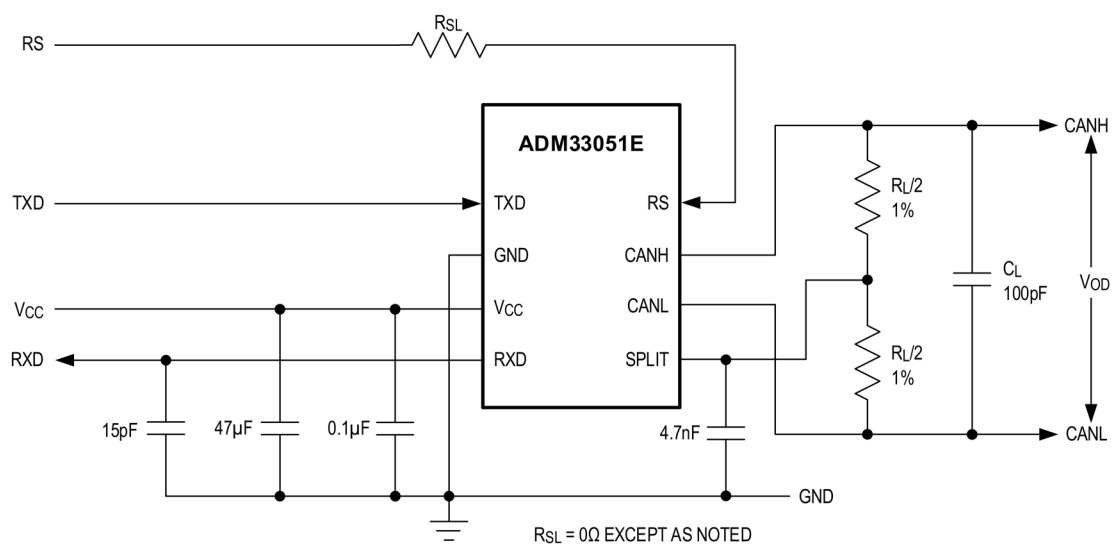


図 4. レシーバーのイネーブル/ディスエーブル時間以外のすべてのスイッチング特性測定

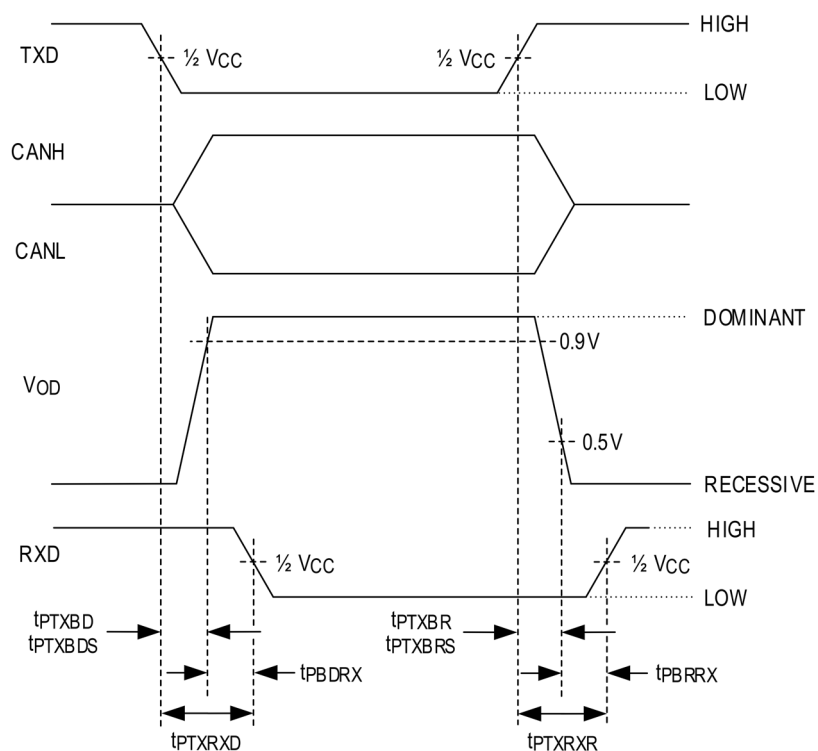


図 5. CAN トランシーバのデータ伝搬タイミング図

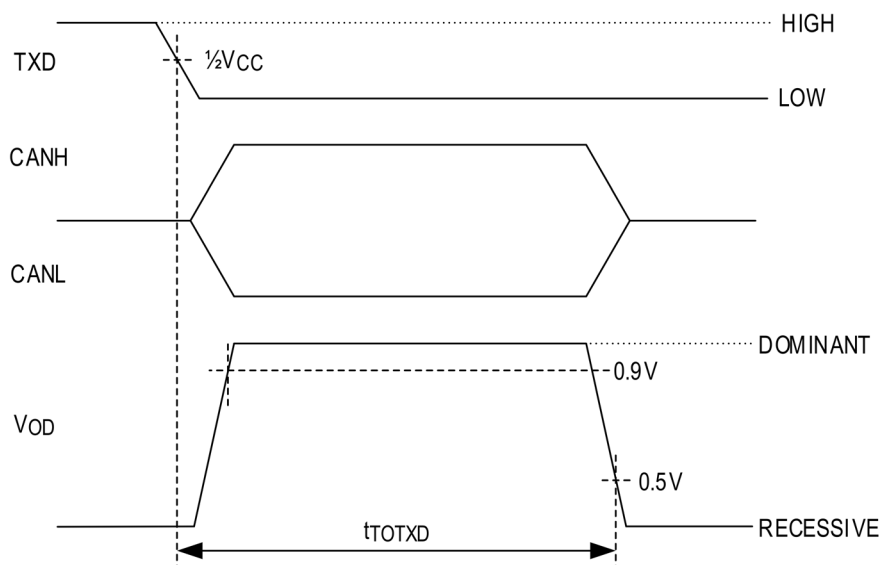


図 6. TXD ドミナント・タイムアウト時間

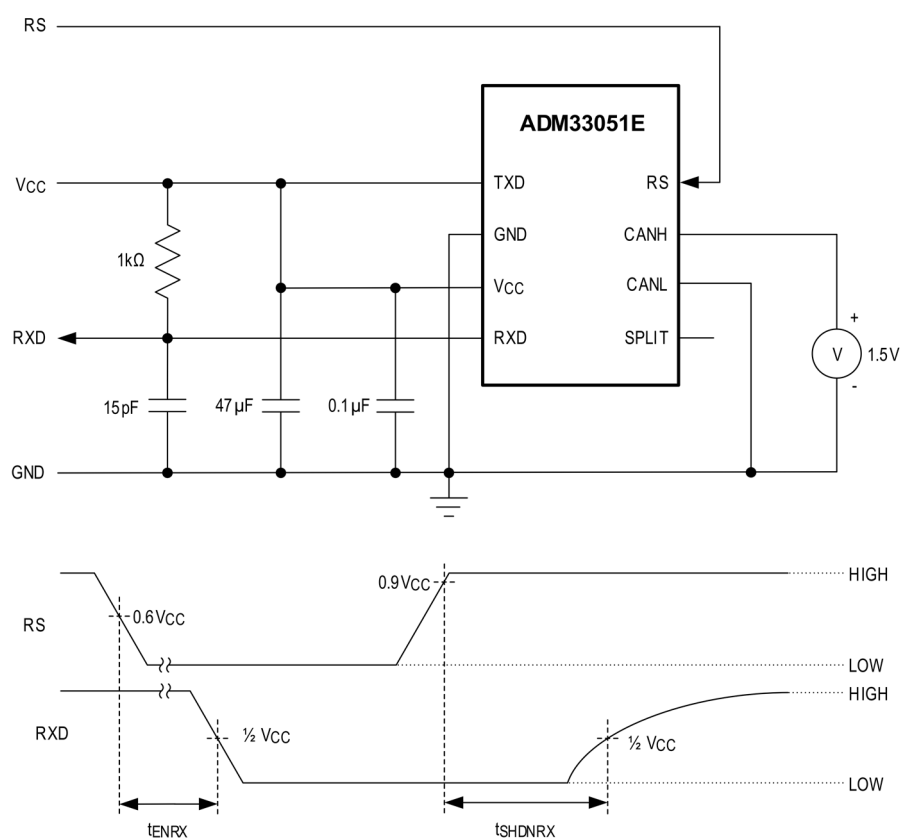


図 7. RXD のイネーブル/ディスエーブルのタイミング

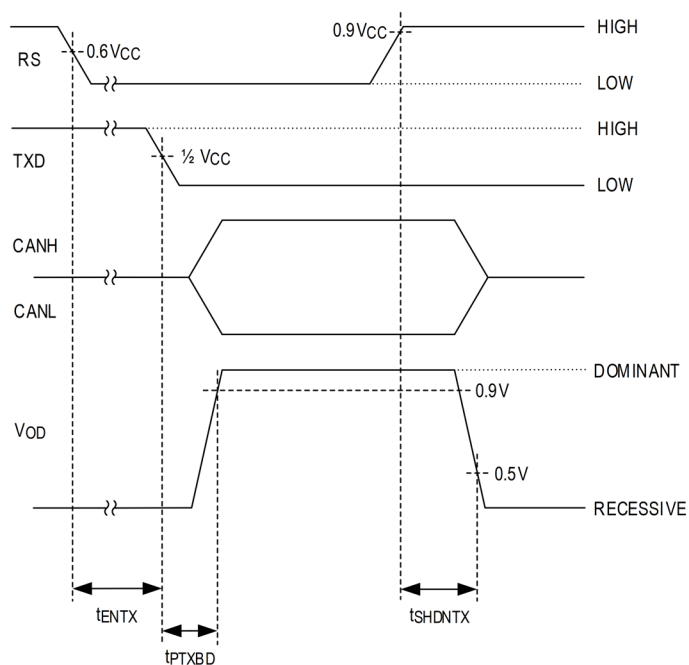


図 8. TXD のイネーブル/ディスエーブルのタイミング

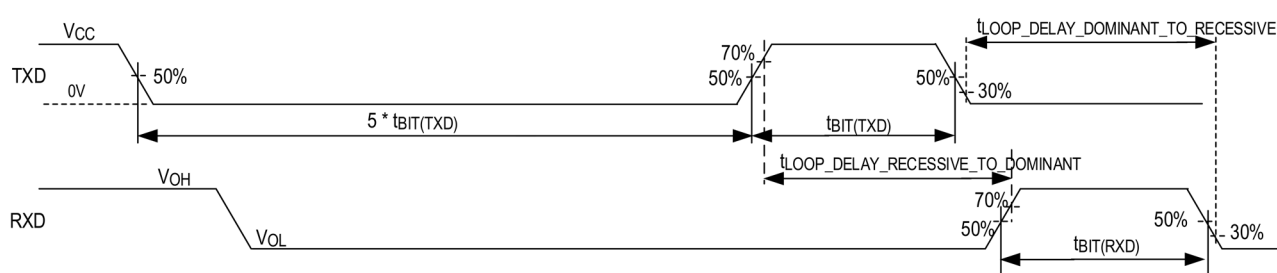


図 9. ループ遅延の対称性

絶対最大定格

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。すべての電圧は GND 基準です。

表 3. 絶対最大定格

PARAMETER	RATING
V_{CC}	-0.3V to +6.0V
Logic Input Voltages (TXD, RS)	-0.3V to +6.0V
Interface I/O: CANH, CANL	-60V to +60V
Receiver Output (RXD)	-0.3V to $(V_{CC} + 0.3)\text{V}$
Bus Differential Voltage (CANH to CANL)	-120V to +120V
Continuous Power Dissipation ($T_A = +70^\circ\text{C}$) (Derate $7.6\text{mW}/^\circ\text{C}$ above $+70^\circ\text{C}$)	606.1mW
Temperature	
Operating Ambient Range ¹	-40°C to $+125^\circ\text{C}$
Storage Range	-65°C to $+150^\circ\text{C}$
Maximum Junction (T_J)	$+150^\circ\text{C}$
Lead (Soldering, 10sec)	$+300^\circ\text{C}$

¹ この IC には一時的な過負荷状態からデバイスを保護するための過熱保護機能が搭載されています。ジャンクション温度が 170°C を超えると、過熱保護機能が作動します。仕様規定された最大動作温度を超えて連続動作させると、デバイスの劣化や故障の原因となる場合があります。

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

熱抵抗

熱性能は、PCB の設計と動作環境に直接関連しています。PCB の熱設計には、細心の注意を払う必要があります。

θ_{JA} は、1 立方フィートの密封容器内で測定された、自然対流下におけるジャンクションと周囲環境の間の熱抵抗です。

θ_{JC} は、ジャンクションとケースの間の熱抵抗です。

表 4. 熱抵抗

PACKAGE TYPE	θ_{JA}	θ_{JC}	Ψ_{JB}	Ψ_{JT}	UNIT
S8+4C	132	38	84	6	$^\circ\text{C}/\text{W}$

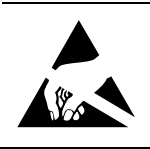
静電放電（ESD）定格

以下の ESD 情報は、ESD に敏感なデバイスを取り扱うために示したものです、対象は ESD 保護区域内だけに限られます。
ANSI/ESDA/JEDEC JS-001 準拠の人体モデル（HBM）。
ANSI/ESDA/JEDEC JS-002 準拠の電界誘起チャージ・デバイス・モデル（FICDM）とチャージ・デバイス・モデル（CDM）。
国際電気標準会議（IEC）による電磁両立性：Part 4-2（IEC）（IEC 61000-4-2 準拠）。
ANSI/ESD STM5.2 準拠のマシン・モデル（MM）。MM 電圧値は特性評価にのみ使われます。

表 5. ADM33051E の ESD 定格

ESD MODEL	WITHSTAND THRESHOLD (kV)	CLASS
On Bus Pins (CANH, CANL)	±20	3B
All Other Pins	±8	3B

ESD に関する注意



ESD（静電放電）の影響を受けやすいデバイスです。

電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明

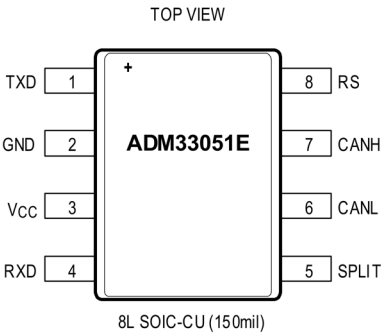


図 10. ピン配置

端子説明

表 6. 端子説明

ピン番号	名称	説明	リファレンス電源	タイプ
CFG 1				
1	TXD	送信データ入力。TXD は、ドミナント状態時にローです。TXD には、V _{CC} に対する 500kΩ のプルアップ抵抗が内蔵されています。	V _{CC}	Digital
2	GND	グラウンド。	GND	
3	V _{CC}	正電源。0.1μF のセラミック・コンデンサをできるだけデバイスの近くに配置してバイパスします。	V _{CC}	Power
4	RXD	レシーバー・データ出力。RXD は、ドミナント状態時にローです。RXD には、V _{CC} に対する 500kΩ のプルアップ抵抗が内蔵されています。	V _{CC}	Digital
5	SPLIT	コモン・モード安定化出力（1.9V（代表値））。使用しない場合は、オープンのままにします。	V _{CC}	Analog
6	CANL	ロー・レベルの CAN バス・ライン。	V _{CC}	Analog
7	CANH	ハイ・レベルの CAN バス・ライン。	V _{CC}	Analog
8	RS	シャットダウン・モード／スルー制御入力。チップを低消費電力のシャットダウン状態にするには、RS をハイ（> V _{IH,RS} ）に駆動します。デバイスをイネーブルにするには、RS をロー（< V _{IL,RS} ）に駆動します。スルー・レート制御するには、RS とグラウンドの間に抵抗を接続します。 詳細については、RS ピンと可変スルー・レート制御のセクションを参照してください。	V _{CC}	Analog

機能表

LOGIC INPUTS		MODE	CANH, CANL	RXD
RS	TXD			
0	0	Active	Dominant ($t < t_{TOTXD}$)	0
0	1	Active	Recessive	Receive Bus Data
$\sim 0.9V \leq V_{RS} \leq \sim 1.1V$	–	Slew Control	–	–
1	X	Shutdown	High-Z	High-Z

代表的な性能特性

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{CC} = 3.3\text{V}$ 、 $R_L = 60\Omega$ 、 $C_L = 100\text{pF}$ 、 $V_{RS} = 0\text{V}$ 。

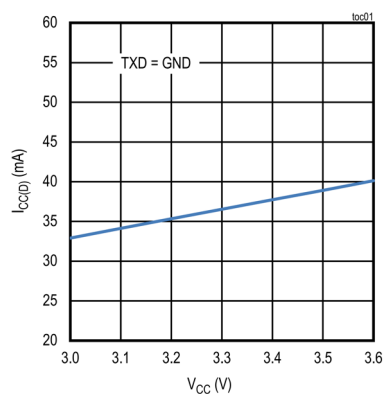


図 11. 供給電流（ドミナント）と V_{CC} の関係

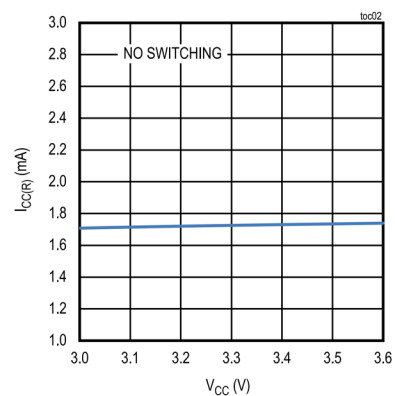


図 12. 供給電流（リセッシブ）と V_{CC} の関係

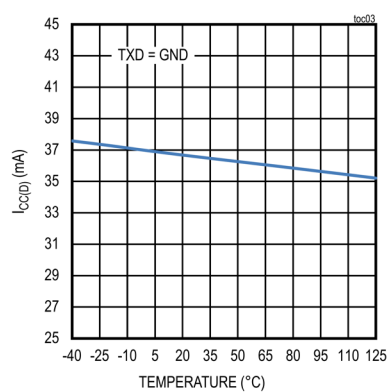


図 13. 供給電流（ドミナント）と温度の関係

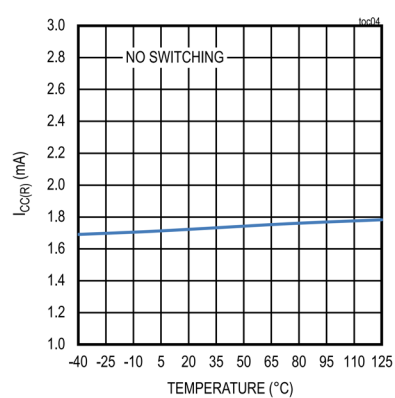


図 14. 供給電流（リセッシブ）と温度の関係

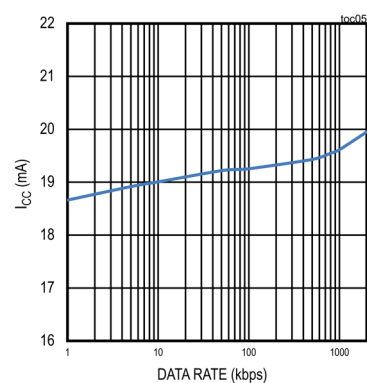


図 15. 供給電流とデータ・レートの関係

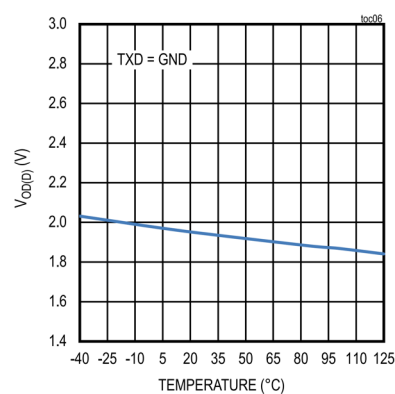


図 16. ドライバ差動出力電圧（ドミナント）と温度の関係

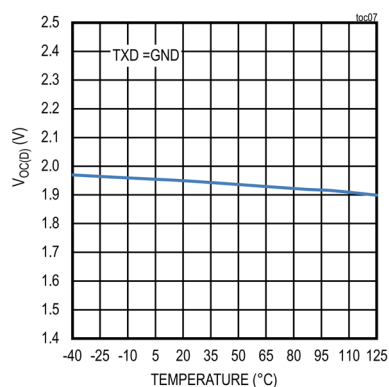


図 17. コモン・モード出力電圧（ドミナント）と温度の関係

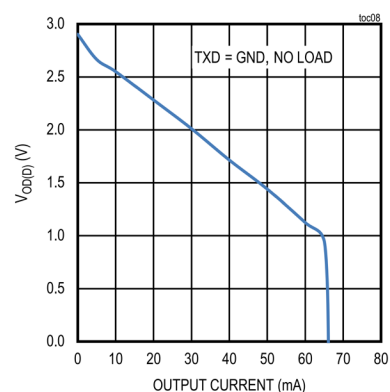


図 18. ドライバ差動出力電圧（ドミナント）と出力電流の関係

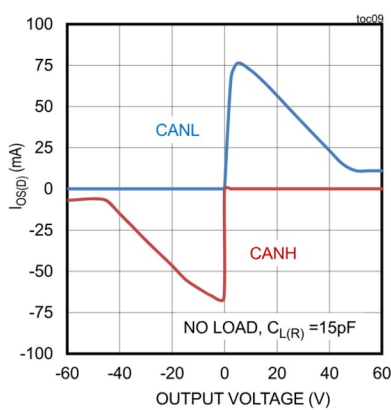


図 19. ドライバ出力短絡時の電流（ドミナント）と電圧の関係

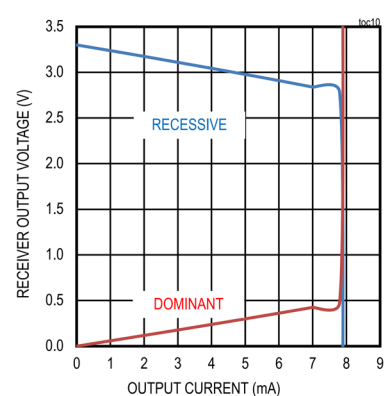


図 20. レシーバーの出力電圧と出力電流の関係

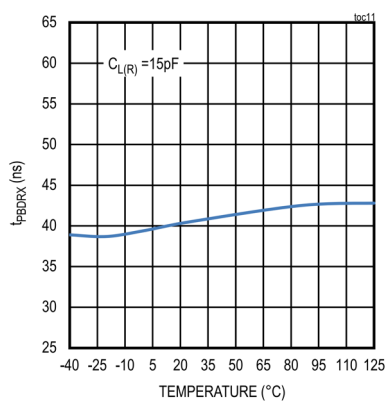


図 21. バス・ドミナントから RXD までの伝搬遅延と温度の関係

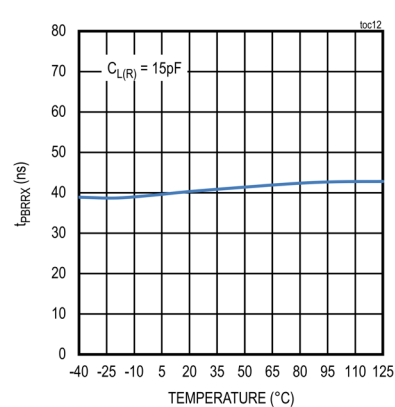


図 22. バス・リセッシブから RXD までの伝搬遅延と温度の関係

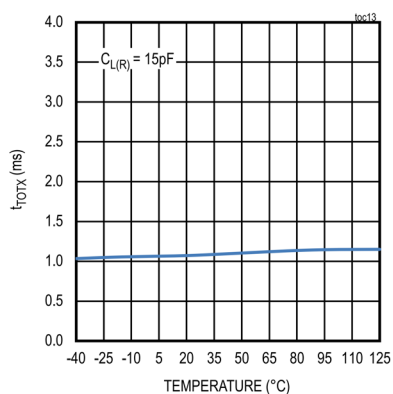


図 23. TXD タイムアウト時間と温度の関係

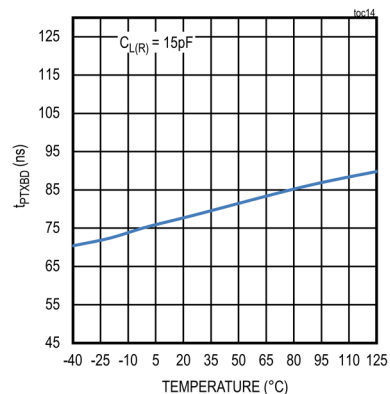


図 24. TXD からバス・ドミナントまでの伝搬遅延と温度の関係

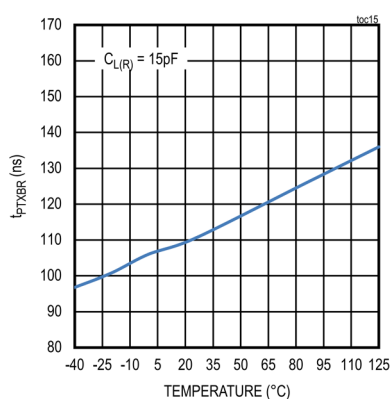


図 25. TXD からバス・リセッシブまでの伝搬遅延と温度の関係

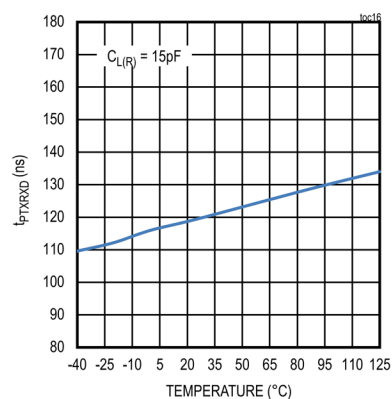


図 26. TXD から RXD ドミナントまでの伝搬遅延と温度の関係

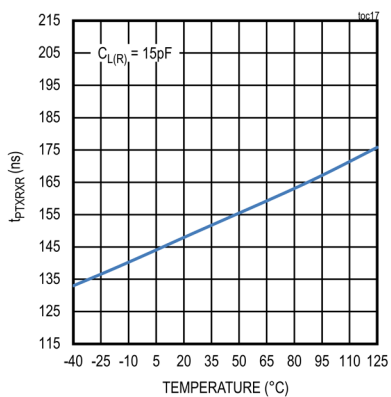


図 27. TXD から RXD リセッシブまでの伝搬遅延と温度の関係

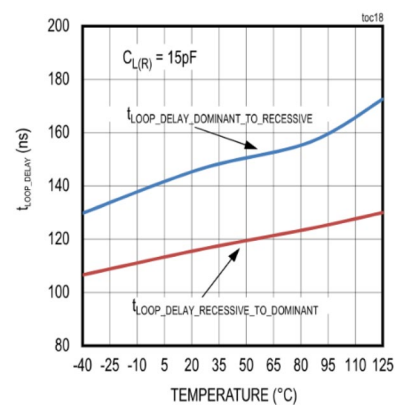
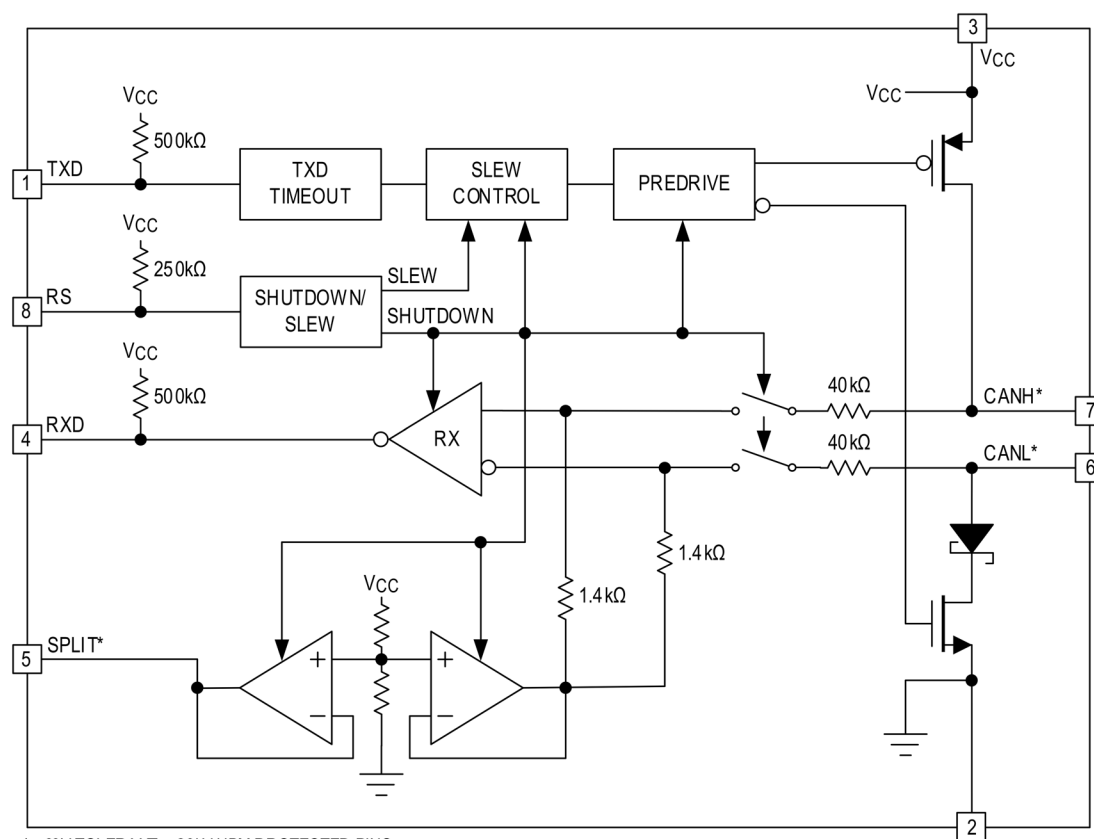


図 28. t_{LOOP_DELAY} と温度の関係

ブロック図



* ±60V TOLERANT, ±20kV HBM PROTECTED PINS

図 29. ADM33051E の簡略ブロック図

動作原理

±60V のフォルト保護

ADM33051E は、過電圧への耐性がある CAN トランシーバであり、3.3V の電源で動作します。また、拡張コモン・モード動作、高ノイズ耐性、低電磁エミッション (EME) という特長を備えています。産業用設備では、ノード間のコモン・モード電圧が、ISO 11898-2 規格で規定されている $-2V \sim +7V$ の範囲を大きく超える場合があります。競合 CAN トランシーバによっては、その代表的な絶対最大定格である $-3V \sim +18V$ を超える電圧により損傷する場合があります。過電圧耐性のこうした限界により、適切なデータ・ネットワーク性能を損なわずに有効な外部保護ネットワークを実装することは困難になります。標準的な CAN トランシーバを ADM33051E デバイスに置き換えると、コストを要する外部保護用デバイスを用いなくても、過電圧フォルトによるフィールド故障を抑制できます。

ADM33051E の $\pm 60V$ のフォルト保護機能は、高電圧 BiCMOS 集積回路技術を用いることによって実現されています。この技術に本質的に備わっている高ブレイクダウン電圧が、パワーオフ状態や高インピーダンス状態での保護を可能にします。ドライバ出力にはプログレッシブ・フォールドバック電流制限を用いており、これによって大電流出力駆動を可能にしたまま、過電圧フォルトからの保護を実現しています。

ADM33051E は、GND または V_{CC} が失われた場合でも、 $\pm 60V$ のバス・フォルトから保護されます (GND オープン・フォルトの製品テストはしていません)。 V_{CC} がオープンの場合、または GND に短絡した場合、ADM33051E はオフになり、バス・ピンは、高インピーダンス状態のままになります。 V_{CC} が印加され GND がオープンの場合は、更に予防手段が必要です。ADM33051E チップはデバイス自体を損傷から保護しますが、GND ピンがオープンの場合でもオンになる場合があります。GND ピンがフローティング状態時に RS 入力または TXD 入力がローにプルダウンされると、GND へのスニーク・パスが生じます。つまり、RS ピンまたは TXD ピンの ESD ダイオードを通り、RS ピンまたは TXD ピンを通過し、ピンをローにプルダウンしている外部ドライバに至る経路です (図 30)。この経路の電流は、CANL ピンで過電圧フォルト状態が発生しているとき、約 $V_{CC} - 2.5V$ の最大電圧で $100mA$ の最大電流になります。全電流が、GND ピンから流れ出る代わりに入力ピンから流れ出るためです。 V_{CC} が印加されているときに GND オープン・フォルトが生じると予想される場合は、システム設計者は、 $V_{CC} - 2.5V$ への短絡に対し保護されている、RS 入力および TXD 入力用ドライバを選択する必要があります。

ADM33051E は電圧定格が高いため、外部保護部品を用いて、過電圧保護をより高いレベルまで容易に拡張できます。これより低電圧の CAN トランシーバと比べた場合、ブレイクダウン電圧の高い外部保護デバイスを用いることができるため、高いコモン・モード電圧が存在してもデータ伝送との干渉は生じません。図 35 に、信号ラインに最大 $\pm 25V$ の同相電圧範囲を確保したまま、IEC レベル 3 のサージに対する保護を行う代表的な回路を示します。

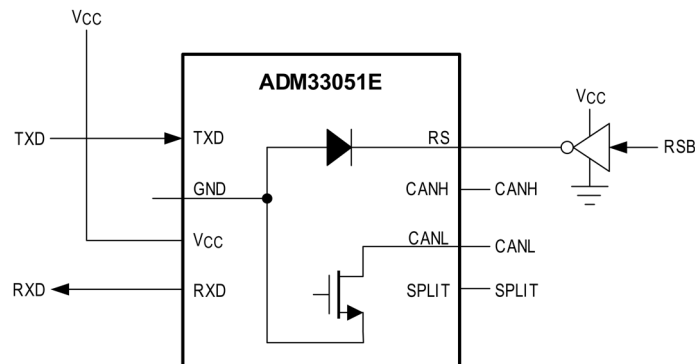


図 30. GND ピンがフローティング状態時の GND へのスニーク・パス

±25V の拡張同相電圧範囲

ADM33051E レシーバーの同相電圧範囲は、-25V~+25V に拡張されています。同相電圧範囲が広いと、電氣的ノイズやグラウンド・ループによる局所的なグラウンド電位の変化によって生成された、高いコモン・モード電圧が存在する環境において、動作の信頼性が高まります。この拡張同相電圧範囲によって、ADM33051E は、競合製品ではデータ・エラーやデバイス損傷の原因となる状況においても、送受信が可能です。

ドライバ

ドライバは CAN に完全に対応しています。チップのイネーブル (RS がロー) 時に TXD がローになると、CAN バス・ラインのドミナント状態がアサートされ (TXD タイムアウト t_{TOTXD} に依存)、CANH ドライバがハイにプルアップされ、CANL ドライバがローにプルダウンされます。TXD がハイで RS がローの場合、ドライバはリセシブ状態になり、CANH ドライバと CANL ドライバはどちらも高インピーダンス状態になります。また、バス終端抵抗によって CANH と CANL の電圧が等しい値になります。リセシブ状態では、CANH および CANL のインピーダンスは、レシーバーの入力抵抗 R_{IN} で決まります。RS がハイの場合、ADM33051E がシャットダウン状態、CANH ドライバと CANL ドライバが高インピーダンス状態になり、レシーバーの入力抵抗 R_{IN} は FET スイッチによりバスから切り離されます。

送信ドミナント・タイムアウト機能

ADM33051E には、1.1ms (代表値) のタイマーがあり、ドミナント状態においてトランスミッタがバスを保持できる時間を制限しています。TXD がローに保持されている場合、TXD タイマーが t_{TOTXD} でタイムアウトするまで、CANH および CANL のドミナント状態がアサートされ、その後、トランスミッタはリセシブ状態に戻ります。TXD がハイになると、タイマーはリセットされます。トランスミッタは、TXD が次にローになったときにドミナント状態をアサートします。

送信ドミナント・タイムアウト・タイマーからの干渉を受けずに通信できる最小データ・レートは 22kbps であり、これは、11 個の連続ドミナント・ビットを 0.5ms の最小 t_{TOTXD} 値に等しいビット時間で除算した値に相当します。11 個のドミナント・ビットが CAN プロトコルによって許可される最大値で、これは 5 ビットのドミナント・ビットとそれに続く 6 ドミナント・ビットのエラー・フレームで構成されます。

ドライバ過電圧、過電流、過熱からの保護

ドライバ出力は、-60V~+60V の絶対最大範囲内の任意の電圧への短絡から保護されています。フォルト状態の電流の最大値は、±100mA です。ドライバにはプログレッシブ・フォールドバック電流制限回路が内蔵されており、それによって、出力フォルト電圧の増加に伴ってドライバ電流制限が連続的に減少します。±60V のフォルト電圧に対し、フォルト電流は通常 ±10mA です。

ADM33051E には、消費電力が過大になった場合にドライバをディスエーブルする、サーマル・シャットダウン保護機能も備わっています (注 (1) および (2) を参照)。ダイ温度が 170°C (代表値) を超えると、トランスミッタは強制的にリセシブ状態になります。レシーバーは動作を続けます。

パワーアップ/パワーダウン時にグリッチのない出力

ADM33051E は、回路のアクティブ化をオン・チップで制御する、電源低電圧検出回路を備えています。パワーアップ時、CANH、CANL、RXD の各出力は、チップの動作が信頼できるものとなるだけの電圧に電源が達するまで、高インピーダンス状態を維持します。RS がローであれば、この電圧に達した時点で、チップがアクティブになります。レシーバー出力は t_{ENRX} の短い遅延後、アクティブになり、CAN バス・ピンの状態を反映します。トランスミッタは、TXD ピンの状態にかかわらず送信ドミナント・タイムアウト状態でパワーアップし、TXD イネーブル時間 t_{ENTX} 後、TXD の最初のハイからローへの遷移まで、リセシブ状態のままになります。それにより、トランスミッタがパワーアップ時にドミナント状態に瞬間的に変化することによるバス妨害を、確実に抑えられます。

パワーダウン時は、逆のプロセスが行われ、電源低電圧検出回路が低電源電圧を検出し、直ちにチップをシャットダウン状態にします。CANH、CANL、RXD の各出力は高インピーダンス状態になります。RXD の電圧は、500k Ω のプルアップ抵抗によってハイにプルアップされます。

コモン・モード電圧と電源電圧の関係

3.3V 電源で動作する場合、ISO 11898-2 規格で仕様規定されている 2.5V の公称コモン・モード電圧は、3.3V 電源に近すぎるため、必要な差動出力電圧を維持しながら対称な駆動レベルを供給することができません。ドライバの対称性を保持するために、3.3V 動作時にはコモン・モード・リファレンス電圧が低減されます。ドミナント状態時の代表的な出力コモン・モード電圧は、1.95V です。内蔵のコモン・モード・リファレンスは、ドミナント状態の出力コモン・モード電圧に一致させるため、 $V_{CC}/2 + 0.3V = 1.95V$ に設定されています。このリファレンスは、レシーバー入力抵抗の終端と SPLIT 電圧出力に供給できるよう、個別にバッファ処理されます。

ADM33051E は、非常に広い同相電圧範囲にわたって動作するので、3.3V 電源での動作時における同相電圧の -0.55V という小さなシフトは、データの送信や受信に悪影響を与えることはありません。3.3V で動作する ADM33051E は、5V で動作する他の CAN トランシーバとバスを共有する場合があります。ただし、異なる電圧のトランシーバがバスを共有する場合、コモン・モード電圧が 1.95V (3.3V 電源の ADM33051E がバス上でドミナントである場合) から 2.5V (5V 電源の CAN レシーバーがバス上でドミナントである場合) に変動することにより、電磁エミッションが大きくなる可能性があります。

RS ピンと可変スルー・レート制御

EME 性能を向上するために、ドライバのスルー・レートは調整可能です。スルー・レートは、RS ピンが約 1.1V 未満にプルダウンされている場合に、このピンから供給される電流量で設定されます。それにより、スルー・レートは、RS ピンに直列に接続した 1 つのスルー制御抵抗 R_{SL} で設定できます (図 3)。

図 31 に、直列スルー制御抵抗 R_{SL} とトランスミッタのスルー・レートの関係を示します。高データ・レートの通信には、 $R_{SL} \leq 4k\Omega$ を推奨します。チップをイネーブルするために RS ピンが確実に V_{IL_RS} 未満にプルダウンされるようにするには、 R_{SL} を 200k Ω 未満にする必要があります。

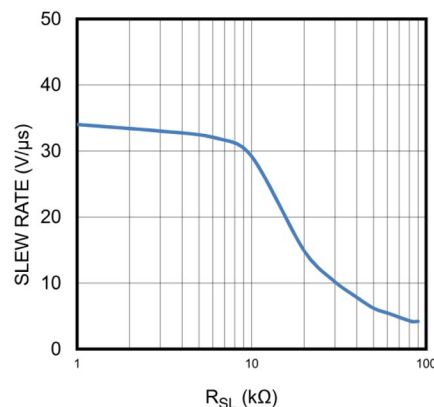


図 31. スルー・レートとスルー制御抵抗 R_{SL} の関係

印加電圧が 1.1V $\sim$ V_{CC} の場合、RS ピンは高インピーダンス・レシーバーとして作用します。電圧が V_{IH_RS} より高いとチップはシャットダウン状態になり、1.1V $\sim$ V_{IL_RS} の場合はチップがアクティブになり、トランスミッタが最小スルー・レートに設定されます。

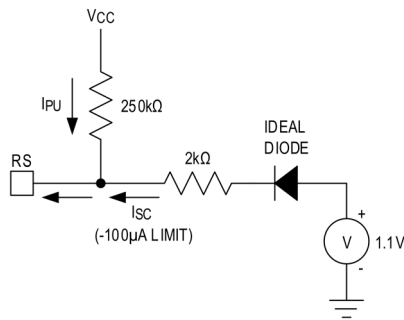


図 32. RS ピンの等価回路

RS ピンのスルー制御回路は、印加電圧が 1.1V 未満の場合にアクティブになります。RS ピンは、直列抵抗が $2\text{k}\Omega$ 、電流コンプライアンス制限が $-100\mu\text{A}$ 、 V_{CC} へのプルアップ抵抗が $250\text{k}\Omega$ の 1.1V 電圧源として近似的にモデル化できます（図 32）。RS の電圧を下げると、電圧が約 0.9V に達するまで、スルー制御回路から流れるスルー制御電流 I_{SC} が増加します。この場合、回路から流れる電流はおおよそ $-100\mu\text{A}$ になります。印加電圧が約 0.9V 未満の場合、スルー制御回路は更なる電流を供給せず、供給電流は 0V までの範囲で約 $-100\mu\text{A}$ にとどまります。

入力電圧が $0.9\text{V} \leq V_{RS} \leq 1.1\text{V}$ の場合に RS ピンから流れる合計電流 I_{RS} は、次式のように、内部プルアップ抵抗の電流 I_{PU} とスルー制御電流 I_{SC} の和となります。

$$I_{RS(0.9\text{V} \leq V_{RS} \leq 1.1\text{V})} = I_{PU} + I_{SC} = \frac{V_{CC} - V_{RS}}{250\text{k}\Omega} + \frac{1.1\text{V} - V_{RS}}{2\text{k}\Omega}$$

トランスミッタのスルー・レートは、スルー制御電流 I_{SC} によって制御され、スルー・レートが高くなるのに対応して電流の大きさが増加します。スルー・レートは、RS ピンと直列に接続する 1 つのスルー制御抵抗 R_{SL} を用いて制御できます。外部ドライバによって RS ピンがグラウンド方向にプルダウンされると、 R_{SL} は RS ピンから流れる電流量を制限し、トランスミッタのスルー・レートを設定します。あるいは、スルー・レートを外部電圧源または外部電流源で制御することもできます。

スルー・レートが可変の高対称性ドライバ

差動ライン・トランスミッタの電磁エミッション・スペクトラムは、2 本のラインからのエミッションの差動成分が打ち消し合うのに対し、2 本のラインのコモン・モード・エミッションが重なり合うため、大部分がスイッチング時のコモン・モード電圧の変動によって決まります。ADM33051E トランスミッタは、スイッチング時のコモン・モード電圧の変動を最小限に抑えるために、CANH ラインと CANL ラインの高対称性遷移を維持するように設計されており（図 33）、低 EME を実現しています。コモン・モード・スイッチング対称性は、 V_{SYM} の仕様により確保されます。

ISO 11898-2 規格に完全に適合しているのに加え、ADM33051E は、バス・ドライバの対称性に関し、より厳格な要件である ISO 11898-5 を満たしています。そのためには、静的なドミナント状態およびリセッティブ状態時だけでなく、ビット遷移時にもコモン・モード電圧が制限範囲に収まっていなくてはなりません。スイッチング・サイクルのどの時点においても V_{SYM} 制限を超過しないよう、製造テスト時には超高速ピーク検出回路が用いられています。

高周波数成分は、より低いデータ・レートやより低速の信号遷移スルー・レートを選択することにより低減することもできます。ADM33051E は、スルー・レートを約 20 分の 1 に低減でき、それに対応して高周波成分を減少できます。最小スルー・レートは、200kbps 未満でのデータ通信に適しています。これに対し、最大スルー・レートの場合は 2Mbps に対応します。スルー・レート制限回路は、すべての動作条件において予測可能な性能を確保できるよう、電圧および温度範囲全体にわたりトランスミッタのスルー・レートの一貫した制御を維持します。

図 34 に、最小スルー・レートで達成されるコモン・モード電圧の高周波数成分の除去を、200kbps の最大スルー・レートと比較して示します。

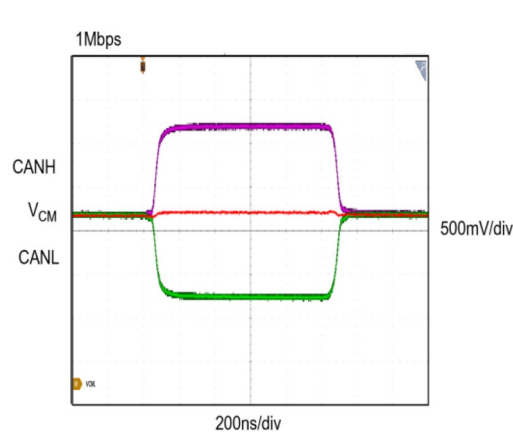


図 33. スイッチング時におけるコモン・モード電圧の少ない変動

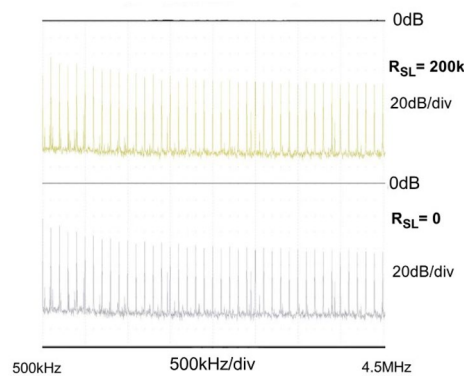


図 34. 最大スルー・レート ($R_{SL} = 0\Omega$) と比較して最小スルー・レート ($R_{SL} = 200k\Omega$) の高周波数成分が除去されていることを示すコモン・モード電圧の電力スペクトル

分割終端をサポートする SPLIT ピン出力

分割終端は、EME の発生原因となるコモン・モード電圧の変動を抑制するための、オプションの終端手法です。分割終端器は、1 つの端末終端抵抗（公称 120Ω ）を 1 つの終端抵抗の半分の値を持つ 2 つの直列抵抗に分割します（図 4）。2 つの抵抗の中間点が、リセシブ・コモン・モード電圧を設定する低インピーダンス電圧源に接続されます。

分割終端により、トランスミッタのノイズや外部ノイズ源とのカップリングなどのコモン・モード・ノイズ源に低インピーダンスの負荷が供給されるため、コモン・モード電圧の変動が抑えられます。1 つの抵抗による終端の場合、コモン・モード・ノイズ源に対する唯一の負荷は、バスにある CAN トランシーバの入力抵抗の並列インピーダンスです。そのため、小さなネットワークではコモン・モード・インピーダンスが数 $k\Omega$ になります。これに対し、分割終端では、2 つの分割終端抵抗の並列抵抗に等しい、または、1 つの終端抵抗の $1/4$ の抵抗値に等しい (30Ω) コモン・モード負荷を提供します。この低いコモン・モード・インピーダンスは、1 つの抵抗終端によるより高いコモン・モード・インピーダンスに比べ、コモン・モード・ノイズ電圧の低減につながっています。

ADM33051E の SPLIT ピンは、分割終端抵抗の中間点をバイアスするためにバッファ処理された電圧を供給します。SPLIT ピンの電圧は、ドミナント状態のトランスミッタとリセシブ状態時のレシーバー入力抵抗バイアスによって確立された、コモン・モード電圧に一致し、 $V_{CC} = 3.3V$ の場合、 $V_{CC}/2 + 0.3V$ になります。AC インピーダンスを下げ、高速トランジェントを更に抑えるために、SPLIT とグラウンドの間を $4.7nF$ のコンデンサでデカップリングします。SPLIT は、CANH および CANL と同じく、 $\pm 60V$ の過電圧フォルトと $\pm 20kV$ の ESD 放電 (HBM) に耐える、高電圧フォルト耐性出力です。

SPLIT 終端の 1 つの欠点は、2 つの終端トランシーバのコモン・モード電圧が、 V_{CC} または GND 電位の違い、あるいは内部リファレンス電圧のチップごとのばらつきにより異なる場合、電源電流が大きくなることです。それによって、コモン・モード電圧の高い方のトランシーバが、SPLIT ピンを通じてバス・ラインに電流を供給する一方、コモン・モード電圧の低い方のトランシーバが、SPLIT ピンを通じて電流をシンクするようになってしまいます。

電源オフ時の CAN バスに対する理想的な受動動作

電源がオフになるか、チップがシャットダウン状態になった場合、CANH ピンおよび CANL ピンは高インピーダンス状態になります。レシーバー入力は、電力供給のない場合にオープンになる FET スイッチによって、CANH ノードおよび CANL ノードとは絶縁されています。それによって、レシーバー入力の抵抗分圧器によりバスに負荷が生じるのを防止します。レシーバーの高インピーダンス状態は、レシーバー入力の ESD 保護によって決まる範囲で維持されます。その範囲は通常、 $-0.3V \sim +10V$ です。この範囲を超えるバス電圧については、レシーバーに流れ込む電流は、ESD デバイスの導通電圧および $40k\Omega$ (代表値) のレシーバー入力抵抗によって決まります。

マイクロパワー・シャットダウン・モード

RS ピンの電圧を V_{IH_RS} スレッシュホールドより高い値にすると、低消費電力シャットダウン・モードに移行します。それにより DC バイアス電流を引き出すすべての回路がオフになり、チップの機能はすべて無効化されます。シャットダウン時のその他の電源電流は、半導体素子のリーク電流に起因するものです。すべての出力 (CANH、CANL、RXD) は高インピーダンス状態になります。また、RXD は $500k\Omega$ の抵抗を通じて V_{CC} にプルアップされ、確実にリセシブ状態のままになります。

チップをイネーブルするには、RS ピンを V_{IL_RS} スレッシュホールド未満に引き下げます。RXD の出力は、 t_{ENRX} (最大 $40\mu s$) の時間遅延の後、アクティブになります。CANH および CANL は、 t_{ENTX} の遅延の後、TXD の最初のハイからローへの遷移時にドミナント状態に切り替わります。

ロジック I/O インターフェース電圧および電源投入シーケンス

ロジック入力である RS および TXD は、グラウンドを基準とする ESD デバイスによって保護されています。これらのピンの絶対最大定格を超えない限り、 V_{CC} を超える電圧で駆動されても、これらの入力には大きな電流は流れません。ADM33051E の V_{CC} 電源は、RXD 入力および TXD 入力を駆動するロジックに給電する前でも後でも、安全に立ち上げることができ、何の悪影響も生じません。

アプリケーション情報

±20kV の ESD 保護

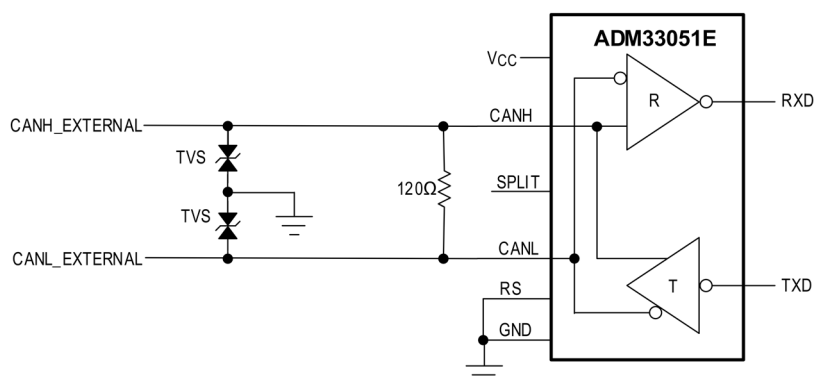
ADM33051E は、極めて堅牢な ESD 保護機能を備えています。すべての動作モードにおいて、あるいは、給電されていない場合でも、トランシーバ・インターフェース・ピン (CANH、CANL) には、GND を基準として最大で±20kV の HBM ESD に対する保護能力があり、ラッチアップや損傷を生じません。その他のピンはすべて、±8kV の HBM ESD に対して保護されており、厳しい環境条件においても ADM33051E の信頼性が確保されています。

IEC サージ、EFT、ESD に対するその他の保護機能

産業用の設定で使用されるトランシーバは、落雷によるサージ、大電流誘導性負荷の切り替えによる電気的高速トランジェント (EFT)、帯電した人や機器による ESD などの現象に起因する、高レベルの過剰な電氣的ストレスに曝される可能性があります。こうした現象に対する電気機器の耐性を評価するための試験方法は、それぞれ、ESD、EFT、サージに対応する、IEC 規格 61000-4-2、61000-4-4、61000-4-5 で定義されています。EFT テストおよび特にサージ・テストによって生成されるトランジェントには、ESD トランジェントよりはるかに大きなエネルギーが含まれています。ADM33051E は、ESD に対し高い堅牢性を持つよう設計されていますが、オン・チップ保護では、61000-4-5 のサージ・トランジェントに付随するエネルギーを吸収することはできません。そのため、高レベルのサージ保護を実現するには外部保護が必要であり、また、それによって、ADM33051E の ESD 性能および EFT 性能を向上することもできます。

SPLIT ピンを用いる分割終端法で同じ保護レベルを実現するには、TVSを追加する必要があります。これについては、[ADM33051E 評価用キット \(EV キット\)](#) のデータシートを参照してください。[図 35](#) に示す代表的なアプリケーション回路は、1 つの抵抗による終端に対して以下の保護を提供します。

- IEC 61000-4-2 エディション 3.0 2025-03 ESD レベル 4 : ±15V (気中)、±10kV (接触)
 - ラインと GND の間。トランシーバおよび保護回路を接地してバス・ピンに直接放電。
 - [図 36](#) に示す ESD 試験モデル、および [図 37](#) に示す ESD ジェネレータの電流波形。
- IEC 61000-4-4 エディション 3.0 2012-04 EFT レベル 4 (I/O ポート) : ±2kV
 - ラインと GND の間。5kHz と 100kHz の 2 通りの繰り返しレート、15ms/0.75ms のバースト時間、60 秒の試験時間。
 - [図 38](#) に示す EFT 試験モデル、および [図 39](#) に示す EFT 波形。
- IEC 61000-4-5 エディション 3.1 2017-08 サージ・レベル 3 : ±2kV
 - ラインと GND の間。8/20μs の波形、各ラインは 80Ω の抵抗を介してジェネレータに接続 (エディション 3.1 2017 図 11 に準拠)。
 - [図 40](#) に示すサージ試験モデル、および [図 41](#) に示すサージ電圧波形。



TVS: ST MICROELECTRONICS SM30T47CAY; 47V BIDIRECTIONAL TVS DIODE

図 35. IEC サージ、EFT、ESD に対する保護機能を持つ代表的なアプリケーション

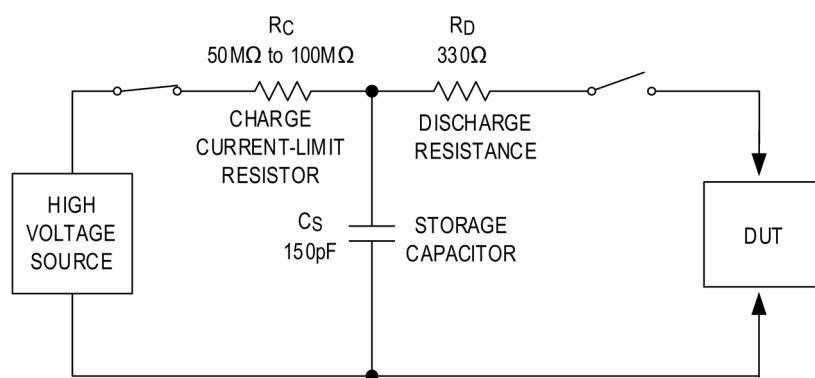


図 36. IEC 61000-4-2 による ESD 試験モデル

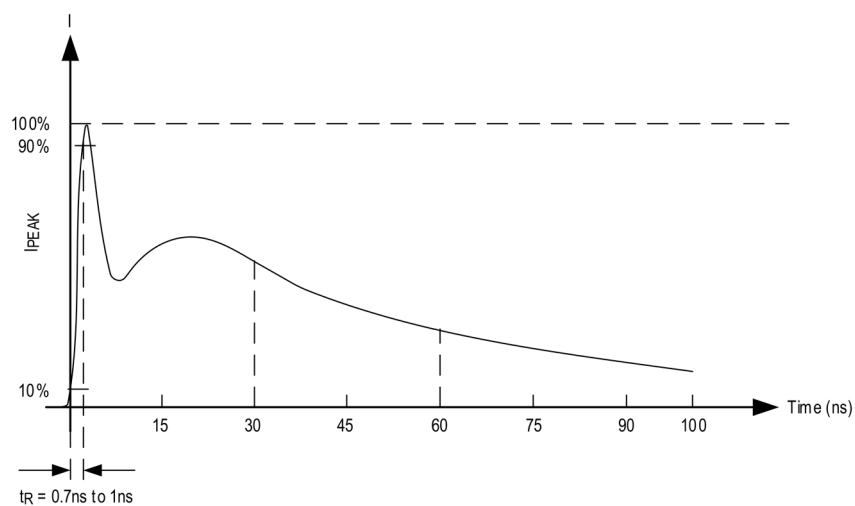


図 37. IEC 61000-4-2 による ESD ジェネレータの電流波形

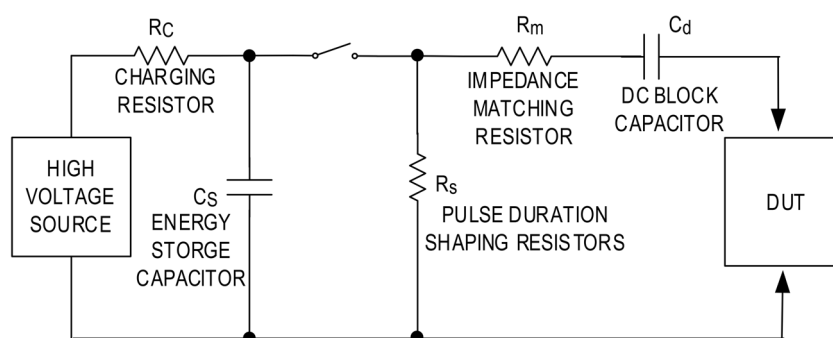


図 38. IEC 61000-4-4 による試験モデル

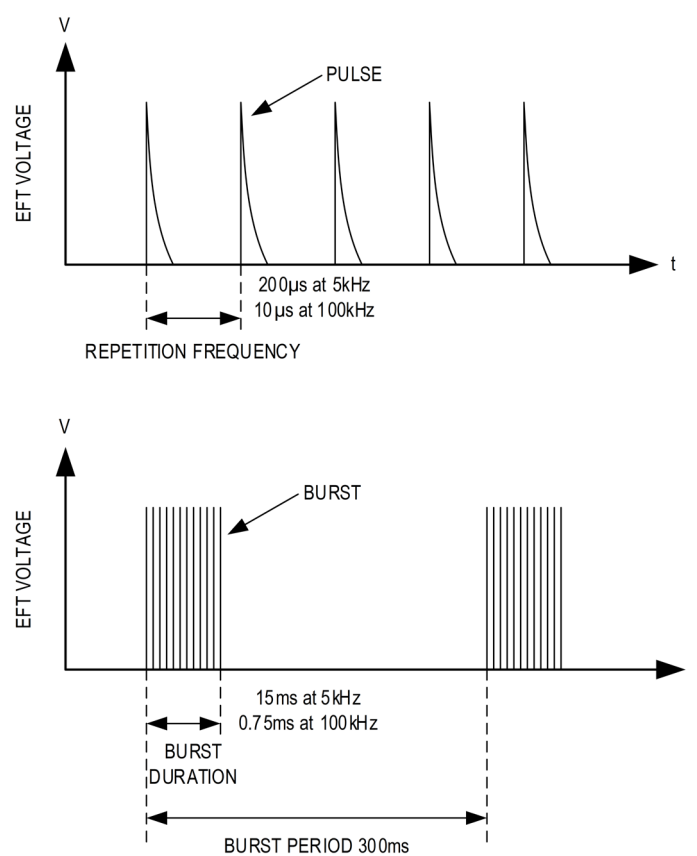


図 39. IEC 61000-4-4 による電気的高速トランジェント／バースト波形

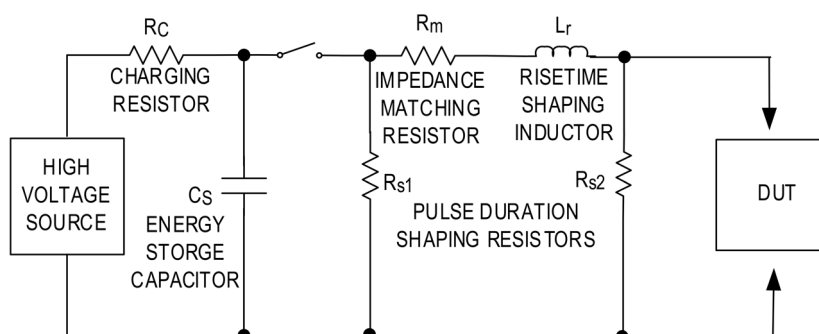


図 40. IEC 61000-4-5 による試験モデル

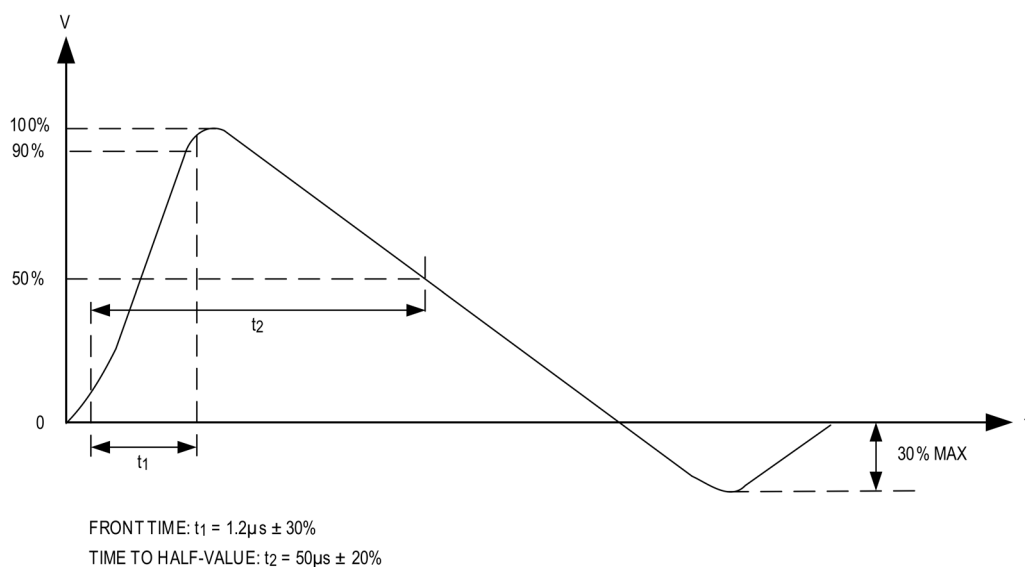
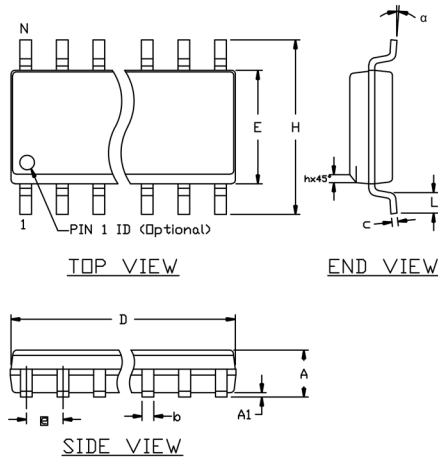


図 41. IEC 61000-4-5 による 1.2/50μs サージ電圧波形

外形寸法



COMMON DIMENSIONS						
SYMBOL	INCHES			MM		
	MIN.	TYP.*	MAX.	MIN.	TYP.*	MAX.
A	.053	.061	.069	1.35	1.55	1.75
A1	.004	.007	.010	0.10	0.18	0.25
b	.014	.017	.019	0.35	0.42	0.49
c	.007	.009	.010	0.19	0.22	0.25
E	.150	.154	.157	3.80	3.90	4.00
e	.050 BSC			1.27 BSC		
H	.228	.236	.244	5.80	6.00	6.20
L	.016	.033	.050	0.40	0.84	1.27
h	0°	4°	8°	0°	4°	8°
h	0.01	0.015	0.019	0.25	0.38	0.5

* Typical value provided for reference only.
This is not a specification.

VARIATION A						
SYMBOL	INCHES			MM		
	MIN.	TYP.*	MAX.	MIN.	TYP.*	MAX.
D	.189	.193	.197	4.80	4.90	5.00
N	8					
MS012	AA					
PKG. CODE	S8+2, S8+2C, S8+4, S8+4C, S8+5, S8+6F, S8+7F, S8+8F, S8+10F, S8+11F, S8+16F, S8+19F, S8+20, S8+21, S8MK+1, S8M+5, S8MS+22, S8+22, S8+23, S8MS+23, S8MS+24, S8MS+24A					

VARIATION B						
SYMBOL	INCHES			MM		
	MIN.	TYP.*	MAX.	MIN.	TYP.*	MAX.
D	.337	.341	.344	8.55	8.65	8.75
N	14					
MS012	AB					
PKG. CODE	S14+1, S14+1C, S14+3, S14+4, S14+5, S14+6, S14M+4, S14M+5, S14M+6, S14M+7					

VARIATION C						
SYMBOL	INCHES			MM		
	MIN.	TYP.*	MAX.	MIN.	TYP.*	MAX.
D	.386	.390	.394	9.80	9.90	10.00
N	16					
MS012	AC					
PKG. CODE	S16+1, S16+1C, S16+3, S16+5, S16+6, S16+8, S16+7F, S16+9F, S16+10F, S16M+3, S16M+6, S16M+11, S16MS+12					

NOTES:

- ALL DIMENSIONS ARE IN MILLIMETERS UNLESS OTHERWISE SPECIFIED.
- MATERIAL MUST COMPLY WITH BANNED AND RESTRICTED SUBSTANCES SPEC # 10-0131.
- DIMENSIONS D AND E DO NOT INCLUDE MOLD PROTRUSION. ALLOWABLE MOLD PROTRUSION IS 0.15 MM (.006") PER SIDE.
- LEADS TO BE COPLANAR WITHIN 0.10mm (.004").
- MEETS JEDEC MS012
- ALL DIMENSIONS APPLY TO BOTH LEADED (-) AND PbFREE (+) PKG. CODES.

-DRAWING NOT TO SCALE-



TITLE:
PACKAGE OUTLINE,
8L, 14L, 16L SOIC .150 INCH

APPROVAL	DOCUMENT CONTROL NO.	REV.	1/1
ALIREZA REZVANI	21-0041	V	

オーダー・ガイド

表 7. オーダー・ガイド

MODEL	TEMPERATURE RANGE	PACKAGE DESCRIPTION	PACKAGE OPTION
ADM33051EBRZ	−40°C to +125°C	8L SOIC-CU (150mil)	S8+4C
ADM33051EBRZ-RL	−40°C to +125°C	8L SOIC-CU (150mil)	S8+4C

Z = RoHS 適合製品。

ここに含まれるすべての情報は、現状のまま提供されるものであり、アナログ・デバイセズはそれに関するいかなる種類の保証または表明も行いません。アナログ・デバイセズは、その情報の利用に関して、また利用によって生じる第三者の特許またはその他の権利の侵害に関して、一切の責任を負いません。仕様は予告なく変更されることがあります。明示か黙示かを問わず、アナログ・デバイセズ製品またはサービスが使用される組み合わせ、機械、またはプロセスに関するアナログ・デバイセズの特許権、著作権、マスクワーク権、またはその他のアナログ・デバイセズの知的財産権に基づくライセンスは付与されません。商標および登録商標は、各社の所有に属します。ここに記載のすべてのアナログ・デバイセズ製品は、販売状況および在庫状況に依存します。