



データシート

ADM2495E/ADM2495E-1

フォルト保護機能を備えた 5.7kV_{RMS} 絶縁型 半 2 重 RS-485 トランシーバ

特長

- ▶ 5.7kV_{RMS} 絶縁型半 2 重 RS-485/RS-422 トランシーバ
- ▶ RS-485 A および B の各ピンでの±60V のフォルト保護
- ▶ 2 層 PCB 上で EN 55032 クラス B の放射エミッションに適合
- ▶ RS-485 A および B の各バス・ピンでの堅牢な保護
 - ▶ IEC 61000-4-2 ESD : ≥ ±4kV
 - ▶ HBM ESD : ±10kV
 - ▶ IEC 61000-4-4 EFT : ≥ ±4kV
- ▶ ±25V の拡張コモンモード電圧範囲
- ▶ 2 つの速度オプション
 - ▶ ADM2495E : EMI 制御用の低速 250kbps
 - ▶ ADM2495E-1 : 20Mbps の高速データレート
- ▶ 柔軟のある電源入力
 - ▶ 一次側電源 V_{DD1} : 1.7V~5.5V
 - ▶ 絶縁側電源 V_{DD2} : 3.0V~5.5V
- ▶ 5V の V_{DD2} で PROFIBUS 準拠
- ▶ 広い動作温度範囲 : -40°C~+125°C
- ▶ 高いコモンモード過渡耐圧 : 250kV/μs
- ▶ レシーバ入力の短絡、オープン・サーキット、フローティング状態に対するフェイルセーフ機能
- ▶ 224 個を超える数のバス・ノードをサポート (112kΩ のレシーバ入力インピーダンス)
- ▶ ホットスワップのフル・サポート (グリッチ・フリーのパワーアップ/パワーダウン)
- ▶ 安全性と規制に対する認定
 - ▶ IEC 60747-17 (申請中)
 - ▶ 強化 V_{IORM} = 1500V_{PEAK}
 - ▶ UL 1577 (申請中)
 - ▶ V_{ISO} = 5700V_{RMS} (1 分間)
 - ▶ IEC/EN/CSA 62368-1 (申請中)
 - ▶ IEC/EN/CSA 61010-1 (申請中)
 - ▶ IEC/CSA 60601-1 (申請中)
 - ▶ GB 4943.1 (申請中)
- ▶ ANSI/TIA/EIA-485-A-98 および ISO 8482:1987 (E) に適合
- ▶ 16 ピン、ワイドボディの標準 SOIC_W パッケージ (標準ピン配置で 8.1mm の沿面距離とクリアランスを確保)

概要

ADM2495E/ADM2495E-1 は、RS-485 A および B の各ピンに±60V のフォルト保護機能を備えた 5.7kV_{RMS}、信号絶縁型の RS-485 トランシーバです。これらのデバイスは、平衡伝送線向けに設計されており、ANSI/TIA/EIA-485-A-98 および ISO 8482:1987 (E) に適合しています。また、高周波デカップリング・コンデンサを備えた 2 層プリント回路基板 (PCB) 上で、EN 55032 クラス B 規格による放射エミッション試験の条件を満たします。絶縁バリアは、システム・レベルの電磁環境適合性 (EMC) に関する IEC 61000-4-x 規格に対しシステム・レベルで堅牢な耐性があります。これらのデバイスは、その寿命期間にわたり、1060V_{RMS} および 1500V_{DC} の動作電圧に対し強化された絶縁を必要とするアプリケーションに適しています。RS-485 A および B の各ピンでの±4kV の接触 IEC 61000-4-2 イベントと±15kV の人体モデル (HBM) 静電放電 (ESD) イベント、およびバリア越しの±8kV の接触 IEC 61000-4-2 ESD に対して、ラッチアップや損傷を生じることなく保護されています。

ADM2495E/ADM2495E-1 は、RS-485 A および B の各ピンに過電圧保護機能を備えており、トランシーバ側 GND₂ への最大±60V の DC または AC ピークに耐えることができます。これにより、トランジェントや±12V および±24V 電源への誤接続に対する堅牢な保護が可能になります。デバイスのコモンモード電圧範囲は、大きなグラウンド・オフセットおよび長いケーブル配線が必要なアプリケーション向けに±25V まで拡張されています。

ADM2495E/ADM2495E-1 は半 2 重トランシーバです。ADM2495E は、250kbps の速度でスルー・レートを低減し、低エミッションの長距離ケーブル動作を実現します。ADM2495E-1 は、20Mbps の高速データレートを備え、最大限のデータ転送を実現します。差動出力電圧が高いため、V_{DD2} 電源に 5V を供給した場合、PROFIBUS®ノードに最適です。一次側電源 V_{DD1} および絶縁側電源 V_{DD2} は、どちらも広い電圧範囲 (V_{DD1} は 1.7V~5.5V、V_{DD2} は 3.0V~5.5V) に対応します。ADM2495E/ADM2495E-1 は、業界標準の 16 ピン、ワイドボディの標準 SOIC_W パッケージで提供され、8.1mm の沿面距離およびクリアランスが確保されています。

アプリケーション

- ▶ 太陽光発電インバータ
- ▶ 電子テストおよび計測
- ▶ 暖房、換気、空調 (HVAC) ネットワーク
- ▶ 工業用フィールド・バス
- ▶ ビルディング・オートメーション

目次

特長.....	1	堅牢な $\pm 60V$ のフォルト保護	19
アプリケーション	1	高いドライバ差動出力電圧	19
概要	1	IEC 61000-4-2 ESD 保護	19
機能ブロック図	3	真理値表	20
仕様	4	レシーバのフェイルセーフ	20
電気仕様	4	レシーバの強化された耐性	21
タイミング仕様	5	ホットスワップ入力	21
タイミング図	6	バス上の 224 個のトランシーバ	21
絶縁仕様	7	ドライバ出力保護	21
適用規格	8	アプリケーション情報	23
絶対最大定格	10	PCB レイアウトと電磁干渉 (EMI)	23
熱特性	10	絶縁型 PROFIBUS ソリューション	23
静電放電 (ESD) 定格	10	ESD、EFT、サージ	23
電氣的ファスト・トランジェント (EFT) の定格	10	代表的なアプリケーション	24
ESD に関する注意	10	外形寸法	25
ピン配置およびピン機能の説明	11	オーダー・ガイド	25
代表的な性能特性	12	評価用ボード	25
テスト回路	18		
動作原理	19		
堅牢な低消費電力デジタル・アイソレータ	19		

改訂履歴

1/2025—Revision 0: Initial Version

機能ブロック図

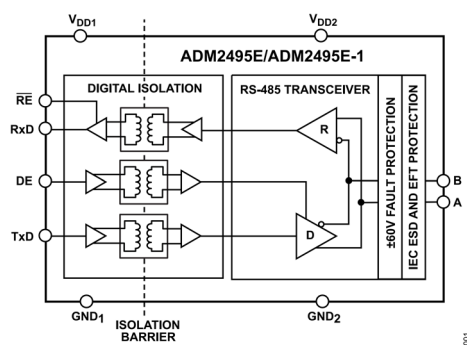


図 1. ADM2495E/ADM2495E-1

仕様

電気仕様

全ての電圧値はそれぞれのグラウンドを基準とし、 $1.7V \leq V_{DD1} \leq 5.5V$ 、 $3.0V \leq V_{DD2} \leq 5.5V$ 、 $T_A = T_{MIN} (-40^\circ C) \sim T_{MAX} (+125^\circ C)$ です。特に指定のない限り、全ての最小仕様値および最大仕様値は推奨動作範囲全体に適用されます。特に指定のない限り、全ての代表仕様値は、 $T_A = 25^\circ C$ 、 $V_{DD1} = V_{DD2} = 3.3V$ の値です。

表 1. 電気的特性

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
PRIMARY SIDE SUPPLY CURRENT						
Quiescent	I_{DD1}		5	10	mA	$DE = V_{DD1}$, $TxD = GND_1$
	$I_{DD1(Q)}$		0.65	1	mA	$DE = GND_1$, $TxD = V_{DD1}$
ISOLATED SIDE SUPPLY CURRENT						
ADM2495E	I_{DD2}		6	15	mA	$DE = V_{DD1}$
ADM2495E-1			6	10	mA	$DE = V_{DD1}$
Quiescent	$I_{DD2(Q)}$		4	5	mA	$DE = GND_1$
ISOLATED SIDE DYNAMIC SUPPLY CURRENT						
ADM2495E	$I_{DD2(DYN)}$		52	60	mA	$V_{DD2} \leq 3.6V$, load resistance (R_L) = 54Ω, $DE = V_{DD1}$, $\overline{RE} = GND_1$, data rate = 250kbps
			77	90	mA	$V_{DD2} \geq 4.5V$, $R_L = 54\Omega$, $DE = V_{DD1}$, $\overline{RE} = GND_1$, data rate = 250kbps
ADM2495E-1			58	65	mA	$V_{DD2} \leq 3.6V$, $R_L = 54\Omega$, $DE = V_{DD1}$, $\overline{RE} = GND_1$, data rate = 20Mbps
			98	110	mA	$V_{DD2} \geq 4.5V$, $R_L = 54\Omega$, $DE = V_{DD1}$, $\overline{RE} = GND_1$, data rate = 20Mbps
DRIVER						
Differential Output Voltage, Loaded	$ V_{OD2} $	2.0	2.1	V_{DD2}	V	$3.3V \leq V_{DD2} \leq 5.0V$ $R_L = 100\Omega$, see Figure 45
		1.5	1.8	V_{DD2}	V	$R_L = 54\Omega$, see Figure 45
		2.1	3.0	V_{DD2}	V	$4.5V \leq V_{DD2} \leq 5.0V$, $R_L = 54\Omega$, see Figure 45
Over Common-Mode Range	$ V_{OD3} $	1.5	1.8	V_{DD2}	V	$-7V \leq \text{common-mode voltage } (V_{CM}) \leq +12V$, see Figure 46
		2.1	3.0	V_{DD2}	V	$4.5V \leq V_{DD2} \leq 5.0V$, $-7V \leq V_{CM} \leq +12V$, see Figure 46
$\Delta V_{OD2} $ for Complementary Output States	$\Delta V_{OD2} $			0.2	V	$R_L = 54\Omega$ or 100Ω , see Figure 45
Common-Mode Output Voltage	V_{OC}		1.5	3.0	V	$R_L = 54\Omega$ or 100Ω , see Figure 45
$\Delta V_{OC} $ for Complementary Output States	$\Delta V_{OC} $			0.2	V	$R_L = 54\Omega$ or 100Ω , see Figure 45
Short-Circuit Output Current	I_{OS}	-250		+250	mA	$-60V < \text{output voltage } (V_{OUT}) < +60V$
Pin Capacitance (A, B)	C_{IN}		50		pF	Input voltage (V_{IN}) = $0.4\sin(10\pi t \times 10^6)$
RECEIVER						
Differential Input Threshold Voltage						$-25V < V_{CM} < +25V$
Positive Threshold	V_{TH+}		+125	+200	mV	
Negative Threshold	V_{TH-}	-200	-125	200	mV	
Failsafe Threshold	V_{TFS}	-200	-75	-10	mV	
Input Voltage Hysteresis	V_{HYS}		250		mV	$V_{CM} = 0V$
Failsafe Voltage Hysteresis	V_{HYS_FS}		50		mV	$V_{CM} = 0V$
Input Current (A, B)	I_I			143	μA	$DE = GND_1$, $V_{DD2} = \text{powered/unpowered}$, differential input voltage (V_{ID}) = 12V
		-100			μA	$DE = GND_1$, $V_{DD2} = \text{powered/unpowered}$, $V_{ID} = -7V$
Pin Capacitance (A, B)	C_{IN}		50		pF	$V_{ID} = 0.4\sin(10\pi t \times 10^6)$
DIGITAL LOGIC INPUTS						
Input Low Voltage	V_{IL}			$0.3 \times V_{DD1}$	V	DE , $\overline{RE}$, and TxD
Input High Voltage	V_{IH}	$0.7 \times V_{DD1}$			V	DE , $\overline{RE}$, and TxD
Input Current	I_{IN}	-1	+0.1	+2	μA	DE , $\overline{RE}$, TxD , $V_{IN} = GND_1$ or V_{DD1}
Input Capacitance ¹	C_{IN}		3.0		pF	Input capacitance

仕様

表 1. 電気的特性 (続き)

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
RxD DIGITAL OUTPUT						
Output Voltage Low	V_{OL}			0.4	V	$V_{DD1} = +3.6V$, output current (I_{OUT}) = 2.0mA, $V_{ID} \leq -0.2V$
				0.4	V	$V_{DD1} = +2.7V$, $I_{OUT} = +1.0mA$, $V_{ID} \leq -0.2V$
				0.2	V	$V_{DD1} = +1.95V$, $I_{OUT} = +500\mu A$, $V_{ID} \leq -0.2V$
Output Voltage High	V_{OH}	2.4			V	$V_{DD1} = +3.0V$, $I_{OUT} = -2.0mA$, $V_{ID} \geq +0.2V$
		2.0			V	$V_{DD1} = +2.3V$, $I_{OUT} = -1.0mA$, $V_{ID} \geq +0.2V$
		$V_{DD1} - 0.2$			V	$V_{DD1} = +1.7V$, $I_{OUT} = -500\mu A$, $V_{ID} \geq +0.2V$
Three-State Output Leakage Current	I_{OZR}	-1	+0.01	+1	μA	$RE = V_{DD1}$, $RxD = GND_1$ or V_{DD1}
COMMON-MODE TRANSIENT IMMUNITY (CMTI) ²	$ CM_H $, $ CM_L $	250			V/ns	$V_{CM} \geq \pm 1kV$, transient magnitude measured between 20% and 80% of V_{CM} , see Figure 51 $ CM_H $: $TxD = V_{DD1}$, $ CM_L $: $TxD = GND_1$

¹ 入力容量は任意の入力データ・ピンとグラウンド間の値です。

² CMTI は、仕様に適合した動作を維持しながら持続できる最大のコモンモード電圧スルー・レートです。 V_{CM} は、ロジック側とバス側の間のコモンモード電位差です。トランジェントの大きさは、コモンモードの変化範囲です。コモンモード電圧スルー・レートは、立上がりりと立下がりのコモンモード電圧エッジに適用されます。設計および特性評価によって裏付けられていますが、製品テストは行っていない。

タイミング仕様

特に指定のない限り、全ての最小仕様値および最大仕様値は、 $V_{DD1} = 1.7V \sim 5.5V$ 、 $V_{DD2} = 3.0V \sim 5.5V$ 、 $T_A = T_{MIN} (-40^\circ C) \sim T_{MAX} (+125^\circ C)$ の推奨動作範囲全体に適用されます。特に指定のない限り、全ての代表仕様値は、 $T_A = 25^\circ C$ 、 $V_{DD1} = 5V$ 、 $V_{DD2} = 3.3V$ での値です。

表 2. タイミング特性

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
DRIVER - Slew Rate Limited (ADM2495E)						
Maximum Data Rate ¹		250			kbps	
Propagation Delay	t_{DPLH} , t_{DPHL}		650	1200	ns	$R_L = 54\Omega$, $C_L = 100pF$, see Figure 2 and Figure 47
Pulse Width Distortion	t_{DPWD}		5	150	ns	$R_L = 54\Omega$, $C_L = 100pF$, see Figure 2 and Figure 47
Rise Time and Fall Time	t_{DR} , t_{DF}		750	1200	ns	$R_L = 54\Omega$, $C_L = 100pF$, see Figure 2 and Figure 47
Enable Time	t_{DZL} , t_{DZH}		400	1000	ns	$R_L = 110\Omega$, $C_L = 50pF$, see Figure 4 and Figure 48
Disable Time	t_{DLZ} , t_{DHZ}		50	75	ns	$R_L = 110\Omega$, $C_L = 50pF$, see Figure 4 and Figure 48
DRIVER - High Speed (ADM2495E-1)						
Maximum Data Rate ¹		20			Mbps	
Propagation Delay	t_{DPLH} , t_{DPHL}		40	50	ns	$R_L = 54\Omega$, $C_L = 100pF$, see Figure 2 and Figure 47
Pulse Width Distortion	t_{DPWD}		1.5	5	ns	$R_L = 54\Omega$, $C_L = 100pF$, see Figure 2 and Figure 47
Rise Time and Fall Time	t_{DR} , t_{DF}		10	20	ns	$R_L = 54\Omega$, $C_L = 100pF$, see Figure 2 and Figure 47
Enable Time	t_{DZL} , t_{DZH}		35	50	ns	$R_L = 110\Omega$, $C_L = 50pF$, see Figure 4 and Figure 48
Disable Time	t_{DLZ} , t_{DHZ}		50	66	ns	$R_L = 110\Omega$, $C_L = 50pF$, see Figure 4 and Figure 48
RECEIVER - Slew Rate Limited (ADM2495E)						
Propagation Delay	t_{RPLH} , t_{RPHL}		400	700	ns	$C_L = 15pF$, see Figure 3 and Figure 49
Pulse Width Distortion	t_{RPWD}		5	30	ns	$C_L = 15pF$, see Figure 3 and Figure 49
Failsafe Enter Delay	t_{PFSN}		1.5	2.5	μs	$C_L = 15pF$, see Figure 6 and Figure 52
Failsafe Exit Delay	t_{PFSX}		0.7	1.2	μs	$C_L = 15pF$, see Figure 6 and Figure 52
Enable Time	t_{RZL} , t_{RZH}		10	30	ns	$R_L = 1k\Omega$, $C_L = 15pF$, see Figure 5 and Figure 50
Disable Time	t_{RLZ} , t_{RHZ}		20	40	ns	$R_L = 1k\Omega$, $C_L = 15pF$, see Figure 5 and Figure 50
RECEIVER - High Speed (ADM2495E-1)						
Propagation Delay	t_{RPLH} , t_{RPHL}		60	70	ns	$C_L = 15pF$, see Figure 3 and Figure 49

仕様

表 2. タイミング特性（続き）

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
Pulse Width Distortion	t_{RPWD}		2.5	5	ns	$C_L = 15\text{pF}$, see Figure 3 and Figure 49
Failsafe Enter Delay	t_{PFSN}		110	125	ns	$C_L = 15\text{pF}$, see Figure 6 and Figure 52
Failsafe Exit Delay	t_{PFSX}		60	70	ns	$C_L = 15\text{pF}$, see Figure 6 and Figure 52
Enable Time	t_{RZL}, t_{RZH}		10	15	ns	$R_L = 1\text{k}\Omega$, $C_L = 15\text{pF}$, see Figure 5 and Figure 50
Disable Time	t_{RLZ}, t_{RHZ}		20	25	ns	$R_L = 1\text{k}\Omega$, $C_L = 15\text{pF}$, see Figure 5 and Figure 50

¹ 最大データレートでは、 $t_{DR}:t_{BIT}:t_{DF} = 1:1:1$ と仮定しています。ここで、 t_{BIT} はビットが信号振幅の 90% を超える値にセトリングするまでの時間です。

タイミング図

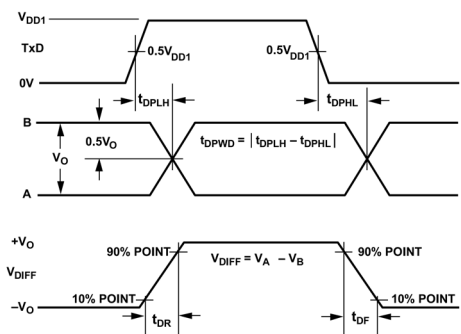


図 2. ドライバの伝搬遅延、立上がりおよび立下りのタイミング

図 2 のテスト回路については、図 47 を参照してください。

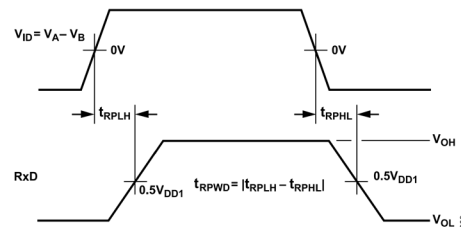


図 3. レシーバ伝搬遅延

図 3 のテスト回路については、図 49 を参照してください。

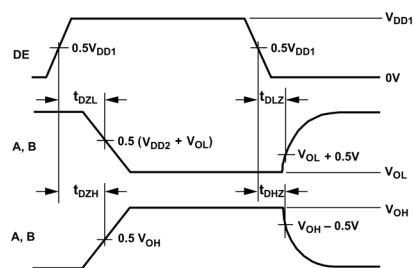


図 4. ドライバのイネーブル／ディスエーブルのタイミング

図 4 のテスト回路については、図 48 を参照してください。

仕様

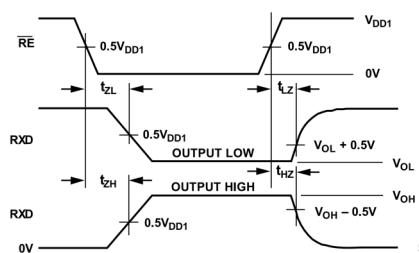


図 5. レシーバのイネーブル／ディスエーブルのタイミング

図 5 のテスト回路については、図 50 を参照してください。

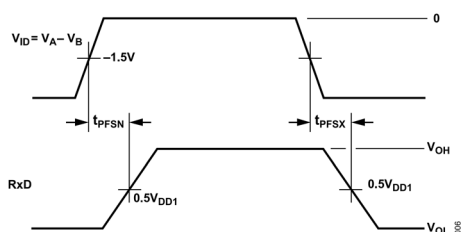


図 6. フェイルセーフの開始／終了の遅延タイミング

図 6 のテスト回路については、図 52 を参照してください。

絶縁仕様

ADM2495E/ADM2495E-1 は、安全限界定格内の安全な電氣的絶縁にのみ適しています。安全限界定格は必ず、適切な保護回路を用いて遵守する必要があります。

表 3. ADM2495E/ADM2495E-1、16 ピン・ワイドボディ SOIC [SOIC_W] (RW-16) の絶縁特性

Parameter	Symbol	Value	Unit	Test Conditions/Comments
GENERAL				
Minimum External Clearance Distance	CLR	8.1	mm	Measured from input terminals to output terminals, shortest distance through air per IEC 60664-1
Minimum External Creepage Distance	CRP	8.1	mm	Measured from input terminals to output terminals, shortest distance through air per IEC 60664-1
Distance Through Insulation	DTI	42	μm	Minimum internal
Comparative tracking index	CTI	> 600	V	Per IEC 60112
Material Group	I			Per IEC 60664-1
Overvoltage Category per IEC 60664-1	I to IV			Rated mains voltage ≤600V _{RMS}
	I to III			Rated mains voltage ≤1000V _{RMS}
SAFETY LIMITING VALUES				
Maximum Ambient Safety Temperature	T _S	150	°C	
Maximum Total Power Dissipation	P _{TOT}	1.9	W	T _A =25°C, P _{TOT} = P _{SI} = P _{SO}
Derating Above Ambient (T _A)		15.6	mW/°C	T _A > 25°C, see Figure 7
Junction-to-Air Thermal Impedance	θ _{JA}	63.9	°C/W	See Table 6
IEC 60747-17 (REINFORCED INSULATION)				
Maximum Repetitive Peak Isolation Voltage	V _{IORM}	1500	V _{PEAK}	
Maximum Isolation Working Voltage	V _{IOWM}	1060	V _{RMS}	AC voltage, end of life test, f = 60Hz
		1500	V _{PEAK}	DC voltage
Maximum Transient Isolation Voltage	V _{IOTM}	8000	V _{PEAK}	V _{TEST} = 1.2 × V _{IOTM} , t = 1s (100% production)
Maximum Impulse Voltage	V _{IMP}	8000	V _{PEAK}	Surge voltage in air, waveform per IEC 61000-4-5
Maximum Surge Isolation Voltage	V _{IOSM}	10400	V _{PEAK}	V _{TEST} ≥ 1.3 × V _{IMP} (sample test), tested in oil, waveform per IEC 61000-4-5

仕様

表 3. ADM2495E/ADM2495E-1、16 ピン・ワイドボディ SOIC [SOIC_W] (RW-16) の絶縁特性 (続き)

Parameter	Symbol	Value	Unit	Test Conditions/Comments
Apparent Charge	q_{pd}	≤ 5	pC	Method a (type test), $V_{ini} = V_{IOTM}$, $t_{ini} = 60s$, $V_{pd(m)} = 1.6 \times V_{IORM}$, $t_m = 10s$
Resistance (Input to Output) ¹	R_{IO}	$> 10^{12}$	Ω	Method b1 (100% production), $V_{ini} = 1.2 \times V_{IOTM}$, $t_{ini} = 1s$, $V_{pd(m)} = 1.875 \times V_{IORM}$, $t_m = 1s$
Capacitance (Input to Output) ¹	R_{IO_S}	$> 10^9$	Ω	$T_A = 25^\circ C$, $V_{TEST} = 500V_{DC}$, $t = 60s$
Climatic Category	C_{I-O}	2.2	pF	$T_A = T_S$, $V_{TEST} = 500V_{DC}$, $t = 60s$
Pollution Degree		40/125/21		$f_{TEST} = 1MHz$
UL 1577		2		Per DIN VDE V 0110, Table 1
Maximum Withstanding Isolation Voltage	V_{ISO}	5700	V_{RMS}	$V_{TEST} = 1.2 \times V_{ISO}$, $t = 1s$ (100% production)

¹ デバイスは、1 番ピンから 14 番ピンまで、および 15 番ピンから 28 番ピンまでを接続し、2 端子のデバイスとして測定しています。

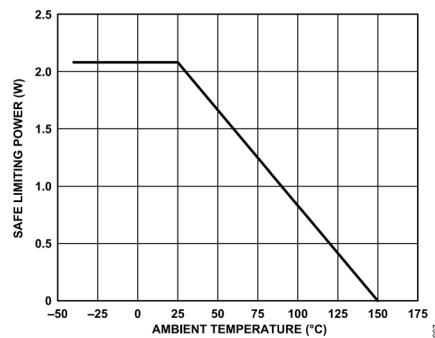


図 7. 16 ピン・ワイドボディ SOIC [SOIC_W] (RW-16) の熱ディレーティング曲線、IEC60747-17 に準拠した安全限界値の周囲温度に対する依存性

適用規格

ADM2495E/ADM2495E-1 は、表 4 に示した機関による認可を受けています。該当の認定証明書のコピーは、[デジタル・アイソレーションの安全および規制認証](#)で入手できます。

表 4. ADM2495E/ADM2495E-1、16 ピン・ワイドボディ SOIC [SOIC_W] (RW-16) パッケージの認定証明書

Regulatory Agency	Safety Standard/Rating	Certificate Number
UL	UL 1577 component recognition program Single / Basic protection, 5700V _{RMS} Isolation Voltage	(Pending)
CSA ¹	CSA No 14-18 CSA/EN/IEC 62368-1: Basic insulation at 810V _{RMS} Reinforced insulation at 405V _{RMS} CSA/EN/IEC 61010-1: Basic insulation at 600V _{RMS} from mains Reinforced insulation at 300V _{RMS} from mains CSA/IEC 60601-1: 1x MOPP 506V _{RMS} 2x MOPP 50V _{RMS}	(Pending)
VDE	IEC 60747-17: Reinforced insulation, 1500V _{PEAK}	(Pending)
CQC	GB4943.1: Reinforced insulation at 300V _{RMS} maximum working voltage, tropical climate, altitude $\leq 5000m$	(Pending)

仕様

表 4. ADM2495E/ADM2495E-1、16 ピン・ワイドボディ SOIC [SOIC_W] (RW-16) パッケージの認定証明書（続き）

Regulatory Agency	Safety Standard/Rating	Certificate Number
TUV Sud	IEN/IEC 62368-1: Basic insulation at 810V _{RMS} Reinforced insulation at 405V _{RMS} EN/IEC 61010-1: Basic insulation at 600V _{RMS} from mains Reinforced insulation at 300V _{RMS} from mains	(Pending)

¹ 特に指定のない限り、動作電圧は汚染度 2、材料グループ III、過電圧カテゴリ II について見積もられた値です。ADM2495E/ADM2495E-1 のケース材料は、CSA により材料グループ I として評価されています。

絶対最大定格

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

表 5. 絶対最大定格

Parameter	Rating
V_{DD1} to GND ₁	-0.5V to +7.0V
V_{DD2} to GND ₂	-0.5V to +6.0V
Digital Input Voltage (DE, $\overline{\text{RE}}$, TxD) to GND ₁	-0.3V to $V_{DD1} + 0.3\text{V}$
Digital Output Voltage (RxD) to GND ₁	-0.3V to $V_{DD1} + 0.3\text{V}$
Driver Output/Receiver Input Voltage (A,B) to GND ₂	-60V to +60V
Temperature	
Ambient Operating Range (T_A)	-40°C to +125°C
Storage Range	-55°C to +150°C
Lead	
Soldering (10 sec)	260°C
Vapor Phase (60 sec)	215°C
Infrared (15 sec)	220°C

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

熱特性

熱性能は、PCB の設計と動作環境に直接関連しています。PCB の熱設計には、細心の注意を払う必要があります。

表 6 に仕様規定した熱抵抗値は、JEDEC の仕様に基づいて計算されたものです。詳細については、JEDEC JESD51-12 を参照してください。

表 6. 熱抵抗

Package Type	θ_{JA}	θ_{JB}	Ψ_{JB}	Ψ_{JT}	Unit
RW-16 ¹	63.9	38.8	39.3	4.25	°C/W

¹ 熱抵抗のシミュレーション値は、ビアのない JEDEC 2S2P サーマル・テスト・ボードに基づいています。

θ_{JA} および θ_{JB} は、記載された試験条件が全て同様な場合に、本デバイスのパッケージの熱性能を他の半導体パッケージと比較するのに主に使用されます。 θ_{JA} および θ_{JB} は、システム環境におけるジャンクション温度の一次近似に用いることができます。

テスト対象デバイス (DUT) 付近、または、システム環境で動作中のパッケージ上面に直接接触している基板温度を正確に熱測定できる場合、システム環境での最も厳しい場合のジャンクション温度を推定するためには、 Ψ_{JB} または Ψ_{JT} を用いる方がより適しています。

静電放電 (ESD) 定格

以下の ESD 情報は、ESD に敏感なデバイスを取り扱うために示したのですが、対象は ESD 保護区域内だけに限られます。

ANSI/ESDA/JEDEC JS-001 準拠の人体モデル (HBM)。

ANSI/ESDA/JEDEC JS-002 準拠の帯電デバイス・モデル (CDM)。

国際電気標準会議 (IEC) による電磁両立性：Part 4-2 (IEC) (IEC 61000-4-2 準拠)。

表 7. ADM2495E/ADM2495E-1、16 ピン・ワイドボディ SOIC [SOIC_W] (RW-16) の ESD 特性

Model	Withstand Threshold (V)	Class
HBM	$\geq \pm 4000$ $\pm 10,000$	3A ¹ 3B ²
CDM	1,250	C5 ¹
IEC	$\geq \pm 4\text{kV}$ (contact) to GND ₂ $\geq \pm 8\text{kV}$ (contact) to GND ₁	Level 2 ² Level 4 ^{2,3}

¹ V_{DD1} 、 V_{DD2} 、RxD、DE、 $\overline{\text{RE}}$ 、TxD のみ。

² ピン A およびピン B のみ。

³ 絶縁バリア越しのクリアランスによって制限されます。

電氣的ファスト・トランジェント (EFT) の定格

国際電気標準会議 (IEC) による電磁両立性：Part 4-4 (IEC) (IEC 61000-4-4 準拠)。

表 8. ADM2495E/ADM2495E-1、16 ピン・ワイドボディ SOIC [SOIC_W] (RW-16) の EFT 特性

Model	Withstand Threshold (kV)	Repetition Frequency (kHz)	Class
IEC	$\geq \pm 4$ to GND ₂ $\geq \pm 4$ to GND ₁	5 or 100 5 or 100	exceeds Level 4 ¹ exceeds Level 4 ^{1,2}

¹ ピン A およびピン B のみ。

² 絶縁バリア越しのクリアランスによって制限されます。

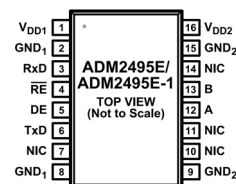
ESD に関する注意



ESD (静電放電) の影響を受けやすいデバイスです。

電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明



NOTES
1. NIC = NOT INTERNALLY CONNECTED. ⑈

図 8. ADM2495E/ADM2495E-1 のピン配置

表 9. ADM2495E/ADM2495E-1 のピン機能の説明

ピン番号	記号	説明
1	V _{DD1}	1.7V~5.5V の柔軟な一次側電源。V _{DD1} と GND ₁ (1 番ピンと 2 番ピン) の間には、0.1μF のデカップリング・コンデンサを接続して電源をデカップリングすることを推奨します。10μF のリザーバ・コンデンサを V _{DD1} と GND ₁ の間に追加接続すると、ノイズの多い環境でのノイズ耐性を向上できます。
2, 8	GND ₁	グラウンド 1、ロジック側。
3	RxD	レシーバ出力データ。レシーバが有効化されている ($\overline{RE}$ がローになっている) 場合、この出力は $(A - B) \geq +200\text{mV}$ でハイになり、 $(A - B) \leq -200\text{mV}$ でローになります。この出力は、レシーバ入力に短絡されている場合、オープンになっている場合、あるいは、終端されているアイドル・バスに接続されている場合にハイになります。この出力は、 $\overline{RE}$ ピンをハイに駆動することによりレシーバが無効化されている場合、トライステートになります。
4	$\overline{RE}$	レシーバ・イネーブル入力。このピンはアクティブ・ロー入力です。この入力をローに駆動するとレシーバは有効化され、ハイに駆動するとレシーバは無効化されます。
5	DE	ドライバ出力イネーブル。このピンがハイ・レベルの場合、ドライバの差動出力 A および B が有効化されます。ロー・レベルの場合、これらの出力は高インピーダンス状態になります。
6	TxD	送信データ入力。この入力には、ドライバによって送信されるデータが印加されます。
7, 10, 11, 14	NIC	内部接続なし。このピンは、内部接続されておらず、オープンのままにしておくこともできます。
9, 15	GND ₂	内蔵 RS-485 トランシーバ用の絶縁グラウンド 2 (バス側)。
12	A	非反転ドライバ出力/レシーバ入力。
13	B	反転ドライバ出力/レシーバ入力。
16	V _{DD2}	3.0V~5.5V の絶縁側電源。V _{DD2} と GND ₂ の間に 2.2pF および 0.1μF のデカップリング・コンデンサを接続し、電源をデカップリングします。2.2pF のコンデンサは、自己共振周波数が 5GHz 以上であることが必要で、また、V _{DD2} および GND ₂ から 2mm 以内の距離に配置する必要があります。10μF のリザーバ・コンデンサを V _{DD2} と GND ₂ の間に追加接続すると、ノイズの多い環境でのノイズ耐性を向上できます。

代表的な性能特性

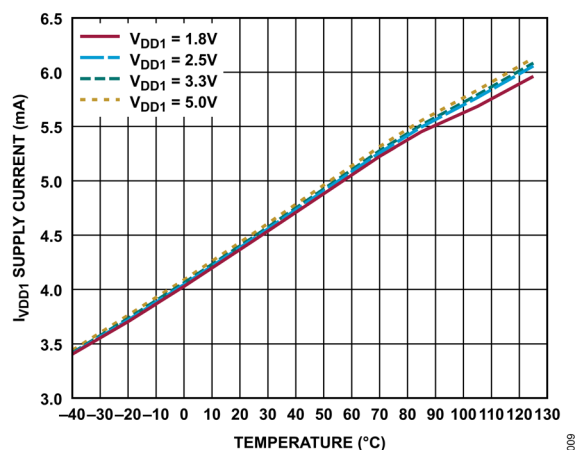


図 9. 250kbps での V_{DD1} の電源電流と温度の関係 (ADM2495E)

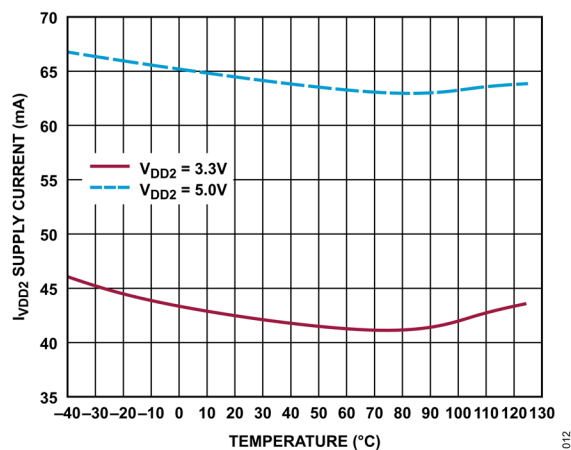


図 12. 250kbps での V_{DD2} の電源電流と温度の関係 (ADM2495E)、54Ω 終端

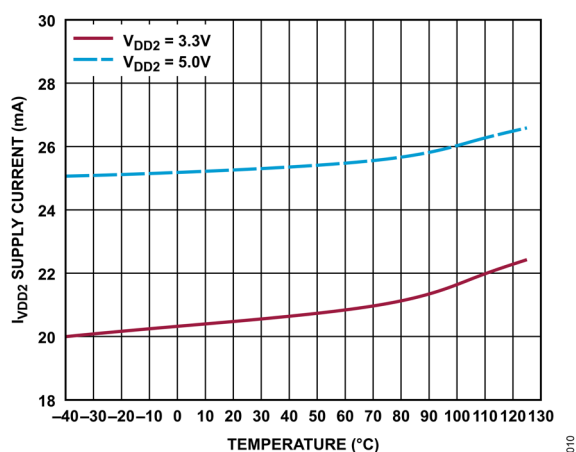


図 10. 250kbps での V_{DD2} の電源電流と温度の関係 (ADM2495E)、無終端バス

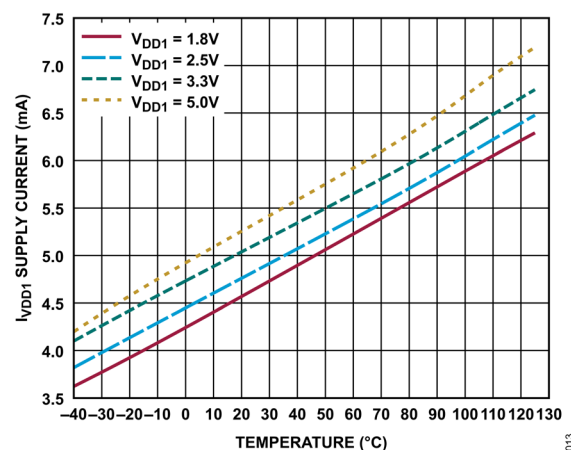


図 13. 20Mbps での V_{DD1} の電源電流と温度の関係 (ADM2495E-1)

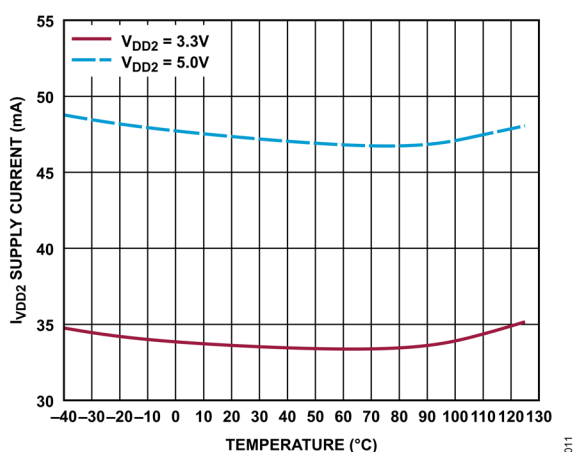


図 11. 250kbps での V_{DD2} の電源電流と温度の関係 (ADM2495E)、120Ω 終端

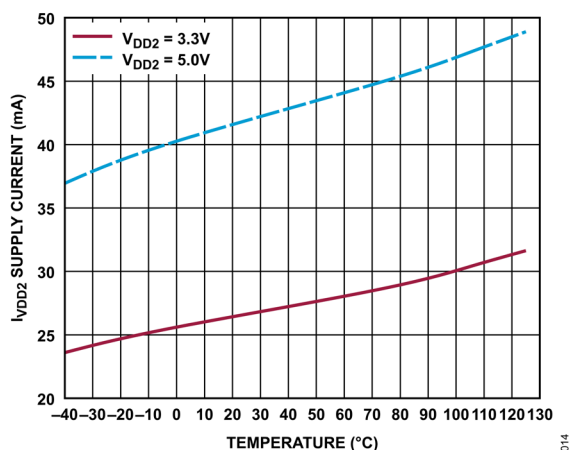


図 14. 20Mbps での V_{DD2} の電源電流と温度の関係 (ADM2495E-1)、無終端バス

代表的な性能特性

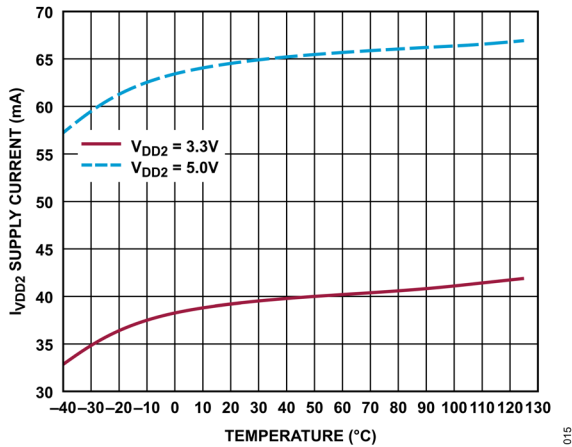


図 15. 20Mbps での V_{DD2} の電源電流と温度の関係 (ADM2495E-1)、120 Ω 終端

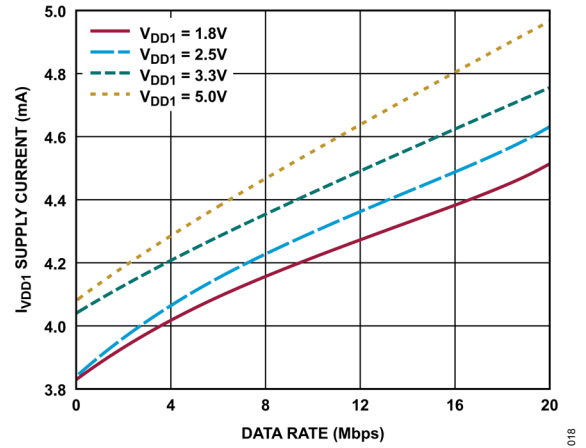


図 18. V_{DD1} の電源電流とデータレートの関係、 $T_A = 25^\circ\text{C}$ (ADM2495E-1)、リニア・スケール

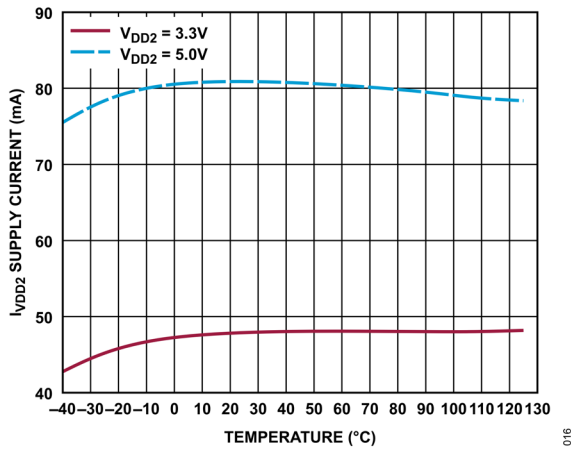


図 16. 20Mbps での V_{DD2} の電源電流と温度の関係 (ADM2495E-1)、54 Ω 終端

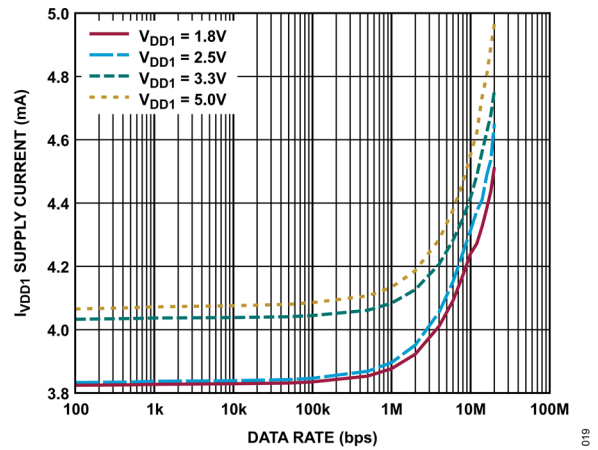


図 19. V_{DD1} の電源電流とデータレートの関係、 $T_A = 25^\circ\text{C}$ (ADM2495E-1)、対数スケール

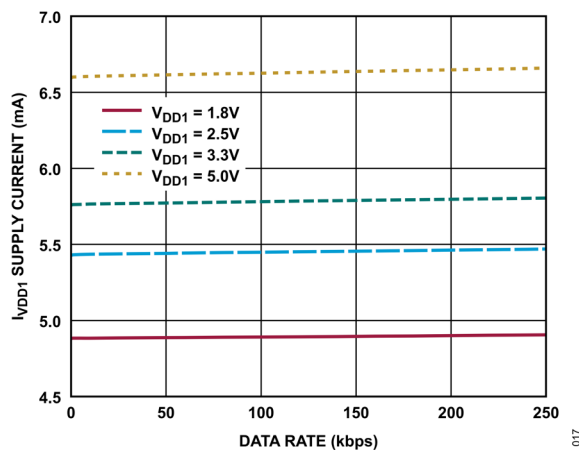


図 17. V_{DD1} の電源電流とデータレートの関係、 $T_A = 25^\circ\text{C}$ (ADM2495E)

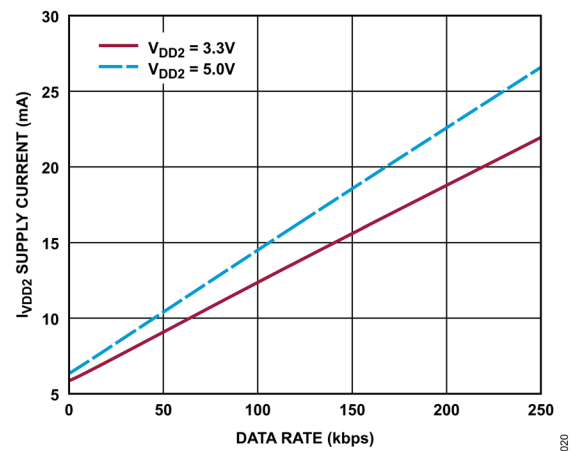


図 20. V_{DD2} の電源電流とデータレートの関係、 $T_A = 25^\circ\text{C}$ (ADM2495E)、無終端バス

代表的な性能特性

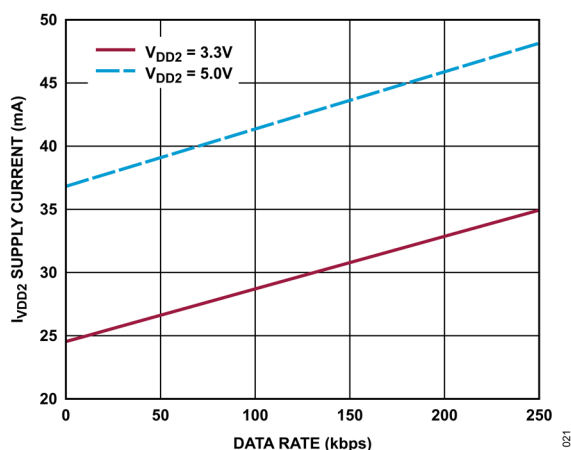


図 21. V_{DD2} の電源電流とデータレートの関係、 $T_A = 25^\circ\text{C}$ (ADM2495E)、 120Ω 終端

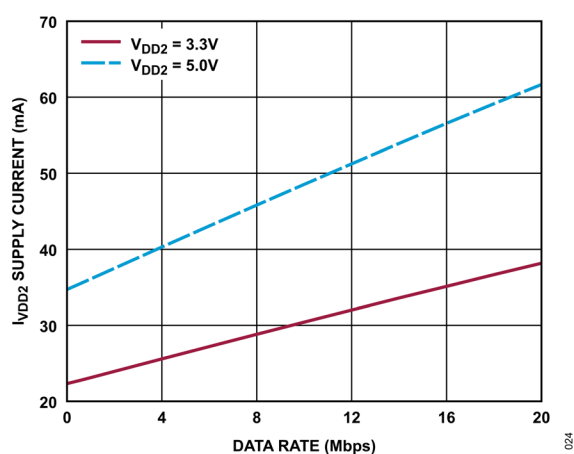


図 24. V_{DD2} の電源電流とデータレートの関係、 $T_A = 25^\circ\text{C}$ (ADM2495E-1)、 120Ω 終端、リニア・スケール

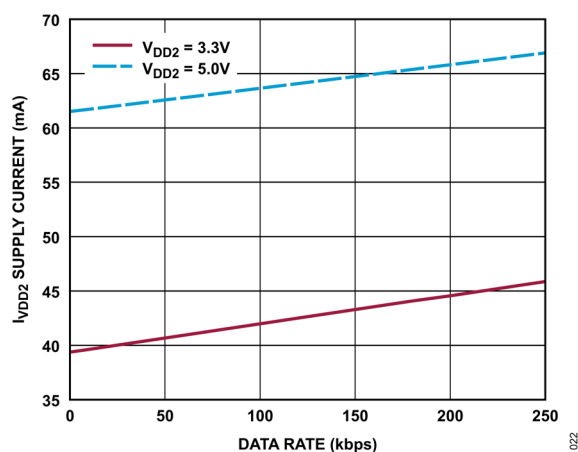


図 22. V_{DD2} の電源電流とデータレートの関係、 $T_A = 25^\circ\text{C}$ (ADM2495E)、 54Ω 終端

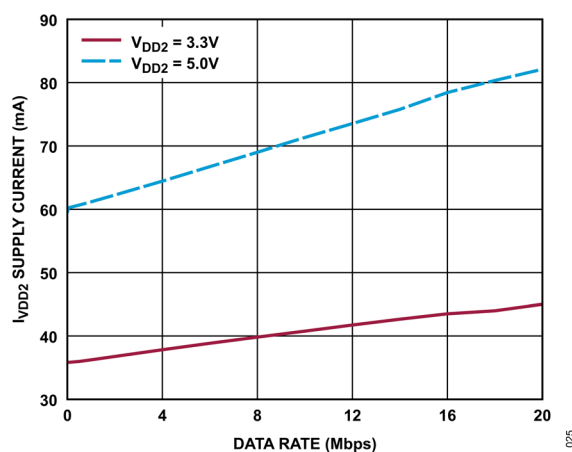


図 25. V_{DD2} の電源電流とデータレートの関係、 $T_A = 25^\circ\text{C}$ (ADM2495E-1)、 54Ω 終端、リニア・スケール

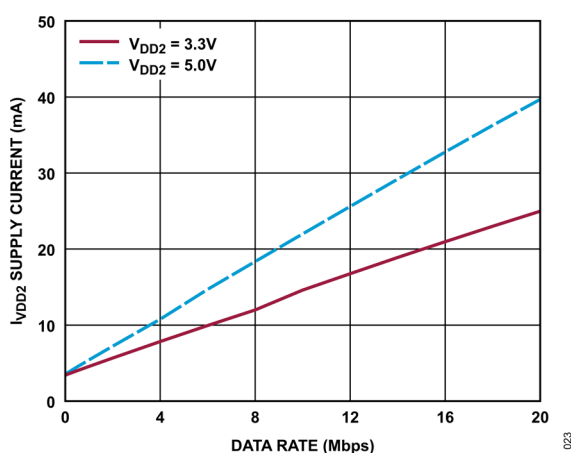


図 23. V_{DD2} の電源電流とデータレートの関係、 $T_A = 25^\circ\text{C}$ (ADM2495E-1)、無終端バス、リニア・スケール

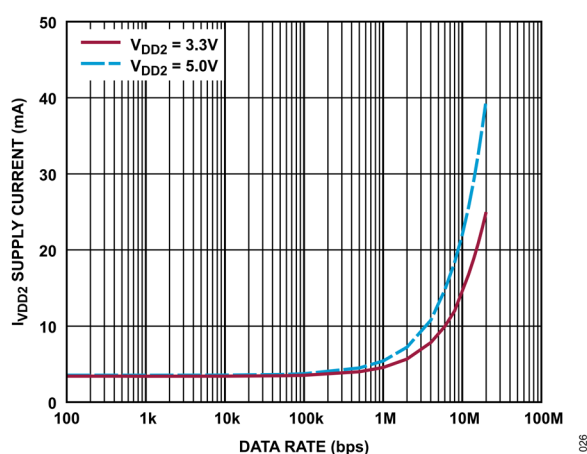


図 26. V_{DD2} の電源電流とデータレートの関係、 $T_A = 25^\circ\text{C}$ (ADM2495E-1)、無終端バス、対数スケール

代表的な性能特性

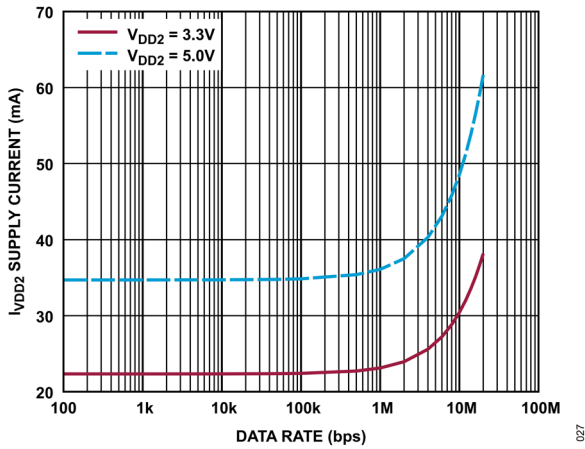


図 27. V_{DD2} の電源電流とデータレートの関係、 $T_A = 25^\circ C$ (ADM2495E-1)、120 Ω 終端、対数スケール

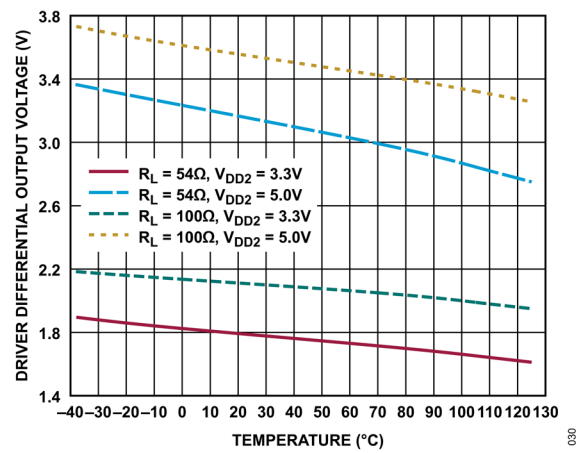


図 30. ドライバ差動出力電圧と温度の関係

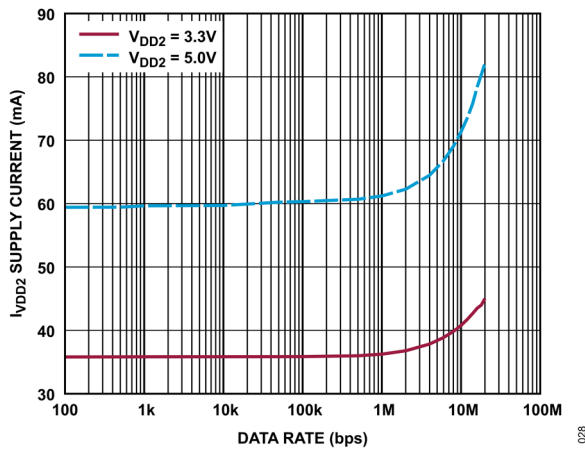


図 28. V_{DD2} の電源電流とデータレートの関係、 $T_A = 25^\circ C$ (ADM2495E-1)、54 Ω 終端、対数スケール

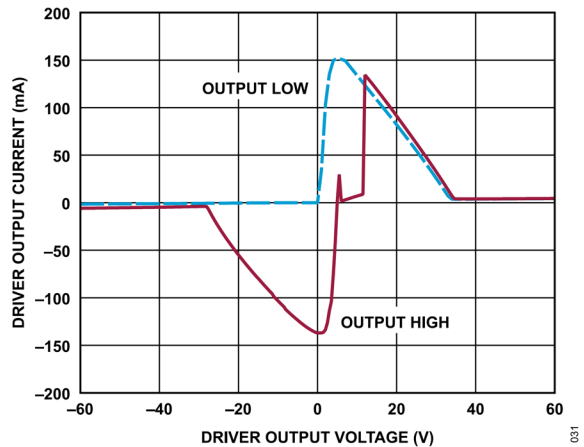


図 31. ドライバ出力電流とドライバ出力電圧の関係

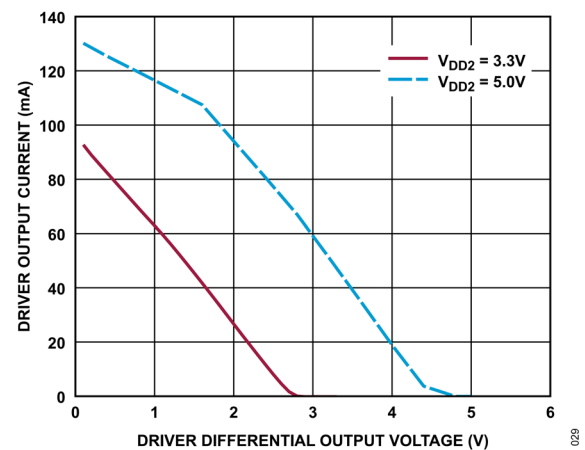


図 29. ドライバ出力電流とドライバ差動出力電圧の関係

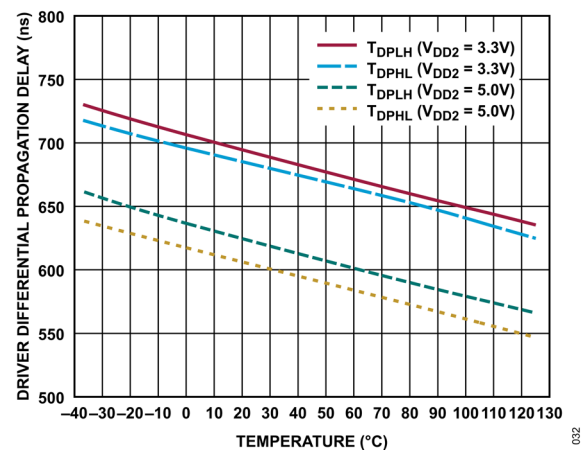


図 32. ドライバ差動伝搬遅延と温度の関係、54 Ω 終端 (ADM2495E)

代表的な性能特性

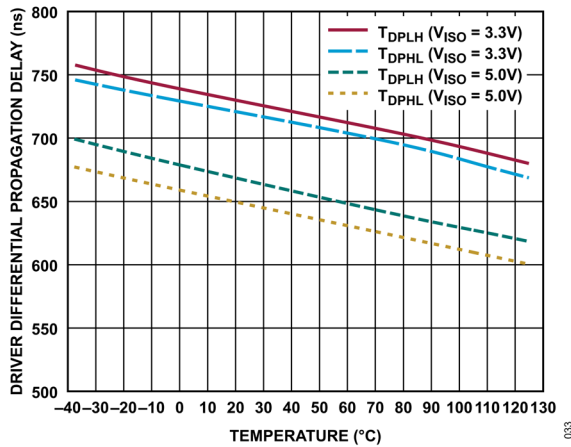


図 33. ドライバ差動伝搬遅延と温度の関係、
100Ω 終端 (ADM2495E)

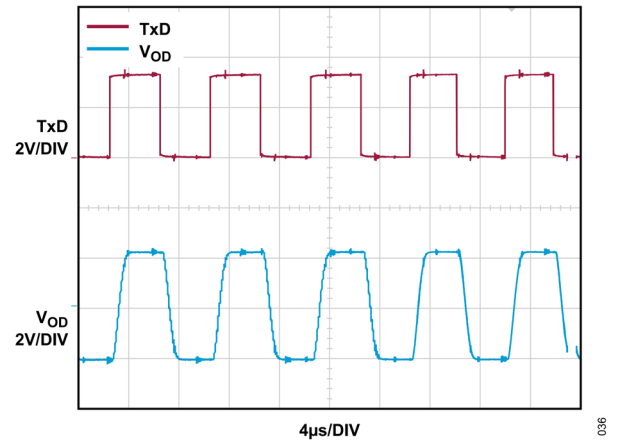


図 36. 250kbps でのドライバのスイッチング (ADM2495E)

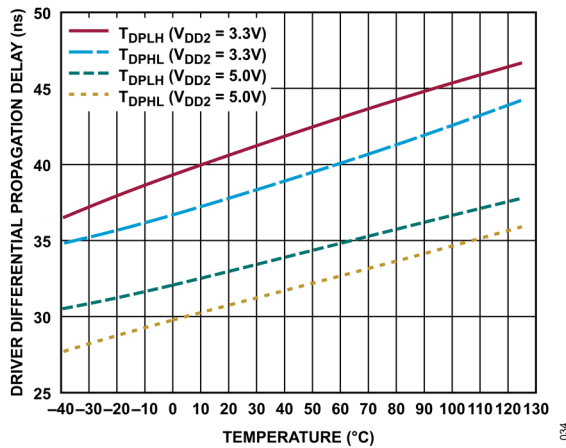


図 34. ドライバ差動伝搬遅延と温度の関係、
54Ω 終端 (ADM2495E-1)

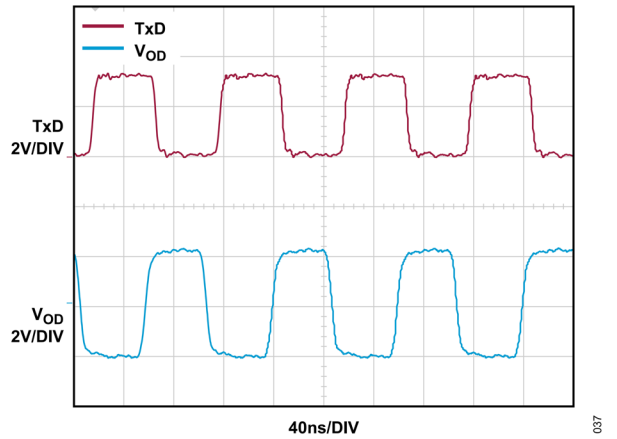


図 37. 20Mbps でのドライバのスイッチング (ADM2495E-1)

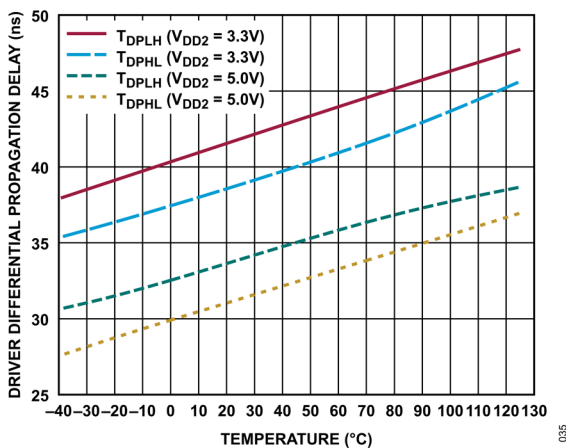


図 35. ドライバ差動伝搬遅延と温度の関係、
100Ω 終端 (ADM2495E-1)

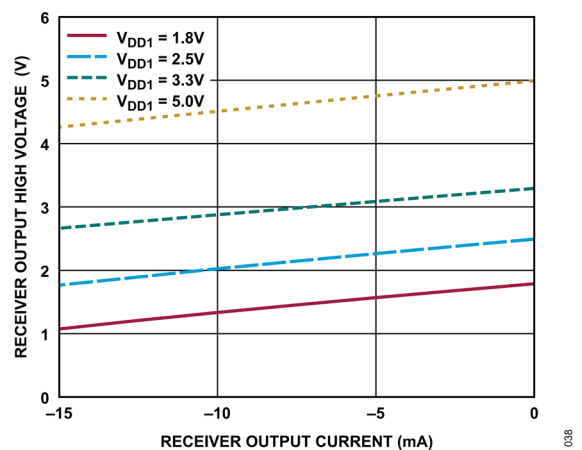


図 38. レシーバ出力高電圧とレシーバ出力電流の関係

代表的な性能特性

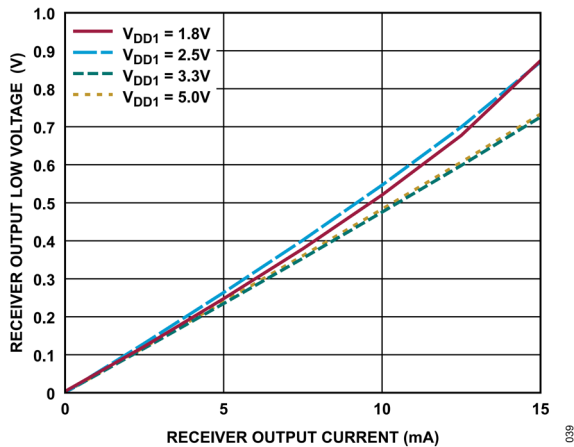


図 39. レシーバ出力低電圧とレシーバ出力電流の関係

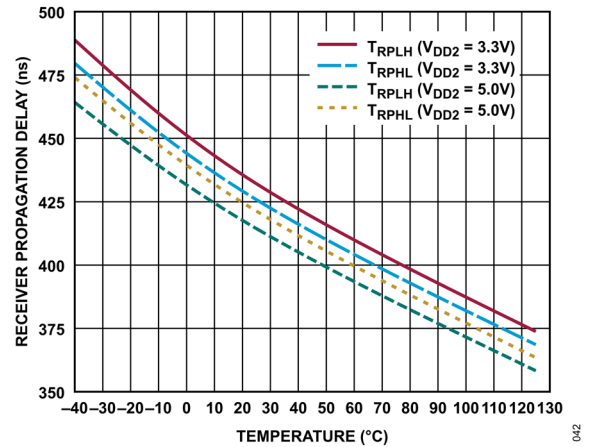


図 42. レシーバ伝搬遅延と温度の関係

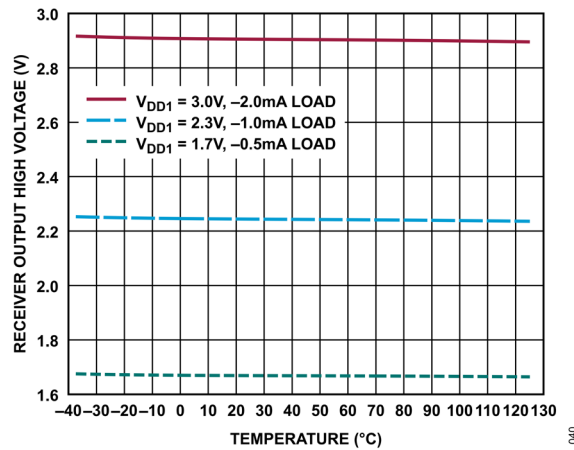


図 40. レシーバ出力高電圧と温度の関係

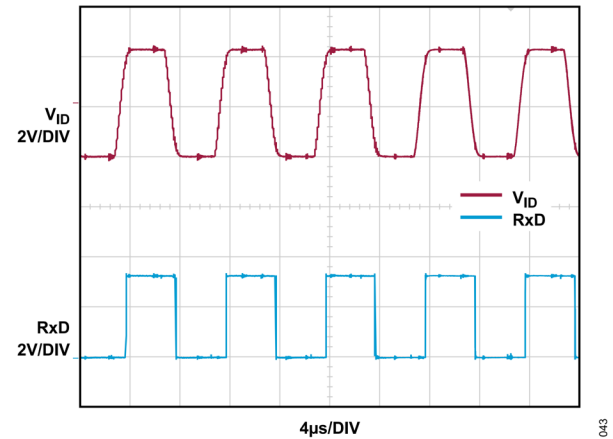


図 43. 250kbps でのレシーバのスイッチング (ADM2495E)

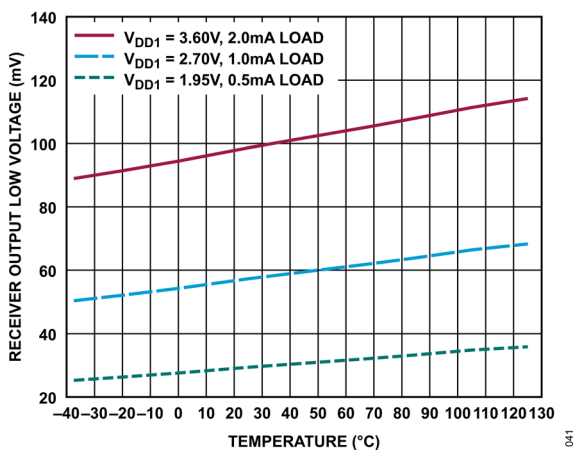


図 41. レシーバ出力低電圧と温度の関係

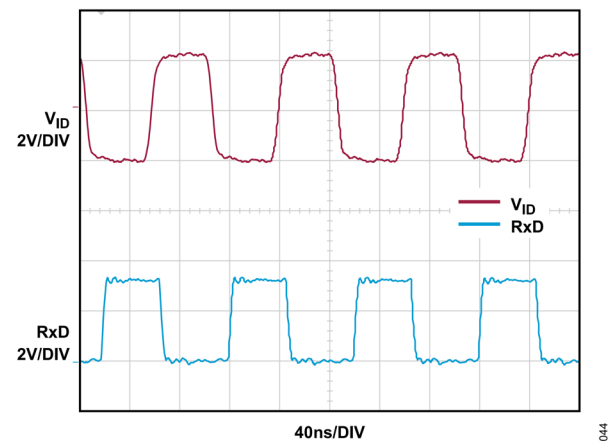


図 44. 20Mbps でのレシーバのスイッチング (ADM2495E-1)

テスト回路

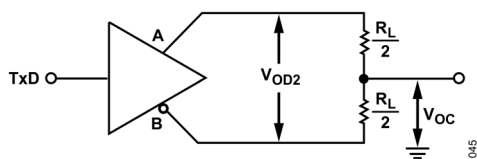


図 45. ドライバ電圧の測定、 $|V_{OD2}|$

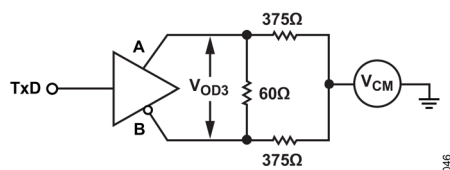


図 46. コモンモード電圧範囲でのドライバ電圧の測定、 $|V_{OD3}|$

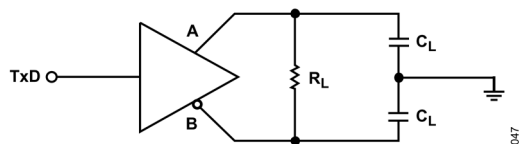


図 47. ドライバ伝搬遅延の測定

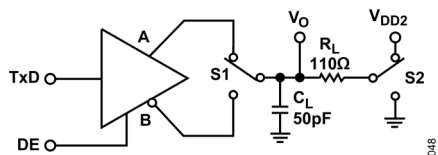


図 48. ドライバのイネーブル時間またはディスエーブル時間の測定

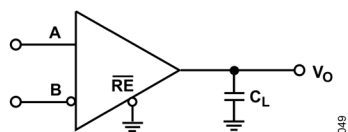


図 49. レシーバ伝搬遅延時間の測定

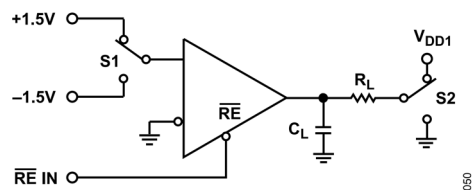


図 50. レシーバのイネーブル時間またはディスエーブル時間の測定

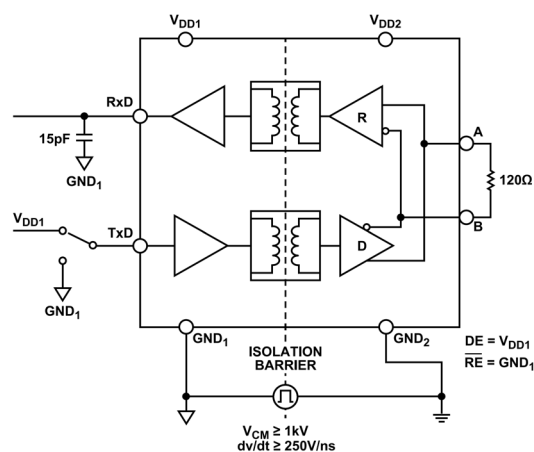


図 51. CMTI テストの回路図、半 2 重

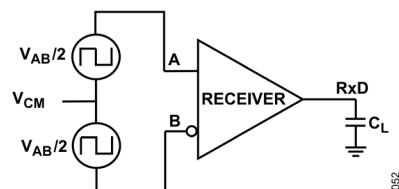


図 52. フェイルセーフ遅延の測定

動作原理

堅牢な低消費電力デジタル・アイソレータ

ADM2495E/ADM2495E-1 は低消費電力のデジタル・アイソレータ・ブロックを備え、デバイスの一次側と二次側のガバナニク絶縁を実現します。オンオフ・キーイング（OOK）変調方式で共平面トランス・コイルを使用すれば、放射エミッションを最小限に抑えながら、絶縁バリア越しに高いデータ・スループットを実現できます。このアーキテクチャは、デバイスの全温度範囲と全電源範囲にわたって 250V/ns を超える同相トランジェントに対する耐性を備えた、堅牢なデジタル・アイソレータを実現します。図 53 に、実験的に 280V/nS の同相トランジェント信号を、TxD 入力のローからハイへの遷移に対して異なるタイミングで繰り返し印加し、その結果生じる RxD 出力をモニタした結果を示します。伝搬遅延の変動は非常にわずかであり、誤差も見られないことは、本デバイスの堅牢な CMTI 性能を実証するものです。

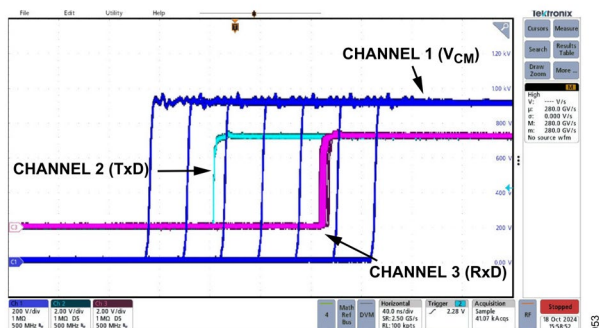


図 53. 250V/ns 以上 (280V/nS) の同相トランジェントが存在する場合でも正しいスイッチングを実現

デジタル・アイソレータ回路は、入力電圧範囲が 1.7V~5.5V の柔軟性のある V_{DD1} 電源を備えています。この柔軟性により、ユニバーサル非同期レシーバ/トランスミッタ (UART)、特定用途向け集積回路 (ASIC)、マイクロコントローラなどの、1.8V、2.5V、3.3V、または 5V の電源電圧を用いるロジック・デバイスと直接通信を行うことができます。

堅牢な±60V のフォルト保護

ADM2495E/ADM2495E-1 は、過電圧フォルトへの耐性が向上した RS-485/RS-422 トランシーバであり、コストを要する外部保護デバイスを用いずに、過電圧フォルトによるフィールド故障を防止できます。A バス・ピンおよび B バス・ピンでの±60V のフォルト耐性は、24V または 48V の一般的な工業用電源へのフィールドでの誤配線や、ケーブル中に生じる可能性のあるケーブル故障から、トランシーバを保護します。

ADM2495E/ADM2495E-1 の±60V のフォルト保護は、高電圧 BiCMOS 集積回路技術を用いることによって実現されています。この技術に本質的に備わっている高ブレイクダウン電圧が、パワーオフ状態や高インピーダンス状態での保護を可能にします。ドライバ出力にはプログレッシブ・フォールドバック電流制限設計を用いており、これによって大電流出力駆動を可能にしたまま、過電圧フォルトからの保護を実現しています。

ADM2495E/ADM2495E-1 は電圧定格が高いため、外部保護部品を用いて、過電圧保護をより高いレベルまで容易に拡張できます。これより低電圧の RS-485 トランシーバと比べた場合、ADM2495E/ADM2495E-1 は、ブレイクダウン電圧の高い外部保護デバイスを用いることができるため、高いコモンモード電圧が存在してもデータ伝送との干渉は生じません。

高いドライバ差動出力電圧

ADM2495E/ADM2495E-1 は、低ドライバ出力インピーダンスを用いた独自のトランスミッタ・アーキテクチャを採用しており、これによってドライバの差動出力電圧を増大させることができます。このアーキテクチャは、長いケーブルを介してデバイスを動作させる場合に特に有効です。ケーブルが長い場合は、伝送ラインの DC 抵抗が信号減衰を支配するためです。これらのアプリケーションでは、差動電圧を大きくするとノイズ・マージンが改善されて、より長いケーブルを使って伝送できるようになります。更に、5V のトランシーバ ($V_{DD2} > 4.5V$) として動作する場合、ADM2495E/ADM2495E-1 は、差動出力電圧が最低 2.1V という PROFIBUS の条件を満たす、または条件を上回ることができます。

IEC 61000-4-2 ESD 保護

ESD は、近距離での接触によって発生するか、電界によって誘導される異なる電位を持つ物体間での急激な静電荷の移動です。ESD が発生すると、瞬時に高電流が流れます。動作中にシステム外部で発生する ESD 現象に対する耐性を判断することが、IEC 61000-4-2 試験の主な目的です。IEC 61000-4-2 では、接触放電と空気放電の 2 つのカップリング方法を使用した試験について説明しています。接触放電とは、放電ガンと試験対象の装置 (EUT) が直接接触することを意味します。気中放電の試験では、放電ガンの充電された電極を EUT に向けて、空気のギャップをまたいで円弧状に放電が発生するまで、電極を移動します。放電ガンは、EUT と直接接触しません。湿度、温度、気圧、距離、EUT への接近速度など、多数の要素が気中放電試験の結果と再現性に影響を与えます。気中放電試験は、実際の ESD 現象を接触放電試験より正確に表現できますが、再現性はあまり良くありません。そのため、接触放電の方が試験方法として推奨されます。試験中、データ・ポートは 10 回以上の正/負の単発放電の影響を受けます。試験電圧の選択は、システムの環境によって決定します。図 54 に、IEC 61000-4-2 仕様に記載されている 8kV の接触放電の電流波形を示します。主な波形のパラメータには、1ns 未満の立上がり時間と約 60ns のパルス幅があります。

動作原理

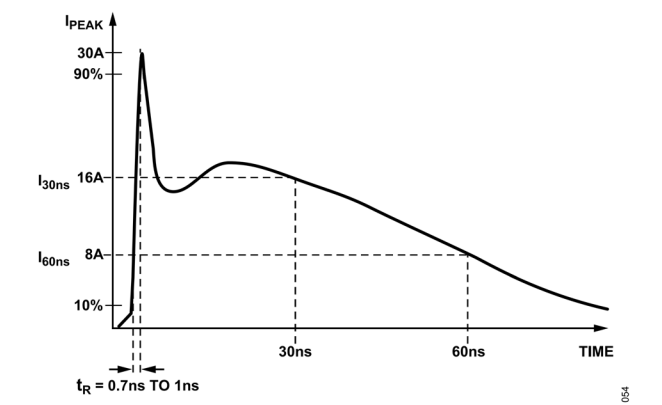


図 54. IEC 61000-4-2 ESD 波形（8kV）

図 55 では、8kV の HBM ESD 波形と、IEC 61000-4-2 規格の 8kV 接触放電の電流波形を比較しています。図 55 は、2 つの規格で仕様規定された波形の形状とピーク電流 (I_{PEAK}) が異なることを示しています。IEC 61000-4-2 規格の 8kV のパルスに付随するピーク電流は 30A です。一方、HBM ESD の対応するピーク電流は、これの 5 分の 1 未満の 5.33A です。その他の相違点は最初の電圧スパイクの立ち上がり時間であり、HBM ESD 波形に付随する 10ns と比べ、IEC 61000-4-2 の ESD 波形は 1ns と、はるかに高速の立ち上がりになっています。IEC ESD 波形に付随する電力量は、HBM ESD 波形の電力量よりも非常に大きくなっています。HBM ESD 規格では、EUT に 3 回の正／負の放電が必要なのに対し、IEC ESD 規格では、10 回にわたる正／負の放電試験が必要になります。

ADM2495E/ADM2495E-1 の絶縁バリアは、バス・ピンと GND_1 の間で $\pm 8kV$ の接触放電保護を可能にします。IEC 61000-4-2 の ESD 定格に対応するこれらのデバイスは、様々なレベルの HBM ESD 保護機能を備えた他の RS-485 トランシーバよりも、過酷な環境での動作に適しています。

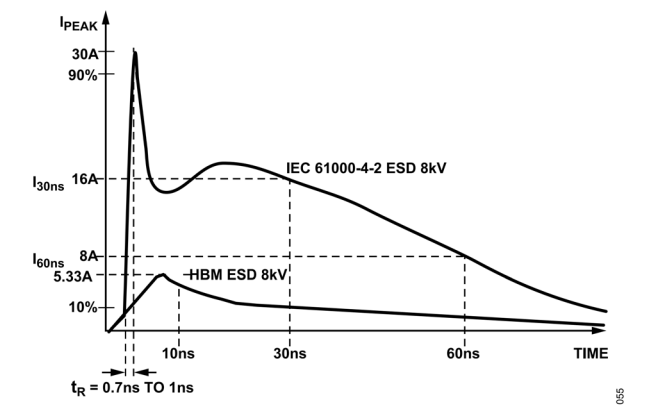


図 55. HBM ESD 8kV 波形と比較した IEC 61000-4-2 ESD 8kV 波形

真理値表

表 11 および表 12 では、表 10 に示す略語を用いています。 V_{DD1} は、DE、TxD、 $\overline{RE}$ 、RxD の各ピンにのみ給電します。

表 10. 真理値表の略語

Letter	Description
H	High level
I	Indeterminate
L	Low level
X	Any state
Z	High impedance (off)
NC	Not connected

表 11. 送信の真理値表

Supply Status		Inputs		Outputs	
V_{DD1}	V_{DD2}	DE	TxD	A	B
On	On	H	H	H	L
On	On	H	L	L	H
On	On	L	X	Z	Z
Off	On	X	X	Z	Z
X	Off	X	X	Z	Z

表 12. 受信の真理値表

Supply Status		Inputs	Outputs	
V_{DD1}	V_{DD2}	A – B	$\overline{RE}$	RxD
On	On	$\geq -0.2V$	L	H
On	On	$\leq -0.2V$	L	L
On	On	$-0.2V < (A - B) < +0.2V$	L	I
On	On	Inputs open or shorted	L	H
On	X	X	H	Z
On	Off	X	L	I
Off	X	X	X	I

レシーバのフェイルセーフ

レシーバを有効化した状態で A ピンと B ピンの間の差動電圧の絶対値が 200mV を超える場合、RO の状態は (A – B) の極性を反映します。本デバイスにはフェイルセーフ機能があり、入力が短絡されている場合、オープンのままの場合、終端されていても駆動されていない場合、レシーバ出力は必ずロジック 1 の状態（アイドル状態）になります。遅延があるため、正常なデータ信号は、フェイルセーフ状態と解釈されることなく、スレッシュホールド領域を通過して遷移できます。このフェイルセーフ機能は、 $-25V \sim 25V$ の全コモンモード電圧範囲にわたる入力に対し、確実に機能します。

ほとんどの競合デバイスで設けられているフェイルセーフ機能は、単に入力スレッシュホールド電圧に負のオフセットをかけるだけです。この方法は、レシーバがゼロの差動電圧をロジック 1 状態と解釈する原因になります。この方法の短所は、入力オフセットによってレシーバ出力のデューティサイクルが非対称になる可能性があることで、これは、入力信号レベルが低下するにつれ、また、入力エッジ・レートが低下するにつれ、ますます悪化します。

動作原理

その他の競合デバイスは、内部バイアス抵抗を用いて、外部信号がない場合にレシーバ入力に正のバイアスを生成しています。この種のフェイルセーフ・バイアスは、ネットワーク・ラインが短絡している場合、またはネットワークが終端されていてもアクティブなトランスミッタによって駆動されていない場合には、効果がありません。

ADM2495E/ADM2495E-1 は、完全に対称な正および負のレシーバ・スレッシュホールド V_{TH} および V_{TH+} (代表値 $\pm 125\text{mV}$) を使用しており、信号レベルが低い場合でもデューティサイクルの良好な対称性を維持しています。フェイルセーフ動作は、差動入力電圧が V_{TFS} のフェイルセーフ・スレッシュホールド (代表値 -75mV) 以上 V_{TH} スレッシュホールド未満の範囲に入った場合にこれを検知する、ウィンドウ・コンパレータを用いて行われます。この条件が ADM2495E-1 の場合は 40ns 、ADM2495E の場合は $1.2\mu\text{s}$ 以上継続した場合、フェイルセーフ条件がアサートされ、 RxD ピンが強制的にロジック 1 の状態になります。この回路は、完全なフェイルセーフ動作が可能で、 V_{TH} と V_{TH+} の間に約 250mV の大きな動的信号ヒステリシスを生成します。しかも、図 56 に示すように、レシーバのデューティサイクルの対称性には悪影響を及ぼしません。図 56 の入力信号は、 10Mbps の RS-485 信号を 1000 フィートのケーブルを通して駆動し、それによって立ち上がり時間と立下がり時間の長い $\pm 200\text{mV}$ の信号に減衰することによって得られたものです。入力信号が低下しているにもかかわらず、 RxD において良好なデューティサイクル対称性が観測されています。

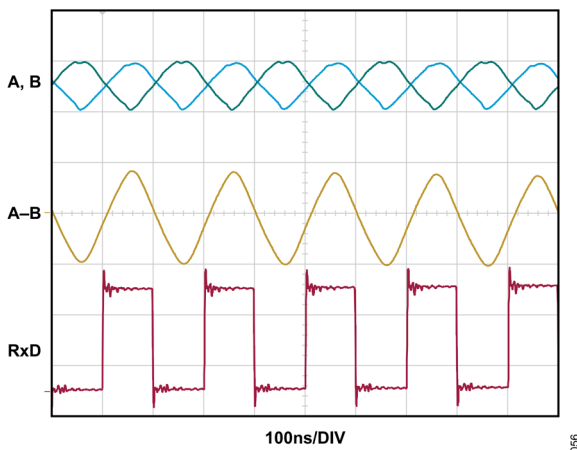


図 56. $\pm 200\text{mV}$ 、 10Mbps の入力信号に対する
平衡レシーバのデューティサイクル

フェイルセーフ回路は、フェイルセーフ状態を終了できるよう、ノイズ・フィルタリング機能によって強化されています。ノイズ・フィルタリングを行わない場合、ノイズ・トランジェントが $A-B$ の差動電圧を一時的に V_{TH} レシーバ・スレッシュホールド未満に引き下げ、これが原因となって RxD 出力がローになり、これを、マイクロコントローラが開始文字と誤解する可能性があります。ADM2495E/ADM2495E-1 レシーバは、フェイルセーフ状態を終了させる信号をローパス・フィルタで処理することによってこれらの誤った信号を減少させます。ADM2495E のフェイルセーフ回路で行われるノイズ・フィルタ処理は、データレートが低いことに対応して、ADM2495E-1 の処理に比べはるかに応答時間が長くなっています。例えば、ADM2495E-1 では、 -1V で約 3ns の幅の差動パルスが印加された場合にフェイルセーフ状態を終了するのに対し、ADM2495E がフェイルセーフ状態を終了するには、 -1V で約 400ns の幅のパルスが必要です。フェイルセーフ状態の開始や終了に必要な最小限のパルス幅についての製品テストは行われていませんが、その基盤となるフィルタ処理能力は、 t_{FNSN} および t_{FNSX} の測定に反映されます。

これらの機能は外部のフェイルセーフ・バイアシング構成と完全な互換性を有しており、フェイルセーフに対応していないレガシー・デバイスを使用したアプリケーションや、ノイズ・マージンの追加を必要とするアプリケーションに使用できます。外部のフェイルセーフ・バイアシングについての詳細は、AN-960 : RS-485/RS-422 回路の実装ガイドを参照してください。

レシーバの強化された耐性

完全に対称なレシーバ・スレッシュホールドのもう 1 つの利点は、レシーバのノイズ耐性が強化されていることです。差動入力信号は、ロジック 1 と認識されるには正のスレッシュホールドを超える必要があります。ロジック 0 と認識されるには負のスレッシュホールド未満になる必要があります。これにより、有効なデータ信号に対し、 250mV (代表値) のヒステリシスがレシーバ入力にもたらされます。レシーバ入力の DC スイープのような無効なデータ条件の場合は、フェイルセーフ回路がアクティブになるため、異なるヒステリシスが観測されます。負にオフセットされた入力スレッシュホールド電圧を採用する競合デバイスでは、一般に、ヒステリシスが大幅に小さく、レシーバのノイズ耐性はかなり低下します。

ADM2495E は、レシーバの差動信号にローパス・フィルタ処理を加えることによって、ノイズ耐性が向上しています。最大データレートが 250kbps であるのに対応して、ADM2495E のレシーバは、約 660kHz 以上の高周波信号を減衰します。このローパス・フィルタは、データと解釈されがちな高周波ノイズ・トランジェントを除去します。高周波ノイズに対するフィルタ処理能力についての製品テストは行われていませんが、その基盤となるフィルタ処理能力は、 t_{RPLH} および t_{RPHL} の測定に反映されます。

ホットスワップ入力

回路基板が電源投入された (つまりホットな) バックプレーンに挿入されると、デジタル入力に対し電源レールおよびグラウンド・レールからの寄生カップリングが発生する可能性があります。ADM2495E/ADM2495E-1 には、電源オン時に RS-485 ドライバ出力が高インピーダンス状態を維持し、その後適切なデフォルト状態になるようにする回路が組み込まれています。例えば、 V_{DD1} と V_{DD2} が同時に電源オンになり、 RE ピンがロー、 DE および TxD ピンがハイになると、 A および B の出力は、 A ピンの予想されるデフォルトのハイ状態と B ピンの予想されるデフォルトのロー状態にセトリングするまで、高インピーダンス状態を維持します。

バス上の 224 個のトランシーバ

標準の RS-485 レシーバ入力インピーダンスは、 $12\text{k}\Omega$ (1 ユニット負荷) です。標準ドライバでは、最大 32 ユニット負荷を駆動できます。ADM2495E/ADM2495E-1 トランシーバは $1/7$ ユニット負荷未満のレシーバ入力抵抗を備えているので、224 個のトランシーバを 1 本の通信ラインに並列で接続できます。ユニット負荷の合計が 32 以下の範囲で、これらのデバイスと他の RS-485 トランシーバを自由に組み合わせることでラインに接続できます。

ドライバ出力保護

ADM2495E/ADM2495E-1 は、フォルトやバス競合を原因とする過度な出力電流および消費電力を防ぐ方法を 2 通り備えています。出力段における電流制限の保護機能は、コモンモード電圧範囲全体で短

動作原理

絡から即座に保護します。更に、ダイ温度が大幅に上昇した場合には、サーマル・シャットダウン回路が、ドライバ出力を強制的に高インピーダンス状態に移行します。この回路は、ダイの温度が 150°C を超えると、ドライバ出力を無効化するように設計されています。デバイスの温度が下がると、ドライバは 140°C で再度有効化されます。

アプリケーション情報

PCB レイアウトと電磁干渉 (EMI)

ADM2495E/ADM2495E-1 は、低消費電力のオン/オフ・キーイング・エンコーディング手法と、約 3.8GHz および 4.2GHz のスイッチング周波数を採用し、堅牢な通信を可能にします。ADM2495E/ADM2495E-1 は、複雑で広い面積を必要とするレイアウト手法を用いずに、標準的な 2 層 PCB で EN 55032 や CISPR 32 クラス B の条件に余裕を持って適合するデバイスで使用できます。

V_{DD2} ピンと GND₂ ピンの間に 2.2pF のコンデンサを配置することによって、EN55032 クラス B に適合できる適切な高周波デカップリングを実現できます。このコンデンサは、それぞれのピンから 2mm 以内の範囲に配置され、自己共振周波数が 5GHz 以上であることが必要です。2.2pF のコンデンサの横には、10nF のコンデンサと 10μF のコンデンサ（オプション）を配置します。EN 55032 クラス B 限界値に対する余裕を大きく取る場合は、9.6kbps 以上のデータレートでの動作を推奨します。

絶縁型 PROFIBUS ソリューション

ADM2495E/ADM2495E-1 は、絶縁型 PROFIBUS ノードの条件を満たすのに最適なドライバを備えています。ADM2495E/ADM2495E-1 を PROFIBUS トランシーバとして動作させる場合、V_{DD2} 電源が確実に 4.75V 以上となるようにしてください。出力ドライバが PROFIBUS の差動出力に必要な条件を満たしている、または条件を上回っているため、ADM2495E/ADM2495E-1 は PROFIBUS アプリケーションで用いることができます。トランスミッタの差動出力がいかなる場合にも 7V p-p を超えないようにするために、A および B のトランスミッタ出力には 8.2Ω の抵抗を直列接続してください。

ESD、EFT、サージ

IEC 61000-4-2 ESD、IEC 61000-4-4 EFT、または IEC 61000-4-5 のサージ・イベントに対する保護レベルを更に上げる必要があるアプリケーションでは、外部保護回路を追加してこれらのデバイスの EMC 堅牢性を一層強化する必要があります。推奨保護回路については、図 57 を参照してください。この回路では、24V のトランジェント電圧サプレッサ (TVS) ダイオードと 10Ω の耐パルス抵抗を組み合わせて、レベル 4 を超える IEC 61000-4-2 ESD 保護と IEC 61000-4-4 EFT 保護、およびレベル 2 を超える IEC 61000-4-5 サージ保護を実現すると同時に、ADM2495E/ADM2495E-1 の広いコモンモード電圧範囲を維持しています。表 13 および表 14 に、保護用の推奨部品とその保護レベルを示します。

表 13. ESD、EFT、サージ保護ソリューション用の推奨部品

Recommended Components	Part Number
TVS	CDSOT23-T24C
10 Ω Pulse Proof Resistors	CRCW060310R0FKEAHP

表 14. 推奨回路を使用した場合の保護レベル

EMC Standard	Protection Level (kV)
ESD—Contact (IEC 61000-4-2)	≥±30 (exceeds Level 4)
ESD—Air (IEC 61000-4-2)	≥±30 (exceeds Level 4)
EFT (IEC 61000-4-4)	≥±4 (exceeds Level 4)
Surge (IEC 61000-4-5)	≥±1 (Level 2)

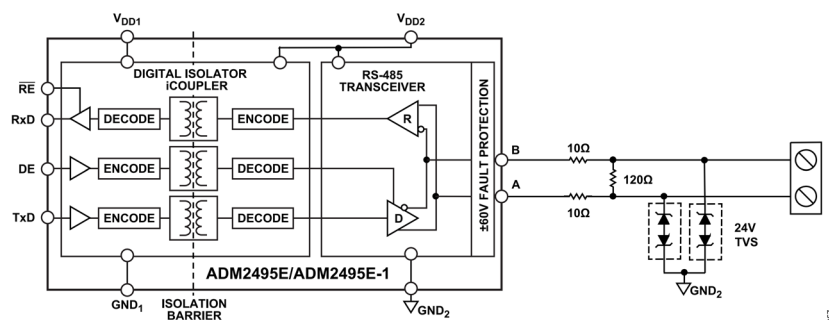


図 57. ESD、EFT、およびサージ保護機能を備えた絶縁型 RS-485 ソリューション

代表的なアプリケーション

ADM2495E/ADM2495E-1 を半 2 重 RS-485 ノードとして用いる回路例を、[図 58](#) に示します。終端抵抗 R_T の配置は、ノードの位置とネットワーク・トポロジによって異なります。終端のガイダンスについては、AN-960 : RS-485/RS-422 回路の終装ガイドを参照してください。バスには最大 224 個のトランシーバを接

続できます。反射を最小限に抑えるために、受信端のラインを特性インピーダンス値で終端し、メイン・ラインからのスタブ長をできるだけ短くしてください。半 2 重動作の場合は両端が受信端になり得ます。これは、ラインの両端を終端する必要があることを意味します。

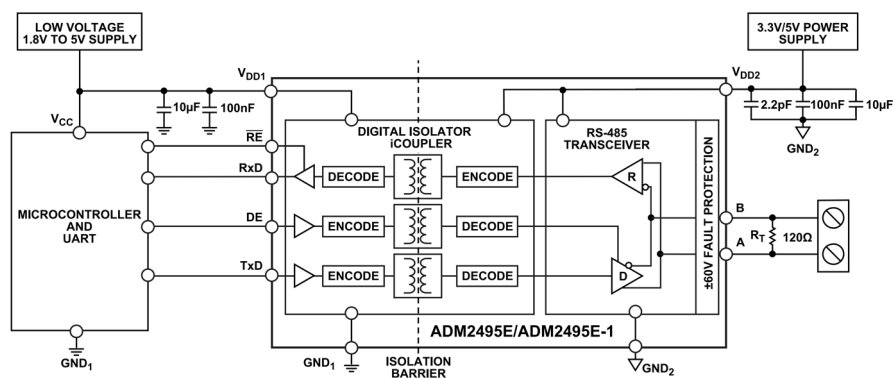


図 58. ADM2495E/ADM2495E-1 を使用した回路図の例

外形寸法

Package Drawing (Option)	Package Type	Package Description
RW-16	SOIC_W	16-Lead Standard Small Outline Package

最新のパッケージ外形情報およびランド・パターン（実装面積）については、[パッケージ索引](#)を参照してください。

Model ¹	Temperature Range	Package Description	Packing Quantity	Package Option
ADM2495EBRWZ	-40°C to +125°C	16-Lead Standard Small Outline Package [SOIC_W]	Tube, 47	RW-16
ADM2495EBRWZ-RL7	-40°C to +125°C	16-Lead Standard Small Outline Package [SOIC_W]	Reel, 400	RW-16
ADM2495E-1BRWZ	-40°C to +125°C	16-Lead Standard Small Outline Package [SOIC_W]	Tube, 47	RW-16
ADM2495E-1BRWZ-RL7	-40°C to +125°C	16-Lead Standard Small Outline Package [SOIC_W]	Reel, 400	RW-16

¹ Z = RoHS 適合製品。

Model ¹	Package Description
EVAL-ADM2495EEBZ	Evaluation Board

¹ Z = RoHS 適合製品。