

データシート  
ADM1273PMBus 対応の正の高電圧ホットスワップ・コントローラおよび  
デジタル電源モニタ

## 特長

- ▶ ADM1272 と完全互換
- ▶ 16V~80V の電源電圧を制御（絶対最大値 120V）
- ▶ 高電圧（80V）の IPC-9592 準拠パッケージ
- ▶ 短絡時の応答時間：500ns 未満
- ▶ FET 電力量モニタリングにより FET SOA 保護を適応可能
- ▶ OC トランジェントからの高速回復のためのゲート昇圧モード
- ▶ プログラマブルなランダム・スタート・モードで電源投入のタイミングをずらす
- ▶ FET 故障検出
- ▶ プログラマブルな警告とシャットダウン・スレッシュホールドによるリモート温度検出
- ▶ 2.5mV~30mV の範囲でプログラマブルなシステム電流制限
- ▶ 12 ビット ADC による精度 $\pm 0.85\%$ の電流測定
- ▶  $I_{LOAD}$ 、 $V_{IN}$ 、 $V_{OUT}$ 、温度、電力、電力量の遠隔測定
- ▶ プログラマブルなスタートアップ電流制限値
- ▶ プログラマブルで直線性のある電圧を出力するソフト・スタート
- ▶ UV および OV 閾値の精度：1%
- ▶ プログラマブルなホットスワップ再起動機能
- ▶ プログラマブルな GPIO ピン  $\times 2$
- ▶ 消費電力と消費電力量の報告
- ▶ 電流、電圧、電力のピーク検出レジスタ
- ▶ PMBus 高速モード対応のインターフェース
- ▶ 48 ピン、7mm  $\times$  8mm LFCSP

## アプリケーション

- ▶ 48V/54V のデータ・センター・サーバー
- ▶ 電力モニタリングと制御/電力バジェット
- ▶ 中央管理のオフィス環境
- ▶ 通信およびデータ通信機器
- ▶ 工業用アプリケーション

## 概要

ADM1273 は、回路基板をライブのバックプレーンから着脱できるホットスワップ・コントローラです。内蔵 12 ビット A/D コンバータ（ADC）による電流、電圧、電力のリードバック機能も備えており、PMBus™ インターフェースを使用してアクセスできます。このデバイスは最高 120V の電圧に耐えられるので、信頼性が高く、一般に高電圧システムに関連するサージやトランジェントからデバイスを保護できます。そのようなシステムでは、通常電圧トランジェント圧縮（TVS）などの保護デバイスを使用してクランプしますが、100V を超過する場合も多くあります。

負荷電流  $I_{LOAD}$  は、内部の電流検出アンプを使用して測定されます。このアンプは、SENSE+ピンおよび SENSE-ピン経由で電力パスにある検出抵抗の両端にかかる電圧を測定します。電流制限の検出電圧はデフォルトで 30mV に設定されますが、必要に応じて、VCAP ピンと ISET ピンの間に接続された抵抗分圧ネットワークを使用してこの制限値を下げることができます。また、ISET と  $V_{IN}$ （または  $V_{OUT}$ ）の間に追加の抵抗を接続して、レール電圧から逆算することで電流制限を追跡できます。この抵抗により、使用する電力制限を概算できます。

ADM1273 は、電力パスにある外部 N チャンネル電界効果トランジスタ（FET）のゲート電圧を制御することで、検出抵抗を流れる電流を制限します。検出電圧およびこれに従う負荷電流は、プリセットの最大値を下回るように維持されます。ADM1273 は、電流を制御しながら、FET を経由して流れる電力をモニタリングして制限することで、外部 FET を保護します。この電力量の制限は、スタートアップ中に EFAULT ピン（フォルト保護モードの場合）と ESTART ピンに接続されているコンポーネントを選択することで設定されます。そのため、スタートアップと通常の故障条件に対して、様々な電力量の制限を設定できます。スタートアップ中、突入電流は非常に低く維持され、安全動作領域（SOA）曲線の様々な領域が対象になります。ただし、故障すると電流が大幅に高くなることがあります。

コントローラは、FET のソース・ドレイン間の電圧（ $V_{DS}$ ）を使用して、EFAULT ピンと ESTART ピンの電流プロファイル、および FET で転送できる電力量を設定します。この電力量の制限により、MOSFET が SOA 制限内に収まります。オプションで、DVDT ピンでコンデンサを使用して、必要に応じて出力電圧の上昇率/下降率を設定できます。短絡が発生した場合、内部の過電流検出器が数 100ns の短時間でゲートに信号を送信してシャットダウンします。1.5A のブルダウン・デバイスにより、高速の FET 応答が確保されます。その後、ゲートは 50 $\mu$ s 以内に制御を回復し、ライン・ステップやサージなどの状態での中断を最低限に抑えることができます。ADM1273 は、過電圧（OV）保護と低電圧（UV）保護の機能を備えており、この機能は UVH ピン、UVL ピン、OV ピンに接続した外部抵抗分圧器を使用してプログラムされます。低電圧で 2 本のピンを使用すれば、正確な立上がりおよび立下りの閾値を個別に設定できます。出力電圧が有効で、ゲート電圧が十分に高い場合は、PWRGD 出力ピンから信号が出力されます。出力が有効であるかどうかは、PWGIN ピンを使用して判断します。

12 ビット ADC は、外部 NPN/PNP デバイスを使用して検出抵抗の両端にかかる電圧、SENSE+ピンの電源電圧、出力電圧、温度を測定します。PMBus インターフェースを使用すれば、コントローラは ADC からデータの読出しを実行できます。2 つの ADRx ピンを接続する方法に応じて、最大 16 個のユニークな I<sup>2</sup>C アドレスを選択できます。ADM1273 は、カスタムの 48 ピン LFCSP（7mm  $\times$  8mm）で提供され、過電流（OC）フォルトが発生したときに自動再試行とラッチオフのどちらで動作するかをピンストラップ・モードで設定できます。

## 目次

特長 .....	1	警告制限値のセットアップ・コマンド .....	35
アプリケーション .....	1	PMBus の直接形式での変換 .....	36
概要 .....	1	LSB 値を使用した電圧と電流の変換 .....	36
機能ブロック図 .....	4	アプリケーション情報 .....	38
仕様 .....	5	汎用出力ピンの動作 .....	38
電力モニタリングの精度仕様 .....	9	フォルトと警告 .....	38
シリアル・バス・タイミング特性 .....	10	アラートの生成 .....	38
絶対最大定格 .....	11	アラートの処理／クリア .....	38
熱抵抗 .....	11	SMBus アラート応答アドレス .....	39
ESD に関する注意 .....	11	SMBus ARA の使用例 .....	39
ピン配置およびピン機能の説明 .....	12	デジタル・コンパレータ・モード .....	39
代表的な性能特性 .....	15	レジスタの詳細 .....	40
動作原理 .....	20	動作レジスタ .....	40
ADM1272 との相違点 .....	20	フォルト・クリア・レジスタ .....	40
ADM1273 への給電 .....	20	PMBus 機能レジスタ .....	40
UV と OV .....	20	出力電圧の過電圧警告リミット・レジスタ .....	40
ホットスワップ電流検出の入力 .....	21	出力電圧の低電圧警告リミット・レジスタ .....	41
電流制限モード .....	21	出力電流の過電流警告リミット・レジスタ .....	41
電流制限値の設定 (ISET/ISTART) .....	21	過熱フォルト・リミット・レジスタ .....	41
パワーアップ時のリニア出力電圧ランプの設定 (DVDT) .....	23	過熱警告リミット・レジスタ .....	41
安全動作領域の保護 (ESTART/EFAULT) .....	24	入力電圧の過電圧警告リミット・レジスタ .....	42
FET ゲート・ドライブ .....	24	入力電圧の低電圧警告リミット・レジスタ .....	42
重度の過電流に対する高速応答 .....	25	過電力の警告リミット・レジスタ .....	42
MCB .....	25	ステータス・バイト・レジスタ .....	42
RND .....	25	ステータス・ワード・レジスタ .....	43
電圧トランジェント .....	25	出力電圧ステータス・レジスタ .....	44
サージとトランジェントからの回復 .....	25	出力電流ステータス・レジスタ .....	44
パワー・グッド .....	26	入力ステータス・レジスタ .....	45
FAULT ピン .....	26	温度ステータス・レジスタ .....	45
RESTART ピン .....	26	通信、メモリ、ロジックのステータス・レジスタ .....	45
ホットスワップの再試行 .....	26	メーカー固有のステータス・レジスタ .....	46
ENABLE 入力 .....	26	電力量の読出しレジスタ .....	47
リモート温度検出 .....	27	入力電圧の読出しレジスタ .....	47
FET の正常性 .....	27	出力電圧の読出しレジスタ .....	47
電力モニタ .....	28	出力電流の読出しレジスタ .....	48
PMBus インターフェース .....	29	温度 1 の読出しレジスタ .....	48
デバイスのアドレス指定 .....	29	電力読出しレジスタ .....	48
SMBus プロトコルの使用方法 .....	29	PMBus リビジョン・レジスタ .....	48
パケット・エラー・チェック .....	29	メーカー ID レジスタ .....	49
I <sup>2</sup> C バスの部分トランザクション .....	29	メーカー・モデル・レジスタ .....	49
SMBus メッセージ・フォーマット .....	30	メーカー・リビジョン・レジスタ .....	49
グループ・コマンド .....	32	メーカー日付レジスタ .....	49
ホットスワップ制御コマンド .....	32		
ADM1273 の情報コマンド .....	32		
ステータス・コマンド .....	33		
GPIO およびアラート・ピンのセットアップ・コマンド .....	34		
電力モニタのコマンド .....	34		

## 目次

プログラマブルな再起動時間レジスタ .....	49	ピーク電力レジスタ .....	54
ピーク出力電流レジスタ .....	50	電力読出し（拡張）レジスタ .....	55
ピーク入力電圧レジスタ .....	50	電力量の読出し（拡張）レジスタ .....	55
ピーク出力電圧レジスタ .....	50	ヒステリシス・ロー・レベル・レジスタ .....	55
電力モニタ制御レジスタ .....	50	ヒステリシス・ハイ・レベル・レジスタ .....	55
電力モニタ設定レジスタ .....	51	ヒステリシス・ステータス・レジスタ .....	56
アラート1 設定レジスタ .....	52	GPIO ピン・ステータス・レジスタ .....	56
アラート2 設定レジスタ .....	52	スタートアップ電流リミット・レジスタ .....	57
ピーク温度レジスタ .....	53	外形寸法 .....	58
デバイス設定レジスタ .....	53	オーダー・ガイド .....	58
パワー・サイクル・レジスタ .....	54	評価用ボード .....	58

## 改訂履歴

8/2025— Revision 0: Initial Version

## 機能ブロック図

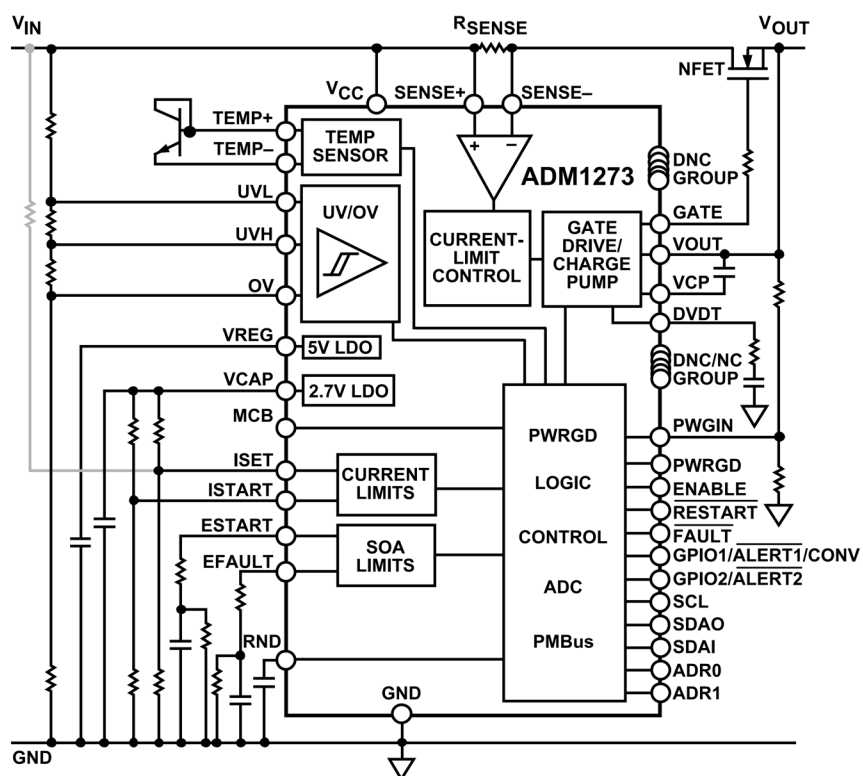


図 1. 機能ブロック図

001



## 仕様

特に指定のない限り、 $V_{CC} = 16V \sim 80V$ 、 $V_{CC} \geq V_{SENSE+}$ 、 $V_{SENSE+} = 16V \sim 80V$ 、 $V_{\Delta SENSE} = (V_{SENSE+} - V_{SENSE-}) = 0V$ 、 $T_J = -40^{\circ}C \sim +125^{\circ}C$ 。

表 1. 仕様

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
<b>POWER SUPPLY</b>						
Operating Voltage Range <sup>1</sup>	$V_{CC}$	16		80	V	
Undervoltage Lockout	$V_{CCUV}$	13		16	V	$V_{CC}$ rising
Undervoltage Hysteresis	$V_{CCUVHYS}$		70	115	mV	
Quiescent Current	$I_{CC}$			6	mA	GATE on and power monitor running
Power-On Reset (POR)	$t_{POR}$		27		ms	
<b>UVL AND UVH PINS</b>						
Input Current	$I_{UV}$		1	50	nA	UVL $\leq 3.6V$ , when UVL and UVH are tied together
UVH Threshold	$UVH_{TH}$	0.99	1.0	1.01	V	UV rising
UVL Threshold	$UVL_{TH}$	0.887	0.9	0.913	V	UV falling
UVx Threshold Hysteresis	$UV_{HYST}$		100		mV	When UVL and UVH are tied together
UVx Glitch Filter	$UV_{GF}$	3.5		7.5	$\mu s$	50mV overdrive
UVx Propagation Delay	$UV_{PD}$		5	8	$\mu s$	UVx low to GATE pull-down active
<b>OV PIN</b>						
Input Current	$I_{OV}$			50	nA	OV $\leq 3.6V$
OV Threshold	$OV_{TH}$	0.99	1.0	1.01	V	OV rising
OV Hysteresis Current	$I_{OVHYST}$	4.5	5.25	6	$\mu A$	
OV Glitch Filter	$OV_{GF}$	1.4		3.4	$\mu s$	50mV overdrive
OV Propagation Delay	$OV_{PD}$		3	4.5	$\mu s$	OV high to GATE pull-down active
<b>SENSE+ AND SENSE- PINS</b>						
Current-Limit Setting Range	$V_{SENSECL}$	2.5		30	mV	Adjustable using ISET and ISTART pins
Input Current	$I_{SENSEX}$		130	170	$\mu A$	Per individual pin
Input Imbalance	$I_{\Delta SENSE}$			5	$\mu A$	$I_{\Delta SENSE} = (I_{SENSE+}) - (I_{SENSE-})$
<b>VREG PIN</b>						
Internally Regulated Voltage	$V_{VREG}$	4.5	5	5.5	V	$0\mu A \leq I_{VREG} \leq 100\mu A$ ; $C_{VREG} = 1\mu F$
<b>VCAP PIN</b>						
Internally Regulated Voltage	$V_{VCAP}$	2.68	2.7	2.72	V	$0\mu A \leq I_{VCAP} \leq 100\mu A$ ; $C_{VCAP} = 1\mu F$
<b>ISET PIN</b>						
Reference High Limit <sup>1</sup>	$V_{CLREF\_HI}$		1.2		V	$V_{CLREF}^2 = V_{VCAP} - V_{ISET}$ ; $V_{SENSECL} = 30mV$ ; internally clamped with falling $V_{ISET}$
Reference Low Limit <sup>1</sup>	$V_{CLREF\_LO}$		100		mV	Internally clamped with rising $V_{ISET}$ or $V_{ISTART} < 100mV$ , $V_{CLREF} = V_{VCAP} - V_{ISET}$ ; $V_{SENSECL} = 2.5mV$
Gain of Current Sense Amplifier <sup>1</sup>	$AV_{CSAMP}$		40		V/V	
Input Current	$I_{ISET}$			100	nA	$V_{ISET} \leq V_{VCAP}$
<b>ISTART PIN</b>						
Reference Select Threshold	$V_{ISTARTRSTH}$	1.35	1.5	1.65	V	If $V_{ISTART} > V_{ISTARTRSTH}$ , internal 1V reference ( $V_{CLREF1V}$ ) is used
Internal Reference <sup>1</sup>	$V_{CLREF1V}$		1		V	
Input Current	$I_{ISTART}$			100	nA	$V_{ISTART} \leq V_{VCAP}$
<b>GATE PIN<sup>3</sup></b>						
Gate Drive Voltage	$\Delta V_{GATE}$	10	12	14	V	$\Delta V_{GATE} = V_{GATE} - V_{OUT}$ $80V \geq V_{CC} \geq 20V$ ; $I_{GATE} \leq 5\mu A$
		4.5			V	$20V \geq V_{CC} \geq 16V$ ; $I_{GATE} \leq 5\mu A$
Gate Pull-Up Current	$I_{GATEUP}$	-20		-30	$\mu A$	$\Delta V_{GATE} = 0V$
Gate Recovery Rate			0.12		V/ $\mu s$	Following severe OC shutdown

## 仕様

表 1. 仕様（続き）

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
Gate Pull-Down Current Regulation	$I_{\text{GATEDN\_REG}}$	35 50	60 70	75 90	$\mu\text{A}$	$4\text{V} > \Delta V_{\text{GATE}} \geq 2\text{V}; V_{\text{ISET}} = 1.7\text{V}; V_{\Delta\text{SENSE}} = 30\text{mV}$ $\Delta V_{\text{GATE}} \geq 4\text{V}; V_{\text{ISET}} = 1.7\text{V}; V_{\Delta\text{SENSE}} = 30\text{mV}$
Slow	$I_{\text{GATEDN\_SLOW}}$	8	15	25	$\text{mA}$	$\Delta V_{\text{GATE}} \geq 2\text{V}; V_{\text{ENABLE}} = 0\text{V}$
Fast	$I_{\text{GATEDN\_FAST}}$	1.1	1.5	1.9	$\text{A}$	$\Delta V_{\text{GATE}} \geq 10\text{V}$
VCP PIN						
VCP Capacitor Ratio			10			$C_{\text{VCP}}$ must be 10 times larger than $C_{\text{DVDT}} + C_{\text{GATETOTAL}}$
DVDT PIN						
Switch Resistance	$\text{DVDT}_{\text{SWG}}$ $\text{DVDT}_{\text{SWVO}}$		40 40		$\Omega$ $\Omega$	$V_{\text{GATE}} - V_{\text{DVDT}} = 100\text{mV}; V_{\text{GATE}} \leq (V_{\text{OUT}} + 5\text{V}); V_{\text{CC}} > 20\text{V}$ $V_{\text{DVDT}} - V_{\text{OUT}} = 100\text{mV}$
HOT-SWAP SENSE VOLTAGE						
Hot-Swap Sense Voltage Current Limit	$V_{\text{SENSECL}}$	29.4 24.3 19.3 14.3 9.3	30 25 20 15 10	30.3 25.4 20.4 15.4 10.4	$\text{mV}$ $\text{mV}$ $\text{mV}$ $\text{mV}$ $\text{mV}$	$\Delta V_{\text{GATE}} = 3\text{V}; I_{\text{GATE}} = 0\mu\text{A}$ $V_{\text{ISET}} < 1\text{V};$ internally clamped $V_{\text{ISET}} = 1.7\text{V}$ $V_{\text{ISET}} = 1.9\text{V}$ $V_{\text{ISET}} = 2.1\text{V}$ $V_{\text{ISET}} = 2.3\text{V}$
Start-Up Current Limit	$V_{\text{SENSECL}}$	29.4 24.4 19.4 14.4 4.4	30 25 20 15 5	30.4 25.4 20.4 15.4 5.4	$\text{mV}$ $\text{mV}$ $\text{mV}$ $\text{mV}$ $\text{mV}$	$V_{\text{ISTART}} = 1.2\text{V}; \text{STRT\_UP\_IOUT\_LIM} = \text{Code } 0\text{x}0\text{F}$ $V_{\text{ISTART}} = 1\text{V}, \text{ or } V_{\text{ISTART}} > 1.65\text{V}$ $V_{\text{ISTART}} = 0.8\text{V}$ $V_{\text{ISTART}} = 0.6\text{V}$ $V_{\text{ISTART}} = 0.2\text{V}$
Minimum $V_{\text{SENSECL}}$ Clamp	$V_{\text{CLAMP}}$	1.9	2.4	2.9	$\text{mV}$	$V_{\text{ISTART}} = 0\text{V} \text{ or } V_{\text{ISET}} = 2.7\text{V} \text{ or } \text{STRT\_UP\_IOUT\_LIM} = 0\text{x}00$
Circuit Breaker Offset	$V_{\text{CBOS}}$	0.5	1.1	1.31	$\text{mV}$	Circuit breaker trip voltage, $V_{\text{CB}} = V_{\text{SENSECL}} - V_{\text{CBOS}}$
SEVERE OVERCURRENT (SOC)						
Voltage Threshold	$V_{\text{SENSEOC}}$	43 58 88 118	45 60 90 120	47 62 92 122	$\text{mV}$ $\text{mV}$ $\text{mV}$ $\text{mV}$	$V_{\text{ISET}} < 1\text{V}; \text{OC\_TRIP\_SELECT} = 11 (1.5\times)$ $V_{\text{ISET}} < 1\text{V}; \text{OC\_TRIP\_SELECT} = 10 (2\times, \text{ default at power-up})$ $V_{\text{ISET}} < 1\text{V}; \text{OC\_TRIP\_SELECT} = 01 (3\times)$ $V_{\text{ISET}} < 1\text{V}; \text{OC\_TRIP\_SELECT} = 00 (4\times)$
Glitch Filter Duration		80 500 2.2 6.8		280 880 5.5 10.8	$\text{ns}$ $\text{ns}$ $\mu\text{s}$ $\mu\text{s}$	$V_{\Delta\text{SENSE}}$ step = 40mV to 48mV; $\text{OC\_FILT\_SELECT} = 00$ $V_{\Delta\text{SENSE}}$ step = 40mV to 48mV; $\text{OC\_FILT\_SELECT} = 01$ $V_{\Delta\text{SENSE}}$ step = 40mV to 48mV; $\text{OC\_FILT\_SELECT} = 10$ $V_{\Delta\text{SENSE}}$ step = 40mV to 48mV; $\text{OC\_FILT\_SELECT} = 11$
Response Time	$t_{\text{SOC}}$		330 860 6500 11500	500 1070 9000 15000	$\text{ns}$ $\text{ns}$ $\text{ns}$ $\text{ns}$	To gate pull-down current active $V_{\Delta\text{SENSE}}$ step = 40mV to 48mV; $\text{OC\_FILT\_SELECT} = 00$ (default) $V_{\Delta\text{SENSE}}$ step = 40mV to 48mV; $\text{OC\_FILT\_SELECT} = 01$ $V_{\Delta\text{SENSE}}$ step = 40mV to 48mV; $\text{OC\_FILT\_SELECT} = 10$ $V_{\Delta\text{SENSE}}$ step = 40mV to 48mV; $\text{OC\_FILT\_SELECT} = 11$
ESTART PIN						
Pull-Up Current <sup>4</sup>	$I_{\text{ESTARTUP}}$	-88 -8.4 -0.8	-100 -10 -1	-113 -11.3 -1.2	$\mu\text{A}$ $\mu\text{A}$ $\mu\text{A}$	$V_{\text{CC}} - V_{\text{OUT}} = 100\text{V}; V_{\text{ISTART}} > 1.65\text{V}; V_{\Delta\text{SENSE}} = 25\text{mV}$ $V_{\text{CC}} - V_{\text{OUT}} = 10\text{V}; V_{\text{ISTART}} > 1.65\text{V}; V_{\Delta\text{SENSE}} = 25\text{mV}$ $V_{\text{CC}} - V_{\text{OUT}} = 0\text{V}; V_{\text{ISTART}} > 1.65\text{V}; V_{\Delta\text{SENSE}} = 25\text{mV}$
Pull-Down Current	$I_{\text{ESTARTDN}}$	350	500	680	$\text{nA}$	$V_{\text{CC}} - V_{\text{OUT}} = 0\text{V}$
High Threshold	$V_{\text{ESTARTH}}$	0.98	1.0	1.02	$\text{V}$	
Low Threshold	$V_{\text{ESTARTL}}$	35	50	65	$\text{mV}$	
Glitch Filter	$V_{\text{ESTARTGF}}$		10		$\mu\text{s}$	

## 仕様

表 1. 仕様（続き）

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
<b>EFAULT</b>						
Pull-Up Current <sup>4</sup>	$I_{\text{EFAULTUP}}$	-88 -8.4 -0.8	-100 -10 -1	-113 -11.3 -1.2	$\mu\text{A}$ $\mu\text{A}$ $\mu\text{A}$	$V_{\text{CC}} - V_{\text{OUT}} = 100\text{V}; V_{\text{ISET}} = 0\text{V}; V_{\Delta\text{SENSE}} = 30\text{mV}$ $V_{\text{CC}} - V_{\text{OUT}} = 10\text{V}; V_{\text{ISET}} = 0\text{V}; V_{\Delta\text{SENSE}} = 30\text{mV}$ $V_{\text{CC}} - V_{\text{OUT}} = 0\text{V}; V_{\text{ISET}} < 1\text{V}; V_{\Delta\text{SENSE}} = 30\text{mV}$
Pull-Down Current	$I_{\text{EFAULTDN}}$	350	500	680	nA	Always present on active pin when pull-up currents are not active
High Threshold	$V_{\text{EFAULTH}}$	0.98	1.0	1.02	V	
Low Threshold	$V_{\text{EFAULTL}}$	35	50	65	mV	
Glitch Filter	$V_{\text{EFAULTGF}}$		10		$\mu\text{s}$	
<b>MCB PIN</b>						
Input Current	$I_{\text{MCB}}$			4.4	$\mu\text{A}$	Mask severe OC shutdown $\text{MCB} \leq 3.6\text{V}$ (internal $1\text{M}\Omega$ pull-down resistor)
MCB Threshold	$V_{\text{MCB\_TH}}$	0.58	0.6	0.62	V	MCB rising
MCB Threshold Hysteresis	$V_{\text{MCB\_HYST}}$	10	25	40	mV	
MCB masking window	$t_{\text{MCB}}$					Must exceed $V_{\text{MCB\_TH}}$ within $t_{\text{MCB}}$ of severe over current event
		150			ns	$\text{OC\_FILT\_SELECT} = 00$
		600			ns	$\text{OC\_FILT\_SELECT} = 01$
		4.5			$\mu\text{s}$	$\text{OC\_FILT\_SELECT} = 10$
		9.0			$\mu\text{s}$	$\text{OC\_FILT\_SELECT} = 11$
<b>VOULT PIN</b>						
Input Current		20		200	$\mu\text{A}$	$1\text{V} \leq V_{\text{OUT}} \leq 80\text{V}$
<b>FAULT PIN</b>						
Output Low Voltage	$V_{\text{OL\_LATCH}}$			0.4 1.5	V V	$I_{\text{FAULT}} = 1\text{mA}$ $I_{\text{FAULT}} = 5\text{mA}$
Leakage Current				100 1	nA $\mu\text{A}$	$V_{\text{FAULT}} \leq 2\text{V}; \overline{\text{FAULT}}$ output high-Z $V_{\text{FAULT}} = 20\text{V}; \overline{\text{FAULT}}$ output high-Z
<b>ENABLE PIN</b>						
Input High Voltage	$V_{\text{IH}}$	1.1			V	
Input Low Voltage	$V_{\text{IL}}$			0.8	V	
Glitch Filter			1		$\mu\text{s}$	
Leakage Current				100 1	nA $\mu\text{A}$	$V_{\text{ENABLE}} \leq 2\text{V}$ $V_{\text{ENABLE}} = 18\text{V}$
<b>RND PIN</b>						
Pull-Up Current		-3.6	-4.2	-4.9	$\mu\text{A}$	$V_{\text{RND}} = 0.5\text{V}$
High Threshold		0.93	1	1.07	V	
Delay Range <sup>5</sup>		0.28		38.9	ms	RND pin not connected
		16.6		2274	ms	$C_{\text{RND}} = 100\text{nF}$
Timeout				3.63	sec	If pin fails to cycle, power-up continues following this timeout
Maximum External Capacitance				220	nF	
<b>RESTART PIN</b>						
Input Voltage	$V_{\text{IH}}$	1.1			V	
High						
Low	$V_{\text{IL}}$			0.8	V	
Glitch Filter			10		$\mu\text{s}$	
Internal Pull-Up Current			-16		$\mu\text{A}$	
<b>GPIO1/ALERT1/CONV AND GPIO2/ALERT2 PINS</b>						
Output Low Voltage	$V_{\text{OL\_GPIO}}$			0.4 1.5	V V	$I_{\text{GPIO1}} = 1\text{mA}$ $I_{\text{GPIO1}} = 5\text{mA}$

## 仕様

表 1. 仕様（続き）

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
Leakage Current	$I_{LKG\_GPIO}$			100 1	nA $\mu A$	$V_{GPIO1} \leq 2V$ ; GPIO output high-Z $V_{GPIO1} = 20V$ ; GPIO output high-Z
Input High Voltage	$V_{GPIOIH}$	1.1			V	
Input Low Voltage	$V_{GPIOIL}$			0.8	V	
Glitch Filter			1		$\mu s$	
PWRGD PIN						
Output Low Voltage	$V_{OL\_PWRGD}$			0.4 1.5	V V	$I_{PWRGD} = 1mA$ $I_{PWRGD} = 5mA$
$V_{CC}$ That Guarantees Valid Output Leakage Current		1.9		100 1	V nA $\mu A$	$I_{SINK} = 100\mu A$ ; $V_{OL\_PWRGD} = 0.4V$ $V_{PWRGD} \leq 2V$ ; PWRGD output high-Z $V_{PWRGD} = 20V$ ; PWRGD output high-Z
PWGIN PIN						
Input Current	$I_{PWGIN}$			50	nA	$PWGIN \leq 3.6V$
PWGIN Threshold	$V_{PWGIN\_TH}$	0.99	1.0	1.01	V	PWGIN falling
PWGIN Threshold Hysteresis	$V_{PWGIN\_HYST}$	35	60	88	mV	
Glitch Filter			2		$\mu s$	Asserting and deasserting of PWRGD pin
ADC						
Conversion Time			144 78 78	160 87 87	$\mu s$ $\mu s$ $\mu s$	Includes time for power multiplication One sample of $I_{OUT}$ ; from command received to valid data in register One sample of $V_{IN}$ ; from command received to valid data in register One sample of $V_{OUT}$ ; from command received to valid data in register
ADR0/ADR1 PINS						
Address Set to 00		0		0.8	V	Connect to GND
Input Current for Address Set to 00		-40	-22		$\mu A$	$V_{ADRx} = 0V$ to 0.8V
Address Set to 01		135	150	165	k $\Omega$	Resistor to GND
Address Set to 10		-1		+1	$\mu A$	No connect state; maximum leakage current allowed
Address Set to 11		2			V	Connect to VCAP or alternative supply within ratings
Input Current for Address Set to 11			3	10	$\mu A$	$V_{ADRx} = 2.0V$ to VCAP; must not exceed the maximum allowable current draw from VCAP
TEMP $\pm$ PINS						
Operating Range		-55		+150	$^{\circ}C$	External transistor is 2N3904 Limited by external diode
Accuracy			$\pm 1$	$\pm 7$	$^{\circ}C$	$T_A = T_{DIODE} = -40^{\circ}C$ to $+125^{\circ}C$
Resolution			0.25		$^{\circ}C$	LSB size
Low Level Output Current Source <sup>6</sup>			5		$\mu A$	
Medium Level Output Current Source <sup>6</sup>			30		$\mu A$	
High Level Output Current Source <sup>6</sup>			105		$\mu A$	
Maximum Series Resistance for External Diode <sup>6</sup>	$R_{STEMP}$			100	$\Omega$	For $\pm 0.5^{\circ}C$ additional error, $C_P = 0pF$
Maximum Parallel Capacitance for External Diode <sup>6</sup>	$C_{PTMP}$			1	nF	$R_{STEMP} = 0\Omega$
SERIAL BUS DIGITAL INPUTS (SDAI/SDAO, SCL)						
Input High Voltage	$V_{IH}$	1.1			V	
Input Low Voltage	$V_{IL}$			0.8	V	
Output Low Voltage	$V_{OL}$			0.4	V	$I_{OL} = 4mA$
Input Leakage	$I_{LEAK\_PIN}$	-10 -5		+10 +5	$\mu A$ $\mu A$	Device is not powered
Nominal Bus Voltage	$V_{DD}$	2.7		5.5	V	3V to 5V $\pm 10\%$

## 仕様

表 1. 仕様（続き）

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
Capacitive Load per Bus Segment	$C_{BUS}$			400	pF	
Capacitance for SDAI, SDAO, or SCL Pin	$C_{PIN}$		5		pF	
Input Glitch Filter, $t_{SP}$	$t_{SP}$	0		50	ns	

<sup>1</sup> 誤差は合計検出電圧の許容誤差に含まれます。

<sup>2</sup>  $V_{CLREF}$  は、アクティブな電流制限のリファレンス。 $V_{CLREF} = V_{SENSECL} \times AV_{CSAMP}$  で、 $V_{SENSECL}$  は SENSE±ピンの電流制限。

<sup>3</sup>  $V_{OUT}$  を基準にしたゲートの最大電圧は、常に 14V 以下にクランプされます。

<sup>4</sup> ブルアップ電流は  $(V_{CC} - V_{OUT} - V_{TH})/R$ 、ここで  $V_{TH}$  は約 1V、 $R = 1M\Omega$  ( $\pm 10\%$ )。

<sup>5</sup> 設計により裏付けられていますが、製品テストの対象外です。

<sup>6</sup> 初期リリース時のサンプル・テストにより適合性が確認されていますが、製品テストの対象外です。

## 電力モニタリングの精度仕様

特に指定のない限り、 $V_{CC} = 16V \sim 80V$ 、 $V_{CC} \geq V_{SENSE+}$ 、 $V_{SENSE+} = 16V \sim 80V$ 、 $V_{\Delta SENSE} = (V_{SENSE+} - V_{SENSE-})$ 、 $T_J = -40^\circ C \sim +125^\circ C$ 。

表 2.

Parameter	Min	Typ	Max	Unit	Test Conditions/Comments
CURRENT SENSE ABSOLUTE ERROR					128-sample averaging (unless otherwise noted)
			$\pm 1.2$	%	$V_{\Delta SENSE} = 30mV$
			$\pm 0.85$	%	$V_{\Delta SENSE} = 30mV$ , $T_J = 25^\circ C$ to $85^\circ C$
			$\pm 1.5$	%	$V_{\Delta SENSE} = 25mV$
			$\pm 1.0$	%	$V_{\Delta SENSE} = 25mV$ , $T_J = 25^\circ C$ to $85^\circ C$
			$\pm 1.8$	%	$V_{\Delta SENSE} = 20mV$
			$\pm 1.25$	%	$V_{\Delta SENSE} = 20mV$ , $T_J = 25^\circ C$ to $85^\circ C$
			$\pm 1.85$	%	$V_{\Delta SENSE} = 20mV$ , 16-sample averaging
			$\pm 1.9$	%	$V_{\Delta SENSE} = 20mV$ , 1-sample averaging
			$\pm 2.4$	%	$V_{\Delta SENSE} = 15mV$
			$\pm 1.7$	%	$V_{\Delta SENSE} = 15mV$ , $T_J = 25^\circ C$ to $85^\circ C$
			$\pm 3.6$	%	$V_{\Delta SENSE} = 10mV$
			$\pm 2.6$	%	$V_{\Delta SENSE} = 10mV$ , $T_J = 25^\circ C$ to $85^\circ C$
			$\pm 7$	%	$V_{\Delta SENSE} = 5mV$
			$\pm 5$	%	$V_{\Delta SENSE} = 5mV$ , $T_J = 25^\circ C$ to $85^\circ C$
			$\pm 14.1$	%	$V_{\Delta SENSE} = 2.5mV$
			$\pm 10$	%	$V_{\Delta SENSE} = 2.5mV$ , $T_J = 25^\circ C$ to $85^\circ C$
SENSE+/VOUT ABSOLUTE ERROR			$\pm 0.4$	%	$V_{SENSE+}/V_{OUT} = 40V$ to $80V$
POWER ABSOLUTE ERROR			$\pm 1.9$	%	$V_{\Delta SENSE} = 20mV$ , $V_{CC} = 54V$
			$\pm 1.3$	%	$V_{\Delta SENSE} = 20mV$ , $V_{CC} = 54V$ , $T_J = 25^\circ C$ to $85^\circ C$

## 仕様

## シリアル・バス・タイミング特性

表 3.

Parameter	Description	Min	Typ	Max	Unit	Test Conditions/Comments
$f_{\text{SCLK}}$	Clock frequency			400	kHz	
$t_{\text{BUF}}$	Bus free time	1.3			$\mu\text{s}$	
$t_{\text{HD;STA}}$	Start hold time	0.6			$\mu\text{s}$	
$t_{\text{SU;STA}}$	Start setup time	0.6			$\mu\text{s}$	
$t_{\text{SU;STO}}$	Stop setup time	0.6			$\mu\text{s}$	
$t_{\text{HD;DAT}}$	SDAO/SDAI hold time	300		900	ns	
$t_{\text{SU;DAT}}$	SDAO/SDAI setup time	100			ns	
$t_{\text{LOW}}$	SCL low time	1.3			$\mu\text{s}$	
$t_{\text{HIGH}}$	SCL high time	0.6			$\mu\text{s}$	
$t_{\text{R}}^1$	SCL, SDAO/SDAI rise time	20		300	ns	
$t_{\text{F}}$	SCL, SDAO/SDAI fall time	20		300	ns	
	SCL, SDAO low timeout		25		ms	

<sup>1</sup>  $t_{\text{R}} = (V_{\text{IL(MAX)}} - 0.15) \sim (2.1 + 0.15)$  から  $t_{\text{F}} = 0.9V_{\text{DD}} \sim (V_{\text{IL(MAX)}} - 0.15)$ 。ここで  $V_{\text{IH3V3}} = 2.1\text{V}$ 、 $V_{\text{DD}} = 3.3\text{V}$ 。

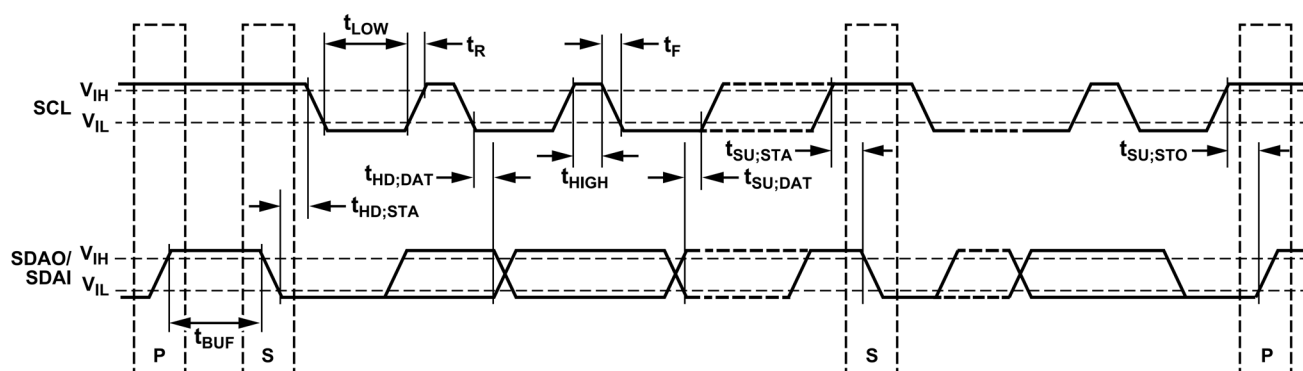


図 2. シリアル・バスのタイミング図

002

## 絶対最大定格

表 4. 絶対最大定格

Parameter	Rating
$V_{CC}$ , SENSE± to GND	-0.3V to +120V
$V_{\Delta SENSE}$ (SENSE+ - SENSE-)	-1V to +1V
VOUT to GND	-5V to +120V
VCP to GND	-0.3V to (VOUT + 12V) or ( $V_{CC}$ + 15V), whichever is lower
GATE (Internal Supply Only) <sup>1</sup> to GND	(VOUT - 0.3V) to (VCP + 0.3V)
DVDT to GND	(VOUT - 0.3V) to (GATE + 0.3V)
UVH, UVL, OV, MCB to GND	-0.3V to +6.5V
ISTART, ISET, VCAP to GND	-0.3V to +4V
ESTART, EFAULT, TEMP+ to GND	-0.3V to VCAP + 0.3V
VREG (Internal Supply Only) to GND	-0.3V to +5.5V
FAULT, RESTART to GND	-0.3V to +20V
PWGIN, SCL, SDAO, SDAI, ADR0, ADR1 to GND	-0.3V to +6.5V
RND to GND	-0.3V to VCAP + 0.3V
ENABLE, GPIO1/ALERT1/CONV, GPIO2/ALERT2, PWRGD to GND	-0.3V to +20V
TEMP- Pin to GND (Internally Connected to GND)	0V
Continuous Current into Any Pin	±10mA
Storage Temperature Range	-65°C to +125°C
Operating Temperature Range	-40°C to +105°C
Lead Temperature, Soldering (10 sec)	300°C
Junction Temperature	125°C

<sup>1</sup> GATE ピンにかかる電圧がゲート-ソース間の電圧 ( $V_{GS_{MAX}}$ ) = 20V という MOSFET の最大定格電圧および内部プロセスの制限値を超過しないよう、GATE ピンには内部クランプ回路があります。このピンに外部から電圧源を接続すると、修復不能な損傷を与えることがあります。

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

## 熱抵抗

熱性能は、プリント回路基板 (PCB) の設計と動作環境に直接関連しています。PCB の熱設計には、細心の注意を払う必要があります。

$\theta_{JA}$  は、1 立方フィートの密閉容器内で測定された、自然対流での周囲とジャンクションの間の熱抵抗です。 $\theta_{JC}$  は、ジャンクションとケースの間の熱抵抗です。

表 5. 熱抵抗

Package Type	$\theta_{JA}$	$\theta_{JC}$	Unit
CP-48-18 <sup>1</sup>			
Still Air	50	0.5	°C/W
2m/sec Air Flow	40	1	°C/W

<sup>1</sup> 熱抵抗値は、JEDEC 2S2P のテスト条件に基づいています。

## ESD に関する注意

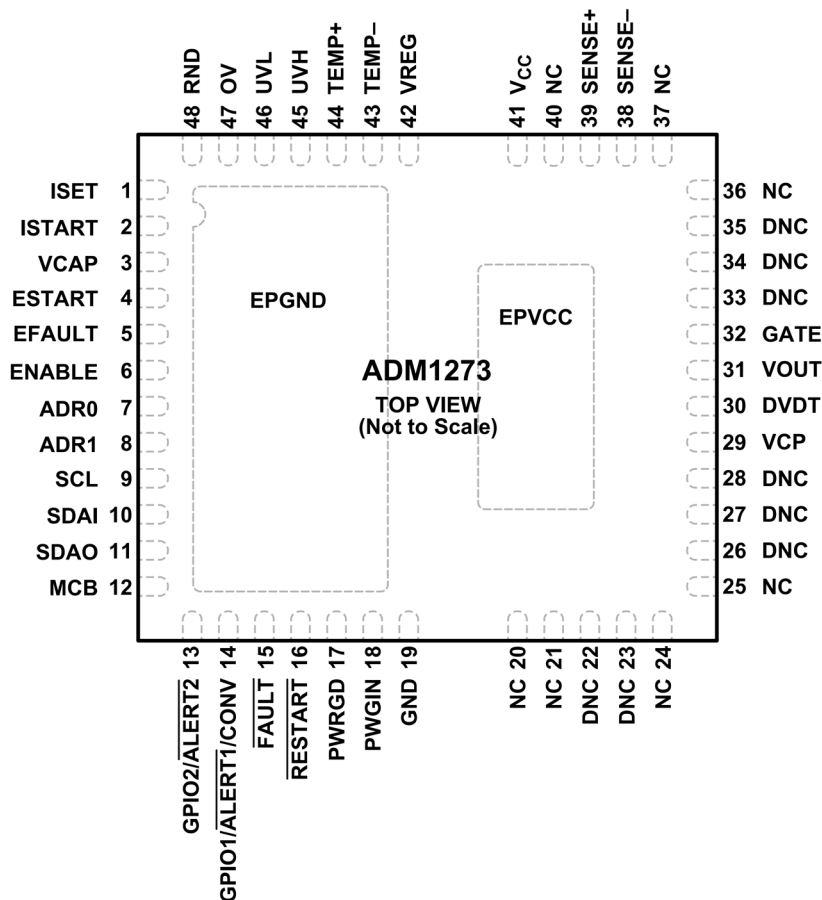


ESD (静電放電) の影響を受けやすいデバイスです。

電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。



ピン配置およびピン機能の説明



- NOTES
1. NC = NO CONNECT. THE NC PINS ARE NOT REQUIRED TO BE CONNECTED, BUT DO HAVE INTERNAL CONNECTIONS. THEY SHARE THE SAME ELECTRICAL NODE INTERNALLY TO THE EPVCC PAD AND CAN THEREFORE BE USED AS A THERMAL EXIT ROUTE FROM EPVCC ON THE SAME OUTER LAYER AND SAME ELECTRICAL CONNECTION AS EPVCC.
  2. DNC = DO NOT CONNECT. THE DNC PINS MUST NOT BE CONNECTED TO ANY ELECTRICAL SIGNAL, GND, OR SUPPLY VOLTAGE. ANY CONNECT COPPER MUST BE ELECTRICALLY ISOLATED AND APPROPRIATELY SPACED FROM OTHER NODES, WHICH ALLOWS COMPLIANCE WITH IPC-9592 RECOMMENDATIONS FOR 80V.
  3. EXPOSED PAD. ALWAYS CONNECT TO GND. THE EXPOSED PAD IS LOCATED ON THE UNDERSIDE OF THE LFCSP PACKAGE AND IS THE LARGER OF THE TWO PADS. SOLDER THE EXPOSED PAD TO THE PCB FOR OPTIMAL THERMAL DISSIPATION.
  4. EXPOSED PAD. INTERNALLY CONNECTED TO V<sub>CC</sub>. THE EXPOSED PAD IS LOCATED ON THE UNDERSIDE OF THE LFCSP PACKAGE AND IS THE SMALLER OF THE TWO PADS. SOLDER THE EXPOSED PAD TO THE PCB FOR OPTIMAL THERMAL DISSIPATION. ALWAYS ELECTRICALLY CONNECT EPVCC TO THE SAME POTENTIAL AS V<sub>CC</sub>. MOST OF THE DEVICE POWER IS DISSIPATED THROUGH THIS PAD; THEREFORE, CONSIDER A STRONG THERMAL CONNECTION TO AVAILABLE COPPER.

図 3. ピン配置

表 6. ピン機能の説明

ピン番号	記号	説明
1	ISET	電流制限の設定。このピンで電流制限閾値をプログラムできます。このピンが 0V に直接接続されているときには、デフォルトの制限値として 30mV が設定されます。ユーザ定義の検出電圧を実現するために、VCAP との間の抵抗分圧器を使用して電流制限値を調整できます。外部リファレンスも使用できます。内部で電流制限を設定するために使用する電圧は、VCAP と ISET の間に収まります。オプションで、ISET と V <sub>IN</sub> (または V <sub>OUT</sub> ) の間に追加の抵抗を接続すると、V <sub>IN</sub> (または V <sub>OUT</sub> ) からおよそのシステム電力制限値を逆算して追跡できます。

## ピン配置およびピン機能の説明

表 6. ピン機能の説明（続き）

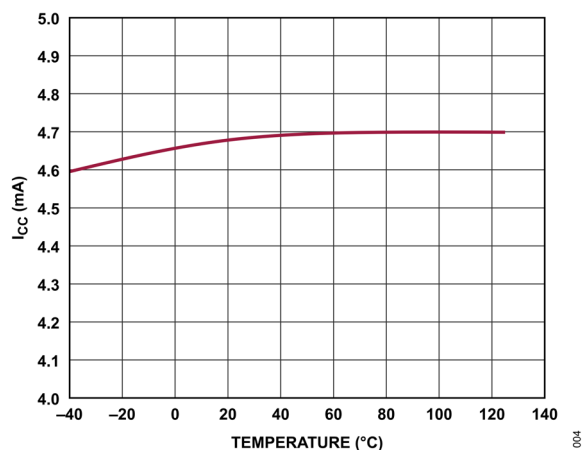
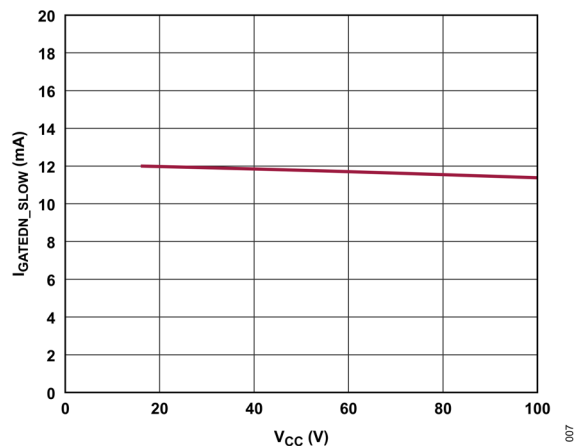
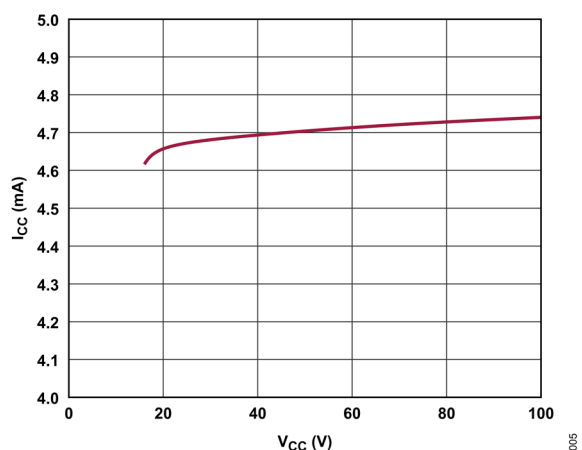
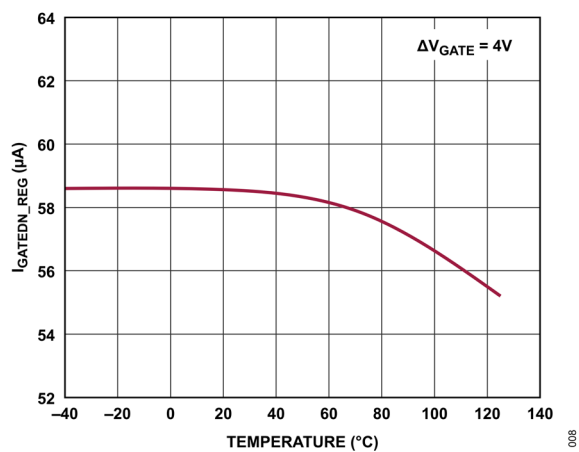
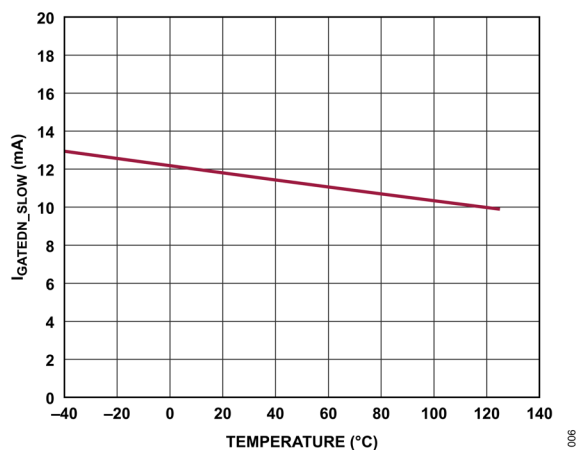
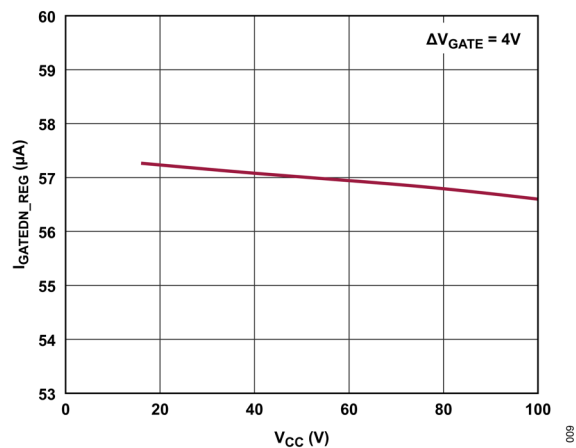
ピン番号	記号	説明
2	ISTART	スタートアップ電流の制限。このピンでは、パワーアップ・モード向けに個別のスタートアップ電流制限を設定できます。大きな容量性負荷に電源を投入する場合、突入電流を低い値に保ち、MOSFET の SOA ストレスを最小限に抑える必要があります。このモードを使用すると、ESTART ピンは電力量を制限します。ISTART ピンは、VCAP ピンに接続した分圧器を使用して、スタートアップ電流制限を設定します ( $V_{SENSECL} = V_{ISTART}/AV_{CSAMP}$ )。また、10kΩ 抵抗で VCAP にプルアップした場合は、内部の 1V 閾値を使用します (25mV)。スタートアップ電流制限は、PWGDIN が有効になる前にのみアクティブになります。STRT_UP_IOUT_LIM レジスタを使用すれば、PMBus 経由でハードウェア設定からスタートアップ電流制限値を下げるができます。スタートアップ電流制限値 = $V_{ISTART} \times (STRT\_UP\_IOUT\_LIM + 1)/(16 \times AV_{CSAMP})$ となります。DVDT ピンを使用して出力電圧ランプを設定する場合は、ISTART ピンをバックアップ保護機能として使用できますが、予想される DVDT 突入よりも高い電流制限値を設定する必要があります。
3	VCAP	内部でレギュレーションされた 2.7V 電源。適切な電圧レギュレーションを維持するため、このピンに 1μF 以上のコンデンサを接続します。このピンをリファレンスとして使用すれば、ISET ピンの電圧をプログラムできます。精度を確保するため、VCAP ピンには 100μA を超える電流負荷をかけないでください。
4	ESTART	パワーアップ中の FET 電力量の追跡。このピンは、パワーアップ中の FET の電力量を概算します。ESTART ピンとグラウンドの間にコンポーネント・ネットワークを接続すれば、ピンの電圧を MOSFET ジャンクション温度の予測値に比例させることができます。ピンの電圧が閾値 (1V) を超えると、FET が SOA に近すぎると認識され、オフになります。この設定では、電流制限値が低く、SOA が広いと想定しています。
5	EFAULT	通常動作中の FET 電力量の追跡。通常動作中に故障が発生した場合、このピンは FET の電力量を概算します。EFAULT ピンとグラウンドの間にコンポーネント・ネットワークを接続すれば、ピンの電圧を MOSFET ジャンクション温度の予測値に比例させることができます。ピンの電圧が閾値 (1V) を超えると、FET が SOA に近すぎると認識され、オフになります。この設定では、電流制限値が高く、SOA が狭いと想定しています。VIN/VOUT で ISET が変化し、電流制限が固定されている場合は、考慮する必要があります。
6	ENABLE	イネーブル入力。このピンはデジタル・ロジック入力です。ADM1273 ホットスワップ・コントローラがパワーアップ・シーケンスを開始するためには、この入力をハイにする必要があります。このピンがローの場合は、ADM1273 をパワーアップできません。
7, 8	ADR0, ADR1	PMBus アドレス。これらのピンを、GND に接続する、VCAP に接続する、フロート状態のままにする、あるいは、抵抗を介してロー・レベルに接続することにより、合計 16 個のユニークな PMBus デバイス・アドレスを設定できます ( <a href="#">デバイスのアドレス指定</a> のセクションを参照)。
9	SCL	シリアル・クロック・ピン。SCL は、オープンドレイン入力です。これには、外付けプルアップ抵抗が必要です。SCL を 25ms の間ローにすると、PMBus インターフェースがリセットされます。
10	SDAI	PMBus シリアル・データ入力。アイソレータでの使用を簡単にするため、シリアル・データは入力と出力に分割されます。
11	SDAO	PMBus シリアル・データ出力。アイソレータでの使用を簡単にするため、シリアル・データは入力と出力に分割されます。SDAO を 25ms の間ローにすると、PMBus インターフェースがリセットされます。
12	MCB	マスク回路ブレーカ。このピンの電圧が閾値よりも高くなると、SOC シャットダウンは無効になります。電圧がこの閾値を下回ると、この機能は即座に回復します。
13	GPIO2/ALERT2	汎用のデジタル入出力 2 (GPIO2)。 アラート (ALERT2)。このピンは、フォルト条件または警告条件が検出された場合に、アラート信号を生成するように設定できます。また、このピンの状態を PMBus で読み出すことも可能です。 このピンは、デフォルトでパワーアップ時にアラートを出力します。内部プルアップ回路はありません。
14	GPIO1/ALERT1/CONV	汎用のデジタル入出力 1 (GPIO1)。 アラート (ALERT1)。このピンは、フォルト条件または警告条件が検出された場合に、アラート信号を生成するように設定できます。 変換 (CONV)。このピンを入力信号として使用すれば、電力モニタの ADC サンプリング・サイクルが始まるタイミングを制御できます。また、このピンの状態を PMBus で読み出すことも可能です。 このピンは、デフォルトでパワーアップ時にアラートを出力します。このピンには、内部プルアップ回路が接続されていません。
15	FAULT	フォルト。フォルトが発生すると、このピンはロー・レベルにアサートされ、ラッチされます。このピンをトリガするフォルトは、EFAULT/ESTART 閾値超過となる OC フォルト、過熱フォルト、または FET 正常性のフォルトです。
16	RESTART	立下がりエッジで自動再起動をトリガ。デフォルトでは、ゲートが 10 秒間オフになった後にパワーがオンに戻ります。デバイスは、VCAP への小さな内部プルアップ回路を備えています。このピンを使用すれば、目的の再試行スキームを構成することもできます。詳細については、 <a href="#">ホットスワップの再試行</a> のセクションを参照してください。この機能のデフォルトのタイマーは 10 秒です。しかし、RESTART_TIME レジスタに書き込むことにより、この時間を 0.1 秒〜25.6 秒の範囲で調整することもできます。
17	PWRGD	パワー・グッド信号。このピンは、電源が許容誤差内にあり (PWGIN 入力)、フォルトが検出されておらず、ゲート電圧が十分に高く ADM1273 のホットスワップがイネーブルになっていることを示します。
18	PWGIN	パワー・グッド入力閾値。このピンは、パワー・グッド入力閾値を設定します。FET のソース (VOUT) に接続した抵抗分圧器を使用すれば、高精度のパワー・グッド閾値を設定できます。出力電圧が PWGIN で設定された閾値を上回るまで、PWRGD 出力信号はアサートされません。
19	GND	グラウンド。

## ピン配置およびピン機能の説明

表 6. ピン機能の説明（続き）

ピン番号	記号	説明
20, 21, 24, 25, 36, 37, 40	NC	接続なし。NC ピンを接続する必要はありませんが、内部接続されています。EPVCC パッドと内部で同じ電気モードを共有します。そのため、EPVCC と同じ外部層と電気接続を使用して EPVCC からの熱放熱ルートとして使用できます。
22, 23, 26 to 28, 33 to 35	DNC	接続しないでください。DNC ピンを電気信号、GND、電源電圧に接続してはいけません。接続する銅はすべて電氣的に絶縁し、他のノードから適切な間隔を空けて配置する必要があります。これにより、IPC-9592 の 80V の推奨事項に準拠します。
29	VCP	内部チャージ・ポンプ電圧の貯蔵装置コンデンサ。VOUT にコンデンサを接続すれば、高速ゲート回復モードに必要な電力量を保存できます。C <sub>VCP</sub> のサイズは、寄生ゲート容量の 10 倍以上にしてください。C <sub>VCP</sub> が 500nF よりも大きい場合は、内部パワーオン遅延に更に遅延を追加します。FET ゲート・ドライブのセクションを参照してください。
30	DVDT	出力電圧の上昇率/下降率の設定値。DVDT ピンを使用して、直線性のある出力の上昇率/下降率を設定します。パワーアップ中に、このピンは内部で GATE ピンに接続されます。この内部接続を使用すると、I <sub>GATEUP</sub> と C <sub>DVDT</sub> によって出力電圧ランプを決定できます。パワーアップが完了すると、DVDT ピンは GATE ピンから切断され、VOUT に接続されるので、GATE シャットダウン時間の妨害を防止できます。VOUT の高速トランジェント中にピン電流を制限するため、20kΩ の抵抗とコンデンサを直列で使用する必要があります。高電圧コンデンサを使用します。
31	VOUT	出力電圧。このピンを直接 MOSFET のソース（出力電圧）に接続します。GATE ピンは、このノードから参照され、プルダウン電流はこのピンから流れます。PCB ルーティングは、すべての GATE シャットダウン電流が流れるように、サイズ変更する必要があります。また、このピンは内部 ADC を使用した出力電圧のリードバックにも使用されます。MOSFET から SOA 保護スキームにフィードバックする V <sub>DS</sub> モニタリングも有効になります。
32	GATE	ゲート・ドライバ。このピンは、外部 N チャンネル FET のハイサイド・ゲート・ドライブです。このピンは、チャージ・ポンプでプルアップ電流を供給して、FET ゲート・ピンを充電する FET ドライブ・コントローラによって駆動されます。FET ドライブ・コントローラで GATE ピンを調整することで、最大負荷電流値に調整します。電源が UVLO 閾値を下回ると、GATE は VOUT ピンに固定されます。
38	SENSE-	電流検出の負入力。SENSE+ピンと SENSE-ピンに接続されたセンス抵抗で、アナログ電流制限値を設定します。ADM1273 のホットスワップ動作は、外部 FET ゲートを制御して、検出電圧 (V <sub>SENSE+</sub> - V <sub>SENSE-</sub> ) を維持します。このピンは、FET ドレイン・ピンにも接続します。
39	SENSE+	電流検出の正入力。このピンは、主電源入力に接続します。SENSE+ピンと SENSE-ピンに接続されたセンス抵抗で、アナログ電流制限値を設定します。ADM1273 のホットスワップ動作は、外部 FET ゲートを制御して、検出電圧 (V <sub>SENSE+</sub> - V <sub>SENSE-</sub> ) を維持します。また、このピンで ADC を使用して電源入力電圧を測定します。
41	V <sub>CC</sub>	正電源入力。低電圧ロックアウト (UVLO) 回路で低電源電圧が検出されると、デバイスがリセットされます。電源電圧が UVLO を下回ると、GATE はロー・レベルに維持されます。通常動作中は、仕様に従うように、このピンの電圧を SENSE+以上に維持する必要があります。特にシーケンス操作は必要ありません。
42	VREG	内部でレギュレーションされた 5V 電源。適切な電圧レギュレーションを維持するため、このピンに 1μF 以上のコンデンサを接続します。このピンには外部から負荷を接続しないでください。
43	TEMP-	温度入力の GND。このピンを直接 NPN デバイスのロー・サイドに接続します。
44	TEMP+	温度入力。外付けの NPN デバイスを MOSFET の近くに配置してこのピンに接続すると、温度を測定できます。TEMP+ピンの電圧は、ADC によって測定されます。
45	UVH	低電圧立上がり入力。電源とこのピンの間に外部抵抗分圧器を接続すれば、電源が UVH 制限を下回っているかどうかを内部コンパレータで検出できます。
46	UVL	低電圧立下がり入力。電源とこのピンの間に外部抵抗分圧器を接続すれば、電源が UVL 制限を下回っているかどうかを内部コンパレータで検出できます。
47	OV	過電圧入力。電源とこのピンの間に外部抵抗分圧器を接続すれば、電源が OV 制限を上回っているかどうかを内部コンパレータによって検出できます。
48	RND	ランダム遅延。このピンに接続されたコンデンサによって、パワーアップ遅延時間の最小値と最大値が設定されます。このピンにコンデンサが接続されていない場合、システム遅延は 0.43ms~27.5ms になります。最大の 220nF を使用した場合、遅延は 54.3ms~3.0sec になります。この遅延は V <sub>CC</sub> が UVLO から脱した後のみ作動するため、電源の再投入ごとにのみ発生します。
	EPGND	露出パッド。常に GND に接続します。LFCSP パッケージの下側にある 2 つのパッドのうち、大きい方がこの露出パッドです。PCB に露出パッドをハンダ付けすれば、最適な放熱が実現します。
	EPVCC	露出パッド。内部で V <sub>CC</sub> と接続されています。LFCSP パッケージの下側にある 2 つのパッドのうち小さい方が、この露出パッドです。PCB に露出パッドをハンダ付けすれば、最適な放熱が実現します。常に EPVCC と V <sub>CC</sub> を同じ電位に接続します。デバイス電力の大部分は、このパッドから放散されます。そのため、放熱板を銅にしっかり接続してください。

## 代表的な性能特性

図 4. 電源電流 (I<sub>CC</sub>) と温度の関係図 7. ゲート低速プルダウン電流 (I<sub>GATEDN\_SLOW</sub>) と V<sub>CC</sub> の関係図 5. 電源電流 (I<sub>CC</sub>) と V<sub>CC</sub> の関係図 8. ゲート制御プルダウン電流 (I<sub>GATEDN\_REG</sub>) と温度の関係図 6. ゲート低速プルダウン電流 (I<sub>GATEDN\_SLOW</sub>) と温度の関係図 9. ゲート制御プルダウン電流 (I<sub>GATEDN\_REG</sub>) と V<sub>CC</sub> の関係

## 代表的な性能特性

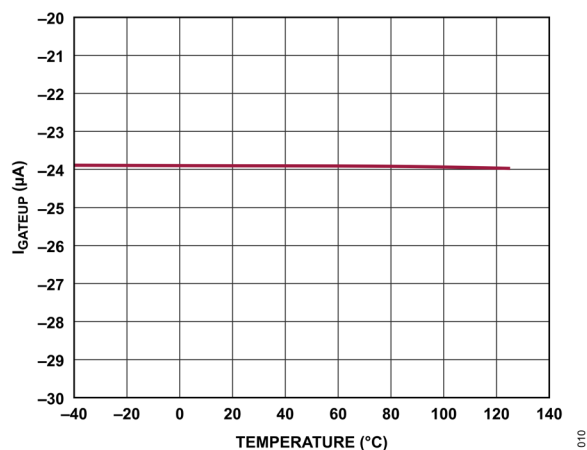
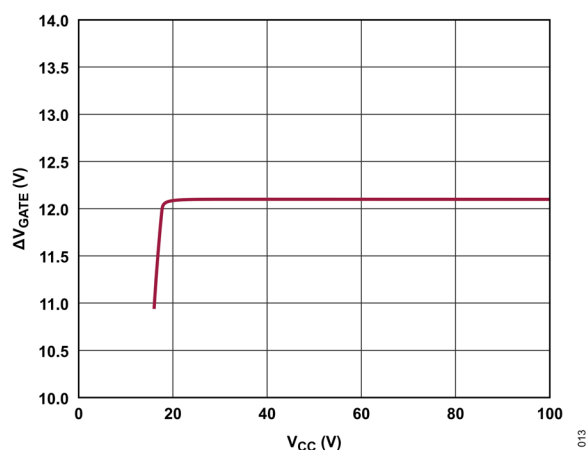
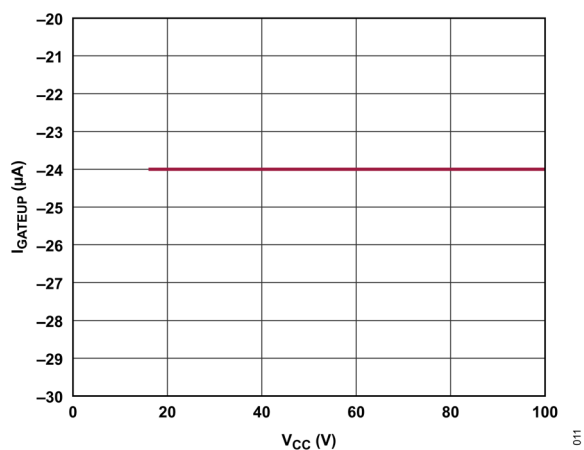
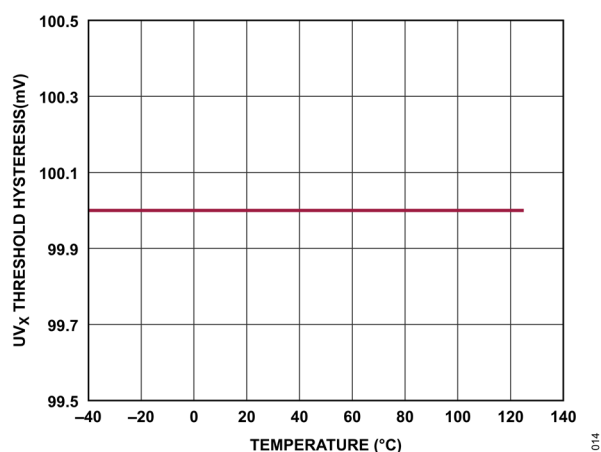
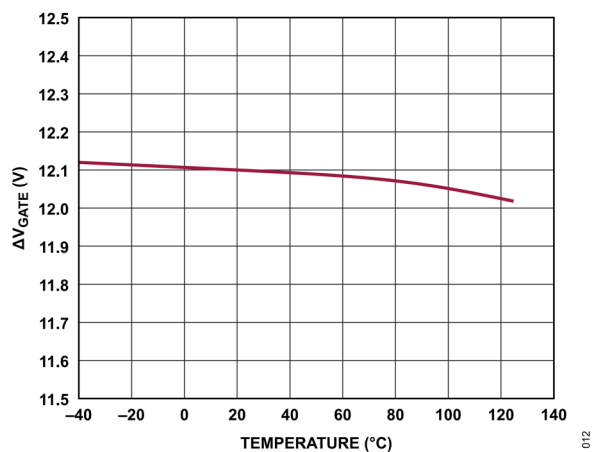
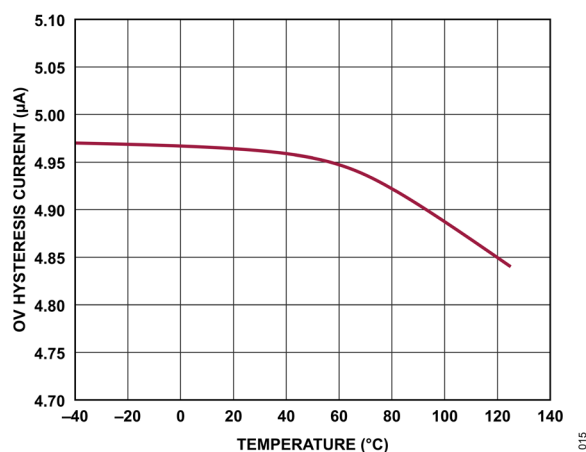
図 10. ゲート・プルアップ電流 ( $I_{\text{GATEUP}}$ ) と温度の関係図 13.  $\Delta V_{\text{GATE}}$  (5  $\mu\text{A}$  負荷) と  $V_{\text{CC}}$  の関係図 11. ゲート・プルアップ電流 ( $I_{\text{GATEUP}}$ ) と  $V_{\text{CC}}$  の関係図 14. UV<sub>x</sub> 閾値ヒステリシスと温度の関係図 12.  $\Delta V_{\text{GATE}}$  (5  $\mu\text{A}$  負荷) と温度の関係

図 15. OV ヒステリシス電流と温度の関係

## 代表的な性能特性

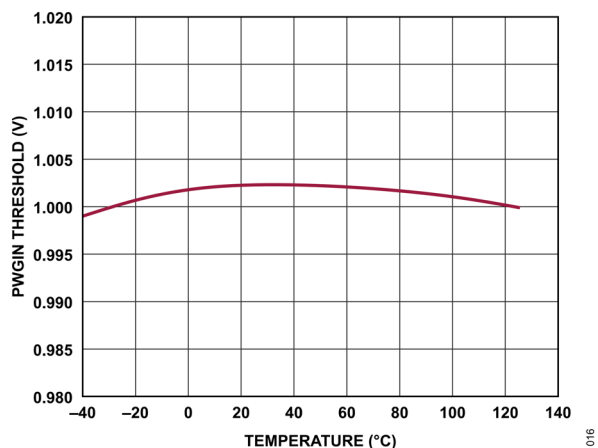


図 16. PWGIN の閾値と温度の関係

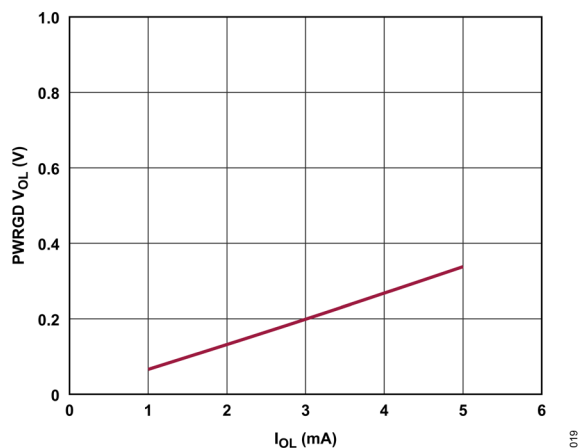
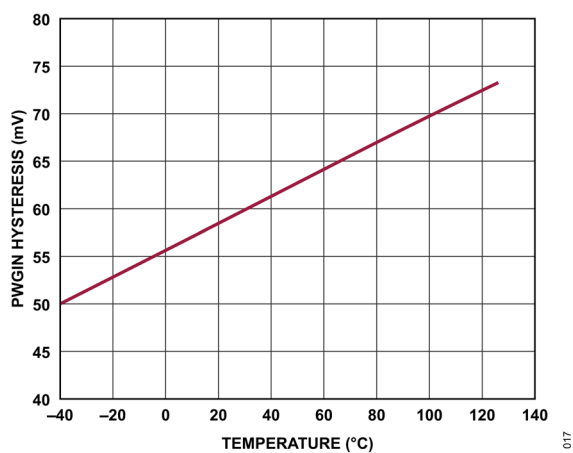
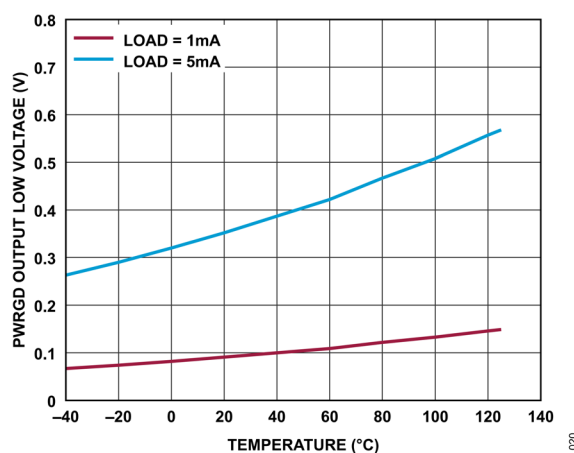
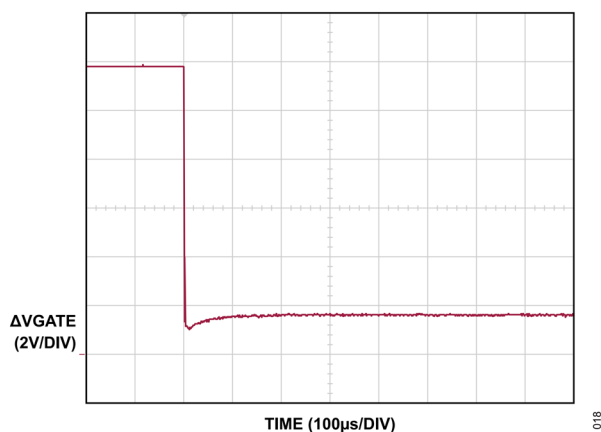
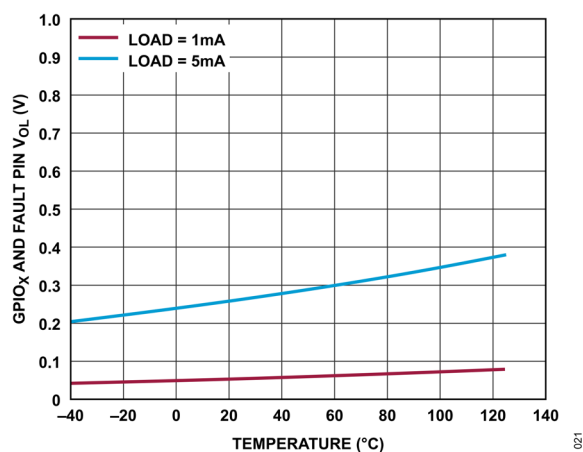
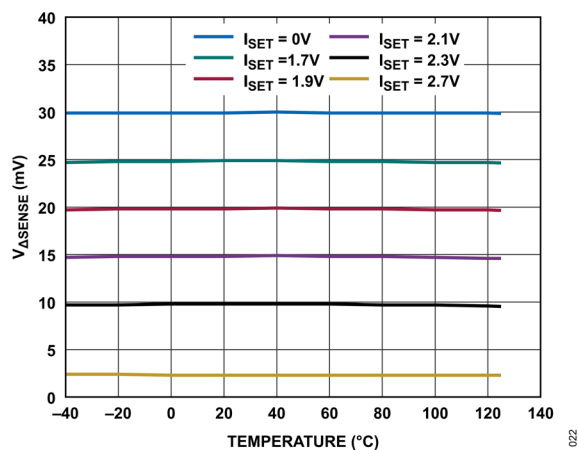
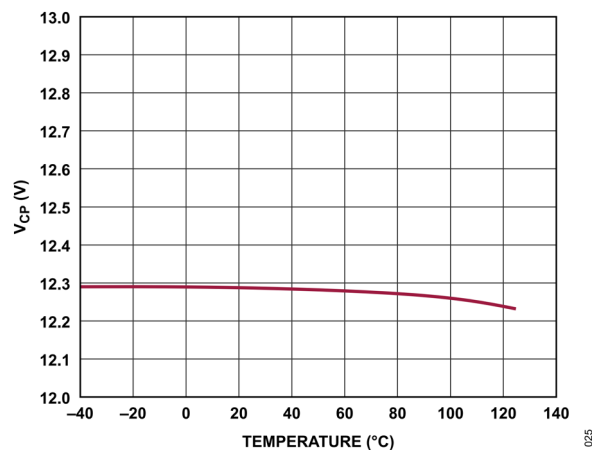
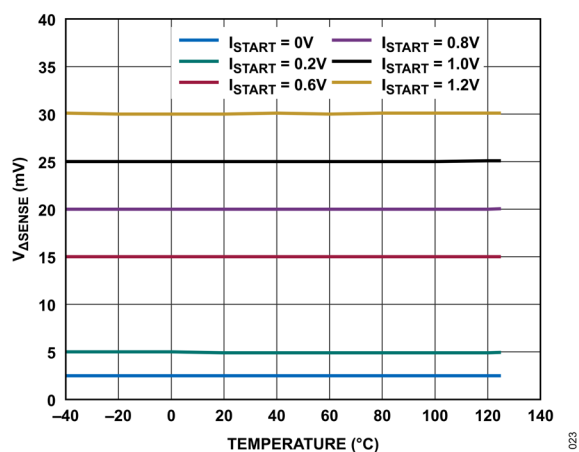
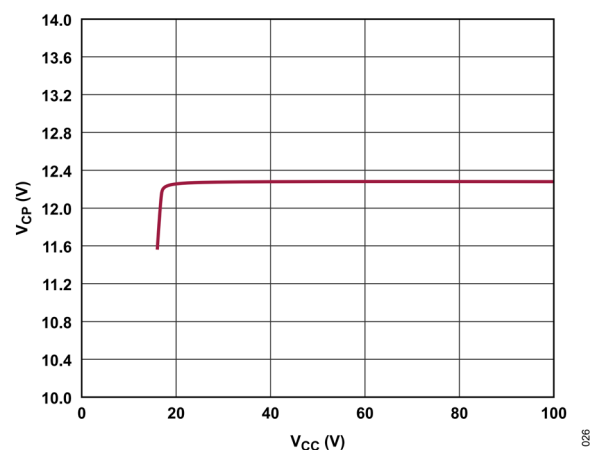
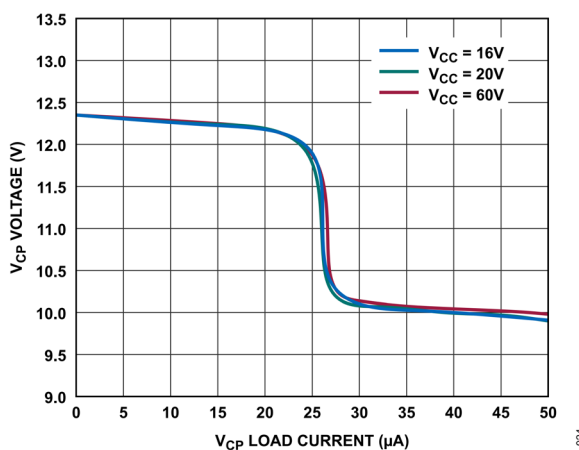
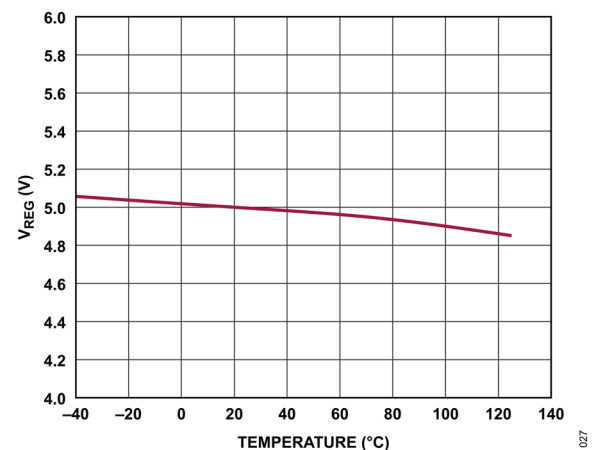
図 19. PWRGD 出力低電圧 ( $V_{OL\_PWRGD}$ ) と  $I_{OL}$  の関係

図 17. PWGIN 閾値ヒステリシスと温度の関係

図 20. PWRGD 出力低電圧 ( $V_{OL\_PWRGD}$ ) と温度の関係図 18. 重度の過電流イベントに対する  $\Delta V_{GATE}$  の応答  
(GATE 高速プルダウン)図 21. GPIOx ピンと Fault ピンの  $V_{OL}$  と温度の関係

## 代表的な性能特性

図 22.  $V_{ASENSE}$  と温度の関係、様々な  $V_{ISET}$ 、 $1\Omega$  の検出抵抗図 25.  $V_{CP}$  電圧と温度の関係図 23.  $V_{ASENSE}$  と温度の関係、様々な  $V_{ISTART}$ 、 $1\Omega$  の検出抵抗図 26.  $V_{CP}$  と  $V_{CC}$  の関係図 24.  $V_{CP}$  の負荷レギュレーション図 27.  $V_{REG}$  電圧と温度の関係



代表的な性能特性

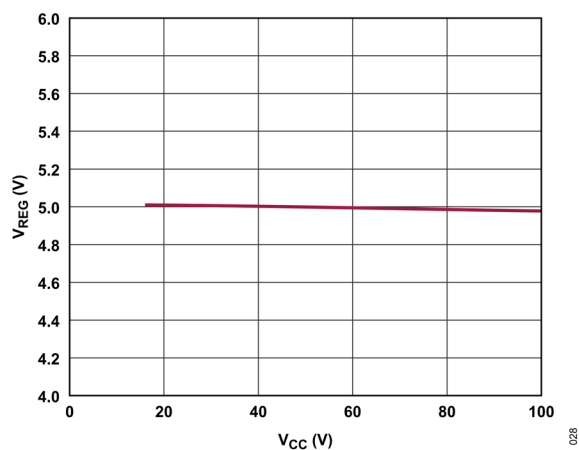


図 28. VREG 電圧と  $V_{CC}$  の関係

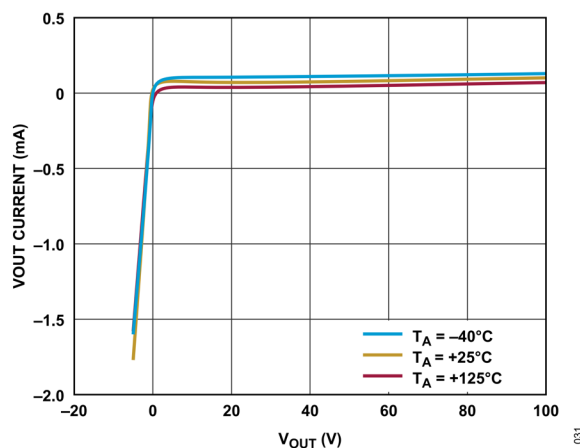


図 31. VOUT 電流と電圧の関係

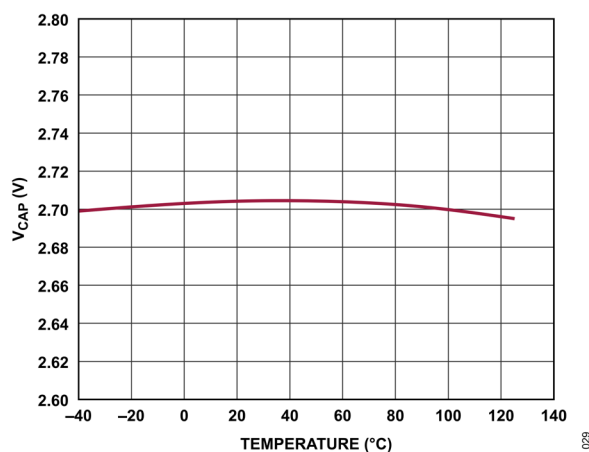


図 29. VCAP 電圧と温度の関係

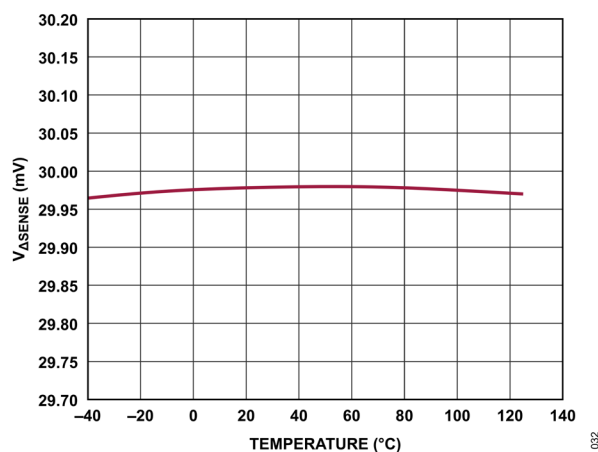


図 32.  $V_{ASENSE}$  と温度の関係、ISET = 0

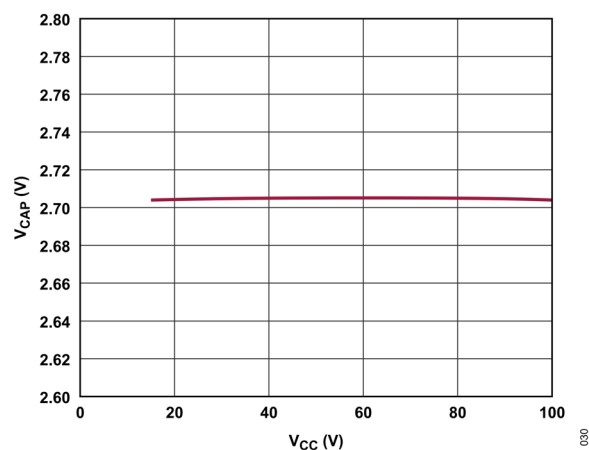


図 30. VCAP 電圧と  $V_{CC}$  の関係

## 動作原理

通電中のバックプレーンに回路基板を挿入すると、放電していた電源バイパス・キャパシタの充電時にバックプレーンの電力バスから大量の過渡電流が流れます。これらの過渡電流は、バックプレーン電源のコネクタ・ピンやディップの恒久的な故障の原因になり、システム内の他のボードがリセットされる場合があります。

ADM1273 は、制御された形でシステムのパワーオン／オフを管理し、過剰な電流から保護することで、通電中のバックプレーンからボードを取り外したり挿入したりできます。パワーアップの完了後、ADM1273 は引き続きシステムをフォルトから保護します。保護対象のフォルトには、過電流、短絡、過電圧、低電圧、バックプレーンでのトランジェント外乱や、FET フォルトの問題などが含まれます。通常、ADM1273 は、取り外し可能なシステム／基板に配置されます。ただし、バックプレーンに配置されることもあります。ADM1273 には電力と電力量のテレメトリでの測定と報告の機能も備えています。

## ADM1272 との相違点

ADM1273 は ADM1272 と完全な互換性がありますが、次のような若干の相違点があります。

- ▶ MFR\_MODEL コマンドと MFR\_REVISION コマンドが返す値が異なります。
- ▶ 通信、メモリ、ロジックに関するフォルトの詳細を提供するために、STATUS\_CML という新しいコマンドが追加されています。
- ▶ SCL または SDAO を 25ms の間ローに保持すると、ADM1273 の PMBus インターフェースがリセットされます。
- ▶ 以下の仕様制限値が異なります：OV グリッチ・フィルタ (OV<sub>GF</sub>)、サーキット・ブレーカのオフセット (V<sub>CBOS</sub>)、PWGIN 閾値ヒステリシス (V<sub>PWGIN\_HYST</sub>)。

## ADM1273 への給電

V<sub>CC</sub> ピンから ADM1273 に給電するには、16V～80V の電源電圧が必要です。内部レギュレータは、V<sub>REG</sub> ピンに接続された 5V の電源レールから ADM1273 のデジタル部分に電力を供給します（内部使用のみ）。また、この電源レールは表 6 に示す V<sub>REG</sub> ピンの説明に従ってデカップリングする必要があります。

デバイスのバイアス電流の大部分は、V<sub>CC</sub> ピンから供給されます。ただし、一部のバイアス電流は、SENSE±ピンから供給されます。V<sub>CC</sub> ピンと SENSE+ピンはどちらも、同じ電圧ノードに接続できます。ただし、大部分のアプリケーションでは、入力レールでの非常に高速なトランジェントによるリセットを避けるため、RC フィルタを V<sub>CC</sub> ピンに接続することを推奨します。（図 33 を参照）。

予想されるグリッチをフィルタ処理できる時間定数が与えられるよう、これらの部品の値を選択します。ただし、静止電流が原因となる電圧低下を最低限に抑えるため、小さな抵抗を使用します。直列抵抗を使用して突入電流を制限しない場合は、レール上で FET の前に電源デカップリング・コンデンサを配置しないでください。

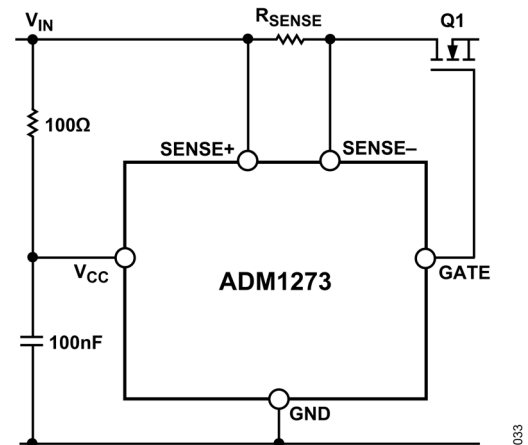


図 33. RC ネットワークの使用によるトランジェント・グリッチ保護の強化

## UV と OV

ADM1273 は、電源電圧の UV 状態と OV 状態を監視します。OV ピンは内部電圧コンパレータの入力に接続され、その電圧レベルは 1V の電圧リファレンスと内部で比較されます。このピンに接続された抵抗分圧器のトップ抵抗を調整することで、OV ヒステリシスの値をプログラムできます。このインピーダンスと 5μA の OV ヒステリシス電流（OV トリガ後にオンになる電流）の組み合わせにより、OV ヒステリシス電圧を設定できます。

$$OV_{RISING} = OV_{THRESHOLD} \times \frac{R_{TOP} + R_{BOTTOM}}{R_{BOTTOM}} \quad (1)$$

$$OV_{FALLING} \approx OV_{RISING} - (R_{TOP} \times 5\mu A)$$

UV 検出器は、2 つの異なるピン UVH と UVL に分割されます。UVH ピンの電圧は 1V リファレンスと内部で比較され、UVL ピンは 0.9V リファレンスと内部で比較されます。そのため、これらのピンを互いに接続すると、UV ヒステリシスは 100mV になります。UVL と UVH の間に抵抗を接続すると、ヒステリシスを調節できます。

図 1 に、電圧モニタリングの入力接続を示します。外部抵抗ネットワークは、モニタリング用の電源電圧を分割します。UVL ピンに接続された電圧が 0.9V を下回ると、低電圧イベントが検出され、ゲートは 10mA のプルダウン・デバイスを使用してシャットダウンされます。UVH ピンが 1.0V を上回ると、フォルトはクリアされます。

同様に、過電圧が発生し、OV ピンの電圧が 1V を超えると、ゲートは 10mA のプルダウン・デバイスを使用してシャットダウンされます。

UV<sub>x</sub> ピンと OV ピンの最大定格については、表 4 を参照してください。メインの入力ラインでトランジェントが予想される場合は、これらのピン電圧が定格を超えることを許容するため、外部保護回路を使用して入力を保護します。

## 動作原理

## ホットスワップ電流検出の入力

外部検出抵抗  $R_{SENSE}$  の両端で発生する電圧低下を測定することで、負荷電流を監視できます。内部の電流検出アンプは、 $R_{SENSE}$  の両端で検出される電圧低下に対して 40 のゲインを提供します。この結果は内部リファレンスと比較され、ホットスワップ制御ロジックによって過電流条件の検出に使用されます。

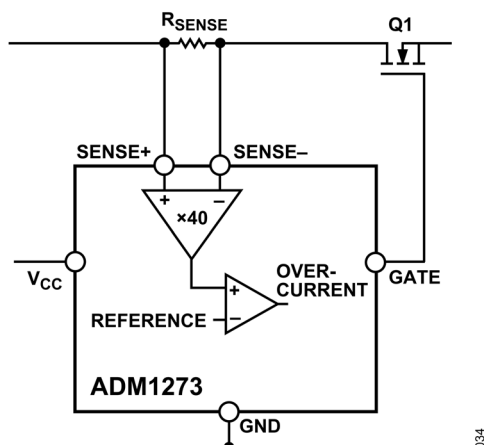
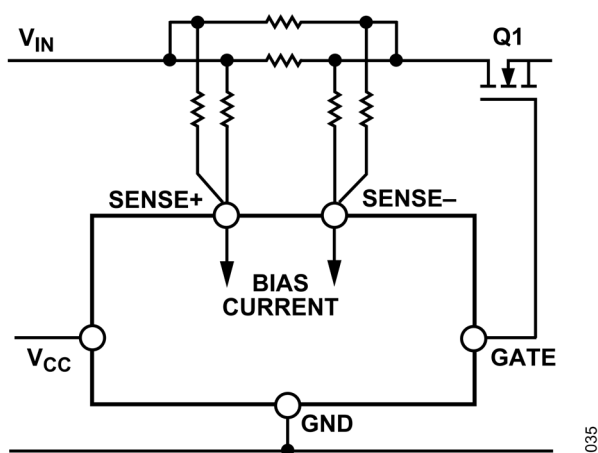


図 34. ホットスワップ電流検出アンプ

$SENSE\pm$  入力は、複数の並列検出抵抗に接続できます。これらの抵抗の検出ポイントを結合する方法は、ADM1273 による電圧低下の検出精度に大きな影響を与えます。

より高い精度を得るため、平均化抵抗を使用して、各センス抵抗のノード間電圧の合計を計算することができます（図 35 参照）。平均化抵抗の代表値は、トレース抵抗よりも大幅に大きくなるよう  $10\Omega$  とします。各検出ピンの入力電流は、 $5\mu A$  以内で一致します。このマッチングにより、両方の検出入力で同じオフセットが測定され、差動誤差が減少します。

図 35. 複数のセンス抵抗の  $SENSE\pm$  ピンへの接続

## 電流制限モード

ADM1273 には 2 つの電流制限があります。スタートアップ用（ISTART）と通常動作用（ISET）です。スタートアップ時には、パワーアップ中に使用する電流制限が ISTART ピンによって決定されます。このデュアル電流制限により、スタートアップ・プロファイルの条件と予想に特有な、スタートアップ時の独立した電流制限をプログラムできます。スタートアップが完了すると、ISET によって決定されるメインの電流制限に切り替わります。この切り替えを発生させるには、次の条件が必要です。

- ▶ システムが電流制限状態にない。
- ▶  $(V_{IN} - V_{OUT}) < 2V$ 。
- ▶ ゲート電圧が十分に高い ( $V_{GS} > 10V$ )。

システムは通常の電流制限（ISET）を維持します。ただし、OV、UV、または手動シャットダウン（イネーブル、再起動、または PMBus コマンド）によって中断がトリガされ、この中断により  $V_{DS} > 2V$  となり、PWRGD が非アクティブになる場合を除きます。中断が発生すると、システムは ISTART にリセットされ、システムのフル再起動が開始されます。このリセットを発生させるには、ゲートが FET をディスエーブルにし、十分な時間をかけて出力を放電し、シャットダウン信号を送信する必要があります。ただし、システムは回復を試行できるように、OC 障害に続く ISET 電流制限を維持します。システムが回復できない場合、ラッチオフが発生し、ISTART は次のスタートアップで制御を実行します。

## 電流制限値の設定（ISET/ISTART）

通常、電流制限値を決定する際には、目的の負荷電流に対応するコントローラの電流検出電圧制限値にマッチする検出抵抗が選択されます。ただし、電流が大きくなると、検出抵抗の条件が小さくなり、適切な検出抵抗や組み合わせを選択する場合に、分解能の達成が難しくなります。ADM1273 は、この問題を解決するために調節可能な電流検出電圧制限値を備えています。このデバイスでは、必要な電流検出電圧制限値を最大  $30mV$  まで個別にプログラムできます。 $V_{SENSECL}$  が減少するに伴い、許容誤差と誤差は増えますが、 $2.5mV \sim 30mV$  の範囲が推奨されます。

電流制限のリファレンス電圧と、検出抵抗との組み合わせにより、過電流の発生中に ADM1273 が制限する負荷電流のレベルが決定されます。増幅された電流検出電圧とこのリファレンス電圧を比較して、制限値に到達したかどうかを判断します。

内部コンパレータに与えられる電流制限リファレンス電圧は、最低レベルの  $100mV$  ( $V_{SENSECL} = 2.5mV$ ) でクランプされ、電流制限値が低くなりすぎること 방지します。電流制限値が低くなりすぎると、すべての条件で電流がゼロになります。

負荷がより大量の電流を要求する場合でも、ISET/ISTART ピンによって設定される電流制限値で ADM1273 が電流を制限します。この電流制限値は、電流制御ループへのリファレンスによって定義され、レギュレーション電流制限値あるいは  $I_{REG}$ （検出電圧の  $V_{SENSECL}$ ）です。

$I_{REG}$  をわずかに下回る電流制限の閾値がもう 1 つあり、電流制限値に到達してアクティブであることを ADM1273 にアラートします。これは、回路ブレーカの電流制限値または  $I_{CB}$ （検出電圧の  $V_{CB}$ ）です。 $V_{CB}$  は、検出ピンで次のように求めることができます（単位：mV）。

## 動作原理

$$V_{CB} = V_{SENSECL} - V_{CBOS} \quad (2)$$

ここで、 $V_{CBOS}$  は回路ブレーカのオフセットで、表 1 には 1.1mV (代表値) と記載されています。

## ISTART

スタートアップ・モードでは、VCAP ピンに接続された分圧器を使用して ISTART ピンがスタートアップ電流制限値を設定します。10kΩ 抵抗で VCAP にプルアップした場合には、1V の内部閾値が使用されます (25mV)。

VCAP ピンには、内部で調整された 2.7V 電圧がかかります。この電圧をリファレンスとして使用すれば、ISTART ピンの電圧を設定できます。 $V_{ISTART}$  が ISTART ピンの電圧と等しい場合は、抵抗分圧器のサイズを変更して、ISTART の電圧を次のように設定します。

$$V_{ISTART} = V_{SENSECL} \times 40 \quad (3)$$

ここで、 $V_{SENSECL}$  は電流検出の電圧制限です。

25mV のデフォルト値は、ISTART ピンを VCAP ピンに直接接続する (または  $V_{ISTART} > 1.65V$ ) ことで得られます。この接続によって、検出入力に 25mV に相当する 1V の内部リファレンスをデバイスが使用するように設定されます (図 36 を参照)。

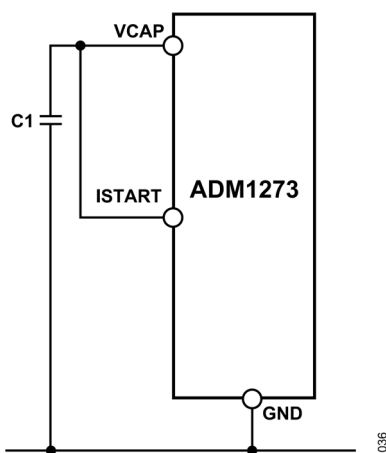


図 36. 固定 25mV の ISTART 電流検出制限

10mV~30mV の間で検出電圧をプログラムするため、抵抗分圧器で ISTART ピンのリファレンス電圧を設定します (図 37 を参照)。

DVDT ピンを使用して出力電圧ランプを設定する場合、突入電流が電流制限に到達することを防げる高さに ISTART ピンを設定します。

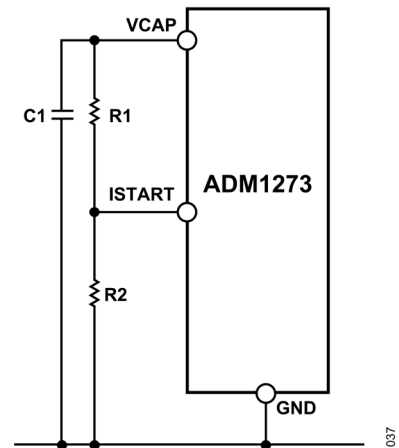


図 37. 5mV~30mV で調整可能な電流検出制限

スタートアップ電流制限は、ISTART ピンでプログラムすることも、PMBus レジスタの STRT\_UP\_IOUT\_LIM (レジスタ 0xF6) 経由で低減することもできます。両方が設定されている場合は、最小の電流制限値をアクティブな電流制限値として選択します。どちらの場合も、クランプ・レベルは 2.5mV ( $V_{ASENSE}$  の電流制限値) です。

スタートアップ電流制限の PMBus レジスタは、パワーオン・リセット時には最大値に設定されます。そのため、ADM1273 はデフォルトで ISTART ピン設定を使用します。

PMBus レジスタを使用してスタートアップ電流制限を設定する場合、スタートアップ電流制限は有効な ISTART 制限のある割合として設定されます。4 つのレジスタ・ビットがあり、スタートアップ電流制限を、通常の電流制限値の 1/16~16/16 で設定できます。有効な ISTART 電圧は、次式で計算できます。

$$V_{ISTARTEFF} = V_{ISTART} \times \left( \frac{STRT\_UP\_IOUT\_LIM + 1}{16} \right) \quad (4)$$

その後、この有効な ISTART 電圧からスタートアップ・サーキット・ブレーカと電流制限値を計算できます。

## ISET

ISET ピンは、VCAP ピンに接続した分圧器または GND へのプルダウンによって、通常動作中のシステム電流制限を設定します。電流制限リファレンス電圧がピンにかかる電圧ではなく、VCAP と ISET の間の差であることが ISET ピンと ISTART の相違点です。この関係は、次のように示されます。

$$V_{VCAP} - V_{ISET} = V_{SENSECL} \times 40 \quad (5)$$

ここで、 $V_{SENSECL}$  は電流検出の電圧制限です。

この構成では、3 番目のオプションの抵抗 ( $ISET \sim V_{IN}$ ) を使用し、逆算で入力電圧を追跡して電流を制限できます。この機能は、システム電流制限の過度な設計を避けるのに役立ち、低い  $V_{IN}$  でも出力負荷に対する最大電流デマンドが実現します。このため、最大の  $V_{IN}$  で電流制限が必要以上に高くなります。電流制限が高いと、入力電力制限も超えることがあります。

## 動作原理

30mV のデフォルト値は、ISET ピンを GND に直接接続すること（または  $V_{ISET} < 1.5V$ ）で得られます。ISET ピンが 0V になることがあっても、内部でバッファされた ISET 電圧は 1.5V より低くなることはありません。この構成では、電流制限リファレンス電圧を  $1.2V (V_{VCAP} - V_{ISET})$  にクランプします。これは検出力では 30mV に相当します（図 38 を参照）。

FET SOA の保護の詳細については、[安全動作領域の保護 \(ESTART/EFAULT\)](#) のセクションを参照してください。

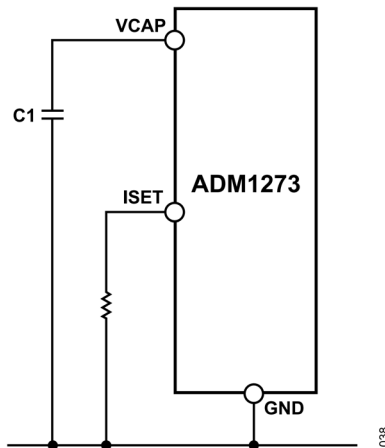


図 38. 固定 30mV の ISET 電流検出制限

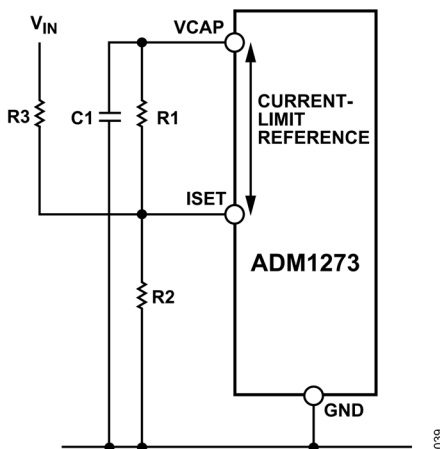


図 39. 可変の電流検出制限のプログラミング  
(R3 による電力制限の設定)

## パワーアップ時のリニア出力電圧ランプの設定 (DVDT)

典型的なアプリケーションで使用されるパワーアップ方法では、1 つのリニア電圧ランプを出力で構成します。これにより、負荷容量への突入電流を一定に設定できます。この方法には、ランプ時間を長くすることで、突入電流が低くなるという利点があります。多くの場合、この方法は電源突入のデマンドを制限するために必要で、容量性負荷が FET SOA にストレスを与えることを防ぎます。

この設計では、システム電流の制限やフォルト・タイマーの制約なしで、単調に直線増加するパワーアップが可能になります。パワーアップ・ランプでは、アクティブな回路ブレーカが電流制限に到達しないように突入を低く設定します。これにより、クローズドループ相互作用を生じることなく、アクティブな電流制限を使用してフォルト条件から保護できます。DVDT ピンに接続されたコンデンサによって、出力電圧の DV/DT ランプ・レートが設定されます。ただし、寄生 FET ゲート容量も、合計ゲート容量の原因になり、考慮する必要があります。

DVDT ピンは、スタートアップ・モード中のみ、内部で GATE ピンに接続されます。スタートアップが完了すると、DVDT ピンは GATE ピンから切断され、内部で VOUT に接続されます。この構成では、故障に対するシャットダウン応答が遅く、トランジェント条件からの回復を妨げる GATE での不要な容量性負荷の発生を防止できます。次のスタートアップまで、DVDT ピンを GATE に再接続することをお勧めします。

突入電流がアクティブな電流制限レベルに近づいたり超えたりすることのないように、次のように適切な  $C_{DVDT}$  値を選択して出力電圧のランプを設定できます。

$$C_{DVDT} = (I_{GATEUP} / I_{INRUSH}) \times C_{LOAD} \quad (6)$$

ここで、

$C_{DVDT}$  は合計ゲート容量 (FET 寄生容量を含む)。

$I_{GATEUP}$  は、指定されたゲート・プルアップ電流。

$C_{LOAD}$  は負荷容量。

堅牢な設計を実現するために、必要に応じてマージンと許容誤差を追加します。合計から MOSFET の寄生ゲート・ドレイン容量  $C_{GD}$  を減算し、追加する必要がある外部容量を決定します。

次に、パワーアップのランプ時間は、次の式で近似できます。

$$t_{RAMP} = (V_{IN} \times C_{LOAD}) / I_{INRUSH} = (V_{IN} \times C_{DVDT}) / I_{GATEUP} \quad (7)$$

MOSFET の SOA で、このパワーアップ・ランプの条件と期間を確認します。スタートアップ・フォルト中の FET SOA の保護の詳細については、[安全動作領域の保護 \(ESTART/EFAULT\)](#) のセクションに記載の FET SOA の保護の情報を参照してください。

図 40 に、DVDT コンデンサで出力電圧がリニア・ランプするように構成した、典型的なホットスワップのパワーアップを示します。

DVDT ピンを使用する代わりに、ISTART 電流制限を使用して、定電流を出力することもできます。ただし、リニア出力電圧ランプが必要な場合は、予想される突入電流プロファイルを上回る ISTART レベルで DVDT を保護機能として使用することが推奨されます。多くの場合、負荷では動的な電流が必要になります。この結果、スタートアップ時に定電流制御を使用すると、非直線性のプロファイルになることがあります。更に、(メインの電流制限と比較して) 非常に低い電流制限が必要な場合にクローズドループ・システムを使用すると、許容誤差が広くなったり、電流制限値が推奨される  $V_{SENSE}$  の範囲を下回ることがあります。



## 動作原理

ISTART ピンを使用して構成する場合は、次の式を使用して回路ブレーカ (CB) のレベルを計算します。

$$\text{Start-Up CB} = \frac{\left(\frac{V_{\text{ISTART}}}{40} - 1.1\text{mV}\right)}{R_{\text{SENSE}}} \quad (8)$$

通常のスルー・レート制御されたパワーアップ中にスタートアップの電流制限がトリガされないように、回路ブレーカのレベルを予想される最大突入電流よりも高い値に設定します。

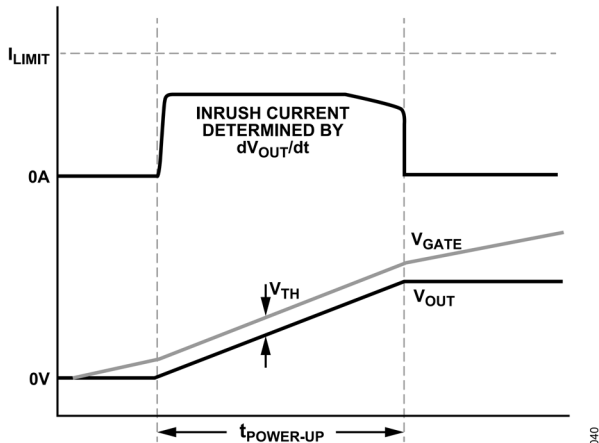


図 40. リニア電圧ランプのパワーアップ

## 安全動作領域の保護 (ESTART/EFAULT)

ADM1273 は、FET を SOA ストレスから保護しながら、様々なシステム条件を管理する柔軟性が高い MOSFET 保護スキームを備えています。

従来のタイマー・スキームでは、1 つのフォルト・タイマーを使用して、電流を制御している場合や、電流制限を超えた場合に FET を保護します。この方法では、短絡などの最も厳しい条件にタイマーを設定する必要があり、様々なシステム条件／フォルトに対するソリューションの安定動作が制限されます。

短絡が発生した場合、FET の  $V_{DS}$  が非常に高くなるので、SOA ではタイマーの設定を短くする必要があります。ただし、FET の  $V_{DS}$  両端にかかる電圧はわずか数ボルトとなる負荷フォルトの場合でも、タイマーが最も厳しい条件に合わせて最適化されているので、タイマーの設定は非常に短いままになります。トランジェント的なフォルトが発生すると、一時的に電流制限がアクティブになりますが、 $V_{DS}$  はわずか数ボルトにとどまります。 $V_{DS}$  が低ければ長い時間にわたり動作が可能であるため、FET の SOA を超過していない場合でも、すぐにシャットダウンしてしまうことがあります。この条件は、入力ラインのステップや外乱などの一般的なシナリオで問題になります。

こうした条件に対応し、不要なシャットダウンが発生しないようにするため、ADM1273 は、FET の  $V_{DS}$  を監視して使用し、FET のレギュレーション時間を最適化します。ESTART ピンと EFAULT ピンは、それぞれスタートアップ・モードとノーマル・モードでのレギュレーション時間を制御します。各ピンは、各動作モードに対して個別にプログラミングされるので、対応する電流制限値で SOA 保護を最適化できます。あるモードから別のモードへのシステム遷移では、ADM1273 は、ESTART ピンから EFAULT ピンへの遷移、あるいはその逆の遷移で同じ電圧をコピーして、最新の SOA ストレス履歴を保持します。

FET の両端にかかる  $V_{DS}$  が非常に大きくなる場合でも、ドレイン電流  $I_D$  は一定になるため (制限で)、FET 電力は  $V_{DS}$  に比例すると仮定されます。FET の SOA 曲線は、ジャンクション温度が最大値に到達して SOA に違反するまで、FET が一定期間にわたり放散できる量を示しています。1V  $V_{DS}$  あたり  $1\mu\text{A}$  に等しい電流源 ( $I_{VDS}$ ) は、EFAULT/ESTART から供給されます。SOA 曲線の分析と操作から、特定の固定電流では、EFAULT/ESTART と GND の間に RC 構成を設けることによって、SOA を超える前にピンの電圧が 1V に到達するソリューションを提供できます。この構成では、EFAULT/ESTART ピンのプロファイルは FET のジャンクション温度を表します。1V に到達すると、FET が SOA の限界にあるとデバイスが判断し、ラッチオフして IOUT\_OC\_FAULT ビットをセットします。このソリューションでは、 $V_{DS}$  に比例する時間で故障し、ラッチオフなしで低  $V_{DS}$  の故障を回復できます。一方、高  $V_{DS}$  の故障は即座にラッチオフされます。

EFAULT ピンと ESTART ピンは、対応する動作モードに対して同じ機能を提供しますが、若干の違いがあります。ESTART ピンによって、電流が  $I_{CB}$  を超えた場合のみ  $I_{VDS}$  がイネーブルになります。EFAULT  $I_{VDS}$  は、 $V_{DS}$  のみに依存します。

500nA のプルダウン電流が、RC ネットワークを放電するので、各ピンで 1 つのコンデンサを使用するだけですみます。ただし、使用できる SOA が少なくなるトレードオフがあります。電流制御ループがレギュレーションに近づく、この 500nA のプルダウン電流はディスエーブルされ、 $1\mu\text{A}$  のプルアップ電流がイネーブルされます。この  $1\mu\text{A}$  の電流により、EFAULT ピンと ESTART ピンには  $V_{DS}$  が非常に小さい場合でも電流が流れるので、この条件が長時間続くと、システムはパワーダウンすることがあります。 $V_{DS}$  (SOA が DC を示す) が低いときにピンの電圧が 1V に到達しない場合は、内部で 100ms の制限が存在します。この後、システムは故障を知らせ、ラッチオフします。このバックアップ制限により、定常状態での MOSFET の過熱が防止され、HS\_INLIM\_FAULT ビットだけはセットされますが、IOUT\_OC\_FAULT ビットはセットされません。 $V_{GS}$  が 10V 未満で電流がレギュレーション状態の場合に、100ms のタイマーが実行されます。

## FET ゲート・ドライブ

ADM1273 は、外部 N チャンネル FET のハイサイド・ゲート・ドライブを制御するように設計されています。GATE ピンは、FET ドライブ・コントローラによって駆動され、このコントローラは、チャージ・ポンプでプルアップ電流を供給して FET ゲート・ピンを充電します。FET ドライブ・コントローラで GATE ピンを調整することで、最大負荷電流値に調整します。電源が UVLO 制限を下回ると、GATE は VOUT ピンの電位に保持されます。

GATE ピンには、GATE ノードをソースまたはシンクして電流を制御する  $G_M$  アンプ出力が組み込まれています。シャットダウンが要求されると、GATE ピンは 10mA のプルダウン・デバイスをを使用して FET をディスエーブルにします。このプルダウン・デバイスは FET がディスエーブルの間もアクティブ状態を保ちます。

## 動作原理

GATE ピンで使用されるチャージ・ポンプは、 $V_{GS}$  を 10V 超まで駆動できますが、 $V_z$  を 14V 以上上回らない値にクランプされます。これらのクランプにより、FET の最大  $V_{GS}$  定格を超えることはありません。

## 重度の過電流に対する高速応答

ADM1273 は、短絡条件を示すような重度の過電流を検出する、高帯域電流検出アンプを別個に備えています。ADM1273 は高速で応答するので、すぐに検出して防止しなければ破壊的な損傷を引き起こす可能性があるこの種のイベントを処理できます。ADM1273 は高速の応答回路を備えているので、ISET ピンにより設定される通常の電流制限値の約 150%~400%（デフォルト 200%）で過電流イベントを検出できます。ほとんどのケースでは、1 $\mu$ s 以内に応答して制御できます。

以下のように、4 つの重度の過電流閾値のオプションと、4 つの重度の過電流グリッチ・フィルタのオプションを、PMBus レジスタにより選択できます。

- ▶ 閾値：150%、200%、300%、400%
- ▶ グリッチ・フィルタ：500ns、1 $\mu$ s、5 $\mu$ s、10 $\mu$ s

グリッチ・フィルタ時間の経過後、ADM1273 の GATE ピンは、最大 10 $\mu$ s にわたり約 1.5A でプルダウンされます。重度の OC シャットダウンが発生した後、デフォルトではデバイス是一次 FET の制御を回復しようと試みます。突然のシャットダウンが発生した後に回復を促進するため、ゲート昇圧回路がイネーブルになり、約 50 $\mu$ s 以内にゲート電圧が FET の  $V_{TH}$  閾値に戻ります。電流検出アンプによって検出ピンで 2mV が検出されると、この回路はディスエーブルになり、通常のゲート・ドライブが再開されます。

## MCB

MCB ピン（マスク回路ブレーカ）は、イネーブルすると、重度の過電流（SOC）回路をマスクするように設計されています。このピンの電圧が閾値を超えると、SOC の検出器は一定期間にわたりディスエーブルになり、このピンがハイの間は高速 GATE プルダウン回路がディスエーブルになります。電流制限レギュレーションを含む、その他すべての保護機能はこの影響を受けません。

マスクするためには、SOC グリッチ・フィルタが経過した後開始する高速 GATE プルダウン・ウィンドウの 10 $\mu$ s の期間にわたり MCB をハイに保つことが必要です。高速プルダウン中に MCB がハイになった場合には、マスクは発生しません。10 $\mu$ s のウィンドウの間に MCB がローになった場合には、そのウィンドウの残りの時間には高速プルダウンが発生します。マスクされている場合でも、SEVERE\_OC\_FAULT ビットはセットされます。

## RND

RND ピンを使用すると、スタートアップ・ルーティングにランダムな遅延を挿入でき、複数のシステムで同時にコマンドを実行したときに、電源投入のタイミングをずらすことが可能になります。このピンを使用しない場合は、フロート状態にします。故障したコンデンサがスタートアップを妨害しないように、最大 3 秒のタイムアウト機能を使用できます。

表 7. 外部コンデンサを使用した典型的な遅延時間

RND Capacitor	Minimum Time	Maximum Time
None (~10pF)	0.43ms	27.5ms
4.7nF	1.58ms	101ms
10nF	2.88ms	184ms
22nF	5.82ms	372ms
47nF	11.9ms	764ms
100nF	24.9ms	1.59sec
220nF	54.3ms	3.0sec <sup>1,2</sup>

<sup>1</sup> 放電時間が固定の場合、220nF を超えるコンデンサは、放電サイクル中に十分に放電されない場合があります。そのため、この値を超えるコンデンサでは、遅延時間は容量に比例しません。

<sup>2</sup> 内部タイムアウト 3 秒によって制限し、欠陥のあるコンデンサが RND ピンに接続されることでスタートアップが妨害されるのを防ぎます。

## 電圧トランジェント

システムのバックプレーンは、トランジェントの影響を受けません。一般に、高い電流が流れるシステムでは、高速シャットダウンの後にトランジェントが発生します。ソースのインダクタンスにより、入力で  $dv/dt$  が大きくなり、負荷インダクタンスにより、VOUT で負の電圧トランジェントが発生します。入力に TVS ダイオード、出力にショットキー・ダイオードをそれぞれ適切な定格で使うことが重要です。ADM1273 は、入力ピンで 120V の電圧、VOUT ピンで -5V の電圧に耐えることができます。

## サージとトランジェントからの回復

システム・シャーシのバックプレーンでは、サージ、ライン・ステップ、バックプレーンの外乱を避けられない場合があります。通常、このようなイベントにより、入力電源で  $dv/dt$  が大きくなります。これは立上がりエッジの急激な突入電流デマンドが原因です。この急激な突入電流は、出力フォルトの状態で見られる電流スパイクとほぼ同じで、システムをリセットせずに区別したり、管理したりすることは常に困難です。

ADM1273 には、この問題に対応するために設計された多数の機能があります。既存のソリューションの多くは、重度の過電流のマスクングに依存し、こうした突入電流の通過を許容します。ADM1273 には、この機能に専用の MCB ピンがあります。ただし、MCB ピンを使用することは推奨しません。システム内で非常に高い電流が絶え間なく流れることになり、他の問題が発生する可能性があるからです。

電源ラインの外乱に対応する主な機能を以下に示します。

- ▶ 高速回復では、突入電流が重度の過電流をトリガし、FET を素早くシャットダウンすることで、システムを流れる高いピーク電流を迅速に制限します。ただし、シャットダウン後に電流制御が迅速に回復するので、出力負荷コンデンサは負荷デマンドで放電しません。FET が再度イネーブルになるまで、余分な電荷を GATE に流すゲート・ドライブ昇圧回路によって、この回復が実現します。
- ▶ ゲート・ランプ電圧を制御する絶縁 DVDT コンデンサは、この回復中に切断されるので、FET は迅速に回復します。



## 動作原理

- ▶ 電流のフォールドバックはありません。このイベント中に負荷が最大限の電流を要求する場合、回復を妨害せずに電流制限を軽減することはできません。代わりに、FET オン・タイムが管理され、確実に SOA 保護が機能します。
- ▶ EFAULT 機能。この機能は、典型的なタイマー機能に代わるものです。このようなシナリオに典型的な低い  $V_{DS}$  で、FET が長い間オンでいられるように最適化されます。

これらの機能の組み合わせにより、ADM1273 は、トランジェントの発生中に MOSFET を保護しながら出力電圧を維持し、システム・リセットを防止できます。

## パワー・グッド

パワー・グッド (PWRGD) 出力は、出力電圧がユーザ定義の閾値を上回っているかどうか、すなわち、電圧が良好であるかどうかを示します。PWGIN ピンに接続された抵抗分圧器を使用して、出力電圧の正確なパワー・グッド閾値を設定します。

PWRGD ピンは、オープン・ドレイン出力で、PWGIN ピンの電圧が 1.0V よりも低くなると (パワー・バッド)、ローにプルダウンされます。PWGIN ピンの電圧が、この閾値と 60mV の固定ヒステリシスを足した値よりも大きい場合、出力電力は良好であると考えられます。

ただし、PWRGD は、次の条件を満たす場合のみアサートされます。

- ▶ PWGIN が立上がり閾値電圧を上回っている。
- ▶ ホットスワップがイネーブルである。すなわち、ENABLE ピンがハイで、UVx ピンと OV ピンは範囲内である。
- ▶ アクティブなフォルト条件がない。すなわち、 $\overline{\text{FAULT}}$  ピンは、何らかのフォルト条件があったとしてもクリアされている。
- ▶ MOSFET は完全に導通状態にある ( $V_{GS} > 10V$ )。

これらの条件を満たすと、オープンドレイン・プルダウン回路がディスエーブルになり、PWRGD をハイにプルアップできます。PWRGD は、 $V_{CC} \geq 1.9V$  で確実に有効な状態になります。外部プルアップ回路が必要です。

ゲート電圧が 10V を下回っても (すなわち、MOSFET が完全な導通状態ではない)、PWRGD は 100ms の間はアサートされたままになります。この状態が少なくとも 100ms 継続すると、PWRGD はアサート解除され、FET 正常性の故障が信号で送信されます。

PWRGD のその他の条件が満たされない場合、PWRGD は即座にデアサートされます。

PWRGD と PWGIN の間に抵抗を接続するだけでヒステリシスを追加できます。

PWRGD の極性は PMBus によって変更可能です。

## FAULT ピン

FAULT ピンは、次のいずれかのフォルトがホットスワップを引き起こしてシャットダウンすると、アサートされます。

- ▶ FET 正常性フォルト
- ▶ 過電流による故障
- ▶ 過熱フォルト

FAULT ピンはラッチされます。これは、アクティブなフォルトがない限り、ENABLE ピンの立上がりエッジ、オフ状態からの PMBus OPERATION オン・コマンド、POWER\_CYCLE コマンドのいずれかによってのみクリアされます。フォルト・レジスタは、ENABLE ピンと POWER\_CYCLE コマンドではクリアされず、オフからの PMBus OPERATION オン・コマンド、または CLEAR\_FAULTS コマンドでのみクリアできます。

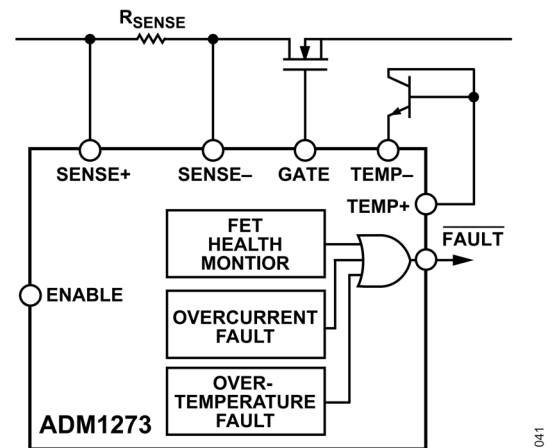


図 41. FAULT ピンの動作

## RESTART ピン

RESTART ピンは、立下がりエッジでトリガされる入力で、10 秒の自動再起動を指示できます。この入力をローに設定すると、ゲートが 10 秒間オフになり、再度パワーアップします。このピンは立下がりエッジでトリガされます。そのため、RESTART を 10 秒間以上ロー・レベルに維持しても、再起動は 1 回だけ発生します。このピンには、約 16μA の内部プルアップ電流が流れ、オープン・ドレインのプルダウン出力またはプッシュプル出力によって駆動できます。入力閾値は約 1V です。再起動機能は、PMBus コマンドからもトリガできます。すべての場合で、再起動時間は PMBus で 0.1 秒〜25 秒にプログラムできますが、デバイスのパワーオン・リセット (POR) 後はデフォルトの 10 秒に戻ります。

このピンを使用すれば、目的の再試行スキームを構成することもできます。詳細については、[ホットスワップの再試行](#)のセクションを参照してください。

## ホットスワップの再試行

ADM1273 は、ラッチオフ・モードと自動再試行モードのいずれかに構成できます。デフォルトは、ラッチオフ・モードです。自動再試行を構成するには、FAULT ピンを RESTART に接続します。FAULT がローになると、再起動コマンドがトリガされます。割込みが発生するか、デバイスがディスエーブルになるまで、このサイクルは続きます。

## ENABLE 入力

ADM1273 は、専用の ENABLE デジタル入力ピンを備えています。ENABLE ピンを使用すると、UV ピンの電圧が 1.0V より高く、OV ピンの電圧が 1.0V 未満であっても、ハードウェア信号を使用することにより ADM1273 をオフ状態に保つことができます。UV ピンをデジタル・イネーブル信号として使用することも可能ですが、この目的で ENABLE ピンを使用しても、低電圧条件を監視する機能が失われることはありません。

## 動作原理

デバイスがパワーアップ・シーケンスを開始するためには、UVx ピンと OV ピンの条件に加えて、ADM1273 の ENABLE 入力ピンをアサートする必要があります。

## リモート温度検出

ADM1273 は、1 個のディスクリット NPN または PNP トランジスタを使用して、リモート温度計測が可能です。温度計測は、PMON\_CONFIG レジスタの TEMP1\_EN ビットをセットすることによりイネーブルされ、PMBus インターフェースで読み出すことができます。温度計測で、警告とフォルトのスレッシュホールドを設定することもできます。フォルトのスレッシュホールドを超えると、コントローラはパス MOSFET をオフにし、PWRGD ピンをデアサートし、 $\overline{\text{FAULT}}$ ピンをアサートします。

通常、保護レベルを上げるために、メインのパス MOSFET の近くに外部トランジスタを配置します。コントローラは、MOSFET の動作温度の上昇をモニタし対応します。ボード上の複数の場所をモニタすることはできません。

精度を最適にするには、トランジスタを MOSFET の近くに配置します。トランジスタの反対側に PCB を配置する場合は、複数のビアを使用して、MOSFET からトランジスタへの熱伝導を最適に保ちます。

## 温度計測の方法

定電流で動作するトランジスタのベース・エミッタ電圧 ( $V_{BE}$ ) を測定して、ダイオードの負の温度係数を利用すると、簡単に温度を計測できます。ただし、この方法を使用する場合、デバイスごとに異なる  $V_{BE}$  の絶対値による影響を無効にするためのキャリブレーションが必要です。

ADM1273 では、3 つの異なる電流値でデバイスが動作しているときの  $V_{BE}$  の変化を計測する方法が使用されます。3 番目の電流を使用すると、外部温度センサーと直列の抵抗を自動的にキャンセルできます。

温度センサーは、6ms ごとに 64 $\mu$ s (代表値) 間にわたり ADC を制御します。ADC から新しい温度計測値を取得するには 12ms かかります。

## リモート検知ダイオード

ADM1273 は、ディスクリット・トランジスタと組み合わせて動作するように設計されています。トランジスタは、PNP または NPN のいずれかを使用しダイオードとして接続が可能です (コレクタにベースを短絡)。NPN トランジスタを使用する場合、コレクタとベースは TEMP+ ピンに接続され、エミッタは TEMP- ピンに接続されます。PNP トランジスタを使用する場合、コレクタとベースは TEMP- ピンに接続され、エミッタは TEMP+ ピンに接続されます。

次の基準に従ってデバイスを選択すると、高い精度が得られます。

- ▶ 最も高い動作温度で、ベース・エミッタ電圧が 6 $\mu$ A で 0.25V より高い。
- ▶ 最も低い動作温度で、ベース・エミッタ電圧が 100 $\mu$ A で 0.95V 未満。
- ▶ ベース抵抗が 100 $\Omega$  未満。
- ▶ トランジスタ電流ゲイン  $h_{FE}$  の変化が小さく (50~150)、 $V_{BE}$  特性の厳密な制御が可能であること。

2N3904、2N3906 または SOT-23 パッケージに収納の同等品などのトランジスタが、使用に適しています。

## ノイズ・フィルタ処理

ノイズの多い環境で温度センサーを使用する場合、正と負の温度ピンの間にコンデンサを接続することで、ノイズの影響を軽減させるという業界標準の習慣があります。ただし、容量の大きなコンデンサは温度計測の精度に影響を与えるので、コンデンサの最大値を 1000pF とすることが推奨されます。このコンデンサはノイズを軽減しますが、完全に除去するわけではないので、ノイズの多い環境でセンサーを使用することは難しくなります。

ADM1273 を他のデバイスと比較すると、外部センサーでのノイズの影響を除去できるという大きな利点があります。直列抵抗のキャンセル機能により、外部温度センサーとデバイス間でフィルタを構成できます。リモート・センサーと直列に接続されるフィルタ抵抗の影響は、温度によって自動的にキャンセルされます。

フィルタを構成することで、ADM1273 とリモート温度センサーはノイズの多い環境でも動作できます。図 42 に、100 $\Omega$  の抵抗と 1nF のコンデンサを使用したローパス・フィルタを示します。このフィルタは、コモンモード・ノイズと差動ノイズの両方を軽減します。

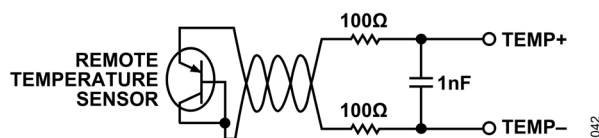


図 42. リモート・センサーと ADM1273 の間のフィルタ

## FET の正常性

ADM1273 には、フォルトの発生したパス MOSFET を検出するために様々な方法が用意されています。FET の故障が検出されると、次のイベントが同時に発生します。

- ▶ PWRGD がアサート解除される。
- ▶  $\overline{\text{FAULT}}$  がアサートされ、ローにラッチされる。
- ▶ FET 正常性の PMBus ステータス・ビットがアサートされ、ラッチされる。

この検出機能により、下流にある DC/DC コンバータを無効にし、フォルトまたは過熱状態の FET の消費電力を制限して、ユーザによるフォルトのクリアまでその状態を続けます。この機能は、FET のフォルトによる破壊的な事態を避けるために極めて重要です。

ゲートとソース間の短絡またはゲートとドレイン間の短絡は、FET のフォルトとして一般的です。この種のフォルトは、動作中は常に、100ms より長い時間  $V_{GS}$  が 10V を下回ると、ADM1273 が検出します。スタートアップ時には、MOSFET がイネーブルされてから 500ms 以内に PWRGD がアサートされなければ、FET 正常性フォルトが発生します。

## 動作原理

ドレインとソース間の短絡も故障の原因ですが、あまり一般的ではありません。通常、この故障はハンダ付け短絡などの基板の製造欠陥により発生します。このタイプのフォルトは、パワーアップ後または 10 秒間の自動再試行後の初期パワーオン・リセットのサイクル中に、 $V_{DS}$  が 3.2V 未満である場合に検出されます。

また、PMBus から FET 正常性の検出をディスエーブルにするオプションもあります。

## 電力モニタ

ADM1273 には、電流検出の電圧、入力電圧、オプションで外部トランジスタの出力電圧と温度を正確に計測する ADC が内蔵されています。負荷に供給される入力電圧と電流は乗算され、リードバックできる電力値になります。また、各電力値は電力量アキュムレータに加算され、外部デバイスでリードバックすることで、負荷の消費電力量を計算できます。

ADM1273 は、測定された電流、入力電圧、出力電圧、温度を報告します。PEAK\_IOUT、PEAK\_VIN、PEAK\_VOUT、PEAK\_PIN、PEAK\_TEMPERATURE のコマンドを使用して、最後に値がクリアされてから最も高い測定値の読出しを実行できます。

電圧、電流、電力については平均化機能があるため、ADM1273 で多数のサンプルを平均化できます。この機能を使用すれば、サンプリングされたデータをホスト・プロセッサで後処理する必要が減ります。平均化できるサンプルの数は、 $2^N$  です。ここで、N は 0~7 です。

電力モニタの電流検出アンプはバイポーラで、正と負の両方の電流を測定します。電力モニタ・アンプの入力範囲は $\pm 25\text{mV}$ です。

電力モニタには、シングルショットと連続の 2 つの基本的な動作モードがあります。シングルショット・モードでは、ユーザが選択した平均値に従い、ADC が入力電圧と電流を何度もサンプリングします。ADM1273 は、電圧と電流の測定値の平均に対応する 1 つの値を返します。連続モードで構成すると、電力モニタは電圧と電流を連続してサンプリングし、読出しを実行できる最新のサンプルを作成します。

シングルショット・モードは、複数の方法でトリガできます。PMON\_CONFIG コマンドを使用してシングルショット・モードを選択し、PMON\_CONTROL コマンドを使用して変換ビットに書き込むのが最も簡単な方法です。また、変換ビットは、PMBus グループ・コマンドの一部として書き込むこともできます。グループ・コマンドを使用すると、同じ I<sup>2</sup>C バス・トランザクションの一部として複数のデバイスに書き込みを実行でき、バス上で停止条件が現れたら、すべてのデバイスがコマンドを実行します。この方法では、サンプルに対して複数のデバイスを同時にトリガできます。

電流検出と入力電圧を測定するたびに、電力計算が実行され、2 つの測定値が乗算されます。この結果は、READ\_PIN コマンドを使用してデバイスから読出しが実行され、入力電力が返されます。

同時に、計算された電力値は、電力アキュムレータ・レジスタに加算されます。値がアキュムレータの最大値を超えると、ロールオーバーのカウンタがインクリメントされます。また、電力アキュムレータ・レジスタによって、電力サンプルのカウンタがインクリメントされます。

電力アキュムレータと電力サンプルのカウンタの読出しには、同じ READ\_EIN コマンドを使用し、必ず同じ時点での加算値とサンプル・カウントが読み出されるようにします。データの読出しを実行するバス・ホストは、データの読出しが実行されるとタイム・スタンプを割り当てます。ホストは、READ\_EIN の連続使用の時間差を計算し、消費電力の差分を決定することで、その期間に消費された合計電力量を決定できます。

## PMBus インターフェース

I<sup>2</sup>C バスは、多くのデバイスで通信に使用される、一般的でシンプルなシリアル・バスです。電気仕様、バスのタイミング、物理レイヤ、基本的なプロトコル規則を定義します。

SMBus は I<sup>2</sup>C をベースにしており、更に信頼性が高い、フォルト・トレラントなバスとしています。この信頼性を実現するため、バスのタイムアウトやパケット・エラー・チェック (PEC) などの機能が追加され、バス上のデバイスに対する読み書きに使用される専用のバス・メッセージも定義されています。

PMBus は SMBus の上位に位置し、SMBus は I<sup>2</sup>C の上位であるというようにレイヤ化されています。SMBus で定義されているバス・メッセージを使用して、PMBus は電力チェーンの一部であるデバイスの制御に使用する標準コマンドのセットを定義します。

ADM1273 のコマンド・セットは、PMBus™ Power System Management Protocol Specification、Part I および Part II、Revision 1.2 に基づいています。このバージョンの標準は、DC/DC タイプ・デバイスとの通信にコマンドの共通セットを提供するものです。ただし、標準の PMBus コマンドの多くは、ホットスワップ・コントローラの機能に直接マップされます。

PMBus 標準の Part I および Part II では、基本的なコマンドと典型的な PMBus セットアップでのコマンドの使用方法について説明しています。以降のセクションでは、PMBus 標準コマンドと ADM1273 固有のコマンドの使用方法について説明します。

## デバイスのアドレス指定

PMBus デバイスのアドレスのサイズは、7 ビットです。いずれのモデルにも、デフォルトのアドレスがありません。どのデバイスも 16 個の使用可能なアドレスのいずれかにプログラムできます。4 レベルの ADRx ピン 2 本が、16 個の使用可能なデバイス・アドレスにマップされます。

表 8. ADRx ピン接続

ADR <sub>x</sub> State	ADR <sub>x</sub> Pin Connection
Low	Connect to GND
Resistor	150kΩ resistor to GND
High-Z	No connection (floating)
High	Connect to VCAP

表 9. PMBus アドレス・デコード (7 ビット・アドレス)

ADR1 State	ADR0 State	Device Address (Hex)
Low	Low	0x10
Low	Resistor	0x11
Low	High-Z	0x12
Low	High	0x13
Resistor	Low	0x14
Resistor	Resistor	0x15
Resistor	High-Z	0x16
Resistor	High	0x17
High-Z	Low	0x18
High-Z	Resistor	0x19
High-Z	High-Z	0x1A
High-Z	High	0x1B
High	Low	0x1C

表 9. PMBus アドレス・デコード (7 ビット・アドレス)  
(続き)

ADR1 State	ADR0 State	Device Address (Hex)
High	Resistor	0x1D
High	High-Z	0x1E
High	High	0x1F

## SMBus プロトコルの使用方法

ADM1273 上のすべての I<sup>2</sup>C トランザクションは、SMBus で定義されたバス・プロトコルを使用して実行されます。ADM1273 では、次の SMBus プロトコルが実装されています。

- ▶ バイトの送信
- ▶ バイトの受信
- ▶ バイトの書込み
- ▶ バイトの読出し
- ▶ ワードの書込み
- ▶ ワードの読出し
- ▶ ブロックの読出し

## パケット・エラー・チェック

ADM1273 の PMBus インターフェースは、SMBus 標準で定義されている PEC バイトの使用をサポートします。PEC バイトは、読出しトランザクション中は ADM1273 によって送信され、書込みトランザクション中はバス・ホストによって ADM1273 に送信されます。ADM1273 は、実行する全ての SMBus プロトコルで PEC をサポートしています。

PEC バイトの使用はオプションです。バス・ホストは、メッセージごとに ADM1273 で PEC バイトを使用するかどうかを決定できます。ADM1273 で PEC を有効または無効にする必要はありません。

トランザクションが読出ししか書込みかどうかにより、PEC バイトをバス・ホストまたは ADM1273 で使用して、バス・トランザクション中のエラーを検出します。ホストが、読出しトランザクション中に読み出された PEC バイトが正しくないと判断した場合、必要に応じて読出しを繰り返すことができます。ADM1273 が、書込みトランザクション中に送信された PEC バイトが正しくないと判断した場合、コマンドを無視し (実行しない)、ステータス・フラグをセットします。

グループ・コマンド内で、ホストは PEC バイトをメッセージの一部として ADM1273 に送信するかしないかを選択できます。

## I<sup>2</sup>C バスの部分トランザクション

I<sup>2</sup>C バスに部分トランザクションがある場合 (スプリアス・データがスタート・コマンドとして解釈されるなど)、ADM1273 の I<sup>2</sup>C バスは I<sup>2</sup>C トランザクションの最中であると想定するので、ロックアップしません。他のトランザクションの最中でも、新しいスタート・コマンドが認識されます。

## PMBus インターフェース

## SMBus メッセージ・フォーマット

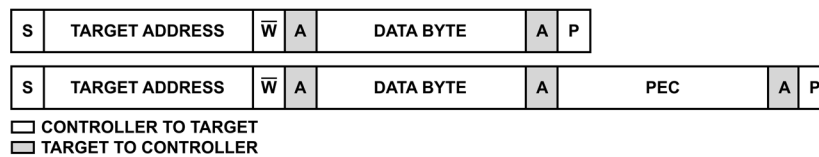
図 43～図 51 に、ADM1273 でサポートされる SMBus プロトコルと PEC のタイプを示します。これらの図中でグレー表示になっていないセルは、バス・ホストがアクティブにバスを駆動していることを示します。グレー表示のセルは、ADM1273 がバスを駆動していることを示します。

図 43～図 51 では以下の略号を使用しています。

- ▶ S はスタート条件。
- ▶ Sr は反復開始条件。

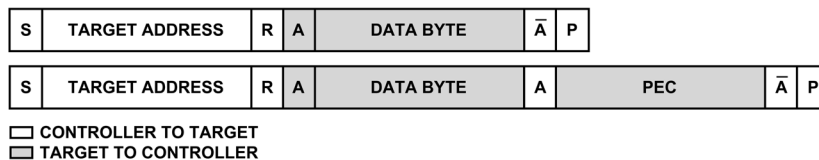
- ▶ P はストップ条件。
- ▶ R は読出しビット。
- ▶  $\bar{W}$  は書込みビット。
- ▶ A はアクノレッジ・ビット (0)。
- ▶  $\bar{A}$  はアクノレッジ・ビット (1)。

アクノレッジ・ビット A は、転送されたバイトがデバイスによって正常に受信されると、通常はアクティブ・ロー (ロジック 0) になります。ただし、受信デバイスがバス・コントローラの場合は、最後に読み出されたバイトのアクノレッジ・ビットはロジック 1 になり、 $\bar{A}$  で示されます。



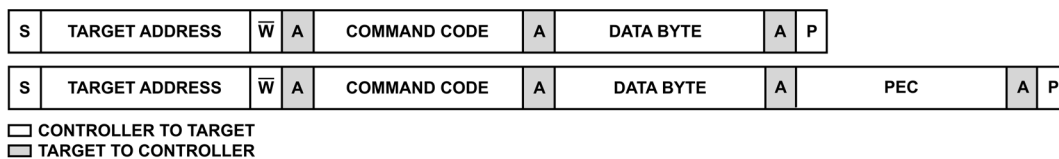
043

図 43. 送信バイトと PEC 付きの送信バイト



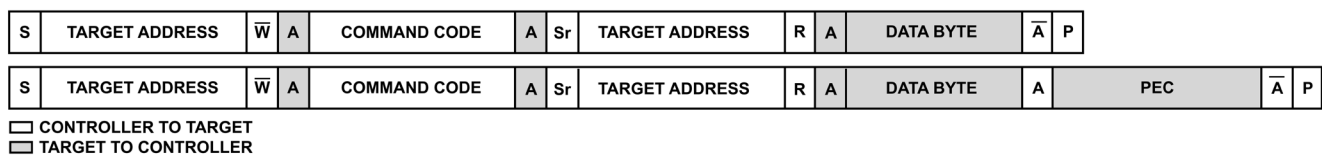
044

図 44. 受信バイトと PEC 付きの受信バイト



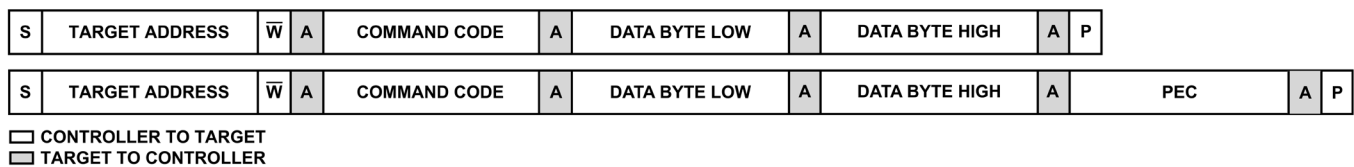
045

図 45. 書込みバイトと PEC 付きの書込みバイト



046

図 46. 読出しバイトと PEC 付きの読出しバイト

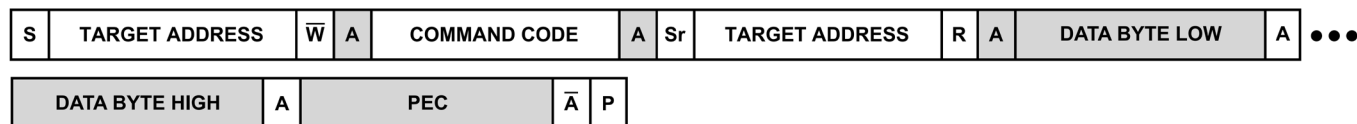
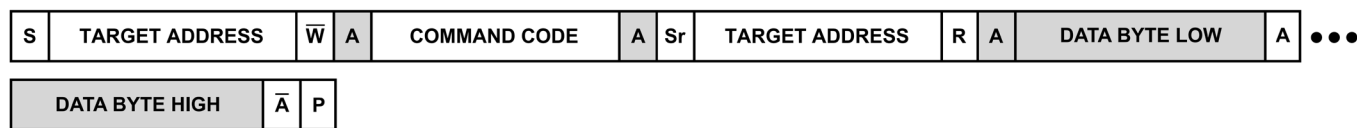


047

図 47. 書込みワードと PEC 付きの書込みワード

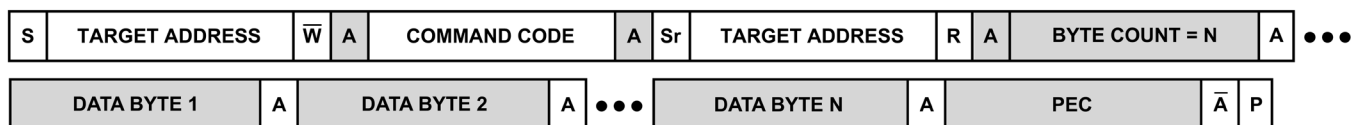
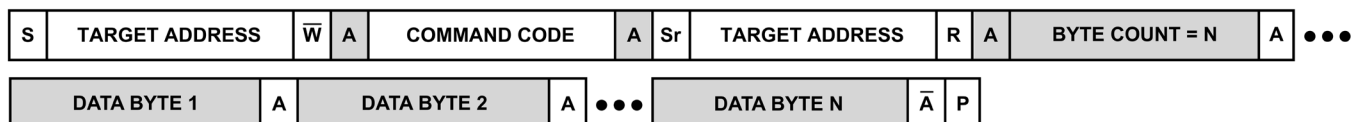


## PMBus インターフェース



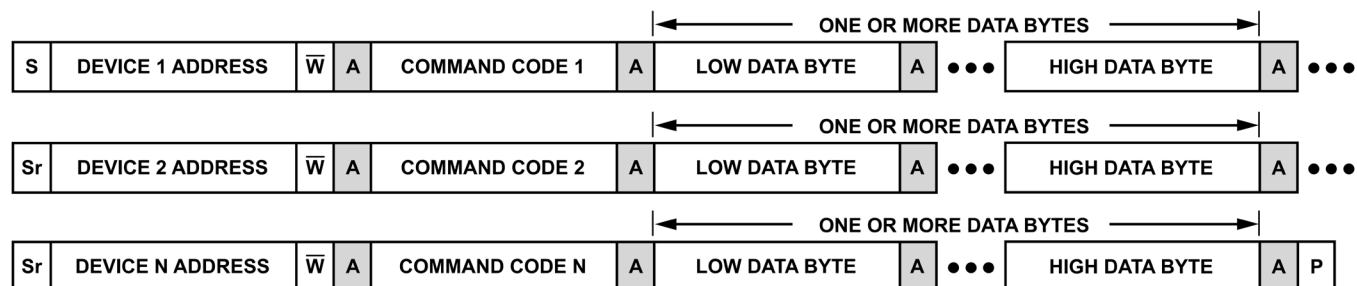
☐ CONTROLLER TO TARGET  
☒ TARGET TO CONTROLLER

図 48. 読出しワードと PEC 付きの読出しワード



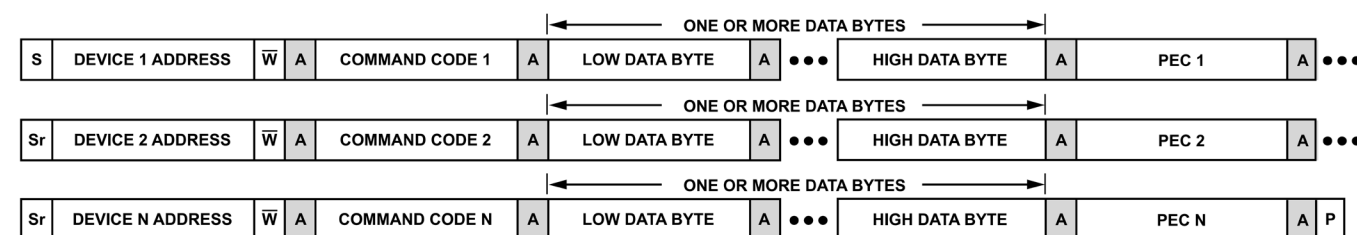
☐ CONTROLLER TO TARGET  
☒ TARGET TO CONTROLLER

図 49. ブロック読出しと PEC 付きのブロック読出し



☐ CONTROLLER TO TARGET  
☒ TARGET TO CONTROLLER

図 50. グループ・コマンド



☐ CONTROLLER TO TARGET  
☒ TARGET TO CONTROLLER

図 51. PEC 付きのグループ・コマンド

## PMBus インターフェース

### グループ・コマンド

PMBus 標準は、グループ・コマンドと呼ばれるものを定義しています。グループ・コマンドは、コマンドまたはデータを同時に複数のデバイスに送信するシングル・バス・トランザクションです。各デバイスは、独自のアドレスを使用して個別にアドレス指定されます。専用のグループ・コマンド・アドレスはありません。グループ・コマンド・トランザクションには、デバイスにデータを送信する書き込みコマンドのみを含めることができます。グループ・コマンドを使用してデバイスからデータの読出しを実行することはできません。

I<sup>2</sup>C プロトコルの観点から考えると、通常の実行コマンドは次の内容で構成されます。

- ▶ I<sup>2</sup>C 開始条件。
- ▶ ターゲット・アドレス・ビットと書き込みビット（ターゲット・デバイスからのアキュレシが継続）。
- ▶ 1 つ以上のデータ・バイト（各バイトの後にターゲット・デバイスからのアキュレシが継続）。
- ▶ トランザクションを終了するための I<sup>2</sup>C ストップ条件。

グループ・コマンドは、1 つのターゲット・デバイスにデータが書き込まれた後に、反復開始条件がバスに設定され、次のターゲット・デバイスのアドレスとデータが続くという点で非グループ・コマンドとは異なります。このプロセスが、すべてのデバイスで書出しが実行されるまで続き、この時点でコントローラ・デバイスがストップ条件をバスに配置します。

グループ・コマンドと PEC 付きグループ・コマンドのフォーマットをそれぞれ、図 50 と図 51 に示します。

グループ・コマンドの一部として書き込みが実行される各デバイスは、書き込まれたコマンドを即座には実行しません。デバイスは、ストップ条件がバスに設定されるまで待機する必要があります。設定された時点で、すべてのデバイスがそれぞれのコマンドを同時に実行します。

例えば、グループ・コマンドを使用して、複数の PMBus デバイスを同時にオンまたはオフにできます。また、ADM1273 の場合は、変換を開始する電力モニタ・コマンドを発行し、複数の ADM1273 デバイスに同時にサンプリングを実行させることもできます。

### ホットスワップ制御コマンド

#### OPERATION コマンド

FET を駆動する GATE ピンは、専用のホットスワップ・ステート・マシンによって制御されます。UVx および OV の入力ピン、EFAULT、ESTART、PWGIN、ENABLE の各ピン、電流検出がすべてステート・マシンに供給され、ゲートをオフにするタイミングと、どのプルダウン電流でゲートをオフにするかを制御します。

また、PMBus インターフェース経由でコマンドを使用して、ホットスワップ GATE の出力を制御することもできます。OPERATION コマンドを使用して、ホットスワップ出力をオンにすることを要求します。ただし、入力電源からの電力が必要より低いことを UVx ピンが示している場合、OPERATION コマンドが出力を有効にするように要求してもホットスワップ出力はオンになりません。

OPERATION コマンドを使用してホットスワップ出力を無効にすると、すべてのホットスワップ・ステート・マシンの制御入力が、ホットスワップ出力のイネーブルが可能であると示していても、GATE ピンはローになります。

OPERATION コマンドのビット 7（オン・ビットとも呼ぶ）のデフォルト状態は 1 です。このため、ADM1273 が UVLO から解除されると、ホットスワップ出力は常に有効になります。オン・ビットが変化しない場合、UVx 入力または ENABLE/ENABLE 入力がホットスワップ・コントローラのオン/オフ制御信号になります。

UVx 信号がハイの間にオン・ビットが 0 に設定されると、ホットスワップ出力はオフになります。UVx 信号がローの場合または OV 信号がハイの場合、ホットスワップ出力は既にオフになっているので、オン・ビットのステータスは無効です。

オン・ビットが 1 に設定されると、ホットスワップ出力はオンになるように要求されます。UVx 信号がローの場合または OV 信号がハイの場合は、オン・ビットを 1 に設定しても無効で、ホットスワップ出力はオフのままです。

STATUS\_BYTE コマンドまたは STATUS\_WORD コマンドを使用すると、ホットスワップ出力が有効かどうかをいつでも判断できます（詳細については [ステータス・コマンド](#) のセクションを参照）。

また、OPERATION コマンドは、ステータス・レジスタのラッチされたフォルトをクリアすることもできます。ラッチ・フォルトをクリアするには、オン・ビットを 0 に設定した後、1 にリセットします。これにより、ラッチした FAULT ピンをクリアすることもできます。

#### DEVICE\_CONFIG コマンド

DEVICE\_CONFIG コマンドを使用すると、ADM1273 内の特定の設定を構成できます。例えば、FET 正常性の検出の有効化または無効化、汎用入出力（GPIO）ピンの構成、重度の過電流設定の期間の変更などです。

#### POWER\_CYCLE コマンド

POWER\_CYCLE コマンドを使用すると、10.1 秒間（デフォルト）オフにしてからオンに戻るように ADM1273 に指示できます。このコマンドは、ADM1273 がオフになると ADM1273 を制御するプロセッサもパワーオフされる場合に使用すると便利です。このコマンドによってプロセッサは、1 つのコマンドの一部として ADM1273 をオフにしてから再度オンにするよう要求できます。

### ADM1273 の情報コマンド

#### CAPABILITY コマンド

ホスト・プロセッサは、CAPABILITY コマンドを使用して ADM1273 がサポートしている I<sup>2</sup>C バス機能を判断できます。報告される機能には、最大バス速度、デバイスでの PEC バイトのサポート有無、SMBus アラート報告機能が含まれます。

#### PMBUS\_REVISION コマンド

PMBUS\_REVISION コマンドは、PMBus 標準の Part I および Part II のバージョンを報告します。



## PMBus インターフェース

### MFR\_ID、MFR\_MODEL、MFR\_REVISION コマンド

MFR\_ID、MFR\_MODEL、MFR\_REVISION の各コマンドは、ASCII 文字列を返し、これを使用してバス上の ADM1273 の検出と識別を行うことができます。

これらのコマンドは、SMBus ブロックの読出しメッセージ・タイプを使用して読み出されます。このメッセージ・タイプは、リードバックされる文字列データの長さに対応するバイト数を ADM1273 が返すことを必要とします。

### ステータス・コマンド

ADM1273 には、ホットスワップ・コントローラと電力モニタからのフォルトおよび警告を報告するステータス・ビットがあります。これらのステータス・ビットは、階層的に配置された 6 つの個別のレジスタに配置されます。STATUS\_BYTE コマンドと STATUS\_WORD コマンドは、それぞれ 8 ビットと 16 ビットの上位レベルの情報を提供します。STATUS\_BYTE コマンドと STATUS\_WORD コマンドには、最も重要なステータス・ビットの他、他の 5 つのステータス・レジスタからより詳細なステータス情報を読み出す必要があるかどうかを示すポインタ・ビットが含まれます。

ADM1273 では、フォルトと警告が明確に区別されます。フォルトは、常にホットスワップ・コントローラによって生成され、通常はハードウェア・コンポーネントの値によって定義されます。フォルトを生成させるイベントは下記のとおりです。

- ▶ ホットスワップ・タイマーがタイムアウトする過電流条件
- ▶ OV ピンの過電圧条件
- ▶ UV ピンの低電圧条件
- ▶ 過熱状態
- ▶ FET 正常性の問題の検出

フォルトが発生すると、ホットスワップ・コントローラは常にアクションを起こし、FET を駆動する GATE ピンを通常はオフにします。FAULT ピンがアサートされると、PWRGD ピンはデアサートされます。また、フォルトが発生すると、GPIO2/ALERT2 ピンで SMBus アラートが生成される場合があります。

ADM1273 におけるすべての警告は、電力モニタによって生成されます。電力モニタは電圧、電流、温度をサンプリングし、それらの測定値を様々な制限コマンドで設定された閾値と比較します。警告は、ホットスワップ・コントローラには影響しませんが、GPIOx/ALERTx 出力ピンの片方または両方で SMBus アラートが生成される場合があります。

ステータス・ビットが設定されている場合、フォルトまたは警告のステータス条件がアクティブであるか、過去のある時点でアクティブであったことを意味します。フォルトまたは警告のビットがセットされると、OPERATION コマンドまたは CLEAR\_FAULTS コマンドのいずれかを使用して明示的にクリアするまでラッチされます。その他のいくつかのステータス・ビットはライブです。つまり、常にステータス条件を反映し、ラッチされることはありません。

### STATUS\_BYTE コマンドと STATUS\_WORD コマンド

STATUS\_BYTE コマンドと STATUS\_WORD コマンドは、デバイス全体のステータスのスナップショットを取得します。これらのコマンドは、その他のステータス・コマンドを使用して詳細な情報を読み出す必要があるかどうかを示します。

STATUS\_WORD コマンドで返されるワードの下位バイトは、STATUS\_BYTE コマンドで返されるバイトと同じです。STATUS\_WORD コマンドで返される上位バイトは、すべてのアクティブなステータス・ビットを取得するため、その他のステータス・コマンドのどれを発行するか決定するビット数を提供します。FET 正常性とパワー・グッドのステータス・ビットも STATUS\_WORD の上位バイトにあります。

### STATUS\_INPUT コマンド

STATUS\_INPUT コマンドは、入力電源の電圧フォルトと警告、および過電力の警告に関連する複数のビットを返します。

### STATUS\_VOUT コマンド

STATUS\_VOUT コマンドは、出力電源の電圧警告に関連する複数のビットを返します。

### STATUS\_IOUT コマンド

STATUS\_IOUT コマンドは、出力電源の電流フォルトおよび警告に関連する複数のビットを返します。

### STATUS\_TEMPERATURE コマンド

STATUS\_TEMPERATURE コマンドは、外付けトランジスタの温度フォルトおよび警告に関連するいくつかのビットを返します。

### STATUS\_CML コマンド

STATUS\_CML コマンドは、I<sup>2</sup>C/PMBus のフォルトおよびトリム・メモリの CRC/ECC フォルトに関連する複数のビットを返します。

### STATUS\_MFR\_SPECIFIC コマンド

STATUS\_MFR\_SPECIFIC コマンドは、標準の PMBus コマンドですが、返されるバイトの内容は ADM1273 に固有のものです。

### CLEAR\_FAULTS コマンド

CLEAR\_FAULTS コマンドは、セットされたフォルト・ビットおよび警告ビットをクリアします。フォルトおよび警告のビットは、セットされるとラッチされます。このため、ホストはフォルトまたは警告の条件が発生した後、いつでもビットを読み出すことができ、実際に発生した問題が何かを判断できます。

## PMBus インターフェース

CLEAR\_FAULTS コマンドが発行されてフォルトまたは警告の条件がアクティブでなくなると、ステータス・ビットはクリアされます。入力電圧が UV<sub>x</sub> ピンの低電圧閾値を下回るなどの条件が引き続きアクティブな場合、CLEAR\_FAULTS コマンドはステータス・ビットのクリアを試行しますが、ステータス・ビットは即座に再度セットされます。

## GPIO およびアラート・ピンのセットアップ・コマンド

ADM1273 には、GPIO1/ $\overline{\text{ALERT1}}$ /CONV と GPIO2/ $\overline{\text{ALERT2}}$  の 2 つの多目的ピンがあります。

これらのピンは、PMBus 経由で次の 3 つの出力モードのいずれかで設定できます。

- ▶ 汎用デジタル出力
- ▶ PMBus ステータス・レジスタで 1 つ以上のフォルト／警告ステータス・ビットがアクティブになると、SMBus アラートを生成する出力
- ▶ デジタル・コンパレータ

デジタル・コンパレータ・モードでは、電流、電圧、電力、温度の各警告の閾値を、ADM1273 による読出し値または計算値と比較します。比較の結果が、設定されている閾値よりも大きい小さいかに従い、出力をハイまたはローに設定します。

SMBus アラートを生成するようにこれらのピンを構成する方法、および応答して条件をクリアする方法の例については、[SMBus ARA の使用例](#)のセクションを参照してください。

## ALERT1\_CONFIG コマンドと ALERT2\_CONFIG コマンド

ALERT1\_CONFIG コマンドおよび ALERT2\_CONFIG コマンドは、ビット・マスクの組み合わせを使用してステータス・ビットを選択します。このビットが設定されると、プロセッサに対して SMBus アラート信号が生成されるか、デジタル・コンパレータ・モードが制御されます。14 番ピンと 13 番ピン（GPIO1/ $\overline{\text{ALERT1}}$ /CONV と GPIO2/ $\overline{\text{ALERT2}}$ ）を、DEVICE\_CONFIG レジスタで SMBus アラート・モードまたはデジタル・コンパレータ・モードに設定する必要があります。

13 番ピンまたは 14 番ピンを GPO モードに設定すると、ソフトウェアによってピンが制御されます。このモードに設定すると、SMBus アラート・マスクング・ビットは無視されます。

## 電力モニタのコマンド

ADM1273 には、電流、電圧、温度を測定可能な 12 ビットの高精度電力モニタがあります。電力モニタには様々な動作オプションを設定でき、連続モードまたは様々なサンプル平均化オプションを設定できるシングルショット・モードで動作します。

電力モニタは、次の量を測定できます。

- ▶ 入力電圧 ( $V_{\text{IN}}$ )
- ▶ 出力電圧 ( $V_{\text{OUT}}$ )
- ▶ 出力電流 ( $I_{\text{OUT}}$ )
- ▶ 外部温度

測定結果から、次の量を計算します。

- ▶ 入力電力 ( $P_{\text{IN}}$ )
- ▶ 入力電力量 ( $E_{\text{IN}}$ )

## PMON\_CONFIG コマンド

電力モニタは、様々なモードで実行できます。PMON\_CONFIG コマンドは電力モニタをセットアップします。

以下を設定できます。

- ▶ シングルショットまたは連続サンプリングを使用できます。
- ▶  $V_{\text{IN}}$ / $V_{\text{OUT}}$ /温度サンプリングのイネーブル／ディスエーブル
- ▶ 電流と電圧サンプルの平均
- ▶ 電力サンプルの平均
- ▶ 同時サンプリングのイネーブル／ディスエーブル
- ▶ 温度センサー・フィルタのイネーブル／ディスエーブル

電力モニタのサンプリング中に電力モニタの設定を変更することは推奨しません。デバイスを正しく動作させ、スプリアス・データやステータス・アラートの生成を避けるには、電力モニタを停止してから変更してください。

## PMON\_CONTROL コマンド

電力モニタのサンプリングは、PMON\_CONTROL コマンドを使用してハードウェアまたはソフトウェアから開始できます。このコマンドは、シングルショットまたは連続モードで使用できます。

## READ\_VIN、READ\_VOUT、READ\_IOUT コマンド

ADM1273 の電力モニタは、センス抵抗の両端に発生する電圧を常に測定し、それによって電流を測定します。デフォルトでは、SENSE+ピンからの入力電圧測定動作が有効になっています。VOUT ピンの出力電圧は、PMON\_CONFIG コマンドで有効になっていれば使用できます。

## READ\_TEMPERATURE\_1 コマンド

PMON\_CONFIG コマンドによって、外部トランジスタの温度計測動作を有効にできます。イネーブルにすると、温度センサーは 6ms ごとに 64 $\mu$ s の間 ADC を制御し、12ms ごとに測定値を返します。

## READ\_PIN、READ\_PIN\_EXT、READ\_EIN、READ\_EIN\_EXT コマンド

12 ビットの入力電圧 ( $V_{\text{IN}}$ ) と 12 ビットの電流 ( $I_{\text{OUT}}$ ) の測定値を ADM1273 が乗算し、入力電力の値を得ます。この乗算は、固定小数点演算を使用し、24 ビットの値を生成します。数値の形式は 12.0 であり、小数部分がないと仮定されています。負の電力が返されないように、正の  $I_{\text{OUT}}$  値のみが使用されます。

## PMBus インターフェース

この 24 ビット値は、READ\_PIN\_EXT コマンドを使用して ADM1273 から読み出せます。ここでは、PIN\_EXT は常に正になる 2 の補数のバイナリ値なので、最上位ビット (MSB) は常にゼロになります。

24 ビット値の 16 個の最上位ビットは、P<sub>IN</sub> の値として使用されます。P<sub>IN</sub> は常に正になる 2 の補数のバイナリ値なので、16 ビットの P<sub>IN</sub> ワードの MSB は常にゼロです。

電力計算を完了するたびに、24 ビットの電力値が 24 ビットの電力アキュムレータ・レジスタに加算されます。これも 2 の補数表現なので、MSB は常にゼロになります。この電力アキュムレータ・レジスタが 0x7FFFFFF から 0x000000 にロールオーバーするたびに、16 ビットのロールオーバー・カウンタがインクリメントされます。ロールオーバー・カウンタはストレート・バイナリで、ロールオーバーする前の最大値は 0xFFFF です。

24 ビットのストレート・バイナリ電力サンプル・カウンタも、電力値が計算されて電力量アキュムレータに加算されるたびに 1 ずつインクリメントされます。

これらのレジスタは、電力量アキュムレータで必要な精度レベルと ADM1273 から読出しを実行する頻度の制限に応じて、2 つのコマンドのいずれかを使用してリードバックできます。

バス・ホストは読み出した値から、累積された電力量の差分、サンプル数の差分、最後の読出し以降の時間差分を計算することで、最後の読出し以降の平均電力と消費電力を計算することができます。

時間差分は、デバイスからの読出しコマンドを送信した時刻に基づいてバス・ホストによって計算されます。ADM1273 からは提供されません。

データ損失を避けるため、バス・ホストはロールオーバー・カウンタが 2 回以上折り返されない速度で読出しを実行する必要があります。カウンタが折り返されると、P<sub>IN</sub> の次の読出し値は前の読出し値よりも小さくなります。

READ\_EIN コマンドは、電力量アキュムレータの上位 16 ビット、ロールオーバー・カウンタの下位 8 ビット、サンプル・カウンタの 24 ビット全体を返します。

READ\_EIN\_EXT コマンドは、電力量アキュムレータの 24 ビット全体、ロールオーバー・カウンタの 16 ビット全体、サンプル・カウンタの 24 ビット全体を返します。より長いロールオーバー・カウンタを使用すると、デバイス読出しの間隔を数秒から数分に延ばすことができ、データを喪失することがありません。

## PEAK\_IOUT、PEAK\_VIN、PEAK\_VOUT、PEAK\_PIN、PEAK\_TEMPERATURE コマンド

ADM1273 には、電圧と電流の読出しを実行する標準の PMBus コマンドの他に、最後にクリアした後の最大ピーク電圧、電流、電力、温度を報告できるコマンドがあります。

電流モニタが電流と電圧の測定値をサンプリングして平均化した後にのみ、ピーク値が更新されます。各ピーク値に対応するコマンドで 0 を書き込むと、ピーク値がクリアされます。

## 警告制限値のセットアップ・コマンド

ADM1273 の電力モニタは、多数の警告条件を同時に監視でき、ステータス・コマンドを使用してユーザ定義の閾値を超える電流、電圧、電力、温度を報告できます。

電力モニタが実行する全ての比較においては、測定値がスレッシュホールドよりも厳密に大きいか小さい必要があります。

パワーアップ時に、すべての閾値の制限値が最小スケール（低電圧または低電流条件の場合）または最大スケール（過電圧、過電流、過電力、過熱条件の場合）のいずれかに設定されます。この要件により、デフォルトではステータス警告の生成を効率的にディスエーブルにします。明示的に閾値が設定されるまで、ステータス・レジスタに含まれる警告ビットは設定されません。

## VIN\_OV\_WARN\_LIMIT コマンドおよび VIN\_UV\_WARN\_LIMIT コマンド

VIN\_OV\_WARN\_LIMIT コマンドおよび VIN\_UV\_WARN\_LIMIT コマンドを使用して、SENSE+ピンで測定される入力電圧の OV と UV のスレッシュホールドを設定します。

## VOUT\_OV\_WARN\_LIMIT コマンドおよび VOUT\_UV\_WARN\_LIMIT コマンド

VOUT\_OV\_WARN\_LIMIT および VOUT\_UV\_WARN\_LIMIT コマンドを使用して、VOUT ピンで測定される出力電圧の OV と UV<sub>x</sub> の閾値を設定します。

## IOUT\_OC\_WARN\_LIMIT コマンド

IOUT\_OC\_WARN\_LIMIT コマンドを使用して、センス抵抗を流れる電流の OC スレッシュホールドを設定します。

## OT\_WARN\_LIMIT コマンド

OT\_WARN\_LIMIT コマンドを使用して、外部トランジスタで計測される温度に対する過熱閾値を設定します。

## PMBus インターフェース

### PIN\_OP\_WARN\_LIMIT コマンド

PIN\_OP\_WARN\_LIMIT コマンドを使用して、負荷に供給される電力の過電力閾値を設定します。

### PMBus の直接形式での変換

ADM1273 は、電圧、電流、電力値などの実世界の数値を表すために、PMBus の直接形式を使用します。直接形式の数値は、2 バイト、2 の補数、バイナリ整数値の形式をとります。

次の式を使用して、直接形式の値と実世界の数値を変換できます。  
式 9 は実世界の数値を PMBus の直接形式の値に変換し、式 10 は PMBus の直接形式の値を実世界の値に変換します。

$$Y = (mX + b) \times 10^R \quad (9)$$

$$X = 1/m \times (Y \times 10^{-R} - b) \quad (10)$$

ここで、

$Y$  は PMBus の直接形式の値。

$m$  は傾き係数で、2 バイトの 2 の補数を使用した整数。

$X$  は実世界の値。

$b$  はオフセットで、2 バイトの 2 の補数を使用した整数。

$R$  はスケーリング指数で、1 バイトの 2 の補数を使用した整数。

電圧、電流、電力、温度の変換には、同じ式が使用されます。使用される  $m$ 、 $b$ 、 $R$  の各係数の値のみが異なります。表 10 に、ADM1273 で必要なすべての係数を示します。

#### 例 1

IOUT\_OC\_WARN\_LIMIT は、直接形式で表される電流制限値を必要とします。

必要な電流制限値が 10A の場合は、 $R_{SENSE} = 1\text{m}\Omega$ 、IRANGE は 15mV です。式 9 を使用し、 $X$  をアンペア単位で表記すると、次のようになります。

$$Y = ((1326 \times 10) + 20,480) \times 10^{-1}$$

$$Y = 3374$$

IOUT\_OC\_WARN\_LIMIT コマンドを使用して 3374 を書き込むと、10A の過電流警告が設定されます。

#### 例 2

READ\_IOUT コマンドが、検出抵抗を流れる電流として直接形式で 4000 という値を返したとします。

この値を電流に変換するには、式 10 を使用し、 $R_{SENSE} = 1\text{m}\Omega$  および IRANGE = 30mV とします。

$$X = 1/663 \times (4000 \times 10^1 - 20,480)$$

$$X = 29.44\text{A}$$

これは、READ\_IOUT が返した値が 4000 の場合、センス抵抗に 29.44A が流れていることを意味します。

電力量アキュムレータは複数の電力値の合計なので、電力値を変換するために使用するのと同じ計算が READ\_EIN コマンドで返される電力量アキュムレータ値にも適用されます。

READ\_PIN\_EXT コマンドと READ\_EIN\_EXT コマンドで返される値は、READ\_PIN コマンドと READ\_EIN コマンドで返される 16 ビット値の 24 ビット拡張バージョンです。直接形式の値は、表 10 に示す係数で変換する前に、256 で除算する必要があります。

#### 例 3

PIN\_OP\_WARN\_LIMIT コマンドは、直接形式で表される電力制限値を必要とします。

必要とされる電力制限値が 1200W で、IRANGE と VRANGE がそれぞれ 30mV と 60V である場合、式 9 を使用して次のように計算されます。

$$Y = (17561 \times 1200) \times 10^{-3}$$

$$Y = 21,073$$

PIN\_OP\_WARN\_LIMIT コマンドを使用して 21,073 の値を書き込むと、1200W の過電力警告が設定されます。

### LSB 値を使用した電圧と電流の変換

READ\_VIN、READ\_VOUT、READ\_IOUT コマンドで返される直接形式の電圧値と電流値、およびそれぞれに対応するピーク・バージョンは、ADM1273 ADC が直接出力するデータです。電圧と電流は 12 ビットの ADC 出力コードなので、ADC での LSB のサイズが分かっているならば、実世界の値にも変換できます。

PMBus 変換で定義される  $m$ 、 $b$ 、 $R$  の係数は、整数であることが必要なので、わずかに丸められます。そのため、正確な LSB 値を利用する方法を使用した方が、やや正確な数値に変換できます。

#### ADC コードの電流への変換

ADC コードを電流値（アンペア単位）に変換するには、式 11 と式 12 を使用します。

$$V_{\Delta SENSE} = LSB_{CURRENT} \times (I_{ADC} - 2048) \quad (11)$$

ここで、

$$V_{\Delta SENSE} = (V_{SENSE+}) - (V_{SENSE-})$$

$$LSB_{CURRENT} = 7.53\mu\text{V} \text{ (15mV レンジ) }、15.06\mu\text{V} \text{ (30mV レンジ)}$$

$I_{ADC}$  は 12 ビットの ADC コード。

$$I_{OUT} = V_{\Delta SENSE} / R_{SENSE} \quad (12)$$

ここで、

$I_{OUT}$  は測定された電流値（アンペア単位）。

$R_{SENSE}$  は検出抵抗の値（オーム単位）。

例えば、30mV レンジでは、コード 4000 は  $V_{\Delta SENSE} = 29.397\text{mV}$  になります。

## PMBus インターフェース

## ADC コードの電圧への変換

ADC コードを電圧に変換するには、次の数式を使用します。

$$V_M = LSB_{VOLTAGE} \times V_{ADC} \quad (13)$$

ここで、

$V_M$  は測定値（ボルト単位）。

$LSB_{VOLTAGE} = 14.77\text{mV}$ （0V～60V レンジ）、 $24.62\text{mV}$ （0V～100V レンジ）。

$V_{ADC}$  は 12 ビットの ADC コード。

例えば、100V レンジでは、コード 4000 は  $V_M = 98.48\text{V}$  になります。

## ADC コードの電力への変換

ADC コードを電力（ワット単位）に変換するには、次の数式を使用します。

$$P_M = LSB_{POWER} \times P_{ADC} / R_{SENSE} \quad (14)$$

ここで、

$P_M$  は測定値（ワット単位）。

$LSB_{POWER}$  は、表 10 に示す LSB 係数の電力で、 $10^{-6}$  の桁で表現されます。

$P_{ADC}$  は 16 ビットの ADC コード。

例えば、0V～100V のレンジと 0V～30mV のレンジでは、コード 10000 は  $P_M = 949.2\text{W}$  になります。

## 電流の 12 ビット値への変換

電流（アンペア単位）を 12 ビット値に変換するには、式 15 と式 16 を使用します（結果は最も近い整数に丸められます）。

$$V_{\Delta SENSE} = I_A \times R_{SENSE} \quad (15)$$

ここで、

$$V_{\Delta SENSE} = (V_{SENSE+}) - (V_{SENSE-})$$

$I_A$  は電流値（アンペア単位）。

$R_{SENSE}$  は検出抵抗の値（オーム単位）。

$$I_{CODE} = 2048 + (V_{\Delta SENSE} / LSB_{CURRENT}) \quad (16)$$

ここで、

$I_{CODE}$  は 12 ビットの ADC コード。

$LSB_{CURRENT} = 7.53\mu\text{V}$ （0V～15mV レンジ）、 $15.06\mu\text{V}$ （0V～30mV レンジ）

## 電圧の 12 ビット値への変換

電圧を 12 ビット値に変換するには、次の式を使用します（結果は最も近い整数に丸められます）。

$$V_{CODE} = V_A / LSB_{VOLTAGE} \quad (17)$$

ここで、

$V_{CODE}$  は 12 ビットの ADC コード。

$LSB_{VOLTAGE} = 14.77\text{mV}$ （0V～60V レンジ）、 $24.62\text{mV}$ （0V～100V レンジ）。

## 電源の 16 ビット値への変換

電力を 16 ビット値に変換するには、次の式を使用します（結果は最も近い整数に丸められます）。

$$P_{CODE} = P_A \times R_{SENSE} / LSB_{POWER} \quad (18)$$

ここで、

$P_{CODE}$  は 16 ビットの ADC コード。

$P_A$  は電力値（ワット単位）。

$R_{SENSE}$  は検出抵抗の値（オーム単位）。

$LSB_{POWER}$  は、表 10 に示す LSB 係数の電力で、 $10^{-6}$  の桁で表現されます。

表 10. 電圧、電流、電力、温度の変換に必要な係数（ $R_{SENSE}$  は  $\text{m}\Omega$  単位）

Coefficient	Voltage		Current		Power				Temperature
	0V to 60V Range	0V to 100V Range	0V to 15mV Range	0V to 30mV Range	0V to 15mV and 0V to 60V Ranges	0V to 15mV and 0V to 100V Ranges	0V to 30mV and 0V to 60V Ranges	0V to 30mV and 0V to 100V Ranges	
m	6770	4062	$1326 \times R_{SENSE}$	$663 \times R_{SENSE}$	$3512 \times R_{SENSE}$	$21071 \times R_{SENSE}$	$17561 \times R_{SENSE}$	$10535 \times R_{SENSE}$	42
b	0	0	20480	20480	0	0	0	0	31871
R	-2	-2	-1	-1	-2	-3	-3	-3	-1
LSB	14.77	24.62	7.53	15.06	28.47	47.46	56.94	94.92	Not applicable



## アプリケーション情報

## 汎用出力ピンの動作

ADM1273 は柔軟なアラート・システムを備えており、1 つ以上のフォルト／警告条件を外部デバイスに示すことができます。

## フォルトと警告

ADM1273 の PMBus フォルトは、通常、アナログ・イベントで生成され（温度フォルトは例外）、ホットスワップ出力の状態を変化させ、オフにします。定義されているフォルトの原因には、次のものがあります。

- ▶ UVx ピンで検出される低電圧（UV）イベント。
- ▶ OV ピンで検出される過電圧（OV）イベント。
- ▶ ホットスワップのタイムアウトを発生させる過電流（OC）イベント。
- ▶ 外部トランジスタで検出される過熱（OT）イベント。
- ▶ パス MOSFET で検出される故障。

フォルトは連続してモニタされ、デバイスに電力が供給されている限り、モニタが無効になることはありません。フォルトが発生すると、1 つ以上の STATUS\_xxx レジスタの対応するステータス・ビットがセットされます。

ステータス・レジスタのビット・フィールドの値 1 は、常にフォルトまたは警告の状態を示します。ステータス・レジスタのフォルトおよび警告のビットは、1 に設定されるとラッチされます。フォルト状態がアクティブでなくなった場合、ラッチされたビットを 0 にクリアするには、CLEAR\_FAULTS コマンドまたは OPERATION コマンドを使用して、ホットスワップ出力をオフにしてから再度オンにします。

警告はフォルトほど深刻ではなく、ホットスワップ・コントローラの状態は変化しません。警告源は、次のように定義されます。

- ▶ CML: I<sup>2</sup>C バスで通信エラーが発生した。
- ▶ HS\_INLIM\_FAULT: 回路ブレーカの閾値がトリップし、EFAULT/ESTART がランプを開始するが、シャットダウンするとは限らない。
- ▶ ADC からの I<sub>OUT</sub> OC 警告。
- ▶ ADC からの V<sub>IN</sub> UV 警告。
- ▶ ADC からの V<sub>IN</sub> OV 警告。
- ▶ ADC からの V<sub>OUT</sub> UV 警告。
- ▶ ADC からの V<sub>OUT</sub> OV 警告。
- ▶ V<sub>IN</sub> × I<sub>OUT</sub> 計算からの P<sub>IN</sub> 過電流（OP）警告。
- ▶ ADC からの OT 警告。
- ▶ ADC からのヒステリシス出力警告。

## アラートの生成

ホスト・デバイスは、ステータス・コマンドを使用して ADM1273 を定期的にポーリングし、フォルト／警告がアクティブであるかどうかを判定します。ただし、ソフトウェアとプロセッサのリソースの観点から見ると、このポーリングは非常に効率が悪いです。ADM1273 には、ホスト・プロセッサへの割込みを生成する 2 つの出力ピン（GPIO1/ALERT1/CONV および GPIO2/ALERT2）があります。

デフォルトでは、パワーアップ時にオープン・ドレインの GPIO1/ALERT1/CONV 出力と GPIO2/ALERT2 出力のインピーダンスが高くなります。そのため、抵抗を介してピンをハイにプルアップできます。ADM1273 では、GPIO1/ALERT1/CONV ピンと GPIO2/ALERT2 ピンは、デフォルトでディスエーブルされています。

フォルトと警告のセクションに記載されているフォルトや警告が 1 つ以上有効になりアラートが発生すると、対応する GPIO1/ALERT1/CONV ピンまたは GPIO2/ALERT2 ピンがアクティブになります。デフォルトでは、GPIO1/ALERT1/CONV ピンと GPIO2/ALERT2 ピンのアクティブ状態はローです。

例えば、GPIO2/ALERT2 を使用して V<sub>OUT</sub> UV 警告を ADC から監視するには、次の手順を実行する必要があります。

1. VOUT\_UV\_WARN\_LIMIT コマンドで閾値レベルを設定する。
2. ALERT2\_CONFIG レジスタの VOUT\_UV\_WARN\_EN2 ビットを設定する。
3. V<sub>OUT</sub> で電力モニタのサンプリングを開始する（電力モニタが PMON\_CONFIG レジスタの V<sub>OUT</sub> をサンプリングするように構成される）。

V<sub>OUT</sub> サンプルが V<sub>OUT</sub> UV 値を下回ると、GPIO2/ALERT2 ピンはローになり、プロセッサに割込み信号が送信されます。

## アラートの処理／クリア

GPIO1/ALERT1/CONV ピンまたは GPIO2/ALERT2 ピンでフォルト／警告が設定されると、ピンはアクティブになり、プロセッサに割込み信号が送信されます。（反転がイネーブルになるまでピンはアクティブ・ローです）。GPIO1/ALERT1/CONV 信号または GPIO2/ALERT2 信号は、SMBus アラートの機能を果たします。

GPIO1/ALERT1/CONV ピンおよび GPIO2/ALERT2 ピンは別々のタイミングでアクティブになることができますが、非アクティブになるのは常に同時です。

バスに接続されたデバイスが 1 台か複数かにより、プロセッサは 2 つの方法のいずれかで割込みに対応できます。

## バスに接続されたデバイスが 1 台の場合

バスに接続されたデバイスが 1 台しかない場合、プロセッサは単にステータス・バイトを読み出して CLEAR\_FAULTS コマンドを発行することで、すべてのステータス・ビットをクリアできます。これにより、GPIO1/ALERT1/CONV ラインまたは GPIO2/ALERT2 ラインがデアサートされます。フォルト（入力の低電圧など）が継続する場合、フォルトが解消されないため、ステータス・ビットは CLEAR\_FAULTS コマンドが実行された後も設定されたままになります。ただし、GPIO1/ALERT1/CONV ラインまたは GPIO2/ALERT2 ラインは、新しいフォルトまたは警告がアクティブにならない限りローになりません。SMBus アラートの原因が電力モニタで生成された警告で、電力モニタが連続して実行している場合は、CLEAR\_FAULTS コマンドが発行された後に次のサンプルが新しい SMBus アラートを生じます。



## アプリケーション情報

### バスに接続されたデバイスが複数の場合

複数のデバイスがバスに接続されている場合、プロセッサは SMBus アラート応答アドレス (ARA) コマンドを発行して、SMBus アラート・ラインをアサートしたデバイスを検出します。プロセッサはデバイスからステータス・バイトを読み出し、CLEAR\_FAULTS コマンドを発行します。

### SMBus アラート応答アドレス

SMBus ARA は、バス・ホストと通信する必要があるデバイスを検出できる特殊なアドレスです。通常、ホストはハードウェア割込みピンを使用して複数のデバイスの SMBus アラート・ピンをモニタします。ホストの割込みが発生すると、ホストは SMBus 受信バイトか PEC プロトコル付きの受信バイトを使用してバス上でメッセージを発行します。

ホストで使用する専用アドレスは 0x0C です。SMB アラート信号のあるデバイスは、独自の 7 ビット・アドレスをデータ・バイトの 7 ビットの MSB として返します。LSB 値は使用されないで、1 か 0 のいずれでもかまいません。ホストは、受信したデータ・バイトからデバイス・アドレスを読み出し、アラート条件の処理に進みます。

複数のデバイスがアクティブな SMB アラート信号を備えており、ホストと通信できます。この場合、最下位アドレスのデバイスがバスを支配し、ホストへのアドレス送信を行えます。送信に成功したデバイスは SMBus アラート信号を無効にします。SMBus アラート信号が引き続きローであることがホストによって確認されると、通信する必要のあるすべてのデバイスがアドレスを転送するまでアドレスの読出しが続行されます。

### SMBus ARA の使用例

SMBus アラートが生成され、クリアされるときに実施する手順の順番は次のとおりです。

1. ALERT2\_CONFIG コマンドを使用してフォルトまたは警告が有効になり、対応するステータス・ビットが 0 から 1 になり

ます。これにより、フォルトまたは警告がアクティブになったことが示されます。

2. GPIO2/ALERT2 ピンがアクティブになり (ローに設定)、SMBus アラートがアクティブであることを通知します。
3. ホスト・プロセッサは SMBus ARA コマンドを発行して、アラートがアクティブなデバイスを特定します。
4. より下位の I<sup>2</sup>C アドレスを備えたデバイスからのアクティブなアラートがない場合、デバイスはホスト・プロセッサに自身のアドレスを送信した後、ノー・アクノレッジ・ビットの期間中に GPIO2/ALERT2 ピンを非アクティブ (ハイに設定) します。
5. GPIO2/ALERT2 ピンがローのままの場合、ホスト・プロセッサは引き続き SMBus ARA コマンドを各デバイスに発行して、ステータス・チェックが必要な全てのデバイスのアドレスを特定する必要があります。
6. ADM1273 は、引き続き GPIO2/ALERT2 ピンが非アクティブな状態で動作し、ホストがステータス・バイトを読み出してクリアするか、新しいフォルトが発生するまで、ステータス・バイトの内容は変わりません。GPIO2/ALERT2 ピンでイネーブルになっており、アクティブ (1 に等しい) になっていないフォルト／警告のステータス・ビットが 0 から 1 に変化すると、新しいアラートが生成され、GPIO2/ALERT2 ピンが再度アクティブになります。

### デジタル・コンパレータ・モード

GPIO1/ALERT1/CONV ピンと GPIO2/ALERT2 ピンは、電圧、電流、電力、温度についてのユーザ定義の閾値を超えたかどうかを示すように構成できます。このモードでは、出力ピンはライブで、警告閾値を超えてもラッチされません。実際には、このピンはデジタル・コンパレータとして動作し、警告制限スレッシュホールド・コマンドを使用してスレッシュホールドが設定されます。

SMBus アラートの構成と同様に、ALERTx\_CONFIG コマンドを使用して、GPIO1/ALERT1/CONV ピンまたは GPIO2/ALERT2 ピンで具体的に監視する警告閾値を選択します。

## レジスタの詳細

## 動作レジスタ

アドレス：0x01、リセット：0x80、レジスタ名：OPERATION

このコマンドを使用して、ホットスワップのオンとオフを要求します。ホットスワップがオンになると、アクティブではないフォルトまたは警告のステータス・ビットがクリアされます。

表 11. OPERATION ビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
7	ON	0 1	ホットスワップ機能の有効化。 ホットスワップ出力は無効。 ホットスワップ出力は有効。	0x1	RW
[6:0]	RESERVED		常に 0000000 と読み出されます。	0x00	RESERVED

## フォルト・クリア・レジスタ

アドレス：0x03、リセット：0x、レジスタ名：CLEAR\_FAULTS

このコマンドは、全てのステータス・レジスタのフォルトおよび警告ビットをクリアします。アクティブな故障はクリアされず、設定されたままになります。電力モニタによって生成された警告と OT\_FAULT ビットはクリアされますが、次の電力モニタの変換サイクルの発生時にもアクティブな場合は、再度アサートされることがあります。

このコマンドではデータは不要です。

## PMBus 機能レジスタ

アドレス：0x19、リセット：0xB0、レジスタ名：CAPABILITY

このコマンドを使用すると、ホスト・システムはデバイスの SMBus インターフェースの能力を判断できます。

表 12. CAPABILITY のビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
7	PEC_SUPPORT	1	パケット・エラー訂正 (PEC) のサポート 常に 1 と読み出されます。PEC をサポート。	0x1	R
[6:5]	MAX_BUS_SPEED	01	最大バス・インターフェース速度 常に 01 と読み出されます。サポートされる最大バス速度は 400kHz。	0x1	R
4	SMBALERT_SUPPORT	1	SMBus アラートをサポート。 常に 1 と読み出されます。デバイスは SMBus アラートとアラート応答アドレス (ARA) をサポートします。	0x1	R
[3:0]	RESERVED		常に 0000 と読み出されます。	0x0	RESERVED

## 出力電圧の過電圧警告リミット・レジスタ

アドレス：0x42、リセット：0x0FFF、レジスタ名：VOUT\_OV\_WARN\_LIMIT

このコマンドは、VOUT ピンで測定される過電圧の警告制限値を設定します。

表 13. VOUT\_OV\_WARN\_LIMIT ビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[15:12]	RESERVED		常に 0000 と読み出されます。	0x0	RESERVED
[11:0]	VOUT_OV_WARN_LIMIT		VOUT ピンの測定値に対する過電圧警告閾値（直接形式）。	0xFFF	RW

## レジスタの詳細

## 出力電圧の低電圧警告リミット・レジスタ

アドレス：0x43、リセット：0x0000、レジスタ名：VOUT\_UV\_WARN\_LIMIT

このコマンドを使用して、VOUT ピンで測定される低電圧の警告制限値を設定します。

表 14. VOUT\_UV\_WARN\_LIMIT ビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[15:12]	RESERVED		常に 0000 と読み出されます。	0x0	RESERVED
[11:0]	VOUT_UV_WARN_LIMIT		VOUT ピンの測定値に対する低電圧警告閾値（直接形式）。	0x000	RW

## 出力電流の過電流警告リミット・レジスタ

アドレス：0x4A、リセット：0x0FFF、レジスタ名：IOUT\_OC\_WARN\_LIMIT

このコマンドは、SENSE+ピンと SENSE-ピンの間で測定される過電流の警告制限値を設定します。

表 15. IOUT\_OC\_WARN\_LIMIT ビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[15:12]	RESERVED		常に 0000 と読み出されます。	0x0	RESERVED
[11:0]	IOUT_OC_WARN_LIMIT		IOUT の測定値に対する過電流警告閾値（直接形式）。	0xFFF	RW

## 過熱フォルト・リミット・レジスタ

アドレス：0x4F、リセット：0x0FFF、レジスタ名：OT\_FAULT\_LIMIT

このコマンドは、TEMP+ピンと TEMP-ピンの間で計測される温度の過熱フォルト制限値を設定します。

表 16. OT\_FAULT\_LIMIT ビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[15:12]	RESERVED		常に 0000 と読み出されます。	0x0	RESERVED
[11:0]	OT_FAULT_LIMIT		TEMP+ピンと TEMP-ピンの間で測定される過熱フォルトの閾値（直接形式）。	0xFFF	RW

## 過熱警告リミット・レジスタ

アドレス：0x51、リセット：0x0FFF、レジスタ名：OT\_WARN\_LIMIT

このコマンドを使用して、TEMP+ピンと TEMP-ピンで測定される過熱の警告制限値を設定します。

表 17. OT\_WARN\_LIMIT ビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[15:12]	RESERVED		常に 0000 と読み出されます。	0x0	RESERVED
[11:0]	OT_WARN_LIMIT		TEMP+ピンと TEMP-ピンの間で測定される過熱の警告閾値（直接形式）。	0xFFF	RW

## レジスタの詳細

## 入力電圧の過電圧警告リミット・レジスタ

アドレス：0x57、リセット：0x0FFF、レジスタ名：VIN\_OV\_WARN\_LIMIT

このコマンドを使用して、SENSE+ピンで測定される  $V_{IN}$  過電圧の警告制限値を設定します。

表 18. VIN\_OV\_WARN\_LIMIT ビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[15:12]	RESERVED		常に 0000 と読み出されます。	0x0	RESERVED
[11:0]	VIN_OV_WARN_LIMIT		SENSE+ピンで測定される $V_{IN}$ 過電圧の警告閾値。 直接形式で表現。	0xFFFF	RW

## 入力電圧の低電圧警告リミット・レジスタ

アドレス：0x58、リセット：0x0000、レジスタ名：VIN\_UV\_WARN\_LIMIT

このコマンドを使用して、SENSE+ピンで測定される  $V_{IN}$  低電圧の警告制限値を設定します。

表 19. VIN\_UV\_WARN\_LIMIT ビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[15:12]	RESERVED		常に 0000 と読み出されます。	0x0	RESERVED
[11:0]	VIN_UV_WARN_LIMIT		SENSE+ピンで測定される $V_{IN}$ 低電圧の警告閾値。 直接形式で表現。	0x000	RW

## 過電力の警告リミット・レジスタ

アドレス：0x6B、リセット：0x7FFF、レジスタ名：PIN\_OP\_WARN\_LIMIT

このコマンドを使用して、 $V_{IN} \times I_{OUT}$  に基づいて計算される過電力の警告制限値を設定します。

表 20. PIN\_OP\_WARN\_LIMIT ビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
15	RESERVED		常に 0 と読み出されます。	0x0	RESERVED
[14:0]	PIN_OP_WARN_LIMIT		$V_{IN} \times I_{OUT}$ で計算される過電力の警告閾値（直接形式）。	0x7FFF	RW

## ステータス・バイト・レジスタ

アドレス：0x78、リセット：0x00、レジスタ名：STATUS\_BYTE

このコマンドは、重要なフォルトのステータス情報と、デバイスの上位レベルのステータス・コマンドを提供します。STATUS\_BYTE は、STATUS\_WORD によって返される下位バイトでもあります。ビットが 1 に設定されることにより、故障または警告が発生したことが示されます。

表 21. STATUS\_BYTE ビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
7	RESERVED		常に 0 と読み出されます。	0x0	RESERVED
6	HOTSWAP_OFF	0	ホットスワップ・ゲートのオフ。このビットはライブです。 ホットスワップのゲート駆動出力は有効。	0x0	R
		1	ホットスワップのゲート駆動出力は無効で、GATE ピンはプルダウンされている。これは、例えば、デバイスをラッチオフさせる過電流フォルト、UV ピンで発生する低電圧、出力をオフにする OPERATION コマンドの使用などが原因です。		
5	RESERVED		常に 0 と読み出されます。	0x0	RESERVED
4	IOUT_OC_FAULT	0	$I_{OUT}$ 過電流フォルト。このビットはラッチされます。 過電流出力フォルトは検出されていない。	0x0	R
		1	電流を制限しようとして FET が過熱しているとホットスワップ・コントローラが判断すると、ホットスワップ・ゲートがシャットダウンされます。		

## レジスタの詳細

表 21. STATUS\_BYTE のビットの説明（続き）

ビット	ビット名	設定	説明	リセット	アクセス
3	VIN_UV_FAULT	0 1	V <sub>IN</sub> のフォルト。このビットはラッチされます。 UVL/UVH ピンで低電圧の入力フォルトが検出されていない。 UVL/UVH ピンで低電圧の入力フォルトが検出されている。	0x0	R
2	TEMP_FAULT	0 1	温度フォルトまたは警告。このビットはライブです。 STATUS_TEMPERATURE で読まれていないアクティブなステータス・ビットはない。 STATUS_TEMPERATURE で読まれていないアクティブなステータス・ビットが1つ以上ある。	0x0	R
1	CML_FAULT	0 1	通信、メモリ、ロジックのフォルト。このビットはラッチされます。 I <sup>2</sup> C/PMBus インターフェースまたはトリム・メモリの CRC/ECC でエラーが検出されていない。 I <sup>2</sup> C/PMBus インターフェースまたはトリム・メモリの CRC/ECC でエラーが検出されている。 検出される通信エラーは、サポートされていないコマンド、無効な PEC バイト、構造の誤ったメッセージなどです。	0x0	R
0	NONEABOVE_STATUS	0 1	上記以外。ビットはライブです。つまり、このビットのステータスはリアルタイムです。 他のどのステータス・コマンドからも、上記以外のアクティブなステータス・ビットは報告されていない。 アクティブなステータス・ビットが、1つ以上のステータス・コマンドによって読み出されるのを待機している。	0x0	R

## ステータス・ワード・レジスタ

アドレス：0x79、リセット：0x0000、レジスタ名：STATUS\_WORD

このコマンドは、重要なフォルトのステータス情報と、デバイスの上位レベルのステータス・コマンドすべてを提供します。下位バイトは、STATUS\_BYTE によっても返されます。

表 22. STATUS\_WORD ビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
15	VOUT_STATUS	0 1	V <sub>OUT</sub> の警告。このビットはライブです。 STATUS_VOUT で読み出されていないアクティブなステータス・ビットはない。 STATUS_VOUT で読み出されていないアクティブなステータス・ビットが1つ以上ある。	0x0	R
14	IOUT_STATUS	0 1	I <sub>OUT</sub> のフォルトまたは警告。このビットはライブです。 STATUS_IOUT で読み出されていないアクティブなステータス・ビットはない。 STATUS_IOUT で読み出されていないアクティブなステータス・ビットが1つ以上ある。	0x0	R
13	INPUT_STATUS	0 1	入力の警告。このビットはライブです。 STATUS_INPUT で読み出されていないアクティブなステータス・ビットはない。 STATUS_INPUT で読み出されていないアクティブなステータス・ビットが1つ以上ある。	0x0	R
12	MFR_STATUS	0 1	メーカー固有のフォルトまたは警告。このビットはライブです。 STATUS_MFR_SPECIFIC で読み出されていないアクティブなステータス・ビットはない。 STATUS_MFR_SPECIFIC で読み出されていないアクティブなステータス・ビットが1つ以上ある。	0x0	R
11	PGB_STATUS	0 1	電力の状態が良好ではない。このビットはライブです。 出力電力は良好。PWGIN ピンの電圧が閾値を上回っており、V <sub>GS</sub> が 10V より高い。 出力電力は不良。PWGIN ピンの電圧がスレッショルドを下回っている。	0x0	R
[10:9]	RESERVED		常に 00 と読み出されます。	0x0	RESERVED
8	FET_HEALTH_FAULT	0 1	FET 正常性フォルト。このビットはラッチされます。 FET の故障は検出されていません。 FET で故障条件が検出されました。	0x0	R
7	RESERVED		常に 0 と読み出されます。	0x0	RESERVED
6	HOTSWAP_OFF		STATUS_BYTE の対応するビットの複製。	0x0	R
5	RESERVED		常に 0 と読み出されます。	0x0	RESERVED
4	IOUT_OC_FAULT		STATUS_BYTE の対応するビットの複製。	0x0	R

## レジスタの詳細

表 22. STATUS\_WORD ビットの説明（続き）

ビット	ビット名	設定	説明	リセット	アクセス
3	VIN_UV_FAULT		STATUS_BYTE の対応するビットの複製。	0x0	R
2	TEMP_FAULT		STATUS_BYTE の対応するビットの複製。	0x0	R
1	CML_FAULT		STATUS_BYTE の対応するビットの複製。	0x0	R
0	NONEABOVE_STATUS		STATUS_BYTE の対応するビットの複製。	0x0	R

## 出力電圧ステータス・レジスタ

アドレス：0x7A、リセット：0x00、レジスタ名：STATUS\_VOUT

このコマンドは、V<sub>OUT</sub>に関連する警告のステータス情報を提供します。

表 23. STATUS\_VOUT ビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
7	RESERVED		常に 0 と読み出されます。	0x0	RESERVED
6	VOUT_OV_WARN	0 1	V <sub>OUT</sub> 過電圧警告。 電力モニタで出力電源の過電圧は検出されていない。 電力モニタで出力電源の過電圧が検出された。このビットはラッチされます。	0x0	R
5	VOUT_UV_WARN	0 1	V <sub>OUT</sub> UV 警告。 電力モニタで出力電源の低電圧は検出されていない。 電力モニタで出力電源の低電圧が検出された。このビットはラッチされます。	0x0	R
[4:0]	RESERVED		常に 00000 と読み出されます。	0x00	RESERVED

## 出力電流ステータス・レジスタ

アドレス：0x7B、リセット：0x00、レジスタ名：STATUS\_IOUT

このコマンドは、I<sub>OUT</sub>に関連する故障と警告のステータス情報を提供します。

表 24. STATUS\_IOUT ビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
7	IOUT_OC_FAULT	0 1	I <sub>OUT</sub> 過電流故障。 過電流出力フォルトは検出されていない。 ホットスワップ・コントローラが過電流を検出し、EFAULT ピンまたは ESTART ピンのコンポーネントで設定された制限値を超えたため、ホットスワップ・ゲートがシャットダウンしている。このビットはラッチされます。	0x0	R
6	RESERVED		常に 0 と読み出されます。	0x0	RESERVED
5	IOUT_OC_WARN	0 1	I <sub>OUT</sub> 過電流警告。 IOUT_OC_WARN_LIMIT コマンドを使用して設定される過電流が、電力モニタによって出力電源で検出されていない。 IOUT_OC_WARN_LIMIT コマンドを使用して設定される過電流が、電力モニタによって検出された。このビットはラッチされます。	0x0	R
[4:0]	RESERVED		常に 00000 と読み出されます。	0x00	RESERVED



## レジスタの詳細

## 入力ステータス・レジスタ

アドレス：0x7C、リセット：0x00、レジスタ名：STATUS\_INPUT

このコマンドは、VIN と PIN に関連する故障と警告のステータス情報を提供します。

表 25. STATUS\_INPUT ビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
7	VIN_OV_FAULT	0 1	VIN 過電圧フォルト。 OV ピンで過電圧は検出されていない。 OV ピンで過電圧が検出された。このビットはラッチされます。	0x0	R
6	VIN_OV_WARN	0 1	VIN 過電圧の警告フォルト。 電力モニタで入力電源の過電圧状態は検出されていない。 電力モニタによって入力電源の過電圧状態が検出された。このビットはラッチされます。	0x0	R
5	VIN_UV_WARN	0 1	VIN 低電圧警告。 電力モニタで入力電源の低電圧状態は検出されていない。 電力モニタによって入力電源の低電圧状態が検出された。このビットはラッチされます。	0x0	R
4	VIN_UV_FAULT	0 1	VIN 低電圧フォルト。 UVH/UVL ピンで低電圧が検出されていない。 UVH/UVL ピンで低電圧が検出された。このビットはラッチされます。	0x0	R
[3:1]	RESERVED		常に 000 と読み出されます。	0x0	RESERVED
0	PIN_OP_WARN	0 1	PIN 過電力の警告。 電力モニタで入力電源の過電力状態は検出されていない。 電力モニタによって入力電源の過電力状態が検出された。このビットはラッチされます。	0x0	R

## 温度ステータス・レジスタ

アドレス：0x7D、リセット：0x00、レジスタ名：STATUS\_TEMPERATURE

このコマンドは、温度に関連するフォルトと警告のステータス情報を提供します。

表 26. STATUS\_TEMPERATURE ビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
7	OT_FAULT	0 1	過熱フォルト。 ADC で過熱フォルトは検出されていない。 ADC によって過熱フォルトが検出された。このビットはラッチされます。	0x0	R
6	OT_WARNING	0 1	過熱警告。 ADC で過熱警告は検出されていない。 ADC によって過熱警告が検出された。このビットはラッチされます。	0x0	R
[5:0]	RESERVED		常に 000000 と読み出されます。	0x00	RESERVED

## 通信、メモリ、ロジックのステータス・レジスタ

アドレス：0x7E、リセット：0x00、レジスタ名：STATUS\_CML

このコマンドは、I<sup>2</sup>C/PMBus に関連するフォルトと警告のステータス情報を提供します。

表 27. STATUS\_CML のビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
7	CML_CMD	0 1	無効なコマンドまたはサポートされていないコマンドを受信。 フォルトは検出されていない。 フォルトが検出された。このビットはラッチされます。	0x0	R

## レジスタの詳細

表 27. STATUS\_CML のビットの説明（続き）

ビット	ビット名	設定	説明	リセット	アクセス
6	CML_DATA	0 1	無効なデータまたはサポートされていないデータを受信。 フォルトは検出されていない。 フォルトが検出された。このビットはラッチされます。	0x0	R
5	CML_PEC	0 1	パケット・エラー・チェック失敗。 フォルトは検出されていない。 フォルトが検出された。このビットはラッチされます。	0x0	R
4	CML_MEM	0 1	トリム・メモリ・フォルト検出。 フォルトは検出されていない。 フォルトが検出された。このビットはラッチされます。ゲートはオフのままになります。アナログ・デバイセズにお問い合わせください。	0x0	R
[3:2]	RESERVED		常に 00 と読み出されます。	0x0	RESERVED
1	CML_COMM_OTHER	0 1	この表に記載されているもの以外の通信フォルトが発生した。 フォルトは検出されていない。 フォルトが検出された。このビットはラッチされます。	0x0	R
0	RESERVED		常に 0 と読み出されます。	0x0	RESERVED

## メーカー固有のステータス・レジスタ

アドレス：0x80、リセット：0x00、レジスタ名：STATUS\_MFR\_SPECIFIC

このコマンドは、メーカー固有のフォルトと警告のステータス情報を提供します。

表 28. STATUS\_MFR\_SPECIFIC ビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
7	FET_HEALTH_FAULT	0 1	FET 正常性フォルト。 FET に正常性の問題が検出されていない。 FET に正常性のフォルトが検出された。このビットはラッチされます。	0x0	R
6	UV_CMP_OUT	0 1	UV 入力コンパレータのフォルト出力。 UVL/UVH ピンへの入力電圧が閾値を上回っている。 UVL/UVH ピンへの入力電圧が閾値を下回っている。このビットはライブです。	0x0	R
5	OV_CMP_OUT	0 1	OV 入力コンパレータのフォルト出力。 OV ピンへの入力電圧がスレッシュホールドを下回っている。 OV ピンへの入力電圧がスレッシュホールドを上回っている。このビットはライブです。	0x0	R
4	SEVERE_OC_FAULT	0 1	重度の過電流フォルト。 ホットスワップによる重度の過電流は検出されていない。 ホットスワップによる重度の過電流が検出された。このビットはラッチされます。	0x0	R
3	HS_INLIM_FAULT	0 1	制限中ホットスワップ・フォルト。 ホットスワップは、負荷に流れる電流をアクティブには制限していない。 ホットスワップは、負荷に流れる電流をアクティブに制限している。HS_INLIM_FAULT ビットは即座に設定されますが、IOUT_OC_FAULT ビットは ESTART ピンと EFAULT ピンのコンポーネントで設定された制限値を超えない限り設定されないという点が異なります。このビットはラッチされます。	0x0	R
[2:0]	HS_SHUTDOWN_CAUSE	000 001 010	最後のホットスワップ・シャットダウンの原因。このビットは、ステータス・レジスタがクリアされるまでラッチされます。 ホットスワップがイネーブルで正しく動作しているか、OPERATION コマンドの使用もしくは 100ms のバックアップ制限によりシャットダウンされています。 OT_FAULT 状態が発生してホットスワップがシャットダウンした。 IOUT_OC_FAULT 状態が発生してホットスワップがシャットダウンした。	0x0	R

## レジスタの詳細

表 28. STATUS\_MFR\_SPECIFIC のビット説明（続き）

ビット	ビット名	設定	説明	リセット	アクセス
		011	FET_HEALTH_FAULT 状態が発生してホットスワップがシャットダウンした。		
		100	VIN_UV_FAULT 状態が発生してホットスワップがシャットダウンした。		
		110	VIN_OV_FAULT 状態が発生してホットスワップがシャットダウンした。		

## 電力量の読出しレジスタ

アドレス：0x86、リセット：0x000000000000、レジスタ名：READ\_EIN

このコマンドは、データの時間について一貫性を確保するため、電力量計レジスタに対して 1 回の動作で読出しを実行します。

表 29. READ\_EIN ビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[47:24]	SAMPLE_COUNT		取得して電力量カウンタ・アキュムレータに加算された $P_{IN}$ サンプルの合計数です。バイト 5 は上位バイト、バイト 4 は中位バイト、バイト 3 は下位バイトです。符号なしの 24 ビット・バイナリ値です。	0x000000	R
[23:16]	ROLLOVER_COUNT		電力量カウンタが 0x7FFF から 0x0000 にロールオーバーした回数。符号なしの 8 ビット・バイナリ値です。	0x00	R
[15:0]	ENERGY_COUNT		電力量アキュムレータの値（直接形式）バイト 1 は上位バイト、バイト 0 は下位バイトです。内部では、電力量アキュムレータは 24 ビット値ですが、このコマンドでは、最上位の 16 ビットのみが直接形式で返されます。切り捨てられていないバージョンにアクセスするには、READ_EIN_EXT を使用します。	0x0000	R

## 入力電圧の読出しレジスタ

アドレス：0x88、リセット：0x0000、レジスタ名：READ\_VIN

このコマンドは、デバイスの入力電圧  $V_{IN}$  を読み出します。

表 30. READ\_VIN ビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[15:12]	RESERVED		常に 0000 と読み出されます。	0x0	RESERVED
[11:0]	READ_VIN		SENSE+ピンで測定される入力電圧の平均化処理後の値（直接形式）。	0x000	R

## 出力電圧の読出しレジスタ

アドレス：0x8B、リセット：0x0000、レジスタ名：READ\_VOUT

このコマンドは、デバイスの出力電圧  $V_{OUT}$  を読み出します。

表 31. READ\_VOUT ビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[15:12]	RESERVED		常に 0000 と読み出されます。	0x0	RESERVED
[11:0]	READ_VOUT		VOUT ピンで測定される入力電圧の平均化処理後の値（直接形式）。	0x000	R

## レジスタの詳細

## 出力電流の読出しレジスタ

アドレス：0x8C、リセット：0x0000、レジスタ名：READ\_IOUT

このコマンドは、デバイスの出力電流  $I_{OUT}$  を読出します。

表 32. READ\_IOUT ビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[15:12]	RESERVED		常に 0000 と読み出されます。	0x0	RESERVED
[11:0]	READ_IOUT		SENSE+ピンと SENSE-の両検出ピンの電圧測定から得られる出力電流の平均化処理後の値（直接形式）。	0x000	R

## 温度 1 の読出しレジスタ

アドレス：0x8D、リセット：0x0000、レジスタ名：READ\_TEMPERATURE\_1

このコマンドは、デバイスによる温度計測値を読み出します。

表 33. READ\_TEMPERATURE\_1 のビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[15:12]	RESERVED		常に 0000 と読み出されます。	0x0	RESERVED
[11:0]	READ_TEMPERATURE_1		TEMP+および TEMP-で測定した温度の平均化処理後の値（直接形式）。	0x000	R

## 電力読出しレジスタ

アドレス：0x97、リセット：0x0000、レジスタ名：READ\_PIN

このコマンドは、デバイスの入力電力  $P_{IN}$  の計算値を読出します。

表 34. READ\_PIN ビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[15:0]	READ_PIN		入力電力範囲。電力は、 $V_{IN}$ と $I_{OUT}$ の個別のサンプルの積として計算されます。これらの電力計算は、PMON_CONFIG レジスタの PWR_AVG ビットの設定に従って平均化してから READ_PIN レジスタに出力されます。直接形式で表現。	0x0000	R

## PMBus リビジョン・レジスタ

アドレス：0x98、リセット：0x22、レジスタ名：PMBUS\_REVISION

システム・ホストでこのコマンドを使用すれば、デバイスがサポートする PMBus リビジョンを読み出せます。

表 35. PMBUS\_REVISION ビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[7:4]	PMBUS_P1_REVISION	0010	PMBus Part I をサポート。Revision 1.2。	0x2	R
[3:0]	PMBUS_P2_REVISION	0010	PMBus Part II をサポート。Revision 1.2。	0x2	R

## レジスタの詳細

## メーカーID レジスタ

アドレス：0x99、リセット：0x494441、レジスタ名：MFR\_ID

このコマンドを実行すると、デバイスのメーカーを特定する文字列が返されます。

表 36. MFR\_ID ビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[23:0]	MFR_ID		メーカーがアナログ・デバイスであると特定する文字列（ASCII コード）。	0x494441	R

## メーカー・モデル・レジスタ

アドレス：0x9A、リセット：0x41312D333732314D4441、レジスタ名：MFR\_MODEL

このコマンドを使用すると、デバイスのモデルを識別する文字列が返されます。

表 37. MFR\_MODEL ビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[79:0]	MFR_MODEL		モデルが ADM1273-1A であると特定する文字列（ASCII コード）。	0x41312D333732314D4441	R

## メーカー・リビジョン・レジスタ

アドレス：0x9B、リセット：0x3531、レジスタ名：MFR\_REVISION

上位バイトはホットスワップの ASCII リビジョンで、下位バイトはパワー・マネージメント機能のリビジョンです。

表 38. MFR\_REVISION ビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[15:0]	MFR_REVISION		上位バイトは、ホットスワップ機能のリビジョンを数値で示す ASCII 文字です。下位バイトは、パワー・マネージメント機能のリビジョンを数値で示す ASCII 文字です。	0x3531	R

## メーカー日付レジスタ

アドレス：0x9D、リセット：0x313033303631、レジスタ名：MFR\_DATE

このコマンドを使用すると、デバイスの製造日を特定する文字列が返されます。

表 39. MFR\_DATE ビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[47:0]	MFR_DATE		製造日を特定する文字列（YYMMDD 形式）。2016 年 3 月 1 日のリセット・コードの例を示します。	0x313033303631	R

## プログラマブルな再起動時間レジスタ

アドレス：0xCC、リセット：0x64、レジスタ名：RESTART\_TIME

表 40. RESTART\_TIME ビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[7:0]	RESTART_TIME		このバイトは、ホットスワップ再起動機能のオフ時間を制御します。デフォルト値は 10.1 秒です。	0x64	RW
		0x00	0.1 秒。		
		0x01	0.2 秒。		
		0x64	10.1 秒。		
		0xFF	25.6 秒。		

## レジスタの詳細

## ピーク出力電流レジスタ

アドレス：0xD0、リセット：0x0000、レジスタ名：PEAK\_IOUT

このコマンドは、ピーク出力電流  $I_{OUT}$  を報告します。このコマンドで 0x0000 を書き込むと、ピーク値がリセットされます。

表 41. PEAK\_IOUT ビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[15:12]	RESERVED		常に 0000 と読み出されます。	0x0	RESERVED
[11:0]	PEAK_IOUT		ピーク出力電流の計測値 $I_{OUT}$ （直接形式）。平均化が有効な場合、この計算には平均値が使用されます。	0x000	R

## ピーク入力電圧レジスタ

アドレス：0xD1、リセット：0x0000、レジスタ名：PEAK\_VIN

このコマンドは、SENSE+ピンで測定されたピーク入力電圧  $V_{IN}$  を報告します。このコマンドで 0x0000 を書き込むと、ピーク値がリセットされます。

表 42. PEAK\_VIN ビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[15:12]	RESERVED		常に 0000 と読み出されます。	0x0	RESERVED
[11:0]	PEAK_VIN		SENSE+ピンで測定された、ピーク入力電圧 $V_{IN}$ 。直接形式で表現。平均化が有効な場合、この計算には平均値が使用されます。	0x000	R

## ピーク出力電圧レジスタ

アドレス：0xD2、リセット：0x0000、レジスタ名：PEAK\_VOUT

このコマンドは、ピーク出力電圧  $V_{OUT}$  を報告します。このコマンドで 0x0000 を書き込むと、ピーク値がリセットされます。

表 43. PEAK\_VOUT ビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[15:12]	RESERVED		常に 0000 と読み出されます。	0x0	RESERVED
[11:0]	PEAK_VOUT		ピーク出力電圧測定値、 $V_{OUT}$ （直接形式）。平均化が有効な場合、この計算には平均値が使用されます。	0x000	R

## 電力モニタ制御レジスタ

アドレス：0xD3、リセット：0x01、レジスタ名：PMON\_CONTROL

このコマンドは、電力モニタの開始と停止に使用されます。

表 44. PMON\_CONTROL ビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[7:1]	RESERVED		常に 0000000 と読み出されます。	0x00	RESERVED
0	CONVERT	0 1	変換が有効。 電力モニタは動作していない。 電力モニタはサンプリング中。デフォルト。シングルショット・モードでは、このビット自体は 1 回の変換サイクル後にクリアされます。連続モードでは、サンプリングを停止するにはこのビットに 0 を書き込む必要があります。 変換（CONV）入力ピンの立上がりエッジで、このビットは 1 に設定されます。サンプリング中、CONV で追加された立上がりエッジは無視されます。	0x1	RWAS



## レジスタの詳細

## 電力モニタ設定レジスタ

アドレス：0xD4、リセット：0x3F35、レジスタ名：PMON\_CONFIG

このコマンドによって、電力モニタが設定されます。サンプリングのラウンド・ロビンには様々な組み合わせのチャンネルを含めることができ、各測定で平均化を設定できます。

表 45. PMON\_CONFIG ビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
15	TSFILT	0 1	温度センサー・フィルタの有効化。 フィルタをディスエーブル。データシートの仕様では、温度センサー・フィルタがディスエーブルに設定されています。 フィルタがイネーブル。	0x0	RW
14	SIMULTANEOUS	0 1	V <sub>IN</sub> と I <sub>OUT</sub> の信号は同時にサンプリングされます。 ディスエーブル。データシートの仕様では、同時サンプリングがディスエーブルに設定されています。 イネーブル。電力モニタの精度がわずかに低下します。	0x0	RW
[13:11]	PWR_AVG	000 001 010 011 100 101 110 111	P <sub>IN</sub> 平均化。 電力サンプルの平均化を無効化。 2つの電力サンプルの平均化を設定。 4つの電力サンプルの平均化を設定。 8つの電力サンプルの平均化を設定。 16個の電力サンプルの平均化を設定。 32個の電力サンプルの平均化を設定。 64個の電力サンプルの平均化を設定。 128個の電力サンプルの平均化を設定。	0x7	RW
[10:8]	VI_AVG	000 001 010 011 100 101 110 111	V <sub>IN</sub> /V <sub>OUT</sub> /I <sub>OUT</sub> 平均化。 電流と電圧のサンプルの平均化を無効化。 電流と電力の2つのサンプルの平均化を設定。 電流と電力の4つのサンプルの平均化を設定。 電流と電力の8つのサンプルの平均化を設定。 電流と電力の16個のサンプルの平均化を設定。 電流と電力の32個のサンプルの平均化を設定。 電流と電力の64個のサンプルの平均化を設定。 電流と電力の128個のサンプルの平均化を設定。	0x7	RW
[7:6]	RESERVED		常に 00 と読み出されます。	0x0	RESERVED
5	VRANGE	0 1	フルスケールが 60V になるように V <sub>IN</sub> (SENSE+) の入力分圧器を設定します。 フルスケールが 100V になるように V <sub>IN</sub> (SENSE+) の入力分圧器を設定します。	0x1	RW
4	PMON_MODE	0 1	変換モード。 シングルショット・サンプリング。 連続サンプリング。	0x1	RW
3	TEMP1_EN	0 1	温度サンプリング機能の有効化。 温度サンプリング機能を無効化。 温度サンプリング機能を有効化。	0x0	RW
2	VIN_EN	0 1	V <sub>IN</sub> サンプリングのイネーブル。 V <sub>IN</sub> サンプリングをディスエーブル。 V <sub>IN</sub> サンプリングをイネーブル。	0x1	RW
1	VOUT_EN	0 1	V <sub>OUT</sub> サンプリングをイネーブルにします。 V <sub>OUT</sub> サンプリングをディスエーブル。 V <sub>OUT</sub> サンプリングをイネーブル。	0x0	RW
0	IRANGE	0 1	V <sub>IN</sub> の検出範囲。 (V <sub>SENSE+</sub> - V <sub>SENSE-</sub> ) = 15mV でフルスケールを出力するように、電流検出チャンネルのゲインを設定します。 (V <sub>SENSE+</sub> - V <sub>SENSE-</sub> ) = 30mV でフルスケールを出力するように、電流検出チャンネルのゲインを設定します。	0x1	RW

## レジスタの詳細

## アラート 1 設定レジスタ

アドレス : 0xD5、リセット : 0x0000、レジスタ名 : ALERT1\_CONFIG

このコマンドにより、GPIO1/ALERT1/CONV 出力ピンでフォルトと警告の様々な組み合わせが可能です。GPIO1/ALERT1/CONV ピンは、DEVICE\_CONFIG コマンドで構成された様々なモードで動作できます。

表 46. ALERT1\_CONFIG のビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
15	FET_HEALTH_FAULT_EN1		FET 正常性のフォルト・アラート・モードをイネーブル（ソース・モードでは使用不可）。	0x0	RW
14	IOUT_OC_FAULT_EN1		I <sub>OUT</sub> 過電流フォルト・アラート・モードをイネーブル（ソース・モードでは使用不可）。	0x0	RW
13	VIN_OV_FAULT_EN1		V <sub>IN</sub> 過電圧フォルト・アラート・モードをイネーブル（ソース・モードでは使用不可）。	0x0	RW
12	VIN_UV_FAULT_EN1		V <sub>IN</sub> 低電圧フォルト・アラート・モードをイネーブル（ソース・モードでは使用不可）。	0x0	RW
11	CML_ERROR_EN1		通信エラー・アラート・モードをイネーブル（ソース・モードでは使用不可）。	0x0	RW
10	IOUT_OC_WARN_EN1		I <sub>OUT</sub> 過電流警告アラートとソース・モードをイネーブル。	0x0	RW
9	HYSTERETIC_EN1		I <sub>OUT</sub> ヒステリシス警告アラートとソース・モードをイネーブル。	0x0	RW
8	VIN_OV_WARN_EN1		V <sub>IN</sub> 過電圧警告アラートとソース・モードをイネーブル。	0x0	RW
7	VIN_UV_WARN_EN1		V <sub>IN</sub> 低電圧警告アラートとソース・モードをイネーブル。	0x0	RW
6	VOUT_OV_WARN_EN1		V <sub>OUT</sub> 過電圧警告アラートとソース・モードをイネーブル。	0x0	RW
5	VOUT_UV_WARN_EN1		V <sub>OUT</sub> 低電圧警告アラートとソース・モードをイネーブル。	0x0	RW
4	HS_INLIM_EN1		制限アラートのホットスワップとソース・モードをイネーブル。	0x0	RW
3	PIN_OP_WARN_EN1		P <sub>IN</sub> 過電力警告アラートとソース・モードをイネーブル。	0x0	RW
2	OT_FAULT_EN1		過熱フォルト・アラートとソース・モードをイネーブル。	0x0	RW
1	OT_WARN_EN1		過熱警告アラートとソース・モードをイネーブル。	0x0	RW
0	INEG_EN1		負電流検出アラートとソース・モードをイネーブル。	0x0	RW

## アラート 2 設定レジスタ

アドレス : 0xD6、リセット : 0x0000、レジスタ名 : ALERT2\_CONFIG

このコマンドにより、GPIO2/ALERT2出力ピンでフォルトと警告の様々な組み合わせが可能です。ピンは、DEVICE\_CONFIG コマンドで構成される様々なモードで動作できます。

表 47. ALERT2\_CONFIG のビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
15	FET_HEALTH_FAULT_EN2		FET 正常性のフォルト・アラート・モードをイネーブル（ソース・モードでは使用不可）。	0x0	RW
14	IOUT_OC_FAULT_EN2		I <sub>OUT</sub> 過電流フォルト・アラート・モードをイネーブル（ソース・モードでは使用不可）。	0x0	RW
13	VIN_OV_FAULT_EN2		V <sub>IN</sub> 過電圧フォルト・アラート・モードをイネーブル（ソース・モードでは使用不可）。	0x0	RW
12	VIN_UV_FAULT_EN2		V <sub>IN</sub> 低電圧フォルト・アラート・モードをイネーブル（ソース・モードでは使用不可）。	0x0	RW
11	CML_ERROR_EN2		通信エラー・アラート・モードをイネーブル（ソース・モードでは使用不可）。	0x0	RW
10	IOUT_OC_WARN_EN2		I <sub>OUT</sub> 過電流警告アラートとソース・モードをイネーブル。	0x0	RW
9	HYSTERETIC_EN2		I <sub>OUT</sub> ヒステリシス警告アラートとソース・モードをイネーブル。	0x0	RW
8	VIN_OV_WARN_EN2		V <sub>IN</sub> 過電圧警告アラートとソース・モードをイネーブル。	0x0	RW
7	VIN_UV_WARN_EN2		V <sub>IN</sub> 低電圧警告アラートとソース・モードをイネーブル。	0x0	RW
6	VOUT_OV_WARN_EN2		V <sub>OUT</sub> 過電圧警告アラートとソース・モードをイネーブル。	0x0	RW

## レジスタの詳細

表 47. ALERT2\_CONFIG のビットの説明（続き）

ビット	ビット名	設定	説明	リセット	アクセス
5	VOUT_UV_WARN_EN2		V <sub>OUT</sub> 低電圧警告アラートとソース・モードをイネーブル。	0x0	RW
4	HS_INLIM_EN2		制限アラートのホットスワップとソース・モードをイネーブル。	0x0	RW
3	PIN_OP_WARN_EN2		P <sub>IN</sub> 過電力警告アラートとソース・モードをイネーブル。	0x0	RW
2	OT_FAULT_EN2		過熱フォルト・アラートとソース・モードをイネーブル。	0x0	RW
1	OT_WARN_EN2		過熱警告アラートとソース・モードをイネーブル。	0x0	RW
0	INEG_EN2		負電流検出アラートとソース・モードをイネーブル。	0x0	RW

## ピーク温度レジスタ

アドレス：0xD7、リセット：0x0000、レジスタ名：PEAK\_TEMPERATURE

このコマンドを使用して、計測された温度のピークを報告します。このコマンドに 0x0000 を書き込むと、ピーク値がリセットされます。

表 48. PEAK\_TEMPERATURE ビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[15:12]	RESERVED		常に 0000 と読み出されます。	0x0	RESERVED
[11:0]	PEAK_TEMPERATURE		ピーク温度計測値（直接形式で表現）。	0x000	R

## デバイス設定レジスタ

アドレス：0xD8、リセット：0x0008、レジスタ名：DEVICE\_CONFIG

このコマンドは、ホットスワップ過電流のスレッシュホールドとフィルタ処理、および GPIO1/GPIO2 出力モードを設定します。GPIO1/ALERT1/CONV などの多機能ピンは、ピン全体の名前で呼ばれることもあれば、特定の機能のみが該当するような説明箇所では、GPIO1 のように 1 つのピン機能で表現されることもあります。

表 49. DEVICE\_CONFIG のビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
15	RNDSTART_DIS	0 1	ランダム開始機能の無効化。 ホットスワップのランダム開始機能を有効にします。 ホットスワップのランダム開始機能を無効にします。	0x0	RW
[14:13]	OC_FILT_SELECT	00 01 10 11	重度の過電流フィルタの選択。 500ns。ホットスワップによる重度の過電流のフィルタ時間。 1μs。 5μs。 10μs。	0x0	RW
12	FAST_GATE_DIS	0 1	高速ゲート回復モードの無効化。 重度の過電流が発生した後のホットスワップの高速ゲート回復をイネーブル。 ディスエーブル。	0x0	RW
11	FHDIS	0 1	FET 正常性の機能の無効化。 ホットスワップによる外部 FET の正常性モニタリング機能をイネーブル。 ディスエーブル。	0x0	RW
10	PWR_HYST_EN	0 1	有効にすると、汎用出力アラートのヒステリシス機能は電流ではなく電力に適用されます。ALERTn_CONFIG の HYSTERETIC_ENn ビットもセットする必要があります。 電流ヒステリシス・モード。 電力ヒステリシス・モード。	0x0	RW
[9:8]	GPO2_MODE	00 01	GPIO2 設定モード。 アラート・モード。GPIO2 出力は、ALERT2_CONFIG によって生成される SMBus アラート信号によって駆動されます。 汎用デジタル・ピン・モード。このモードでは、GPO2_INVERT は出力の極性を定義します。	0x0	RW

## レジスタの詳細

表 49. DEVICE\_CONFIG のビットの説明（続き）

ビット	ビット名	設定	説明	リセット	アクセス
		10 11	予約済み。 デジタル・コンパレータ・ソース・モード。出力ピンは、ALERT2_CONFIG で選択された警告またはフォルトのビットのライブ値で駆動され、非ラッチの SMBus アラートをエミュレートします。		
7	GPO2_INVERT	0 1	GPIO2 反転モード。 SMBus アラート・モードでは、出力は反転されず、アクティブ・ローになります。汎用モードでは、出力はローに設定されます。 SMBus アラート・モードでは、出力は反転され、アクティブ・ハイになります。汎用モードでは、出力はハイに設定されます。このピンを汎用デジタル入力として構成するには、汎用モードを使用し、GPO2_INVERT をハイに設定します。	0x0	RW
[6:5]	GPO1_MODE	00 01 10 11	GPIO1 設定モード。 アラート・モード。GPIO1 出力は、ALERT1_CONFIG によって生成される SMBus アラート信号によって駆動されます。 汎用デジタル・ピン・モード。このモードでは、GPO1_INVERT は出力の極性を定義します。 変換モード。GPIO1/ALERT1/CONV ピンは、変換（CONV）入力ピンとして構成されます。 デジタル・コンパレータ・ソース・モード。出力ピンは、ALERT1_CONFIG で選択された警告またはフォルトのビットのライブ値で駆動され、非ラッチの SMBus アラートをエミュレートします。	0x0	RW
4	GPO1_INVERT	0 1	GPIO1 反転モード。 SMBus アラート・モードでは、出力は反転されず、アクティブ・ローになります。汎用モードでは、出力はローに設定されます。 SMBus アラート・モードでは、出力は反転され、アクティブ・ハイになります。汎用モードでは、出力はハイに設定されます。このピンを汎用デジタル入力として構成するには、汎用モードを使用し、GPO1_INVERT をハイに設定します。	0x0	RW
[3:2]	OC_TRIP_SELECT	00 01 10 11	重度の過電流閾値の選択。 400%を、ホットスワップの重度の過電流トリップ閾値に設定（電流レギュレーション・レベルの%）。 300%。 200%（デフォルト）。 150%。	0x2	RW
1	OC_RETRY_DIS	0 1	重度の OC 再試行モード。 重度の過電流が発生した後に、ホットスワップ・システムが出力の維持を試みるようにします。 重度の過電流が発生した後に、ホットスワップはオフになります。	0x0	RW
0	PWRGD_SENSE	0 1	PWRGD 極性。 アクティブ・ハイ。V <sub>OUT</sub> 電圧が良好（PWGIN ピン経由で検出）である場合は、オープン・ドレイン出力が高インピーダンスになり、外部抵抗でピンをプルアップできます。 アクティブ・ロー。V <sub>OUT</sub> 電圧が良好（PWGIN ピン経由で検出）である場合は、オープン・ドレイン出力がイネーブルになり、PWRGD ピンをローに駆動します。	0x0	RW

## パワー・サイクル・レジスタ

アドレス：0xD9、リセット：0x、レジスタ名：POWER\_CYCLE

このコマンドは、プロセッサがホットスワップに対し、オフにして数秒後に再度オンにするよう指示できるように用意されています。これは、ホットスワップ出力がプロセッサを駆動している場合に役立ちます。

このコマンドではデータは不要です。

## ピーク電力レジスタ

アドレス：0xDA、リセット：0x0000、レジスタ名：PEAK\_PIN

このコマンドは、ピーク入力電流 P<sub>IN</sub>を報告します。このコマンドで 0x0000 を書き込むと、ピーク値がリセットされます。

## レジスタの詳細

表 50. PEAK\_PIN ビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[15:0]	PEAK_PIN		ピーク入力電力の計算値 PIN（直接形式）	0x0000	R

## 電力読出し（拡張）レジスタ

アドレス：0xDB、リセット：0x000000、レジスタ名：READ\_PIN\_EXT

このコマンドは、デバイスで計算された入力電力  $P_{IN}$  の拡張精度バージョンの読出しを実行します。

表 51. READ\_PIN\_EXT ビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[23:0]	READ_PIN_EXT		ピーク入力電力の計算、 $P_{IN}$ の拡張精度バージョン（直接形式で表現）	0x000000	R

## 電力量の読出し（拡張）レジスタ

アドレス：0xDC、リセット：0x0000000000000000、レジスタ名：READ\_EIN\_EXT

このコマンドは、データの時間について一貫性を確保するため、拡張精度の電力量計レジスタに対して 1 回の動作で読出しを実行します。

表 52. READ\_EIN\_EXT ビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[63:40]	SAMPLE_COUNT		取得して電力量カウント・アキュムレータに加算された $P_{IN}$ サンプルの合計数です。符号なしの 24 ビット・バイナリ値です。バイト 7 は上位バイト、バイト 6 は中位バイト、バイト 5 は下位バイトです。	0x000000	R
[39:24]	ROLLOVER_EXT		電力量カウントが 0x7FFFFFFF から 0x00000000 にロールオーバーした回数。符号なしの 16 ビット・バイナリ値です。バイト 4 は上位バイト、バイト 3 は下位バイトです。	0x0000	R
[23:0]	ENERGY_EXT		拡張精度の電力量アキュムレータ値（直接形式）。バイト 2 は上位バイト、バイト 0 は下位バイトです。	0x000000	R

## ヒステリシス・ロー・レベル・レジスタ

アドレス：0xF2、リセット：0x0000、レジスタ名：HYSTERESIS\_LOW

このコマンドは、GPIO ピンで利用できるヒステリシス出力信号を生成する下側閾値を設定します。

表 53. HYSTERESIS\_LOW ビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[15:0]	HYSTERESIS_LOW		ヒステリシスの下限スレシヨルド設定値（直接形式）。	0x000	RW

## ヒステリシス・ハイ・レベル・レジスタ

アドレス：0xF3、リセット：0xFFFF、レジスタ名：HYSTERESIS\_HIGH

このコマンドは、GPIO ピンで利用できるヒステリシス出力信号を生成する上側閾値を設定します。

表 54. HYSTERESIS\_HIGH ビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[15:0]	HYSTERESIS_HIGH		ヒステリシスの上限スレシヨルド設定値（直接形式）。	0xFFFF	RW

## レジスタの詳細

## ヒステリシス・ステータス・レジスタ

アドレス : 0xF4、リセット : 0x00、レジスタ名 : STATUS\_HYSTERESIS

このステータス・レジスタは、ヒステリシス比較がユーザ定義の閾値を上回るか下回るかどうか、および IOUT\_OC\_WARN ステータス・ビットを報告します。

表 55. STATUS\_HYSTERESIS ビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[7:4]	RESERVED		常に 0000 と読み出されます。	0x0	RESERVED
3	IOUT_OC_WARN	0 1	IOUT 過電流警告。 IOUT_OC_WARN_LIMIT コマンドを使用して設定される過電流が、電力モニタによって出力電源で検出されていない。 IOUT_OC_WARN_LIMIT コマンドを使用して設定される過電流が、電力モニタで検出された。	0x0	R
2	HYST_STATE	0 1	ヒステリシス比較出力。 比較出力はロー。 比較出力はハイ。	0x0	R
1	HYST_GT_HIGH	0 1	ヒステリシスの上側スレッシュホールドの比較。 比較された値は、上側スレッシュホールドを下回っている。 比較された値は、上側スレッシュホールドを上回っている。	0x0	R
0	HYST_LT_LOW	0 1	ヒステリシスの下側スレッシュホールドの比較。 比較された値は、下側閾値を上回っている。 比較された値は、下側スレッシュホールドを下回っている。	0x0	R

## GPIO ピン・ステータス・レジスタ

アドレス : 0xF5、リセット : 0x00、レジスタ名 : STATUS\_GPIO

STATUS\_GPIO は、GPIO1/ALERT1/CONV および GPIO2/ALERT2 ピンのステータスのリードバック・レジスタです。

表 56. STATUS\_GPIO ビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
7	RESERVED		常に 0 と読み出されます。	0x0	RESERVED
6	GPIO2_HIGH	1	最後のレジスタ読出し以降、GPIO2/ <u>ALERT2</u> ピンはハイに移行している。	0x0	R
5	GPIO2_LOW	1	最後のレジスタ読出し以降、GPIO2/ <u>ALERT2</u> ピンはローに移行している。	0x0	R
4	GPIO2_STATE		GPIO2 ピンのライブ状態。	0x0	R
3	RESERVED		常に 0 と読み出されます。	0x0	RESERVED
2	GPIO1_HIGH	1	最後のレジスタ読出し以降、GPIO1/ <u>ALERT1</u> /CONV ピンはハイに移行している。	0x0	R
1	GPIO1_LOW	1	最後のレジスタ読出し以降、GPIO1/ <u>ALERT1</u> /CONV ピンはローに移行している。	0x0	R
0	GPIO1_STATE		GPIO1/ <u>ALERT1</u> /CONV ピンのライブ状態。	0x0	R



レジスタの詳細

スタートアップ電流リミット・レジスタ

アドレス : 0xF6、リセット : 0x000F、レジスタ名 : STRT\_UP\_IOUT\_LIM

このコマンドを実行すると、ホットスワップが FET をオンにしたときに、最初に使用される電流制限値が設定されます。

表 57. STRT\_UP\_IOUT\_LIM ビットの説明

ビット	ビット名	設定	説明	リセット	アクセス
[15:8]	RESERVED		常に 0x00 として読み出されます。	0x00	RESERVED
[7:4]	RESERVED		常に 0000 と読み出されます。	0x0	RESERVED
[3:0]	STRT_UP_IOUT_LIM		セットアップ中に使用される電流制限値（直接形式で表現）。	0xF	RW
		0000	（ISTART × 1/16）に等しい電流制限値（ホットスワップのスタートアップ電流制限値レベル）。		
		0001	（ISTART × 2/16）に等しい電流制限値。		
		...	...		
		1110	（ISTART × 15/16）に等しい電流制限値。		
		1111	ISTART に等しい電流制限値。		

外形寸法

Package Drawing Option	Package Type	Package Description
CP-48-18	LFCSP	48-Lead Lead Frame Chip Scale Package

最新のパッケージ外形情報およびランド・パターン（実装面積）については、[パッケージ索引](#)を参照してください。

オーダー・ガイド

Model <sup>1</sup>	Temperature Range	Package Description	Packing Quantity	Package Option
ADM1273-1ACPZ	-40°C to +105°C	48-Lead LFCSP	Tray, 260	CP-48-18
ADM1273-1ACPZ-RL	-40°C to +105°C	48-Lead LFCSP	Reel, 2500	CP-48-18

<sup>1</sup> Z = RoHS 準拠製品。

評価用ボード

Model <sup>1</sup>	Description
EVAL-ADM1273-AZ	Evaluation Board

<sup>1</sup> Z = RoHS 準拠製品。

この製品のデータシートに間違いがありましたので、お詫びして訂正いたします。  
この正誤表は、2026 年 1 月 7 日現在、アナログ・デバイセズ株式会社で確認した誤りを記したものです。  
なお、英語のデータシート改版時に、これらの誤りが訂正される場合があります。

正誤表作成年月日： 2026 年 1 月 7 日

製品名： ADM1273

対象となるデータシートのリビジョン(Rev)： Rev.0

訂正箇所： 10 頁、表 3 のフットノート

【誤】

$t_R = (V_{IL}(\text{MAX}) - 0.15) \text{ to } (2.1 + 0.15)$  and  $t_F = 0.9V_{DD} \text{ to } (V_{IL}(\text{MAX}) - 0.15)$ ; where  **$V_{IH3V3} = 2.1V$** , and  $V_{DD} = 3.3V$

【正】

$t_R = (V_{IL}(\text{MAX}) - 0.15) \text{ to } (2.1 + 0.15)$  and  $t_F = 0.9V_{DD} \text{ to } (V_{IL}(\text{MAX}) - 0.15)$ ; where  **$V_{IH} = 2.1V$** , and  $V_{DD} = 3.3V$

この製品のデータシートに間違いがありましたので、お詫びして訂正いたします。  
この正誤表は、2026 年 1 月 7 日現在、アナログ・デバイセズ株式会社で確認した誤りを記したものです。  
なお、英語のデータシート改版時に、これらの誤りが訂正される場合があります。

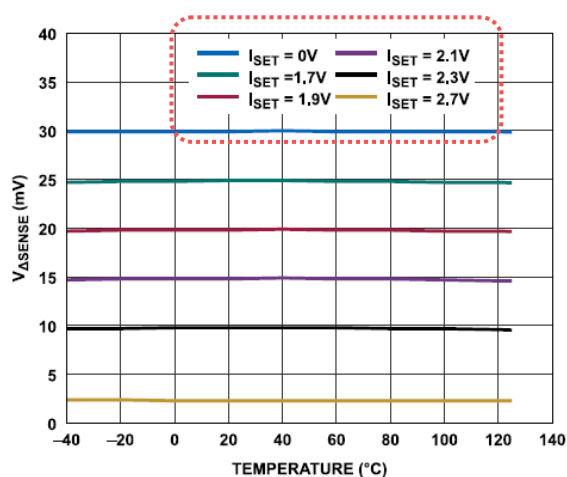
正誤表作成年月日： 2026 年 1 月 7 日

製品名： ADM1273

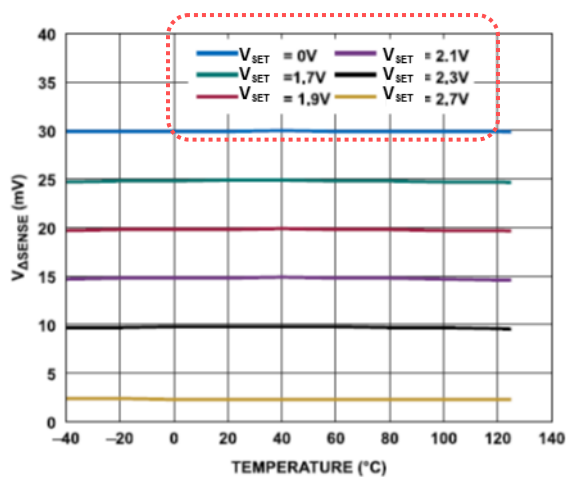
対象となるデータシートのリビジョン(Rev)： Rev.0

訂正箇所： 18 頁、図 22

【誤】



【正】



**アナログ・デバイセズ株式会社**

本 社／〒105-7323 東京都港区東新橋 1-9-1  
東京汐留ビルディング 23F  
大 阪営業所／〒532-0003 大阪府大阪市淀川区宮原 3-5-36  
新大阪トラストタワー 10F  
名古屋営業所／〒451-6038 愛知県名古屋市中区牛島 6-1  
名古屋ルーセントタワー 40F

この製品のデータシートに間違いがありましたので、お詫びして訂正いたします。  
この正誤表は、2026 年 1 月 7 日現在、アナログ・デバイセズ株式会社で確認した誤りを記したものです。  
なお、英語のデータシート改版時に、これらの誤りが訂正される場合があります。

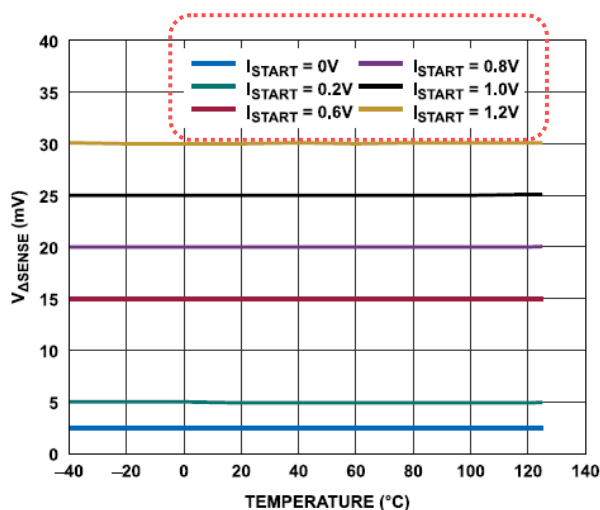
正誤表作成年月日： 2026 年 1 月 7 日

製品名： ADM1273

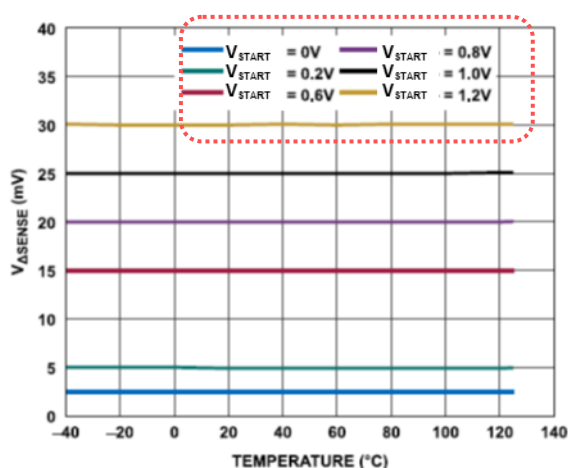
対象となるデータシートのリビジョン(Rev)： Rev.0

訂正箇所： 18 頁、図 23

## 【誤】



## 【正】



**アナログ・デバイセズ株式会社**

本 社／〒105-7323 東京都港区東新橋 1-9-1  
東京汐留ビルディング 23F  
大 阪営業所／〒532-0003 大阪府大阪市淀川区宮原 3-5-36  
新大阪トラストタワー 10F  
名古屋営業所／〒451-6038 愛知県名古屋市中区牛島 6-1  
名古屋ルーセントタワー 40F