

温度センサーおよびイネーブル機能を内蔵した 1GHz～20GHz の低ノイズ・アンプ

特長

- ▶ 単一の正電源：3.3V、 $I_{DQ} = 55\text{mA}$
- ▶ RBIAS ドレイン電流調整ピン
- ▶ 温度センサー内蔵
- ▶ イネーブルおよびディスエーブル機能内蔵
- ▶ ゲイン：10GHz～17GHz で 15dB（代表値）
- ▶ OIP3：10GHz～17GHz で 29dBm（代表値）
- ▶ ノイズ指数：10GHz～17GHz で 2.1dB（代表値）
- ▶ 広い動作温度範囲：-55°C～+125°C
- ▶ RoHS に適合した、2mm × 2mm、8 ピンの LFCSP パッケージ

アプリケーション

- ▶ 電気通信
- ▶ 試験用計測器
- ▶ 防衛

概要

ADL8124 は、1GHz～20GHz の高集積低ノイズ・アンプ（LNA）です。チップ内蔵機能には、入出力 AC カップリング・コンデンサ、内蔵バイアス・インダクタ、内蔵温度センサー、イネーブル／ディスエーブル・ピン（VENBL）があります。

10GHz～17GHz でのゲインは 15dB、ノイズ指数は 2.1dB です（それぞれ代表値）。10GHz～17GHz での 1dB 圧縮ポイントの出力電力（OP1dB）は 15dBm、出力 3 次インターセプト・ポイント（OIP3）は 29dBm、出力 2 次インターセプト・ポイント（OIP2）は 43dBm です。静止ドレイン電流（ I_{DQ} ）は調整可能であり、3.3V 電源電圧（ V_{DD} ）での動作の場合、55mA です。5V での動作も可能です。

ADL8124 は、ガリウムヒ素（GaAs）ベースの擬似格子整合型高電子移動度トランジスタ（pHEMT）のプロセスで製造されています。このデバイスは、RoHS 適合の 2mm × 2mm、8 ピン LFCSP パッケージに収容されており、-55°C～+125°C の広い温度範囲で動作するように仕様規定されています。

機能ブロック図

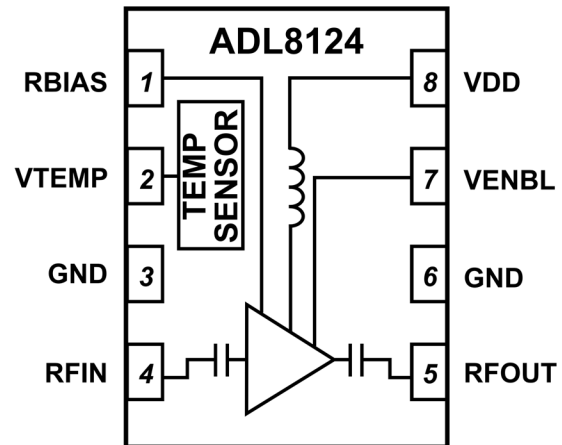


図 1. 機能ブロック図

100

目次

特長	1	ESD に関する注意	6
アプリケーション	1	ピン配置およびピン機能の説明	7
概要	1	インターフェース回路図	8
機能ブロック図	1	代表的な性能特性	9
仕様	3	アンプがオン状態 ($V_{ENBL} = 3.3V$)	9
周波数範囲: 1GHz~2GHz	3	アンプがオフ状態 ($V_{ENBL} = 0V$)	24
周波数範囲: 2GHz~10GHz	3	動作原理	25
周波数範囲: 10GHz~17GHz	4	アプリケーション情報	26
周波数範囲: 17GHz~20GHz	4	推奨バイアス・シーケンス	27
DC 仕様	5	推奨パワー・マネージメント回路	28
絶対最大定格	6	外形寸法	29
熱抵抗	6	オーダー・ガイド	29
静電放電 (ESD) 定格	6		

改訂履歴

9/2025—Revision 0: Initial Version

仕様

周波数範囲：1GHz～2GHz

特に指定のない限り、 $V_{DD} = 3.3V$ 、 $I_{DQ} = 55mA$ 、バイアス抵抗 (R_{BIAS}) = 1540Ω 、VENBL 電圧 (V_{ENBL}) = $3.3V$ 、 $T_{CASE} = 25^{\circ}C$ 。

表 1. 周波数範囲：1GHz～2GHz

Parameter	Min	Typ	Max	Unit	Test Conditions/Comments
FREQUENCY RANGE	1		2	GHz	
GAIN (S21)	11	13		dB	
Gain Variation over Temperature		0.0077		dB/°C	
NOISE FIGURE		1.8		dB	
RETURN LOSS					
Input (S11)		10		dB	
Output (S22)		8		dB	
OUTPUT					
OP1dB	12.5	14.5		dBm	
Saturated Power (P_{SAT})		15.5		dBm	
OIP3		28.5		dBm	Measurement taken at output power (P_{OUT}) per tone = 0dBm
OIP2		33		dBm	Measurement taken at P_{OUT} per tone = 0dBm
POWER ADDED EFFICIENCY (PAE)		17.5		%	Measured at P_{SAT}

周波数範囲：2GHz～10GHz

特に指定のない限り、 $V_{DD} = 3.3V$ 、 $I_{DQ} = 55mA$ 、 $R_{BIAS} = 1540\Omega$ 、 $V_{ENBL} = 3.3V$ 、 $T_{CASE} = 25^{\circ}C$ 。

表 2. 周波数範囲：2GHz～10GHz

Parameter	Min	Typ	Max	Unit	Test Conditions/Comments
FREQUENCY RANGE	2		10	GHz	
GAIN	11.5	13.5		dB	
Gain Variation over Temperature		0.0116		dB/°C	
NOISE FIGURE		1.8		dB	
RETURN LOSS					
Input (S11)		11		dB	
Output (S22)		13.5		dB	
OUTPUT					
OP1dB	13.5	15.5		dBm	
Saturated Power (P_{SAT})		16		dBm	
OIP3		29.5		dBm	Measurement taken at P_{OUT} per tone = 0dBm
OIP2		28.5		dBm	Measurement taken at P_{OUT} per tone = 0dBm
POWER ADDED EFFICIENCY (PAE)		20.5		%	Measured at P_{SAT}

仕様

周波数範囲：10GHz～17GHz

特に指定のない限り、 $V_{DD} = 3.3V$ 、 $I_{DQ} = 55mA$ 、 $R_{BIAS} = 1540\Omega$ 、 $V_{ENBL} = 3.3V$ 、 $T_{CASE} = 25^{\circ}C$ 。

表 3. 周波数範囲：10GHz～17GHz

Parameter	Min	Typ	Max	Unit	Test Conditions/Comments
FREQUENCY RANGE	10		17	GHz	
GAIN	13	15		dB	
Gain Variation over Temperature		0.0163		dB/ $^{\circ}C$	
NOISE FIGURE		2.1		dB	
RETURN LOSS					
Input (S11)		12		dB	
Output (S22)		13		dB	
OUTPUT					
OP1dB	13	15		dBm	
Saturated Power (P_{SAT})		16.5		dBm	
OIP3		29		dBm	Measurement taken at P_{OUT} per tone = 0dBm
OIP2		43		dBm	Measurement taken at P_{OUT} per tone = 0dBm
POWER ADDED EFFICIENCY (PAE)		21.5		%	Measured at P_{SAT}

周波数範囲：17GHz～20GHz

特に指定のない限り、 $V_{DD} = 3.3V$ 、 $I_{DQ} = 55mA$ 、 $R_{BIAS} = 1540\Omega$ 、 $V_{ENBL} = 3.3V$ 、 $T_{CASE} = 25^{\circ}C$ 。

表 4. 周波数範囲：17GHz～20GHz

Parameter	Min	Typ	Max	Unit	Test Conditions/Comments
FREQUENCY RANGE	17		20	GHz	
GAIN	13	15		dB	
Gain Variation over Temperature		0.012		dB/ $^{\circ}C$	
NOISE FIGURE		2.5		dB	
RETURN LOSS					
Input		13.5		dB	
Output		11.5		dB	
OUTPUT					
OP1dB		11.5		dBm	
P_{SAT}		14		dBm	
OIP3		26		dBm	Measurement taken at P_{OUT} per tone = 0dBm
OIP2		60		dBm	Measurement taken at P_{OUT} per tone = 0dBm
PAE		14		%	Measured at P_{SAT}

仕様

DC 仕様

表 5. DC 仕様

Parameter	Min	Typ	Max	Unit	Test Conditions/Comments
SUPPLY CURRENT					
Enable					
$I_{DQ} = \text{Amplifier Current } (I_{DQ_AMP}) + \text{RBIAS Current } (I_{RBIAS})$		55		mA	$V_{ENBL} = 3.3V$
I_{DQ_AMP}		53.6		mA	$V_{ENBL} = 3.3V$
I_{RBIAS}		1.4		mA	$V_{ENBL} = 3.3V$
Disable					
$I_{DQ} = I_{DQ_AMP} + I_{RBIAS}$		6.6		mA	$V_{ENBL} = 0V$
I_{DQ_AMP}		6.6		mA	$V_{ENBL} = 0V$
I_{RBIAS}		0		mA	$V_{ENBL} = 0V$
SUPPLY VOLTAGE					
V_{DD}	2	3.3	6	V	

表 6. ロジック制御 (V_{ENBL})

Parameter	Min	Typ	Max	Unit	Test Conditions/Comments
DIGITAL CONTROL INPUT					
Low, Amplifier Off State	0		1.1	V	
High, Amplifier On State	1.5		V_{DD}	V	
V_{ENBL} Input Current (I_{ENBL})		0.4		mA	$V_{ENBL} = 3.3V$
SWITCHING TIME					
Amplifier On State Time		29		ns	50% of the V_{ENBL} rising edge to the output envelope at 90%
Amplifier Off State Time		38		ns	50% of the V_{ENBL} falling edge to the output envelope at 10%

表 7. 温度センサー

Parameter	Min	Typ	Max	Unit
V_{TEMP} Voltage (V_{TEMP}) Output Voltage (V_{OUT}), $T_{CASE} = 25^{\circ}C$		1.6		V
V_{TEMP} Temperature Coefficient, $T_{CASE} = -55^{\circ}C$ to $+125^{\circ}C$		2.55		mV/ $^{\circ}C$

絶対最大定格

表 8. 絶対最大定格

Parameter	Rating
V _{DD}	7.5V
V _{ENBL}	V _{DD}
RF Input Power Survivability (RFIN)	28dBm
Continuous Power Dissipation (P _{DISS})	
T _{CASE} = 85°C	0.9W
T _{CASE} = 125°C	0.46W
Temperature	
Storage Range	-65°C to +150°C
Operating Range	-55°C to +125°C
Maximum Channel	175°C

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

熱抵抗

熱性能は、プリント回路基板（PCB）の設計と動作環境に直接関連しています。PCB の熱設計には細心の注意を払う必要があります。

θ_{JC} は、チャンネルとケースの間の熱抵抗です。

表 9. 熱抵抗¹

Package Type	θ_{JC}	Unit
CP-8-30		
T _{CASE} = 25°C	86.1	°C/W
T _{CASE} = 85°C	99.7	°C/W
T _{CASE} = 125°C	108.5	°C/W

¹ 熱抵抗は動作条件によって変動します。

静電放電（ESD）定格

以下の ESD 情報は、ESD に敏感なデバイスを取り扱うために示したものです。対象は ESD 保護区域内だけに限られます。

ANSI/ESDA/JEDEC JS-001 準拠の人体モデル（HBM）。

ADL8124 の ESD 定格

表 10. ADL8124、8 ピン LFCSP

ESD Model	Withstand Threshold (V)	Class
HBM	±500	1B

ESD に関する注意



ESD（静電放電）の影響を受けやすいデバイスです。

電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明

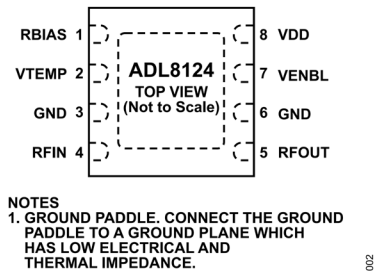


図 2. ピン配置

表 11. ピン機能の説明

ピン番号	記号	説明
1	RBIAS	バイアス設定抵抗。RBIAS と VDD の間に抵抗を接続して、 I_{DQ} を設定します。詳細については、標準アプリケーション回路（図 100 参照）および表 12～表 15 を参照してください。インターフェース回路図については図 7 を参照してください。
2	VTEMP	温度センサーの出力電圧。インターフェース回路図については図 5 を参照してください。
3, 6	GND	グラウンド。GND ピンは電気インピーダンスと熱抵抗の低いグラウンド・プレーンに接続します。インターフェース回路図については図 3 を参照してください。
4	RFIN	RF 入力。RFIN は AC カップリングされ、50Ω に整合されています。インターフェース回路図については図 4 を参照してください。
5	RFOUT	RF 出力。RFOUT ピンは AC カップリングされ、50Ω に整合されています。インターフェース回路図については図 6 を参照してください。
7	VENBL	デバイス・イネーブル。アクティブ・ハイのデジタル信号でデバイスが有効化され、アクティブ・ローのデジタル信号でデバイスが無効化されます。インターフェース回路図については図 8 を参照してください。
8	VDD	ドレイン・バイアス。VDD ピンを電源電圧に接続します。インターフェース回路図については図 6 を参照してください。
	GROUND PADDLE	グラウンド・パドル。グラウンド・パドルは電気インピーダンスと熱抵抗の低いグラウンド・プレーンに接続します。

ピン配置およびピン機能の説明

インターフェース回路図

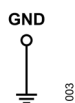


図 3. GND のインターフェース回路図

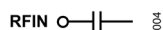


図 4. RFIN のインターフェース回路図

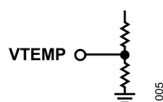


図 5. VTEMP のインターフェース回路図

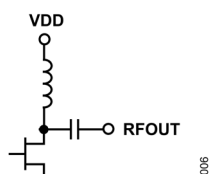


図 6. RFOUT および VDD のインターフェース回路図

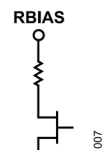


図 7. RBIAS のインターフェース回路図

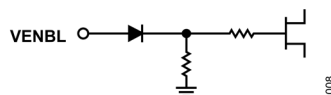


図 8. VENBL のインターフェース回路図

代表的な性能特性

アンプがオン状態 ($V_{ENBL} = 3.3V$)

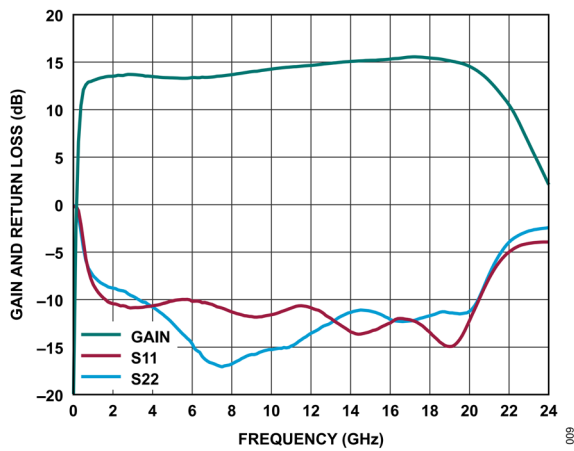


図 9. 広帯域ゲインおよびリターン・ロスと周波数の関係、
10MHz~24GHz、 $V_{DD} = 3.3V$ 、 $I_{DQ} = 55mA$

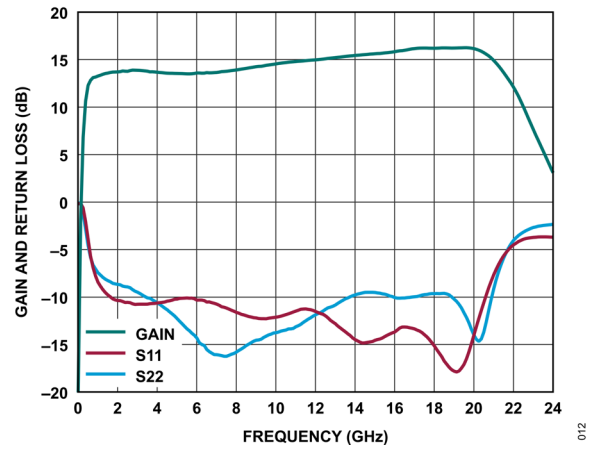


図 12. 広帯域ゲインおよびリターン・ロスと周波数の関係、
10MHz~24GHz、 $V_{DD} = 5V$ 、 $I_{DQ} = 85mA$

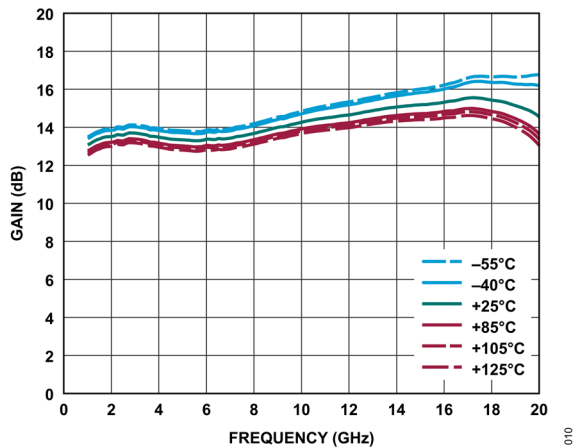


図 10. 様々な温度におけるゲインと周波数の関係、
1GHz~20GHz、 $V_{DD} = 3.3V$ 、 $I_{DQ} = 55mA$ 、 $R_{BIAS} = 1540\Omega$

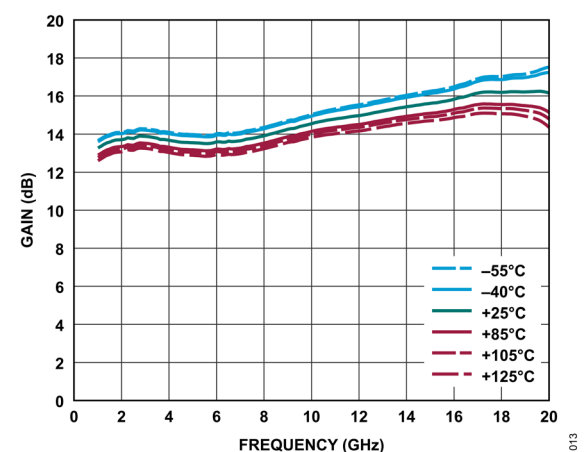


図 13. 様々な温度におけるゲインと周波数の関係、
1GHz~20GHz、 $V_{DD} = 5V$ 、 $I_{DQ} = 85mA$ 、 $R_{BIAS} = 1731\Omega$

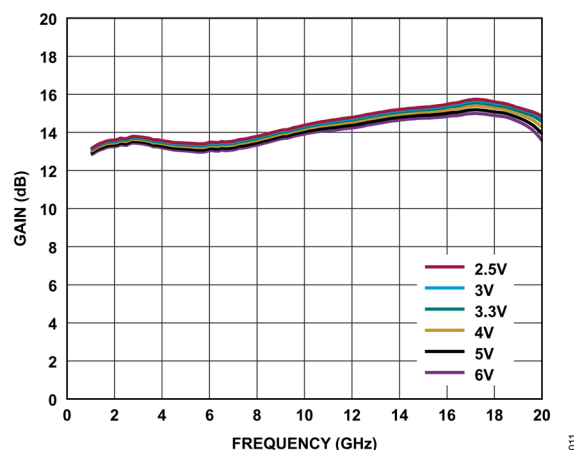


図 11. 様々な電源電圧におけるゲインと周波数の関係、
1GHz~20GHz、 $I_{DQ} = 55mA$

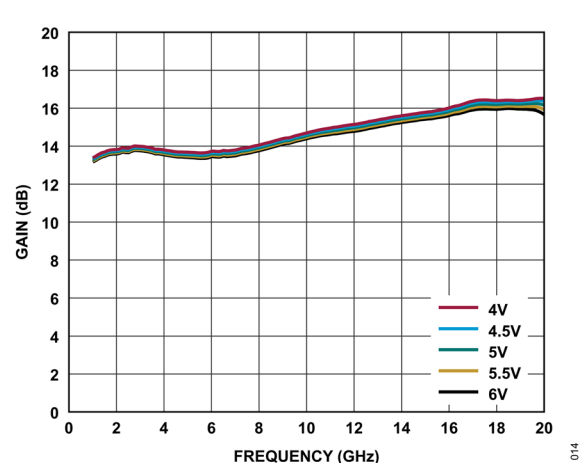


図 14. 様々な電源電圧におけるゲインと周波数の関係、
1GHz~20GHz、 $I_{DQ} = 85mA$

代表的な性能特性

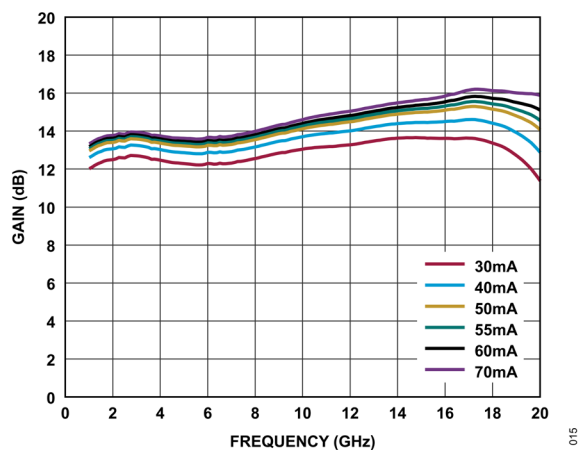


図 15. 様々な I_{DQ} 値におけるゲインと周波数の関係、 $1\text{GHz} \sim 20\text{GHz}$ 、 $V_{DD} = 3.3\text{V}$

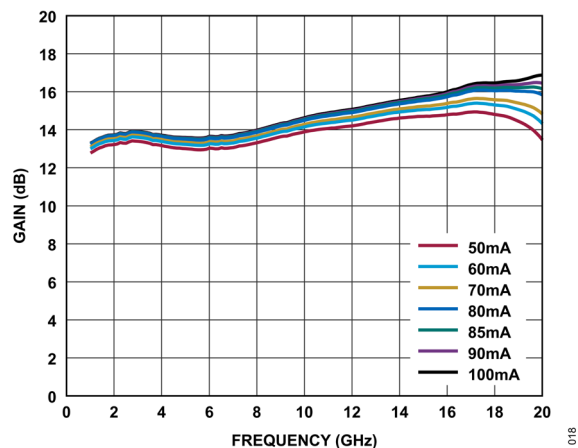


図 18. 様々な I_{DQ} 値におけるゲインと周波数の関係、 $1\text{GHz} \sim 20\text{GHz}$ 、 $V_{DD} = 5\text{V}$

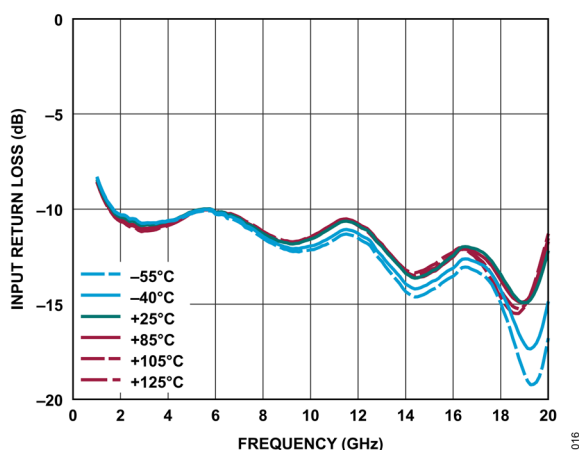


図 16. 様々な温度における入力リターン・ロスと周波数の関係、 $1\text{GHz} \sim 20\text{GHz}$ 、 $V_{DD} = 3.3\text{V}$ 、 $I_{DQ} = 55\text{mA}$ 、 $R_{BIAS} = 1540\Omega$

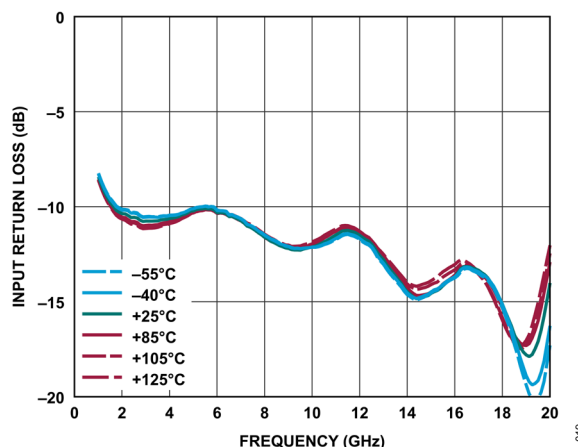


図 19. 様々な温度における入力リターン・ロスと周波数の関係、 $1\text{GHz} \sim 20\text{GHz}$ 、 $V_{DD} = 5\text{V}$ 、 $I_{DQ} = 85\text{mA}$ 、 $R_{BIAS} = 1731\Omega$

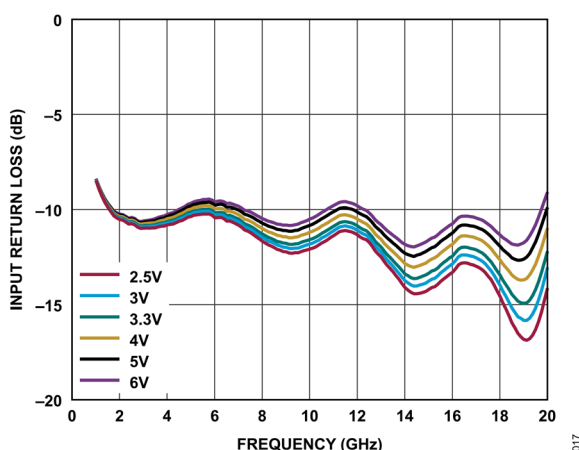


図 17. 様々な電源電圧における入力リターン・ロスと周波数の関係、 $1\text{GHz} \sim 20\text{GHz}$ 、 $I_{DQ} = 55\text{mA}$

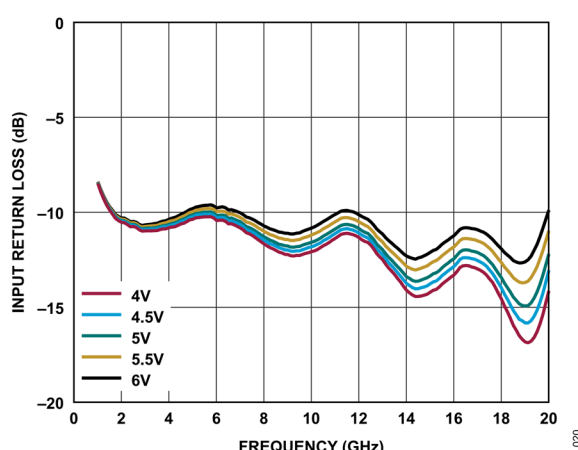


図 20. 様々な電源電圧における入力リターン・ロスと周波数の関係、 $1\text{GHz} \sim 20\text{GHz}$ 、 $I_{DQ} = 85\text{mA}$

代表的な性能特性

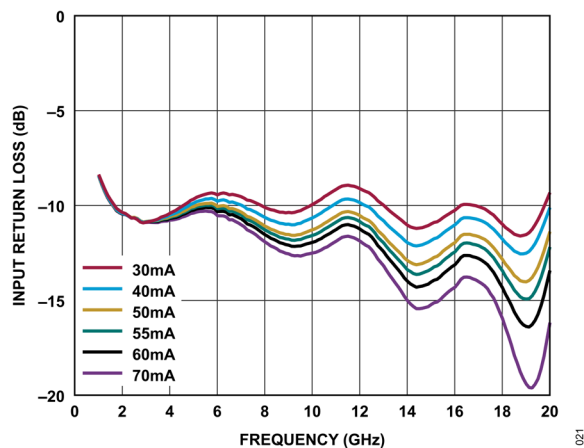


図 21. 様々な I_{DQ} 値における入力リターン・ロスと周波数の関係、1GHz~20GHz、 $V_{DD} = 3.3V$

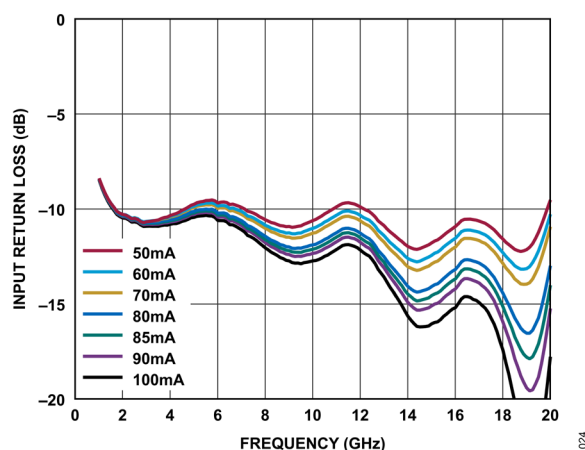


図 24. 様々な I_{DQ} 値における入力リターン・ロスと周波数の関係、1GHz~20GHz、 $V_{DD} = 5V$

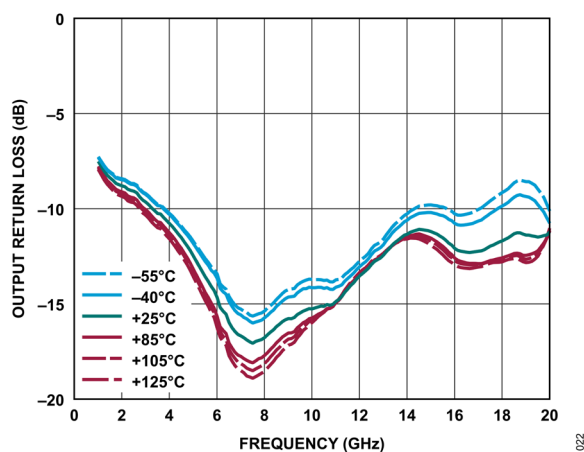


図 22. 様々な温度における出力リターン・ロスと周波数の関係、1GHz~20GHz、 $V_{DD} = 3.3V$ 、 $I_{DQ} = 55mA$ 、 $R_{BIAS} = 1540\Omega$

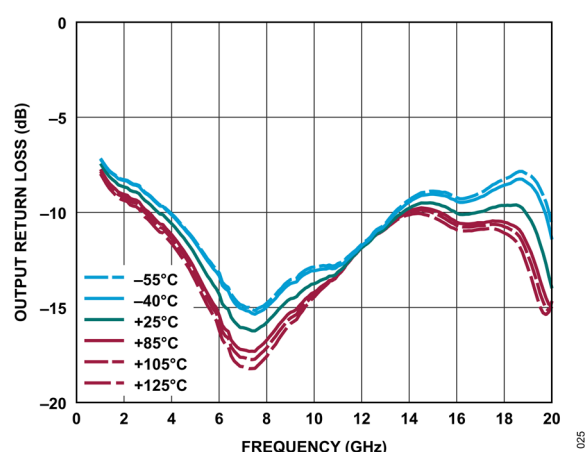


図 25. 様々な温度における出力リターン・ロスと周波数の関係、1GHz~20GHz、 $V_{DD} = 5V$ 、 $I_{DQ} = 85mA$ 、 $R_{BIAS} = 1731\Omega$

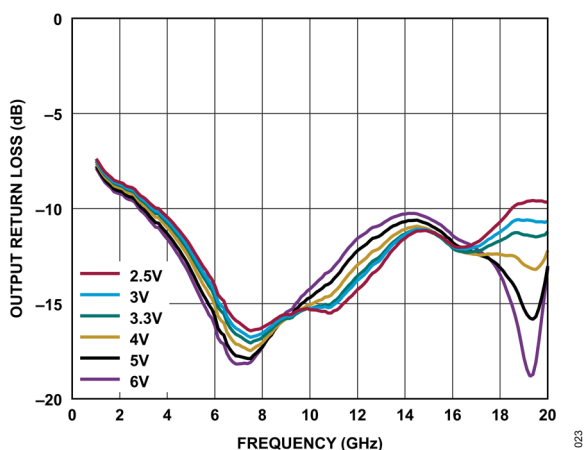


図 23. 様々な電源電圧における出力リターン・ロスと周波数の関係、1GHz~20GHz、 $I_{DQ} = 55mA$

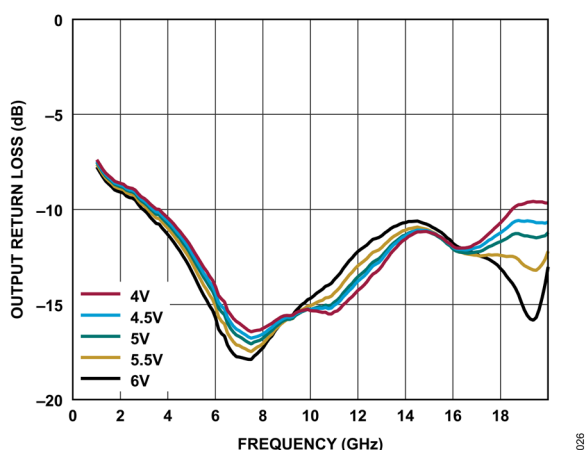


図 26. 様々な電源電圧における出力リターン・ロスと周波数の関係、1GHz~20GHz、 $I_{DQ} = 85mA$

代表的な性能特性

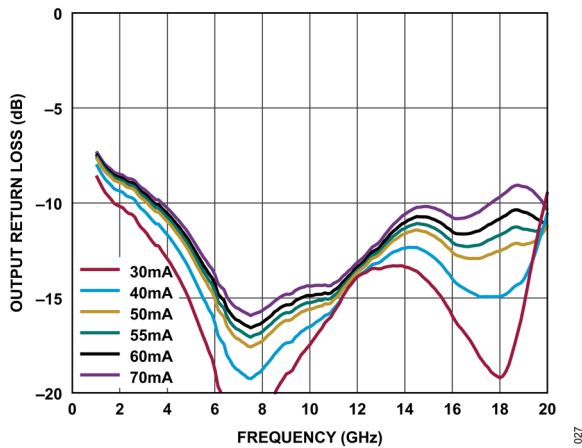


図 27. 様々な I_{DQ} 値における出力リターン・ロスと周波数の関係、1GHz~20GHz、 $V_{DD} = 3.3V$

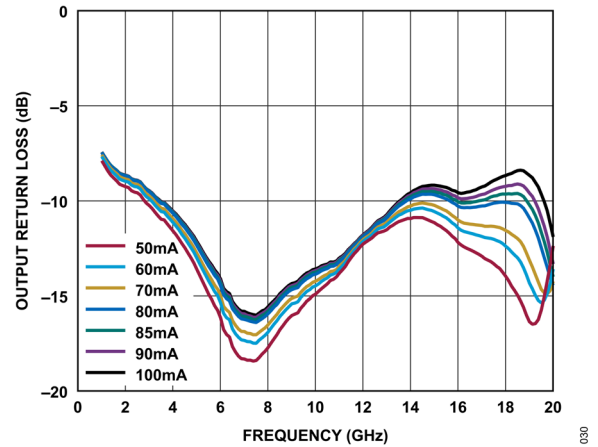


図 30. 様々な I_{DQ} 値における出力リターン・ロスと周波数の関係、1GHz~20GHz、 $V_{DD} = 5V$

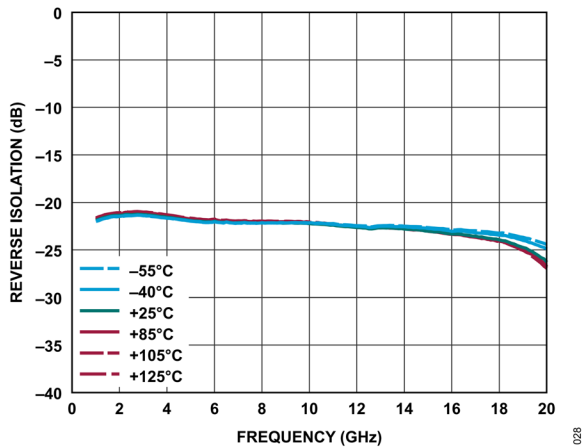


図 28. 様々な温度におけるリバース・アイソレーションと周波数の関係、1GHz~20GHz、 $V_{DD} = 3.3V$ 、 $I_{DQ} = 55mA$ 、 $R_{BIAS} = 1540\Omega$

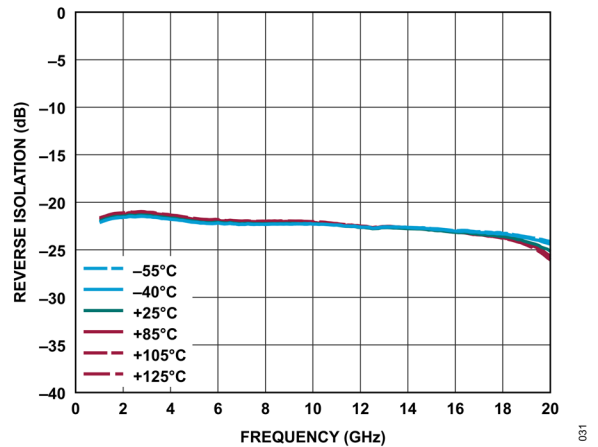


図 31. 様々な温度におけるリバース・アイソレーションと周波数の関係、1GHz~20GHz、 $V_{DD} = 5V$ 、 $I_{DQ} = 85mA$ 、 $R_{BIAS} = 1731\Omega$

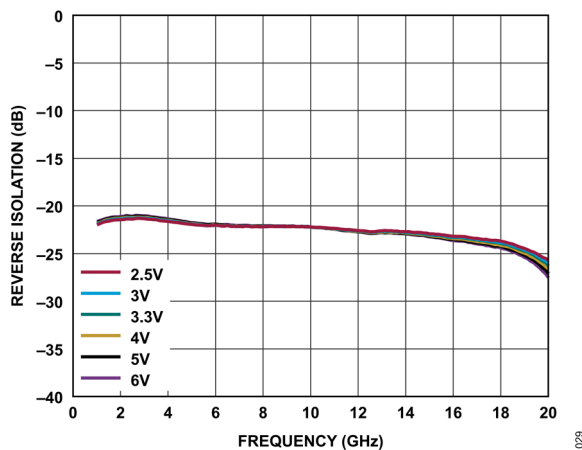


図 29. 様々な電源電圧におけるリバース・アイソレーションと周波数の関係、1GHz~20GHz、 $I_{DQ} = 55mA$

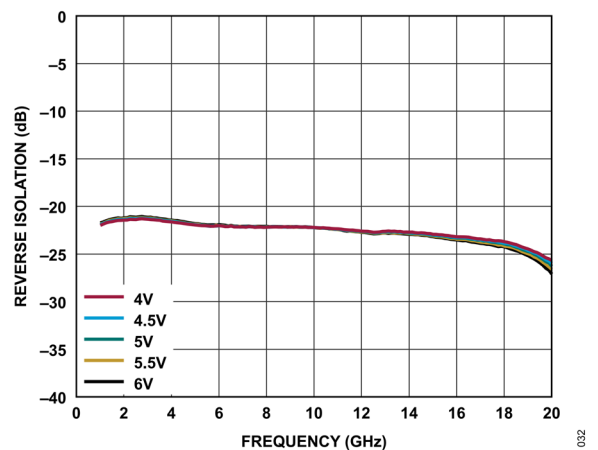


図 32. 様々な電源電圧におけるリバース・アイソレーションと周波数の関係、1GHz~20GHz、 $I_{DQ} = 85mA$

代表的な性能特性

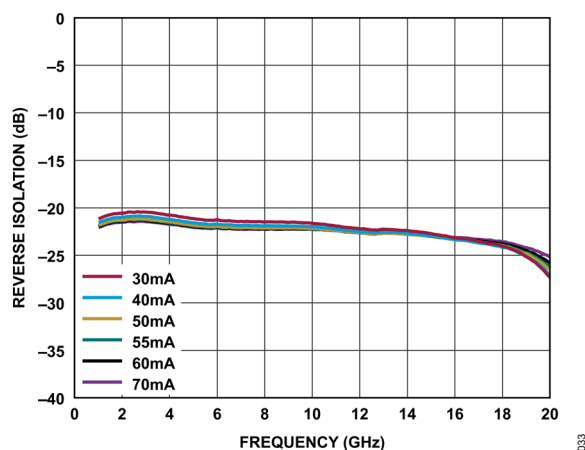


図 33. 様々な I_{DQ} 値におけるリバース・アイソレーションと周波数の関係、1GHz~20GHz、 $V_{DD} = 3.3V$

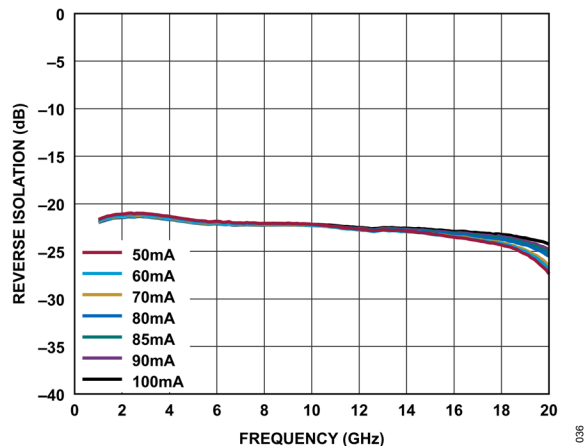


図 36. 様々な I_{DQ} 値におけるリバース・アイソレーションと周波数の関係、1GHz~20GHz、 $V_{DD} = 5V$

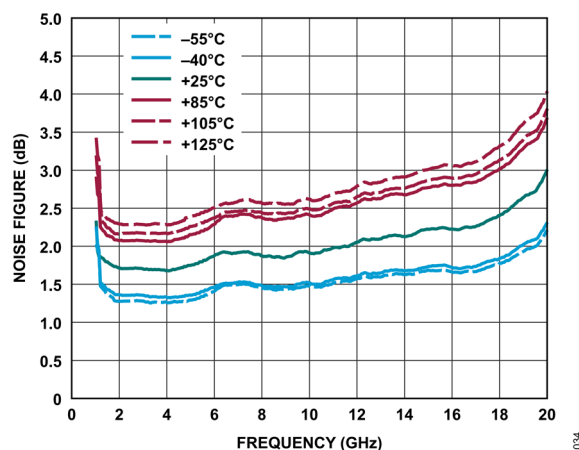


図 34. 様々な温度におけるノイズ指数と周波数の関係、1GHz~20GHz、 $V_{DD} = 3.3V$ 、 $I_{DQ} = 55mA$ 、 $R_{BIAS} = 1540\Omega$

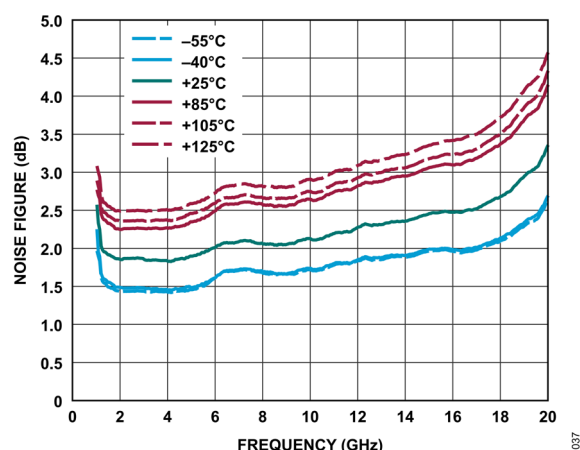


図 37. 様々な温度におけるノイズ指数と周波数の関係、1GHz~20GHz、 $V_{DD} = 5V$ 、 $I_{DQ} = 85mA$ 、 $R_{BIAS} = 1731\Omega$

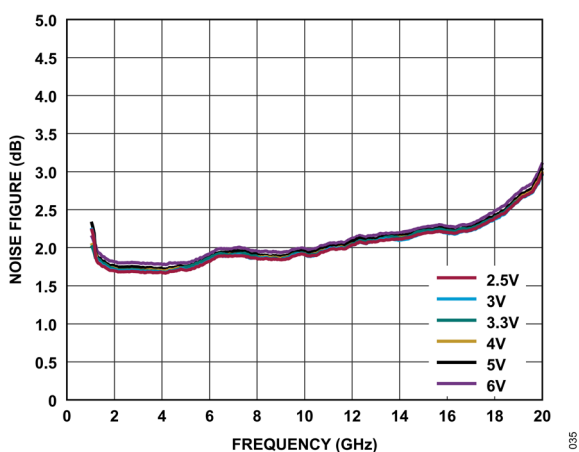


図 35. 様々な電源電圧におけるノイズ指数と周波数の関係、1GHz~20GHz、 $I_{DQ} = 55mA$

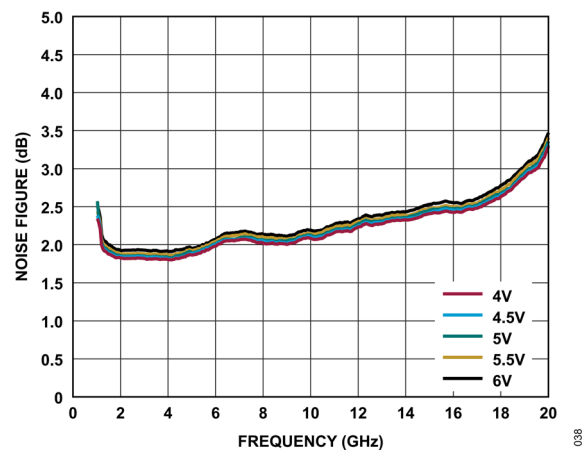


図 38. 様々な電源電圧におけるノイズ指数と周波数の関係、1GHz~20GHz、 $I_{DQ} = 85mA$

代表的な性能特性

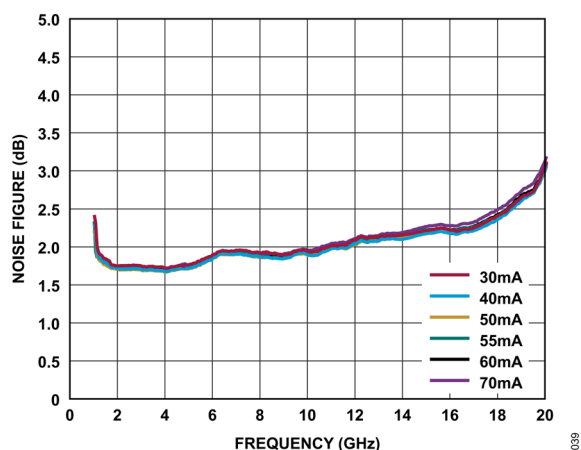


図 39. 様々な I_{DQ} 値におけるノイズ指数と周波数の関係、 $1\text{GHz} \sim 20\text{GHz}$ 、 $V_{DD} = 3.3\text{V}$

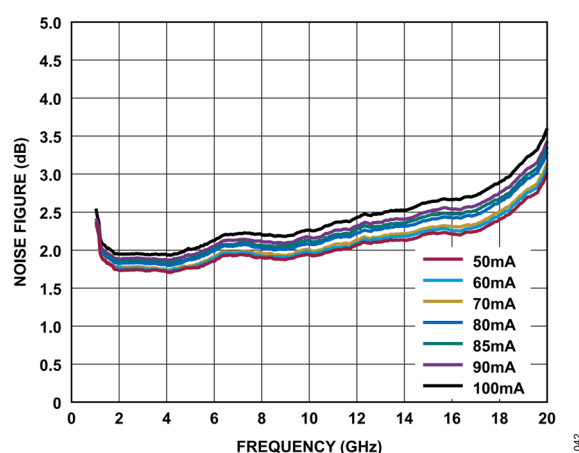


図 42. 様々な I_{DQ} 値におけるノイズ指数と周波数の関係、 $1\text{GHz} \sim 20\text{GHz}$ 、 $V_{DD} = 5\text{V}$

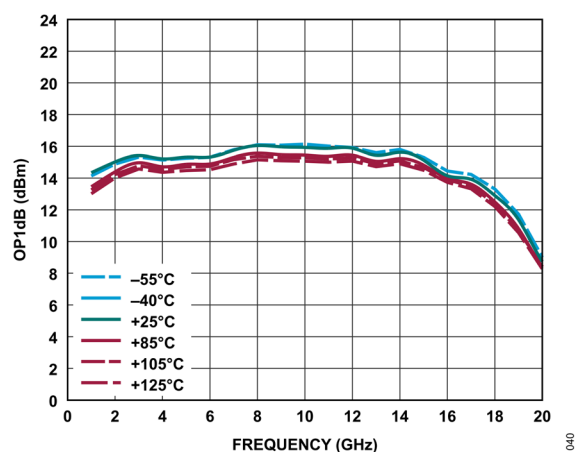


図 40. 様々な温度における OP1dB と周波数の関係、 $1\text{GHz} \sim 20\text{GHz}$ 、 $V_{DD} = 3.3\text{V}$ 、 $I_{DQ} = 55\text{mA}$ 、 $R_{BIAS} = 1540\Omega$

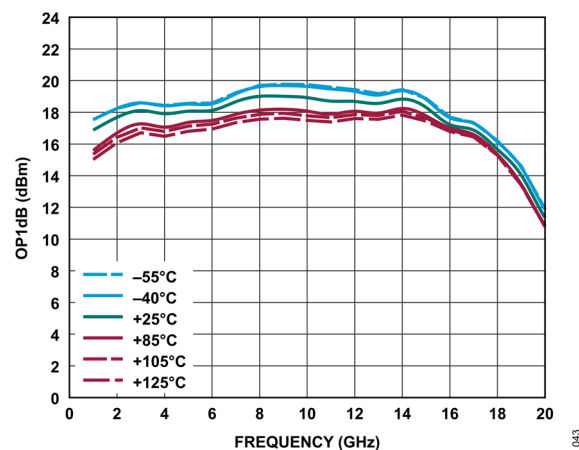


図 43. 様々な温度における OP1dB と周波数の関係、 $1\text{GHz} \sim 20\text{GHz}$ 、 $V_{DD} = 5\text{V}$ 、 $I_{DQ} = 85\text{mA}$ 、 $R_{BIAS} = 1731\Omega$

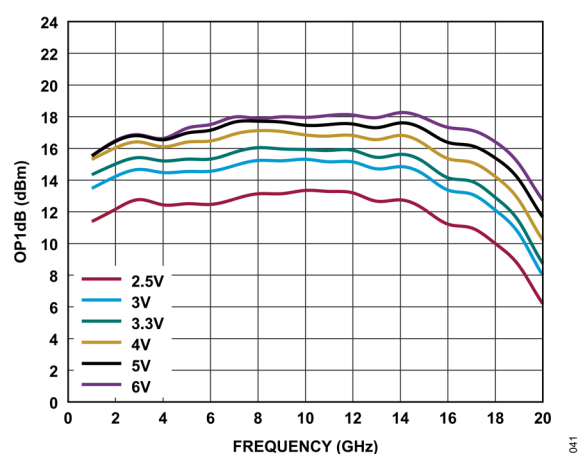


図 41. 様々な電源電圧における OP1dB と周波数の関係、 $1\text{GHz} \sim 20\text{GHz}$ 、 $I_{DQ} = 55\text{mA}$

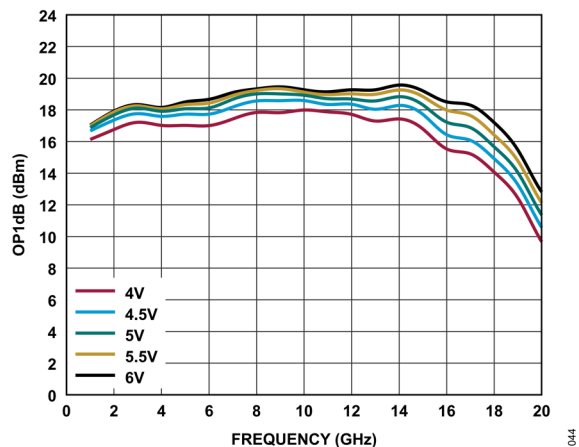


図 44. 様々な電源電圧における OP1dB と周波数の関係、 $1\text{GHz} \sim 20\text{GHz}$ 、 $I_{DQ} = 85\text{mA}$

代表的な性能特性

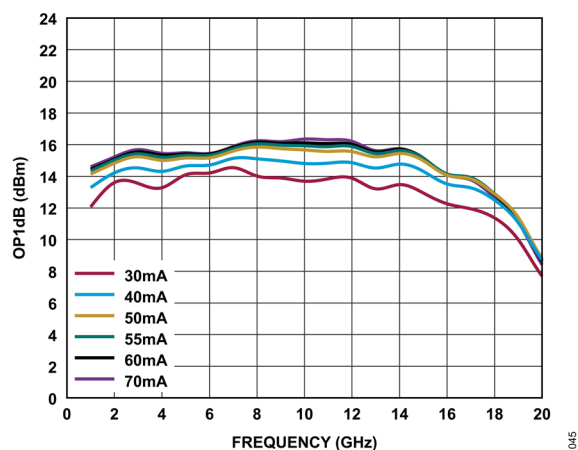


図 45. 様々な I_{DQ} 値における OP1dB と周波数の関係、
1GHz~20GHz、 $V_{DD} = 3.3V$

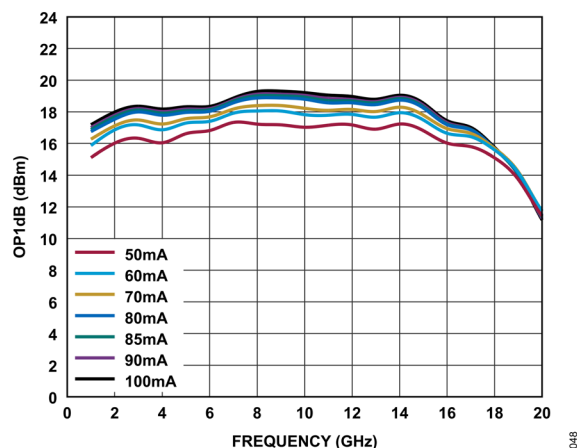


図 48. 様々な I_{DQ} 値における OP1dB と周波数の関係、
1GHz~20GHz、 $V_{DD} = 5V$

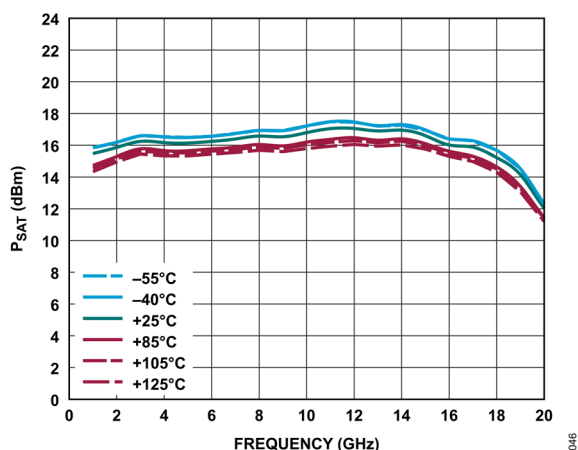


図 46. 様々な温度における P_{SAT} と周波数の関係、
1GHz~20GHz、 $V_{DD} = 3.3V$ 、 $I_{DQ} = 55mA$ 、 $R_{BIAS} = 1540\Omega$

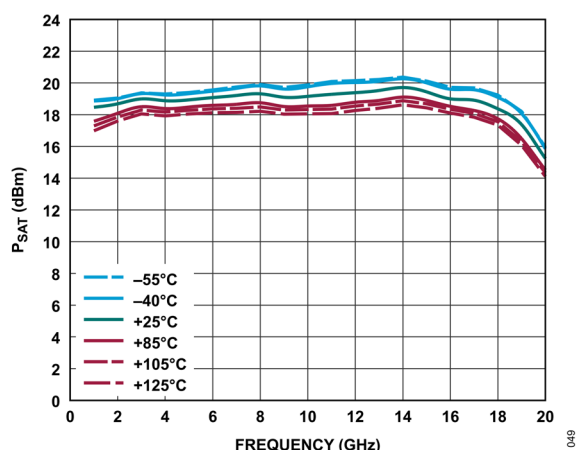


図 49. 様々な温度における P_{SAT} と周波数の関係、
1GHz~20GHz、 $V_{DD} = 5V$ 、 $I_{DQ} = 85mA$ 、 $R_{BIAS} = 1731\Omega$

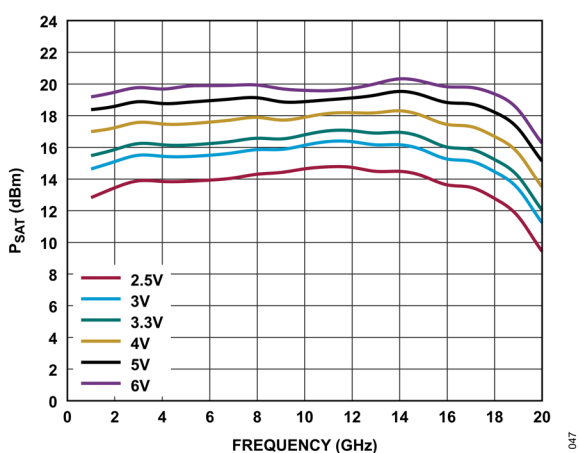


図 47. 様々な電源電圧における P_{SAT} と周波数の関係、
1GHz~20GHz、 $I_{DQ} = 55mA$

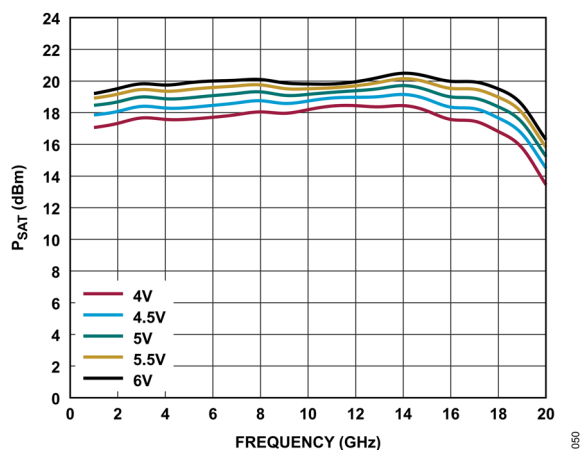


図 50. 様々な電源電圧における P_{SAT} と周波数の関係、
1GHz~20GHz、 $I_{DQ} = 85mA$

代表的な性能特性

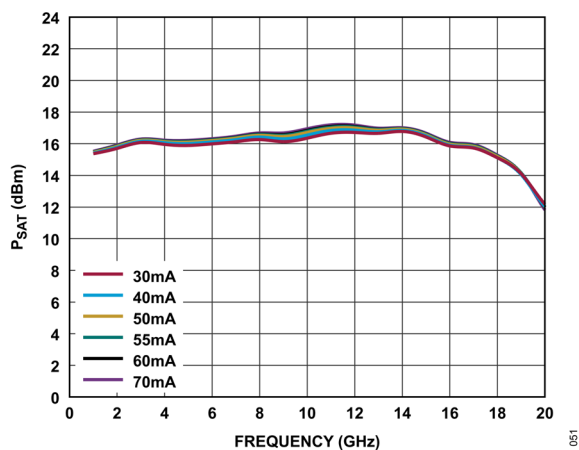


図 51. 様々な I_{DQ} 値における P_{SAT} と周波数の関係、
1GHz~20GHz、 $V_{DD} = 3.3V$

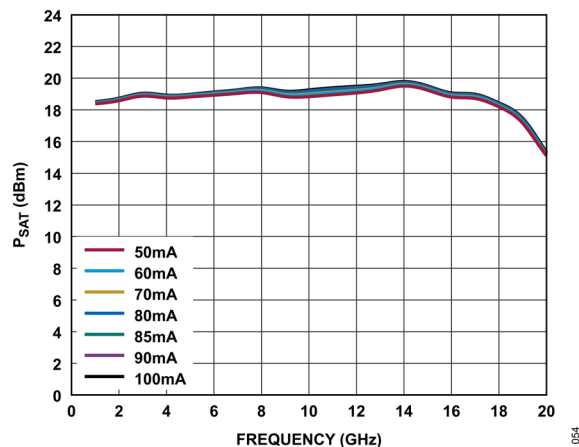


図 54. 様々な I_{DQ} 値における P_{SAT} と周波数の関係、
1GHz~20GHz、 $V_{DD} = 5V$

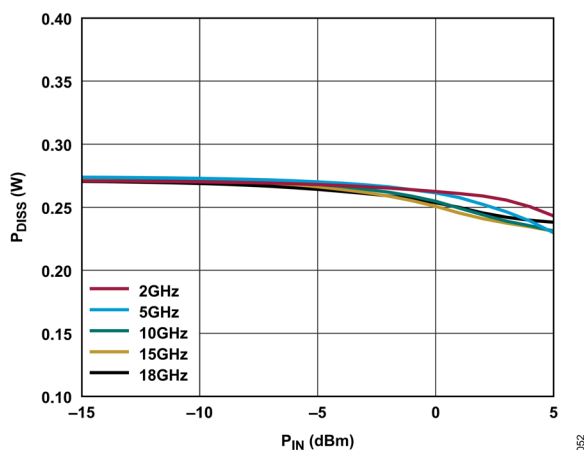


図 52. $T_{CASE} = 85^{\circ}C$ における P_{DISS} と P_{IN} の関係、
 $V_{DD} = 3.3V$ 、 $R_{BIAS} = 1540\Omega$

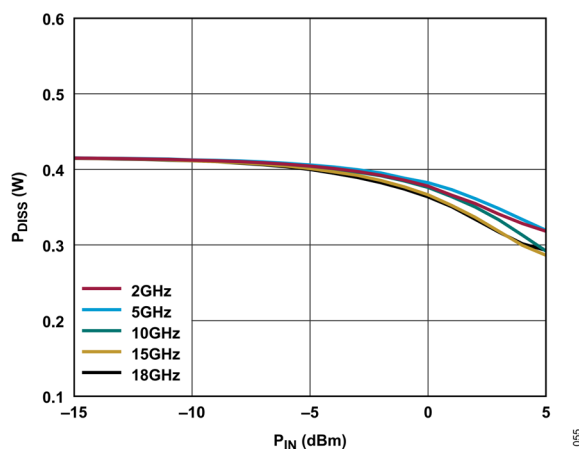


図 55. $T_{CASE} = 85^{\circ}C$ における P_{DISS} と P_{IN} の関係、
 $V_{DD} = 5V$ 、 $R_{BIAS} = 1731\Omega$

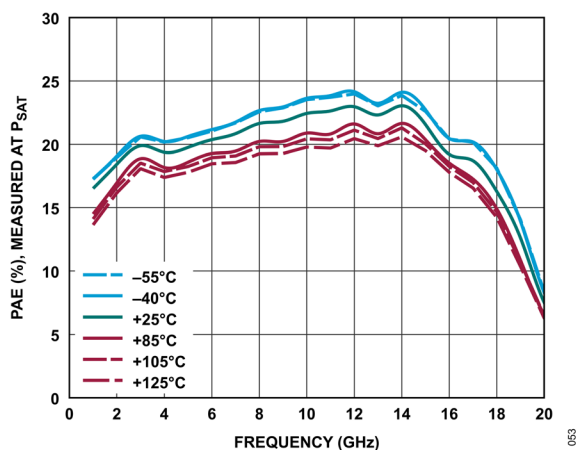


図 53. 様々な温度における P_{SAT} で測定した PAE と周波数の関係、
1GHz~20GHz、 $V_{DD} = 3.3V$ 、 $I_{DQ} = 55mA$ 、 $R_{BIAS} = 1540\Omega$

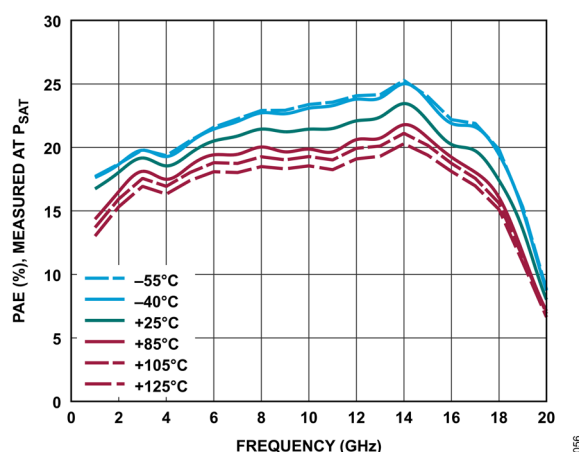


図 56. 様々な温度における P_{SAT} で測定した PAE と周波数の関係、
1GHz~20GHz、 $V_{DD} = 5V$ 、 $I_{DQ} = 85mA$ 、 $R_{BIAS} = 1731\Omega$

代表的な性能特性

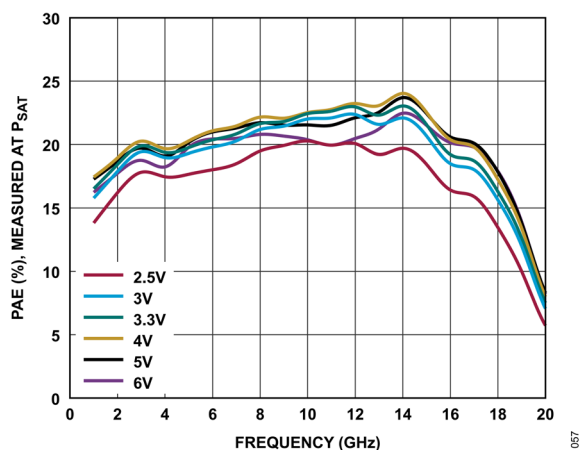


図 57. 様々な電源電圧における P_{SAT} で測定した PAE と周波数の関係、1GHz~20GHz、 $I_{DQ} = 55mA$

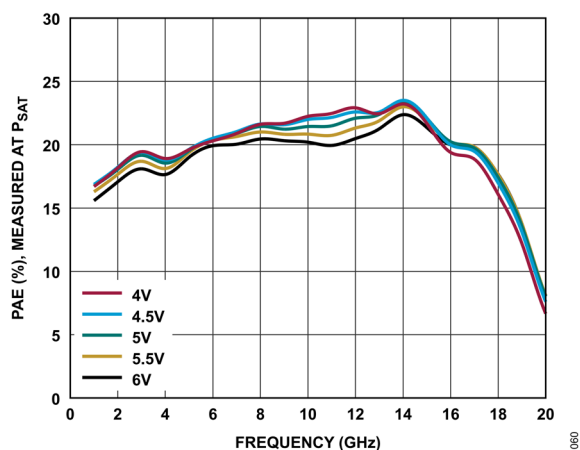


図 60. 様々な電源電圧における P_{SAT} で測定した PAE と周波数の関係、1GHz~20GHz、 $I_{DQ} = 85mA$

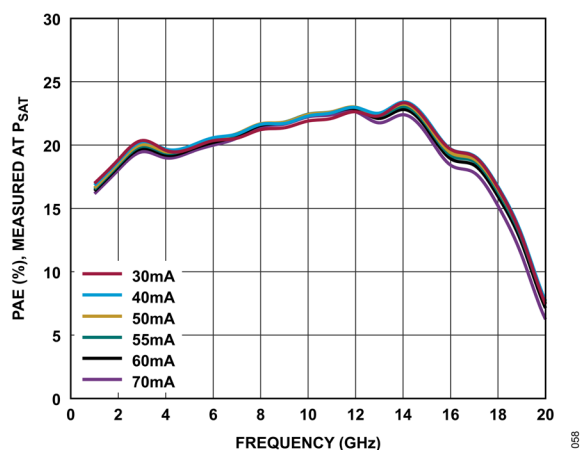


図 58. 様々な I_{DQ} 値における P_{SAT} で測定した PAE と周波数の関係、1GHz~20GHz、 $V_{DD} = 3.3V$

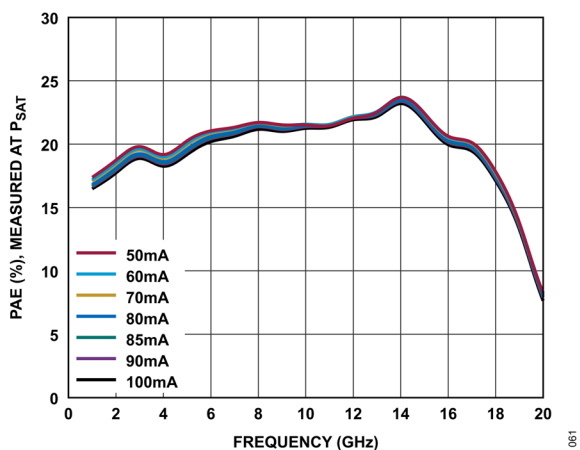


図 61. 様々な I_{DQ} 値における P_{SAT} で測定した PAE と周波数の関係、1GHz~20GHz、 $V_{DD} = 5V$

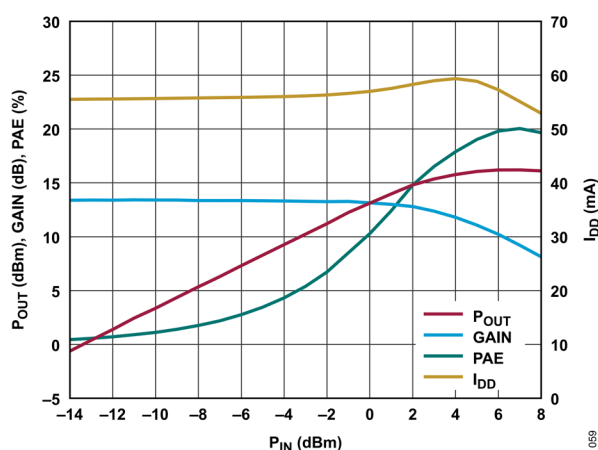


図 59. P_{OUT} 、ゲイン、PAE、ドレイン電流 (I_{DQ}) と P_{IN} の関係、5GHz でパワー圧縮、 $V_{DD} = 3.3V$ 、 $R_{BIAS} = 1540\Omega$

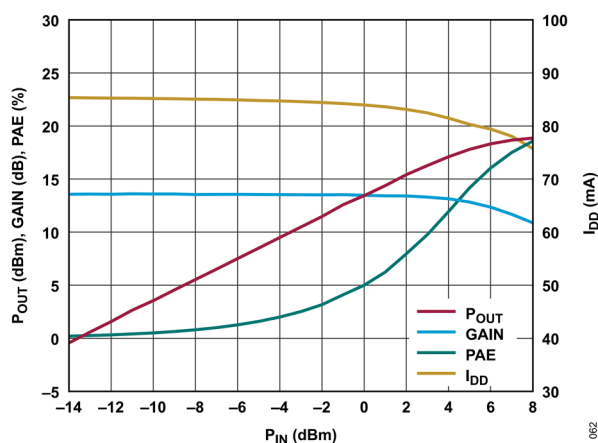


図 62. P_{OUT} 、ゲイン、PAE、 I_{DQ} と P_{IN} の関係、5GHz でパワー圧縮、 $V_{DD} = 5V$ 、 $R_{BIAS} = 1731\Omega$

代表的な性能特性

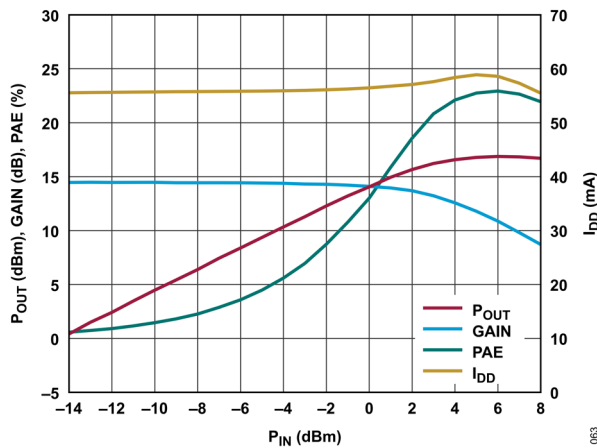


図 63. P_{OUT} 、ゲイン、PAE、 I_{DD} と P_{IN} の関係、
10GHz でパワー圧縮、 $V_{DD} = 3.3V$ 、 $R_{BIAS} = 1540\Omega$

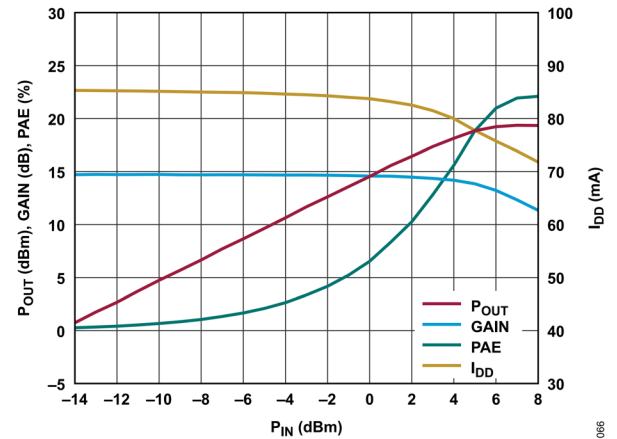


図 66. P_{OUT} 、ゲイン、PAE、 I_{DD} と P_{IN} の関係、
10GHz でパワー圧縮、 $V_{DD} = 5V$ 、 $R_{BIAS} = 1731\Omega$

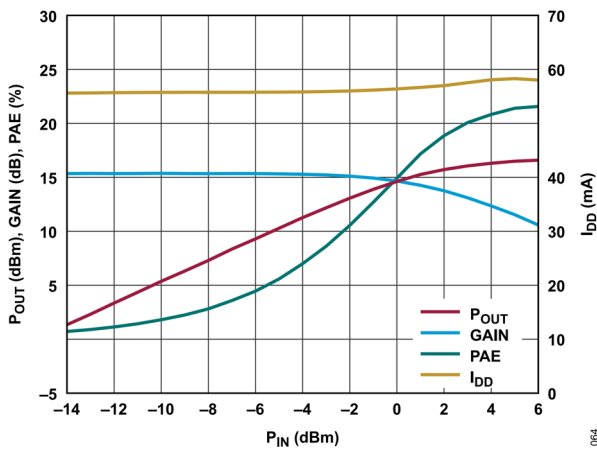


図 64. P_{OUT} 、ゲイン、PAE、 I_{DD} と P_{IN} の関係、
15GHz でパワー圧縮、 $V_{DD} = 3.3V$ 、 $R_{BIAS} = 1540\Omega$

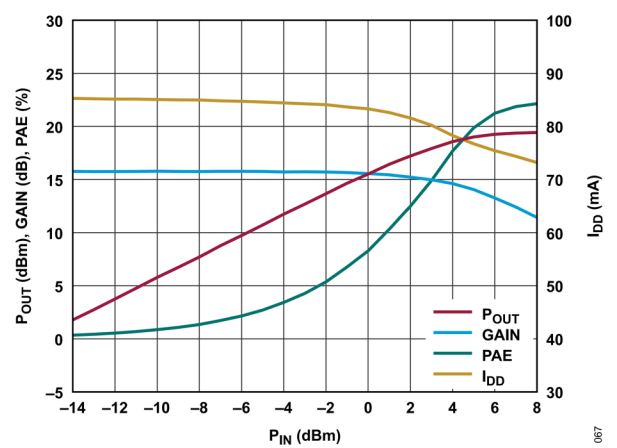


図 67. P_{OUT} 、ゲイン、PAE、 I_{DD} と P_{IN} の関係、
15GHz でパワー圧縮、 $V_{DD} = 5V$ 、 $R_{BIAS} = 1731\Omega$

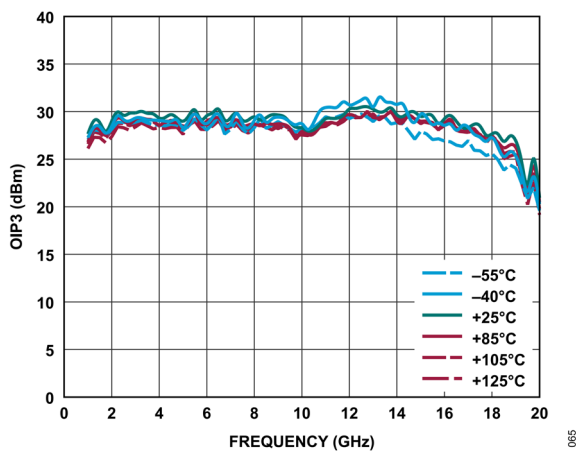


図 65. 様々な温度における OIP3 と周波数の関係、
1GHz~20GHz、 $V_{DD} = 3.3V$ 、 $I_{DQ} = 55mA$ 、 $R_{BIAS} = 1540\Omega$ 、
トーンあたりの $P_{OUT} = 0dBm$

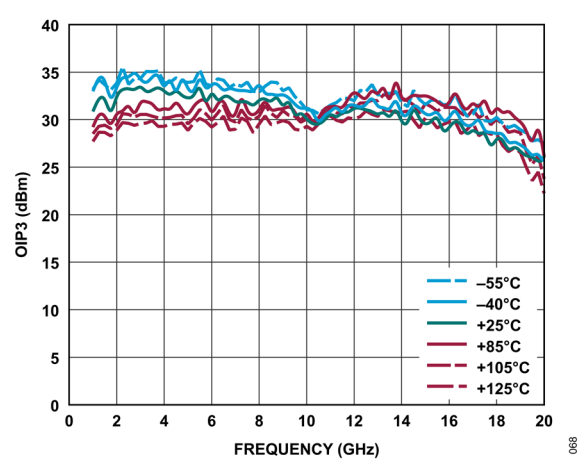


図 68. 様々な温度における OIP3 と周波数の関係、
1GHz~20GHz、 $V_{DD} = 5V$ 、 $I_{DQ} = 85mA$ 、 $R_{BIAS} = 1731\Omega$ 、
トーンあたりの $P_{OUT} = 0dBm$

代表的な性能特性

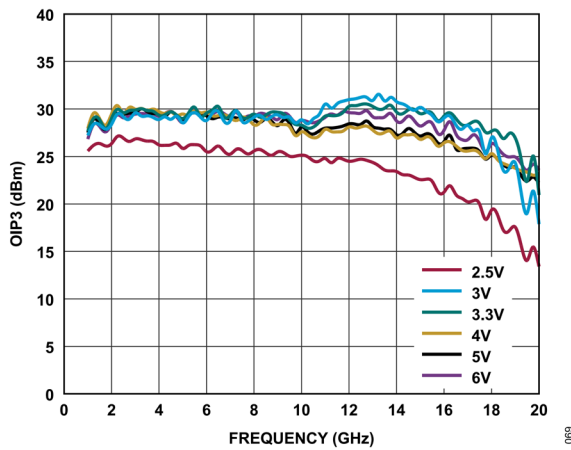


図 69. 様々な電源電圧における OIP3 と周波数の関係、
 $I_{DQ} = 55\text{mA}$ 、トーンあたりの $P_{OUT} = 0\text{dBm}$

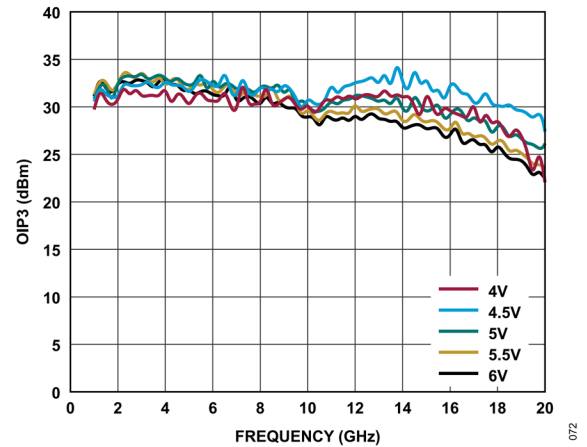


図 72. 様々な電源電圧における OIP3 と周波数の関係、
 $I_{DQ} = 85\text{mA}$ 、トーンあたりの $P_{OUT} = 0\text{dBm}$

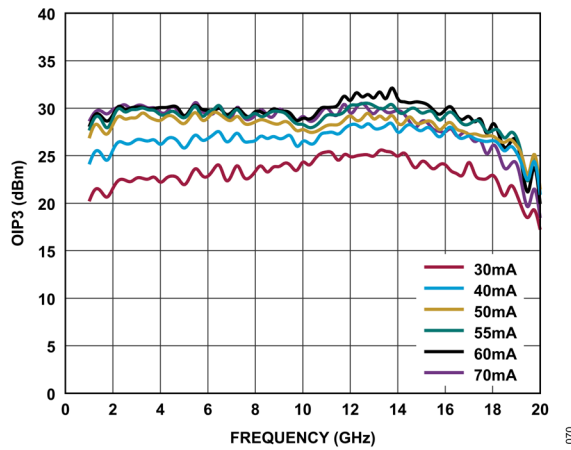


図 70. 様々な I_{DQ} 値における OIP3 と周波数の関係、
 $V_{DD} = 3.3\text{V}$ 、トーンあたりの $P_{OUT} = 0\text{dBm}$

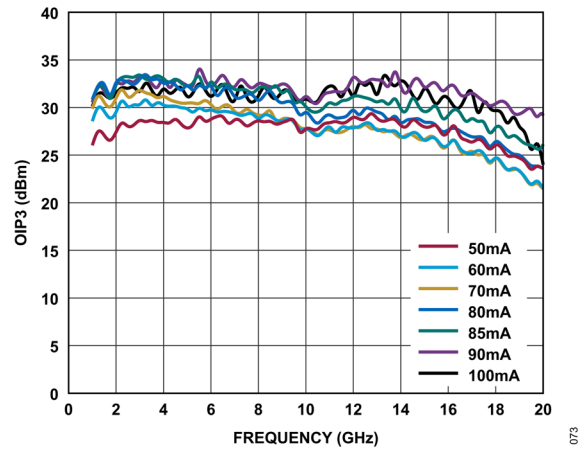


図 73. 様々な I_{DQ} 値における OIP3 と周波数の関係、
 $V_{DD} = 5\text{V}$ 、トーンあたりの $P_{OUT} = 0\text{dBm}$

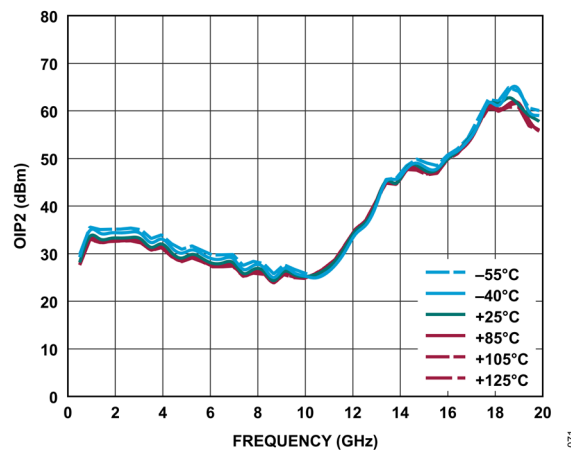


図 71. 様々な温度における OIP2 と周波数の関係、
1GHz~20GHz、 $V_{DD} = 3.3\text{V}$ 、 $I_{DQ} = 55\text{mA}$ 、 $R_{BIAS} = 1540\Omega$ 、
トーンあたりの $P_{OUT} = 0\text{dBm}$

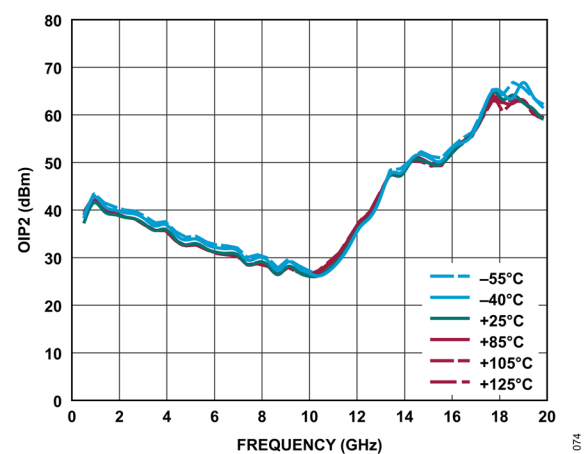


図 74. 様々な温度における OIP2 と周波数の関係、
1GHz~20GHz、 $V_{DD} = 5\text{V}$ 、 $I_{DQ} = 85\text{mA}$ 、 $R_{BIAS} = 1731\Omega$ 、
トーンあたりの $P_{OUT} = 0\text{dBm}$

代表的な性能特性

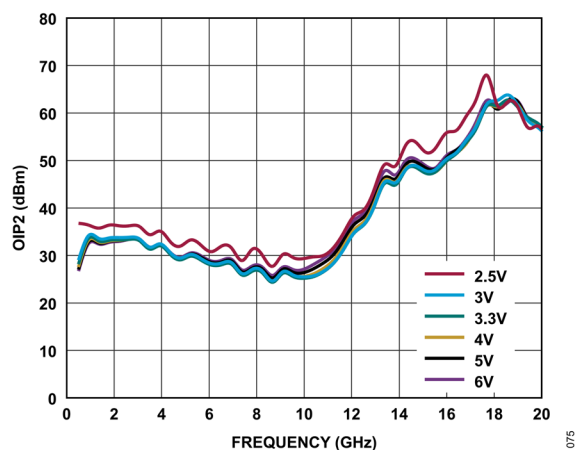


図 75. 様々な電源電圧における OIP2 と周波数の関係、
 $I_{DQ} = 55\text{mA}$ 、トーンあたりの $P_{OUT} = 0\text{dBm}$

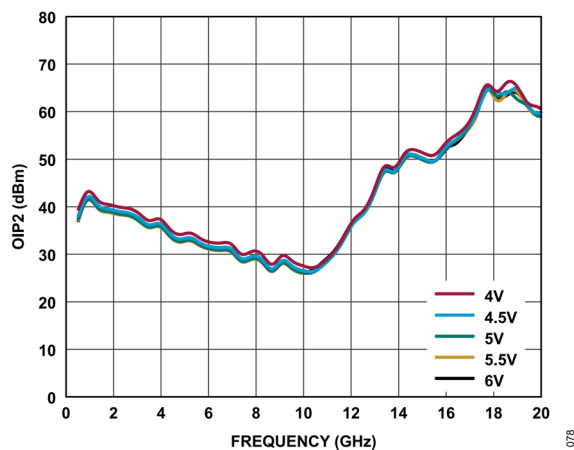


図 78. 様々な電源電圧における OIP2 と周波数の関係、
 $I_{DQ} = 85\text{mA}$ 、トーンあたりの $P_{OUT} = 0\text{dBm}$

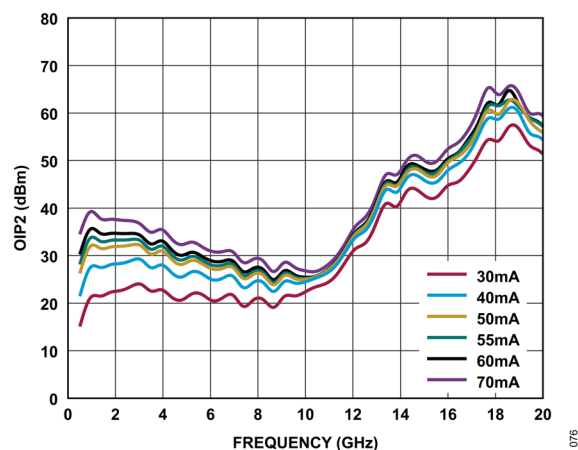


図 76. 様々な I_{DQ} 値における OIP2 と周波数の関係、
 $V_{DD} = 3.3\text{V}$ 、トーンあたりの $P_{OUT} = 0\text{dBm}$

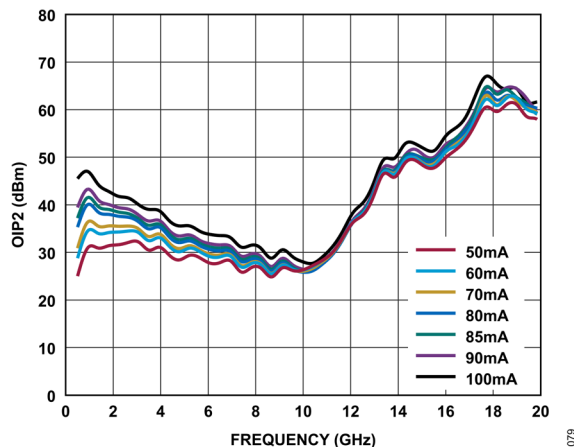


図 79. 様々な I_{DQ} 値における OIP2 と周波数の関係、
 $V_{DD} = 5\text{V}$ 、トーンあたりの $P_{OUT} = 0\text{dBm}$

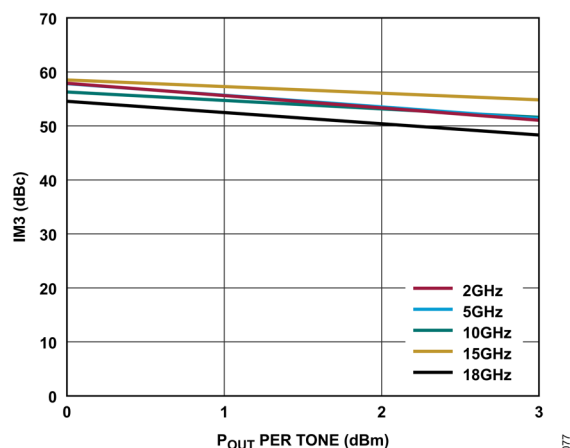


図 77. 様々な周波数における出力 IM3 とトーンあたり P_{OUT} の
関係、 $V_{DD} = 3.3\text{V}$ 、 $R_{BIAS} = 1540\Omega$

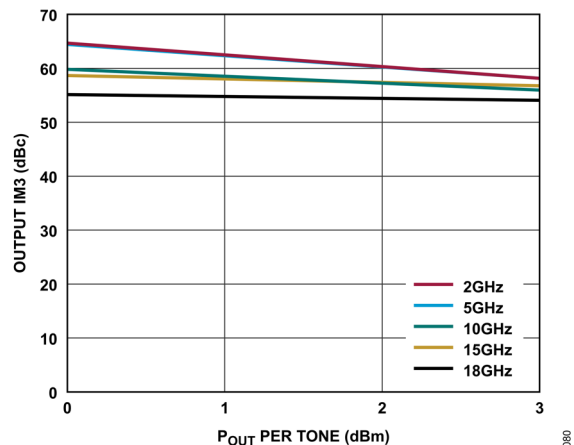


図 80. 様々な周波数における出力 IM3 とトーンあたり P_{OUT} の
関係、 $V_{DD} = 5\text{V}$ 、 $R_{BIAS} = 1731\Omega$

代表的な性能特性

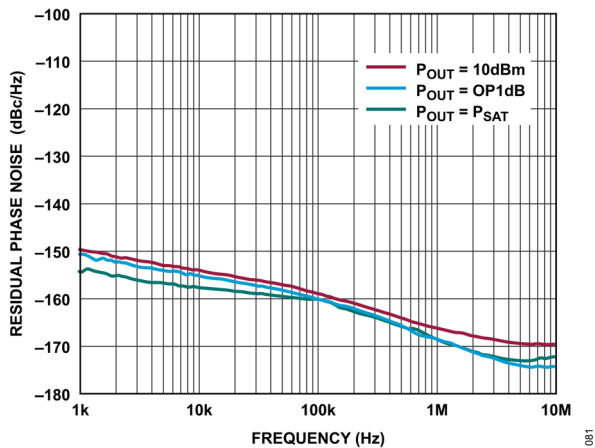


図 81. 様々な P_{OUT} 値における 5GHz での残留位相ノイズと周波数の関係、 $V_{DD} = 5\text{V}$ 、 $I_{DQ} = 85\text{mA}$ 、 $R_{BIAS} = 1731\Omega$

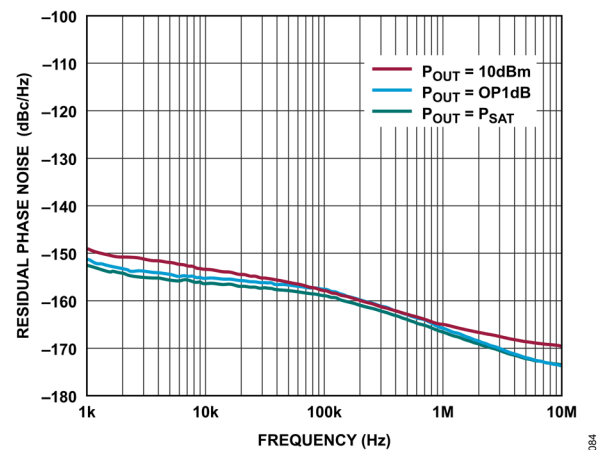


図 84. 様々な P_{OUT} 値における 10GHz での残留位相ノイズと周波数の関係、 $V_{DD} = 5\text{V}$ 、 $I_{DQ} = 85\text{mA}$ 、 $R_{BIAS} = 1731\Omega$

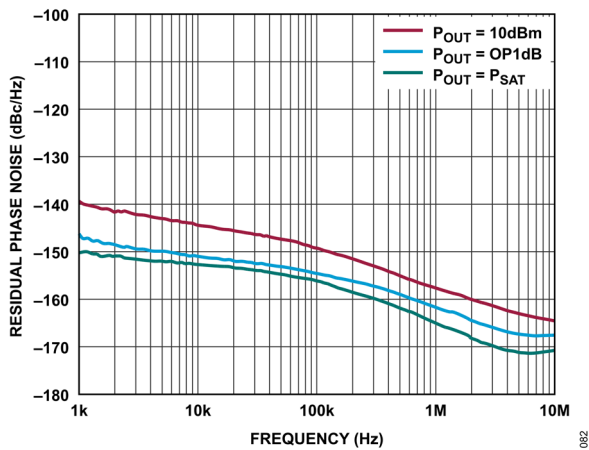


図 82. 様々な P_{OUT} 値における 15GHz での残留位相ノイズと周波数の関係、 $V_{DD} = 5\text{V}$ 、 $I_{DQ} = 85\text{mA}$ 、 $R_{BIAS} = 1731\Omega$

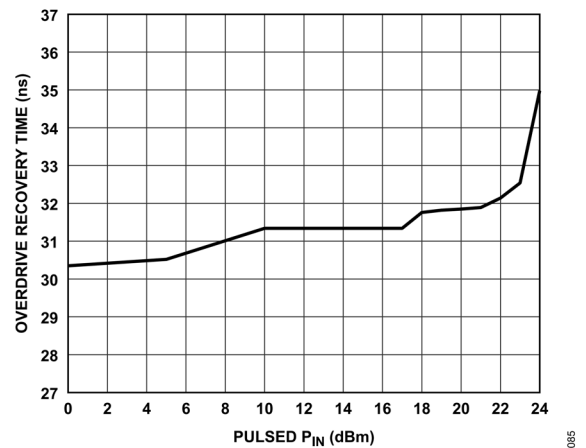


図 85. 8GHz でのオーバードライブ回復時間とパルス駆動 P_{IN} の関係、小信号ゲイン値の 90% までの回復、 $V_{DD} = 5\text{V}$ 、 $I_{DQ} = 85\text{mA}$ 、 $R_{BIAS} = 1731\Omega$

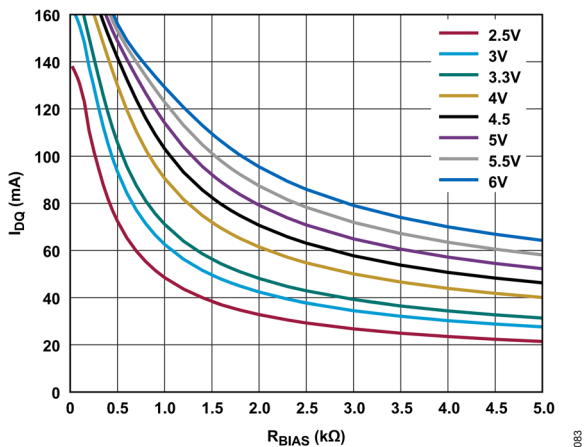


図 83. 様々な電源電圧における I_{DQ} と R_{BIAS} の関係、 $0\Omega \sim 5\text{k}\Omega$

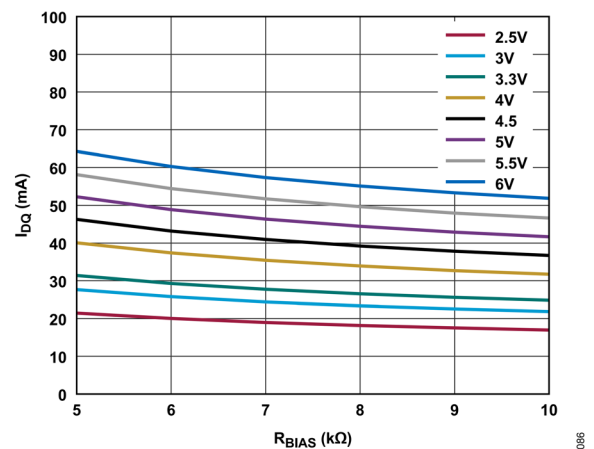
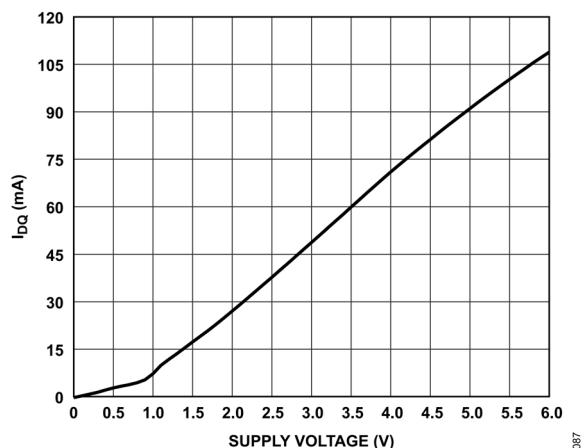
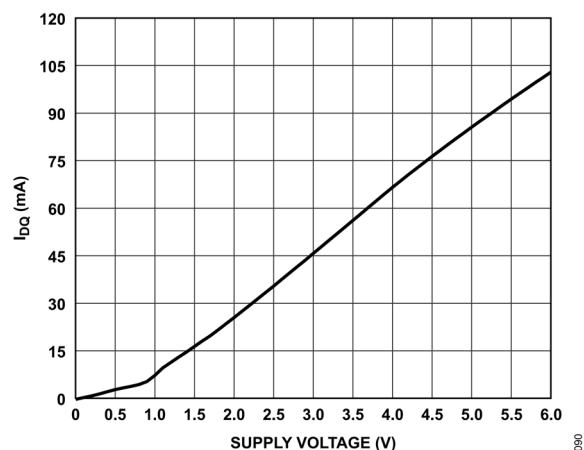
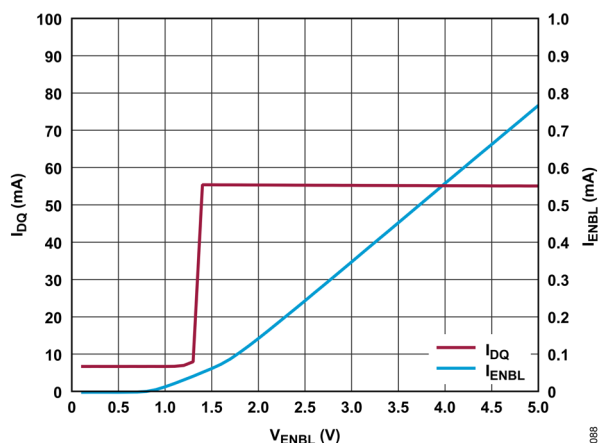
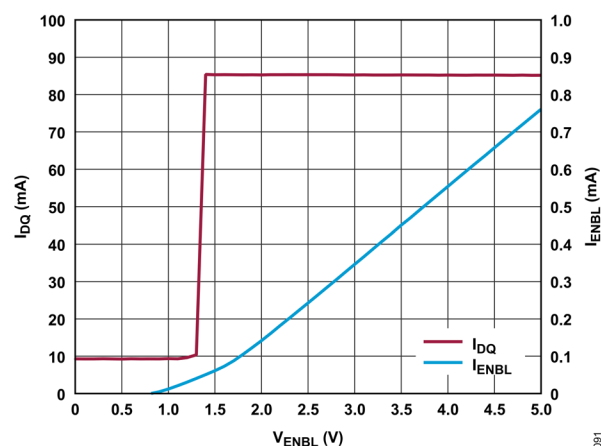
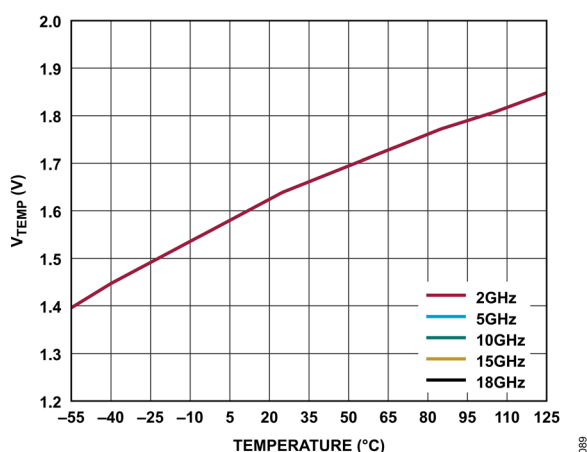
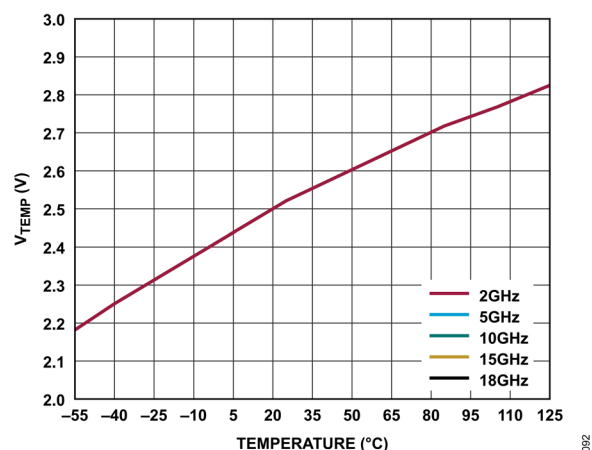


図 86. 様々な電源電圧における I_{DQ} と R_{BIAS} の関係、 $5\text{k}\Omega \sim 10\text{k}\Omega$

代表的な性能特性

図 87. I_{DQ} と電源電圧の関係、 $R_{BIAS} = 1540\Omega$ 図 90. I_{DQ} と電源電圧の関係、 $R_{BIAS} = 1731\Omega$ 図 88. I_{DQ} および I_{ENBL} と V_{ENBL} の関係、 $R_{BIAS} = 1540\Omega$ 図 91. I_{DQ} および I_{ENBL} と V_{ENBL} の関係、 $R_{BIAS} = 1731\Omega$ 図 89. 様々な周波数における OP1dB での V_{TEMP} と温度の関係、 $V_{DD} = 3.3V$ 、 $I_{DQ} = 55mA$ 、 $R_{BIAS} = 1540\Omega$ 図 92. 様々な周波数における OP1dB での V_{TEMP} と温度の関係、 $V_{DD} = 5V$ 、 $I_{DQ} = 85mA$ 、 $R_{BIAS} = 1731\Omega$

代表的な性能特性

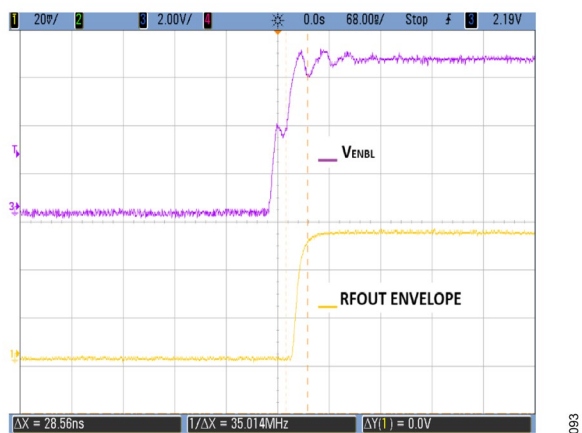


図 93. VENBL ピンがトグルしたときの RFOUT エンベロープのオン応答のタイミング



図 94. VENBL ピンがトグルしたときの RFOUT エンベロープのオフ応答のタイミング

代表的な性能特性

アンプがオフ状態 ($V_{ENBL} = 0V$)

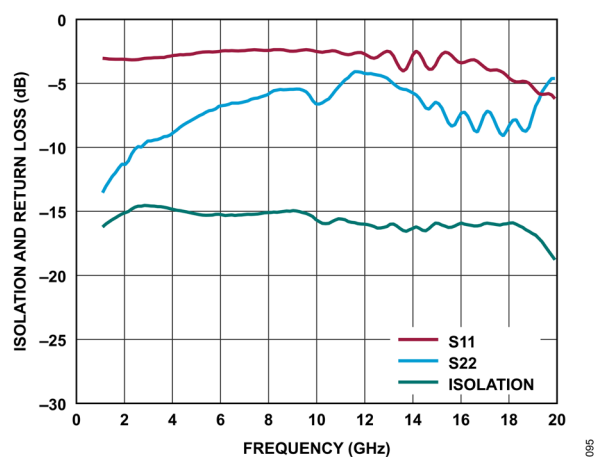


図 95. アイソレーションおよびリターン・ロスと周波数の関係、1GHz~20GHz、 $V_{DD} = 3.3V$

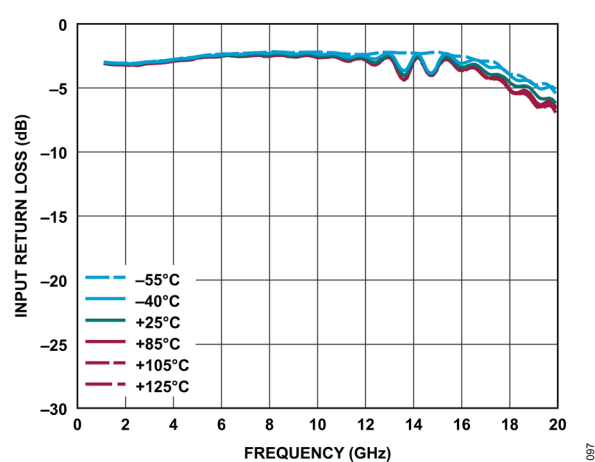


図 97. 様々な温度における入力リターン・ロスと周波数の関係、1GHz~20GHz、 $V_{DD} = 3.3V$

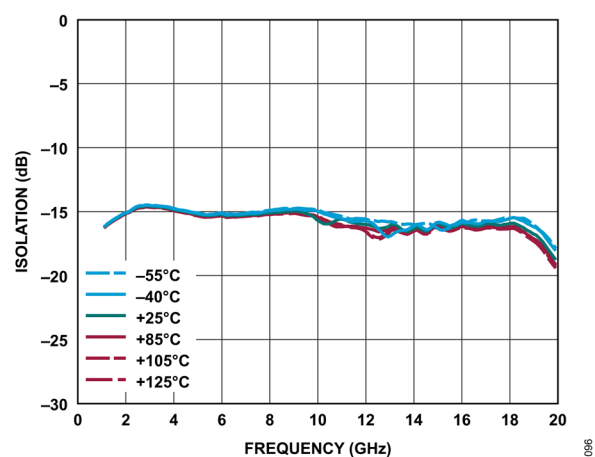


図 96. 様々な温度におけるアイソレーションと周波数の関係、1GHz~20GHz、 $V_{DD} = 3.3V$

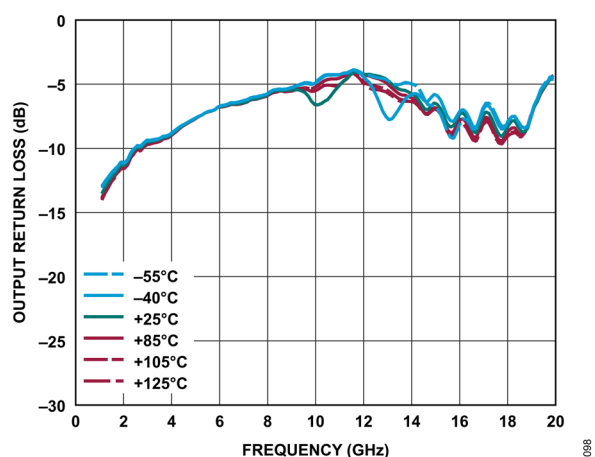


図 98. 様々な温度における出力リターン・ロスと周波数の関係、1GHz~20GHz、 $V_{DD} = 3.3V$

動作原理

ADL8124 は、AC カップリング・コンデンサ、バイアス・インダクタ、温度センサー、イネーブル／ディスエーブル機能を内蔵した広帯域 LNA です。図 99 に、ADL8124 の簡略化したアーキテクチャ図を示します。

ADL8124 は、1GHz～20GHz の周波数範囲で 50Ω （公称値）のインピーダンスを持つ、AC カップリングされたシングルエンドの入出力ポートを備えています。外付けのマッチング部品は必要ありません。VDD と RBIAS の間に接続する抵抗値によって I_{DQ} を制御します。

ADL8124 には温度センサーが内蔵されています。温度センサーは VDD ピンを介して内部でバイアスされます。デバイス温度に比例する電圧を VTEMP ピンで測定できます。

ADL8124 にはイネーブル／ディスエーブル機能も備わっています。VENBL ピンをハイにすると ADL8124 の動作を有効化でき、ローにすることで無効化できます。

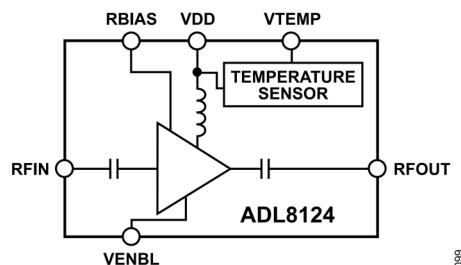


図 99. 簡略化したアーキテクチャ図

アプリケーション情報

仕様規定された周波数範囲で ADL8124 を動作させるための基本的な接続方法を、図 100 に示します。外付けのバイアス・インダクタを要することなく 3.3V 電源を VDD ピンに接続できます。その代わりとなるものとして、5V 電源動作もサポートされています。100pF の電源デカップリング・コンデンサを使用することを推奨します。図 100 に示す電源デカップリング・コンデンサは、ADL8124 の特性評価や検証に使用した構成でのものです。

I_{DQ} を設定するには、RBIAS ピンと VDD ピンの間に抵抗 (R3) を接続します。抵抗値はデフォルトの 1540Ω とすることを推奨します。これにより、55mA の公称 I_{DQ} が得られます。表 12 に、 I_{DQ} および I_{DQ_AMP} の R_{BIAS} に対する変化を示します。また、RBIAS ピンには、 R_{BIAS} の値に応じた電流が流れます (表 12 参照)。RBIAS ピンはオープンのままにしないでください。

VTEMP ピンは、ダイ温度に比例する出力電圧を出力します。VTEMP ピンの出力抵抗は高く、オペアンプを用いてバッファする必要があります。温度センサーは VDD ピンを通じて内部で給電されています。

VENBL ピンは、ADL8124 の便利なパワーアップ手段またはパワーダウン手段を提供します。アンプ動作を有効化するには、VENBL ピンを電源に接続します。アンプ動作を無効化するには、VENBL ピンをグラウンドに接続します。

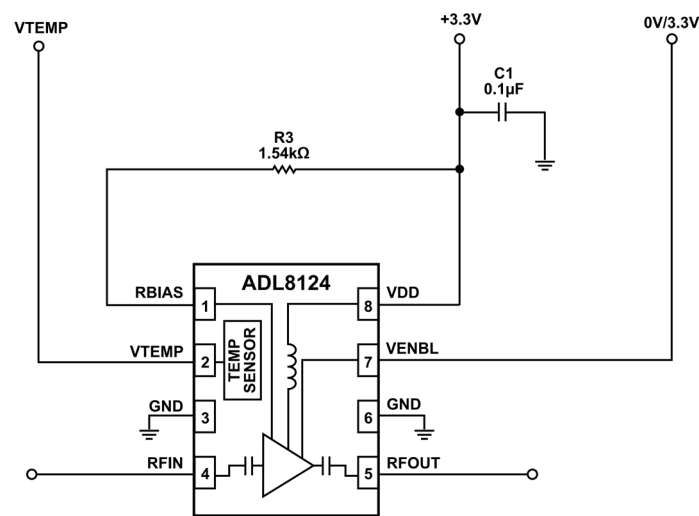


図 100. 標準アプリケーション回路

100

アプリケーション情報

推奨バイアス・シーケンス

ADL8124 を安全に動作させるには、DC 電源と RF 電源のシーケンスを正しく行う必要があります。ADL8124 をパワーアップするには、以下のバイアス・シーケンス・ステップを実行します。

1. VDD を 3.3V に設定します。
2. VENBL を VDD に設定します。
3. RF 入力信号を印加します。

理想的なパワーダウン・シーケンスはこのパワーアップ・シーケンスの逆順序です。表 12、表 13、表 14、表 15 に、VDD および I_{DQ} の様々な選択に対する代替バイアス抵抗オプションを示します。

表 12. V_{DD} = 3.3V の場合の推奨バイアス抵抗値

R _{BIAS} (Ω)	I _{DQ} (mA)	I _{DQ_AMP} (mA)	I _{RBIAS} (mA)
5540	30	29.6	0.4
2836	40	39.2	8
1836	50	48.8	1.2
1540	55	53.6	1.4
1322	60	58.4	1.6
1015	70	68	2

表 13. V_{DD} = 5V の場合の推奨バイアス抵抗値

R _{BIAS} (Ω)	I _{DQ} (mA)	I _{DQ_AMP} (mA)	I _{RBIAS} (mA)
5539	50	49.3	0.7
3531	60	58.8	1.2
2532	70	68.5	1.5
1945	80	78	2
1731	85	82.8	2.2
1555	90	87.6	2.4
1275	100	97.2	2.8

表 14. 様々な電源電圧に対する推奨バイアス抵抗値、I_{DQ} = 55mA

R _{BIAS} (Ω)	V _{DD} (V)	I _{DQ_AMP} (mA)	I _{RBIAS} (mA)
776	2.5	53.3	1.7
1222	3	53.4	1.6
1540	3.3	53.6	1.4
2456	4	53.8	1.2
4312	5	54.1	0.9
7780	6	54.4	0.6

表 15. 様々な電源電圧に対する推奨バイアス抵抗値、I_{DQ} = 85mA

R _{BIAS} (Ω)	V _{DD} (V)	I _{DQ_AMP} (mA)	I _{RBIAS} (mA)
1103	4	82.6	2.4
1399	4.5	82.7	2.3
1731	5	82.8	2.2
2102	5.5	82.9	2.1
2534	6	83	2

推奨パワー・マネージメント回路

ADL8124 の推奨パワー・マネージメント回路の構成を図 101 に示します。LT8607 降圧レギュレータによって 12V レールから 4.5V に降圧し、更に LT3042 低ドロップアウト (LDO) リニア・レギュレータに印加して低ノイズの 3.3V 出力を生成します。図 101 に示す回路の入力電圧 (V_{IN}) は 12V ですが、LT8607 には最大で 42V の電圧が入力可能です。

LT8607 の 4.5V レギュレータ出力は、次式に従い抵抗 R_2 と R_3 を用いて設定します。

$$R_2 = R_3((V_{OUT}/0.778V) - 1), \text{ ここで、} V_{OUT} \text{ は出力電圧です。}$$

スイッチング周波数 (f_{sw}) は、LT8607 の RT ピンに 18.2k Ω の抵抗 (R_1) を接続することにより 2MHz に設定されています。LT8607 のデータシートには、その他のスイッチング周波数 (0.2MHz~2.200MHz) の選択に使用できる抵抗値の表が記載されています。

LT3042 の V_{OUT} は、次式に従い R_4 抵抗を SET ピンに接続して設定されます。

$$V_{OUT} = 100\mu A \times R_4$$

LT3042 の PGFB ピンの抵抗は、出力が目標電圧である 3.3V の 95%に達する直前にパワーグッド (PG) 信号がトリガされるよ

うに選択します。LT3042 の出力には、1%の初期公差があり、更に温度によって 1%の変動があります。PGFB の温度に対する許容誤差は約 3%ですが、抵抗を追加するともう少し増えます (5%)。従って、出力と PGFB の間で 5%を見込んでおけば、うまく対処できます。更に、PGのオープン・コレクタが 3.3V 出力にプルアップされ、0V~3.6V の都合の良い電圧範囲が得られます。表 16 に、3.6V~3V での動作に推奨される抵抗値を示します。

表 16. 3.6V~3V での動作に推奨される抵抗値

LDO V_{OUT} (V)	R_4 (k Ω)	R_7 (k Ω)	R_8 (k Ω)
3.6	36.5	332	30.1
3.3	33.1	301	30.1
3	30.1	267	30.1

LT8607 は最大 750mA、LT3042 は最大 200mA の電流を供給します。5V 電源電圧が別の部品にも供給するバス電源として拡張されている場合、より高電流の部品を使用することができます。LT8608 および LT8609 降圧レギュレータはそれぞれ 1.5A および 3A の電流を流すことができ、LT8607 とピン互換です。LT3045 リニア・レギュレータは LT3042 とピン互換で、最大 500mA の電流を流すことができます。

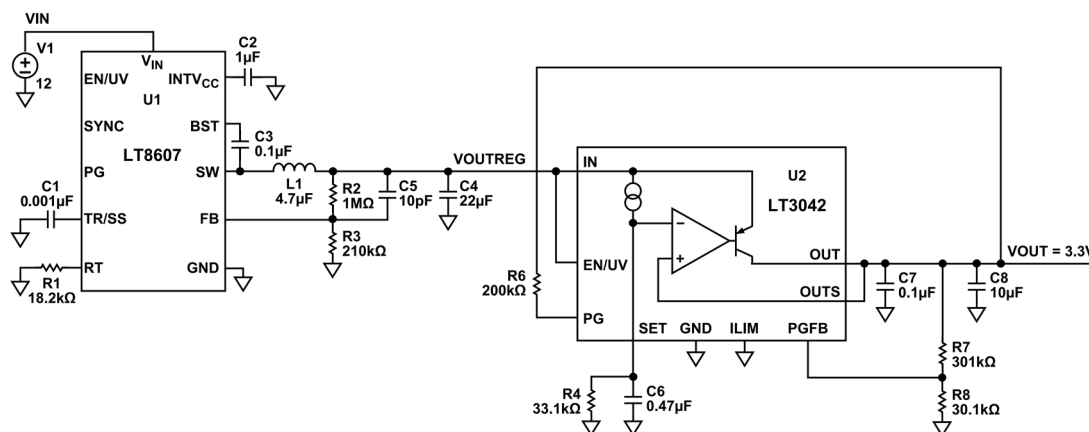


図 101. 推奨パワー・マネージメント回路

外形寸法

Package Drawing Option	Package Type	Package Description
CP-8-30	LFCSP	8-Lead Lead Frame Chip Scale Package

最新のパッケージ外形情報およびランド・パターン（実装面積）については、[パッケージ索引](#)を参照してください。

オーダー・ガイド

Model ^{1, 2}	Temperature Range	Package Description	Packing Quantity	Package Option
ADL8124ACPZN	-55°C to +125°C	8-Lead LFCSP, 2mm × 2mm × 0.85mm	Tape, 1	CP-8-30
ADL8124ACPZN-R7	-55°C to +125°C	8-Lead LFCSP, 2mm × 2mm × 0.85mm	Reel, 3000	CP-8-30

¹ Z = RoHS 適合製品。

² ADL8124ACPZN と ADL8124ACPZN-R7 のピン仕上げは、ニッケル・パラジウム金です。