日本語参考資料
最新版英語データシートはこちら

データシート
ADG2712

pA レベルの超低リーク、低電圧、クワッド SPST スイッチ

特長

- 両電源：±1.08V～±2.75V
- 単電源：+1.08V～+5.5V
- 超低リーク
  - ±0.3pA（代表値、25ºC）
  - ±8pA（代表値、85ºC）
  - ±56pA（代表値、125ºC）
- 16 ピン、2mm × 2mm LGA パッケージ
- 1.8V および 3V の JEDEC 準拠ロジック
- +5V、+3.3V、+1.8V、±2.5V の電源ですべて仕様規定
- レール to レールの信号範囲

アプリケーション

- 計測器
- バイオセンサー測定
- 電気化学測定
- データ・アクイジション
- ATE（自動試験装置）

概要

ADG2712 は、超低リークの 4 チャンネル単極単投（SPST）スイッチです。ADG2712 は独自のアーキテクチャで設計され、個別に制御される 4 つのスイッチ・チャンネルを備えています。各チャンネルのオンリーク電流は 85ºC で 8pA、125ºC で 56pA（それぞれ代表値）です。この超低リーク電流は、わずか 9.1Ω の低オン抵抗と相まって、非常に高い精度が求められるアプリケーションにコンパクトなスイッチング・ソリューションを提供します。

ADG2712 はレール to レールの入力信号範囲を備えています。オンにしたときの各スイッチの導通は両方向共に良好です。スイッチは、対応するデジタル制御ラインにロジック 1 が入力されるとオンになります。デジタル制御入力は 1.8V の JEDEC に適合しているため、マイクロコントローラや FPGA（フィールド・プログラマブル・ゲート・アレイ）で簡単に使用できます。

ADG2712 は、高精度の計測器アプリケーションにおいて機械式リレーの代替となるソリッドステート・ソリューションとして最適です。信頼性、サイズ、スイッチング速度において大きな利点が得られると同時に、従来のリレーベースのソリューションの特長である低リーク性能も維持できます。本デバイスは、高インピーダンスのノードに影響を与えることなく、低レベル信号の正確な配線を可能にします。

低リーク特性と高精度なスイッチング性能を備えた ADG2712 は、計測器、データ・アクイジション・システム、センサー・インターフェース（バイオセンサーや電気化学測定アプリケーションなど）での使用に最適です。

機能ブロック図

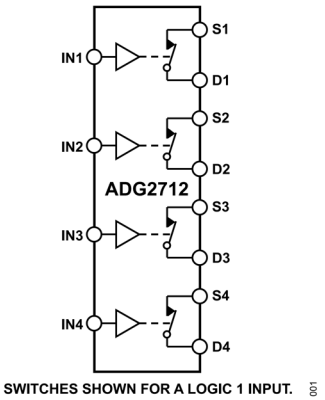


図 1. 機能ブロック図

製品のハイライト

1. 低オフリーク
   a. 25ºC での最大オフリーク：±20pA
   b. 最大オフリーク：±50pA（85ºC）
   c. 最大オフリーク：±160pA（125ºC）
2. 低オンリーク
   a. 最大オンリーク：±20pA（25ºC）
   b. 最大オンリーク：±55pA（85ºC）
   c. 最大オンリーク：±235pA（125ºC）
3. +1.08V～+5.5V の単電源、または±1.08V～±2.75V の両電源
4. 低オン抵抗：9.1Ω（代表値）
5. 1.8V と 3V のロジック・レベルで JEDEC 規格に適合
6. 16 ピン、2mm × 2mm、ランド・グリッド・アレイ（LGA）

※こちらのデータシートには正誤表が付属しています。当該資料の最終ページ以降をご参照ください。

©2026 Analog Devices, Inc. All rights reserved.　商標および登録商標は各社の所有に属します。
Rev. 0
本　　社／〒105-7323 東京都港区東新橋 1-9-1　東京汐留ビルディング 23F
大　阪営業所／〒532-0003 大阪府大阪市淀川区宮原 3-5-36　新大阪トラストタワー 10F
名古屋営業所／〒451-6038 愛知県名古屋市西区牛島町 6-1　名古屋ルーセントタワー 38F

目次

特長 1
アプリケーション 1
概要 1
機能ブロック図 1
製品のハイライト 1
仕様 3
+5V 単電源 3
+3V 単電源 4
+1.8V 単電源 5
±2.5V 両電源 6
チャンネルごとの連続電流（SX または DX） 7
絶対最大定格 9
熱抵抗 9
静電放電（ESD）定格 9
ESD に関する注意 9
ピン配置およびピン機能の説明 10
代表的な性能特性 11
テスト回路 19
用語の定義 21
動作原理 22
スイッチ・アーキテクチャ 22
3V および 1.8V JEDEC 準拠 22
VL の柔軟性 22
リークのセトリング時間 22
出力負荷抵抗へのトランジェント電流の混入 22
アプリケーション情報 23
電源レール 23
電源の推奨事項 23
パワーアップ時の初期化 23
PCB レイアウト 23
高インピーダンスのセンサー入力 24
外形寸法 25
オーダー・ガイド 25

改訂履歴

6/2026— Revision 0: Initial Version

仕様

表 1. 動作電圧範囲

Supply Voltage	Min	Max	Unit
Dual Supply	±1.08	±2.75	V
Single Supply	+1.08	+5.5	V

+5V 単電源

V_{DD} = +5V ±10%、V_{SS} = 0V、GND = 0V、V_L = 1.65V～3.6V。特に指定のない限り、すべての仕様は−40°C～+125°C での値。

表 2. +5V 単電源

Parameter	+25°C	−40°C to +85°C	−40°C to +125°C	Unit	Test Conditions/Comments
ANALOG SWITCH					V_{DD} = +4.5V, V_{SS} = 0V
Analog Signal Range	V_{SS} to V_{DD}			V	
On Resistance (R_{ON})	9.1			Ω typ	Source voltage (V_S) = 0V to V_{DD}, I_S = −10mA
	13	15.5	18	Ω max	
On Resistance Match Between Channels (ΔR_{ON})	0.07			Ω typ	V_S = 0V to V_{DD}, I_S = −10mA
	0.3	0.3	0.3	Ω max	
On Resistance Flatness ($R_{FLAT(ON)}$)	2.4			Ω typ	V_S = 0V to V_{DD}, I_S = −10mA
	3.6	4.3	4.8	Ω max	
LEAKAGE CURRENTS					V_{DD} = +5.5V
Source Off Leakage, I_S (Off)	±0.1	±2.6	±15	pA typ	V_S = 5V/0.5V, V_D = 0.5V/5V
	±20	±50	±160	pA typ	
Drain Off Leakage, I_D (Off)	±0.1	±2.6	±15	pA typ	V_S = 5V/0.5V, V_D = 0.5V/5V
	±20	±50	±160	pA max	
Channel On Leakage, I_D, I_S (On)	±0.3	±8	±56	pA typ	V_S = V_D = 0.5V, or 5V
	±20	±55	±235	pA max	
DIGITAL INPUTS					
Input High Voltage, V_{INH}			0.65 × V_L	V min	
Input Low Voltage, V_{INL}			0.35 × V_L	V max	
Input Current					
I_{INL} or I_{INH}	0.02			μA typ	V_{IN} = V_{INL} or V_{INH}
			0.8	μA max	
Digital-Input Capacitance, C_{IN}	5			pF typ	
DYNAMIC CHARACTERISTICS					
t_{ON}	30			ns typ	Load resistance (R_L) = 300Ω, C_L = 35pF, V_S = 3V
	35	37	38	ns max	
t_{OFF}	214			ns typ	R_L = 300Ω, C_L = 35pF, V_S = 3V
	295	400	490	ns max	
Charge Injection	0.23			pC typ	V_S = 2.5V; R_S = 0Ω, C_L = 1nF
Off Isolation	−60			dB typ	R_L = 50Ω, C_L = 5pF, f = 10MHz, see Figure 49
	−87			dB typ	R_L = 50Ω, C_L = 5pF, f = 1MHz see Figure 49
Channel-to-Channel Crosstalk	−104			dB typ	R_L =50Ω, C_L = 5pF, f = 10MHz, see Figure 48
	−119			dB typ	R_L = 50Ω, C_L = 5pF, f = 1MHz
Total Harmonic Distortion, THD	−80			dB typ	R_L = 10kΩ, 3 V p-p, f = 20kHz
	−77			dB typ	R_L = 10kΩ, 3 V p-p, f = 100kHz
Total Harmonic Distortion + Noise, THD + N	0.01			% typ	R_L = 10kΩ, 3 V p-p, f = 20Hz to 20kHz
Bandwidth −3 dB	473			MHz typ	R_L = 50Ω, C_L = 5pF, see Figure 52
Insertion Loss	−0.28			dB typ	R_L = 50Ω, C_L = 5pF, f = 1MHz, see Figure 52
Source Capacitance, C_S	6			pF typ	V_S = 2.5V, f = 1MHz

仕様

表 2. +5V 単電源（続き）

Parameter	+25°C	−40°C to +85°C	−40°C to +125°C	Unit	Test Conditions/Comments
Drain Capacitance, C_D	6			pF typ	V_S = 2.5V, f = 1MHz
C_D, C_S (On)	25			pF typ	V_S = 2.5V, f = 1MHz
POWER REQUIREMENTS					V_{DD} = +5.5V
Positive Supply Current, I_{DD}	154			µA typ	Digital inputs = 0V or V_L
	300		300	µA max	
Negative Supply Current, I_{SS}	117			µA typ	Digital inputs = 0V or V_L
	300		300	µA max	
Digital Supply Current, I_L	0.07			µA typ	Digital inputs = 0V or V_L
	1		1	µA max	

+3V 単電源

V_{DD} = +2.7V～3.6V、V_{SS} = 0V、GND = 0V、V_L = 1.65V～3.6V。特に指定のない限り、すべての仕様は−40ºC～+125ºC での値。

表 3. +3V 単電源

Parameter	+25°C	−40°C to +85°C	−40°C to +125°C	Unit	Test Conditions/Comments
ANALOG SWITCH					V_{DD} = +2.7V, V_{SS} = 0V
Analog Signal Range	V_{SS} to V_{DD}			V	
On Resistance (R_{ON})	16			Ω typ	V_S = 0V to V_{DD}, I_S = −10mA
	27	30	33	Ω max	
On Resistance Match Between Channels (ΔR_{ON})	0.1			Ω typ	V_S = 0V to V_{DD}, I_S = −10mA
	0.4	0.4	0.4	Ω max	
On Resistance Flatness ($R_{FLAT(ON)}$)	4.4			Ω typ	V_S = 0V to V_{DD}, I_S = −10mA
	8.1	8.8	8.8	Ω max	
LEAKAGE CURRENTS					V_{DD} = +3.6V
Source Off Leakage I_S (Off)	±0.2	±0.8	±10	pA typ	V_S = 3.1V/0.5V, V_D = 0.5V/3.1V
	±20	±35	±100	pA max	
Drain Off Leakage I_D (Off)	±0.2	±0.8	±10	pA typ	V_S = 3.1V/0.5V, V_D = 0.5V/3.1V
	±20	±35	±100	pA max	
Channel On Leakage I_D, I_S (On)	±0.2	±3	±42	pA typ	V_S = V_D = 0.5V, or 3.1V
	±20	±40	±160	pA max	
DIGITAL INPUTS					
Input High Voltage, V_{INH}			0.65 × V_L	V min	
Input Low Voltage, V_{INL}			0.35 × V_L	V max	
Input Current					
I_{INL} or I_{INH}	0.02			µA typ	V_{IN} = V_{INL} or V_{INH}
			0.8	µA max	
Digital-Input Capacitance C_{IN}	5			pF typ	
DYNAMIC CHARACTERISTICS					
t_{ON}	37			ns typ	R_L = 300Ω, C_L = 35pF, V_S = 1.5V
	43	47	49	ns max	
t_{OFF}	175			ns typ	R_L = 300Ω, C_L = 35pF, V_S = 1.5V
	249	377	537	ns max	
Charge Injection	0.87			pC typ	V_S = 1.5V; R_S = 0Ω, C_L = 1nF
Off Isolation	−59			dB typ	R_L = 50Ω, C_L = 5pF, f = 10MHz, see Figure 49
	−86			dB typ	R_L = 50Ω, C_L = 5pF, f = 1MHz, see Figure 49

仕様

表 3. +3V 単電源（続き）

Parameter	+25°C	−40°C to +85°C	−40°C to +125°C	Unit	Test Conditions/Comments
Channel-to-Channel Crosstalk	−104			dB typ	V_S = 1.5V, R_L = 50Ω, C_L = 5pF, f = 10MHz, see Figure 48
	−119			dB typ	V_S = 1.5V, R_L = 50Ω, C_L = 5pF, f = 1MHz
THD	−75			dB typ	R_L = 10kΩ, 1.5V p-p, f = 20kHz
	−71			dB typ	R_L = 10kΩ, 1.5V p-p, f = 100kHz
THD + N	0.018			% typ	R_L = 10kΩ, 3V p-p, f = 20Hz to 20kHz
Bandwidth −3 dB	531			MHz typ	R_L = 50Ω, C_L = 5pF, see Figure 52
Insertion Loss	−1.1			dB typ	R_L = 50Ω, C_L = 5pF, f = 1MHz, see Figure 52
C_S	6			pF typ	V_S = 1.5V, f = 1MHz
C_D	6			pF typ	V_S = 1.5V, f = 1MHz
C_D, C_S (On)	24			pF typ	V_S = 1.5V, f = 1MHz
POWER REQUIREMENTS					V_{DD} = +3.6V
I_{DD}	135			μA typ	Digital inputs = 0V or V_L
	300		300	μA max	
I_{SS}	74			μA typ	Digital inputs = 0V or V_L
	300		300	μA max	
I_L	0.08			μA typ	Digital inputs = 0V or V_L
	1		1	μA max	

+1.8V 単電源

V_{DD} = +1.8V ±5%、V_{SS} = 0V、GND = 0V、V_L = 1.8V。特に指定のない限り、すべての仕様は−40ºC～+125ºC での値。

表 4. +1.8V 単電源

Parameter	+25°C	−40°C to +85°C	−40°C to +125°C	Unit	Test Conditions/Comments
ANALOG SWITCH					V_{DD} = +1.71V, V_{SS} = 0V
Analog Signal Range	V_{SS} to V_{DD}			V	
On Resistance (R_{ON})	49			Ω typ	V_S = 0V to V_{DD}, I_S = −10mA
	88.1	98	98	Ω max	
On Resistance Match Between Channels (ΔR_{ON})	0.2			Ω typ	V_S = 0V to V_{DD}, I_S = −10mA
	1.4	1.8	1.8	Ω max	
On Resistance Flatness ($R_{FLAT(ON)}$)	31			Ω typ	V_S = 0V to V_{DD}, I_S = −10mA
	66.5	78	78	Ω max	
LEAKAGE CURRENTS					V_{DD} = +1.95V
Source Off Leakage I_S (Off)	±0.2	±0.8	±10	pA typ	V_S = 0.5V/1.45V, V_D = 1.45 V/0.5V
	±20	±35	±100	pA max	
Drain Off Leakage I_D (Off)	±0.2	±0.8	±10	pA typ	V_S = 0.5V/1.45V, V_D = 1.45 V/0.5V
	±20	±35	±100	pA max	
Channel On Leakage I_D, I_S (On)	±0.2	±3	±42	pA typ	V_S = V_D = 0.5V, or 1.45V
	±20	±40	±160	pA max	
DIGITAL INPUTS					
Input High Voltage, V_{INH}			0.65 × V_L	V min	
Input Low Voltage, V_{INL}			0.35 × V_L	V max	
Input Current					
I_{INL} or I_{INH}	0.02			μA typ	V_{IN} = V_{INL} or V_{INH}
			0.8	μA max	
Digital-Input Capacitance C_{IN}	5			pF typ	
DYNAMIC CHARACTERISTICS					

仕様

表 4. +1.8V 単電源（続き）

Parameter	+25°C	−40°C to +85°C	−40°C to +125°C	Unit	Test Conditions/Comments
t_{ON}	92			ns typ	R_L = 300Ω, C_L = 35pF, V_S = 1.5V
	114	119	120	ns max	
t_{OFF}	145			ns typ	R_L = 300Ω, C_L = 35pF, V_S = 1.5V
	377	271	416	ns max	
Charge Injection	0.47			pC typ	V_S = 0.9V; R_S = 0Ω, C_L = 1nF
Off Isolation	−59			dB typ	R_L = 50Ω, C_L = 5pF, f = 10MHz, see Figure 49
	−85			dB typ	R_L = 50Ω, C_L = 5pF, f = 1MHz, see Figure 49
Channel-to-Channel Crosstalk	−105			dB typ	V_S = 0.9V, R_L = 50Ω, C_L = 5pF, f = 10MHz, see Figure 48
	−119			dB typ	V_S = 0.9V, R_L = 50Ω, C_L = 5pF, f = 1MHz
THD	−53			dB typ	R_L = 10kΩ, 1.5V p-p, f =20kHz
	−51			dB typ	R_L = 10kΩ, 1.5V p-p, f = 100kHz
THD + N	0.23			% typ	R_L = 10kΩ, 3 V p-p, f = 20Hz to 20kHz
Bandwidth −3 dB	661			MHz typ	R_L = 50Ω, C_L = 5pF, see Figure 52
Insertion Loss	−4.06			dB typ	R_L = 50Ω, C_L = 5pF, f = 1MHz, see Figure 52
C_S	5			pF typ	V_S = 0.9V, f = 1MHz
C_D	5			pF typ	V_S = 0.9V, f = 1MHz
C_D, C_S (On)	20			pF typ	V_S = 0.9V, f = 1MHz
POWER REQUIREMENTS					V_{DD} = +1.95V
I_{DD}	125			µA typ	Digital inputs = 0 V or V_L
	300		300	µA max	
I_{SS}	84			µA typ	Digital inputs = 0 V or V_L
	300		300	µA max	
I_L	0.07			µA typ	Digital inputs = 0 V or V_L
	1		1	µA max	

±2.5V 両電源

V_{DD} = +2.5V ±10%、V_{SS} = −2.5V ±10%、V_L = 1.8V、GND = 0V。特に指定のない限り、すべての仕様は−40°C～+125°C での値。

表 5. ±2.5V 両電源

Parameter	+25°C	−40°C to +85°C	−40°C to +125°C	Unit	Test Conditions/Comments
ANALOG SWITCH					V_{DD} = +2.25V, V_{SS} = −2.25V
Analog Signal Range	V_{SS} to V_{DD}			V	
On Resistance (R_{ON})	9.1			Ω typ	V_S = V_{SS} to V_{DD}, I_S = −10mA
	13	15.5	18	Ω max	
On Resistance Match Between Channels (ΔR_{ON})	0.07			Ω typ	V_S = V_{SS} to V_{DD}, I_S = −10mA
	0.3	0.3	0.3	Ω max	
On Resistance Flatness ($R_{FLAT(ON)}$)	2.4			Ω typ	V_S = V_{SS} to V_{DD}, I_S = −10mA
	3.6	4.3	4.8	Ω max	
LEAKAGE CURRENTS					V_{DD} = +2.75V, V_{SS} = −2.75V
Source Off Leakage I_S (Off)	±0.1	±2.6	±15	pA typ	V_S = +2.25V/−2.25V, V_D = −2.25V/+2.25V
	±20	±50	±160	pA max	
Drain Off Leakage I_D (Off)	±0.1	±2.6	±15	pA typ	V_S = +2.25V/−2.25V, V_D = −2.25V/+2.25V
	±20	±50	±160	pA max	
Channel On Leakage I_D, I_S (On)	±0.3	±8	±56	pA typ	V_S = V_D = −2.25V or +2.25V
	±20	±55	±235	pA max	

仕様

表 5. ±2.5V 両電源（続き）

Parameter	+25°C	−40°C to +85°C	−40°C to +125°C	Unit	Test Conditions/Comments
DIGITAL INPUTS					
Input High Voltage, V_{INH}			0.65 × V_L	V min	
Input Low Voltage, V_{INL}			0.35 × V_L	V max	
Input Current					
I_{INL} or I_{INH}	0.02			μA typ	V_{IN} = V_{INL} or V_{INH}
			0.8	μA max	
Digital-Input Capacitance C_{IN}	5			pF typ	
DYNAMIC CHARACTERISTICS					
t_{ON}	32			ns typ	R_L = 300Ω, C_L = 35pF, V_S = 1.5V
	38	40	41	ns max	
t_{OFF}	60			ns typ	R_L = 300Ω, C_L = 35pF, V_S =1.5 V
	70	92	205	ns max	
Charge Injection	0.19			pC typ	V_S = 0V; R_S = 0Ω, C_L = 1nF
Off Isolation	−57			dB typ	R_L = 50Ω, C_L = 5pF, f = 10MHz, see Figure 49
	−86			dB typ	R_L = 50Ω, C_L = 5pF, f = 1MHz, see Figure 49
Channel-to-Channel Crosstalk	−104			dB typ	V_S = 0V, R_L = 50Ω, C_L = 5pF, f = 10MHz, see Figure 48
	−118			dB typ	V_S = 0V, R_L = 50Ω, C_L = 5pF, f = 1MHz
THD	−87			dB typ	R_L = 10kΩ, 3V p-p, f = 20kHz
	−76			dB typ	R_L = 10kΩ, 3V p-p, f = 100kHz
THD + N	0.004			% typ	R_L = 10kΩ, 3V p-p, f = 20Hz to 20kHz
Bandwidth −3 dB	509			MHz typ	R_L = 50Ω, C_L = 5pF, see Figure 52
Insertion Loss	−0.52			dB typ	R_L = 50Ω, C_L = 5pF, f = 1MHz, see Figure 52
C_S	6			pF typ	V_S = 0V, f = 1MHz
C_D	6			pF typ	V_S = 0V, f = 1MHz
C_D, C_S (On)	24			pF typ	V_S = 0V, f = 1MHz
POWER REQUIREMENTS					V_{DD} = +2.75V
I_{DD}	138			μA typ	Digital inputs = 0V or V_L
	300		300	μA max	
I_{SS}	77			μA typ	Digital inputs = 0V or V_L
	300		300	μA max	
I_L	0.06			μA typ	Digital inputs = 0V or V_L
	1		1	μA max	

チャンネルごとの連続電流（SX または DX）

表 6. 1 つのチャンネルをオンしたときの各チャンネルの値

Parameter	25°C	85°C	125°C	Unit	Test Conditions/ Comments
CONTINUOUS CURRENT, Sx OR Dx[1] (θ_{JA} = 150 °C/W)					
V_{DD} = +5V, V_{SS} = 0V	132	56	22	mA maximum	V_S = V_{SS} to V_{DD}
V_{DD} = +3V, V_{SS} = 0V	100	49	21	mA maximum	V_S = V_{SS} to V_{DD}
V_{DD} = +1.8V, V_{SS} = 0V	70	40	20	mA maximum	V_S = V_{SS} to V_{DD}
V_{DD} = +2.5V, V_{SS} = −2.5V	124	55	22	mA maximum	V_S = V_{SS} to V_{DD}

[1] Sx は S1～S4 ピン、Dx は D1～D4 ピンを表します。

仕様

表 7. 4 つのチャンネルをオンしたときの各チャンネルの値

Parameter	25°C	85°C	125°C	Unit	Test Conditions/ Comments
CONTINUOUS CURRENT, Sx OR Dx [1] (θ_{JA} = 150°C/W)					
V_{DD} = +5V, V_{SS} = 0V	76	42	21	mA maximum	V_S = V_{SS} to V_{DD}
V_{DD} = +3V, V_{SS} = 0V	57	34	19	mA maximum	V_S = V_{SS} to V_{DD}
V_{DD} = +1.8V, V_{SS} = 0V	39	26	16	mA maximum	V_S = V_{SS} to V_{DD}
V_{DD} = +2.5V, V_{SS} = −2.5V	71	40	20	mA maximum	V_S = V_{SS} to V_{DD}

[1] Sx は S1～S4 ピン、Dx は D1～D4 ピンを表します。

絶対最大定格

特に指定のない限り、T_A = 25ºC。

表 8. 絶対最大定格

Parameter	Rating
V_{DD} to V_{SS}	6V
V_{DD} to GND	−0.3V to +6V
V_{SS} to GND	+0.3V to −6V
V_L to GND	−0.3V to +6V
V_L to V_{SS}	−0.3V to +6V
Analog Inputs[1]	V_{SS} − 0.3V to V_{DD} + 0.3V or 30mA, whichever occurs first
Digital Inputs[1]	GND − 0.3V to +6V or V_{SS} − 0.3V to +6V or 30mA, whichever occurs first
Peak Current, Sx or Dx Pins[2]	354mA (pulsed at 1ms, 10% duty cycle maximum)
Continuous Current, Sx or Dx[2]	Data[3] + 15%
Temperature Range	
Operating	−40°C to +125°C
Storage	−40°C to +150°C
Junction Temperature	150°C
Reflow Soldering Peak Temperature, Pb Free	As per JEDEC J-STD-020

[1] INx、Sx および Dx ピンでの過電圧は、内部ダイオードによりクランプされます。電流は、規定された最大定格に制限してください。

[2] Sx は S1～S4 ピン、Dx は D1～D4 ピンを表します。

[3] 表 6 および表 7 を参照してください。

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

同時に複数の絶対最大定格を適用することはできません。

熱抵抗

熱性能は、プリント回路基板（PCB）の設計と動作環境に直接関連しています PCB の熱設計に細心の注意を払う必要があります。

表 9. 熱抵抗

Package Type	θ_{JA}	θ_{JCB}[1]	Unit
CC-16-10[2]	150	74.8	°C/W

[1] θ_{JCB} は、ジャンクションとケース底部の間の値です。

[2] 熱抵抗のシミュレーション値は、4 つのサーマル・ビアを備えた JEDEC 2S2P サーマル・テスト・ボードに基づいています。JEDEC JESD-51 を参照してください。

静電放電（ESD）定格

以下の ESD 情報は、ESD に敏感なデバイスを取り扱うために示したものですが、対象は ESD 保護区域内だけに限られます。

ANSI/ESDA/JEDEC JS-001 準拠の人体モデル（HBM）。

ANSI/ESDA/JEDEC JS-002 準拠の電界誘起帯電デバイス・モデル（FICDM）。

ADG2712 の ESD 定格

表 10. ADG2712、16 ピン LGA

Package Type	Withstand Threshold (V)	Class
HBM	±4000	3A
FICDM	±1250	C3

ESD に関する注意



ESD（静電放電）の影響を受けやすいデバイスです。

電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明

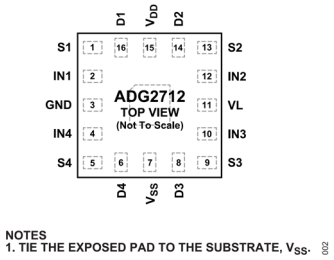


図 2. ピン配置

表 11. ピン機能の説明

ピン番号	記号	説明
1	S1	ソース端子 1。このピンは、入力または出力に設定できます。
2	IN1	デジタル制御入力。ロジック状態がスイッチ S1～D1 のステータスを制御します。
3	GND	グラウンド（0V）リファレンス。
4	IN4	デジタル制御入力。ロジック状態がスイッチ S4～D4 のステータスを制御します。
5	S4	ソース端子 4。このピンは、入力または出力に設定できます。
6	D4	ドレイン端子 4。このピンは、入力または出力に設定できます。
7	V_{SS}	負電源の電位。V_{SS} ピンは、0.1µF のコンデンサで GND とデカップリングします。
8	D3	ドレイン端子 3。このピンは、入力または出力に設定できます。
9	S3	ソース端子 3。このピンは、入力または出力に設定できます。
10	IN3	デジタル制御入力。ロジック状態がスイッチ S3～D3 のステータスを制御します。
11	V_L	デジタル・ロジック電源。
12	IN2	デジタル制御入力。ロジック状態がスイッチ S2～D2 のステータスを制御します。
13	S2	ソース端子 2。このピンは、入力または出力に設定できます。
14	D2	ドレイン端子 2。このピンは、入力または出力に設定できます。
15	V_{DD}	正電源の電位。V_{DD} ピンは、0.1µF のコンデンサで GND とデカップリングします。
16	D1	ドレイン端子 1。このピンは、入力または出力に設定できます。
EP	Exposed Pad	露出パッドは内部接続されています。ハンダ接続の信頼性と熱性能を向上させるため、このパッドを基板の V_{SS} にハンダ付けすることを推奨します。

表 12. ADG2712 の真理値表

ADG2712 In	Switch Condition
0	Off
1	On

代表的な性能特性

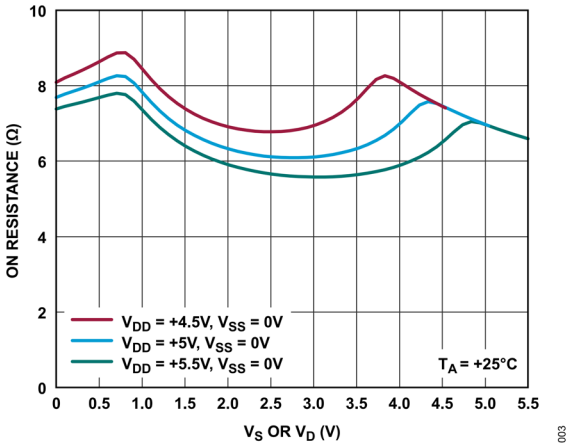


図 3. オン抵抗と V_S または V_D の関係、5V 単電源

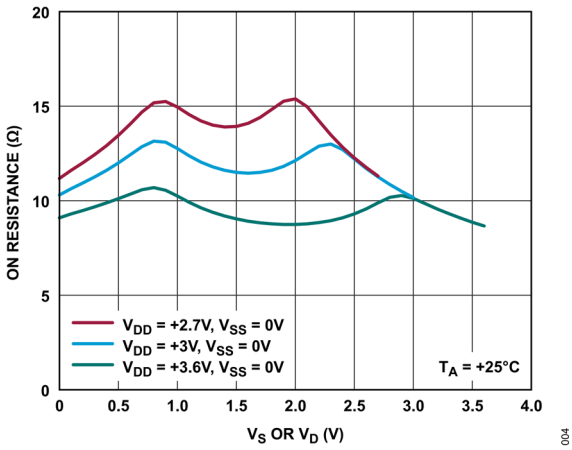


図 4. オン抵抗と V_S または V_D の関係、3V 単電源

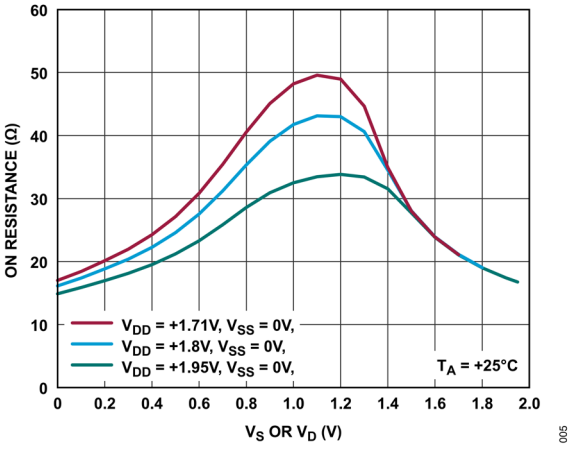


図 5. オン抵抗と V_S または V_D の関係、1.8V 単電源

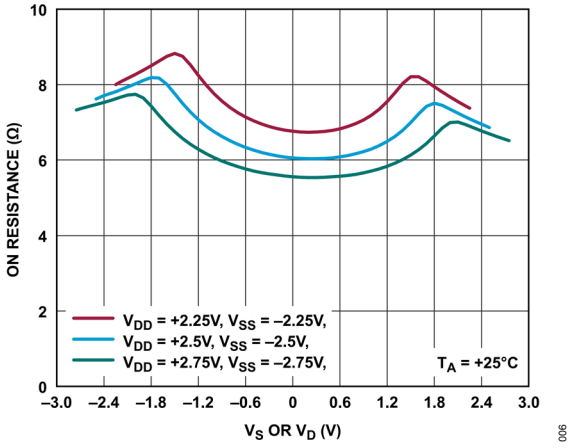


図 6. オン抵抗と V_S または V_D の関係、2.5V 両電源

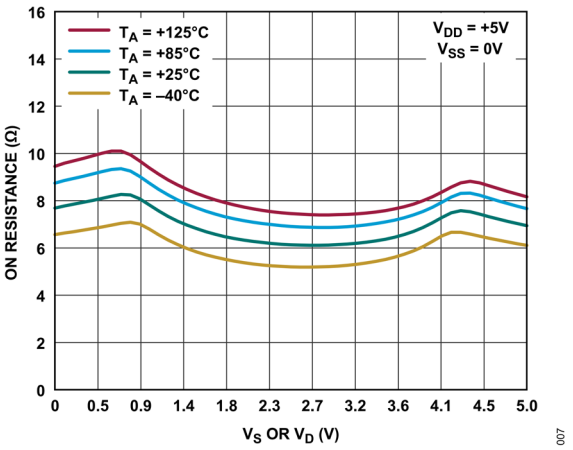


図 7. 様々な温度でのオン抵抗と V_S または V_D の関係、+5V 単電源

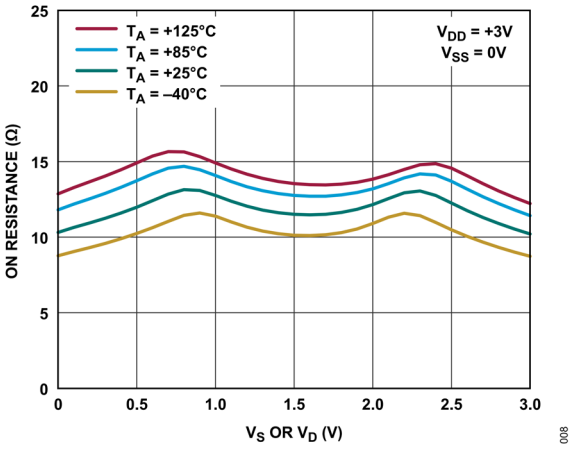


図 8. 様々な温度でのオン抵抗と V_S または V_D の関係、+3V 単電源

代表的な性能特性

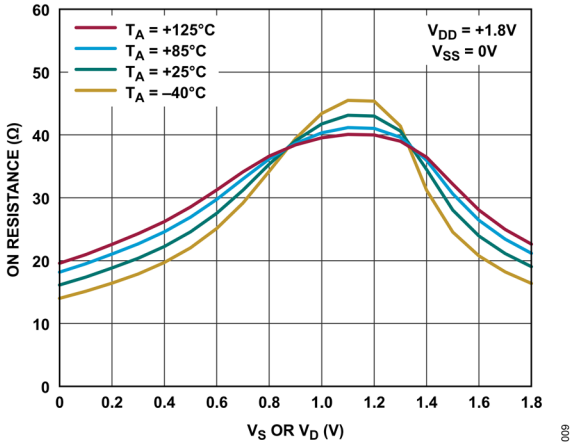


図 9. 様々な温度でのオン抵抗と V_S または V_D の関係、+1.8V 単電源

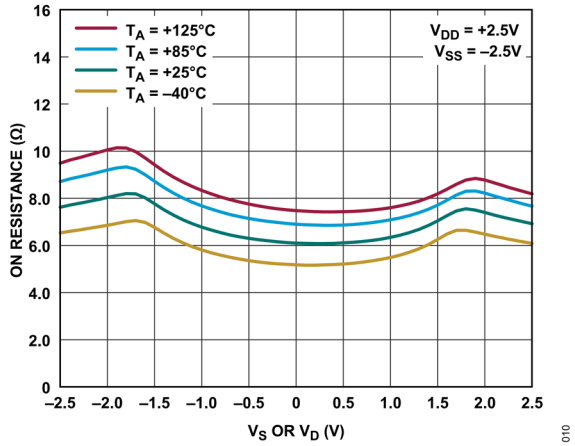


図 10. 様々な温度でのオン抵抗と V_S または V_D の関係、+2.5V 単電源

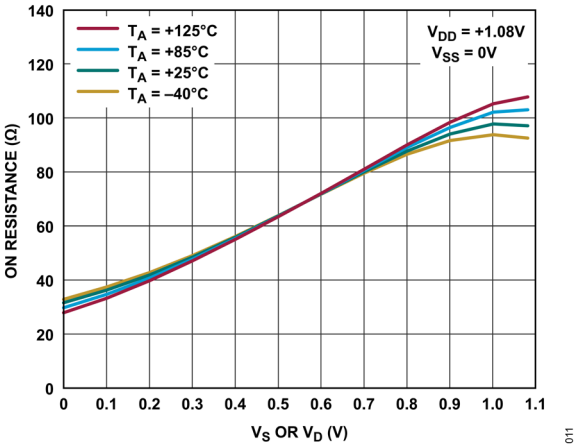


図 11. 様々な温度でのオン抵抗と V_S または V_D の関係、+1.08V 単電源

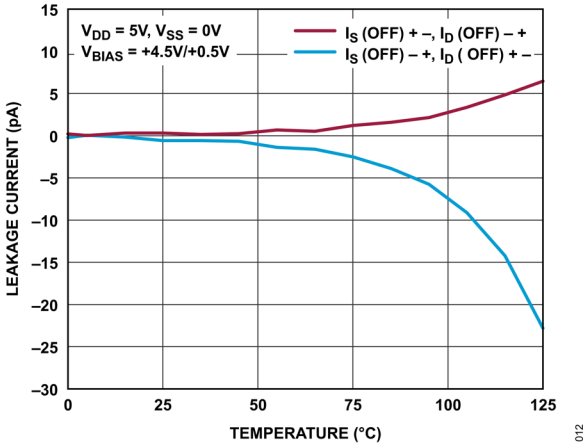


図 12. オフリーク電流と温度の関係、+5V 単電源

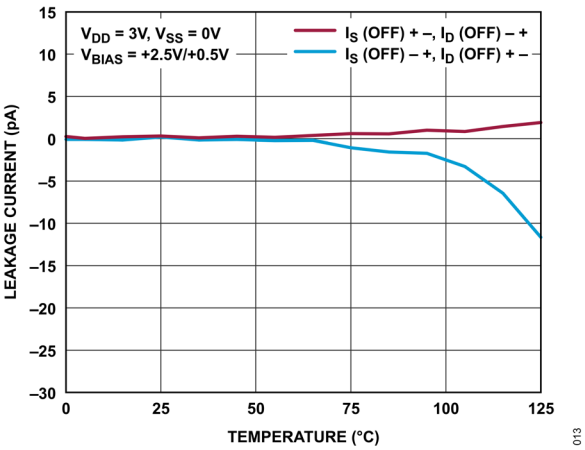


図 13. オフリーク電流の温度特性、+3V 単電源

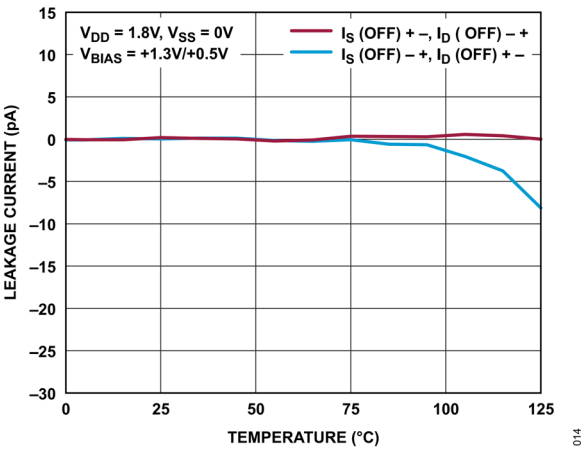


図 14. オフリーク電流の温度特性、+1.8V 単電源

代表的な性能特性

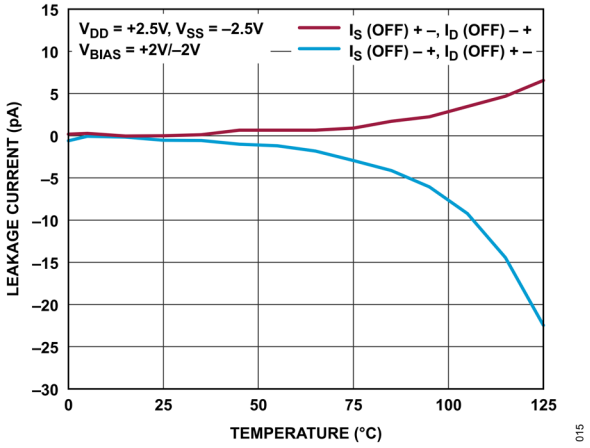


図 15. オフリーク電流の温度特性、±2.5V 両電源

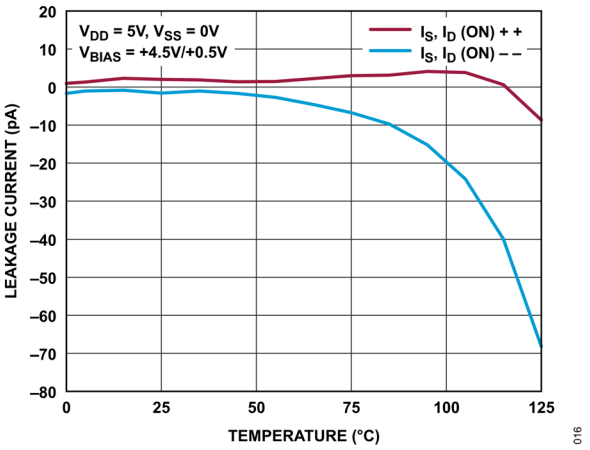


図 16. オンリーク電流の温度特性、+5V 単電源

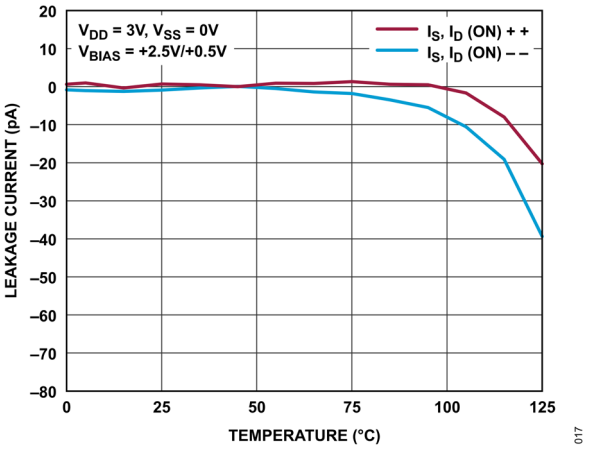


図 17. オンリーク電流の温度特性、+3V 単電源

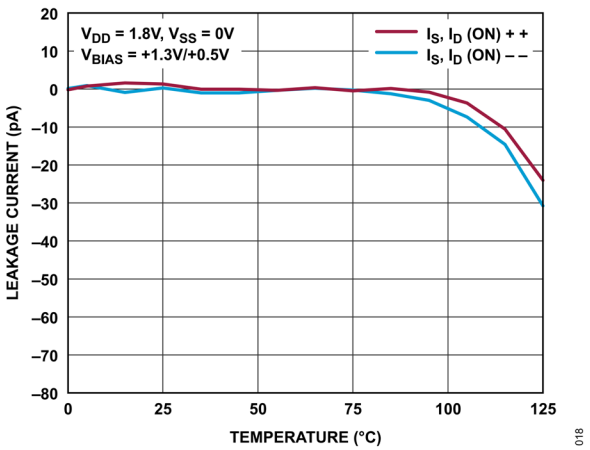


図 18. オンリーク電流の温度特性、+1.8V 単電源

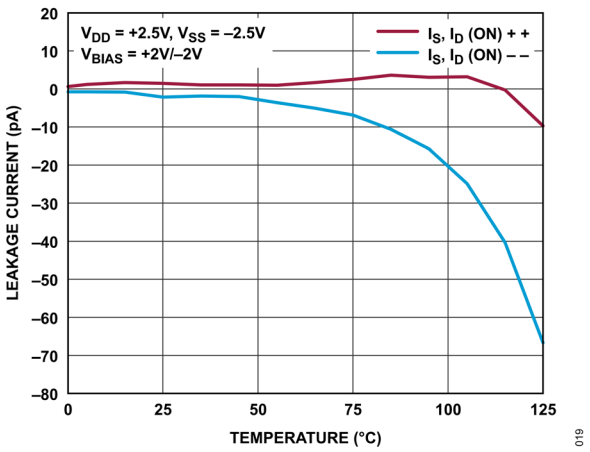


図 19. オンリーク電流と温度の関係、+2.5V 両電源

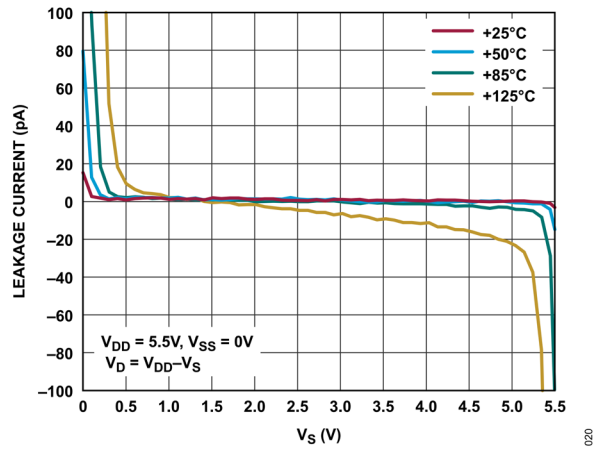


図 20. ソースのオフリーク電流と V_S の関係、+5.5V 単電源

代表的な性能特性

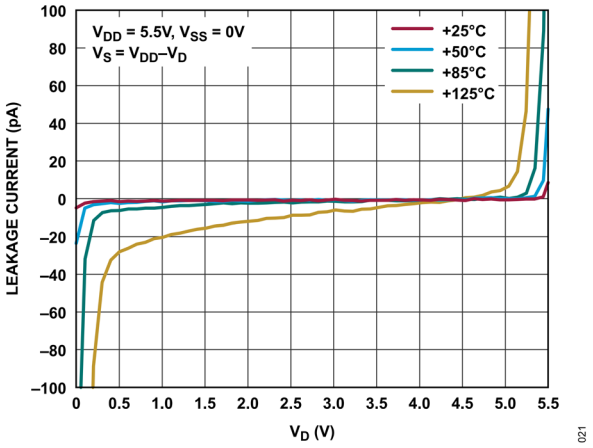


図 21. ドレインのオフリーク電流と V_D の関係、+5.5V 単電源

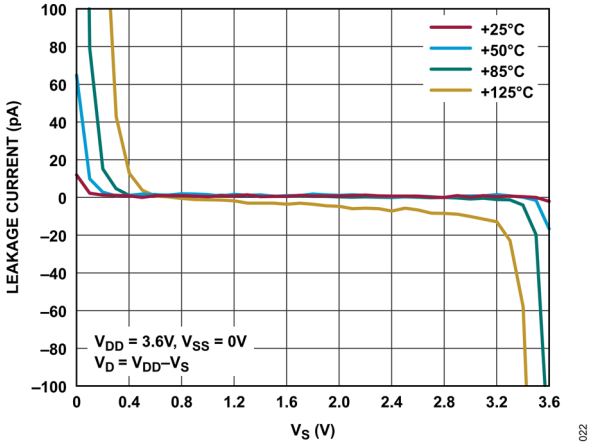


図 22. ソースのオフリーク電流と V_S の関係、+3.6V 単電源

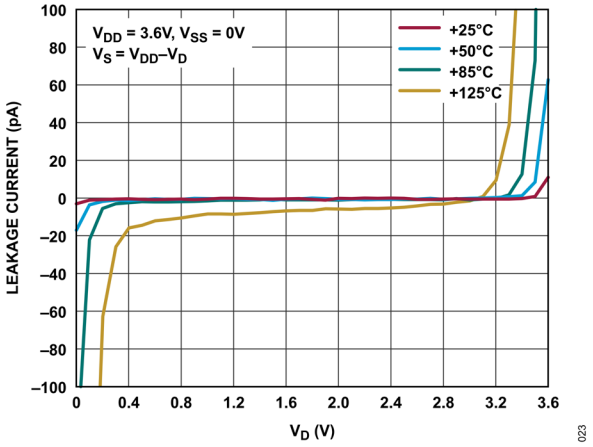


図 23. ドレインのオフリーク電流と V_D の関係、+3.6V 単電源

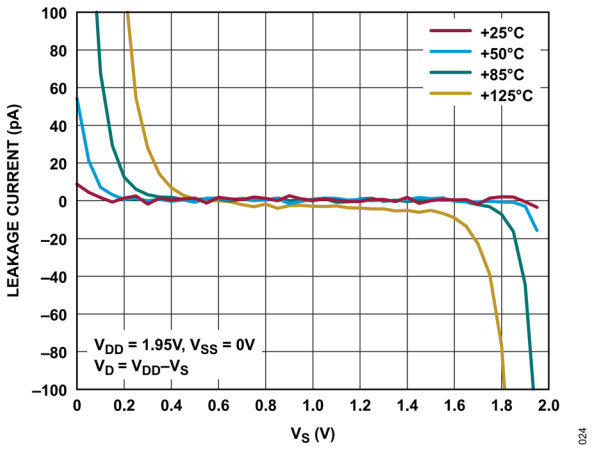


図 24. ソースのオフリーク電流と V_S の関係、+1.95V 単電源

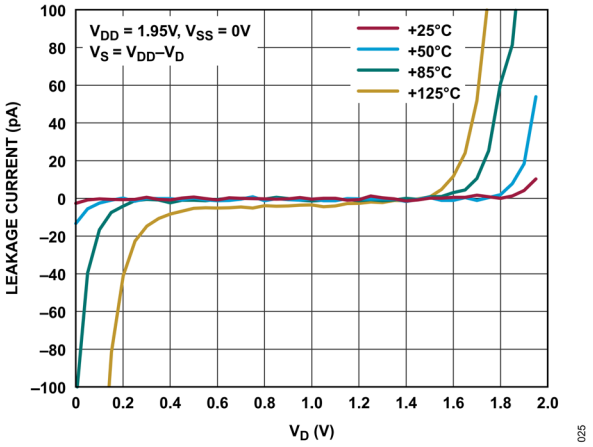


図 25. ドレインのオフリーク電流と V_D の関係、+1.95V 単電源

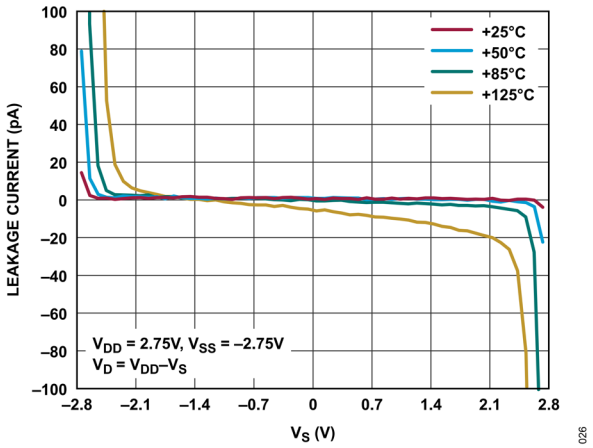


図 26. ソースのオフリーク電流と V_S の関係、±2.75V 両電源

代表的な性能特性

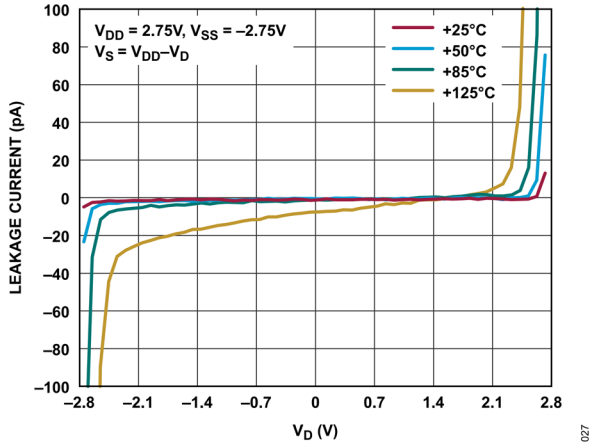


図 27. ドレインのオフリーク電流と V_D の関係、±2.75V 両電源

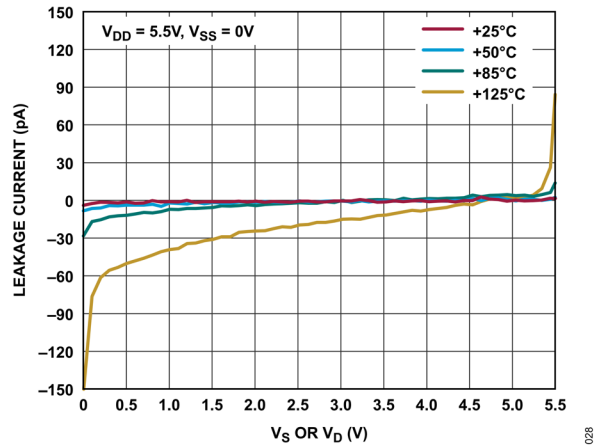


図 28. オンリーク電流と V_S（V_D）の関係、+5.5V 単電源

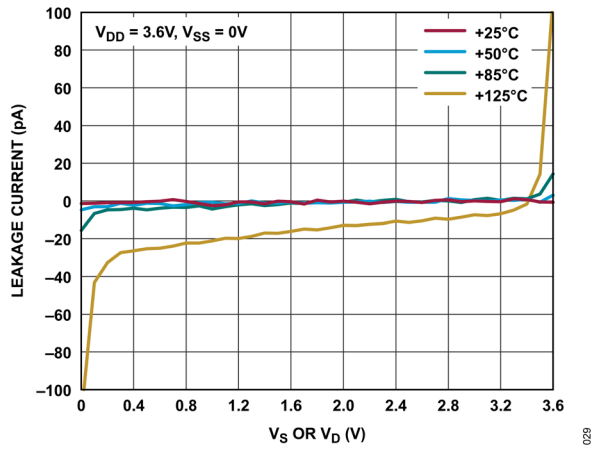


図 29. オンリーク電流と V_S（V_D）の関係、+3.6V 単電源

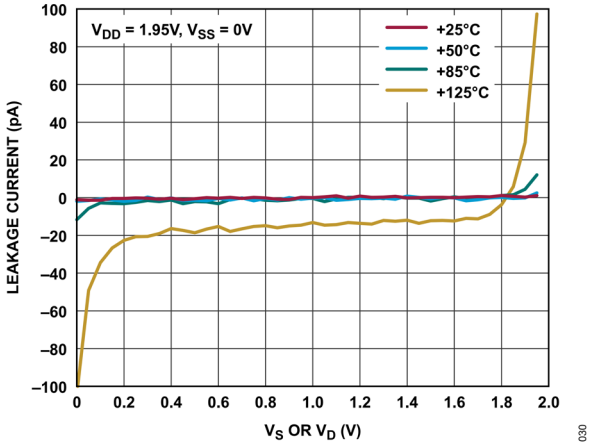


図 30. オンリーク電流と V_S（V_D）の関係、+1.95V 単電源

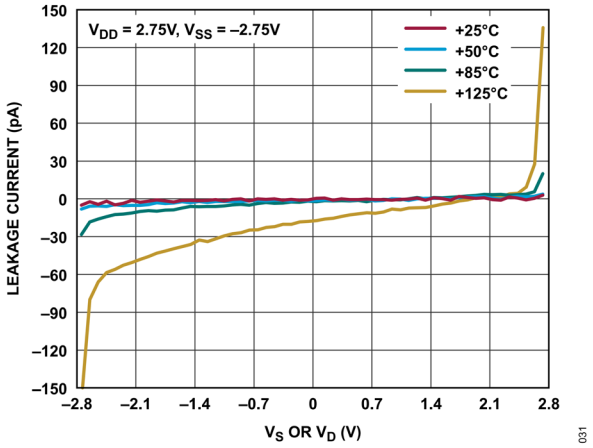


図 31. オンリーク電流と V_S（V_D）の関係、±2.75V 両電源

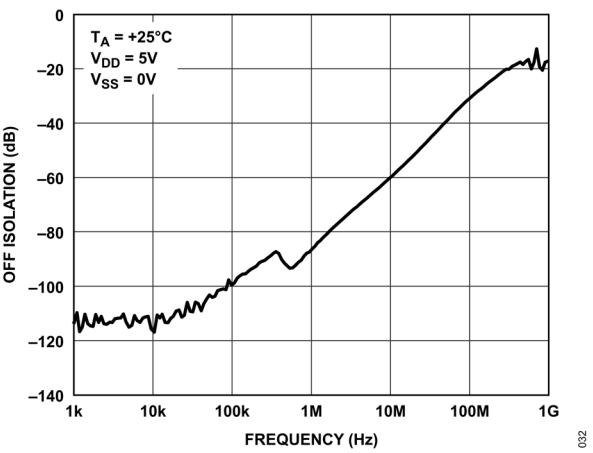


図 32. オフアイソレーションと周波数の関係

代表的な性能特性

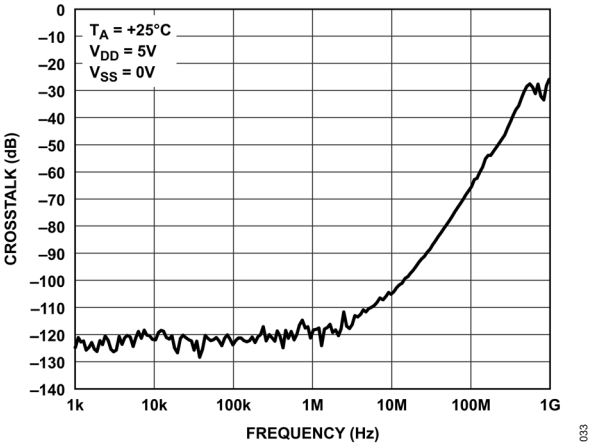


図 33. クロストークと周波数の関係、5V 単電源

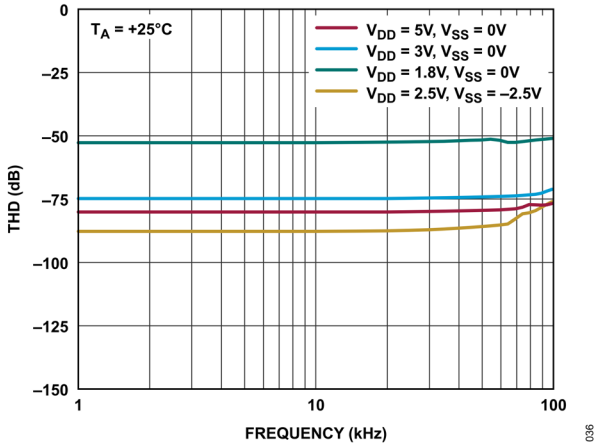


図 36. THD と周波数の関係

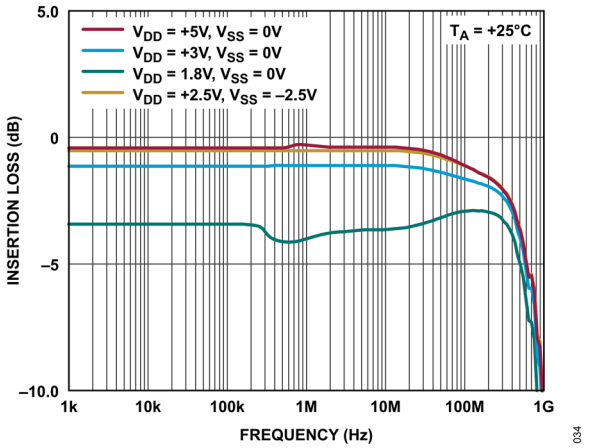


図 34. 挿入損失と周波数の関係

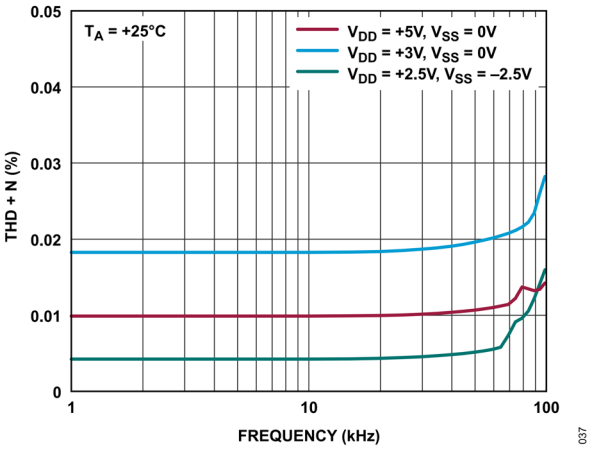


図 37. THD + N と周波数の関係

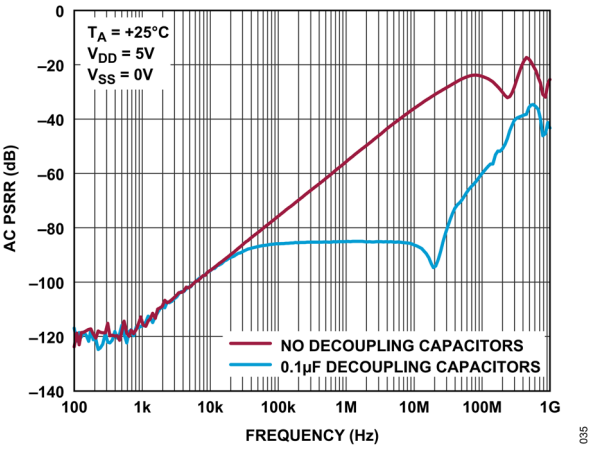


図 35. AC 電源電圧変動除去比（PSRR）と周波数の関係、5V 単電源

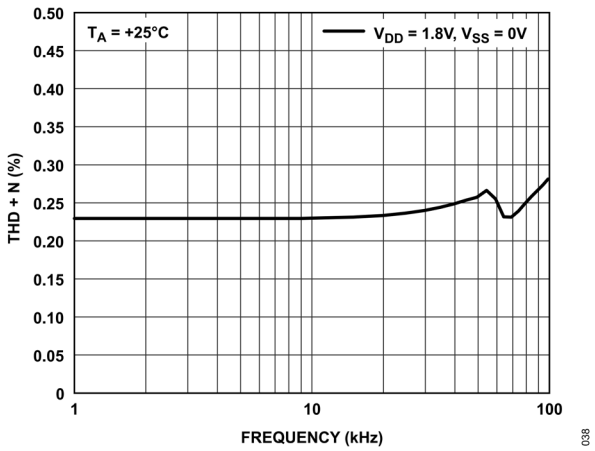


図 38. THD + N と周波数の関係、1.8V 単電源

代表的な性能特性

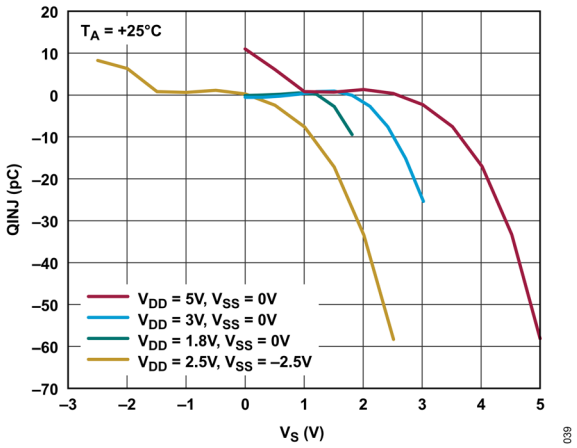


図 39. チャージ・インジェクション（QINJ）と V_S の関係

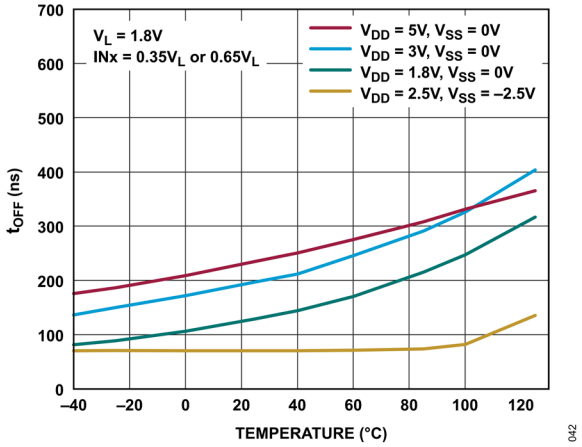


図 42. T_{OFF} 時間と温度の関係

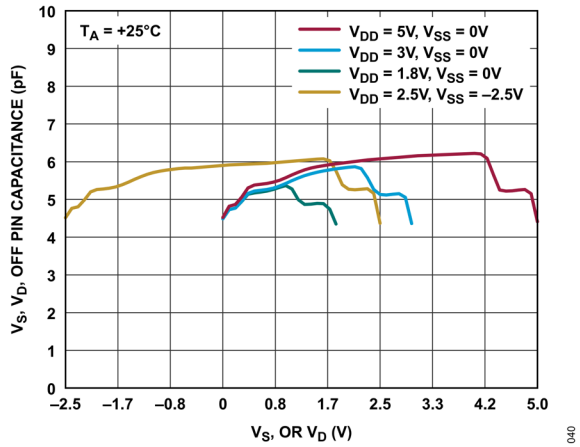


図 40. オフ・ピン容量と V_S の関係

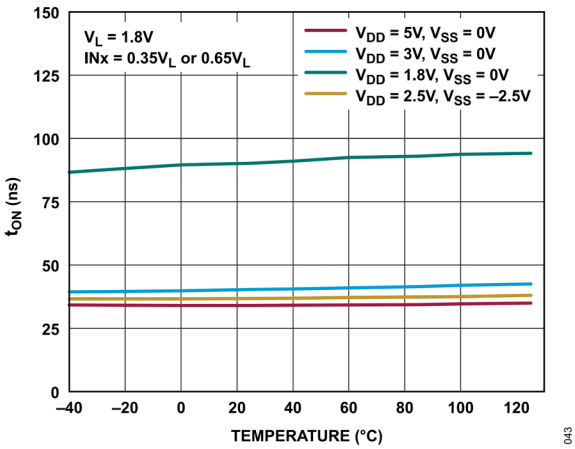


図 43. T_{ON} 時間の温度特性

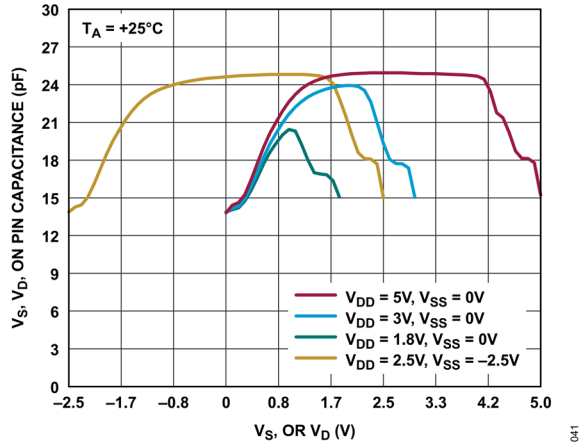


図 41. オン・ピン容量と V_S の関係

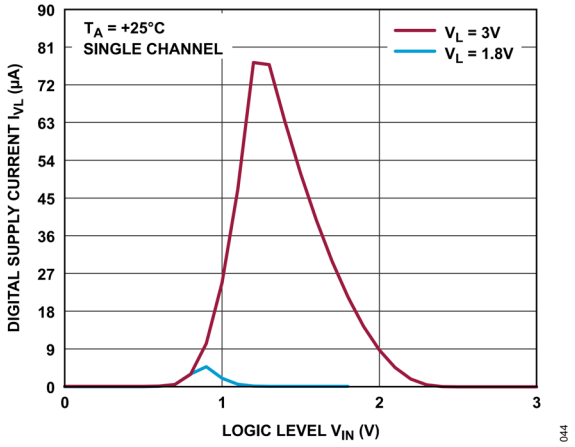


図 44. デジタル電源電流とロジック・レベルの関係

代表的な性能特性

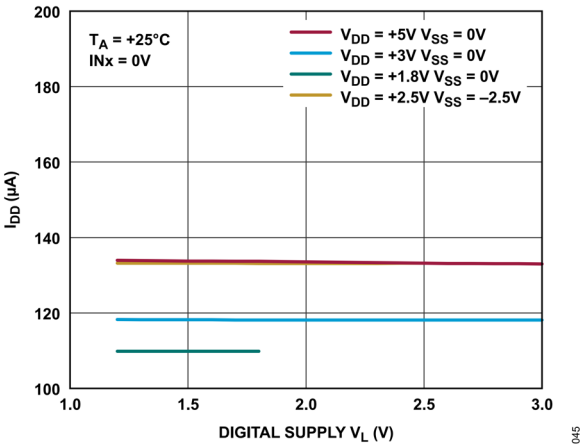


図 45. 正側電源電流（I_{DD}）とデジタル電源（V_L）の関係

テスト回路

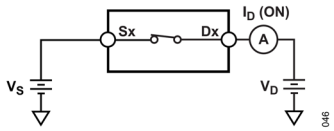


図 46. オンリーク電流

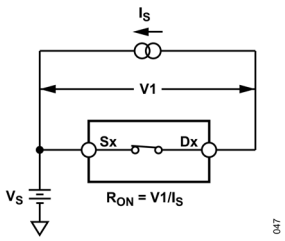


図 47. オン抵抗

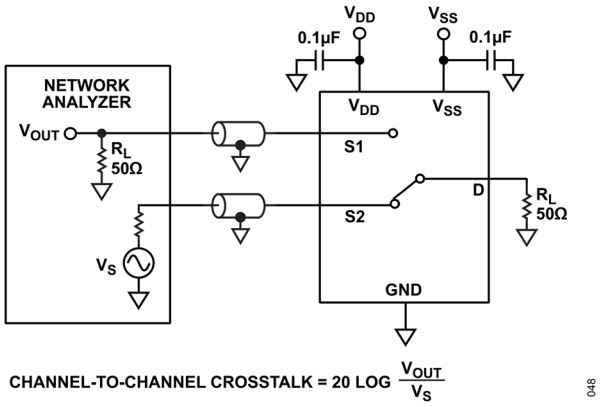


図 48. チャンネル間クロストーク

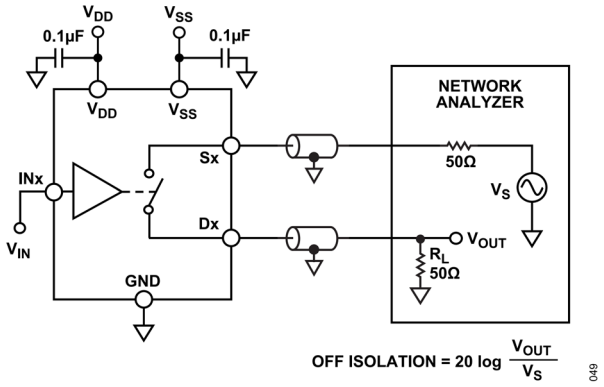


図 49. オフアイソレーション

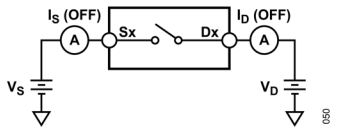


図 50. オフリーク電流

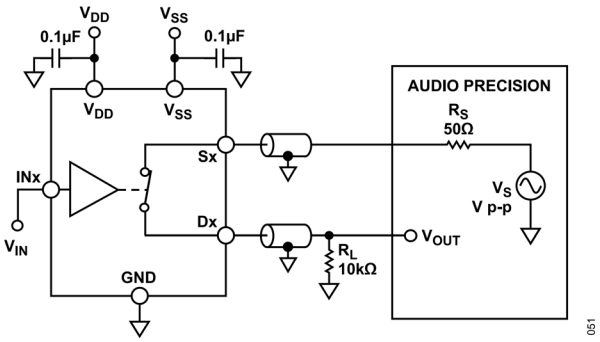


図 51. THD +ノイズ

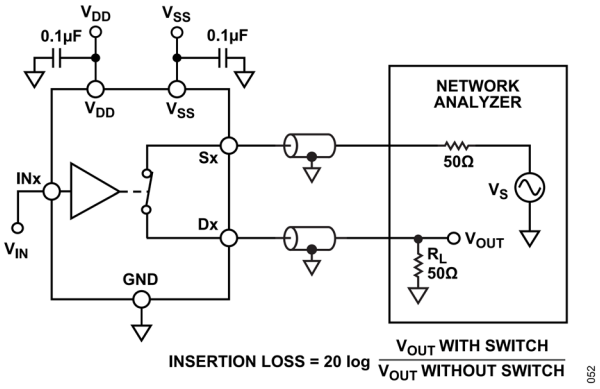


図 52. 帯域幅

テスト回路

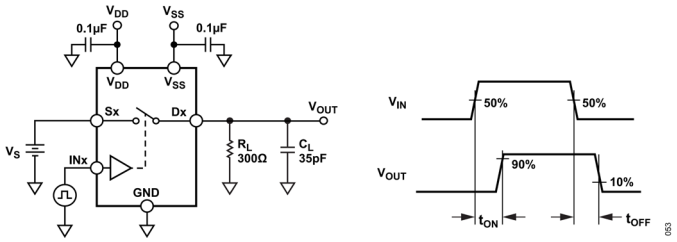


図 53. スイッチング時間

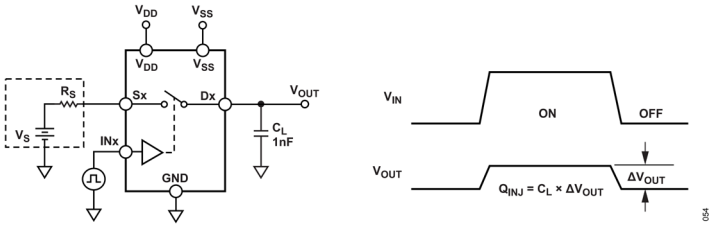


図 54. チャージ・インジェクション

用語の定義

I_{DD}
正電源の電流。

I_{SS}
負電源の電流。

V_D、V_S
端子 D と端子 S のアナログ電圧。

R_{ON}
端子 D と端子 S 間の抵抗。

ΔR_{ON}
任意の 2 チャンネル間の R_{ON} の差。

$R_{FLAT (ON)}$
仕様規定されたアナログ信号範囲におけるオン抵抗の最大値と最小値の差として定義される抵抗値の平坦性。

I_S (Off)
スイッチ・オフ時のソース・リーク電流。

I_D (Off)
スイッチ・オフ時のドレイン・リーク電流。

I_D (On)、I_S (On)
スイッチ・オン時のチャンネル・リーク電流。

V_{INL}
ロジック 0 の最大入力電圧。

V_{INH}
ロジック 1 の最小入力電圧。

I_{INL}、I_{INH}
デジタル入力のロー・レベルおよびハイ・レベルでの入力電流。

C_D (Off)
スイッチ・オフ時のドレイン容量。グラウンドを基準として測定。

C_S (Off)
スイッチ・オフ時のソース容量。グラウンドを基準として測定。

C_D (On)、C_S (On)
スイッチ・オン時の容量。グラウンドを基準として測定。

C_{IN}
デジタル入力容量。

t_{ON}
デジタル制御入力が印加されてから出力がオンになるまでの遅延。

t_{OFF}
デジタル制御入力が印加されてから出力がオフになるまでの遅延。

t_D
あるアドレス状態から別のアドレス状態へ切り替わるとき、両方のスイッチの 80%ポイント間で測定されるオフ時間。

オフ・アイソレーション
オフ・スイッチから混入する不要な信号の大きさ。

チャージ・インジェクション
切替え中にデジタル入力からアナログ出力に転送されるグリッチ・インパルスの大きさ。

クロストーク
寄生容量に起因し、あるチャンネルから別のチャンネルに混入する不要な信号の大きさ。

帯域幅
出力が 3dB 減衰する周波数。

挿入損失
スイッチのオン抵抗に起因する損失。

全高調波歪み+ノイズ（THD + N）
基本波に対する高調波振幅と信号ノイズの和の比は THD + N です。

AC 電源電圧変動除去比（ACPSRR）
変調振幅に対する出力信号振幅の比。これは、電源電圧ピンに現れるノイズとスプリアス信号がスイッチ出力へ混入するのを防止するデバイスの能力を表します。デバイスの DC 電圧は、0.62V p-p のサイン波で変調されます。

V_{BIAS}
スイッチのソースまたはドレインに印加される DC 電圧。

動作原理

スイッチ・アーキテクチャ

ADG2712 は、広範な電源電圧に対応できる、一式の低電圧 CMOS クワッド SPST スイッチで構成されています。

ADG2712 は、低リークであることが優先される高精度のアプリケーション用に設計されています。このスイッチのアナログ入力は、電圧と温度の全範囲にわたり寄生電流を最小化する特許取得済みのリーク補償回路により、超低リークを実現できるよう最適化されています。内蔵のバッファ・アンプが補償回路を駆動して残留リークを低減させることにより、高インピーダンス測定アプリケーションにおいて高い精度を実現します。

ADG2712 は、2mm × 2mm の超小型 LGA パッケージで低リークと低オン抵抗（代表値 9.1Ω）の最適なバランスを実現するため、幅広いユーザ・アプリケーションに適しています。

3V および 1.8V JEDEC 準拠

外部 V_L 電源を使用することで、低ロジック・レベルにも柔軟に対応できます。スイッチを動作させるには、3V と 1.8V のロジック動作のそれぞれにおいて以下の V_L 条件を満足する必要があります。

- 3V ロジック：V_L = 2.7V～3.6V
- 1.8V ロジック：V_L = 1.65V～1.95V

VL の柔軟性

デジタル制御入力ピン（INx）の最大電圧定格は−0.3V～+6V です。デジタル制御入力は、外部 V_L 電源や V_{DD} だけに限られているわけではありません。したがって V_L 電源なしでもデジタル入力電圧の供給は可能で、ADG2712 の 4 つのスイッチ・チャンネルすべてで V_L ピンをイネーブル・ピンとして使用できます。デジタル入力ピンの入力電圧に関わらず、V_L = 0V の場合はすべてのスイッチ・チャンネルがオフになります。この柔軟性は、V_{DD} より高い V_L 電圧の使用も可能にしています。このような電圧が必要な場合、V_L と V_{SS} の間の最大電圧定格である 6V を超えてはなりません。

リークのセトリング時間

すべてのリーク電流測定において、トランジェントの影響を抑え測定値を安定した値に落ち着かせるため、セトリング時間を設定しておく必要があります。ADG2712 では、256ms のセトリング時間が経過してからリークの仕様値を測定することで、精度と再現性のある値を確保しています。この時間間隔は、図 55 で t_S として表されています。

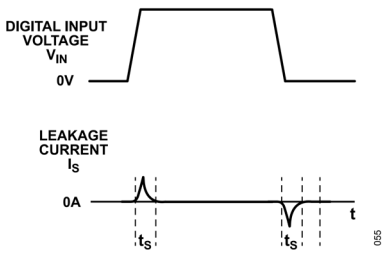


図 55. リークのセトリング時間

出力負荷抵抗へのトランジェント電流の混入

ADG2712 は、通常の負荷抵抗が 20kΩ 以上の高インピーダンス・アプリケーション向けに最適化されています。スイッチ・チャンネルのオフ動作は、内部リーク補償アンプの動的応答とそれに付随する放電経路の影響を受けます。

負荷抵抗が低い場合、チャンネルをオフにする間に、内部アンプが持つ有限のセトリング時間によって短時間（約 1µs）のトランジェント電流が負荷に流入する可能性があります。

アプリケーション情報

電源レール

ADG2712 を正常に動作させるには、V_{DD}、V_{SS}、および V_L 電源ピンに 0.1µF のデカップリング・コンデンサを接続する必要があります。

ADG2712 は、+1.08V～+5.5V の単電源と±1.08V～±2.75V の両電源で動作可能です。V_{DD} の電源と V_{SS} の電源が非対称である必要はありません。ただし、表 1 に示すように V_{DD} と V_{SS} の電圧差が 5.5V を超えないようにしなければなりません。

電源の推奨事項

アナログ・デバイセズでは、ほとんどの高性能シグナル・チェーンの条件を満たす広範なパワー・マネージメント製品を提供しています。

3V 単電源ソリューションの例を図 56 に示します。超低自己消費電流の 150mA CMOS リニア・レギュレータである ADP162 は、標準的なシグナル・チェーン内の ADG2712 や、アンプあるいは高精度コンバータといったその他のコンポーネント向けに、正の電源レールを生成します。

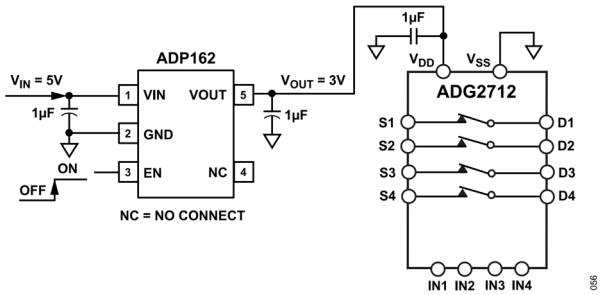


図 56. 電源に関する推奨事項

パワーアップ時の初期化

パワーアップ時に、ADG2712 のリーク補償回路には仕様規定されたリーク性能に達するまでの初期化時間が必要です。リーク測定を実行するには、V_{DD} 印加後に最低 120µs が必要です。

PCB レイアウト

PCB のパターンが汚染されていると、システムのスイッチ入力における実効的なリークが大幅に悪化する可能性があります。ハンダ・フラックス、皮脂、塵、埃などのすべてが汚染源となります。これらの汚染物の一部は、PCB パターンの表面に沿って並列のリーク経路を形成するので、結果として絶縁抵抗が低下します。洗浄とガーディングの手法により、これらの影響を抑制できます。

洗浄

汚染は適切な洗浄プロセスによって除去することを推奨します。ADG2712 の評価用ボード EVAL-ADG2712EBZ は、自動基板洗浄装置を使用し、表 13 に示すプログラムによって脱イオン水で洗浄されています。

表 13. PCB の洗浄シーケンス

Cycle	Time	Temp
Prewash	3 mins	30°C
Wash	15 mins	60°C
Dry	1 hour	90°C

ガーディング

ガーディングは、入力ノードに生じる電圧勾配を大幅に低減することによって寄生リーク電流を防ぐ手法です。物理的には、同じ電圧電位まで印加される別の導体（ガード）で高インピーダンス導体を囲むことがガーディングの概念です。絶縁抵抗の両端（高インピーダンス導体とガードの間）に電圧が生じなければ、電流は流れません。

ADG2712 の評価用ボード EVAL-ADG2712EBZ は、ガード・パターンを使用して PCB 上の導体間に寄生リーク電流が流れないようにしています。ADG2712 のピン配列では、ソース・ピンとドレイン・ピン（S1 と D1、S2 と D2、S3 と D3、S4 と D4）が隣り合わせになるよう意図的に配置されており、これによりソース／ドレイン・ピンが互いにガードされるようにしています。

EVAL-ADG2712EBZ 評価用ボードは 6 層基板で、信号回路は 4 層目に配線されています。隣接ガード・パターンに加えて信号回路の上層（3 層目）と下層（5 層目）にもガード・パターンを配置することで、基板の垂直方向に流れるリークを防いでいます。評価用ボードの 4 層目で使用している信号ガーディングの例を図 57 に示します。PCB レイアウトの詳細については、EVAL-ADG2712EBZ のユーザ・ガイドを参照してください。

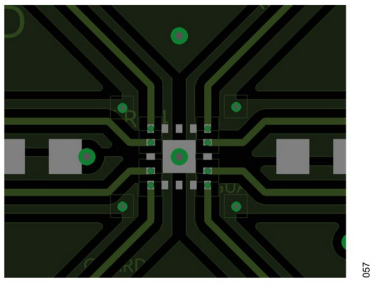


図 57. ガーディング

図 58 と図 59 に EVAL-ADG2712EBZ 評価用ボードで測定したオフリークとオンリークの値を示します。2 つのグラフから、オフリークの測定値とオンリークの測定値が±1pA 以内であることが分かります。

アプリケーション情報

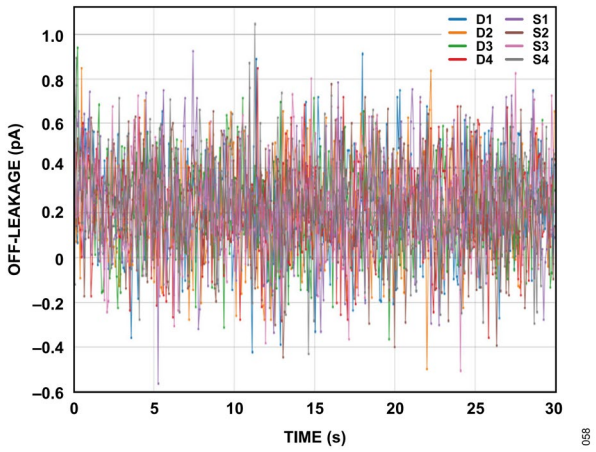


図 58. オフリーク電流

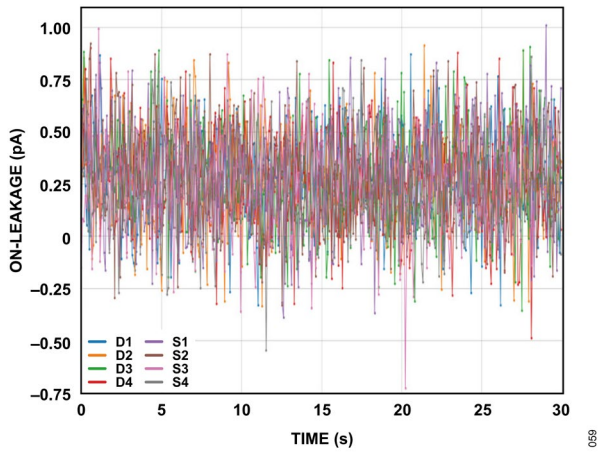


図 59. オンリーク電流

高インピーダンスのセンサー入力

ADG2712 は、特に低電圧信号や高インピーダンス・ノードで極めて低いリークが求められる場合など、高精度の信号スイッチング・アプリケーションに幅広く展開できます。本デバイスは、不必要なリーク電流を最小限に抑えることで、バイオセンサーのインターフェース、試験装置および計測装置、高精度アナログ・フロント・エンドなど、高感度のシステムにおいて高精度の測定を維持します。

図 60 にバイオセンサー測定システムのチャンネルの 1 つを示します。この図は、高インピーダンスのシグナル・チェーンで信号の完全性を維持するために ADG2712 が果たしている役割を表しています。バイオセンサーの出力は、A/D コンバータでデジタル化される前に低入力バイアス電流のアンプによってバッファされます。このようなシステムでは、センサーのソース・インピーダンスが高いため、スイッチング段のリーク電流によって大きな測定誤差が生じる可能性があります。ADG2712 は超低オフリークの仕様を備えているため、測定ノードとの間で流入／流出する不必要な電流を最小限に抑えることができ、低レベル信号を高精度に取得できます。

また、ADG2712 は、D/A コンバータ（DAC）をセンサー・ノードに選択的に接続することで柔軟なシステム動作が可能です。この場合、このスイッチでセンサー端子の 1 つに励起電圧を印加したりグラウンドなどの所定の電位をかけたりしながら、他のノードを測定することができます。この機能は、電気化学式センサーやインピーダンス測定など、励起と応答を正確に制御する必要があるアプリケーションで重要です。低リーク、高精度のスイッチング、そして高インピーダンスとの互換性を兼ね備えた ADG2712 は、バイオセンサーや高感度の計測アプリケーションに最適です。

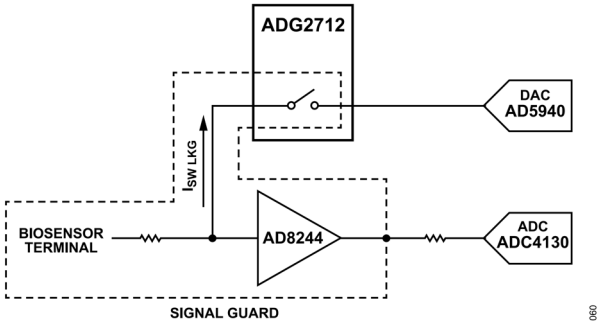


図 60. 代表的なアプリケーション

外形寸法

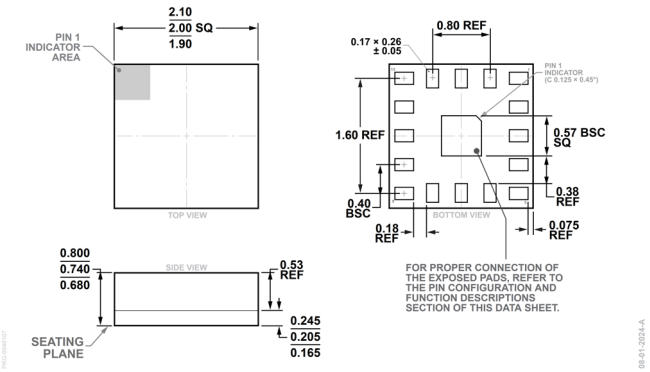


図 61. 16 端子ランド・グリッド・アレイ［LGA］
2mm × 2mm、0.74 パッケージ高
（CC-16-10）
寸法：mm

オーダー・ガイド

Model[1]	Temperature Range	Package Description	Package Option	Packing Quantity
ADG2712BCCZ-RL7	−40°C to +125°C	16-Terminal Land Grid Array [LGA]	CC-16-10	Reel, 3000

[1] Z = RoHS 準拠製品。

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいはその利用によって生じる第三者の特許やその他の権利の侵害に関しては一切の責任を負いません。仕様は予告なく変更される場合があります。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。本紙記載の商標および登録商標は、各社の所有に属します。ここに記載されているすべてのアナログ・デバイセズ製品の提供は、販売状況および在庫状況に依存します。

正誤表

この製品のデータシートに間違いがありましたので、お詫びして訂正いたします。
この正誤表は、2026 年 10 月 13 日現在、アナログ・デバイセズ株式会社で確認した誤りを記したものです。
なお、英語のデータシート改版時に、これらの誤りが訂正される場合があります。

正誤表作成年月日： 2026 年 10 月 13 日
製品名：　ADG2712
対象となるデータシートのリビジョン(Rev)：Rev.0
訂正箇所：　13 頁、図 19 下部の説明文

【誤】

「図 19. オンリーク電流と温度の関係、**+2.5V** 両電源」

【正】

「図 19. オンリーク電流と温度の関係、**±2.5V** 両電源」

アナログ・デバイセズ株式会社

本　　社／〒105-7323　東京都港区東新橋 1-9-1
東京汐留ビルディング 23F
大　阪営業所／〒532-0003　大阪府大阪市淀川区宮原 3-5-36
新大阪トラストタワー 10F
名古屋営業所／〒451-6038　愛知県名古屋市西区牛島 6-1
名古屋ルーセントタワー 40F

正誤表

この製品のデータシートに間違いがありましたので、お詫びして訂正いたします。
この正誤表は、2026 年 10 月 13 日現在、アナログ・デバイセズ株式会社で確認した誤りを記したものです。
なお、英語のデータシート改版時に、これらの誤りが訂正される場合があります。

正誤表作成年月日： 2026 年 10 月 13 日
製品名：　ADG2712
対象となるデータシートのリビジョン(Rev)：Rev.0
訂正箇所：　23 頁、左の段、PCB レイアウトの項、下から 4 行目

【誤】

「これらの汚染物の一部は、PCB パターンの表面に沿って並列のリーク経路を形成するので、結果として絶縁抵抗が上昇します。」

【正】

「これらの汚染物の一部は、PCB パターンの表面に沿って並列のリーク経路を形成するので、結果として絶縁抵抗が低下します。」

アナログ・デバイセズ株式会社

本　　社／〒105-7323　東京都港区東新橋 1-9-1
東京汐留ビルディング 23F
大　阪営業所／〒532-0003　大阪府大阪市淀川区宮原 3-5-36
新大阪トラストタワー 10F
名古屋営業所／〒451-6038　愛知県名古屋市西区牛島 6-1
名古屋ルーセントタワー 40F