



データシート

ADG2404

0.62Ω R_{ON}、±15V、+12V、±5V、+5V/-12V、 4:1 マルチプレクサ

特長

- ▶ 低いオン抵抗 (R_{ON}) : 0.62Ω
- ▶ 大きな連続電流 : 最大 847mA
- ▶ 信号範囲全体にわたってフラットな R_{ON} : 0.003Ω
- ▶ THD : 1kHz で -99dB
- ▶ 1.8V、3.3V、5V のロジックに対応
- ▶ 16 ピン、4mm × 4mm LFCSP
 - ▶ ADG1404 とピン互換
- ▶ ±15V、+12V、±5V、+5V/-12V の電源全てについて仕様規定
- ▶ 非対称電源で動作可能
- ▶ アナログ信号範囲 : V_{SS} ~ V_{DD} - 2V

アプリケーション

- ▶ ATE (自動試験装置)
- ▶ データ・アキュイジション
- ▶ 計測器
- ▶ アビオニクス (航空電子機器)
- ▶ オーディオ/ビデオでのスイッチング
- ▶ 通信システム
- ▶ リレー部品の置き換え

概要

ADG2404 は 4:1 のアナログ・マルチプレクサです。ADG2404 は、3 ビットのバイナリ・アドレス・ライン (A0、A1、EN) による決定に従い、4 個の入力のうちの 1 つを共通の出力 (D) にスイッチします。マルチプレクサ・アプリケーションで使用する場合、スイッチはブレーク・ビフォア・メークのスイッチング動作を行います。

各チャンネルをオンにすると、双方向に均等に導通します。また、各スイッチの入力信号範囲は V_{SS} ~ V_{DD} - 2V となります。スイッチがディスエーブルのとき、電源電圧までの信号レベルがブロックされます。

デジタル入力は 5V、3.3V、1.8V のロジック入力に対応可能で、個別のデジタル・ロジック電源ピンは不要です。

オン抵抗のプロファイルは、アナログ入力範囲全体にわたって極めて平坦であるため、オーディオ信号をスイッチングする場合に優れた直線性と低歪みを実現します。

機能ブロック図

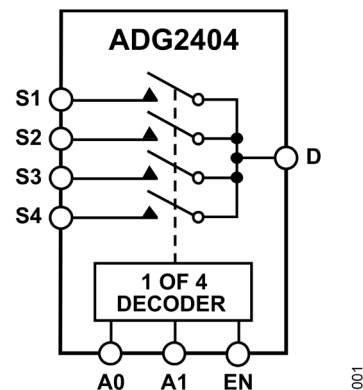


図 1. 機能ブロック図

製品のハイライト

1. 低いオン抵抗 (R_{ON}) : 0.62Ω
2. 大きな連続電流容量 (表 5 を参照)。
3. 両電源動作。アナログ信号がバイポーラアプリケーションでは、ADG2404 は最大 ±16.5V の両電源で動作できます。
4. 単電源動作。アナログ信号がユニポーラアプリケーションでは、ADG2404 は最大 16.5V の単電源で動作できます。
5. 1.8V ロジック対応のデジタル入力 : V_{INH} = 1.3V、V_{INL} = 0.8V
6. V_L ロジック電源は不要。

Rev. A

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

目次

特長.....	1	代表的な性能特性.....	12
アプリケーション.....	1	テスト回路.....	18
概要.....	1	用語の定義.....	20
機能ブロック図.....	1	動作原理.....	21
製品のハイライト.....	1	スイッチ・アーキテクチャ.....	21
仕様.....	3	1.8V ロジックとの互換性.....	21
動作電源電圧.....	3	アプリケーション情報.....	22
±15V 両電源.....	3	チャンネル間のオン抵抗マッチング.....	22
12V 単電源.....	4	高電圧、高周波の信号のトラッキング.....	22
非対称両電源.....	7	電源の推奨事項.....	22
チャンネルごとの連続電流（SX または DX）.....	9	超低 THD を達成するデジタル・オーディオ・チャンネル..	22
絶対最大定格.....	10	外形寸法.....	23
熱抵抗.....	10	オーダー・ガイド.....	23
静電放電（ESD）定格.....	10	評価用ボード.....	23
ESD に関する注意.....	10		
ピン配置およびピン機能の説明.....	11		

改訂履歴

6/2025—Rev. 0 to Rev. A	
Changes to Switch Architecture Section.....	21
Added On Resistance Matching Across Channels Section and Figure 48; Renumbered Sequentially	22
4/2025—Revision 0: Initial Version	

仕様

動作電源電圧

表 1. 動作電源電圧

Supply Voltage	Min	Max	Unit
Dual Supply	±4.5	±16.5	V
Single Supply	+5	+16.5	V

±15V 両電源

特に指定がない限り、 $V_{DD} = +15V \pm 10\%$ 、 $V_{SS} = -15V \pm 10\%$ 、 $GND = 0V$ 。

表 2. ±15V 両電源での仕様

Parameter	+25°C	-40°C to +85°C	-40°C to +125°C	Unit	Test Conditions/Comments
ANALOG SWITCH					
Analogue Signal Range			$V_{DD} - 2V$ to V_{SS}	V	$V_{DD} = +13.5V$, $V_{SS} = -13.5V$
On Resistance, R_{ON}	0.62			Ω typ	Source voltage (V_S) = -13.5V to +10V, source current (I_S) = -10mA, see Figure 37
	0.7	0.87	1.02	Ω max	
	0.65			Ω typ	$V_S = -13.5V$ to +11V, $I_S = -100mA$
	0.75	0.92	1.07	Ω max	
On-Resistance Match Between Channels, ΔR_{ON}	0.12			Ω typ	$V_S = -13.5V$ to +11V, $I_S = -100mA$
	0.26	0.29	0.31	Ω max	
On-Resistance Flatness, $R_{FLAT(ON)}$	0.003			Ω typ	$V_S = -13.5V$ to +10V, $I_S = -100mA$
	0.035	0.035	0.035	Ω max	
	0.04			Ω typ	$V_S = -13.5V$ to +11V, $I_S = -100mA$
	0.08	0.1	0.1	Ω max	
LEAKAGE CURRENTS					
Source Off Leakage, I_S (Off)	±1.7			nA typ	$V_{DD} = +16.5V$, $V_{SS} = -16.5V$ $V_S = +10V/-10V$, drain voltage (V_D) = -10V/+10V, see Figure 40
	±4	+43.5/-5.5	+248/-5.5	nA max	
Drain Off Leakage, I_D (Off)	±5.1			nA typ	$V_S = +10V/-10V$, drain voltage (V_D) = -10V/+10V, see Figure 40
	±16	+174/-11	+992/-11	nA max	
Channel On Leakage, I_D (On), I_S (On)	±3.7			nA typ	$V_S = V_D = \pm 10V$, see Figure 36
	±13.3	+136/-8.5	+794/-8.5	nA max	
DIGITAL INPUTS					
Input High Voltage, V_{INH}			1.3	V min	
Input Low Voltage, V_{INL}			0.8	V max	
Input Current, I_{INL} , or I_{INH}	0.01			μA typ	Input voltage (V_{IN}) = GND voltage (V_{GND}) or V_{DD}
			±0.15	μA max	
Digital Input Capacitance, C_{IN}	4.6			pF typ	
DYNAMIC CHARACTERISTICS					
Transition Time, $t_{TRANSITION}$	319			ns typ	Load resistance (R_L) = 300 Ω , load capacitance (C_L) = 35 pF
	378	413	451	ns max	$V_S = 10V$, see Figure 46
On Time, t_{ON}	310			ns typ	Load resistance (R_L) = 300 Ω , load capacitance (C_L) = 35pF
	362	400	437	ns max	$V_S = 10V$, see Figure 45
Off Time, t_{OFF}	249			ns typ	$R_L = 300\Omega$, $C_L = 35pF$
	291	292	295	ns max	$V_S = 10V$, see Figure 45

仕様

表 2. $\pm 15V$ 両電源での仕様（続き）

Parameter	+25°C	-40°C to +85°C	-40°C to +125°C	Unit	Test Conditions/Comments
Break-Before-Make Time Delay, t_D	206			ns typ	$R_L = 300\Omega$, $C_L = 35pF$
	164	198	232	ns min	$V_S = 10V$, see Figure 44
Charge Injection, Q_{INJ}	-1.78			nC typ	$V_S = 0V$, $R_S = 0\Omega$, $C_L = 1nF$, see Figure 47
Off Isolation	-76			dB typ	$R_L = 50\Omega$, $C_L = 5pF$, frequency = 100kHz, see Figure 39
Channel-to-Channel Crosstalk	-82			dB typ	$R_L = 50\Omega$, $C_L = 5pF$, frequency = 100kHz, see Figure 38
Total Harmonic Distortion + Noise, THD + N	0.022			% typ	$R_L = 1k\Omega$, 20V p-p, frequency = 20Hz to 20kHz, see Figure 42
Total Harmonic Distortion, THD	-99			dB typ	$R_L = 1k\Omega$, 20V p-p, frequency = 1kHz
	-73			dB typ	$R_L = 1k\Omega$, 20V p-p, frequency = 20kHz
	-59			dB typ	$R_L = 1k\Omega$, 20V p-p, frequency = 100kHz
-3dB Bandwidth	34			MHz typ	$R_L = 50\Omega$, $C_L = 5pF$, signal = 0dBm, see Figure 43
Insertion Loss	-0.12			dB typ	$R_L = 50\Omega$, $C_L = 5pF$, frequency = 1MHz, see Figure 43
Source Off Capacitance, C_S (Off)	76			pF typ	$V_S = 0V$, frequency = 1MHz
Drain Off Capacitance, C_D (Off)	306			pF typ	$V_S = 0V$, frequency = 1MHz
Drain On Capacitance, C_D (On), Source On Capacitance C_S (On)	259			pF typ	$V_S = 0V$, frequency = 1MHz
Match On Capacitance, $C_{MATCH}(On)$	0.65			pF typ	$V_S = 0V$, frequency = 1MHz
POWER REQUIREMENTS					$V_{DD} = +16.5V$, $V_{SS} = -16.5V$
Power Supply Current, I_{DD}	170			μA typ	Digital inputs = 0V or 5V
	260		260	μA max	
	225			μA typ	Digital inputs = 1.3V
	330		330	μA max	
Negative Supply Current, I_{SS}	85			μA typ	Digital inputs = 0V or 5V
	140		140	μA max	

12V 単電源

特に指定がない限り、 $V_{DD} = 12V \pm 10\%$ 、 $V_{SS} = 0V$ 、 $GND = 0V$ 。

表 3. 12V 単電源での仕様

Parameter	+25°C	-40°C to +85°C	-40°C to +125°C	Unit	Test Conditions/Comments
ANALOG SWITCH					$V_{DD} = 10.8V$, $V_{SS} = 0V$
Analog Signal Range			0 V to $V_{DD} - 2V$	V	
On Resistance, R_{ON}	0.62			Ω typ	Source voltage (V_S) = 0V to 7.3V, source current (I_S) = -100mA, see Figure 37
	0.7	0.87	1.02	Ω max	
	0.65			Ω typ	$V_S = 0V$ to 8.3V, $I_S = -100mA$
	0.75	0.92	1.07	Ω max	
On-Resistance Match Between Channels, ΔR_{ON}	0.12			Ω typ	$V_S = 0V$ to 8.3V, $I_S = -100mA$
	0.26	0.29	0.31	Ω max	
On-Resistance Flatness, $R_{FLAT}(ON)$	0.003			Ω typ	$V_S = 0V$ to 7.3V, $I_S = -100mA$
	0.035	0.035	0.035	Ω max	
	0.04			Ω typ	$V_S = 0V$ to 8.3V, $I_S = -100mA$
	0.08	0.1	0.1	Ω max	

仕様

表 3. 12V 単電源での仕様（続き）

Parameter	+25°C	−40°C to +85°C	−40°C to +125°C	Unit	Test Conditions/Comments
LEAKAGE CURRENTS					
Source Off Leakage, I _S (Off)	±1.7			nA typ	V _{DD} = 13.2V, V _{SS} = 0V V _S = 1V/10V, drain voltage (V _D) = 10V/1V, see Figure 40
Drain Off Leakage, I _D (Off)	±4 ±5.1	+43.5/−5.5	+248/−5.5	nA max nA typ	V _S = 1V/10V, V _D = 10V/1V, see Figure 40
Channel On Leakage, I _D (On), I _S (On)	±16 ±3.7 ±13.3	+174/−11 +136/−8.5	+992/−11 +794/−8.5	nA max nA typ nA max	V _S = V _D = 1V/10V, see Figure 36
DIGITAL INPUTS					
Input High Voltage, V _{INH}			1.3	V min	Input voltage (V _{IN}) = GND voltage (V _{GND}) or V _{DD}
Input Low Voltage, V _{INL}			0.8	V max	
Input Current, I _{INL} , or I _{INH}	0.01		±0.15	μA typ μA max	
Digital Input Capacitance, C _{IN}	4.6			pF typ	
DYNAMIC CHARACTERISTICS					
Transition Time, t _{TRANSITION}	416			ns typ	Load resistance (R _L) = 300Ω, load capacitance (C _L) = 35pF
On Time, t _{ON}	496 191	526	555	ns max ns typ	V _S = 8 V, see Figure 46 Load resistance (R _L) = 300Ω, load capacitance (C _L) = 35pF
Off Time, t _{OFF}	222 530	236	251	ns max ns typ	V _S = 8V, see Figure 45 R _L = 300Ω, C _L = 35pF
Break-Before-Make Time Delay, t _D	623 78	624	627	ns max ns typ	V _S = 8V, see Figure 45 R _L = 300Ω, C _L = 35pF
Charge Injection, Q _{INJ}	58 −1.04	62	69	ns min nC typ	V _S = 10V, see Figure 44 V _S = 6V, R _S = 0 Ω, C _L = 1nF, see Figure 47
Off Isolation	−61			dB typ	R _L = 50Ω, C _L = 5pF, frequency = 100kHz, see Figure 39
Channel-to-Channel Crosstalk	−65			dB typ	R _L = 50Ω, C _L = 5pF, frequency = 100kHz, see Figure 38
Total Harmonic Distortion + Noise, THD + N	0.021			% typ	R _L = 1kΩ, 6V p-p, frequency = 20Hz to 20kHz, see Figure 42
Total Harmonic Distortion, THD	−99			dB typ	R _L = 1kΩ, 6V p-p, frequency = 1kHz
	−73			dB typ	R _L = 1kΩ, 6 Vp-p, frequency = 20kHz
	−60			dB typ	R _L = 1kΩ, 6 Vp-p, frequency = 100kHz
−3dB Bandwidth	28			MHz typ	R _L = 50Ω, C _L = 5pF, signal = 0dBm, see Figure 43
Insertion Loss	−0.17			dB typ	R _L = 50Ω, C _L = 5pF, frequency = 1MHz, see Figure 43
Source Off Capacitance, C _S (Off)	99			pF typ	V _S = 6V, frequency = 1MHz
Drain Off Capacitance, C _D (Off)	390			pF typ	V _S = 6V, frequency = 1MHz
Drain On Capacitance, C _D (On), Source On Capacitance, C _S (On)	332			pF typ	V _S = 6V, frequency = 1MHz
Match On Capacitance, C _{MATCH} (On)	0.73			pF typ	V _S = 6V, frequency = 1MHz

仕様

表 3. 12V 単電源での仕様（続き）

Parameter	+25°C	-40°C to +85°C	-40°C to +125°C	Unit	Test Conditions/Comments
POWER REQUIREMENTS					
Power Supply Current, I_{DD}	170			$\mu\text{A typ}$	$V_{DD} = 13.2\text{V}$ Digital inputs = 0V or 5V
	260		260	$\mu\text{A max}$	
	225			$\mu\text{A typ}$	Digital inputs = 1.3V
	330		330	$\mu\text{A max}$	
Negative Supply Current, I_{SS}	85			$\mu\text{A typ}$	Digital inputs = 0V or 5V
	140		140	$\mu\text{A max}$	

仕様

非対称両電源

特に指定のない限り、 $V_{DD} = +5V \pm 10\%$ 、 $V_{SS} = -5V \sim -12V \pm 10\%$ 、 $GND = 0V$ 。

表 4. 非対称両電源での仕様

Parameter	+25°C	-40°C to +85°C	-40°C to +125°C	Unit	Test Conditions/Comments
ANALOG SWITCH					
Analog Signal Range			$V_{DD} - 2V$ to V_{SS}	V	$V_{DD} = +4.5V$, $V_{SS} = -13.2V$
On Resistance, R_{ON}	0.62			Ω typ	Source voltage (V_S) = V_{SS} to +1V, source current (I_S) = -100mA, see Figure 37
	0.7	0.87	1.02	Ω max	
	0.65			Ω typ	$V_S = V_{SS}$ to +2V, $I_S = -100mA$
	0.75	0.92	1.07	Ω max	
On-Resistance Match Between Channels, ΔR_{ON}	0.12			Ω typ	$V_S = V_{SS}$ to +2V, $I_S = -100mA$
	0.26	0.29	0.31	Ω max	
On-Resistance Flatness, $R_{FLAT(ON)}$	0.003			Ω typ	$V_S = V_{SS}$ to +1V, $I_S = -100mA$
	0.035	0.035	0.035	Ω max	
	0.04			Ω typ	$V_S = V_{SS}$ to +2V, $I_S = -100mA$
	0.08	0.1	0.1	Ω max	
LEAKAGE CURRENTS					
Source Off Leakage, I_S (Off)	± 1.7			nA typ	$V_{DD} = +5.5V$, $V_{SS} = -13.2V$ $V_S = +1V/-10V$, $V_D = -10V/+1V$, see Figure 40
	± 4	+43.5/-5.5	+248/-5.5	nA max	
Drain Off Leakage, I_D (Off)	± 5.1			nA typ	$V_S = +1V/-10V$, $V_D = -10V/+1V$, see Figure 40
	± 16	+174/-11	+992/-11	nA max	
Channel On Leakage, I_D (On), I_S (On)	± 3.7			nA typ	$V_S = V_D = +3V/-10V$, see Figure 36
	± 13.3	+136/-8.5	+794/-8.5	nA max	
DIGITAL INPUTS					
Input High Voltage, V_{INH}			1.3	V min	Input voltage (V_{IN}) = GND voltage (V_{GND}) or V_{DD}
Input Low Voltage, V_{INL}			0.8	V max	
Input Current, I_{INL} , or I_{INH}	0.01			μA typ	
			± 0.15	μA max	
Digital Input Capacitance, C_{IN}	4.6			pF typ	
DYNAMIC CHARACTERISTICS					
Transition Time, $t_{TRANSITION}$	277			ns typ	$V_{DD} = +5V$, $V_{SS} = -12V$ $R_L = 300\Omega$, $C_L = 35pF$
	336	366	391	ns max	$V_S = 1.5V$, see Figure 46
On Time, t_{ON}	262			ns typ	Load resistance (R_L) = 300 Ω , load capacitance (C_L) = 35pF
	304	332	355	ns max	$V_S = 1.5V$, see Figure 45
Off Time, t_{OFF}	295			ns typ	$R_L = 300\Omega$, $C_L = 35pF$
	343	355	363	ns max	$V_S = 1.5V$, see Figure 45
Break-Before-Make Time Delay, t_D	122			ns typ	$R_L = 300\Omega$, $C_L = 35pF$
	73	101	117	ns min	$V_S = 1.5V$, see Figure 44
Charge Injection, Q_{INJ}	-0.93			nC typ	$V_S = -3V$, $R_S = 0\Omega$, $C_L = 1nF$, see Figure 47
Off Isolation	-70			dB typ	$R_L = 50\Omega$, $C_L = 5pF$, frequency = 100kHz, see Figure 39
Channel-to-Channel Crosstalk	-76			dB typ	$R_L = 50\Omega$, $C_L = 5pF$, frequency = 100kHz, see Figure 38

仕様

表 4. 非対称両電源での仕様（続き）

Parameter	+25°C	-40°C to +85°C	-40°C to +125°C	Unit	Test Conditions/Comments
Total Harmonic Distortion + Noise, THD + N	0.011			% typ	$R_L = 1k\Omega$, 3V p-p, frequency = 20Hz to 20kHz, see Figure 42
Total Harmonic Distortion, THD	-105			dB typ	$R_L = 1k\Omega$, 3V p-p, frequency = 1kHz
	-79			dB typ	$R_L = 1k\Omega$, 3V p-p, frequency = 20kHz
	-65			dB typ	$R_L = 1k\Omega$, 3V p-p, frequency = 100kHz
-3dB Bandwidth	26			MHz typ	$R_L = 50\Omega$, $C_L = 5pF$, signal = 0dBm, see Figure 43
Insertion Loss	-0.18			dB typ	$R_L = 50\Omega$, $C_L = 5pF$, frequency = 1MHz see Figure 43
Source Off Capacitance, C_S (Off)	103			pF typ	$V_S = 0V$, frequency = 1MHz
Drain Off Capacitance, C_D (Off)	408			pF typ	$V_S = 0V$, frequency = 1MHz
Drain On Capacitance, C_D (On), Source On Capacitance, C_S (On)	347			pF typ	$V_S = 0V$, frequency = 1MHz
Match On Capacitance, C_{MATCH} (On)	0.70		pF typ		$V_S = 0V$, frequency = 1MHz
POWER REQUIREMENTS					$V_{DD} = +5.5V$, $V_{SS} = -13.2V$
Power Supply Current, I_{DD}	170			μA typ	Digital inputs = 0V or 5V
	260		260	μA max	
	225			μA typ	Digital inputs = 1.3V
	330		330	μA max	
Negative Supply Current, I_{SS}	85			μA typ	Digital inputs = 0V or 5V
	140		140	μA max	

仕様

チャンネルごとの連続電流（SX または DX）

表 5. 1 つのチャンネルをオン、チャンネルごとの仕様

Parameter	25°C	85°C	125°C	Unit	Test Conditions/Comments
CONTINUOUS CURRENT, Sx OR Dx					
$V_{DD} = +15V$, $V_{SS} = -15V$ LFCSP ($\theta_{JA} = 44^{\circ}C/W$)	847	325	123	mA maximum	$V_S = V_{SS}$ to $V_{DD} - 3.5V$
$V_{DD} = 12V$, $V_{SS} = 0V$ LFCSP ($\theta_{JA} = 44^{\circ}C/W$)	847	325	123	mA maximum	$V_S = V_{SS}$ to $V_{DD} - 3.5V$
$V_{DD} = +5V$, $V_{SS} = -5V$ LFCSP ($\theta_{JA} = 44^{\circ}C/W$)	847	325	123	mA maximum	$V_S = V_{SS}$ to $V_{DD} - 3.5V$
$V_{DD} = +5V$, $V_{SS} = -12V$ LFCSP ($\theta_{JA} = 44^{\circ}C/W$)	847	325	123	mA maximum	$V_S = V_{SS}$ to $V_{DD} - 3.5V$

絶対最大定格

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

表 6. 絶対最大定格

Parameter	Rating
V_{DD} to V_{SS}	35V
V_{DD} to GND	-0.3V to +25V
V_{SS} to GND	+0.3V to -25V
Analog Inputs ¹	$V_{SS} - 0.3\text{V}$ to $V_{DD} + 0.3\text{V}$ or 30mA, whichever occurs first
Digital Inputs ¹	GND - 0.3V to +6V or 30mA, whichever occurs first
Peak Current, Sx or Dx Pins ²	2.6A (pulsed at 1ms, 10% duty cycle maximum)
Continuous Current, Sx or Dx ²	Data ³ + 15%
Temperature	
Operating Range	-40°C to +125°C
Storage Range	-65°C to +150°C
Junction	150°C
Reflow Soldering Peak, Pb-Free	As per JEDEC J-STD-020

¹ I_{NX} 、Sx および Dx ピンでの過電圧は、内部ダイオードによりクランプされます。電流は、規定された最大定格に制限してください。

² Sx は S1～S4 ピン、Dx は D1～D4 ピンを表します。

³ 表 5 を参照。

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

同時に複数の絶対最大定格を適用することはできません。

熱抵抗

熱性能は、プリント回路基板（PCB）の設計と動作環境に直接関連しています。PCB の熱設計には、細心の注意を払う必要があります。

θ_{JA} は、1 立方フィートの密閉容器内で測定された、自然対流での周囲とジャンクションの間の熱抵抗です。 θ_{JCB} は、ジャンクションとケース底面の間の値です。

表 7. 熱抵抗

Package Type	θ_{JA}	θ_{JCB}	Unit
CP-16-17 ¹	44	17.4	°C/W

¹ 熱抵抗のシミュレーション値は、サーマル・ビアのない JEDEC 2S2P サーマル・テスト・ボードに基づいています。JEDEC JESD-51 を参照してください。

静電放電（ESD）定格

以下の ESD 情報は、ESD に敏感なデバイスを取り扱うために示したものです。対象は ESD 保護区域内だけに限られます。

ANSI/ESDA/JEDEC JS-001 準拠の人体モデル（HBM）。

ANSI/ESDA/JEDEC JS-002 準拠の電界誘起帯電デバイス・モデル（FICDM）。

ADG2404 の ESD 定格

表 8. ADG2404、16 ピン LFCSP

ESD Model	Withstand Threshold (V)	Class
HBM	±4000	3A
FICDM	±1250	C3

ESD に関する注意



ESD（静電放電）の影響を受けやすいデバイスです。

電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明

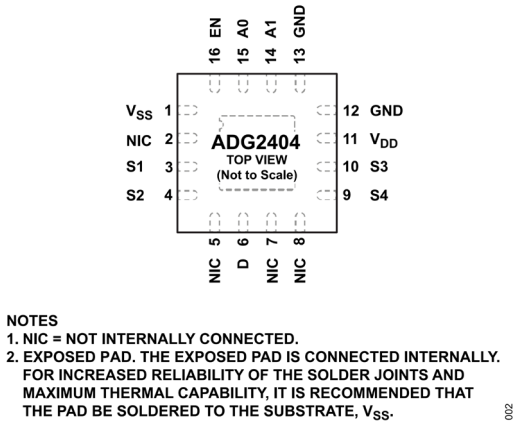


図 2. ピン配置

表 9. ピン機能の説明

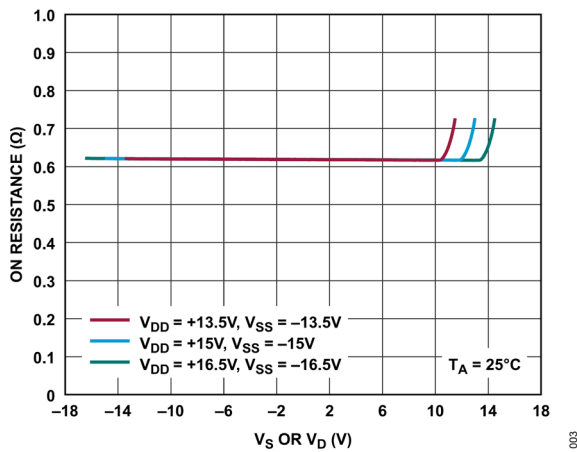
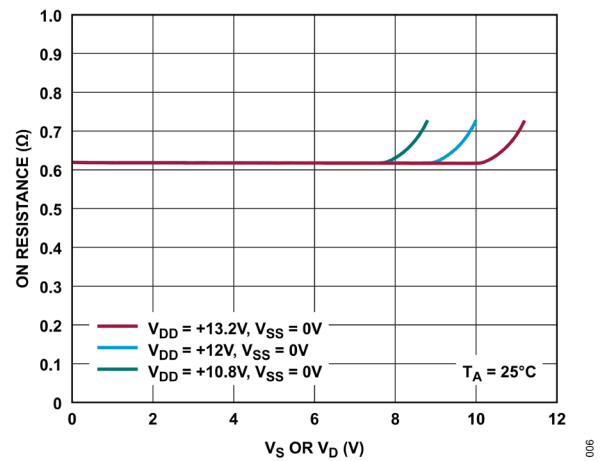
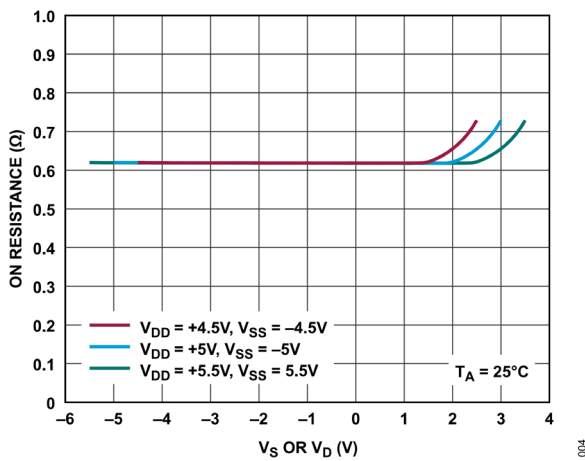
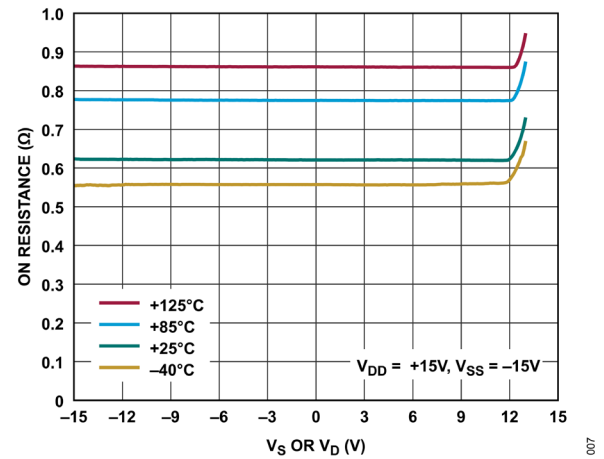
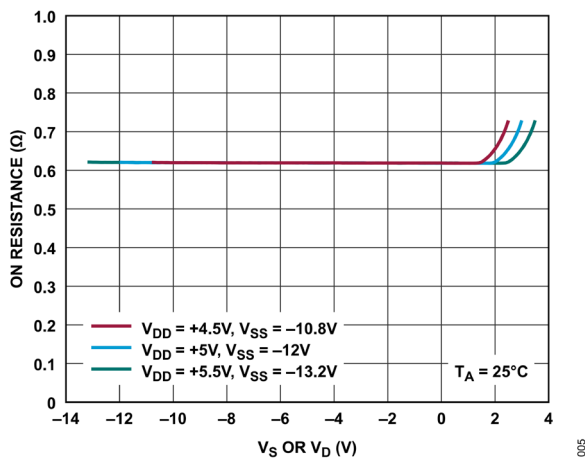
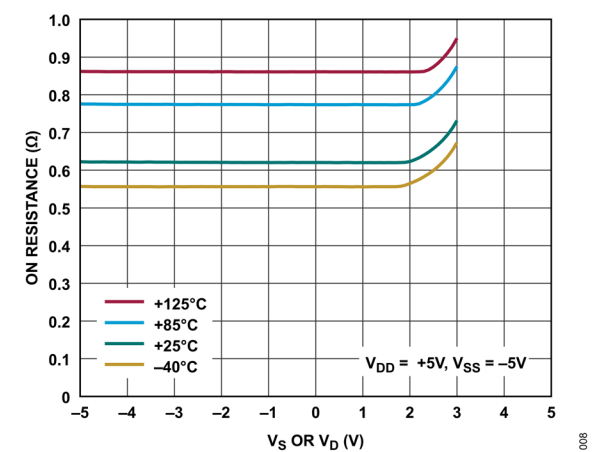
ピン番号	記号	説明
1	V _{SS}	負電源の電位。V _{SS} ピンは、0.1μF のコンデンサで GND とデカップリングします。
2, 5, 7, 8	NIC	内部接続なし。
3	S1	ソース端子 1。このピンは、入力または出力に設定できます。
4	S2	ソース端子 2。このピンは、入力または出力に設定できます。
6	D	ドレイン端子。このピンは、入力または出力に設定できます。
9	S4	ソース端子 4。このピンは、入力または出力に設定できます。
10	S3	ソース端子 3。このピンは、入力または出力に設定できます。
11	V _{DD}	正電源の電位。V _{DD} ピンは、0.1μF のコンデンサで GND とデカップリングします。
12, 13	GND	グラウンド (0V) リファレンス電源。
14	A1	ロジック制御入力 A1。
15	A0	ロジック制御入力 A0。
16	EN	アクティブ・ハイのデジタル入力。このピンがローになると、デバイス動作は無効化され、全てのスイッチがオフになります。このピンがハイになると、Ax ロジック入力によってオンになるスイッチが決まります。
EP	Exposed Pad	露出パッドは内部接続されています。ハンダ接続の信頼性と熱性能を向上させるため、このパッドを基板の V _{SS} にハンダ付けすることを推奨します。

表 10. ADG2404 の真理値表

EN	A1	A0	S1	S2	S3	S4
0	X ¹	X ¹	Off	Off	Off	Off
1	0	0	On	Off	Off	Off
1	0	1	Off	On	Off	Off
1	1	0	Off	Off	On	Off
1	1	1	Off	Off	Off	On

¹ X = ドント・ケア。

代表的な性能特性

図 3. R_{ON} と V_S および V_D の関係 (両電源)図 6. R_{ON} と V_S および V_D の関係 (単電源)図 4. R_{ON} と V_S および V_D の関係 (両電源)図 7. 様々な温度での R_{ON} と V_S (V_D) の関係、 $\pm 15V$ 両電源図 5. R_{ON} と V_S および V_D の関係 (両電源)図 8. 様々な温度での R_{ON} と V_S (V_D) の関係、 $\pm 5V$ 両電源

代表的な性能特性

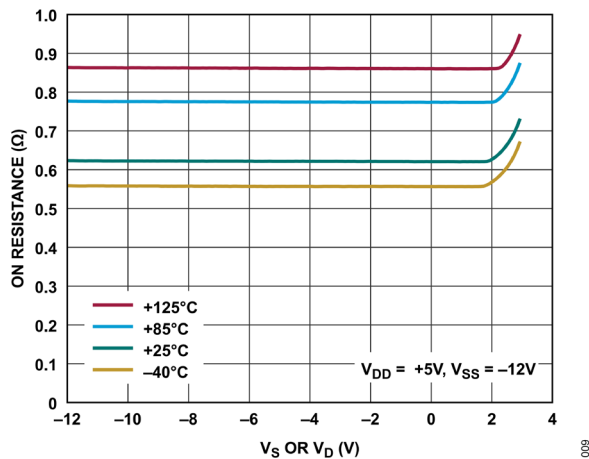
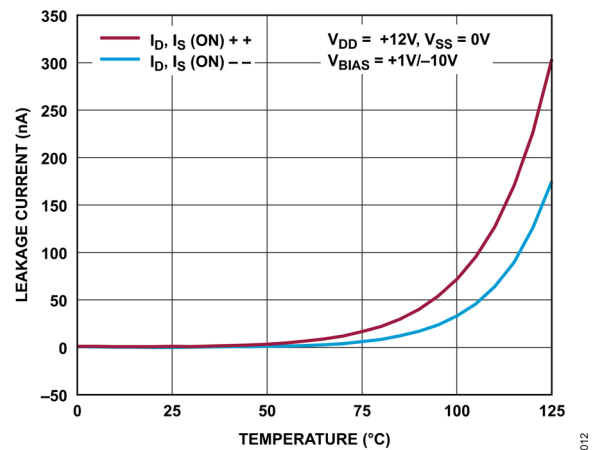
図 9. 様々な温度での R_{ON} と V_S (V_D) の関係、+5V、-12V 両電源

図 12. オン・リーク電流と温度の関係、+12V 単電源

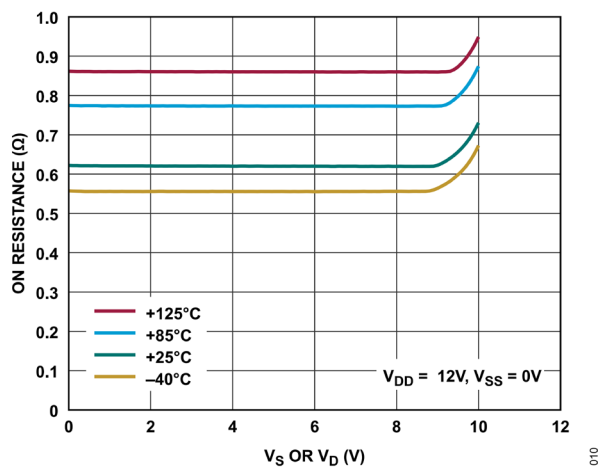
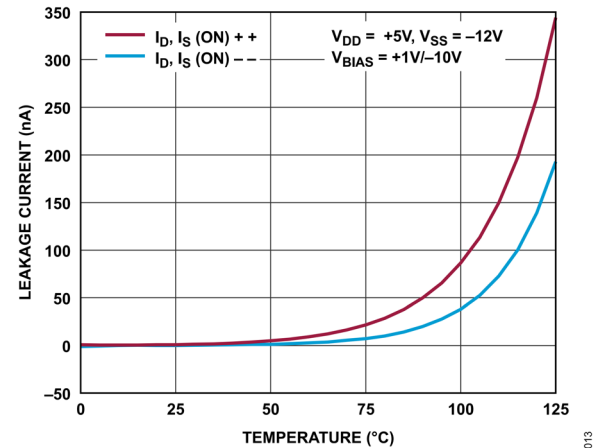
図 10. 様々な温度での R_{ON} と V_S (V_D) の関係、+12V 単電源

図 13. オン・リーク電流と温度の関係、+5V、-12V 両電源

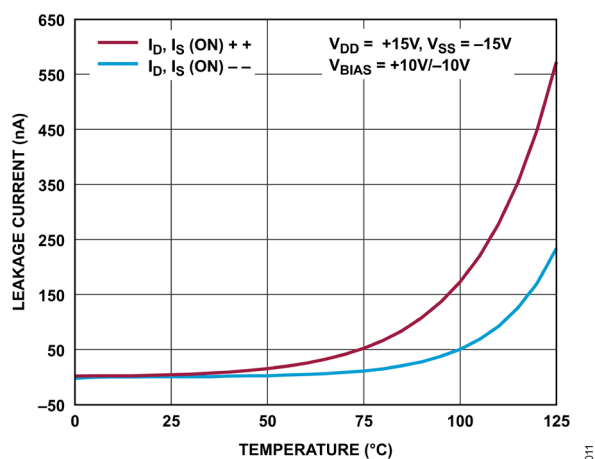


図 11. オン・リーク電流と温度の関係、±15V 両電源

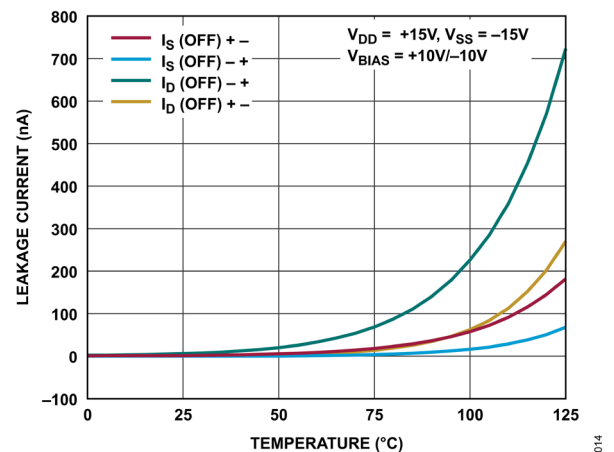


図 14. オフ・リーク電流と温度の関係、±15V 両電源

代表的な性能特性

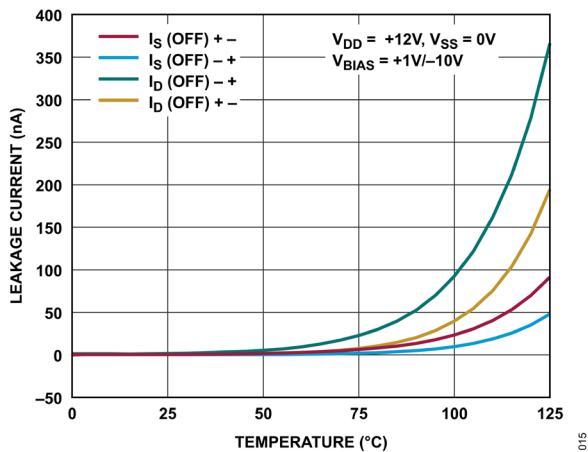


図 15. オフ・リーク電流と温度の関係、+12V 単電源

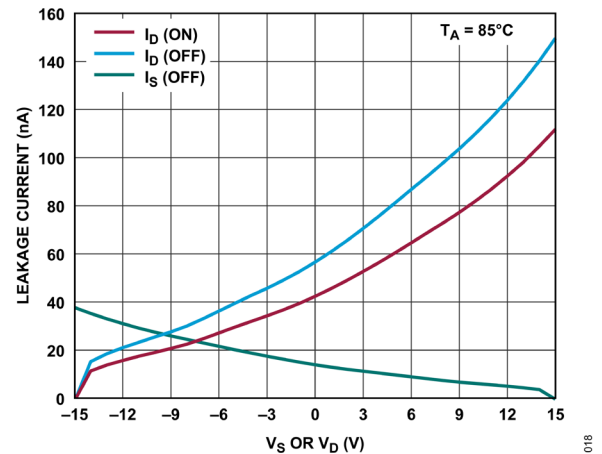
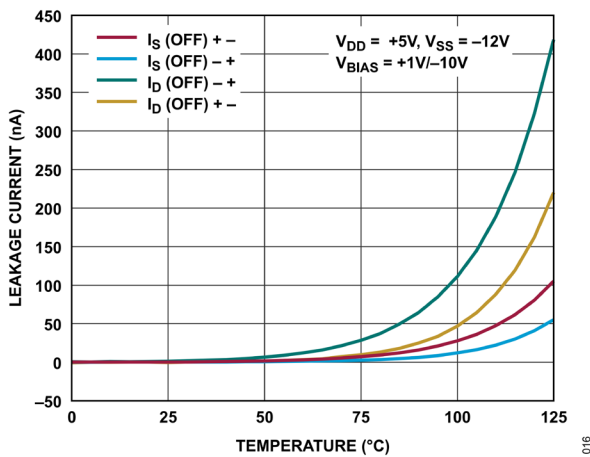
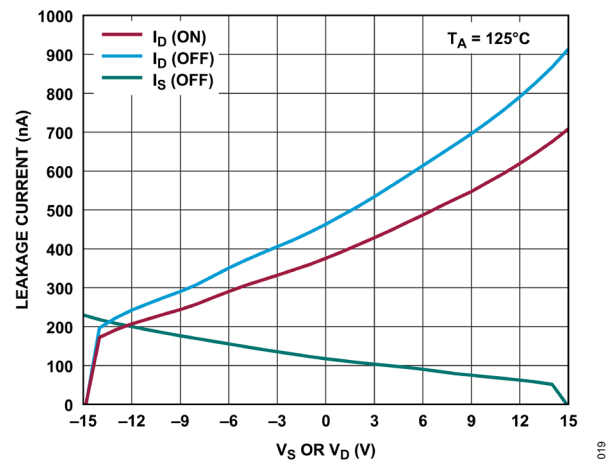
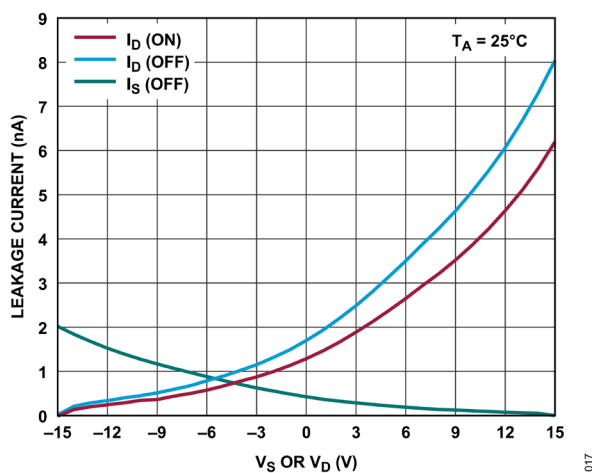
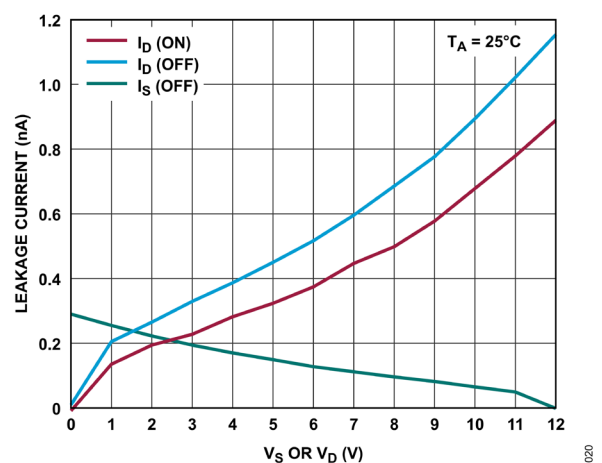
図 18. リーク電流と V_S (V_D) の関係、85°C、±15V 両電源

図 16. オフ・リーク電流と温度の関係、+5V、-12V 両電源

図 19. リーク電流と V_S (V_D) の関係、125°C、±15V 両電源図 17. リーク電流と V_S (V_D) の関係、25°C、±15V 両電源図 20. リーク電流と V_S (V_D) の関係、25°C、12V 単電源

代表的な性能特性

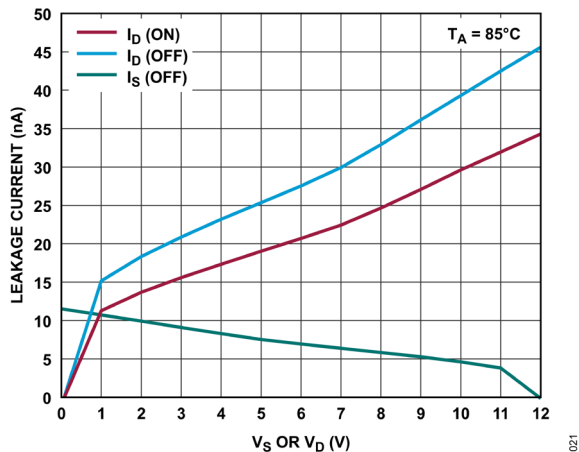


図 21. リーク電流と V_S (V_D) の関係、85°C、12V 単電源

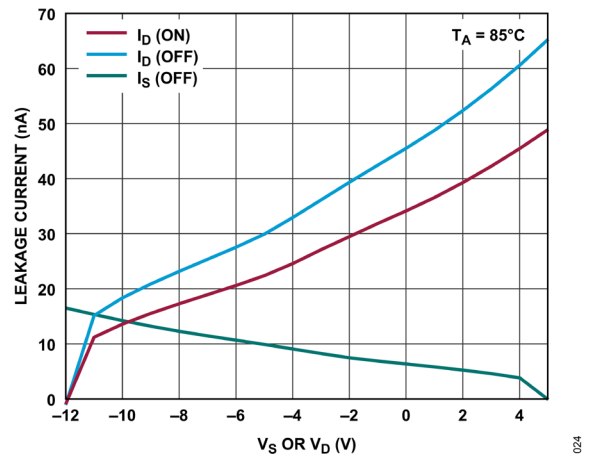


図 24. リーク電流と V_S (V_D) の関係、85°C、+5V/-12V 両電源

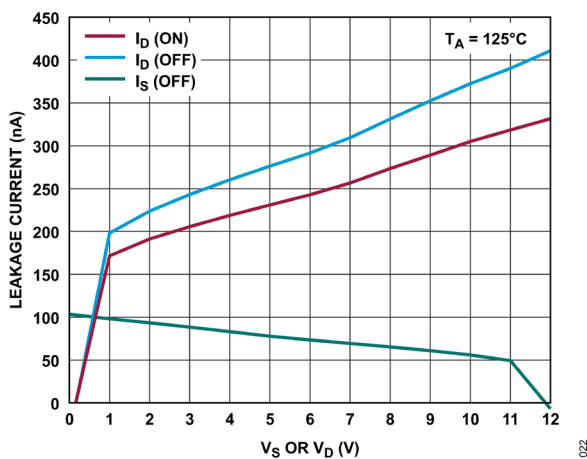


図 22. リーク電流と V_S (V_D) の関係、125°C、12V 単電源

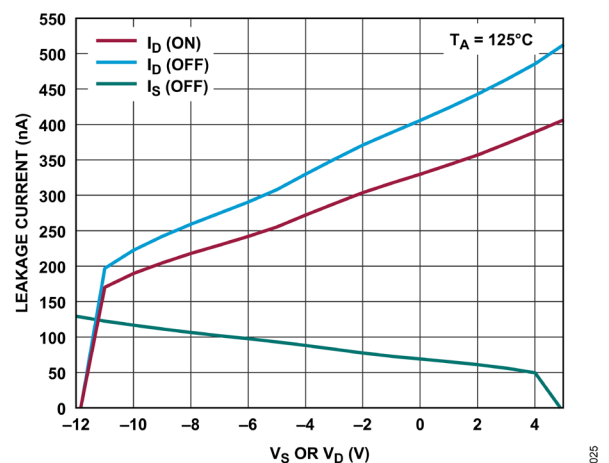


図 25. リーク電流と V_S (V_D) の関係、125°C、+5V/-12V 両電源

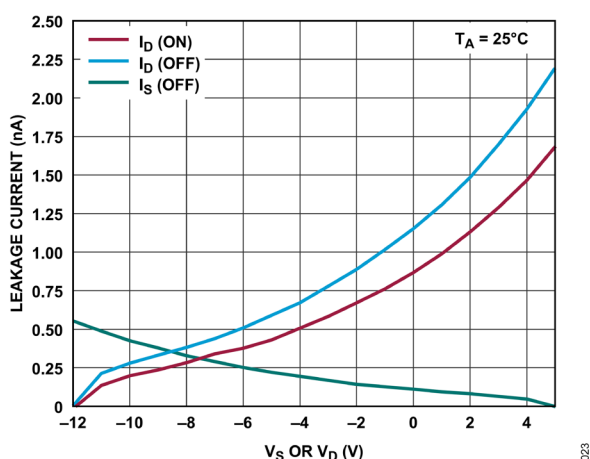


図 23. リーク電流と V_S (V_D) の関係、25°C、+5V/-12V 両電源

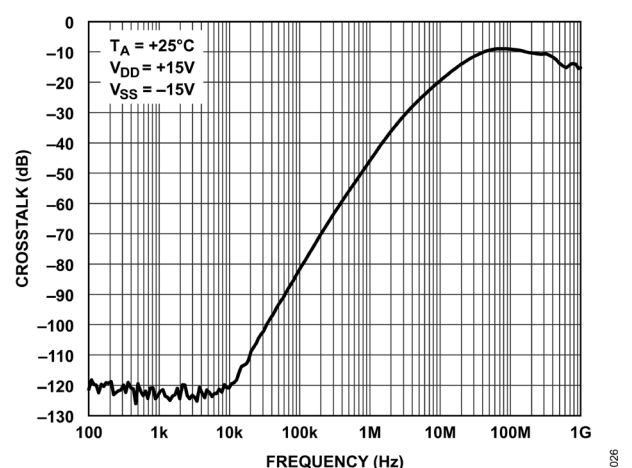


図 26. クロストークと周波数の関係、±15V 両電源

代表的な性能特性

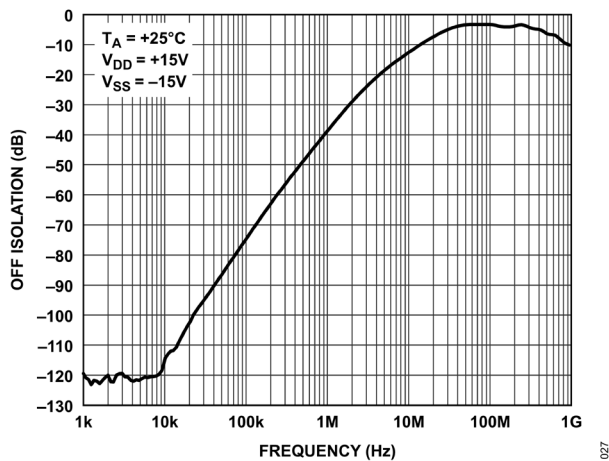


図 27. オフ・アイソレーションと周波数の関係、±15V 両電源

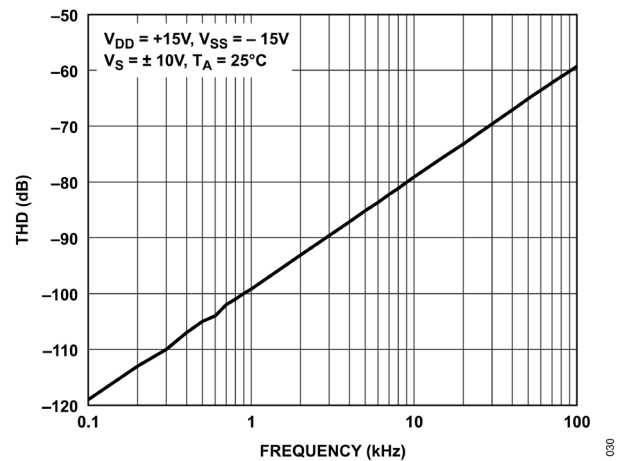


図 30. THD と周波数の関係、±15V 両電源

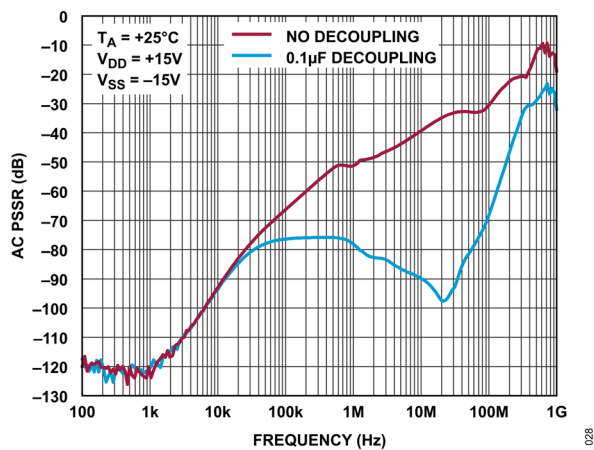


図 28. AC PSRR と周波数の関係、±15V 両電源

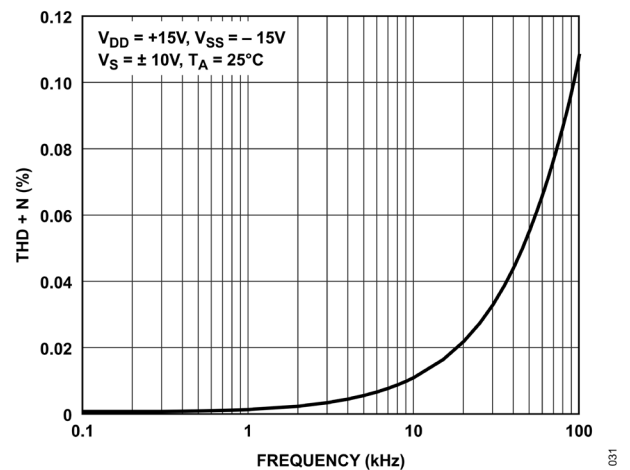


図 31. THD + N と周波数の関係、±15V 両電源

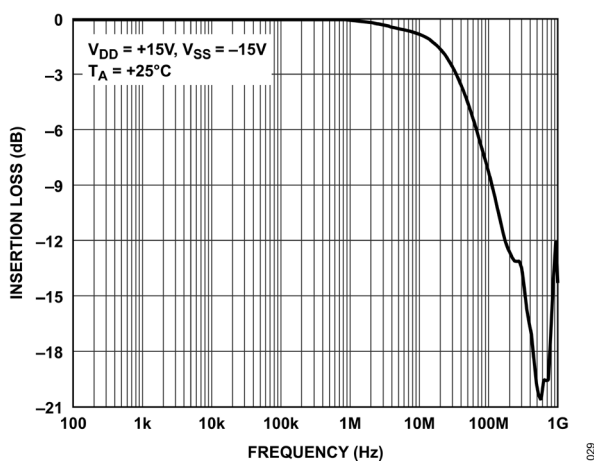


図 29. 挿入損失と周波数の関係、±15V 両電源

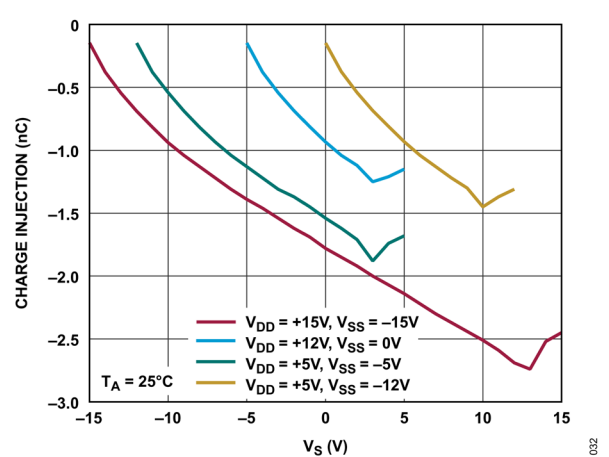


図 32. チャージ・インJECTIONと VS の関係

代表的な性能特性

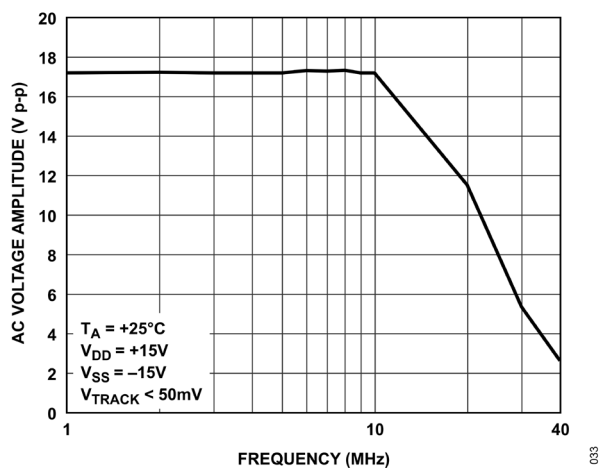


図 33. 大きい AC 信号電圧と周波数の関係、±15V 両電源

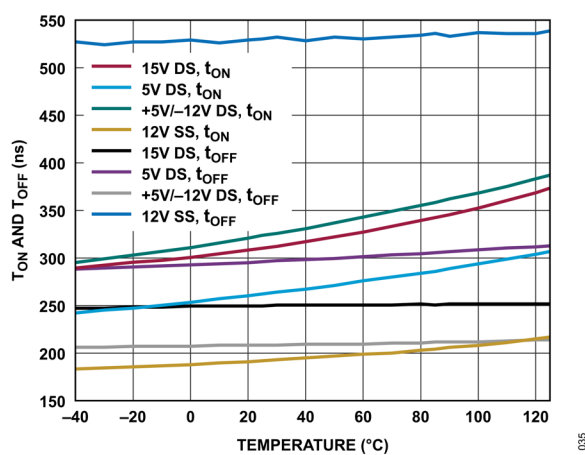


図 35. t_{ON} および t_{OFF} の時間と温度の関係

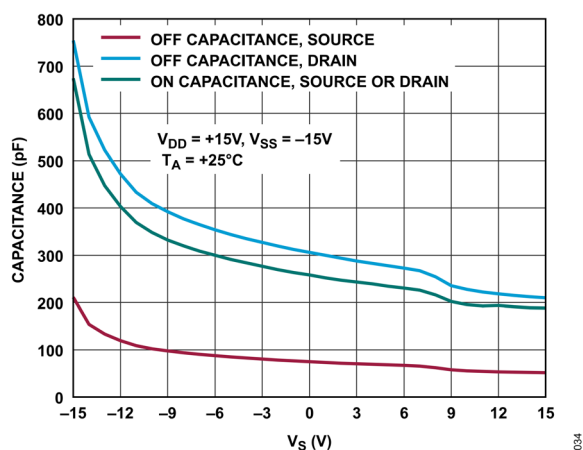


図 34. 容量と V_S の関係、±15V 両電源

テスト回路

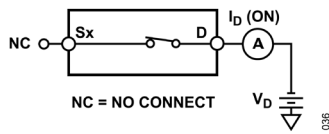


図 36. オン・リーク電流

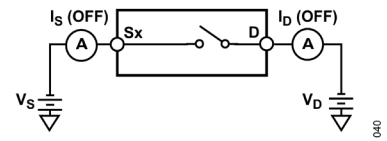


図 40. オフ・リーク電流

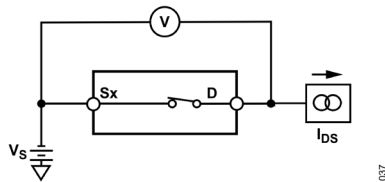
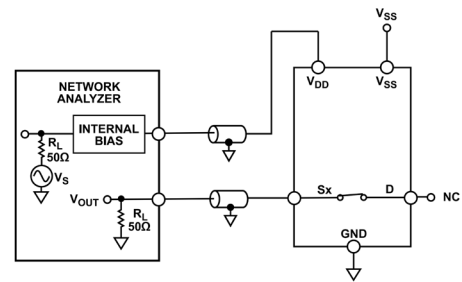


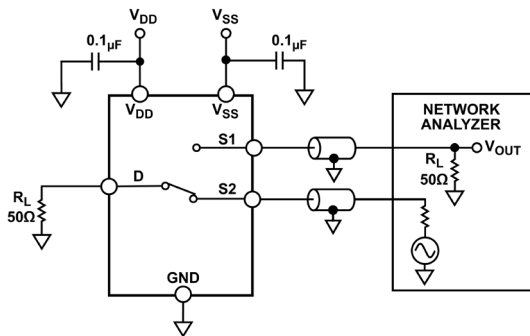
図 37. オン抵抗



$$AC\ PSRR = 20 \log \frac{V_{OUT}}{V_S}$$

NOTES:
1. BOARD AND COMPONENT EFFECTS ARE NOT DE-EMBEDDED FROM THE AC PSRR MEASUREMENT.
2. NC = NO CONNECT.

図 41. AC PSRR



$$CHANNEL-TO-CHANNEL\ CROSSTALK = 20 \log \frac{V_{OUT}}{V_S}$$

図 38. チャンネル間クロストーク

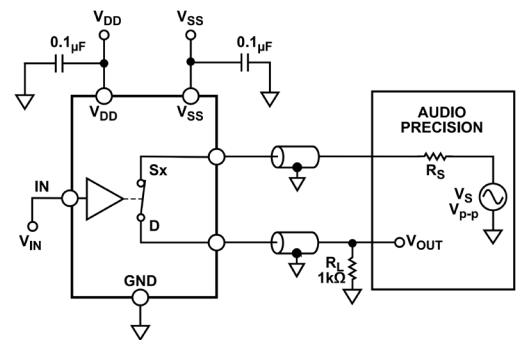
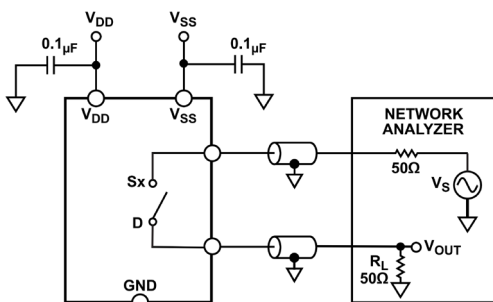
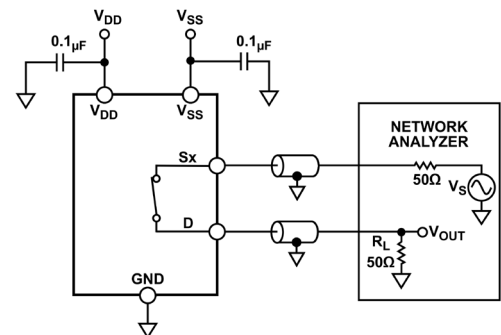


図 42. THD + ノイズ



$$OFF\ ISOLATION = 20 \log \frac{V_{OUT}}{V_S}$$

図 39. オフ・アイソレーション



$$INSERTION\ LOSS = 20 \log \frac{V_{OUT\ WITH\ SWITCH}}{V_{OUT\ WITHOUT\ SWITCH}}$$

図 43. 帯域幅

テスト回路

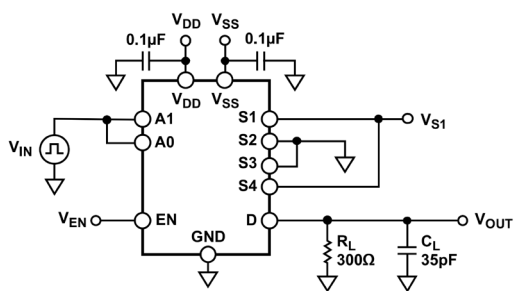
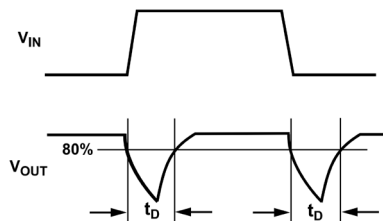


図 44. ブレーク・ビフォア・メーカーの遅延時間 (t_D)



044

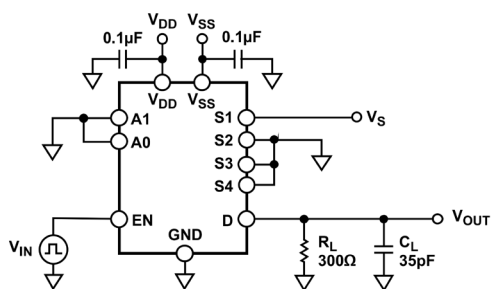
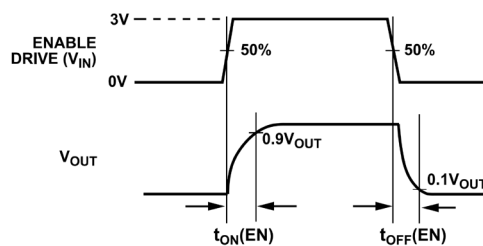


図 45. イネーブル遅延、 $t_{ON}(EN)$ 、 $t_{OFF}(EN)$



045

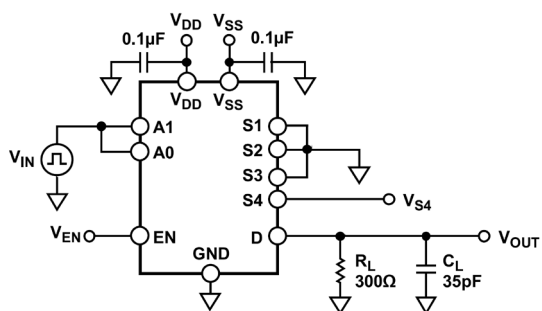
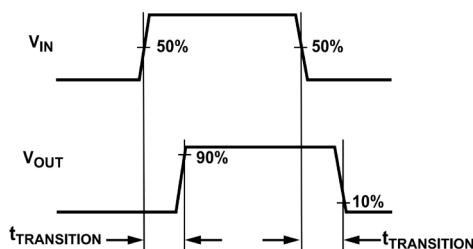


図 46. スイッチング時間



046

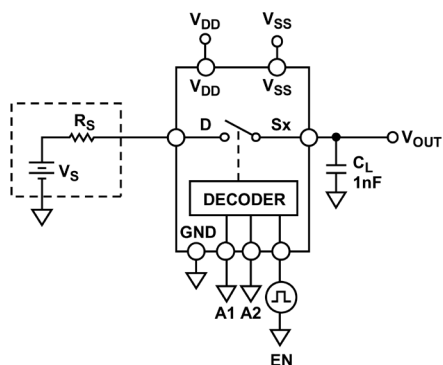
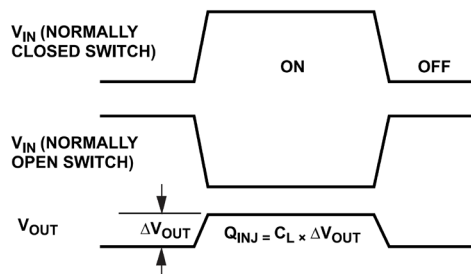


図 47. チャージ・インжекション



047

用語の定義

I_{DD}

正の電源電流。

I_{SS}

負の電源電流。

V_D および V_S

端子 D と端子 S それぞれのアナログ電圧。

V_{TRACK}

V_S と V_D の差。

R_{ON}

端子 D と端子 S の間の抵抗。

ΔR_{ON}

任意の 2 チャンネル間の R_{ON} の差。

R_{FLAT(ON)}

仕様規定されたアナログ信号範囲における、オン抵抗の最大値と最小値の差として表現される抵抗値の平坦性。

I_S (Off)

スイッチ・オフ時のソース・リーク電流。

I_D (Off)

スイッチ・オフ時のドレイン・リーク電流。

I_D (On) および I_S (On)

スイッチ・オン時のチャンネル・リーク電流。

V_{INL}

ロジック 0 の最大入力電圧。

V_{INH}

ロジック 1 の最小入力電圧。

I_{INL} および I_{INH}

ハイまたはローのときのデジタル入力電流。

C_S (Off) および C_D (Off)

スイッチ・オフ時のソース容量およびドレイン容量、グラウンドを基準として測定。

C_D (On) および C_S (On)

スイッチ・オン時のドレイン容量およびソース容量、グラウンドを基準として測定。

C_{IN}

デジタル入力容量。

t_{Transition}

あるアドレスから別のアドレスに切り替わる時の、デジタル入力が 50%変化してからスイッチ・オン状態の 90%に達するまでの遅延時間。

t_{ON}

デジタル制御入力が印加されてから出力がオンになるまでの遅延。

t_{OFF}

デジタル制御入力が印加されてから出力がオフになるまでの遅延。

t_D

あるアドレス状態から別のアドレス状態へ切り替わる時、両方のスイッチの 80%ポイント間で測定されるオフ時間。

オフ・アイソレーション

オフ・スイッチから混入する不要な信号の大きさ。

チャージ・インジェクション

スイッチング中にデジタル入力からアナログ出力に伝達されるグリッチ・インパルスの大きさ。

チャンネル間クロストーク

寄生容量に起因し、あるチャンネルから別のチャンネルに混入する不要な信号の大きさ。

帯域幅

出力が 3dB 減衰する周波数。

オン応答

オン状態にあるスイッチの周波数応答。

挿入損失

スイッチのオン抵抗に起因する損失。

全高調波歪み+ノイズ (THD + N)

基本波成分に対する全高調波成分 + 信号ノイズの比。

AC 電源電圧変動除去比 (AC PSRR)

変調振幅に対する出力信号振幅の比。これは、電源電圧ピンに現れるノイズとスプリアス信号がスイッチ出力へ混入するのを防止するデバイスの能力を表します。デバイスの DC 電圧は、0.62V_{p-p} のサイン波で変調されます。

動作原理

スイッチ・アーキテクチャ

ADG2404 は、N チャンネル拡散金属酸化膜半導体 (NDMOS) 4:1 マルチプレクサであり、優れた R_{ON} 性能を示します。NDMOS のみを使用したアーキテクチャにより、信号のヘッドルームが削減され、信号の制限値は $V_{DD} - 2V$ になります。低いオン抵抗、高いオン抵抗平坦性、低い全高調波歪を実現するために、信号は $V_{DD} - 3.5V$ より低く保つことを推奨します。

ADG2404 を正常に動作させるには、 V_{DD} と V_{SS} の各電源ピンに最小 $0.1\mu F$ のデカップリング・コンデンサが必要です。

ADG2404 は、 V_{DD} が最大 $16.5V$ の単電源システム、最大 $\pm 16.5V$ の両電源システム、および非対称電源に対応できます。

1.8V ロジックとの互換性

使いやすくするため、ADG2404 には V_L ロジック・リファレンス電圧がありません。デジタル入力は、全動作電源範囲で $1.8V$ のロジック・レベルに対応できます。 $1.8V$ ロジックのための制限値は、 $V_{INH} = 1.3V$ 、 $V_{INL} = 0.8V$ です。 $1.8V$ ロジック・レベルの入力により、ADG2404 は低い電源レールのプロセッサに対応でき、外部変換器を用いる必要はありません。

$1.8V$ および $1.2V$ の JEDEC に完全準拠するには、[ADG1412L](#) のように製品番号に L が付いたアナログ・デバイセズ製品を参照してください。

アプリケーション情報

チャンネル間のオン抵抗マッチング

図 48 に、ADG2404 の各チャンネルの代表的な R_{ON} を示します。チャンネル S2 は一般的に S1、S3、S4 の各チャンネルに比べて低い R_{ON} を示します。この結果、 $-40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ の温度全域で、S1 と S3 の間の ΔR_{ON} 値の代表値と最大値は、S2 と S1 の間、あるいは S2 と S3 の間の ΔR_{ON} よりも小さくなります。

負荷バランス、ゲイン計測、高精度なアナログ信号処理を含むアプリケーションでは、このパラメータの考慮が必要です。

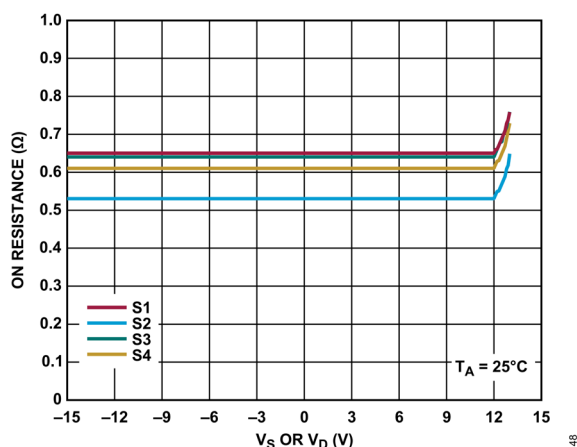


図 48. チャンネルごとの R_{ON} と V_S および V_D の関係、 $\pm 15\text{V}$ 両電源

高電圧、高周波の信号のトラッキング

図 33 に、ADG2404 が安定して動作できる電圧範囲とそれに対応する周波数を示します。この図のトラッキング電圧 (V_{TRACK}) は、ソース電圧とドレイン電圧の差を示しており、その値は与えられた振幅および周波数に対し 50mV 未満です。電圧が高く周波数が高い信号の場合、周波数は 10MHz 未満であることが必要です。必要な周波数が 10MHz を超える場合は、信号の完全性を維持するため信号範囲を適宜小さくしてください。

電源の推奨事項

アナログ・デバイスでは、高性能シグナル・チェーンの条件を満たす広範なパワー・マネジメント製品を提供しています。バイポーラ・ソリューションの一例を図 49 に示します。LT3463 (デュアル・スイッチング・レギュレータ) は、典型的なシグナル・チェーンでの ADG2404、アンプ、高精度コンバータ向けに正と負の電源レールを生成します。また、図 49 に示すように、2 つの低ドロップアウト・レギュレータ (LDO)、ADP7142 (正の LDO) と ADP7182 (負の LDO) を使用することもでき、それによって、極めて小さなノイズにも敏感なアプリケーションで LT3463 の出力リップルを削減できます。

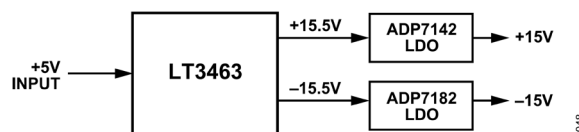


図 49. バイポーラ電源ソリューション

表 11. 推奨されるパワー・マネジメント・デバイス

製品	説明
LT3463	ショットキー・ダイオード内蔵のデュアル・マイクロパワー DC/DC コンバータ
ADP7142	40V、200mA、低ノイズ、CMOS、LDO リニア電圧レギュレータ
ADP7182	-28V、-200mA、低ノイズ、LDO リニア電圧レギュレータ

超低 THD を達成するデジタル・オーディオ・チャンネル

図 50 に ADG2404 のアプリケーション例を示します。高精度オーディオ・シグナル・チェーンでは THD が重要な仕様値です。スイッチの THD 性能はオン抵抗の平坦性と関係しており、ADG2404 では、約 $3\text{m}\Omega$ という極めて優れたオン抵抗平坦性を実現しています。この例では、ADG2404 はオーディオ・アンプのゲイン選択スイッチとして構成され、ユーザが複数のゲイン・レンジを柔軟に選択できるようにしています。ADG2404 の THD 性能は信号の忠実度を最大にし、またその低いオン抵抗はシステムのゲイン誤差を最小限に抑えます。

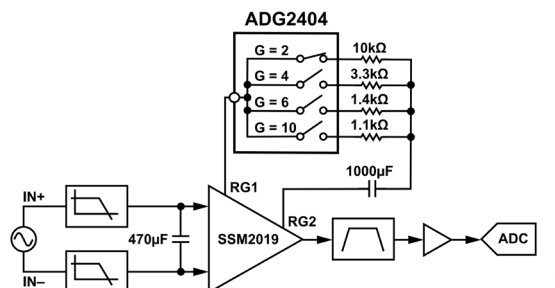


図 50. 超低 THD を達成するデジタル・オーディオ・チャンネルのアプリケーション

外形寸法

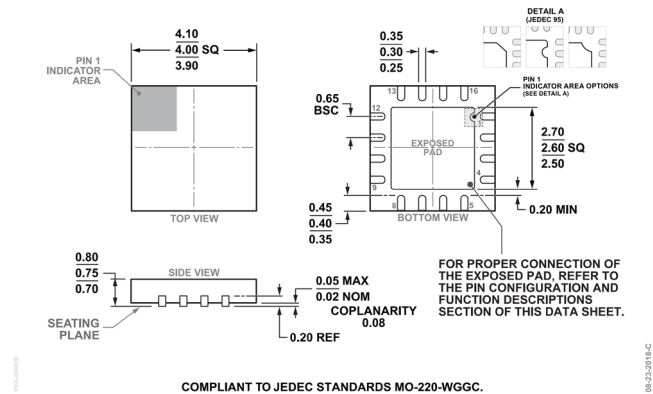


図 51. 16 ピン、リード・フレーム・チップ・スケール・パッケージ [LFCSP]
4mm × 4mm ボディ、0.75mm パッケージ高
(CP-16-17)
単位：mm

オーダー・ガイド

Model ¹	Temperature Range	Package Description	Packing Quantity	Package Option
ADG2404BCPZ-REEL7	-40°C to +125°C	16-Lead LFCSP (4mm × 4mm)	Reel, 1500	CP-16-17

¹ Z = RoHS 適合製品。

評価用ボード

表 12. 評価用ボード

Model ¹	Description
EVAL-ADG2404EBZ	Evaluation Board

¹ Z = RoHS 適合製品。