



16V、1.2MHz、レール to レール 入出力の CMOS オペアンプ

Known Good Die

ADA4665-2-KGD

特長

低電源電流：290 μ A（1 アンプあたり、代表値）、 $I_{OUT} = 0$ mA
低入力バイアス電流：1pA（最大値）
広いゲイン帯域幅積（GB 積）：1.2MHz（代表値）
スルー・レート：1 V/ μ s（代表値）
オフセット電圧のドリフト：3 μ V/ $^{\circ}$ C（代表値）
単電源動作：5V~16V
両電源動作： ± 2.5 V~ ± 8 V
ユニティ・ゲインで安定動作

アプリケーション

ポータブル・システム
高密度電力バジェット・システム
医療機器
生理計測
高精度リファレンス
多極フィルタ
センサー
トランスインピーダンス・アンプ
バッファおよびレベル・シフト

概要

ADA4665-2-KGD は、低電力バジェットの設計用に最適化された、レール to レール入出力のデュアル・アンプです。このデバイスは、1 アンプあたり 25 $^{\circ}$ C で最大 400 μ A、拡張工業用温度範囲全域では最大 600 μ A の低電源電流で動作します。この特長により、低消費電力アプリケーションに非常に適したものとなっています。

また、ADA4665-2-KGD は、最大 1pA の低バイアス電流、3 μ V/ $^{\circ}$ C の低オフセット電圧ドリフト、1.2MHz の帯域幅を備えています。電源電圧範囲が 5V~16V と広いことに加え、このような特長を組み合わせることで、このデバイスは、プロセス制御、計測器、バッファリング、センサー用フロント・エンドなど、様々なアプリケーションで使用できます。

更に、レール to レールの入出力振幅によって用途を一層広げることができます。ADA4665-2-KGD は、-40 $^{\circ}$ C~+125 $^{\circ}$ C で仕様規定されています。

アプリケーションと技術情報の詳細については、ADA4665-2 データシートを参照してください。

KGD（Known Good Die）：このダイは、データシートの仕様を十分に確保しています。

アナログ・デバイス社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイス社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

Rev. 0

©2020 Analog Devices, Inc. All rights reserved.

アナログ・デバイス株式会社

本社 / 〒105-6891 東京都港区海岸 1-16-1 ニューピア竹芝サウスタワービル 10F
電話 03 (5402) 8200
大阪営業所 / 〒532-0003 大阪府大阪市淀川区宮原 3-5-36 新大阪トラストタワー 10F
電話 06 (6350) 6868
名古屋営業所 / 〒451-6038 愛知県名古屋市西区牛島町 6-1 名古屋ルーセントタワー 38F
電話 052 (569) 6300

目次

特長	1	絶対最大定格.....	6
アプリケーション.....	1	ESDに関する注意.....	6
概要	1	ピン配置およびピン機能の説明.....	7
改訂履歴	2	外形寸法.....	8
仕様	3	ダイの仕様とアセンブリの推奨事項	8
電気的特性 — 16V 動作時.....	3	オーダー・ガイド	8
電気的特性 — 5V 動作時.....	5		

改訂履歴

10/2019—Revision 0: Initial Version

仕様

電気的特性 – 16V 動作時

特に指定のない限り、電源電圧 (V_{SY}) = 16V、コモンモード電圧 (V_{CM}) = $V_{SY}/2$ 、 $T_A = 25^\circ\text{C}$ 。

表 1.

Parameter	Symbol	Test Conditions/Comments	Min	Typ	Max	Unit
INPUT CHARACTERISTICS						
Offset Voltage	V_{OS}	$V_{CM} = 16\text{ V}$		1	4	mV
		$V_{CM} = 0\text{ V to }16\text{ V}$		1	6	mV
		$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$			9	mV
Offset Voltage Drift	$\Delta V_{OS}/\Delta T$	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		3		$\mu\text{V}/^\circ\text{C}$
Input Bias Current	I_B	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		0.1	1	pA
						200
Input Offset Current	I_{OS}	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		0.1	1	pA
						40
Input Voltage Range		$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	0		16	V
Common-Mode Rejection Ratio	CMRR	$V_{CM} = 0\text{ V to }16\text{ V}$	55	75		dB
		$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	50			dB
Large Signal Voltage Gain	A_{VO}	Load resistance (R_L) = 10 k Ω , output voltage (V_{OUT}) = 0.5 V to 15 V	85	100		dB
		$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	75			dB
Input Resistance	R_{IN}			4		G Ω
Input Capacitance	C_{INDM}			2		pF
				7		pF
OUTPUT CHARACTERISTICS						
Output Voltage High	V_{OH}	$R_L = 100\text{ k}\Omega$ to V_{CM}	15.95	15.99		V
		$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	15.9			V
		$R_L = 10\text{ k}\Omega$ to V_{CM}	15.9	15.95		V
		$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	15.8			V
Low	V_{OL}	$R_L = 100\text{ k}\Omega$ to V_{CM}		4	7.5	mV
		$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$			15	mV
		$R_L = 10\text{ k}\Omega$ to V_{CM}		40	75	mV
		$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$			150	mV
Short-Circuit Current	I_{SC}			± 30		mA
Closed-Loop Output Impedance	Z_{OUT}	Frequency = 100 kHz, $A_V = 1$		100		Ω
POWER SUPPLY						
Power Supply Rejection Ratio	PSRR	$V_{SY} = 5\text{ V to }16\text{ V}$	70	95		dB
		$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	65			dB
Supply Current per Amplifier	I_{SY}	Output current (I_{OUT}) = 0 mA		290	400	μA
		$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$			600	μA
Operating Range	V_{SY}	Dual supply	± 2.5		± 8	V
		Single supply	5		16	V
DYNAMIC PERFORMANCE						
Slew Rate	SR	$R_L = 10\text{ k}\Omega$, load capacitance (C_L) = 50 pF, $A_V = 1$		1		V/ μs
Settling Time to 0.1%	t_s	Input voltage (V_{IN}) = 1 V step, $R_L = 2\text{ k}\Omega$, $C_L = 50\text{ pF}$		6.5		μs
Gain Bandwidth Product	GBP	$R_L = 10\text{ k}\Omega$, $C_L = 50\text{ pF}$, $A_V = 1$		1.2		MHz
Phase Margin	Φ_M	$R_L = 10\text{ k}\Omega$, $C_L = 50\text{ pF}$, $A_V = 1$		50		Degrees

Parameter	Symbol	Test Conditions/Comments	Min	Typ	Max	Unit
NOISE PERFORMANCE						
Voltage Noise	e_n p-p	Frequency = 0.1 Hz to 10 Hz		3		$\mu\text{V p-p}$
Voltage Noise Density	e_n	Frequency = 1 kHz		32		$\text{nV}/\sqrt{\text{Hz}}$
		Frequency = 10 kHz		27		$\text{nV}/\sqrt{\text{Hz}}$
Current Noise Density	i_n	Frequency = 1 kHz		50		$\text{fA}/\sqrt{\text{Hz}}$

電氣的特性 – 5V 動作時

特に指定のない限り、 $V_{SY} = 5V$ 、 $V_{CM} = V_{SY}/2$ 、 $T_A = 25^\circ C$ 。

表 2.

Parameter	Symbol	Test Conditions/Comments	Min	Typ	Max	Unit
INPUT CHARACTERISTICS						
Offset Voltage	V_{OS}	$V_{CM} = 5 V$		1	4	mV
		$V_{CM} = 0 V$ to $5 V$		1	6	mV
		$-40^\circ C \leq T_A \leq +125^\circ C$				9
Offset Voltage Drift	$\Delta V_{OS}/\Delta T$	$-40^\circ C \leq T_A \leq +125^\circ C$		3		$\mu V/^\circ C$
Input Bias Current	I_B	$-40^\circ C \leq T_A \leq +125^\circ C$		0.1	1	pA
Input Offset Current	I_{OS}	$-40^\circ C \leq T_A \leq +125^\circ C$		0.1	1	pA
		$-40^\circ C \leq T_A \leq +125^\circ C$				10
Input Voltage Range		$-40^\circ C \leq T_A \leq +125^\circ C$	0		5	V
Common-Mode Rejection Ratio	CMRR	$V_{CM} = 0 V$ to $5 V$	55	75		dB
		$-40^\circ C \leq T_A \leq +125^\circ C$	50			dB
Large Signal Voltage Gain	A_{VO}	$R_L = 10 k\Omega$, $V_{OUT} = 0.5 V$ to $4.5 V$	85	100		dB
		$-40^\circ C \leq T_A \leq +125^\circ C$	75			dB
Input Resistance	R_{IN}			1		G Ω
Input Capacitance	C_{INDM}			2		pF
				7		pF
OUTPUT CHARACTERISTICS						
Output Voltage High	V_{OH}	$R_L = 100 k\Omega$ to V_{CM}	4.95	4.99		V
		$-40^\circ C \leq T_A \leq +125^\circ C$	4.9			V
		$R_L = 10 k\Omega$ to V_{CM}	4.9	4.96		V
		$-40^\circ C \leq T_A \leq +125^\circ C$	4.8			V
Low	V_{OL}	$R_L = 100 k\Omega$ to V_{CM}		3	5	mV
		$-40^\circ C \leq T_A \leq +125^\circ C$			10	mV
		$R_L = 10 k\Omega$ to V_{CM}		30	50	mV
		$-40^\circ C \leq T_A \leq +125^\circ C$			100	mV
Short-Circuit Current	I_{SC}		± 8			mA
Closed-Loop Output Impedance	Z_{OUT}	Frequency = 100 kHz, $A_V = 1$		100		Ω
POWER SUPPLY						
Power Supply Rejection Ratio	PSRR	$V_{SY} = 5 V$ to $16 V$	70	95		dB
		$-40^\circ C \leq T_A \leq +125^\circ C$	65			dB
Supply Current per Amplifier	I_{SY}	$I_{OUT} = 0 mA$		270	350	μA
		$-40^\circ C \leq T_A \leq +125^\circ C$			600	μA
Operating Range	V_{SY}	Dual supply	± 2.5		± 8	V
		Single supply	5		16	V
DYNAMIC PERFORMANCE						
Slew Rate	SR	$R_L = 10 k\Omega$, $C_L = 50 pF$, $A_V = 1$		1		V/ μs
Settling Time to 0.1%	t_s	$V_{IN} = 1 V$ step, $R_L = 2 k\Omega$, $C_L = 50 pF$		6.5		μs
Gain Bandwidth Product	GBP	$R_L = 10 k\Omega$, $C_L = 50 pF$, $A_V = 1$		1.2		MHz
Phase Margin	Φ_M	$R_L = 10 k\Omega$, $C_L = 50 pF$, $A_V = 1$		50		Degrees
NOISE PERFORMANCE						
Voltage Noise	e_n p-p	Frequency = 0.1 Hz to 10 Hz		3		μV p-p
Voltage Noise Density	e_n	Frequency = 1 kHz		32		nV/ \sqrt{Hz}
		Frequency = 10 kHz		27		nV/ \sqrt{Hz}
Current Noise Density	i_n	Frequency = 1 kHz		50		fA/ \sqrt{Hz}

絶対最大定格

表 3.

Parameter	Rating
V_{SY}	16.5 V
V_{IN}^1	Ground – 0.3 V to $V_{SY} + 0.3$ V
Input Current	± 10 mA
Differential V_{IN}	$\pm V_{SY}$
Output Short-Circuit Duration to Ground	Indefinite
Temperature	
Storage Range	-65°C to $+150^{\circ}\text{C}$
Operating Range	-40°C to $+125^{\circ}\text{C}$
Junction Range	-65°C to $+150^{\circ}\text{C}$
Lead (Soldering, 60 sec)	300°C

¹ 入力ピンには、電源ピンへのクランプ・ダイオードが接続されています。

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

ESD に関する注意



ESD（静電放電）の影響を受けやすいデバイスです。

電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明

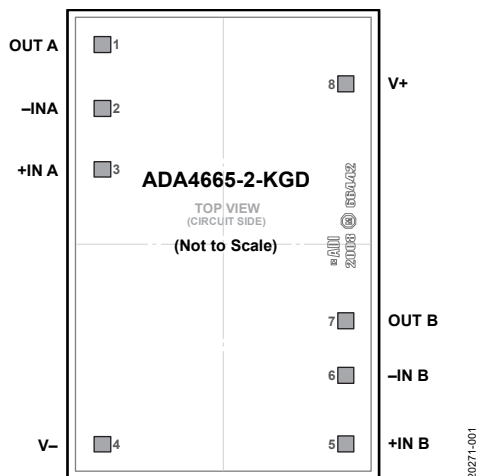


図 1. パッド構成

表 4. パッド構成の説明¹

パッド番号	記号	x 座標	y 座標	説明
1	OUT A	-541	+888	出力、チャンネル A
2	-IN A	-541	+604	反転入力、チャンネル A
3	+IN A	-541	+331	非反転入力、チャンネル A
4	V-	-541	-888	負電源電圧
5	+IN B	+541	-888	非反転入力、チャンネル B
6	-IN B	+541	-583	反転入力、チャンネル B
7	OUT B	+541	-337	出力、チャンネル B
8	V+	+541	+713	正電源電圧

¹ すべての座標値は、ダイの中心から各ボンド・パッドの中心までの寸法を表しています。

外形寸法

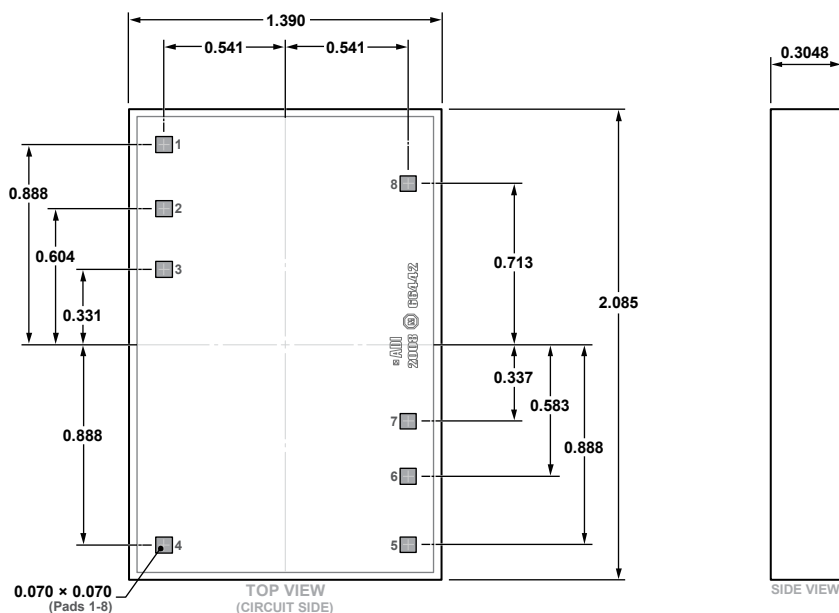


図 2.8 パッド・ペア・ダイ [チップ]
(C-8-18)
寸法：mm

ダイの仕様とアセンブリの推奨事項

表 5. ダイの仕様

Parameter	Value	Unit
Chip Size	1310 × 2015	μm
Scribe Line Width	80	μm
Die Size	1390 × 2085	μm
Thickness	305	μm
Backside	Negative supply	Not applicable
Passivation	1 (oxynitride)	μm
Bond Pads (Minimum)	70 × 70	μm
Bond Pad Composition	99.5 aluminum (Al)/0.5 copper (Cu)	%

表 6. アセンブリの推奨事項

Assembly Component	Recommendation
Die Attach	Hitachi CEL 9240HF10AK
Bonding Method	Gold ball or aluminum wedge
Bonding Sequence	Unspecified

オーダー・ガイド

Model ¹	Temperature Range	Package Description	Package Option
ADA4665-2-KGD-WP	-40°C to +125°C	8-Pad Bare Die [CHIP], Waffle Pack	C-8-18

¹ Z = RoHS 準拠製品