

32 チャンネル、高電圧、マッチング済みの高精度抵抗分圧器

特長

- ▶ 32 チャンネルのマッチング済み高精度抵抗分圧器
- ▶ チャンネル分圧比：52（代表値）
- ▶ 抵抗マッチング比の長期ドリフト（チャンネルあたり）： $\pm 10\text{ppm}$ （代表値）
- ▶ チャンネルあたりの合計直列抵抗：5.2M Ω
- ▶ 最大入力電圧：225V
- ▶ 100 ピン LQFP
- ▶ T_A の範囲：-10°C ~ +85°C

アプリケーション

- ▶ 高電圧のモニタリング

機能ブロック図

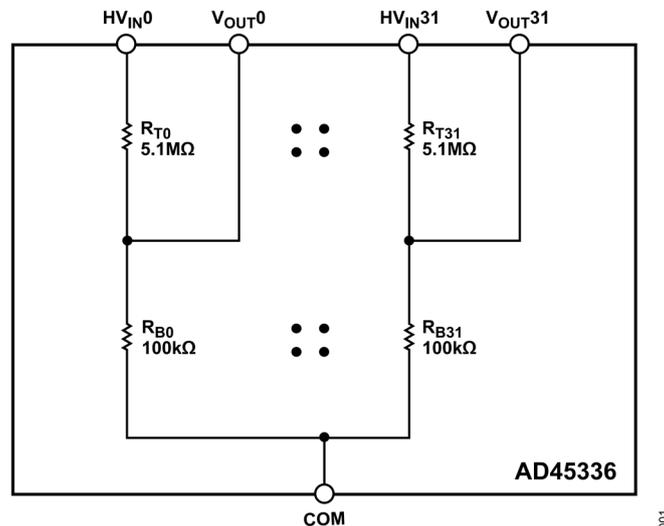


図 1. 機能ブロック図

概要

AD45336 は、32 チャンネルのマッチング済み高精度抵抗分圧器です。各チャンネルは 2 個の正確にマッチングされた抵抗器で構成され、抵抗マッチング比の長期ドリフトは $\pm 10\text{ppm}$ （代表値）、合計直列抵抗は 5.2M Ω （代表値）です。

AD45336 の各チャンネルは、最大 225V の入力電圧を分圧できません。

AD45336 は、高電圧 D/A コンバータ（DAC）である AD45335 をモニタするための関連周辺製品として動作するように設計されています。

目次

特長.....	1	ピン配置およびピン機能の説明.....	5
アプリケーション.....	1	代表的な性能特性.....	8
概要.....	1	動作原理.....	9
機能ブロック図.....	1	アプリケーション情報.....	10
仕様.....	3	高電圧モニタリング・アプリケーション.....	10
絶対最大定格.....	4	外形寸法.....	11
熱抵抗.....	4	オーダー・ガイド.....	11
ESDに関する注意.....	4	評価用ボード.....	11

改訂履歴

4/2025—Rev. 0 to Rev. A	
Changes to Figure 7.....	10
12/2024—Revision 0: Initial Version	

仕様

特に指定のない限り、 HV_{INx} と COM の電圧差 = 175V (x は 0~31)、代表値の全ての仕様は $T_A = 25^\circ\text{C}$ での値。全ての仕様は設計目標値です。最終的な値は、デバイスの特性評価後に決まります。

表 1. 仕様

Parameter	Min	Typ	Max	Unit	Test Conditions/Comments
RESISTANCE					
Top x Resistor (R_{Tx}) ¹		5.1		M Ω	
Bottom x Resistor (R_{Bx}) ¹		100		k Ω	
CHANNEL DIVISION	51.986	52	52.014		
INPUT VOLTAGE ¹					
HV_{INx} to COM			225	V	
Across Any HV_{INx} to HV_{INx} Pins			225	V	
CONTINUOUS CURRENT ²			55	μA	Per channel
RESISTOR-MATCHING RATIO DRIFT					
Long-Term ²		± 10	± 100	ppm	Per channel, 70°C for 1000 hours
Temperature		-0.2		ppm/ $^\circ\text{C}$	Per channel
T_A	-10		+85	$^\circ\text{C}$	

¹ x は 0~31。

² 設計と特性評価で裏付けられていますが、製品テストは行っていません。

絶対最大定格

表 2. 絶対最大定格

Parameter	Rating
HV _{INX} to COM ^{1,2}	240 V
Across any HV _{INX} to HV _{INX} Pins ^{1,2}	240 V
V _{OUTX} to COM ^{1,2}	7 V
Temperature	
Operating Range	-10°C to +85°C
Junction Temperature	150°C
Storage Range	-65°C to +150°C
Lead Temperature, Soldering	260°C as per J-STD-020

¹ 極性の反転が可能。

² x は 0~31。

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

熱抵抗

熱性能は、プリント回路基板（PCB）の設計と動作環境に直接関連しています。PCB の熱設計には細心の注意を払う必要があります。

θ_{JA} は、1 立方フィートの密封容器内で測定された、自然対流下におけるジャンクションと周囲環境の間の熱抵抗、 Ψ_{JT} は、ジャンクション温度とパッケージ上部の温度の間の温度変化を測定する特性評価パラメータ、 Ψ_{JB} は、ジャンクションから基板への熱特性評価パラメータです。 θ_{JC} は、ジャンクションからケースへの熱抵抗、 θ_{JB} は、ジャンクションから基板への熱抵抗です。

シミュレーション値は、JEDEC JESD-51 シリーズの仕様に基づきます。

表 3. 熱抵抗

Package Type	θ_{JA} ¹	Ψ_{JT} ¹	Ψ_{JB} ¹	θ_{JC} ²	θ_{JB} ³	Unit
ST-100-1	44.9	0.3	25.3	8.6	27.2	°C/W

¹ θ_{JA} 、 Ψ_{JT} 、 Ψ_{JB} は、JEDEC の自然対流環境下での JEDEC 2S2P テスト PCB を用いてモデル化したものです。

² θ_{JC} は、無限ヒート・シンクをパッケージ表面に直接取り付け、JEDEC 1S テスト PCB を用いてモデル化したものです。

³ θ_{JB} は、JEDEC に準拠したジャンクションから基板への環境下で JEDEC 2S2P テスト PCB を用いてモデル化したものです。

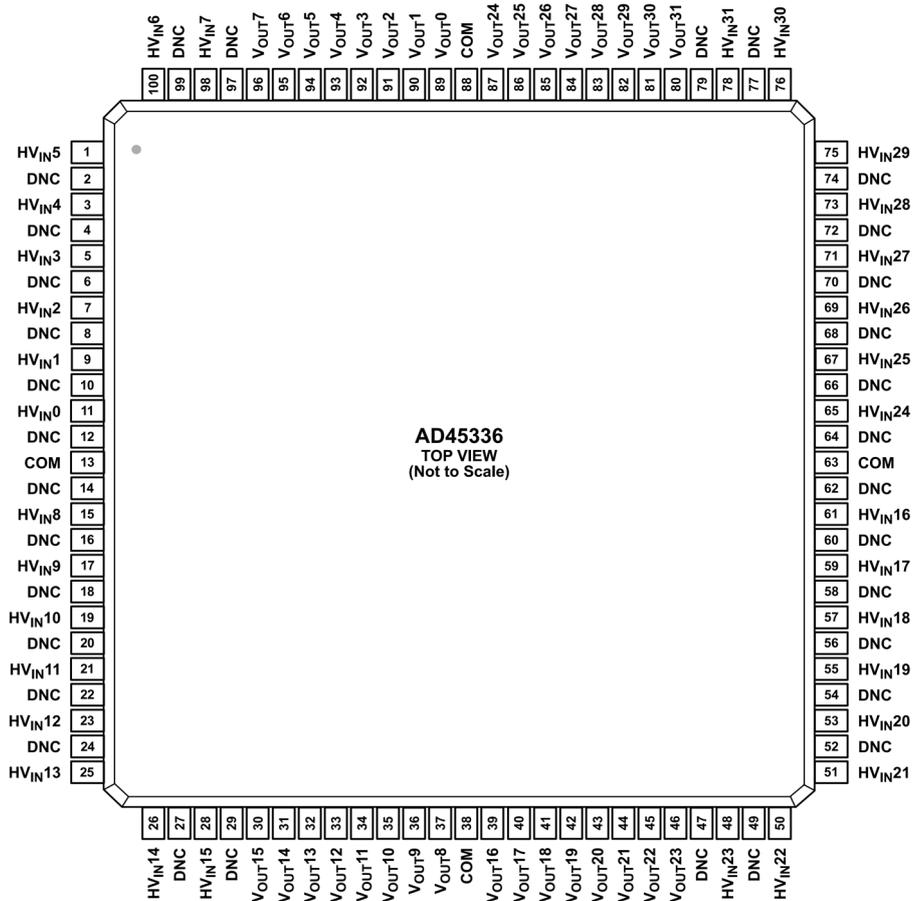
ESD に関する注意



ESD（静電放電）の影響を受けやすいデバイスです。

電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明



DNC = DO NOT CONNECT

002

図 2. ピン配置

表 4. ピン機能の説明

ピン番号	記号	説明
1	HV _{IN5}	高電圧アナログ入力チャンネル 5。
2, 4, 6, 8, 10, 12, 14, 16, 18, 20, 22, 24, 27, 29, 47, 49, 52, 54, 56, 58, 60, 62, 64, 66, 68, 70, 72, 74, 77, 79, 97, 99	DNC	接続しないでください。デバイスの損傷や誤動作を防止するため、これらのピンには導電性材料を付加しないでください。
3	HV _{IN4}	高電圧アナログ入力チャンネル 4。
5	HV _{IN3}	高電圧アナログ入力チャンネル 3。
7	HV _{IN2}	高電圧アナログ入力チャンネル 2。
9	HV _{IN1}	高電圧アナログ入力チャンネル 1。
11	HV _{IN0}	高電圧アナログ入力チャンネル 0。
13	COM	共通 GND またはリファレンス・ピン。
15	HV _{IN8}	高電圧アナログ入力チャンネル 8。
17	HV _{IN9}	高電圧アナログ入力チャンネル 9。
19	HV _{IN10}	高電圧アナログ入力チャンネル 10。
21	HV _{IN11}	高電圧アナログ入力チャンネル 11。
23	HV _{IN12}	高電圧アナログ入力チャンネル 12。
25	HV _{IN13}	高電圧アナログ入力チャンネル 13。
26	HV _{IN14}	高電圧アナログ入力チャンネル 14。
28	HV _{IN15}	高電圧アナログ入力チャンネル 15。

ピン配置およびピン機能の説明

表 4. ピン機能の説明 (続き)

ピン番号	記号	説明
30	V _{OUT15}	チャンネル 15 からのアナログ出力電圧。
31	V _{OUT14}	チャンネル 14 からのアナログ出力電圧。
32	V _{OUT13}	チャンネル 13 からのアナログ出力電圧。
33	V _{OUT12}	チャンネル 12 からのアナログ出力電圧。
34	V _{OUT11}	チャンネル 11 からのアナログ出力電圧。
35	V _{OUT10}	チャンネル 10 からのアナログ出力電圧。
36	V _{OUT9}	チャンネル 9 からのアナログ出力電圧。
37	V _{OUT8}	チャンネル 8 からのアナログ出力電圧。
38	COM	共通 GND またはリファレンス・ピン。
39	V _{OUT16}	チャンネル 16 からのアナログ出力電圧。
40	V _{OUT17}	チャンネル 17 からのアナログ出力電圧。
41	V _{OUT18}	チャンネル 18 からのアナログ出力電圧。
42	V _{OUT19}	チャンネル 19 からのアナログ出力電圧。
43	V _{OUT20}	チャンネル 20 からのアナログ出力電圧。
44	V _{OUT21}	チャンネル 21 からのアナログ出力電圧。
45	V _{OUT22}	チャンネル 22 からのアナログ出力電圧。
46	V _{OUT23}	チャンネル 23 からのアナログ出力電圧。
48	HV _{IN23}	高電圧アナログ入力チャンネル 23。
50	HV _{IN22}	高電圧アナログ入力チャンネル 22。
51	HV _{IN21}	高電圧アナログ入力チャンネル 21。
53	HV _{IN20}	高電圧アナログ入力チャンネル 20。
55	HV _{IN19}	高電圧アナログ入力チャンネル 19。
57	HV _{IN18}	高電圧アナログ入力チャンネル 18。
59	HV _{IN17}	高電圧アナログ入力チャンネル 17。
61	HV _{IN16}	高電圧アナログ入力チャンネル 16。
63	COM	共通 GND またはリファレンス・ピン。
65	HV _{IN24}	高電圧アナログ入力チャンネル 24。
67	HV _{IN25}	高電圧アナログ入力チャンネル 25。
69	HV _{IN26}	高電圧アナログ入力チャンネル 26。
71	HV _{IN27}	高電圧アナログ入力チャンネル 27。
73	HV _{IN28}	高電圧アナログ入力チャンネル 28。
75	HV _{IN29}	高電圧アナログ入力チャンネル 29。
76	HV _{IN30}	高電圧アナログ入力チャンネル 30。
78	HV _{IN31}	高電圧アナログ入力チャンネル 31。
80	V _{OUT31}	チャンネル 31 からのアナログ出力電圧。
81	V _{OUT30}	チャンネル 30 からのアナログ出力電圧。
82	V _{OUT29}	チャンネル 29 からのアナログ出力電圧。
83	V _{OUT28}	チャンネル 28 からのアナログ出力電圧。
84	V _{OUT27}	チャンネル 27 からのアナログ出力電圧。
85	V _{OUT26}	チャンネル 26 からのアナログ出力電圧。
86	V _{OUT25}	チャンネル 25 からのアナログ出力電圧。
87	V _{OUT24}	チャンネル 24 からのアナログ出力電圧。
88	COM	共通 GND またはリファレンス・ピン。
89	V _{OUT0}	チャンネル 0 からのアナログ出力電圧。
90	V _{OUT1}	チャンネル 1 からのアナログ出力電圧。
91	V _{OUT2}	チャンネル 2 からのアナログ出力電圧。
92	V _{OUT3}	チャンネル 3 からのアナログ出力電圧。
93	V _{OUT4}	チャンネル 4 からのアナログ出力電圧。
94	V _{OUT5}	チャンネル 5 からのアナログ出力電圧。

ピン配置およびピン機能の説明

表 4. ピン機能の説明（続き）

ピン番号	記号	説明
95	V _{OUT6}	チャンネル 6 からのアナログ出力電圧。
96	V _{OUT7}	チャンネル 7 からのアナログ出力電圧。
98	HV _{IN7}	高電圧アナログ入力チャンネル 7。
100	HV _{IN6}	高電圧アナログ入力チャンネル 6。

代表的な性能特性

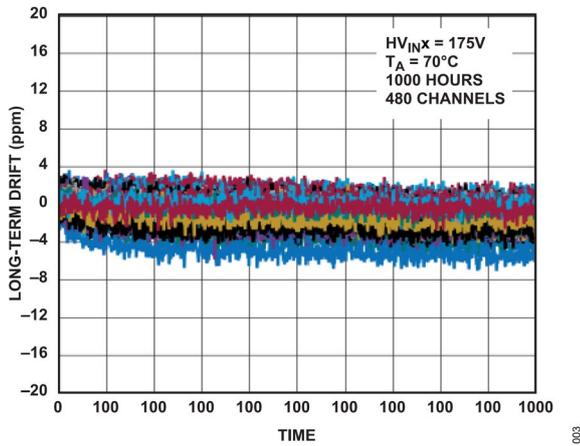


図 3. 70°C 1000 時間にわたる抵抗マッチング比の長期ドリフト

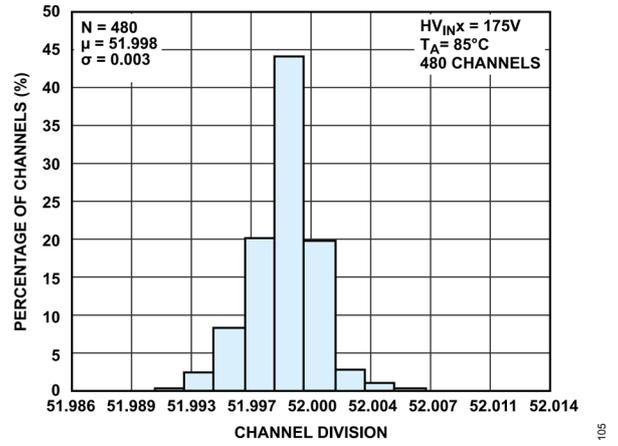


図 5. 85°C でのチャンネル分圧比の分布

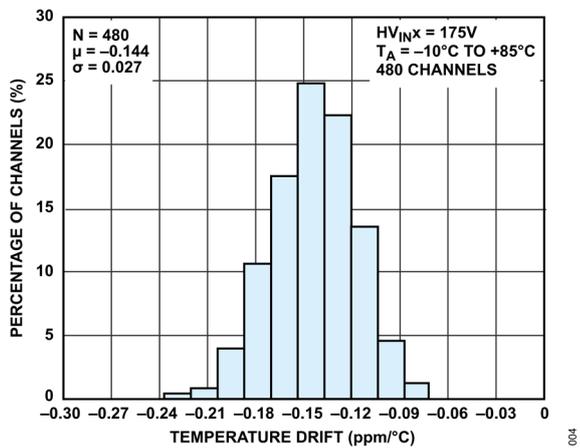


図 4. 抵抗マッチング比の温度ドリフトの分布

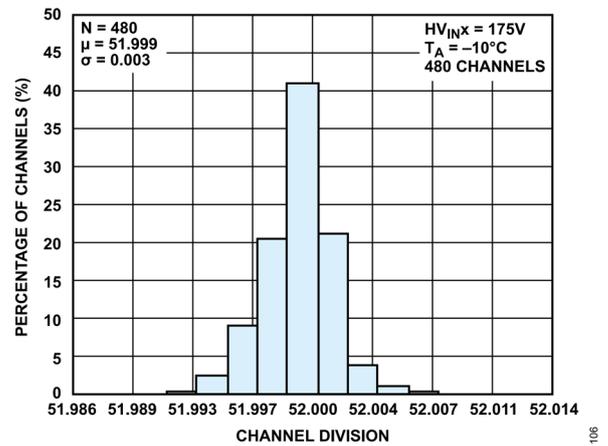


図 6. -10°C でのチャンネル分圧比の分布

動作原理

AD45336 は、高電圧モニタリング・アプリケーション用に設計された、32 チャンネルのマッチング済み高精度抵抗分圧器ネットワークです。各チャンネルは 2 個の正確にマッチングされた抵抗器で構成され、抵抗マッチング比の長期ドリフトは $\pm 10\text{ppm}$ （代表値）、合計直列抵抗は $5.2\text{M}\Omega$ （代表値）です。

このデバイスは、チャンネルごとに入力電圧を 52 分の 1 にし、最大 225V の電圧を処理します。チャンネルの抵抗ネットワークごとに、 $5.1\text{M}\Omega$ の R_{Tx} が $100\text{k}\Omega$ の R_{Bx} に直列に接続されています（x は 0~31）。

AD45336 は、広い温度範囲（ $-10^{\circ}\text{C}\sim+85^{\circ}\text{C}$ ）にわたり高精度を維持し、抵抗マッチング比の温度ドリフトは $-0.2\text{ppm}/^{\circ}\text{C}$ です。チャンネルごとに最大 $55\mu\text{A}$ の電流を連続的に処理できます。

アプリケーション情報

高電圧モニタリング・アプリケーション

AD45336 は、高電圧信号を 52 分の 1 にするよう設計された、32 チャンネルのマッチング済み高精度抵抗分圧器ネットワークです。代表的なアプリケーションでは、AD45336 が 32 チャンネル高電圧 DAC である AD45335 と関係して動作します。AD45336

は、AD45335 の高電圧出力 (0V~200V) を 52 分の 1 にして、この出力を 0V~3.85V の範囲に低減します。図 7 にこの構成を示します。

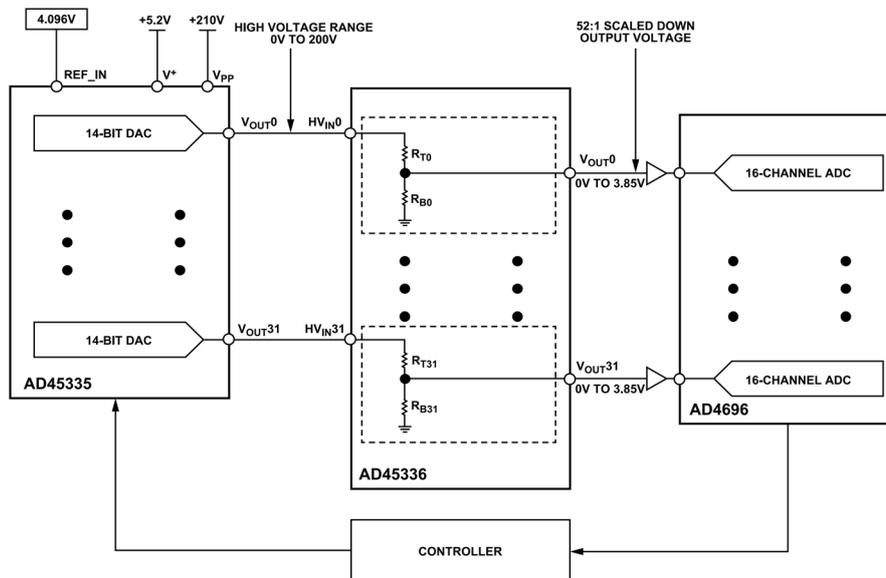
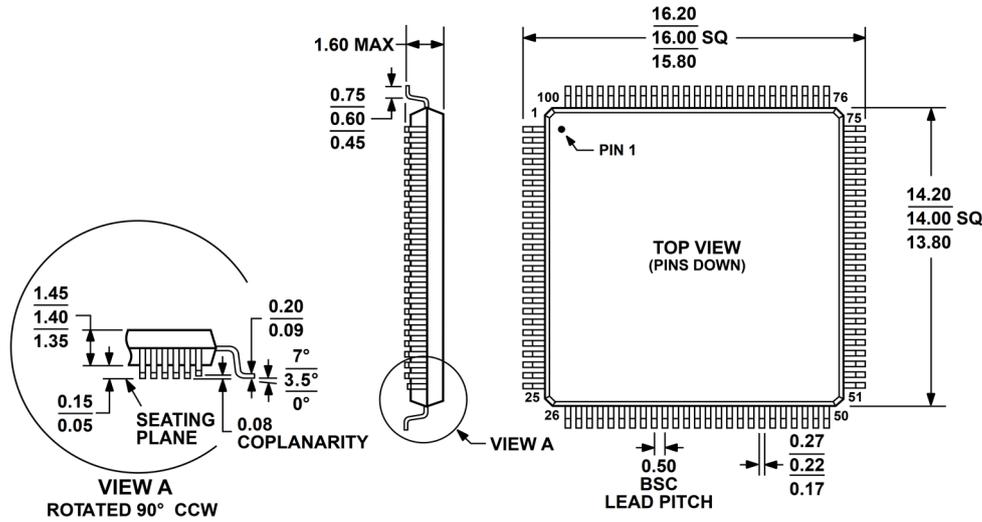


図 7. AD45335 32 チャンネル高電圧 DAC に関連する周辺製品としての AD45336

外形寸法



COMPLIANT TO JEDEC STANDARDS MS-026-BED

図 8. 100 ピンの低プロファイル・クワッド・フラット・パッケージ [LQFP]
(ST-100-1)
寸法：mm

051706-A

オーダー・ガイド

Model ¹	Temperature Range	Package Description	Packing Quantity	Package Option
AD45336KSTZ	-10°C to +85°C	100-Lead Low Profile Quad Flat Package [LQFP]	Tray, 90	ST-100-1
AD45336KSTZ-RL	-10°C to +85°C	100-Lead Low Profile Quad Flat Package [LQFP]	Reel, 1000	ST-100-1

¹ Z = RoHS 準拠製品。

評価用ボード

表 5. 評価用ボード

Model ¹	Model
EVAL-AD45336EBZ	Evaluation Board

¹ Z = RoHS 準拠製品。