

デュアル、ピン単位のパラメータ 測定ユニット

概要

デュアル、パラメータ測定ユニット(PMU)のMAX9951/MAX9952は、小型パッケージサイズ、広い印加/測定範囲、および高精度を特長としており、自動試験装置(ATE)や、ピン単位またはサイト単位のPMUを必要とするその他の計測器に最適なデバイスです。

MAX9951/MAX9952は、電源電圧(V_{CC} および V_{EE})に依存して、 $-2V \sim +7V$ から $-7V \sim +13V$ の範囲で電圧を印加、または測定します。これらの製品は、最大 $+30V$ ($V_{CC} \sim V_{EE}$)の電源電圧と $20V$ の被測定物(DUT)の電圧振幅(最大電流時)を処理します。また、MAX9951/MAX9952は、 $\pm 2\mu A$ の最小フルスケール範囲で最大 $\pm 64mA$ の電流の印加や測定を行います。内蔵の補助回路によって、 $\pm 64mA$ を超える電流範囲用の外付けバッファアンプの使用が容易となります。

測定された出力電圧や電流に比例した電圧が、MSR₁に出力されます。外部設定のスレッシュホールド電圧を備える内蔵コンパレータは、電圧と電流レベルを検出します。MSR₁およびコンパレータ出力はハイインピーダンス状態にすることができます。独立したFORCEおよびSENSE接続部は、($V_{EE} - 0.3V$)から($V_{CC} + 0.3V$)までの電圧に対して短絡保護されています。また、FORCE出力は低リークのハイインピーダンス状態を特長としています。

内蔵電圧クランプは、印加用出力を外部で設定したレベルにクランプします。印加電流や測定電流の電圧を $-0.2V \sim +4.4V$ (IOS)の範囲でオフセットすることができます。この特長によって、外付けDACやADCの動作範囲内に制御や測定信号の中心値に設定することが可能になります。

MAX9951D/MAX9952Dは、FORCE₁とSENSE₁との間に $10k\Omega$ の印加/検出抵抗を内蔵しています。MAX9951F/MAX9952Fは、印加/検出抵抗を内蔵していません。これらの製品は、64ピンTQFPパッケージ($10mm \times 10mm$ 、 $0.5mm$ ピッチ)で提供され、放熱を効率化する $8mm \times 8mm$ のエクスポーズドダイパッドがパッケージの上部(MAX9951)または下部(MAX9952)に装着されています。このエクスポーズドパッドは、 V_{EE} と内部接続されています。MAX9951/MAX9952は、 $0^\circ C \sim +70^\circ C$ の民生用温度範囲で動作が保証されています。

アプリケーション

- メモリテスト
- VLSIテスト
- システムオンチップテスト
- 構造テスト

ピン配置および選択ガイドはデータシートの最後に記載されています。



特長

- ◆ 電圧印加/電流測定(FVMI)
- ◆ 電流印加/電圧測定(FIMV)
- ◆ 電圧印加/電圧測定(FVMV)
- ◆ 電流印加/電流測定(FIMI)
- ◆ 印加なし/電圧測定(FNMV)
- ◆ 印加なし/電流測定(FNMI、E範囲のみ)
- ◆ 終端/電流測定
- ◆ 終端/電圧測定
- ◆ 5つのプログラマブルな電流範囲
 - $\pm 2\mu A$
 - $\pm 20\mu A$
 - $\pm 200\mu A$
 - $\pm 2mA$
 - $\pm 64mA$
- ◆ 入力電圧範囲： $-2V \sim +7V$ から $-7V \sim +13V$
- ◆ 電流印加/電流測定の変電圧オフセット(IOS)
- ◆ 印加出力のプログラマブル電圧クランプ
- ◆ 低リーク、ハイインピーダンス測定、および印加状態
- ◆ 3線式シリアルインタフェース
- ◆ 低自己消費電流： $6mA$ (max) (PMU当り)

型番

PART	TEMP RANGE	PIN-PACKAGE
MAX9951DCCB+D	$0^\circ C$ to $+70^\circ C$	64 TQFP-EPR*
MAX9951DCCB+TD	$0^\circ C$ to $+70^\circ C$	64 TQFP-EPR*
MAX9951DCCB-D	$0^\circ C$ to $+70^\circ C$	64 TQFP-EPR*
MAX9951DCCB-TD	$0^\circ C$ to $+70^\circ C$	64 TQFP-EPR*
MAX9951FCCB+	$0^\circ C$ to $+70^\circ C$	64 TQFP-EPR*
MAX9951FCCB+T	$0^\circ C$ to $+70^\circ C$	64 TQFP-EPR*
MAX9951FCCB-D	$0^\circ C$ to $+70^\circ C$	64 TQFP-EPR*
MAX9951FCCB-TD	$0^\circ C$ to $+70^\circ C$	64 TQFP-EPR*
MAX9952DCCB+	$0^\circ C$ to $+70^\circ C$	64 TQFP-EP**
MAX9952DCCB+T	$0^\circ C$ to $+70^\circ C$	64 TQFP-EP**
MAX9952DCCB-D	$0^\circ C$ to $+70^\circ C$	64 TQFP-EP**
MAX9952DCCB-TD	$0^\circ C$ to $+70^\circ C$	64 TQFP-EP**
MAX9952FCCB+	$0^\circ C$ to $+70^\circ C$	64 TQFP-EP**
MAX9952FCCB+T	$0^\circ C$ to $+70^\circ C$	64 TQFP-EP**
MAX9952FCCB-D	$0^\circ C$ to $+70^\circ C$	64 TQFP-EP**
MAX9952FCCB-TD	$0^\circ C$ to $+70^\circ C$	64 TQFP-EP**

+は鉛(Pb)フリー/RoHS準拠パッケージを表します。

-は鉛(Pb)を含むパッケージを表します。

D = ドライパック

*EPR = 上面エクスポーズドパッド

T = テープ&リール

**EP = エクスポーズドパッド

デュアル、ピン単位のパラメータ 測定ユニット

MAX9951/MAX9952

ABSOLUTE MAXIMUM RATINGS

V _{CC} to AGND	+20V
V _{EE} to AGND	-15V
V _{CC} to V _{EE}	+32V
V _L to AGND	+6V
AGND to DGND	-0.5V to +0.5V
Digital Inputs/Outputs	-0.3V to (V _L + 0.3V)
All Other Pins to AGND	(V _{EE} - 0.3V) to (V _{CC} + 0.3V)
Continuous Power Dissipation (T _A = +70°C)	
MAX9951_CCB (derate 125mW/°C above +70°C)	10,000mW
MAX9952_CCB (derate 43.5mW/°C above +70°C)	3478mW

θ _{JA} MAX9951_CCB (Note 1)	+8°C/W
θ _{JC} MAX9951_CCB (Note 1)	+2°C/W
θ _{JA} MAX9952_CCB (Note 1)	+23°C/W
θ _{JC} MAX9952_CCB (Note 1)	+2°C/W
Junction Temperature	+150°C
Storage Temperature Range	-65°C to +150°C
Operating Temperature Range (commercial)	0°C to +70°C
Lead Temperature (soldering 10s)	+300°C

Note 1: Package thermal resistances were obtained using the method described in JEDEC specification JESD51-7, using a four-layer board. For detailed information on package thermal considerations, refer to japan.maxim-ic.com/thermal-tutorial.

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

DC ELECTRICAL CHARACTERISTICS

(V_{CC} = +12V, V_{EE} = -7V, V_L = +3.3V, T_A = +25°C, unless otherwise noted. Specifications at T_A = T_{MIN} and T_A = T_{MAX} are guaranteed by design and characterization. Typical values are at T_A = +25°C, unless otherwise noted.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
FORCE VOLTAGE						
Force Input Voltage Range	V _{IN0_} , V _{IN1_}		V _{EE} + 2.5		V _{CC} - 2.5	V
Forced Voltage	V _{DUT}	DUT current at full scale	V _{CC} = +12V, V _{EE} = -7V	-2	+7	V
			V _{CC} = +18V, V _{EE} = -12V	-7	+13	
		DUT current = 0	V _{EE} + 2.5		V _{CC} - 2.5	
Input Bias Current				±1		µA
Forced-Voltage Offset	V _{FOS}		-25		+25	mV
Forced-Voltage-Offset Temperature Coefficient				±100		µV/°C
Forced-Voltage Gain Error	V _{FGE}	Nominal gain of +1	-1	0.005	+1	%
Forced-Voltage-Gain Temperature Coefficient				±10		ppm/°C
Forced-Voltage Linearity Error	V _{FLE}	Gain and offset errors calibrated out (Notes 3, 4)	-0.02		+0.02	%FSR
MEASURE CURRENT						
Measure-Current Offset	I _{MOS}	(Note 3)	-1		+1	%FSR
Measure-Current-Offset Temperature Coefficient				±20		ppm/°C
Measure-Current Gain Error	I _{MGE}	(Note 5)	-1		+1	%
Measure-Current-Gain Temperature Coefficient				±20		ppm/°C
Linearity Error	I _{MLER}	Gain and offset errors calibrated out (Notes 3, 4, 6)	-0.02		+0.02	%FSR

デュアル、ピン単位のパラメータ 測定ユニット

MAX9951/MAX9952

DC ELECTRICAL CHARACTERISTICS (continued)

($V_{CC} = +12V$, $V_{EE} = -7V$, $V_L = +3.3V$, $T_A = +25^\circ C$, unless otherwise noted. Specifications at $T_A = T_{MIN}$ and $T_A = T_{MAX}$ are guaranteed by design and characterization. Typical values are at $T_A = +25^\circ C$, unless otherwise noted.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Measure-Output-Voltage Range Over Full-Current Range	$V_{MSR_}$	$V_{IOS} = V_{DUTGND}$	-4		+4	V
		$V_{IOS} = 4V + V_{DUTGND}$	0		+8	
Current-Sense Amp Offset-Voltage Input	V_{IOS}	Relative to V_{DUTGND}	-0.2		+4.4	V
Rejection of Output-Measure Error Due to Common-Mode Sense Voltage	$CMVRLER$	(Notes 5 and 7)		+0.001	+0.007	%FSR/V
Measure-Current Range		Range E, $R_E = 500k\Omega$	-2		+2	μA
		Range D, $R_D = 50k\Omega$	-20		+20	
		Range C, $R_C = 5k\Omega$	-200		+200	
		Range B, $R_B = 500\Omega$	-2		+2	mA
		Range A, $R_A = 15.6\Omega$	-64		+64	
FORCE CURRENT						
Input Voltage Range for Setting Forced Current Over Full Range	$V_{IN0_}$, $V_{IN1_}$	$V_{IOS} = V_{DUTGND}$	-4		+4	V
		$V_{IOS} = 4V + V_{DUTGND}$	0		+8	
Current-Sense Amp Offset-Voltage Input	V_{IOS}	Relative to V_{DUTGND}	-0.2		+4.4	V
IOS_ Input Bias Current				± 1		μA
Forced-Current Offset		(Note 3)	-1		+1	%FSR
Forced-Current-Offset Temperature Coefficient				± 20		ppm/ $^\circ C$
Forced-Current Gain Error		(Note 5)	-1		+1	%
Forced-Current-Gain Temperature Coefficient				± 20		ppm/ $^\circ C$
Forced-Current Linearity Error	I_{FLER}	Gain and offset errors calibrated out (Notes 3, 4, 6)	-0.02		+0.02	%FSR
Rejection of Output Error Due to Common-Mode Load Voltage	$CMRIOER$	(Notes 5 and 7)		+0.001	+0.007	%FSR/V
Forced-Current Range		Range E, $R_E = 500k\Omega$	-2		+2	μA
		Range D, $R_D = 50k\Omega$	-20		+20	
		Range C, $R_C = 5k\Omega$	-200		+200	
		Range B, $R_B = 500\Omega$	-2		+2	mA
		Range A, $R_A = 15.6\Omega$	-64		+64	

デュアル、ピン単位のパラメータ 測定ユニット

MAX9951/MAX9952

DC ELECTRICAL CHARACTERISTICS (continued)

($V_{CC} = +12V$, $V_{EE} = -7V$, $V_L = +3.3V$, $T_A = +25^\circ C$, unless otherwise noted. Specifications at $T_A = T_{MIN}$ and $T_A = T_{MAX}$ are guaranteed by design and characterization. Typical values are at $T_A = +25^\circ C$, unless otherwise noted.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS	
MEASURE VOLTAGE							
Measure-Voltage-Offset	V_{MOS}		-25		+25	mV	
Measure-Voltage-Offset Temperature Coefficient				± 100		$\mu V/^\circ C$	
Gain Error	V_{MGER}	Nominal gain of +1	-1	± 0.005	+1	%	
Measure-Voltage-Gain Temperature Coefficient				± 10		ppm/ $^\circ C$	
Measure-Voltage Linearity Error	V_{MLER}	Gain and offset errors calibrated out (Notes 3, 4, 6)	-0.02		+0.02	%FSR	
Measure-Output-Voltage Range Over Full DUT Voltage	V_{MSR}	DUT current at full scale	$V_{CC} = +12V$, $V_{EE} = -7V$	-2		+7	V
			$V_{CC} = +18V$, $V_{EE} = -12V$	-7		+13	
		DUT current = 0		$V_{EE} + 2.5$		$V_{CC} - 2.5$	
FORCE OUTPUT							
Off-State Leakage Current			-1		+1	nA	
Short-Circuit Current Limit	I_{LIM-}		-92		-65	mA	
	I_{LIM+}		+65		+92		
Force-to-Sense Resistor	R_{FS}	D option only	8	10	12	k Ω	
SENSE INPUT							
Input Voltage Range			$V_{EE} + 2.5$		$V_{CC} - 2.5$	V	
Leakage Current		F option only	-1		+1	nA	
COMPARATOR INPUTS							
Input Voltage Range			$V_{EE} + 2.5$		$V_{CC} - 2.5$	V	
Offset Voltage			-25		+25	mV	
Input Bias Current				± 1		μA	
VOLTAGE CLAMPS							
Input Control Voltage	V_{CLLO-} , V_{CLHI-}		$V_{EE} + 2.4$		$V_{CC} - 2.4$	V	
Clamp Voltage Accuracy		(Note 8)	-100		+100	mV	
DIGITAL INPUTS							
Input High Voltage (Note 9)	V_{IH}	$V_L = 5V$	+3.5			V	
		$V_L = 3.3V$	+2.0				
		$V_L = 2.5V$	+1.7				
Input Low Voltage (Note 9)	V_{IL}	$V_L = 5V$ or $3.3V$			+0.8	V	
		$V_L = 2.5V$			+0.7		
Input Current	I_{IN}			± 1		μA	
Input Capacitance	C_{IN}			3.0		pF	

デュアル、ピン単位のパラメータ 測定ユニット

MAX9951/MAX9952

DC ELECTRICAL CHARACTERISTICS (continued)

($V_{CC} = +12V$, $V_{EE} = -7V$, $V_L = +3.3V$, $T_A = +25^\circ C$, unless otherwise noted. Specifications at $T_A = T_{MIN}$ and $T_A = T_{MAX}$ are guaranteed by design and characterization. Typical values are at $T_A = +25^\circ C$, unless otherwise noted.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
COMPARATOR OUTPUTS						
Output High Voltage	V_{OH}	$V_L = +2.375V$ to $+5.5V$, $R_{PUP} = 1k\Omega$	$V_L - 0.2$			V
Output Low Voltage	V_{OL}	$V_L = +2.375V$ to $+5.5V$, $R_{PUP} = 1k\Omega$			+0.4	V
High-Impedance-State Leakage Current				± 1		μA
High-Impedance-State Output Capacitance				6.0		pF
DIGITAL OUTPUTS						
Output High Voltage	V_{OH}	$I_{OUT} = 1mA$, $V_L = +2.375V$ to $+5.5V$, relative to DGND	$V_L - 0.25$			V
Output Low Voltage	V_{OL}	$I_{OUT} = -1mA$, $V_L = +2.375V$ to $+5.5V$, relative to DGND			+0.2	V
POWER SUPPLY						
Positive Supply	V_{CC}	(Note 2)	+10	+12	+18	V
Negative Supply	V_{EE}	(Note 2)	-15	-7	-5	V
Total Supply Voltage	$V_{CC} - V_{EE}$	(Note 10)			+30	V
Logic Supply	V_L		+2.375		+5.5	V
Positive Supply Current	I_{CC}	No load, clamps enabled			10.0	mA
Negative Supply Current	I_{EE}	No load, clamps enabled			10.0	mA
Logic Supply Current	I_L	No load, all digital inputs at rails			1.2	mA
Analog Ground Current	I_{AGND}	No load, clamps enabled		0.9		mA
Digital Ground Current	I_{DGND}	No load, all digital inputs at rails		1.4		mA
Power-Supply Rejection Ratio	PSRR	1MHz, measured at force output		20		dB
		60Hz, measured at force output		85		

デュアル、ピン単位のパラメータ 測定ユニット

MAX9951/MAX9952

AC ELECTRICAL CHARACTERISTICS

(VCC = +12V, VEE = -7V, VL = +3.3V, CCM_ = 120pF, CL = 100pF, TA = +25°C, unless otherwise noted. Specifications at TA = TMIN and TA = TMAX are guaranteed by design and characterization. Typical values are at TA = +25°C, unless otherwise noted.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
FORCE VOLTAGE (Notes 10, 11)						
Settling Time		Range E, R_E = 500kΩ		150		μs
		Range D, R_D = 50kΩ		50		
		Range C, R_C = 5kΩ		20	30	
		Range B, R_B = 500Ω		20		
		Range A, R_A = 15.6Ω		25		
FORCE VOLTAGE/MEASURE CURRENT (Notes 11, 12)						
Settling Time		Range E, R_E = 500kΩ		500		μs
		Range D, R_D = 50kΩ		100		
		Range C, R_C = 5kΩ		30	55	
		Range B, R_B = 500Ω		25		
		Range A, R_A = 15.6Ω		25		
Range Change Switching		In addition to force-voltage and measure-current settling times, range A to range B, R_A = 15.6Ω, R_B = 500Ω		12		μs
FORCE CURRENT/MEASURE VOLTAGE (Notes 11, 12)						
Settling Time		Range E, R_E = 500kΩ		2500		μs
		Range D, R_D = 50kΩ		350		
		Range C, R_C = 5kΩ		30	60	
		Range B, R_B = 500Ω		25		
		Range A, R_A = 15.6Ω		25		
Range Change Switching		In addition to force-current and measure-voltage settling times, range A to range B, R_A = 15.6Ω, R_B = 500Ω		12		μs
SENSE INPUT TO MEASURE OUTPUT PATH						
Propagation Delay		CLMSR = 100pF		0.2		μs
MEASURE OUTPUT						
Maximum Stable Load Capacitance				1000		pF
COMPARATORS (CLCOMP = 20pF, RPUP = 1kΩ)						
Propagation Delay		50mV overdrive, 1Vp-p, measured from input-threshold zero crossing to 50% of output voltage (Note 13)		75		ns
Rise Time		20% to 80%		60		ns
Fall Time		80% to 20%		5		ns
SERIAL PORT (VL = +3.3V, CDOUT = 10pF)						
Serial Clock Frequency	fSCLK	(Note 14)		20		MHz
SCLK Pulse-Width High	tCH			12		ns
SCLK Pulse-Width Low	tCL			12		ns

デュアル、ピン単位のパラメータ 測定ユニット

MAX9951/MAX9952

AC ELECTRICAL CHARACTERISTICS (continued)

($V_{CC} = +12V$, $V_{EE} = -7V$, $V_L = +3.3V$, $C_{CM_} = 120pF$, $C_L = 100pF$, $T_A = +25^\circ C$, unless otherwise noted. Specifications at $T_A = T_{MIN}$ and $T_A = T_{MAX}$ are guaranteed by design and characterization. Typical values are at $T_A = +25^\circ C$, unless otherwise noted.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
SCLK Fall to DOUT Valid	t_{DO}				22	ns
\overline{CS} Low to SCLK High Setup	t_{CSS0}		10			ns
SCLK High to \overline{CS} High Hold	t_{CSH1}		22			ns
SCLK High to \overline{CS} Low Hold	t_{CSH0}		0			ns
\overline{CS} High to SCLK High Setup	t_{CSS1}		5			ns
DIN to SCLK High Setup	t_{DS}		10			ns
DIN to SCLK High Hold	t_{DH}	(Note 13)	0			ns
\overline{CS} Pulse-Width High	t_{CSWH}		10			ns
\overline{CS} Pulse-Width Low	t_{CSWL}		10			ns
\overline{LOAD} Pulse-Width Low	t_{LDW}		20			ns
V_{DD} High to \overline{CS} Low (Power-Up)		(Note 13)			500	ns

Note 2: The device operates properly with different supply voltages with equally different voltage swings.

Note 3: Interpret errors expressed in terms of %FSR (percent of full-scale range) as a percentage of the end-point-to-end-point range, i.e., for the $\pm 64mA$ range, the full-scale range = 128mA, and a 1% error = 1.28mA.

Note 4: Case must be maintained $\pm 5^\circ C$ for linearity specifications.

Note 5: Tested in range C.

Note 6: Current linearity specifications are maintained to within 700mV of the clamp voltages when the clamps are enabled.

Note 7: Specified as the percent of full-scale range change at the output per volt change in the DUT voltage.

Note 8: $V_{CLLO_}$ and $V_{CLHL_}$ should differ by at least 700mV.

Note 9: The digital interface accepts +5V, +3.3V, and +2.5V CMOS logic levels. The voltage at V_L adjusts the threshold.

Note 10: Guaranteed by design.

Note 11: Settling times are to 0.1% of FSR. $C_{X_} = 60pF$.

Note 12: All settling times are specified using a single compensation capacitor ($C_{X_}$) across all current-sense resistors. Use an individual capacitor across each sense resistor for better performance across all current ranges, particularly the lower ranges.

Note 13: The propagation delay time is only guaranteed over the force-voltage output range. Propagation delay is measured by holding $V_{SENSE_}$ steady and transitioning $THMAX_$ or $THMIN_$.

Note 14: Maximum serial clock frequency may diminish at $V_L < +3.3V$.

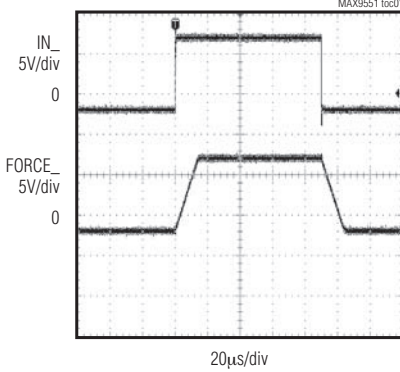
デュアル、ピン単位のパラメータ 測定ユニット

MAX9951/MAX9952

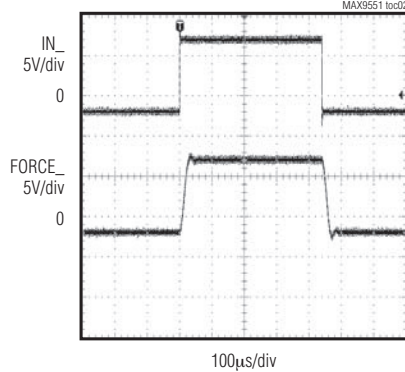
標準動作特性

($V_{CC} = +12V$, $V_{EE} = -7V$, $C_L = 100pF$, $C_{CM_} = 120pF$, $C_{CX_} = 60pF$, R_L to $+2.5V$, range A: $R_{A} = 15.6\Omega$, $R_L = 70.3\Omega$; range B: $R_{B} = 500\Omega$, $R_L = 2.25k\Omega$; range C: $R_{C} = 5k\Omega$, $R_L = 22.5k\Omega$; range D: $R_{D} = 50k\Omega$, $R_L = 225k\Omega$; range E: $R_{E} = 500k\Omega$, $R_L = 2.25M\Omega$, $T_A = +25^{\circ}C$.)

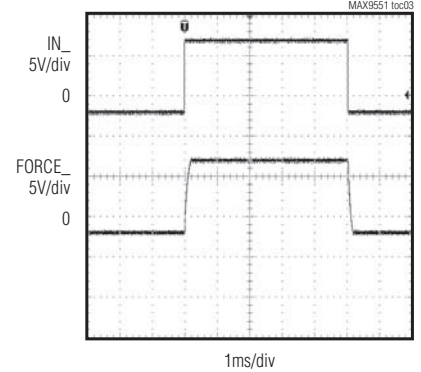
TRANSIENT RESPONSE
FVMI MODE, RANGES A, B, C



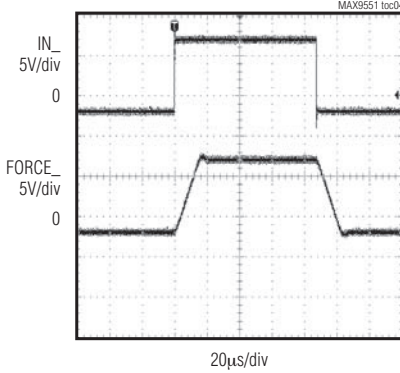
TRANSIENT RESPONSE
FVMI MODE, RANGE D



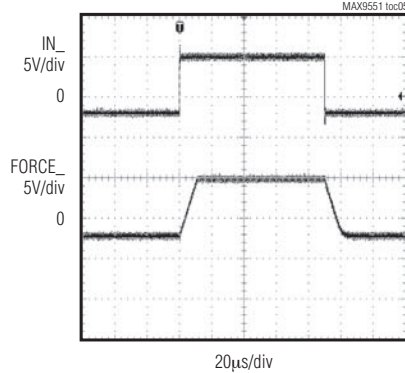
TRANSIENT RESPONSE
FVMI MODE, RANGE E



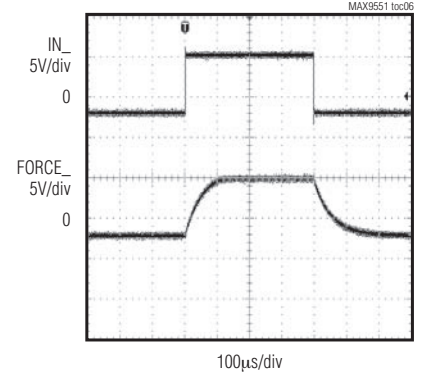
TRANSIENT RESPONSE
FVMV MODE, RANGE C



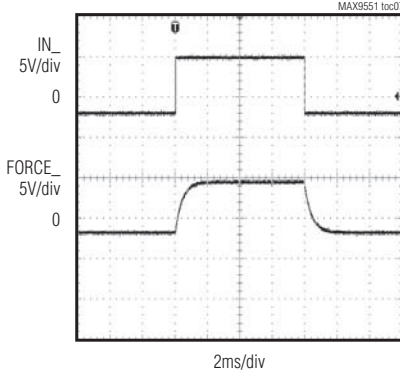
TRANSIENT RESPONSE
FIMI MODE, RANGES A, B, C



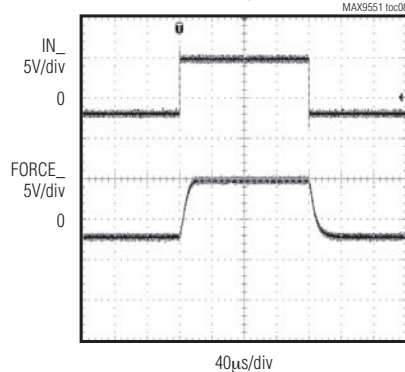
TRANSIENT RESPONSE
FIMI MODE, RANGE D



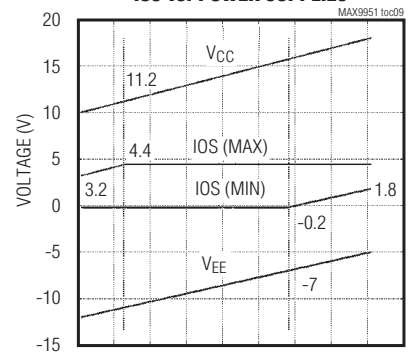
TRANSIENT RESPONSE
FIMI MODE, RANGE E



TRANSIENT RESPONSE
FIMI MODE, RANGE C



IOS vs. POWER SUPPLIES



デュアル、ピン単位のパラメータ 測定ユニット

MAX9951/MAX9952

端子説明

端子		名称	機能
MAX9951	MAX9952		
1	48	SENSEA	PMU-A検出入力。DUTへのケルビン接続。PMU-Aに対するFVMIモードのフィードバック信号とFIMVモードの測定信号を供給します。
2	47	FORCEA	PMU-Aドライブ出力。電流または電圧をPMU-Aに対するDUTに印加します。
3	46	CCA	PMU-A補償コンデンサ接続部。PMU-Aメインアンプを補償します。120pFのコンデンサをCCAからCCOMAに接続してください。
5, 15, 34, 44	5, 15, 34, 44	VEE	負アナログ電源入力
4, 14, 35, 45	4, 14, 35, 45	VCC	正アナログ入力電源
6	43	CCOMA	PMU-Aに対するCMAとCXAの共通接続部
7	42	RAAS	PMU-A範囲設定抵抗器検出接続部
8	41	RAA	PMU-A範囲A設定抵抗器接続部
9	40	RAB	PMU-A範囲B設定抵抗器接続部
10	39	RAC	PMU-A範囲C設定抵抗器接続部
11	38	RAD	PMU-A範囲D設定抵抗器接続部
12	37	RAE	PMU-A範囲E設定抵抗器接続部
13	36	RAX	PMU-A電流範囲検出抵抗器接続部。PMU-Aに対する外部電流範囲検出抵抗器に接続されます。
16	33	EXTSELA	PMU-A外部電流範囲セクタ。PMU-Aに対する外部電流範囲を選択します。
17	32	$\overline{\text{DUTLA}}$	PMU-Aウィンドウコンパレータの下側コンパレータ出力。ハイ出力は、ウィンドウコンパレータで検出された電圧が V_{THMINA} よりも高いことを示します。DUTLAはオープンドレイン出力です。
18	31	$\overline{\text{DUTHA}}$	PMU-Aウィンドウコンパレータの上側コンパレータ出力。ハイ出力は、ウィンドウコンパレータで検出された電圧が V_{THMAXA} よりも低いことを示します。DUTHAはオープンドレイン出力です。
19	30	$\overline{\text{HI-ZA}}$	MSRAトライステート制御入力。ロジックローでMSRAはハイインピーダンス状態になります。
20	29	INSELA	入力選択PMU-A。INSELAは、IN0AとIN1Aのどちらかを選択するロジック入力です。IN0Aを選択するためには、INSELAをローに強制してください。INSELAは、制御レジスタビットINMODEAとともにOR接続されます。
21	28	TEMP	温度出力。 $V_{\text{TEMP}} = 10\text{mV}/^{\circ}\text{C}$ 。 $T_{\text{DIE}}(^{\circ}\text{C}) = (100)V_{\text{TEMP}} - 273$
22	27	DGND	デジタルグランド
23	26	V_L	ロジック電源電圧入力。 V_L に印加された電圧は上側のロジック電圧レベルを設定します。
24	25	DOUT	シリアルデータ出力。標準SPI™対応出力。データはMSBを先頭にDOUTに現われます。
25	24	DIN	シリアルデータ入力。データはMSBを先頭にDINにロードしてください。
26	23	$\overline{\text{LOAD}}$	シリアルポートロード入力。ロジックローでは、データが入力レジスタからPMUレジスタに非同期でロードされます。

SPIはMotorola, Inc.の商標です。

デュアル、ピン単位のパラメータ 測定ユニット

MAX9951/MAX9952

端子説明(続き)

端子		名称	機能
MAX9951	MAX9952		
27	22	SCLK	シリアルクロック入力。SCLKは最高20MHzの外部クロック周波数で受け入れます。
28	21	\overline{CS}	チップセレクト入力。シリアルインタフェースをイネーブルするためには、 \overline{CS} をローに強制してください。
29	20	INSELB	入力選択PMU-B。INSELBはIN0BとIN1Bのどちらかを選択するロジック入力です。IN0Bを選択するためには、INSELBをローに強制してください。INSELBは、制御レジスタビットINMODEBとOR接続されます。
30	19	$\overline{HI-ZB}$	MSRBトライステート制御入力。ロジックローでMSRBはハイインピーダンス状態になります。
31	18	\overline{DUTHB}	PMU-Bウィンドウコンパレータの上側コンパレータ出力。ハイ出力は、ウィンドウコンパレータで検出された電圧が V_{THMAXB} よりも低いことを示します。DUTHBはオープンドレイン出力です。
32	17	\overline{DUTLB}	PMU-Bウィンドウコンパレータの下側コンパレータ出力。ハイ出力は、ウィンドウコンパレータで検出された電圧が V_{THMINB} よりも高いことを示します。DUTLBはオープンドレイン出力です。
33	16	EXTSELB	PMU-B外部電流範囲セクタ。PMU-Bに対する外部電流範囲を選択します。
36	13	RBX	PMU-B電流範囲検出抵抗器接続部。PMU-Bに対する外部電流範囲検出抵抗器に接続されます。
37	12	RBE	PMU-B範囲E設定抵抗器接続部
38	11	RBD	PMU-B範囲D設定抵抗器接続部
39	10	RBC	PMU-B範囲C設定抵抗器接続部
40	9	RBB	PMU-B範囲B設定抵抗器接続部
41	8	RBA	PMU-B範囲A設定抵抗器接続部
42	7	RBAS	PMU-B範囲A設定抵抗器検出接続部
43	6	CCOMB	PMU-Bに対するCMBとCXBの共通接続部
46	3	CCB	PMU-B補償コンデンサ接続部。PMU-Bメインアンプを補償します。120pFのコンデンサをCCBからCCOMBに接続してください。
47	2	FORCEB	PMU-Bドライバ出力。電流または電圧をPMU-Bに対するDUTに印加します。
48	1	SENSEB	PMU-B検出入力。DUTへのケルビン接続。PMU-Bに対するFVMIモードのフィードバック信号とFIMVモードの測定信号を供給します。
49	64	THMAXB	PMU-Bウィンドウコンパレータ上側スレッショルド電圧入力。PMU-Bウィンドウコンパレータの上側スレッショルド電圧を設定します。
50	63	THMINB	PMU-Bウィンドウコンパレータ下側スレッショルド電圧入力。PMU-Bウィンドウコンパレータの下側スレッショルド電圧を設定します。
51	62	CLHIB	PMU-B上側クランプ電圧入力。上側クランプ電圧レベルを設定します。
52	61	CLLOB	PMU-B下側クランプ電圧入力。下側クランプ電圧レベルを設定します。
53	60	IN0B	PMU-Bに対する印加スレッショルド電流入力。FVモードにおける印加電圧またはFIモードにおける印加電流を設定します。
54	59	IN1B	PMU-Bに対する印加スレッショルド電圧入力。FVモードにおける印加電圧またはFIモードにおける印加電流を設定します。

デュアル、ピン単位のパラメータ 測定ユニット

MAX9951/MAX9952

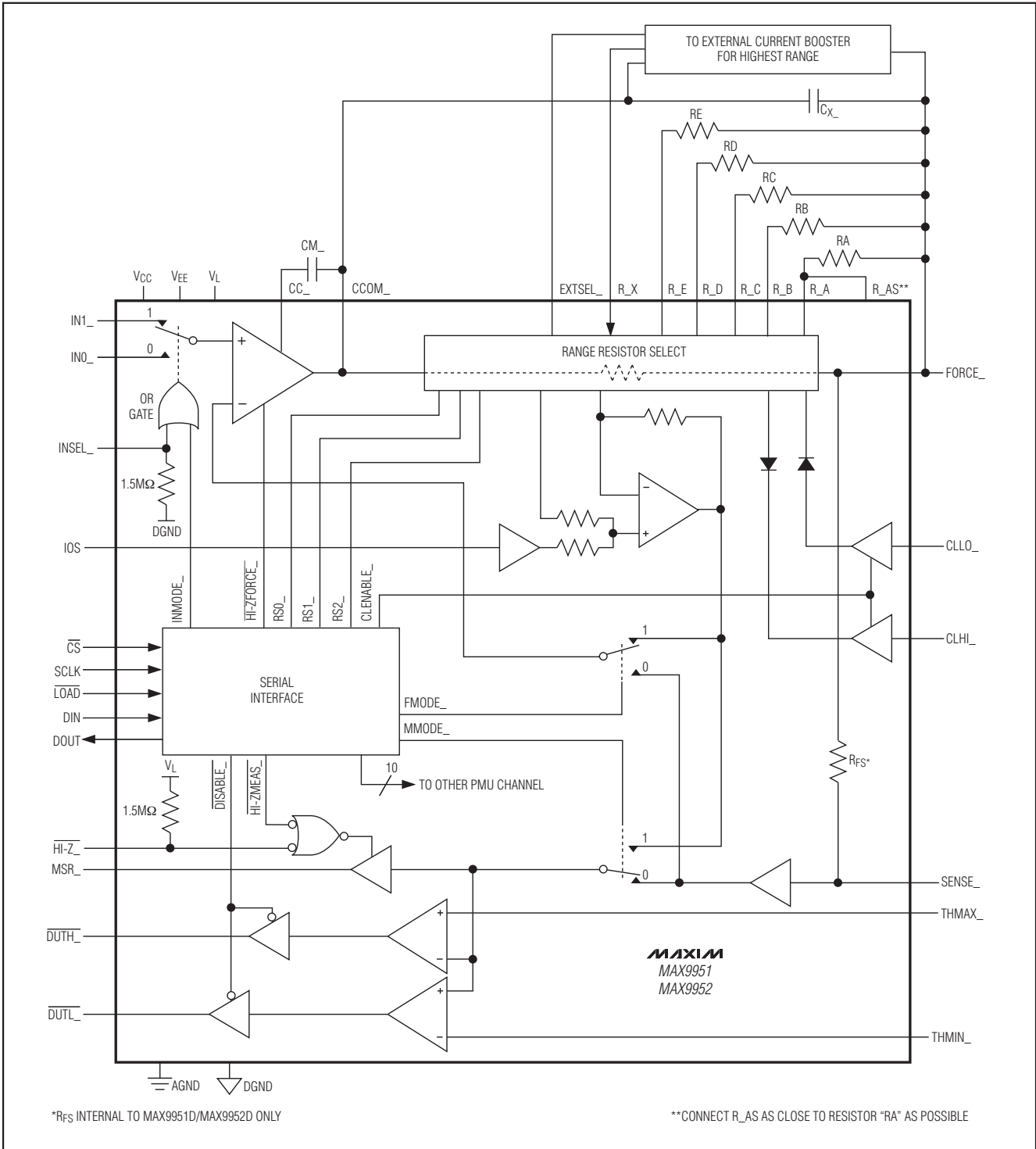
端子説明(続き)

端子		名称	機能
MAX9951	MAX9952		
55	58	MSRB	PMU-B測定出力。FIMVモードにおけるSENSE電圧に等しい電圧を供給し、PMU-Bに対するFVMIモードにおけるDUT電流に比例した電圧を供給します。MSRBをハイインピーダンス状態にするためには、HI-ZBをローに強制してください。
56	57	AGND	アナロググランド
57	56	IOS	オフセット電圧入力。両チャンネルの内部電流検出アンプのオフセット電圧を設定します。
58	55	MSRA	PMU-A測定出力。FIMVモードにおけるSENSE電圧に等しい電圧を供給し、PMU-Aに対するFVMIモードにおけるDUT電流に比例した電圧を供給します。MSRAをハイインピーダンス状態にするためには、HI-ZAをローに強制してください。
59	54	IN1A	PMU-Aに対する印加スレッショルド電圧入力。FVモードにおける印加電圧またはFIモードにおける印加電流を設定します。
60	53	IN0A	PMU-Aに対する印加スレッショルド電流入力。FVモードにおける印加電圧またはFIモードにおける印加電流を設定します。
61	52	CLLOA	PMU-A下側クランプ電圧入力。下側クランプ電圧レベルを設定します。
62	51	CLHIA	PMU-A上側クランプ電圧入力。上側クランプ電圧レベルを設定します。
63	50	THMINA	PMU-Aウィンドウコンパレータ下側スレッショルド電圧入力。PMU-Aウィンドウコンパレータの下側スレッショルド電圧を設定します。
64	49	THMAXA	PMU-Aウィンドウコンパレータ上側スレッショルド電圧入力。PMU-Aウィンドウコンパレータの上側スレッショルド電圧を設定します。
—	—	EP	エクスポーズドパッド。内部でV _{EE} にバイアスされています。放熱特性を最大限にするために大きめのグランドプレーンまたはヒートシンクに接続してください。電気的な接続点として使われるものではありません。

デュアル、ピン単位のパラメータ 測定ユニット

MAX9951/MAX9952

ファンクションダイアグラム



デュアル、ピン単位のパラメータ 測定ユニット

詳細

MAX9951/MAX9952は、電源電圧範囲(V_{CC} と V_{EE})に応じて、 $-2V\sim+7V$ から $-7V\sim+13V$ の範囲の電圧を印加または測定します。また、これらのデバイスは、 $\pm 2\mu A$ の最小フルスケール範囲で最大 $\pm 64mA$ の電流の印加や測定を行います。電流範囲が $\pm 64mA$ を超える場合は外部バッファアンプを使用してください。

MSR₊は、測定電圧や測定電流に比例した電圧を出力します。HI-Z₊をローに強制することによってMSR₊を低リークのハイインピーダンス状態にしてください。外部設定の電圧スレッショルドを備えた内蔵コンパレータは、「低すぎる」(DUTL)および「高すぎる」(DUTH)電圧モニタリング出力を備えています。各コンパレータ出力は、選択的にハイインピーダンス状態とすることができます。デバイスは、独立したFORCE₊およびSENSE₊接続部を備えており、短絡に対して完全保護されています。FORCE₊出力は、電圧を外部で設定されたレベルに制限する負(CLLO₊)と正(CLHI₊)の2つの電圧クランプを備えています。PMUモードとは無関係に選択される2つの制御電圧入力があるため、高い柔軟性が得られます。

シリアルインタフェース

MAX9951/MAX9952では、標準の3線式SPI/QSPI™/MICROWIRE™対応シリアルポートが使われます。入力データレジスタが一杯になると、データがDOUTからMSBを先頭に出力されます。このデータ出力によって、複数デバイスのデジチェーン接続が可能になります。図1、2、および3は、シリアルインタフェースのタイミング図を示します。

シリアルポートの動作

シリアルインタフェースには2つのランクがあります(図4)。各PMUは、シリアルポートシフトレジスタからロードする入力レジスタを内蔵しています。さらに、各PMUは、入力レジスタからロードするPMUレジスタを内蔵しています。データは、PMUレジスタに達するまでPMUに影響を与えません。このレジスタ構成では、PMUデータを入力レジスタに一度にロードした後で入力レジスタのデータをPMUレジスタにラッチすることが可能で、この時点でPMU機能が相応に変化します。また、このレジスタ構成では、そのPMUのデータをシリアルポートにロードすることによってPMUの状態を非同期的に変更することができます。このため、PMUは、他のPMUや他のデバイスに同期して容易に更新されます。

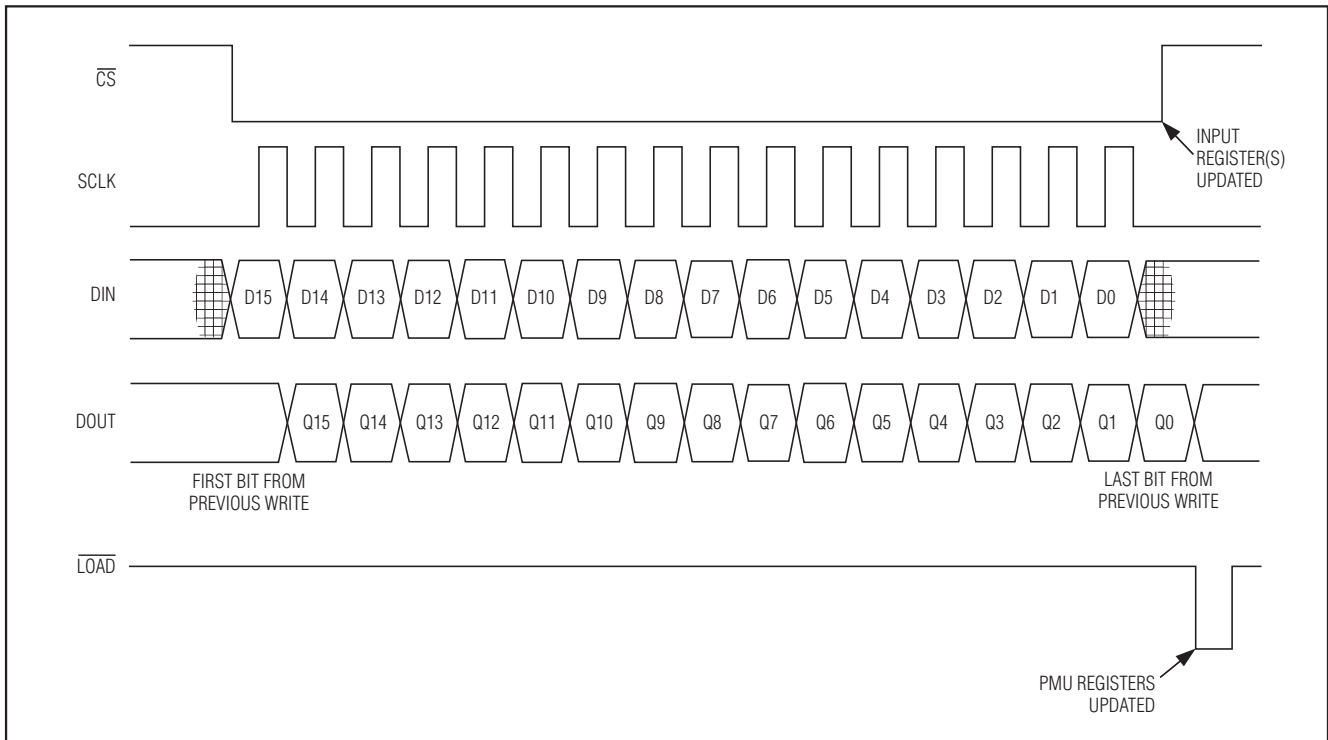


図1. 非同期的な負荷に関するシリアルポートタイミング

QSPIはMotorola, Inc.の商標です。
MICROWIREはNational Semiconductor Corp.の商標です。

デュアル、ピン単位のパラメータ 測定ユニット

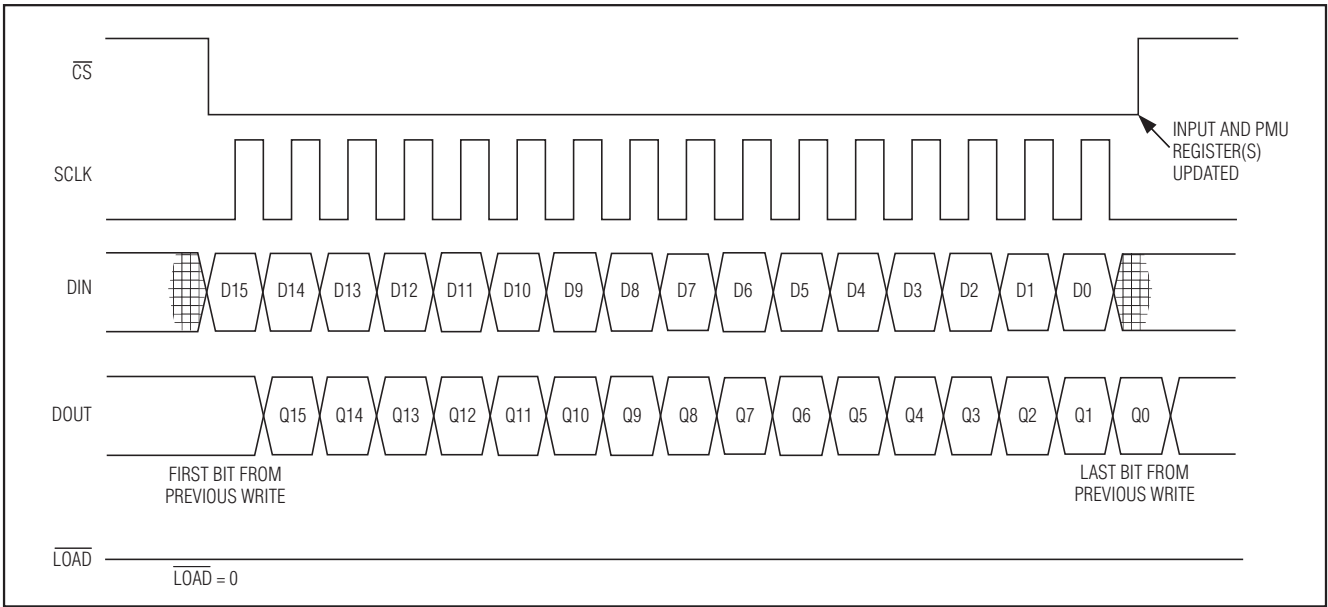


図2. 同期負荷に関するシリアルポートタイミング

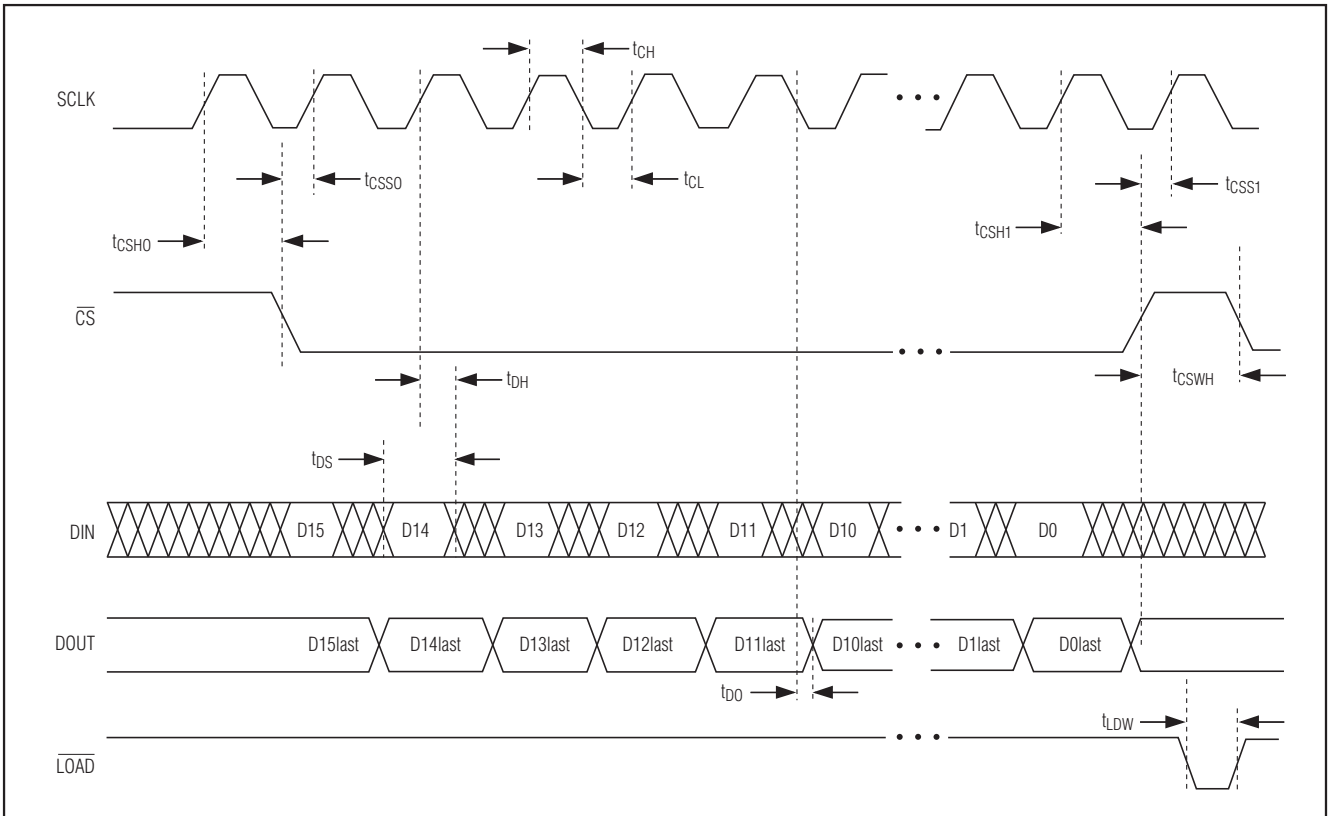


図3. シリアルポート詳細タイミング図

デュアル、ピン単位のパラメータ 測定ユニット

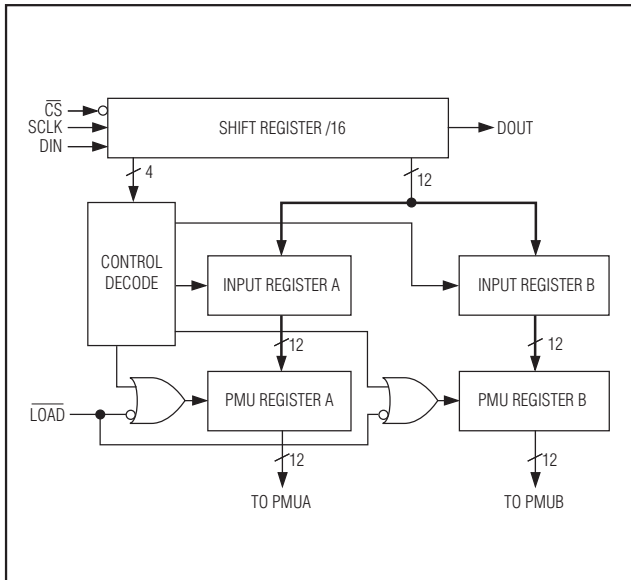


図4. デュアルPMUシリアルポートブロック図

すべての入力レジスタをPMUレジスタに非同期でロードするためには、 $\overline{\text{LOAD}}$ を使用してください。データが入力レジスタにラッチされる時 $\overline{\text{LOAD}}$ がローのままであれば、データはさらにPMUレジスタに転送されます。

ビット順序

MAX9951/MAX9952では、表1に示すように、MSB 先入れ先出しのビット割り当てが使われます。

PMU制御

両方のPMUを同じデータでプログラミングする場合は、16ビットワードが必要です。各PMUを別のデータでプログラミングする場合は、2つの16ビットワードが必要です。

アドレスビットは、シフトレジスタがロードする入力レジスタを指定します。表2は、アドレスビットの機能を示します。

ビットC1とC2は、第2ランクPMUレジスタへのデータのロード方法を指定します。これら2つの制御ビットは、 $\overline{\text{LOAD}}$ 入力と同様の機能を果たします。 $\overline{\text{CS}}$ が高になると指定された動作が行われますが、 $\overline{\text{LOAD}}$ 入力はいつでもPMUレジスタにロードします。C1またはC2のいずれかがローのとき、対応するPMUレジスタは透過的です。表3は、2つの制御ビットの機能を示します。

NOP動作では、 $A1 = A2 = C1 = C2 = 0$ であることが必要です。この場合、データはデバイスの状態を変更せずにシフトレジスタ経由で転送されます。

表1. ビット割り当て

BIT	BIT NAME
0 (LSB)	INMODE
1	FMODE
2	MMODE
3	RS2
4	RS1
5	RS0
6	CLENABLE
7	$\overline{\text{HI-ZFORCE}}$
8	$\overline{\text{HI-ZMSR}}$
9	$\overline{\text{DISABLE}}$
10	B2
11	B1
12	A2
13	A1
14	C2
15 (MSB)	C1

表2. アドレスビット

(BIT 12) A2	(BIT 13) A1	OPERATION
0	0	Do not update any input register (NOP).
0	1	Only update input register A.
1	0	Only update input register B.
1	1	Update both input registers with the same data.

表3. 制御ビット

(BIT 14) C2	(BIT 15) C1	OPERATION
0	0	Data stays in input register.
0	1	Transfer PMU-A input register to PMU register.
1	0	Transfer PMU-B input register to PMU register.
1	1	Transfer both input registers to the PMU registers.

デュアル、ピン単位のパラメータ 測定ユニット

C1 = C2 = 0であれば、シフトレジスタから入力レジスタへのデータ転送をPMUレジスタへのデータ転送なしで行うことができます ($\overline{\text{LOAD}}$ がローでない限り)。このため、 $\overline{\text{LOAD}}$ やこれに続くコマンドによってデータを後でPMUレジスタにラッチすることができます。表4は、考えられる制御ビットとアドレスビットの組合せの要約です。唯一のPMUデータを非同期でラッチするとき、他のPMUの入力レジスタは同じデータを維持します。それゆえ、両方のPMUレジスタをロードすると、一方のPMUは新しいデータで更新されますが、他方のPMUは現在の状態を維持します。

モードの選択

制御ワードの4ビットは、各種印加/測定動作モードの選択を行います。INMODEは、2つの入力のアナログ制御電圧を選択します。FMODEは、PMUが電圧または電流のどちらを印加するかを選択します。MMODEは、DUT電流またはDUT電圧のどちらをMSR_に指示するかを選択します。HI-ZFORCEは、ドライバアンプをハイ出カインピーダンス状態にします。表5は、各種の印加および測定動作モードを示します。

表4. 制御およびアドレスビットを使用したPMU動作

BIT (12:13)		BIT (14:15)		PMU-A OPERATION	PMU-B OPERATION
A2	A1	C2	C1		
0	0	0	0	NOP: data just passes through	
0	0	0	1	Transfer PMU register A from input register A.	NOP.
0	0	1	0	NOP.	Transfer PMU register B from input register B.
0	0	1	1	Transfer PMU register A from input register A.	Transfer PMU register B from input register B.
0	1	0	0	Transfer input register A from shift register.	NOP.
0	1	0	1	Transfer input register A and PMU register A from shift register.	NOP.
0	1	1	0	Transfer input register A from shift register.	Transfer PMU register B from input register B.
0	1	1	1	Transfer input register A and PMU register A from shift register.	Transfer PMU register B from input register B.
1	0	0	0	NOP.	Transfer input register B from shift register.
1	0	0	1	Transfer PMU register A from input register A.	Transfer input register B from shift register.
1	0	1	0	NOP.	Transfer input register B and PMU register B from shift register.
1	0	1	1	Transfer PMU register A from input register A.	Transfer input register B and PMU register B from shift register.
1	1	0	0	Transfer input register A from shift register.	Transfer input register B from shift register.
1	1	0	1	Transfer input register A and PMU register A from shift register.	Transfer input register B from shift register.
1	1	1	0	Transfer input register A from shift register.	Transfer input register B and PMU register B from shift register.
1	1	1	1	Transfer input register A and PMU register A from shift register.	Transfer input register B and PMU register B from shift register.

デュアル、ピン単位のパラメータ 測定ユニット

表5. PMU印加/測定モードの選択

(BIT 0) INMODE*	(BIT 1) FMODE	(BIT 2) MMODE	(BIT 7) HI-ZFORCE	PMU MODE	FORCE OUTPUT	MEASURE OUTPUT	ACTIVE INPUT
0	0	1	1	FVMI	Voltage	I _{DUT}	V _{IN0}
1	0	1	1	FVMI	Voltage	I _{DUT}	V _{IN1}
0	0	0	1	FVMV	Voltage	V _{DUT}	V _{IN0}
1	0	0	1	FVMV	Voltage	V _{DUT}	V _{IN1}
0	1	1	1	FIMI	Current	I _{DUT}	V _{IN0}
1	1	1	1	FIMI	Current	I _{DUT}	V _{IN1}
0	1	0	1	FIMV	Current	V _{DUT}	V _{IN0}
1	1	0	1	FIMV	Current	V _{DUT}	V _{IN1}
X	0	1	0	FNMI (range E only)	High- Impedance	I _{DUT}	X
X	0	0	0	FNMV	High- Impedance	V _{DUT}	X
0	1	0	0	Termination	Voltage	V _{DUT}	V _{IN0}
1	1	0	0	Termination	Voltage	V _{DUT}	V _{IN1}
0	1	1	0	Termination	Voltage	I _{DUT}	V _{IN0}
1	1	1	0	Termination	Voltage	I _{DUT}	V _{IN1}

*INSEL_ = 0

表6. 電流範囲の選択

(BIT 3) RS2	(BIT 4) RS1	(BIT 5) RS0	RANGE	NOMINAL RESISTOR VALUE (Ω)
0	0	X	$\pm 2\mu\text{A}$	R_E = 500k
0	1	0	$\pm 20\mu\text{A}$	R_D = 50k
0	1	1	$\pm 200\mu\text{A}$	R_C = 5k
1	0	0	$\pm 2\text{mA}$	R_B = 500
1	X	1	$\pm 64\text{mA}$	R_A = 15.6
1	1	0	External	—

表7. MSR_出力の真理値表

(BIT 8) HI-ZMSR	HI-Z_	MSR_
1	1	Measure output enabled
0	1	High impedance
1	0	High impedance
0	0	High impedance

電流範囲の選択

制御ワードの3ビット、RS0、RS1、およびRS2は、FI (電流印加) またはMI (電流測定) のいずれかに対するフルスケール電流範囲を制御します。表6は、フルスケール電流範囲の制御を示します。

クランプイネーブル

CLENABLEビットは、ハイのとき印加出力電圧クランプをイネーブルし、ローのときこのクランプをディセーブルします。クランプには、シリアルビット11が1のときに電流範囲の約5%に等しいヒステリシスがあります。ビット11 = 0についてはヒステリシスはありませんが、クランプ電圧の精度は下がります。

測定出力ハイインピーダンス制御

MSR_は、HI-ZMSR制御ビットまたはHI-Z_入力を使用することによって低リークのハイインピーダンス状態を実現します。HI-Z_は、内部で1.5M Ω の抵抗器によってV_Iにプルアップされています。2ビットは、MSR_出力を制御するために論理的にAND接続されています。HI-Z_は、シリアルインタフェースを使わずに複数のPMUのMSR_出力を外部で多重化することができます。表7は、MSR_出力に対する各種出力モードを示します。

デジタル出力(DOUT)

デジタル出力は、シリアルシフトレジスタの最終出力に続いてSCLKの立下りエッジでクロックアウトされます。DOUTは、16.5クロックサイクル後に受信シリアル

デュアル、ピン単位のパラメータ 測定ユニット

データワードの最初のビットをシリアルにシフトします。このため、DOUTおよび同一クロックを使用してその他のデバイスをデジチェーン接続することができます。

チップセレクトを使用した「クイックロード」

CSがローになりさらにクロックの動作なしでハイに戻ると、入力レジスタのデータはPMUレジスタにラッチされます。この特別な機能は、SPI/QSPI/MICROWIREインタフェースの標準ではありません。クイックロードは、LOADをローに強制しない場合のLOAD機能をまねたものです。

コンパレータ

ウィンドウコンパレータとして構成された2個のコンパレータは、MSR_を監視します。THMAX_とTHMIN_は、ウィンドウを決定するハイおよびローのスレッショルドを設定します。両出力は、オープンドレインで、出力をハイインピーダンスで低リーク状態にする単一ディセーブル制御を共有します。表8は、MAX9951/MAX9952のコンパレータ出力状態を示します。

アプリケーション情報

電圧印加(FV)モードでは、FORCE_の電圧は入力制御電圧に正比例します。電流印加(FI)モードでは、FORCE_から流出する電流は入力制御電圧に比例します。正電流はPMUから流出します。

印加なし(FN)モードでは、FORCE_はハイインピーダンスです。

電流測定(MI)モードでは、MSR_の電圧はFORCE_を流出する電流に正比例します。正電流はPMUから流出します。

電圧測定(MV)モードでは、MSR_の電圧はSENSE_の電圧に正比例します。

表8. コンパレータ真理値表

(BIT 9) DISABLE	CONDITION	DUTH_	DUTL_
0	X	High-Z	High-Z
1	$V_{MSR_} > V_{THMAX_}$ and $V_{THMIN_}$	0	1
1	$V_{THMAX_} > V_{MSR_} > V_{THMIN_}$	1	1
1	$V_{THMAX_} > V_{THMIN_} > V_{MSR_}$	1	0
1	$V_{THMIN_} > V_{MSR_} > V_{THMAX_}$ *	0	0

* $V_{THMAX_} > V_{THMIN_}$ では、通常動作が行われます。ただし、この条件は、 $V_{THMIN_} > V_{THMAX_}$ であり、コンパレータの動作に関して何も問題を生じません。

電流検出アンプオフセット電圧入力

IOSは電流検出アンプへのバッファ付き入力です。電流検出アンプは、入力制御電圧(INO_またはIN1_)を印加DUT電流(FI)に変換し、検出DUT電流をMSR_出力電圧(MI)に変換します。IOSがDUTGND (DUTにおけるGND電圧で、レベル設定DACおよびADCがグラウンドリファレンスとして使用されるものとします)に対して0に等しいとき、±のフルスケール電流に対応する公称電圧範囲は-4V~+4Vです。IOSに印加された電圧は、この制御入力/測定出力電圧範囲に直接加えられます。すなわち、+4VをIOSに加えると±フルスケール電流に対応する電圧範囲が0V~+8Vに強制されます。

次式は、入力電圧または測定電圧に対応する各電流範囲の最小および最大電流を決定します。

$$V_{MAXCURRENT} = V_{IOS} + 4V$$

$$V_{MINCURRENT} = V_{IOS} - 4V$$

MSR_の制限値が V_{EE} または V_{CC} のいずれかに2.8Vよりも近くなるようにIOSを選択してください。たとえば、+10Vと-5Vの電源では、MSR_出力を+7.2Vと-2.2Vに制限してください。したがって、IOSを+1.8V~+3.2Vに設定してください。IOSがこの範囲になければ、MSR_はクリップされる可能性があります。IOSの制限値には下記の一般式を適用してください。

$$V_{IOS}(\min) = V_{EE} + 6.8V$$

$$V_{IOS}(\max) = V_{CC} - 6.8V$$

最高電流範囲用電流ブースタ

バッファアンプを外付けすると、電流範囲をMAX9951/MAX9952の最大出力電流である±64mA以上にすることができます(図5)。この機能は以下のように働きます。

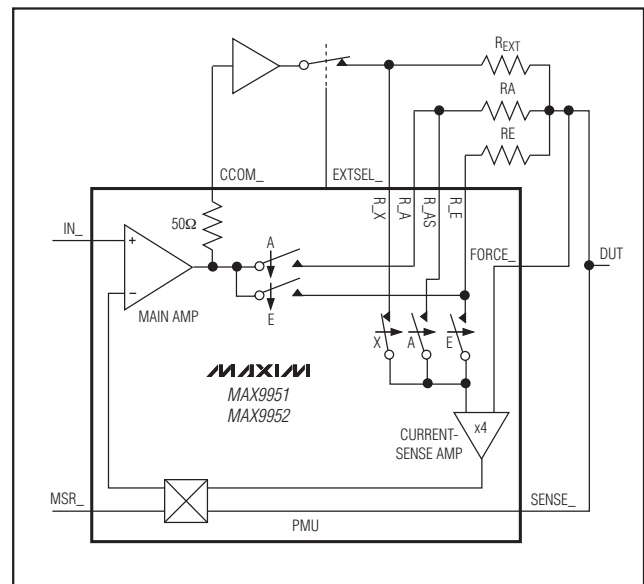


図5. 外部電流ブースト

デュアル、ピン単位のパラメータ 測定ユニット

範囲選択ビットEXTSEL_からデコードされるデジタル出力は、ブースタをアクティブにする時点を示します。CCOM_は、内部の50Ω電流制限直列抵抗器を介して外付けバッファへの入力として作用します。外付けバッファの出力を外部検出抵抗器R_{EXT}とR_Xに接続してください。R_{EXT}の他方の側をFORCE_に接続してください。外部スイッチは低リークであることを確認してください。

電圧クランプ

電圧クランプは、FORCE_を制限し、全規定電流範囲で動作します。CLHI_とCLLO_のクランプ電圧を外部で設定してください。FORCE_の電圧は、SENSE_の電圧と無関係にクランプをトリガします。イネーブルされたときは、クランプはFIモードでのみ機能します。PMUが正しく動作することを確認するには、電圧をFORCE_電圧範囲0.7Vにクランプして使用してください。

電流制限

FORCE_電流制限回路の92mA (max)は、最大電流範囲と電流制限値の間の電流に対して正常なMSR_出力を保証します。電流がフルスケール電流よりも大きい場合はMSR_電圧が+4Vより高く、電流がフルスケール電流よりも小さい場合はMSR_電圧が-4Vよりも低くなります。さらに、シリアルインタフェースビットB2は、公称電流範囲の2.5倍に等しい範囲依存の電流制限値をイネーブルします。表9は電流制限動作を示します。

フィードバックスイッチと測定スイッチの独立制御

2個の単極双投(SPDT)スイッチがPMUの動作モードを決定します。1個のスイッチは、検出されたDUT電流またはDUT電圧のいずれを入力にフィードバックするかを決定します。すなわち、MAX9951/MAX9952は、電流または電圧のいずれを印加するかを決定します。もう1個のスイッチは、MSR_がDUT電流またはDUT電圧のいずれを検出するかを決定します。

表9. 電流制限

FMODE	RANGE	B2 (BIT 10)	CURRENT LIMIT
X	Any	0	65mA to 92mA
0	A	1	65mA to 92mA
0	B	1	5mA
0	C	1	500μA
0	D	1	50μA
0	E	1	5μA

これらのスイッチとHI-ZFORCE状態を独立に制御することによって、従来の電圧印加/電流測定(FVMI)モードや電流印加/電圧測定(FIMV)モード以外の融通性に富んだ動作モードが可能になります。MAX9951/MAX9952は、以下の8つのモードをサポートしています。

- FVMI
- FIMV
- FVMV
- FIMI
- FNMV
- FNMI (E範囲のみ)
- 終端/電圧測定
- 終端/電流測定

図6は、電圧印加/電流測定モードの内部経路構成を示します。電圧印加/電流測定モードでは、該当する外部検出抵抗器(R_AとR_Eの間)を流れる電流がMSR_に電圧を供給します。SENSE_ではDUTの電圧をサンプリングし、結果をバッファを通して電圧アンプの負入力にフィードバックします。MSR_の電圧は、次式に従ってFORCE_電流に比例します。

$$V_{MSR_} = I_{FORCE_} \times R_{SENSE} \times 4$$

図7は、電流印加/電圧測定モードの内部経路構成を示します。電流印加/電圧測定モードでは、該当する外部検出抵抗器(R_AとR_Eの間)が電圧アンプの反転入力にフィードバック電圧を供給します。SENSE_ではDUTの電圧をサンプリングし、結果をバッファを通してMSR_に供給します。

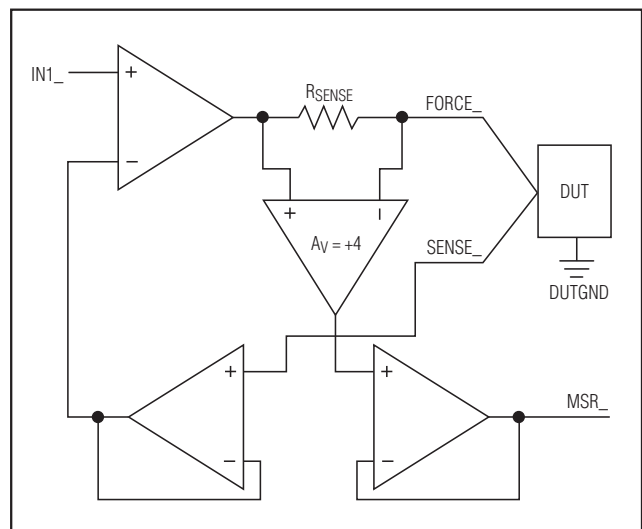


図6. 電圧印加/電流測定ファンクションダイアグラム

デュアル、ピン単位のパラメータ 測定ユニット

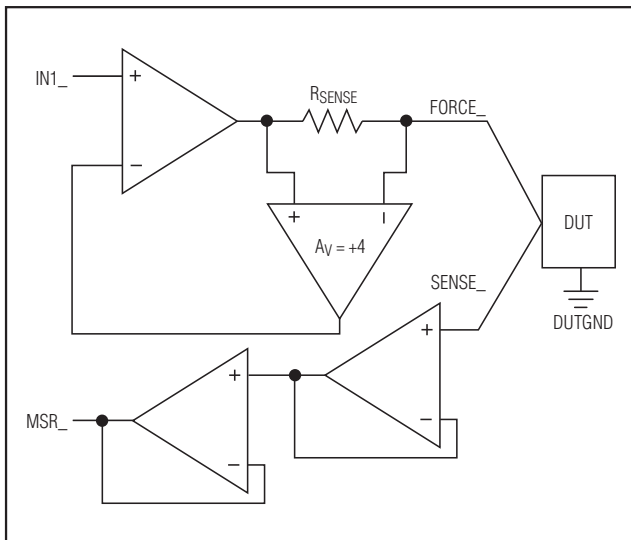


図7. 電流印加/電圧測定ファンクションダイアグラム

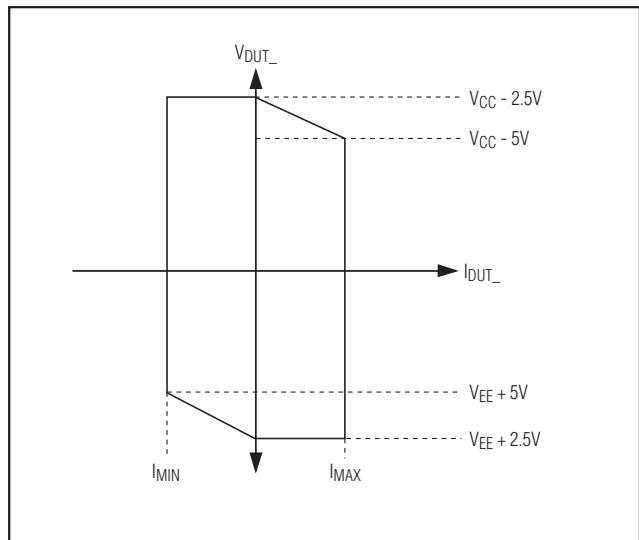


図8. PMU印加出力能力

ハイインピーダンス状態

FORCE_、MSR_、およびコンパレータ出力は、個別にハイインピーダンス制御を備えハイインピーダンス、低リーク状態になります。ハイインピーダンス状態では、MSR_およびコンパレータ出力を他のPMU測定およびコンパレータ出力とのバス化を可能にします。FORCE_出力のハイインピーダンス状態では、表5に示すように新たな動作モードが追加され、アプリケーションによっては直列リレーが不要になります。

FORCE_、MSR_、およびコンパレータ出力は、ハイインピーダンス状態でパワーアップします。

入力ソースの選択

2つの入力信号IN0_またはIN1_のいずれか1つは、印加電圧と印加電流の両方を制御することができます。この場合、2つの入力信号は、交互に印加される値を表わし、シリアルインタフェースまたはINSEL_のいずれかで選択することができます。他方、各入力信号は単一印加機能(すなわち、電圧または電流)の制御に特化することができます。

短絡保護

FORCE_およびSENSE_入力は、電源レール間電圧の短絡に耐えることができます。

モードおよび範囲変更トランジェント

MAX9951/MAX9952は、グリッチを最小にするメークビフォアブレイクスイッチングを特長としています。内蔵の電圧クランプも出力のグリッチを抑制します。

DUT電圧振幅対DUT電流および電源電圧

以下の複数の要素が、PMUから供給される実際のDUT電圧を制限します。

- デバイスのアンプや他の集積回路に必要なオーバヘッド；これは、通常、負荷に無関係な各レールの2.5Vです。
- 電流範囲選択抵抗器と検出抵抗器に直列な内部回路の電圧降下。最大電流では、これらを合せた電圧降下は2.5V (typ)です。
- 電源の変動。
- DUTグラウンドに対するPMUグラウンドの変動。

図8は、3番目と4番目の項目の影響を無視した場合のPMUの印加出力能力を示します。DUT電流がゼロの場合、DUT電圧は($V_{EE} + 2.5V$)から($V_{CC} - 2.5V$)までスイングします。正のDUT電流が大きい場合、正の振幅は最大電流において($V_{CC} - 5V$)に達するまで直線的に減少します。同様に、負のDUT電流が大きい場合、負の電圧振幅は最大電流において($V_{EE} + 5V$)に達するまで直線的に減少します。

デュアル、ピン単位のパラメータ 測定ユニット

グラウンド、DUTグラウンド、およびIOS

MAX9951/MAX9952では、AGND (アナロググラウンド) とDGND (デジタルグラウンド)の2つのローカルグラウンドを利用します。プリント基板上でAGNDとDGNDを互いに接続してください。標準ATEシステムでは、PMUの印加電圧はDUTグラウンドが基準となります。この場合、入力電圧IN0_とIN1_はDUTグラウンドを基準にしてください。同様に、IOSもDUTグラウンドを基準にしてください。電流制御および測定電圧を補正する必要がない場合は、IOSをDUTグラウンド電位に接続してください。

MSR_出力はDUTグラウンドを基準にしてください。

セトリング時間と補償コンデンサ

「Electrical Characteristics (電気的特性)」の表に記載のデータは、「ファンクションダイアグラム」に示した実質的に全検出抵抗器両端の単一補償コンデンサ(C_X)を含む回路を反映しています。検出抵抗器R_A、R_B、R_C、R_D、およびR_Eの両端に個々のコンデンサCRA、CRB、CRC、CRD、およびCREを直接接続すると、各範囲が独立に最適化されます。

検出抵抗器両端のコンデンサとメインアンプ補償コンデンサCM_を組み合わせると、予想される最大負荷容量での安定性が確保されると同時に、所定負荷に対するセトリングタイムが最適化されます。

デジタル入力(SCLK、DIN、CS、およびLOAD)

エッジが緩やかな光アイソレータとの整合性を保つとともにノイズによる問題を軽減するために、デジタル入力にはヒステリシスが設けられています。

温度モニタ

各デバイスは、+25°C (298K)のダイ温度において公称2.98Vの出力電圧を示す単一温度出力信号TEMPを供給します。この出力電圧は、10mV/°Cの割合で温度に比例して増加します。温度センサの出力インピーダンスは15kΩ (typ)です。次式を使用してダイ温度を決定してください。

$$T_{DIE} = (100) \times V_{TEMP} - 273 [^{\circ}C]$$

エクスポーズドパッド

エクスポーズドパッドは内部でV_{EE}にバイアスされています。放熱特性を最大限にするために大きめのグラウンドプレーンまたはヒートシンクに接続してください。電気的な接続点として使われるものではありません。EPは電気的に非接続にしておくか、V_{EE}に接続したままにしてください。EPをグラウンドに接続しないでください。

選択ガイド

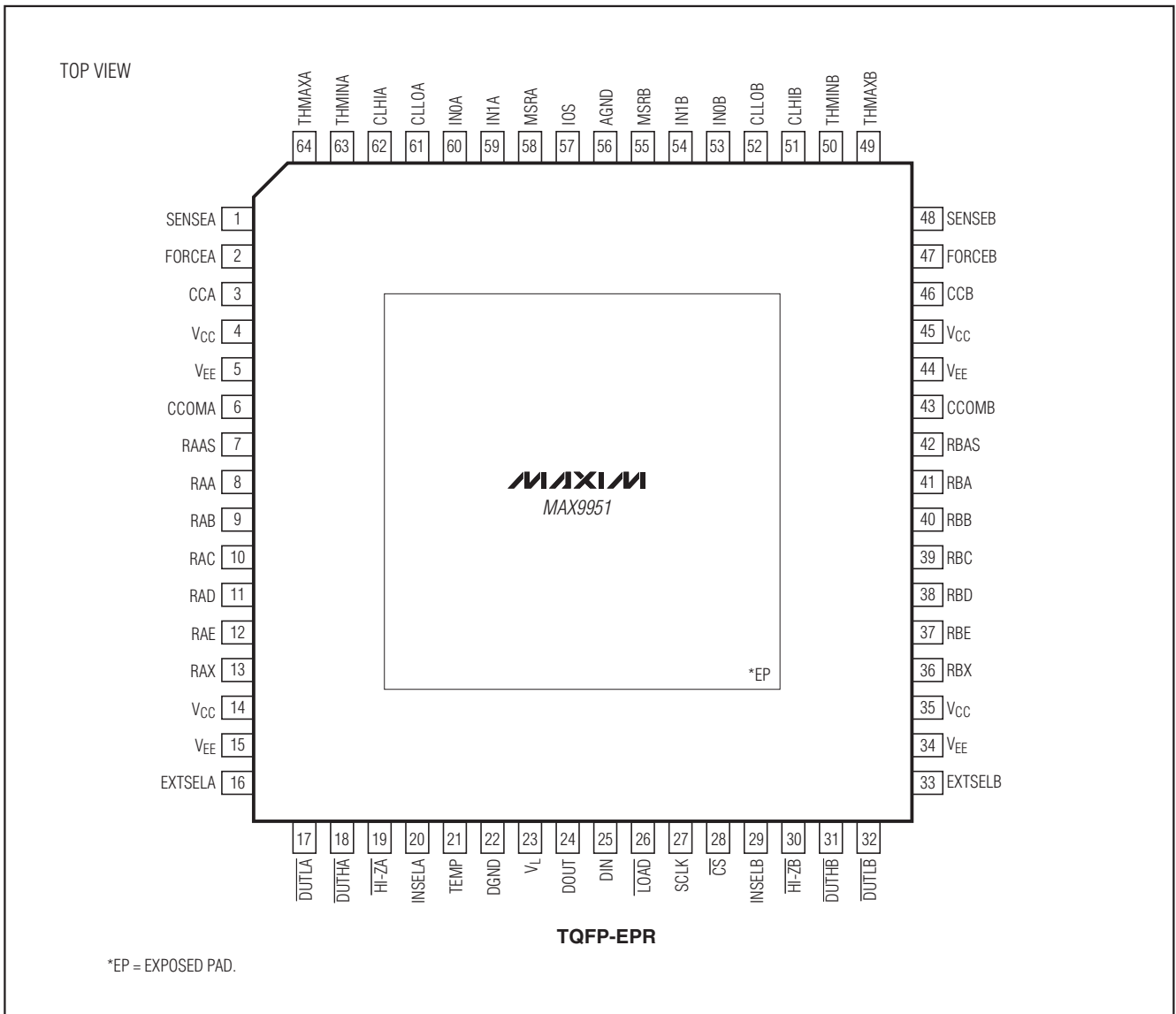
PART	DESCRIPTION
MAX9951DCCB	Internal 10kΩ force-sense resistor
MAX9951FCCB	External force-sense resistor
MAX9952DCCB	Internal 10kΩ force-sense resistor
MAX9952FCCB	External force-sense resistor

チップ情報

PROCESS: BiCMOS

デュアル、ピン単位のパラメータ 測定ユニット

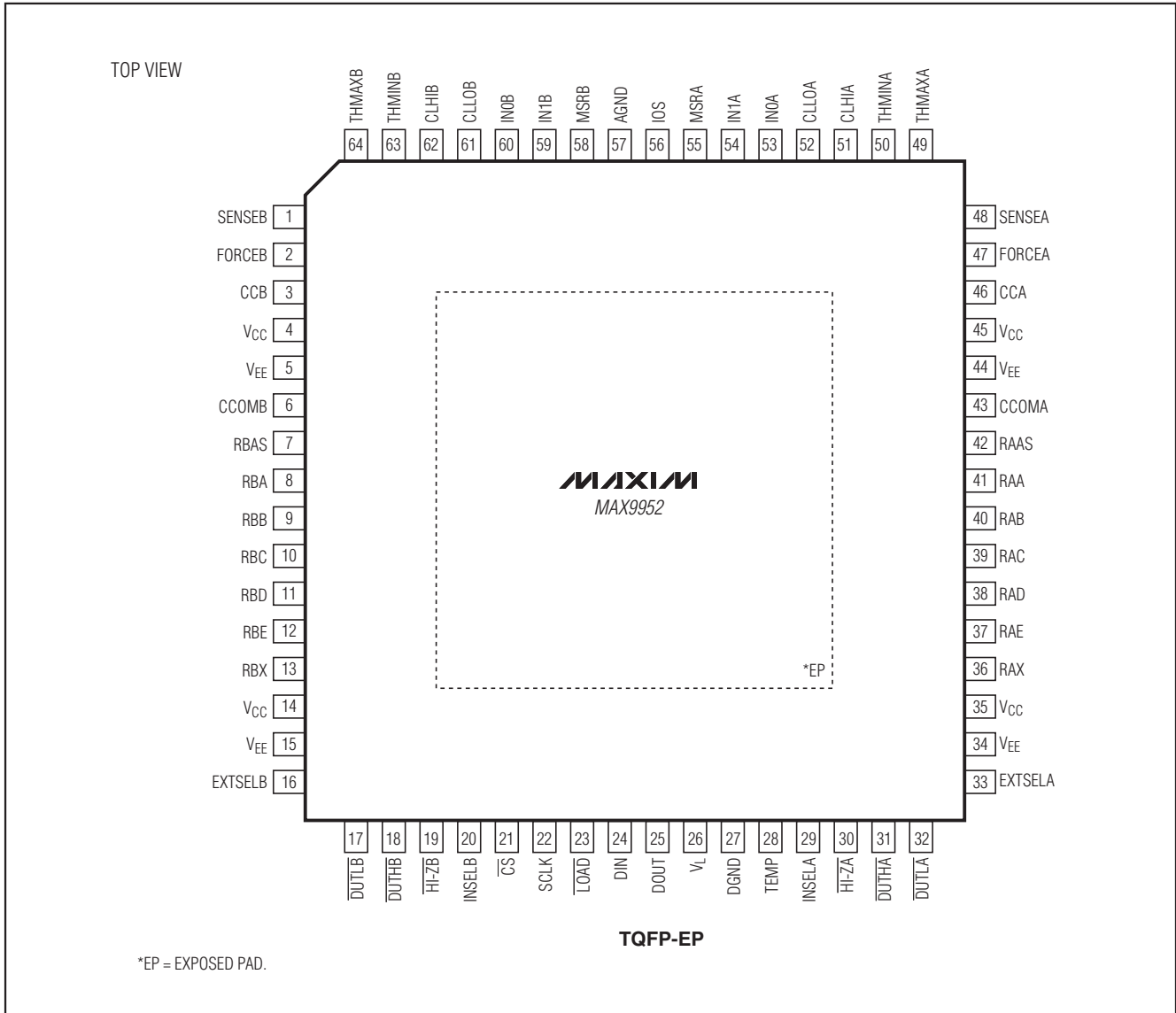
ピン配置



デュアル、ピン単位のパラメータ 測定ユニット

MAX9951/MAX9952

ピン配置(続き)



パッケージ

最新のパッケージ図面情報およびランドパターンは、japan.maxim-ic.com/packagesを参照してください。なお、パッケージコードに含まれる「+」、「#」、または「-」はRoHS対応状況を表したものでしかありません。パッケージ図面はパッケージそのものに関するものでRoHS対応状況とは関係がなく、図面によってパッケージコードが異なることがある点に注意してください。

パッケージタイプ	パッケージコード	ドキュメントNo.
64 TQFP-EPR	C64E-6	21-0084
64 TQFP-EP	C64E-9R	21-0162

デュアル、ピン単位のパラメータ 測定ユニット

改訂履歴

版数	改訂日	説明	改訂ページ
4	11/09	図1、2、および3のビット順序を訂正、「型番」を更新し、エクスポーズドパッド情報を追加	1, 11, 13, 14, 21, 22, 23

マキシム・ジャパン株式会社 〒141-0032 東京都品川区大崎1-6-4 大崎ニューシティ 4号館 20F TEL: 03-6893-6600

Maximは完全にMaxim製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。Maximは随時予告なく回路及び仕様を変更する権利を留保します。

24 **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600**