

AMDモバイルTurion 64 CPUコア電源用、 デュアル位相、Quick-PWMコントローラ

概要

MAX8760は、6ビットVID AMDモバイルTurion™ 64 CPU コア電源用のデュアル位相、Quick-PWM™ ステップダウンコントローラです。デュアル位相動作によって入力リップ電流要件が緩和され、出力電圧リップルが低減し、また部品の選択と難しいレイアウトが容易になります。Quick-PWM制御方式を採用しているため、高速負荷電流ステップに即座に応答することができます。MAX8760は利得およびオフセットの調整可能なアクティブ電圧ポジショニングを備えているため、電力消費が低減しバルク出力容量要件が緩和されます。

MAX8760は、2種類のノートブックCPUコアアプリケーションを対象としています。すなわち、コア電圧を生成するための、バッテリー電圧の直接ステップダウン、または5Vシステム電源のステップダウンです。1段変換法では、このデバイスが高電圧バッテリーを直接ステップダウンして、最大の効率を得ることができます。また、より高いスイッチング周波数による2段変換法(バッテリーではなく5Vシステム電源をステップダウン)では、物理サイズを最小にすることができます。

MAX8760は、AMDのデスクトップおよびモバイルCPU規格に準拠しています。スイッチングレギュレータは、ソフトスタート、電源投入シーケンス、およびソフトシャットダウンを備えています。また、MAX8760は個別の4レベルのロジック入力を備え、サスペンド電圧を設定することができます(S0、S1)。

MAX8760は、出力低電圧保護、過熱保護、および電圧レギュレータパワーOK(VROK)出力を備えています。これらのいずれかの保護機能が障害を検出すると、コントローラはシャットダウンします。

MAX8760は、小型の40ピン6mm x 6mmの薄型QFNパッケージで提供されます。他のCPUプラットフォームに関しては、ピンコンパチブルのMAX1544、MAX1519/MAX1545およびMAX1532/MAX1546/MAX1547のデータシートを参照してください。

アプリケーション

6ビットVID AMDモバイルTurion 64 CPU
マルチ位相のCPUコア電源
電圧ポジショニングステップアップコンバータ
サーバ/デスクトップコンピュータ

Quick-PWMはMaxim Integrated Products, Inc.の商標です。
TurionはAMDの商標です。

特長

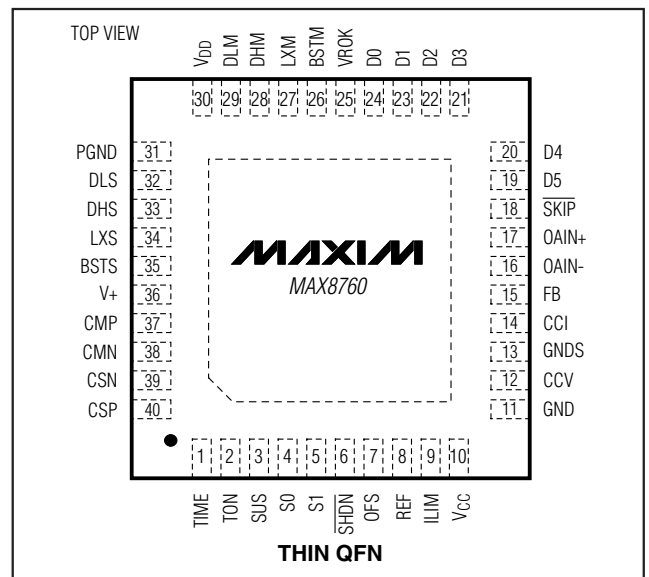
- ◆ デュアル位相、Quick-PWMコントローラ
- ◆ 電源、負荷、および温度の全変化に対するV_{OUT}精度(1.3V): ±0.75%
- ◆ 利得およびオフセット可変のアクティブ電圧ポジショニング
- ◆ 6ビットの内蔵DAC: 0.375V~1.55Vの出力調整範囲
- ◆ 選択可能なスイッチング周波数: 100kHz/200kHz/300kHz/550kHz
- ◆ バッテリ入力電圧範囲: 4V~28V
- ◆ 可変スルーレート制御
- ◆ 大電力用同期整流器MOSFETを駆動
- ◆ 低電圧および過熱障害保護
- ◆ 電源シーケンス/タイミング
- ◆ サスペンド電圧を選択可能
- ◆ ソフトスタートおよびソフトシャットダウン
- ◆ シングルまたはデュアル位相パルススキッピングを選択可能

型番

PART	TEMP RANGE	PIN-PACKAGE
MAX8760ETL	-40°C to +100°C	40 Thin QFN 6mm x 6mm
MAX8760ETL+	-40°C to +100°C	40 Thin QFN 6mm x 6mm

+は鉛フリーのパッケージを示します。

ピン配置



AMDモバイルTurion 64 CPUコア電源用、 デュアル位相、Quick-PWMコントローラ

MAX8760

ABSOLUTE MAXIMUM RATINGS

V+ to GND-0.3V to +30V	LXM to BSTM-6V to +0.3V
VCC to GND-0.3V to +6V	DHS to LXS-0.3V to (VBSTS + 0.3V)
VDD to PGND-0.3V to +6V	LXS to BSTS-6V to +0.3V
SKIP, SUS, D0-D5 to GND-0.3V to +6V	GND to PGND-0.3V to +0.3V
ILIM, FB, OFS, CCI, REF, OAIN+, OAIN- to GND-0.3V to (VCC + 0.3V)	REF Short-Circuit DurationContinuous
CMP, CSP, CMN, CSN, GNDS to GND-0.3V to (VCC + 0.3V)	Continuous Power Dissipation (TA = +70°C)	
TON, TIME, VROK, S0-S1 to GND-0.3V to (VCC + 0.3V)	40-Pin 6mm x 6mm Thin QFN	
SHDN to GND (Note 1)-0.3V to +18V	(derate 23.2mW/°C above +70°C)1.860W
DLM, DLS to PGND-0.3V to (VDD + 0.3V)	Operating Temperature Range-40°C to +100°C
BSTM, BSTS to GND-0.3V to +36V	Junction Temperature+150°C
DHM to LXM-0.3V to (VBSTM + 0.3V)	Storage Temperature Range-65°C to +150°C
		Lead Temperature (soldering, 10s)+300°C

Note 1: SHDN may be forced to 12V for the purpose of debugging prototype boards using the no-fault test mode, which disables fault protection and overlapping operation.

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(Circuit of Figure 1, V+ = 15V, VCC = VDD = VSHDN = VSKIP = VS0 = VS1 = 5V, VFB = VCMN = VCSN = 1.3V, OFS = SUS = GNDS = D0-D5 = GND, TA = 0°C to +85°C, unless otherwise specified. Typical values are at TA = +25°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
PWM CONTROLLER						
Input Voltage Range		Battery voltage, V+	4		28	V
		VCC, VDD	4.5		5.5	
DC Output Voltage Accuracy (Note 2)		V+ = 4.5V to 28V, includes load regulation error	DAC codes ≥ 1V		+10	mV
			DAC codes from 0.375V to 1V		+15	
Line Regulation Error		VCC = 4.5V to 5.5V, V+ = 4.5V to 28V		5		mV
Input Bias Current	IFB, IGND	FB, GNDS	-2		+2	μA
	IOFS	OFS	-0.1		+0.1	
OFS Input Range			0		2	V
OFS Gain	AOFS	ΔVOUT/ΔVOFS; ΔVOFS = VOFS, VOFS = 0 to 1V	-0.129	-0.125	-0.117	V/V
		ΔVOUT/ΔVOFS; ΔVOFS = VOFS - VREF, VOFS = 1V to 2V	-0.129	-0.125	-0.117	
GNDS Input Range			-20		+200	mV
GNDS Gain	AGNDS	ΔVOUT/ΔVGNDS	0.97	0.99	1.01	V/V
TIME Frequency Accuracy	fTIME	1000kHz nominal, RTIME = 15kΩ	900	1000	1100	kHz
		500kHz nominal, RTIME = 30kΩ	460	500	540	
		250kHz nominal, RTIME = 60kΩ	225	250	275	
		Startup and shutdown, RTIME = 30kΩ		125		

AMDモバイルTurion 64 CPUコア電源用、 デュアル位相、Quick-PWMコントローラ

MAX8760

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_+ = 15V$, $V_{CC} = V_{DD} = V_{\overline{SHDN}} = V_{\overline{SKIP}} = V_{S0} = V_{S1} = 5V$, $V_{FB} = V_{CMP} = V_{CMN} = V_{CSP} = V_{CSN} = 1.3V$, $OFS = SUS = GNDS = D0-D5 = GND$, $T_A = 0^\circ C$ to $+85^\circ C$, unless otherwise specified. Typical values are at $T_A = +25^\circ C$.)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
On-Time (Note 3)	t _{ON}	V ₊ = 12V, V _{FB} = V _{CCI} = 1.2V	TON = GND (550kHz)	155	180	205	ns
			TON = REF (300kHz)	320	355	390	
			TON = open (200kHz)	475	525	575	
			TON = V _{CC} (100kHz)	920	1000	1140	
Minimum Off-Time (Note 3)	t _{OFF} (MIN)	TON = GND			300	375	ns
		TON = V _{CC} , open, or REF			400	480	
BIAS AND REFERENCE							
Quiescent Supply Current (V _{CC})	I _{CC}	Measured at V _{CC} , FB forced above the regulation point, OAIN- = FB, V _{OAIN+} = 1.3V			1.70	3.20	mA
Quiescent Supply Current (V _{DD})	I _{DD}	Measured at V _{DD} , FB forced above the regulation point			<1	5	μA
Quiescent Battery Supply Current (V ₊)	I _{V+}	Measured at V ₊			25	40	μA
Shutdown Supply Current (V _{CC})		Measured at V _{CC} , $\overline{\text{SHDN}}$ = GND			4	10	μA
Shutdown Supply Current (V _{DD})		Measured at V _{DD} , $\overline{\text{SHDN}}$ = GND			<1	5	μA
Shutdown Battery Supply Current (V ₊)		Measured at V ₊ , $\overline{\text{SHDN}}$ = GND, V _{CC} = V _{DD} = 0V or 5V			<1	5	μA
Reference Voltage	V _{REF}	V _{CC} = 4.5V to 5.5V, I _{REF} = 0		1.990	2.000	2.010	V
Reference Load Regulation	ΔV _{REF}	I _{REF} = -10μA to 100μA		-10		+10	mV
FAULT PROTECTION							
Output Overvoltage Protection Threshold	V _{OVP}				2.00		V
Output Overvoltage Propagation Delay	t _{OVP}	FB forced 2% above trip threshold			10		μs
Output Undervoltage Protection Threshold	V _{UVP}	Measured at FB with respect to unloaded output voltage		67	70	73	%
Output Undervoltage Propagation Delay	t _{UVP}	FB forced 2% below trip threshold			10		μs
VROK Threshold		Measured at FB with respect to unloaded output voltage	Lower threshold (undervoltage)	-12	-10	-8	%
			Upper threshold (overvoltage) SKIP = V _{CC}	+8	+10	+12	

AMDモバイルTurion 64 CPUコア電源用、 デュアル位相、Quick-PWMコントローラ

MAX8760

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_+ = 15V$, $V_{CC} = V_{DD} = V_{SHDN} = V_{SKIP} = V_{S0} = V_{S1} = 5V$, $V_{FB} = V_{CMP} = V_{CMN} = V_{CSP} = V_{CSN} = 1.3V$, $OFS = SUS = GNDS = D0-D5 = GND$, $T_A = 0^{\circ}C$ to $+85^{\circ}C$, unless otherwise specified. Typical values are at $T_A = +25^{\circ}C$.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Output Undervoltage Fault and VROK Transition Blanking Time	t_{BLANK}	Measured from the time when FB reaches the voltage set by the DAC code; clock speed set by R_{TIME} (Note 4)		24		Clks
VROK Startup Delay		Measured from the time when FB first reaches the voltage set by the DAC code after startup	3	5	7	ms
VROK Delay	t_{VROK}	FB forced 2% outside the VROK trip threshold		10		μs
VROK Output Low Voltage		$I_{SINK} = 3mA$			0.4	V
VROK Leakage Current		High state, VROK forced to 5.5V			1	μA
V_{CC} Undervoltage Lockout Threshold	$V_{UVLO(VCC)}$	Rising edge, hysteresis = 90mV, PWM disabled below this level	4.0	4.25	4.4	V
Thermal-Shutdown Threshold	T_{SHDN}	Hysteresis = $10^{\circ}C$		+160		$^{\circ}C$
CURRENT LIMIT AND BALANCE						
Current-Limit Threshold Voltage (Positive, Default)	V_{LIMIT}	CMP - CMN, CSP - CSN; $ILIM = V_{CC}$	28	30	32	mV
Current-Limit Threshold Voltage (Positive, Adjustable)	V_{LIMIT}	CMP - CMN, CSP - CSN	$V_{ILIM} = 0.2V$	8	10	12
			$V_{ILIM} = 1.5V$	73	75	77
Current-Limit Threshold Voltage (Negative)	$V_{LIMIT(NEG)}$	CMP - CMN, CSP - CSN; $ILIM = V_{CC}$, $\overline{SKIP} = V_{CC}$	-41	-36	-31	mV
Current-Limit Threshold Voltage (Zero Crossing)	V_{ZERO}	CMP - CMN, CSP - CSN; $\overline{SKIP} = GND$		1.5		mV
CMP, CMN, CSP, CSN Input Ranges			0		2	V
CMP, CMN, CSP, CSN Input Current		$V_{CSP} = V_{CSN} = 0$ to 5V	-2		+2	μA
Secondary Driver-Disable Threshold	V_{CSP}		3	$V_{CC} - 1$	$V_{CC} - 0.4$	V
ILIM Input Current	I_{ILIM}	$V_{ILIM} = 0$ to 5V		0.1	200	nA
Current-Limit Default Switchover Threshold	V_{ILIM}		3	$V_{CC} - 1$	$V_{CC} - 0.4$	V
Current-Balance Offset	$V_{OS(IBAL)}$	$(V_{CMP} - V_{CMN}) - (V_{CSP} - V_{CSN})$; $I_{CCI} = 0$, $-20mV < (V_{CMP} - V_{CMN}) < 20mV$, $1.0V < V_{CCI} < 2.0V$	-2		+2	mV

AMDモバイルTurion 64 CPUコア電源用、 デュアル位相、Quick-PWMコントローラ

MAX8760

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_+ = 15V$, $V_{CC} = V_{DD} = V_{SHDN} = V_{SKIP} = V_{S0} = V_{S1} = 5V$, $V_{FB} = V_{CMP} = V_{CMN} = V_{CSP} = V_{CSN} = 1.3V$, $OFS = SUS = GNDS = D0-D5 = GND$, $T_A = 0^\circ C$ to $+85^\circ C$, unless otherwise specified. Typical values are at $T_A = +25^\circ C$.)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS	
Current-Balance Transconductance	G _m (IBAL)			400			μS	
GATE DRIVERS								
DH_ Gate-Driver On-Resistance	R _{ON} (DH)	BST_ - LX_ forced to 5V		1.0	4.5		Ω	
DL_ Gate-Driver On-Resistance	R _{ON} (DL)	High state (pullup)		1.0	4.5		Ω	
		Low start (pulldown)		0.4	2			
DH_ Gate-Driver Source/Sink Current	I _{DH}	DH_ forced to 2.5V, BST_ - LX_ forced to 5V		1.6			A	
DL_ Gate-Driver Sink Current	I _{DL} (SINK)	DL_ forced to 5V		4			A	
DL_ Gate-Driver Source Current	I _{DL} (SOURCE)	DL_ forced to 2.5V		1.6			A	
Dead Time	t _{DEAD}	DL_ rising		35			ns	
		DH_ rising		26				
VOLTAGE-POSITIONING AMPLIFIER								
Input Offset Voltage	V _{OS}			-1		+1	mV	
Input Bias Current	I _{BIAS}	OAIN+, OAIN-		0.1			200	nA
Op Amp Disable Threshold	V _{OAIN-}			3	V _{CC} - 1	V _{CC} - 0.4	V	
Common-Mode Input Voltage Range	V _{CM}	Guaranteed by CMRR test		0		2.5	V	
Common-Mode Rejection Ratio	CMRR	V _{OAIN+} = V _{OAIN-} = 0 to 2.5V		70	115		dB	
Power-Supply Rejection Ratio	PSRR	V _{CC} = 4.5V to 5.5V		75	100		dB	
Large-Signal Voltage Gain	AOA	R _L = 1kΩ to V _{CC} /2		80	112		dB	
Output Voltage Swing		V _{OAIN+} - V _{OAIN-} ≥ 10mV, R _L = 1kΩ to V _{CC} /2	V _{CC} - V _{FBH}	77	300		mV	
			V _{FBL}	47	200			
Input Capacitance				11			pF	
Gain-Bandwidth Product				3			MHz	
Slew Rate				0.3			V/μs	
Capacitive-Load Stability		No sustained oscillations		400			pF	
LOGIC AND I/O								
SHDN Input High Voltage	V _{IH}			0.8			V	
SHDN Input Low Voltage	V _{IL}			0.4			V	
SHDN No-Fault Threshold	V _{SHDN}	To enable no-fault mode		12			15	V
Three-Level Input Logic Levels		SUS, $\overline{\text{SKIP}}$	High	2.7			V	
			REF	1.2				2.3
			Low					0.8
Logic Input Current		SHDN, $\overline{\text{SKIP}}$, SUS		-1	+1		μA	
D0–D5 Logic Input High Voltage				1.6			V	

AMDモバイルTurion 64 CPUコア電源用、 デュアル位相、Quick-PWMコントローラ

MAX8760

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_+ = 15V$, $V_{CC} = V_{DD} = V_{SHDN} = V_{SKIP} = V_{S0} = V_{S1} = 5V$, $V_{FB} = V_{CMP} = V_{CMN} = V_{CSP} = V_{CSN} = 1.3V$, $OFS = SUS = GNDS = D0-D5 = GND$, $T_A = 0^\circ C \text{ to } +85^\circ C$, unless otherwise specified. Typical values are at $T_A = +25^\circ C$.)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
D0-D5 Logic Input Low Voltage						0.8	V
D0-D5 Input Current		D0-D5		-2		+2	μA
Four-Level Input Logic Levels		TON, S0 and S1	High	$V_{CC} - 0.4$			V
			Open	3.15		3.85	
			REF	1.65		2.35	
			Low			0.4	
Four-Level Input Current		TON, S0 and S1 forced to GND or V_{CC}		-3		+3	μA

ELECTRICAL CHARACTERISTICS

(Circuit of Figure 1, $V_+ = 15V$, $V_{CC} = V_{DD} = V_{SHDN} = V_{SKIP} = V_{S0} = V_{S1} = 5V$, $V_{FB} = V_{CMP} = V_{CMN} = V_{CSP} = V_{CSN} = 1.3V$, $OFS = SUS = GNDS = D0-D5 = GND$, $T_A = -40^\circ C \text{ to } +100^\circ C$, unless otherwise specified.) (Note 5)

PARAMETER	SYMBOL	CONDITIONS		MIN	MAX	UNITS
PWM CONTROLLER						
Input Voltage Range		Battery voltage, V+		4	28	V
		VCC, VDD		4.5	5.5	
DC Output Voltage Accuracy (Note 2)		V+ = 4.5V to 28V, includes load regulation error	DAC codes ≥ 1V	-13	+13	mV
			DAC codes from 0.375V to 1V	-20	+20	
OFS Input Range				0	2	V
OFS GAIN	AOFS	ΔVOUT/ΔVOFS; ΔVOFS = VOFS, VOFS = 0 to 1V		-0.131	-0.115	V/V
		ΔVOUT/ΔVOFS; ΔVOFS = VOFS - VREF, VOFS = 1V to 2V		-0.131	-0.115	
GNDS Gain	AGNDS	ΔVOUT/ΔVGNDS		0.94	1.01	V/V
TIME Frequency Accuracy	fTIME	1000kHz nominal, RTIME = 15kΩ		880	1120	kHz
		500kHz nominal, RTIME = 30kΩ		450	550	
		250kHz nominal, RTIME = 60kΩ		220	280	
On-Time (Note 3)	tON	V+ = 12V, VFB = VCCI = 1.2V	TON = GND (550kHz)	150	210	ns
			TON = REF (300kHz)	315	395	
			TON = open (200kHz)	470	580	
			TON = VCC (100kHz)	910	1150	
Minimum Off-Time (Note 3)	tOFF(MIN)	TON = GND			380	ns
		TON = VCC, open, or REF			490	

AMDモバイルTurion 64 CPUコア電源用、 デュアル位相、Quick-PWMコントローラ

MAX8760

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_+ = 15V$, $V_{CC} = V_{DD} = V_{SHDN} = V_{SKIP} = V_{S0} = V_{S1} = 5V$, $V_{FB} = V_{CMP} = V_{CMN} = V_{CSP} = V_{CSN} = 1.3V$, $OFS = SUS = GNDS = D0-D5 = GND$, $T_A = -40^\circ C$ to $+100^\circ C$, unless otherwise specified.) (Note 5)

PARAMETER	SYMBOL	CONDITIONS		MIN	MAX	UNITS
BIAS AND REFERENCE						
Quiescent Supply Current (V _{CC})	I _{CC}	Measured at V _{CC} , FB forced above the regulation point, OAIN- = FB, V _{OAIN+} = 1.3V		3.2		mA
Quiescent Supply Current (V _{DD})	I _{DD}	Measured at V _{DD} , FB forced above the regulation point		20		μA
Quiescent Battery Supply Current (V ₊)	I _{V+}	Measured at V ₊		50		μA
Shutdown Supply Current (V _{CC})		Measured at V _{CC} , $\overline{\text{SHDN}}$ = GND		20		μA
Shutdown Supply Current (V _{DD})		Measured at V _{DD} , $\overline{\text{SHDN}}$ = GND		20		μA
Shutdown Battery Supply Current (V ₊)		Measured at V ₊ , $\overline{\text{SHDN}}$ = GND, V _{CC} = V _{DD} = 0V or 5V		20		μA
Reference Voltage	V _{REF}	V _{CC} = 4.5V to 5.5V, I _{REF} = 0		1.985	2.015	V
FAULT PROTECTION						
Output Undervoltage Protection Threshold	V _{UVP}	Measured at FB with respect to unloaded output voltage		67	73	%
VROK Threshold		Measured at FB with respect to unloaded output voltage	Lower threshold (undervoltage)	-13	-7	%
			Upper threshold (overvoltage), $\overline{\text{SKIP}}$ = V _{CC}	+7	+13	
VROK Startup Delay		Measured from the time when FB first reaches the voltage set by the DAC code after startup		3		ms
V _{CC} Undervoltage Lockout Threshold	V _{UVLO(VCC)}	Rising edge, hysteresis = 90mV, PWM disabled below this level		3.90	4.45	V
CURRENT LIMIT AND BALANCE						
Current-Limit Threshold Voltage (Positive, Default)	V _{LIMIT}	CMP - CMN, CSP - CSN; ILIM = V _{CC}		27	33	mV
Current-Limit Threshold Voltage (Positive, Adjustable)	V _{LIMIT}	CMP - CMN, CSP - CSN	V _{ILIM} = 0.2V	7	13	mV
			V _{ILIM} = 1.5V	72	78	
Current-Limit Threshold Voltage (Negative)	V _{LIMIT(NEG)}	CMP - CMN, CSP - CSN; ILIM = V _{CC} , $\overline{\text{SKIP}}$ = V _{CC}		-30	-42	mV
Current-Balance Offset	V _{OS(IBAL)}	(V _{CMP} - V _{CMN}) - (V _{CSP} - V _{CSN}); I _{CCI} = 0, -20mV < (V _{CMP} - V _{CMN}) < 20mV, 1.0V < V _{CCI} < 2.0V		-3	+3	mV
GATE DRIVERS						
DH_ Gate-Driver On-Resistance	R _{ON(DH)}	BST_ - LX_ forced to 5V			4.5	Ω

AMDモバイルTurion 64 CPUコア電源用、 デュアル位相、Quick-PWMコントローラ

MAX8760

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_+ = 15V$, $V_{CC} = V_{DD} = V_{SHDN} = V_{SKIP} = V_{S0} = V_{S1} = 5V$, $V_{FB} = V_{CMP} = V_{CMN} = V_{CSP} = V_{CSN} = 1.3V$, $OFS = SUS = GNDS = D0-D5 = GND$, $T_A = -40^{\circ}C$ to $+100^{\circ}C$, unless otherwise specified.) (Note 5)

PARAMETER	SYMBOL	CONDITIONS		MIN	MAX	UNITS
DL_ Gate-Driver On-Resistance	RON(DL)	High state (pullup)		4.5		Ω
		Low start (pulldown)		2		
VOLTAGE-POSITIONING AMPLIFIER						
Input Offset Voltage	VOS			-2.0	+2.0	mV
Common-Mode Input Voltage Range	VCM	Guaranteed by CMRR test		0	2.5	V
Output Voltage Swing		VOAIN+ - VOAIN- ≥ 10mV, RL = 1kΩ to VCC/2	VCC - VFBH	300		mV
			VFBL	200		
LOGIC AND I/O						
SHDN Input High Voltage	VIH			0.8		V
SHDN Input Low Voltage	VIL				0.4	V
Tri-Level Input Logic Levels		SUS, SKIP	High	2.7		V
			REF	1.2	2.3	
			Low	0.8		
D0–D5 Logic Input High Voltage				1.6		V
D0–D5 Logic Input Low Voltage					0.8	V
Four-Level Input Logic Levels		TON, S0 and S1	High	VCC - 0.4		V
			Open	3.15	3.85	
			REF	1.65	2.35	
			Low	0.4		

Note 2: DC output accuracy specifications refer to the trip level of the error amplifier. When pulse skipping, the output slightly rises (<0.5%) when transitioning from continuous conduction to no load.

Note 3: On-time and minimum off-time specifications are measured from 50% to 50% at the DHM and DHS pins, with LX_ forced to GND, BST_ forced to 5V, and a 500pF capacitor from DH_ to LX_ to simulate external MOSFET gate capacitance. Actual in-circuit times may be different due to MOSFET switching speeds.

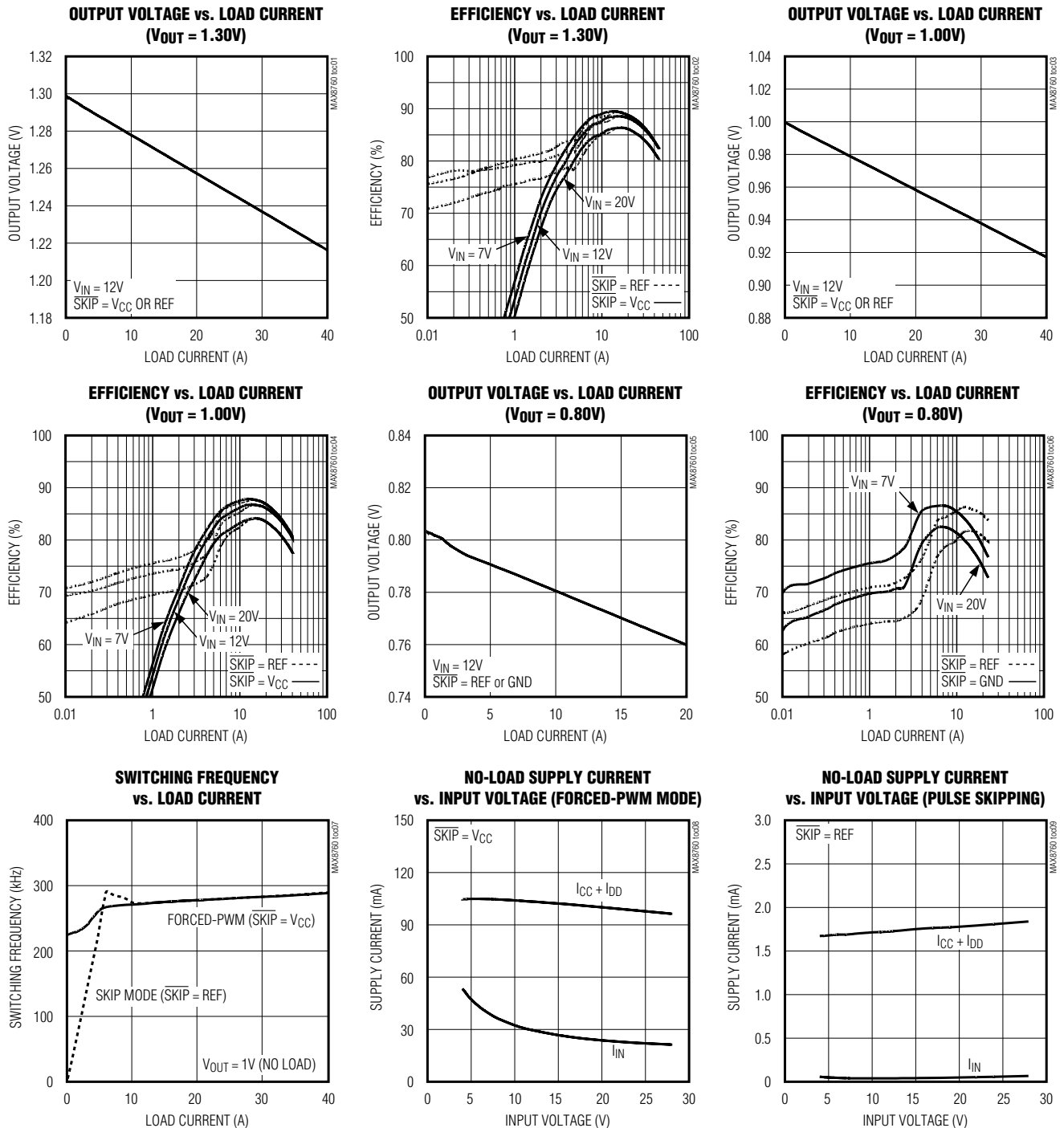
Note 4: The output fault-blanking time is measured from the time when FB reaches the regulation voltage set by the DAC code. During normal operation (SUS = GND), the regulation voltage is set by the VID DAC inputs (D0-D5). During suspend mode (SUS = REF or high), the regulation voltage is set by the suspend DAC inputs (S0 and S1).

Note 5: Specifications to $T_A = -40^{\circ}C$ and $+100^{\circ}C$ are guaranteed by design and are not production tested.

AMDモバイルTurion 64 CPUコア電源用、 デュアル位相、Quick-PWMコントローラ

標準動作特性

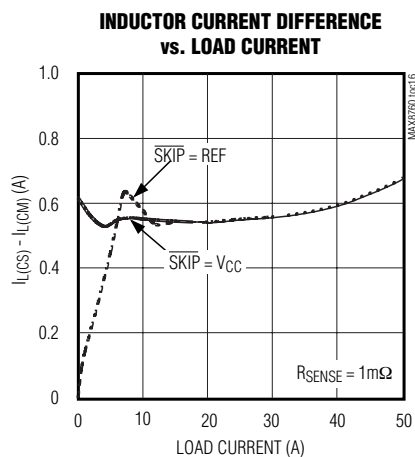
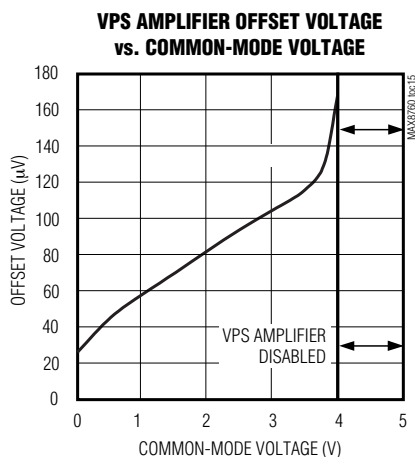
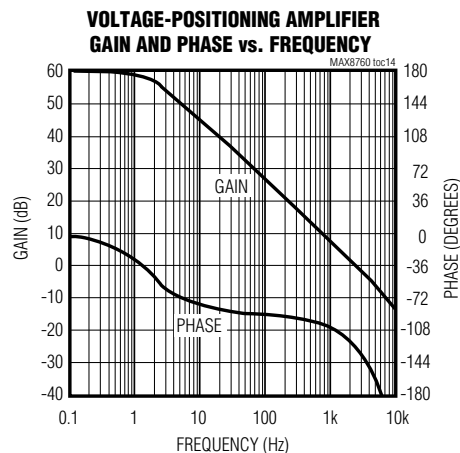
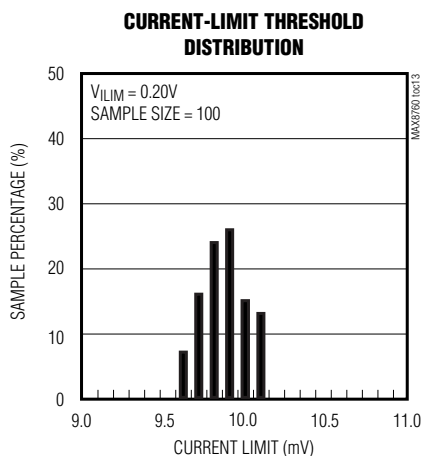
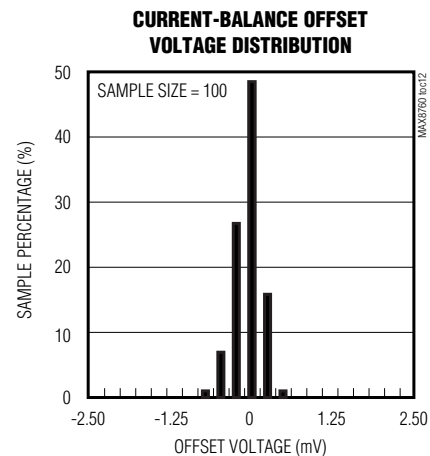
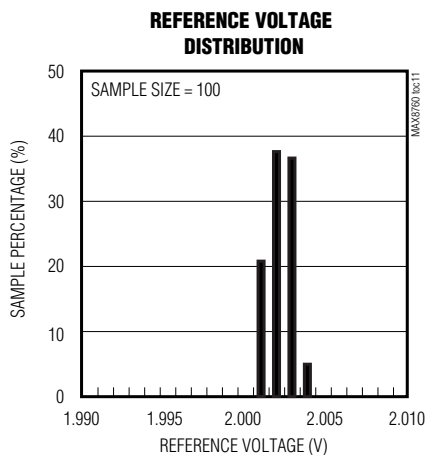
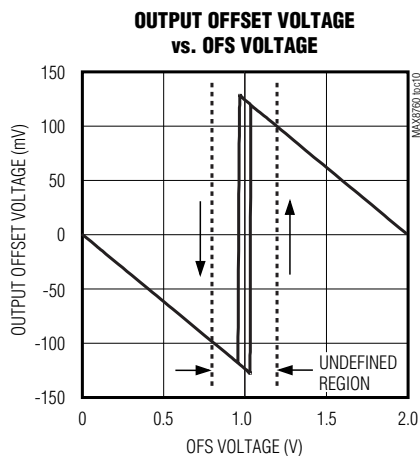
(Circuit of Figure 1, $V_{IN} = 12V$, $V_{CC} = V_{DD} = 5V$, $\overline{SHDN} = \overline{SKIP} = V_{CC}$, D0–D5 set for 1.5V (SUS = GND), S0 and S1 set for 1V (SUS = V_{CC}), OFS = GND, $T_A = +25^\circ C$, unless otherwise specified.)



AMDモバイルTurion 64 CPUコア電源用、 デュアル位相、Quick-PWMコントローラ

標準動作特性(続き)

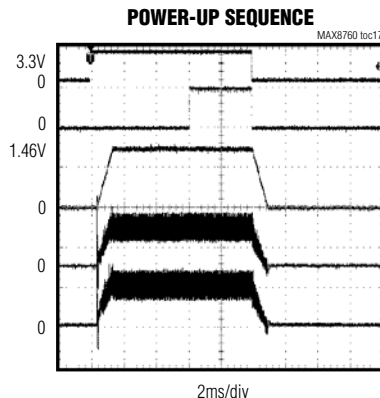
(Circuit of Figure 1, $V_{IN} = 12V$, $V_{CC} = V_{DD} = 5V$, $\overline{SHDN} = \overline{SKIP} = V_{CC}$, D0-D5 set for 1.5V (SUS = GND), S0 and S1 set for 1V (SUS = V_{CC}), OFS = GND, $T_A = +25^\circ C$, unless otherwise specified.)



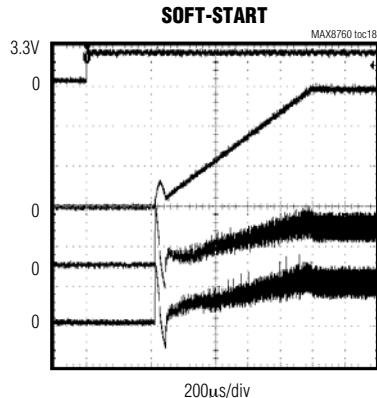
AMDモバイルTurion 64 CPUコア電源用、 デュアル位相、Quick-PWMコントローラ

標準動作特性(続き)

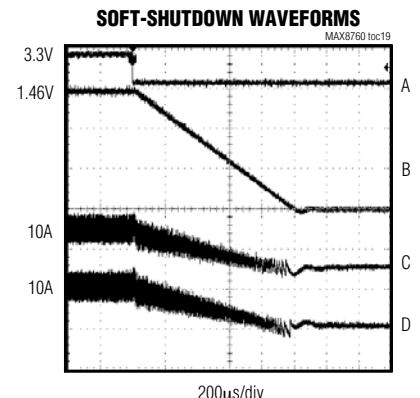
(Circuit of Figure 1, $V_{IN} = 12V$, $V_{CC} = V_{DD} = 5V$, $\overline{SHDN} = \overline{SKIP} = V_{CC}$, D0-D5 set for 1.5V (SUS = GND), S0 and S1 set for 1V (SUS = V_{CC}), OFS = GND, $T_A = +25^\circ C$, unless otherwise specified.)



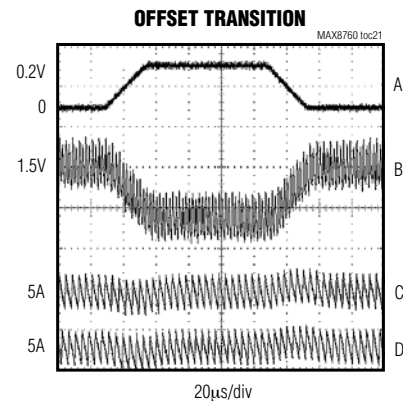
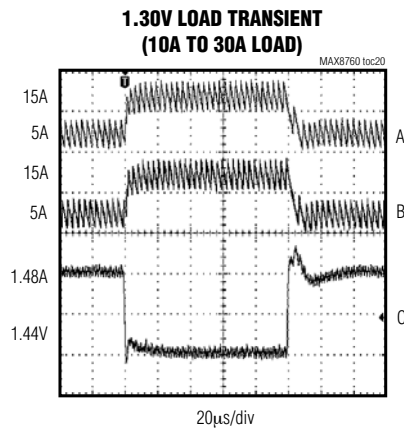
$R_{LOAD} = 75m\Omega$



$R_{LOAD} = 75m\Omega$



$R_{LOAD} = 75m\Omega$

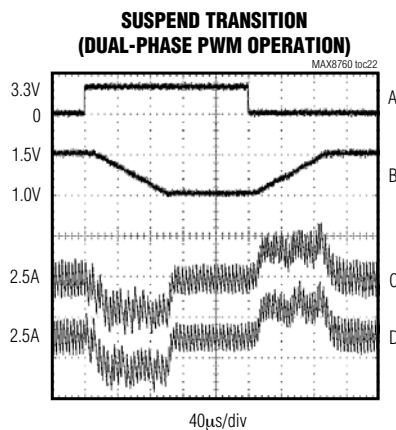


10A LOAD

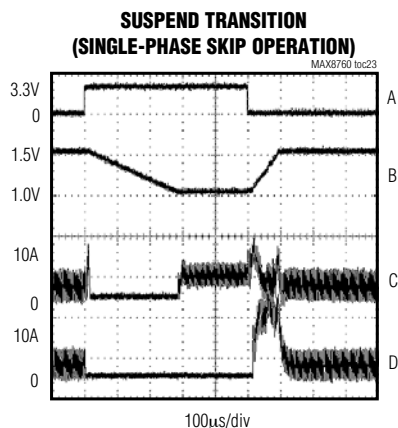
AMDモバイルTurion 64 CPUコア電源用、 デュアル位相、Quick-PWMコントローラ

標準動作特性(続き)

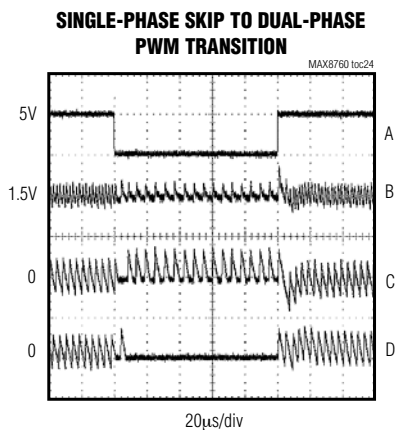
(Circuit of Figure 1, $V_{IN} = 12V$, $V_{CC} = V_{DD} = 5V$, $\overline{SHDN} = \overline{SKIP} = V_{CC}$, D0-D5 set for 1.5V (SUS = GND), S0 and S1 set for 1V (SUS = V_{CC}), OFS = GND, $T_A = +25^\circ C$, unless otherwise specified.)



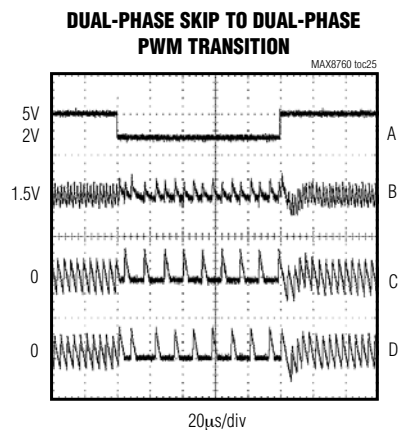
A. SUS, 5V/div
B. $V_{OUT} = 1.5V$ TO $1.0V$, 0.5V/div
C. I_{L1} , 10A/div
D. I_{L2} , 10A/div
5A LOAD, $\overline{SKIP} = V_{CC}$, $R_{TIME} = 64.9k\Omega$



A. SUS, 5V/div
B. $V_{OUT} = 1.5V$ TO $1.0V$, 0.5V/div
C. I_{L1} , 10A/div
D. I_{L2} , 10A/div
5A LOAD, $C_{OUT} = (4) 680\mu F$, $\overline{SKIP} = \overline{SUS}$, $R_{TIME} = 64.9k\Omega$



A. $\overline{SKIP} = V_{CC}$ TO GND, 5V/div
B. 1.5V OUTPUT, 50mV/div
C. I_{L1} , 10A/div
D. I_{L2} , 10A/div
2A LOAD



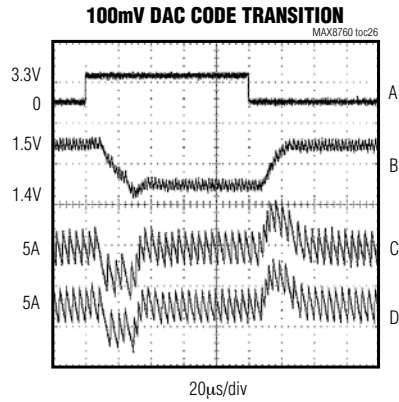
A. $\overline{SKIP} = V_{CC}$ TO REF, 5V/div
B. 1.5V OUTPUT, 50mV/div
C. I_{L1} , 10A/div
D. I_{L2} , 10A/div
2A LOAD

AMDモバイルTurion 64 CPUコア電源用、 デュアル位相、Quick-PWMコントローラ

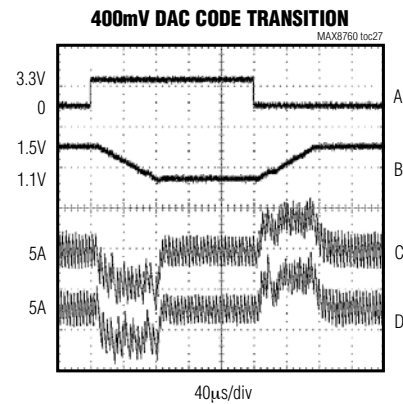
MAX8760

標準動作特性(続き)

(Circuit of Figure 1, $V_{IN} = 12V$, $V_{CC} = V_{DD} = 5V$, $\overline{SHDN} = \overline{SKIP} = V_{CC}$, D0–D5 set for 1.5V (SUS = GND), S0 and S1 set for 1V (SUS = V_{CC}), OFS = GND, $T_A = +25^\circ C$, unless otherwise specified.)



A. D1, 5V/div
B. $V_{OUT} = 1.50V$ TO $1.40V$, 100mV/div
C. I_{L1} , 10A/div
D. I_{L2} , 10A/div
10A LOAD



A. D3, 5V/div
B. $V_{OUT} = 1.50V$ TO $1.10V$, 0.5V/div
C. I_{L1} , 10A/div
D. I_{L2} , 10A/div
10A LOAD

AMDモバイルTurion 64 CPUコア電源用、 デュアル位相、Quick-PWMコントローラ

端子説明

端子	名称	機 能
1	TIME	スルーレート調整端子。内部のスルーレートクロックを設定するためにTIMEとGND間に抵抗器を接続してください。150k Ω ~15k Ω の抵抗器で100kHz~1MHz、 $f_{SLEW} = 500\text{kHz} \times 30\text{k}\Omega / R_{TIME}$ のクロックを設定します。起動およびシャットダウンの間、内部のスルーレートクロックは設定速度の1/4で動作します。
2	TON	オン時間の選択制御入力。この4レベルの入力が'DH_のオン時間を決定するために使われるkファクタの値を設定します('オン時間のワンショット(TON)の項参照)：GND = 550kHz、REF = 300kHz、OPEN = 200kHz、V _{CC} = 100kHzとなります。
3	SUS	サスペンド入力。SUSはトラিসテート入力です。コントローラがSUS端子にオン遷移を検出すると、コントローラは、SUS、S0、S1、およびD0-D5によって決定される新しい電圧レベルに出力電圧を変化させます。新しいDACデータコードに達した後、コントローラは遷移期間に加えて、さらに24 R _{TIME} クロックサイクルの間、VROKを無効とします。いずれのマルチプレクサが公称出力電圧を設定するかを選択するためにSUSを次のように接続してください： 3.3VまたはV _{CC} (ハイ) = サスペンドモード；この場合S0、S1はローレンジサスペンドコード(表5) REF = サスペンドモード；この場合S0、S1はハイレンジサスペンドコード(表5)。 GND = 通常動作；D0-D5 VID DACコード(表4)
4, 5	S0, S1	サスペンドモードの電圧選択入力。S0、S1は、サスペンドモードのマルチプレサ入力に対して、サスペンドモードのVIDコード(表5)を選択する4レベルのデジタル入力。SUSがハイの場合、サスペンドモードのVIDコードがDACに渡され('内部マルチプレクサ'の項を参照)、これは他のいかなる電圧設定に対しても優先されます(図3)。
6	SHDN	シャットダウン制御入力。この入力はバッテリー電圧に耐えることができません。通常動作とするためにはV _{CC} に接続してください。ICをその1 μ A(typ)のシャットダウン状態にするためにはグラウンドに接続してください。通常動作からシャットダウン状態への遷移時は、出力電圧は、TIMEによって設定される出力電圧のスルーレートの4倍で漸減します。シャットダウンモードでは、DLMとDLSをV _{DD} に強制すると、出力がグラウンドにクランプされます。SHDNを12V~15Vに強制すると、過電圧および低電圧保護回路の両方がディセーブル、オーバラップ動作をディセーブル、およびフォルトラッチをクリアします。SHDNは15Vを超えないようにしてください。
7	OFS	オフセット制御のための分圧入力。0 < V _{OFS} < 0.8Vの場合、OFSの電圧の0.125倍が出力から差し引かれます。1.2V < V _{OFS} < 2Vの場合、REFとOFSの差の0.125倍が出力に加算されます。0.8V < V _{OFS} < 1.2Vの範囲は、未定義です。サスペンドモードの間は、コントローラはオフセットアンプをディセーブルとします(SUS = REFまたはハイ)。
8	REF	2Vリファレンス出力。0.22 μ F以上のセラミックコンデンサでGNDにバイパスしてください。リファレンスは外部負荷に100 μ Aを供給することができます。REF端子への負荷は出力電圧精度を悪化させますが、それはREFの負荷レギュレーション誤差によるものです。
9	ILIM	電流制限調整。電流制限スレッショルドは、ILIMがV _{CC} に接続されていると、デフォルトで30mVです。調整モードでは、ILIMの0.2V~1.5Vの範囲で、電流制限スレッショルドはILIMに表れる電圧の正確に1/20です。30mVのデフォルト値に切り替えるILIMのロジックスレッショルドはおよそV _{CC} - 1Vです。
10	V _{CC}	PWMコアへのアナログ電源電圧入力。直列の10 Ω 抵抗器を使ってV _{CC} をシステム電源電圧(4.5V~5.5V)に接続してください。1 μ F以上のセラミックコンデンサを、可能な限りICに接近して配置し、GNDにバイパスしてください。
11	GND	アナロググラウンド。MAX8760のエクスポーズドパッドをアナロググラウンドに接続してください。
12	CCV	電圧積分コンデンサ接続。積分の時定数を設定するために、CCVとアナロググラウンド(GND)間に47pF~1000pF(150pF typ)を接続してください。
13	GNDS	グラウンドのリモートセンス入力。GNDSを直接、CPUのグラウンドセンス端子に接続してください。GNDSは出力電圧を調整するアンプに直接接続されており、レギュレータのグラウンドと負荷のグラウンド間の電圧降下を補償します。

AMDモバイルTurion 64 CPUコア電源用、 デュアル位相、Quick-PWMコントローラ

MAX8760

端子説明(続き)

端子	名称	機 能
14	CCI	電流バランス補償。470pFのコンデンサをCCIとFBの間に接続してください。「電流バランス補償」の項を参照。
15	FB	フィードバック入力。FBは、電圧ポジショニング用オペアンプのフィードバック入力および出力の両方に内部で接続されています。電圧ポジショニングの利得を設定するためには、「電圧ポジショニングの設定」の項を参照してください。
16	OAIN-	オペアンプの反転入力およびオペアンプのディセーブル入力。さらに電圧ポジショニングの利得を得るために内蔵のオペアンプを使用するときは、「電圧ポジショニングの設定」の項で説明されている抵抗器を通して電流検出抵抗器の負端子に接続してください。オペアンプをディセーブルとするためにはOAIN-をV _{CC} に接続してください。オペアンプをディセーブルとするロジックスレッショルドはおよそV _{CC} - 1Vです。
17	OAIN+	オペアンプの非反転入力。さらに電圧ポジショニング利得を得るために内蔵のオペアンプを使うときは、「電圧ポジショニングの設定」の項で説明されている抵抗器を通して電流検出抵抗器の正端子に接続してください。
18	SKIP	パルススキッピングの選択入力。パルススキッピングの場合、コントローラはVROKの上側のスレッショルドを無効とします： 3.3VまたはV _{CC} (ハイ) = デュアル位相の強制PWM動作 REF = デュアル位相のパルススキッピング動作 GND = シングル位相のパルススキッピング動作
19-24	D5-D0	低電圧VID DAC コード入力。D0-D5入力は内部にプルアップ抵抗を備えていません。これらの1.0Vロジック入力はCPUと直接インタフェースするように設計されています。ノーマルモード(表4でSUS = GND)、出力電圧は、D0-D5のロジックレベル電圧によって示されるVIDコードによって設定されます。サスペンドモード(表5でSUS = REFまたはハイ)では、4つのレベルからなるS0、S1のデコードされた状態が出力電圧を設定します。
25	VROK	オープンドレインのパワーグッド出力。出力電圧の遷移が終わった後、電源投入と電源切断時を除いて、OUTがレギュレーションに入るとVROKはハイインピーダンスとなります。スルーレート制御がアクティブ(出力電圧が遷移中)である限りコントローラはVROKを無効とします。VROKはシャットダウン時、ローに強制されます。VROKへのプルアップ抵抗器によってシャットダウン電流が追加されます。電源投入時、VROKは出力がレギュレーションに達した後、3ms(最小)遅延します。
26	BSTM	主ブーストフライングコンデンサ接続。BSTMと直列のオプション抵抗器によってDHMのプルアップ電流の調整が可能です。
27	LXM	主インダクタ接続。LXMはDHMのハイサイドゲートドライバに対する内部の低い方の電源レールとなります。
28	DHM	主ハイサイドゲートのドライバ出力。LXMとBSTM間でスイングします。
29	DLM	主ローサイドゲートのドライバ出力。DLMはPGNDとV _{DD} の間でスイングします。MAX8760が電源断された後、DLMはハイに強制されます。
30	V _{DD}	DLMおよびDLSゲートドライバに対する電源電圧入力。システム電源(4.5V~5.5V)に接続してください。V _{DD} は、2.2μF以上のセラミックコンデンサを用いて、ICに可能な限り近づけて配置し、PGNDにバイパスしてください。
31	PGND	パワーグランド。ローサイドゲートドライバのDLMおよびDLSに対するグランド接続。

AMDモバイルTurion 64 CPUコア電源用、デュアル位相、Quick-PWMコントローラ

端子説明(続き)

端子	名称	機能
32	DLS	副ローサイドゲートのドライバ出力。DLSはPGNDとV _{DD} 間でスイングします。MAX8760が電源断した後、DLSはハイに強制されます。
33	DHS	副ハイサイドゲートのドライバ出力。LXSとBSTS間でスイングします。
34	LXS	副インダクタ接続。LXSはDHSハイサイドゲートドライバに対する内部の低い方の電源レールです。
35	BSTS	副ブーストフライングコンデンサ接続。BSTSと直列に接続するオプションの抵抗器がDHSのプルアップ電流の調整を可能とします。
36	V+	バッテリーの電圧検出接続。PWMのワンショットタイミング用にのみ使用されます。DH ₁ のオン時間は4V~28Vの範囲の入力電圧に逆比例します。
37	CMP	主インダクタの電流検出の正入力
38	CMN	主インダクタの電流検出の負入力
39	CSN	副インダクタの電流検出の正入力
40	CSP	副インダクタの電流検出の負入力

詳細

デュアル180度位相差動作

MAX8760の2つの相は180度の位相差(SKIP = REFまたはハイ)で動作し、入力および出力コンデンサ要件を最小化し、電磁干渉(EMI)を減少し、かつ効率を改善します。これによって、部品点数の削減に効果があり、コストを下げ、ボードスペースを少なくし、そして部品の電力要件を緩和し、MAX8760が大電力でコスト重視のアプリケーションに最適となります。

通常、スイッチングレギュレータは、幾つかの位相に電力を分割するのではなく、単相で電力の転送を行います。これらのアプリケーションでは、入力コンデンサは大きい瞬時電流要件をサポートしなければなりません。高RMSリップル電流は、入力コンデンサの実効直列抵抗(ESR)に関わる I^2R 電力損失によって効率を下げます。したがって、ESRに関する電力損失を減少させて、必要とするRMSリップル電流定格を満たすために、システムは、通常、小さいESRの入力コンデンサを幾つかを並列に接続することが要求されます。

MAX8760では、コントローラは位相が180度異なる2相の間で電流を分担して、通常の動作では、2つのハイサイドMOSFETが同時にオンとなることはありません。各位相の瞬時入力電流は、実質的に半分になり、その結果、入力電圧リップル、ESR電力損失、およびRMSリップル電流を減少させます(「入力コンデンサの選択」の項を参照)。その結果、同じ性能を、より小さくコストの安い入力コンデンサを用いて達成することができます。表1は標準のマルチ位相選択に対する部品選択を示し、表2は部品メーカーのリストです。

過渡オーバーラップ動作

過渡負荷が発生したとき、コントローラの応答時間は、インダクタ電流をいかに速く変化させるかに依存します。過渡負荷が発生したとき、180度の位相差を維持するマルチ位相のコントローラは、等価な単一位相のコントローラよりも、実際に、より遅い応答となります。高速過渡応答とするために、MAX8760は位相オーバーラップモードをサポートし、それは、重い過渡負荷が検出されると、デュアルのレギュレータが同相で動作することを可能とし、応答時間が短縮されます。どちらかのハイサイドMOSFETがオフとなった後、最小のオフ時間の経過後、もし出力電圧がレギュレーション電圧を超えていなければ、コントローラは、次のサイクルのオン時間に両方のハイサイドMOSFETを同時にオンとします。このことによって、総合のインダクタ電流のスルーレートが最大になります。最小のオフ時間の経過後、出力電圧がレギュレーションを超えるまで、位相はオーバーラップされたままです。

位相のオーバーラップモードが終了すると、コントローラは自動的に逆位相の動作を開始します。例えば、オーバーラップが始まる前に副の位相が最後のオン時間パルスを提供していたとすると、オーバーラップ動作が終了するとき、コントローラは主の位相でスイッチングを開始します。

電源投入シーケンス

MAX8760は、SHDNがハイに駆動されるとイネーブルされます(図2)。リファレンスが最初に電源投入されます。リファレンスとそのUVLOスレッショルドを超えると、PWMコントローラがDACターゲットを評価して、スイッチングを開始します。

AMDモバイルTurion 64 CPUコア電源用、デュアル位相、Quick-PWMコントローラ

表1. 標準のマルチ位相アプリケーションに対する部品選択

DESIGNATION	MAX8760 AMD MOBILE COMPONENTS
	Circuit of Figure 1
Input Voltage Range	7V to 24V
VID Output Voltage (D5–D0)	1.3V (D5–D0 = 001010)
Suspend Voltage (SUS, S0, S1)	Not used (SUS = GND)
Maximum Load Current	30A
Number of Phases (η_{TOTAL})	Two phases
Inductor (per Phase)	0.56 μ H Panasonic ETQP4LR56WFC
Switching Frequency	300kHz (TON = REF)
High-Side MOSFET (N_H , per phase)	Siliconix (1) Si7886DP
Low-Side MOSFET (N_L , per phase)	Siliconix (2) Si7356DP
Total Input Capacitance (C_{IN})	(4) 10 μ F, 25V Taiyo Yuden TMK432BJ106KM or TDK C4532X5R1E106M
Total Output Capacitance (C_{OUT})	(4) 330 μ F, 2.5V Sanyo 2R5TPE330M9
Current-Sense Resistor (R_{SENSE} , per Phase)	1m Ω Panasonic ERJM1WTJ1M0U

MAX8760の場合、スルーレートコントローラは、D0–D5(SUS = GND)またはS0とS1(SUS = REFまたはハイ)によって設定される適切な動作電圧になるまで、出力電圧を12.5mV刻みで漸増します(表3と4を参照)。漸増速度は抵抗器 R_{TIME} によって設定されます(「出力電圧遷移時間」の項を参照)。

漸増速度は抵抗器 R_{TIME} によって設定される速度の1/4です(「出力電圧遷移時間」の項を参照)。コントローラは、MAX8760がターゲットのDACコードに達した後の少なくとも3ms後までVROKをロー状態に強制します。

シャットダウン

\overline{SHDN} がローになると、MAX8760はローパワーのスタンバイモードに入ります。VROKは即座にローに強制されて、出力電圧は、 R_{TIME} によって設定されるクロック速度の4倍で、LSB刻みで0Vまで漸減されます：

$$t_{SHDN} \leq \frac{4}{f_{SLEW}} \left(\frac{V_{DAC}}{V_{LSB}} \right)$$

ここで、 $f_{SLEW} = 500\text{kHz} \times 30\text{k}\Omega / R_{TIME}$ 、 V_{DAC} はコントローラがシャットダウンシーケンスを開始するときのDACの設定値、そして $V_{LSB} = 12.5\text{mV}$ はDACの最小電圧増分です。長期間($4/f_{SLEW}$)にわたって出力を変化させて出力コンデンサをゆっくりと放電することは、負のインダクタ電流の平均値を小さく維持し(制動応答)、

それによって、コントローラがローサイドMOSFETを常時オンとして出力を急速に放電する場合(無制動応答)に起こる負の出力電圧偏移を排除します。このため、負の出力電圧偏移をクランプするために出力とグランド間に接続されるショットキダイオードの必要性を排除します。DACが0Vの設定値に達したとき、 DL_{-} はハイとなり、 DH_{-} はローとなり、リファレンスはオフ、そして電源電流はおよそ1 μ Aに低下します。出力の低電圧ロックアウト、出力の過電圧ロックアウト、または過熱シャットダウンのフォルト状態が、シャットダウンシーケンスをアクティブにしコントローラがフォルトラッチをセットすることによって、コントローラが再スタートすることを防ぎます。フォルトラッチをクリアしてコントローラを再びアクティブにするためには、 \overline{SHDN} をトグルするか、または V_{CC} 電源を一度1V以下に低下させてください。

\overline{SHDN} がハイになると、リファレンスの電源がオンとなります。リファレンス電圧がそのUVLO電圧を超えると、コントローラはDACのターゲットを評価してスイッチングを開始します。スルーレートコントローラは、抵抗器 R_{TIME} によって設定されているスルーレートの1/4で、現在選択されている出力電圧の設定まで、0VからLSB刻みで漸増します(「電源投入シーケンス」の項を参照)。従来のソフトスタート(可変の電流制限)回路と異なるため、即座に最大電流が使用可能となります。

AMDモバイルTurion 64 CPUコア電源用、 デュアル位相、Quick-PWMコントローラ

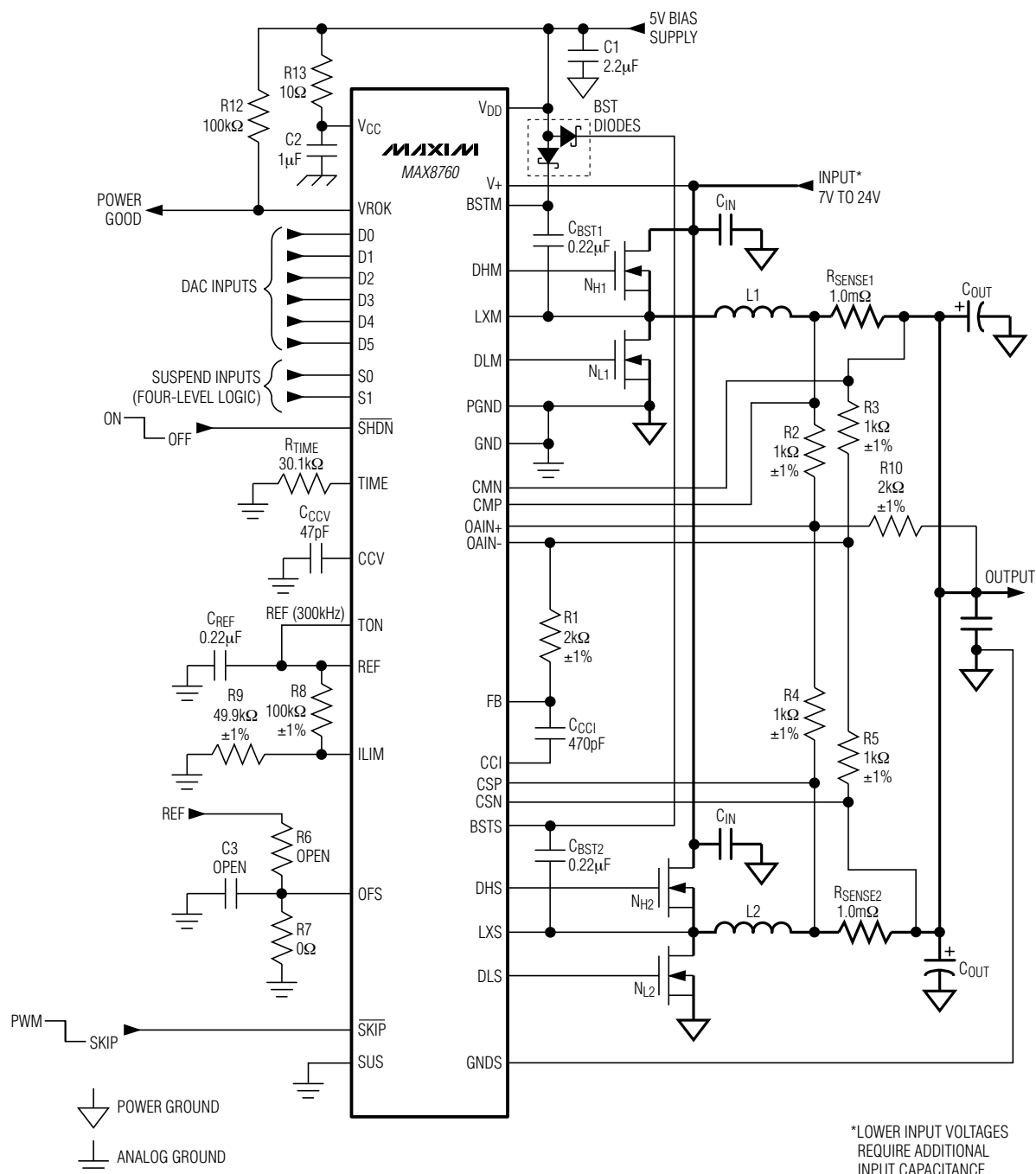


図1. 標準の2相AMDモバイル30Aの動作回路

AMDモバイルTurion 64 CPUコア電源用、 デュアル位相、Quick-PWMコントローラ

MAX8760

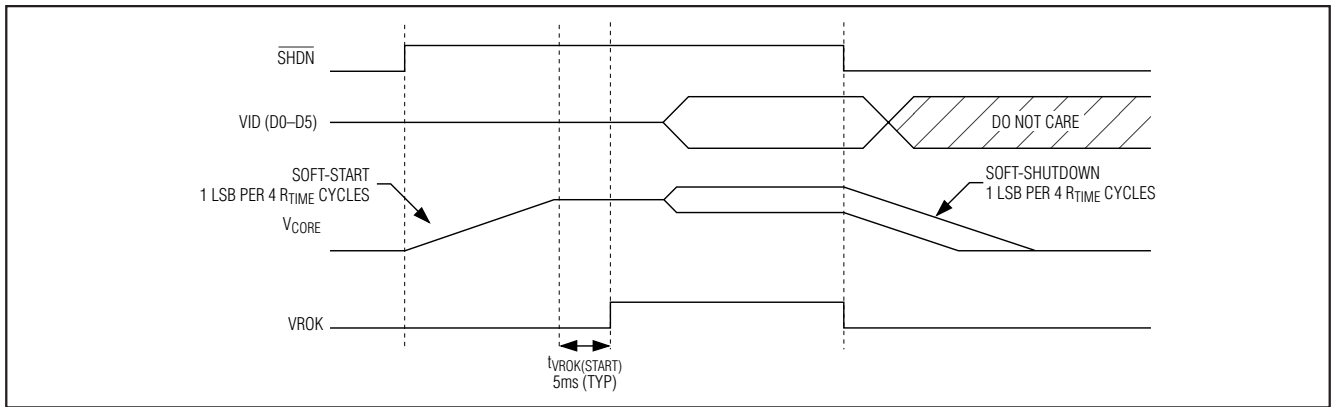


図2. 電源投入およびシャットダウンシーケンスのタイミング図

表2. 部品メーカー

MANUFACTURER	PHONE	WEBSITE
BI Technologies	714-447-2345 (USA)	www.bitechnologies.com
Central Semiconductor	631-435-1110 (USA)	www.centalsemi.com
Coilcraft	800-322-2645 (USA)	www.coilcraft.com
Coiltronics	561-752-5000 (USA)	www.coiltronics.com
Fairchild Semiconductor	888-522-5372 (USA)	www.fairchildsemi.com
International Rectifier	310-322-3331 (USA)	www.irf.com
Kemet	408-986-0424 (USA)	www.kemet.com
Panasonic	847-468-5624 (USA)	www.panasonic.com
Sanyo	65-6281-3226 (Singapore)	www.secc.co.jp
Siliconix (Vishay)	203-268-6261 (USA)	www.vishay.com
Sumida	408-982-9660 (USA)	www.sumida.com
Taiyo Yuden	03-3667-3408 (Japan) 408-573-4150 (USA)	www.t-yuden.com
TDK	847-803-6100 (USA) 81-3-5201-7241 (Japan)	www.component.tdk.com
TOKO	858-675-8013 (USA)	www.tokoam.com

内部マルチプレクサ

MAX8760は、異なったプロセッサ状態に対応した3つの異なったDACコードの設定の内の1つを選択するユニークなDAC入力マルチプレサ(MUX)を内蔵しています(図3)。起動時、MAX8760はD0-D5(SUS = GND)またはS0、S1(SUS = REFまたはハイ)の入力デコーダからのDACコードを選択します。

DAC入力(D0-D5)

通常の強制PWM動作(SUS = GND)の間、デジタル-アナログコンバータ(DAC)はD0-D5入力を用いて出力

電圧を設定します。D0-D5端子をオープン状態にしないでください。D0-D5はMAX8760がアクティブの間に変更することができ、新しい出力電圧状態への遷移を開始します。D0-D5を同時に変化させて、各ビット間のスキューが1 μ sを超えないようにしてください。さもないと、DACの誤った読取りによって誤った電圧レベルへ一時的に遷移し、その後正しい電圧レベルへの予定の遷移を経て、全体の遷移時間が長くなります。利用可能なDACコードとその結果の出力電圧はAMD K9の電圧仕様に対応しています(表4)。

AMDモバイルTurion 64 CPUコア電源用、デュアル位相、Quick-PWMコントローラ

表3. 動作モードの真理値表

$\overline{\text{SHDN}}$	SUS	$\overline{\text{SKIP}}$	OFS	OUTPUT VOLTAGE	OPERATING MODE
GND	x	x	x	GND	Low-Power Shutdown Mode. DL_ is forced high, DH_ is forced low, and the PWM controller is disabled. The supply current drops to 1 μ A (typ).
V _{CC}	GND	V _{CC}	GND or REF	D0–D5 (no offset)	Normal Operation. The no-load output voltage is determined by the selected VID DAC code (D0–D5, Table 4).
V _{CC}	x	GND or REF	GND or REF	D0–D5 (no offset)	Pulse-Skipping Operation. When $\overline{\text{SKIP}}$ is pulled low, the MAX8760 immediately enters pulse-skipping operation allowing automatic PWM/PFM switchover under light loads. The VROK upper threshold is blanked.
V _{CC}	GND	x	0 to 0.8V or 1.2V to 2V	D0–D5 (plus offset)	Deep-Sleep Mode. The no-load output voltage is determined by the selected VID DAC code (D0–D5, Table 4) plus the offset voltage set by OFS.
V _{CC}	REF or High	x	x	SUS, S0–S1 (no offset)	Suspend Mode. The no-load output voltage is determined by the selected suspend code (SUS, S0, S1, Table 5), overriding all other active modes of operation.
V _{CC}	x	x	x	GND	Fault Mode. The fault latch has been set by either UVP, OVP, or thermal shutdown. The controller remains in FAULT mode until V _{CC} power is cycled or $\overline{\text{SHDN}}$ toggled.

4レベルロジック入力

TONとS0、S1は4レベルのロジック入力です。これらの入力は多数の端子を追加することなくコントローラの機能を拡張するのに役立ちます。4レベルのロジック入力はスタティック入力用です。開放にした場合、内部の抵抗分圧器が入力電圧をおよそ3.5Vに設定します。したがって、その他のロジックレベルの1つを選択するためには、4レベルのロジック入力をV_{CC}、REF、またはGNDに直接、接続してください。正確なロジックレベル電圧は「Electrical Characteristics(電気的特性)」の表を参照してください。

サスペンドモード

プロセッサがローパワーのスタンバイモードに入った場合、それは、電力消費を減少させるために、レギュレータを低出力電圧に設定します。MAX8760は4レベルのS0、S1入力およびトライステートのSUS入力によって設定される、独立したサスペンドモード出力電圧コードを備えています。CPUが動作をサスペンドする(SUS = REFまたはハイ)とき、コントローラはオフセットアンプをディセーブルして、どちらかのD0–D5によって設定される5ビットVIDのDACコードを優先させます(通常動作)。マスタコントローラは出力を選択されたサスペンドモード電圧に変化させます。遷移の間、MAX8760は、スルーレートコントローラがサスペンドモード電圧に達してからR_{TIME}による24クロックサイクルまで、VROKおよびUVPフォルト保護を無効とします。

SUSはGND、REF、またはハイのトライステートのロジック入力です。これによって、端子を余分に追加することなく、機能を拡張します。この入力は、専用のオープンドレイン出力にREF(またはV_{CC}からの抵抗分圧器)、またはロジックレベルのバイアス電源(3.3V以上)をプルアップ抵抗器に接続して駆動されるように設計されています。REFにプルアップされると、MAX8760は上側のサスペンド電圧範囲を選択します。ハイ(2.7V以上)にプルされると、コントローラは、下側サスペンド電圧範囲を選択します。正確なロジックレベル電圧は「Electrical Characteristics(電気的特性)」の表を参照してください。

出力電圧遷移時間

MAX8760は制御されたモード遷移を実行するように設計されており、自動的に入力サージ電流を最小化します。この機能は理想に近い遷移を可能とし、所定の出力コンデンサに対して起こり得る最小のピーク電流で新しい出力電圧に妥当な時間で到達することを保証します。

出力電圧の遷移の最初に、MAX8760はVROK出力を無効として、状態の変化を防止します。VROKは、遷移中は無効のままであり、スルーレートコントローラが最後のDACコード値を設定し終わってから24クロックサイクル後にイネーブルされます。スルーレートのクロック周波数(抵抗R_{TIME}によって設定)は、遷移が最大の割り当てられた時間内で完了することが保証されるように十分速く設定されなければなりません。

AMDモバイルTurion 64 CPUコア電源用、 デュアル位相、Quick-PWMコントローラ

MAX8760

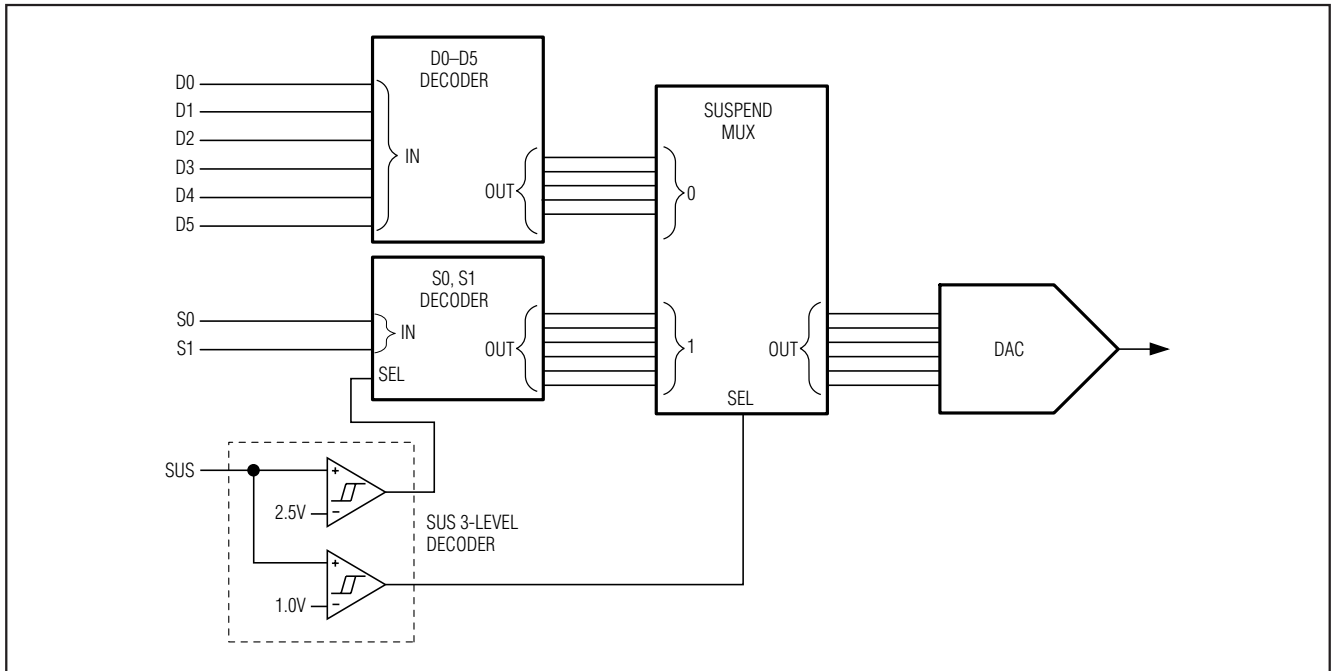


図3. 内蔵マルチプレクサのファンクションダイアグラム

スルーレートコントローラは、ソフトスタート、ソフトシャットダウン、およびサスペンドモード遷移中では12.5mVステップで出力電圧を遷移させます。遷移の合計時間は R_{TIME} 、電圧差、およびMAX8760のスルーレートクロックの精度に依存し、出力コンデンサの合計値には依存しません。出力コンデンサが大きいほど、遷移に要するサージ電流が大きくなります。MAX8760は、サージ電流が I_{LIM} によって設定された電流制限値以下では、計算された時間に遷移を完了するために要する電流を自動的に最小レベルに制御します。遷移時間は次の式で与えられます：

$$t_{SLEW} \approx \frac{1}{f_{SLEW}} \left(\frac{V_{OLD} - V_{NEW}}{V_{LSB}} \right) \text{ for } V_{OUT} \text{ rising}$$

$$t_{SLEW} \approx \frac{1}{f_{SLEW}} \left[\left(\frac{V_{OLD} - V_{NEW}}{V_{LSB}} \right) + 2 \right] \text{ for } V_{OUT} \text{ falling}$$

ここで、 $f_{SLEW} = 500\text{kHz} \times 30\text{k}\Omega / R_{TIME}$ 、 V_{OLD} は元のDAC設定値、 V_{NEW} は新しいDAC設定値、そして $V_{LSB} = 12.5\text{mV}$ はDACの最小電圧刻みです。立下りエッジにおいてクロックサイクルを2個追加するのは内部の同期化遅延によるものです。 f_{SLEW} 限界に対しては「Electrical Characteristics(電気的特性)」の表における「TIME Frequency Accuracy」を参照してください。

R_{TIME} の実用的な範囲は $15\text{k}\Omega \sim 150\text{k}\Omega$ であり、これは12.5mVステップの場合の $1.0\mu\text{s} \sim 10\mu\text{s}$ に対応しています。DACは離散的なステップを取りますが、出力フィルタは遷移を比較的滑らかにします。出力電圧が遷移するために要する平均インダクタ電流は次の式で表されます：

$$I_L \approx C_{OUT} \times V_{LSB} \times f_{SLEW}$$

AMDモバイルTurion 64 CPUコア電源用、 デュアル位相、Quick-PWMコントローラ

MAX8760

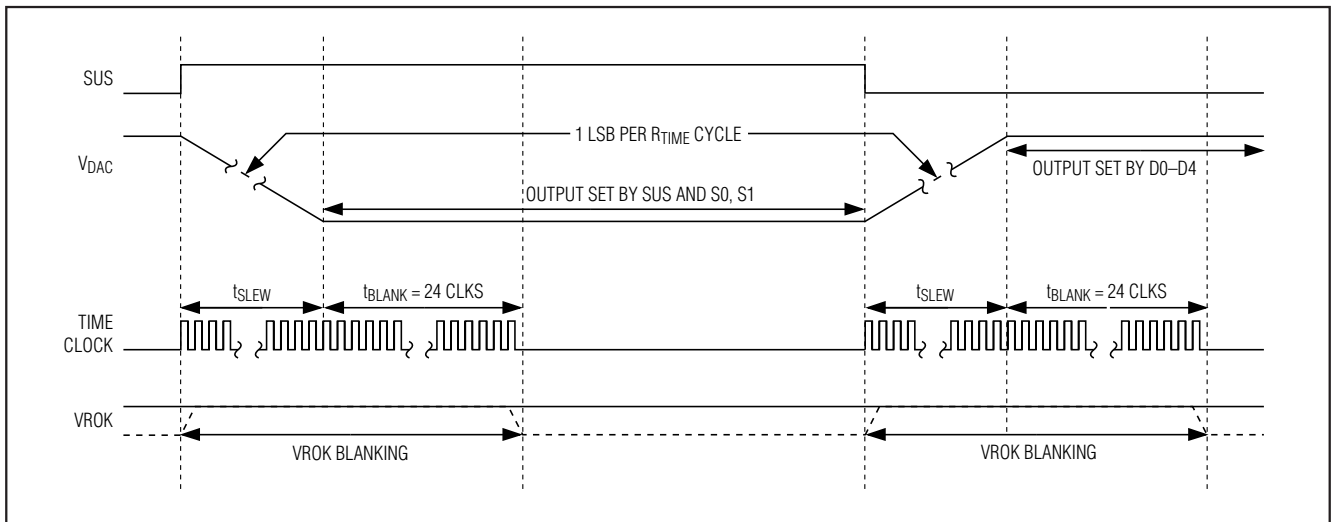


図4. サスペンド遷移

フォルト保護

出力過電圧保護

OVP回路はハイサイドMOSFETの短絡からCPUを保護し、大電流を流してバッテリーのヒューズを溶断するように設計されています。MAX8760は過電圧フォルトに対して出力を連続して監視します。出力電圧が固定の2.0V(typ)スレッショルドを超えると、コントローラはOVPフォルトを検出します。OVP回路が過電圧フォルトを検出すると、それは即座にフォルトラッチをセットし、ハイサイドMOSFETをオフとして、DLをハイに強制します。

この動作は出力コンデンサを放電して、出力をグラウンドに強制します。過電圧を起こした状態(ハイサイドMOSFETの短絡など)が持続していると、バッテリーのヒューズが溶断します。 $\overline{\text{SHDN}}$ のトグル、または V_{CC} 電源を1V以下に低下させてサイクルし、フォルトラッチがクリアされるまで、コントローラはシャットダウンを持続します。

コントローラが「フォルトなしテストモード」の場合は、OVPはディセーブルされます(「フォルトなしテストモード」の項を参照)。

出力の低電圧シャットダウン

出力UVP機能はフォールドバック電流制限に似ていますが、可変電流制限ではなくタイマを採用しています。MAX8760の出力電圧が公称値の70%を下回ると、コントローラはシャットダウンシーケンスをアクティブにして、フォルトラッチをセットします。

コントローラが0VのDACコード設定値に漸減すると、DL_ローサイドゲートドライバはハイに強制され、DH_ハイサイドゲートドライバはローに強制されます。ラッチをクリアして、コントローラを再びアクティブにするためには、 $\overline{\text{SHDN}}$ をトグルするか、または V_{CC} を一度1V以下に下げる操作をしてください。UVPは出力電圧の

遷移時には無視され、コントローラが最終のDACコード値に達してからさらに24クロックサイクルの間、無効のままです。

UVPは「フォルトなしテストモード」の間はディセーブルとすることができます(「フォルトなしテストモード」の項を参照)。

過熱フォルト保護

MAX8760は過熱フォルト保護回路を備えています。ジャンクション温度が+160°Cを超えると、熱センサはフォルトラッチおよびソフトシャットダウンシーケンスをアクティブにします。コントローラが0VのDACコード設定値に漸減すると、DL_ローサイドゲートドライバをハイに強制し、DH_ハイサイドゲートドライバをローに強制します。ジャンクション温度が15°Cだけ低下した後、ラッチをクリアして、コントローラを再びアクティブにするためには、 $\overline{\text{SHDN}}$ をトグルするか、または V_{CC} を一度1V以下に下げる操作をしてください。

過熱シャットダウンは「フォルトなしテストモード」の間はディセーブルすることができます(「フォルトなしテストモード」の項を参照)。

フォルトなしテストモード

ラッチフォルト保護機能およびオーバラップモードは試作ブレッドボードのプロセスを複雑化する可能性があります。それは、問題を判断する時間が(最大で)数ミリ秒だからです。このために、フォルト保護(過電圧保護、低電圧保護、および過熱シャットダウン)およびオーバラップモードをディセーブルとする「フォルトなしテストモード」が提供されます。それに加えて、このテストモードは既に設定されていたフォルトラッチをクリアします。 $\overline{\text{SHDN}}$ を12V~15Vに強制すると、「フォルトなしテストモード」に入ります。

AMDモバイルTurion 64 CPUコア電源用、 デュアル位相、Quick-PWMコントローラ

MAX8760

表4. 出力電圧ID DACのコード表(SUS = GND)

D5	D4	D3	D2	D1	D0	OUTPUT VOLTAGE (V)
0	0	0	0	0	0	1.5500
0	0	0	0	0	1	1.5250
0	0	0	0	1	0	1.5000
0	0	0	0	1	1	1.4750
0	0	0	1	0	0	1.4500
0	0	0	1	0	1	1.4250
0	0	0	1	1	0	1.4000
0	0	0	1	1	1	1.3750
0	0	1	0	0	0	1.3500
0	0	1	0	0	1	1.3250
0	0	1	0	1	0	1.3000
0	0	1	0	1	1	1.2750
0	0	1	1	0	0	1.2500
0	0	1	1	0	1	1.2250
0	0	1	1	1	0	1.2000
0	0	1	1	1	1	1.1750
0	1	0	0	0	0	1.1500
0	1	0	0	0	1	1.1250
0	1	0	0	1	0	1.1000
0	1	0	0	1	1	1.0750
0	1	0	1	0	0	1.0500
0	1	0	1	0	1	1.0250
0	1	0	1	1	0	1.0000
0	1	0	1	1	1	0.9750
0	1	1	0	0	0	0.9500
0	1	1	0	0	1	0.9250
0	1	1	0	1	0	0.9000
0	1	1	0	1	1	0.8750
0	1	1	1	0	0	0.8500
0	1	1	1	0	1	0.8250
0	1	1	1	1	0	0.8000
0	1	1	1	1	1	0.7750

D5	D4	D3	D2	D1	D0	OUTPUT VOLTAGE (V)
1	0	0	0	0	0	0.7625
1	0	0	0	0	1	0.7500
1	0	0	0	1	0	0.7375
1	0	0	0	1	1	0.7250
1	0	0	1	0	0	0.7125
1	0	0	1	0	1	0.7000
1	0	0	1	1	0	0.6875
1	0	0	1	1	1	0.6750
1	0	1	0	0	0	0.6625
1	0	1	0	0	1	0.6500
1	0	1	0	1	0	0.6375
1	0	1	0	1	1	0.6250
1	0	1	1	0	0	0.6125
1	0	1	1	0	1	0.6000
1	0	1	1	1	0	0.5875
1	0	1	1	1	1	0.5750
1	1	0	0	0	0	0.5625
1	1	0	0	0	1	0.5500
1	1	0	0	1	0	0.5375
1	1	0	0	1	1	0.5250
1	1	0	1	0	0	0.5125
1	1	0	1	0	1	0.5000
1	1	0	1	1	0	0.4875
1	1	0	1	1	1	0.4750
1	1	1	0	0	0	0.4625
1	1	1	0	0	1	0.4500
1	1	1	0	1	0	0.4375
1	1	1	0	1	1	0.4250
1	1	1	1	0	0	0.4125
1	1	1	1	0	1	0.4000
1	1	1	1	1	0	0.3875
1	1	1	1	1	1	0.3750

AMDモバイルTurion 64 CPUコア電源用、デュアル位相、Quick-PWMコントローラ

表5. サスペンドモードのDACコード

LOWER SUSPEND CODES			
SUS	S1	S0	OUTPUT VOLTAGE (V)
HIGH	GND	GND	0.800
HIGH	GND	REF	0.775
HIGH	GND	OPEN	0.750
HIGH	GND	V _{CC}	0.725
HIGH	REF	GND	0.700
HIGH	REF	REF	0.675
HIGH	REF	OPEN	0.650
HIGH	REF	V _{CC}	0.625
HIGH	OPEN	GND	0.600
HIGH	OPEN	REF	0.575
HIGH	OPEN	OPEN	0.550
HIGH	OPEN	V _{CC}	0.525
HIGH	V _{CC}	GND	0.500
HIGH	V _{CC}	REF	0.475
HIGH	V _{CC}	OPEN	0.450
HIGH	V _{CC}	V _{CC}	0.425

UPPER SUSPEND CODES			
SUS	S1	S0	OUTPUT VOLTAGE (V)
REF	GND	GND	1.200
REF	GND	REF	1.175
REF	GND	OPEN	1.150
REF	GND	V _{CC}	1.125
REF	REF	GND	1.100
REF	REF	REF	1.075
REF	REF	OPEN	1.050
REF	REF	V _{CC}	1.025
REF	OPEN	GND	1.000
REF	OPEN	REF	0.975
REF	OPEN	OPEN	0.950
REF	OPEN	V _{CC}	0.925
REF	V _{CC}	GND	0.900
REF	V _{CC}	REF	0.875
REF	V _{CC}	OPEN	0.850
REF	V _{CC}	V _{CC}	0.825

*入力ロジックレベルをハイとするためには、トライステートのSUS入力を2.7V以上の電源(3.3VまたはV_{CC})に接続してください。

マルチ位相Quick-PWM

5Vのバイアス電源(V_{CC}およびV_{DD})

Quick-PWMコントローラはバッテリーに加えて、外部からの5Vのバイアス電源を必要とします。通常、この5Vバイアス電源はノートブックの95%効率の5Vシステム電源です。バイアス電源をICの外部から供給すると効率が改善され、PWM回路とゲートドライバに供給するために必要となる5Vリニアレギュレータに関するコストが不要となります。もし、スタンダアロンの機能を必要とする場合は、5Vのバイアス電源は外部のリニアレギュレータを使って生成することができます。

5Vバイアス電源はV_{CC}(PWMコントローラ)とV_{DD}(ゲート駆動電力)を供給しなければならないため、引き出される最大電流は次のようになります：

$$I_{BIAS} = I_{CC} + f_{SW}(Q_G(LOW) + Q_G(HIGH))$$

ここで、I_{CC}は「Electrical Characteristics(電気的特性)」の表で提供され、f_{SW}はスイッチング周波数であり、そしてQ_G(LOW)およびQ_G(HIGH)はV_{GS} = 5VにおけるMOSFETのデータシートに記載の総合ゲート電荷仕様限界です。

入力電源が固定の4.5V~5.5V電源の場合、V₊とV_{DD}は相互に接続することができます。もし、5Vバイアスが

バッテリー電圧よりも先に投入されると、イネーブル信号(SHDNがローからハイとなる)は、起動するに十分なバッテリー電圧になるまで遅延しなければなりません。

入力フィードフォワード付自走一定オン時間PWMコントローラ

Quick-PWM制御方式は、擬似固定周波数、一定オン時間の電流モードレギュレータであり、入力電圧フィードフォワードを備えています(図5)。この方式では出力コンデンサのESRが電流検出用抵抗器として使用しており、出力リップル電圧がPWM用の傾斜波信号となります。制御アルゴリズムは単純です：ハイサイドスイッチのオン時間はワンショットによってのみ決定され、その期間は入力電圧に反比例し、出力電圧または主と副の、インダクタ電流間の差に直接比例します(「オン時間のワンショット(TON)」の項を参照)。他方のワンショットは最小オフ時間を設定します。オン時間のワンショットは、誤差コンパレータがロー、選択された位相のインダクタ電流が谷電流制限スレッショルドを下回り、そして最小オフ時間ワンショットがタイムアウトになると、トリガされます。コントローラは、誤差コンパレータが出力電圧の設定ポイントを下回った後は主および副の位相を交互にトリガすることによって180度の逆相動作を維持します。

AMDモバイルTurion 64 CPUコア電源用、 デュアル位相、Quick-PWMコントローラ

MAX8760

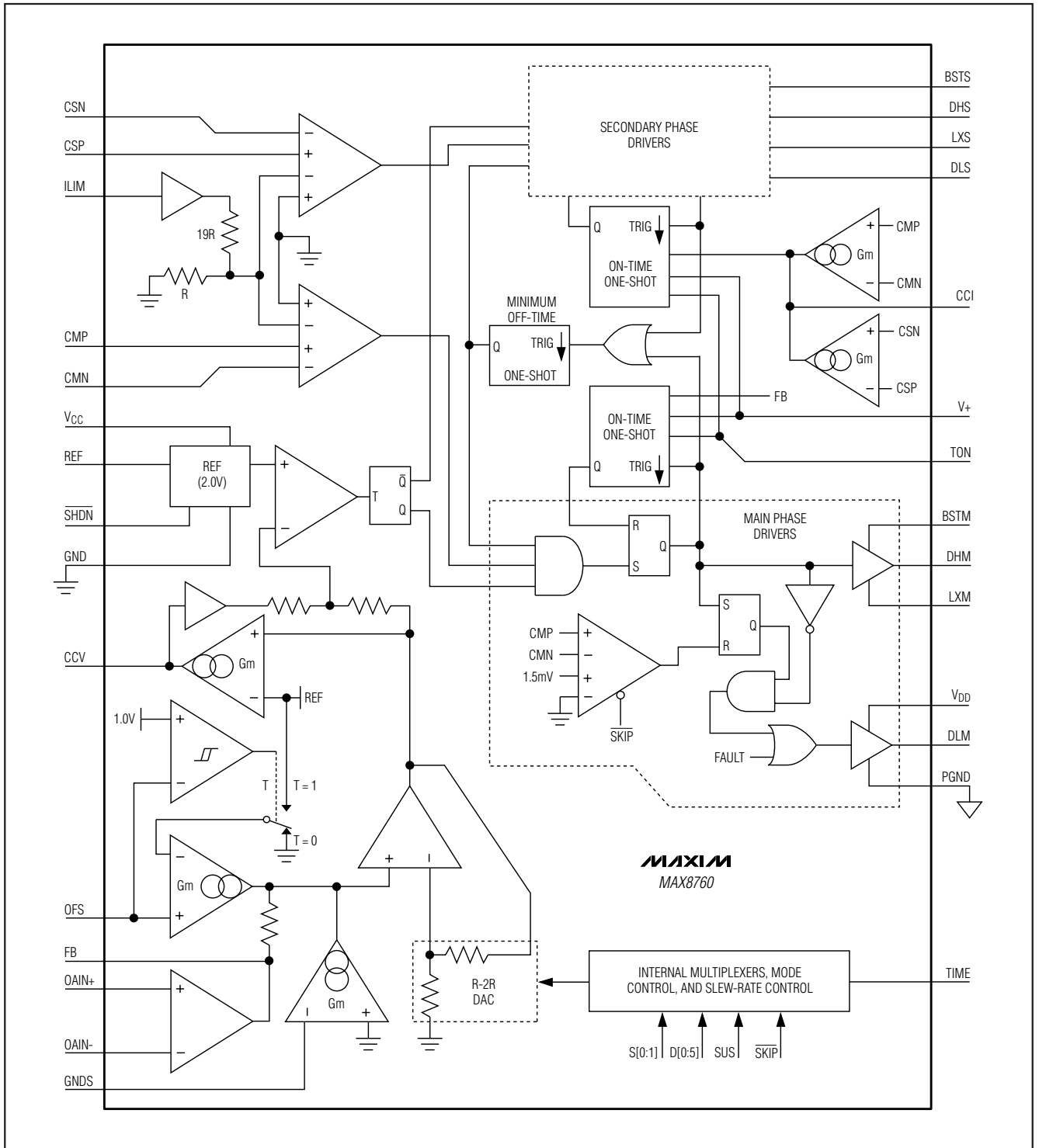


図5. デュアル位相のQuick-PWMファンクションダイアグラム

AMDモバイルTurion 64 CPUコア電源用、デュアル位相、Quick-PWMコントローラ

オン時間のワンショット(TON)

各位相のコアは、ハイサイドMOSFETのオン時間を設定する、高速の低ジッタ、調整可能なワンショットを備えています。主位相に対するワンショットは、入力およびフィードバック電圧にตอบสนองしてオン時間を変化させます。主のハイサイドスイッチのオン時間は、 V_{IN} + 入力で測定される入力電圧に逆比例し、フィードバック電圧(V_{FB})に比例します：

$$t_{ON(MAIN)} = \frac{K(V_{FB} + 0.075V)}{V_{IN}}$$

ここで、KはTON端子のストラップ接続によって設定され(表6)、0.075VはローサイドMOSFETスイッチの両端間の予想される降下に対応するための近似値です。

副位相に対応するワンショットは入力電圧、および主と副のインダクタ電流間の差にตอบสนองしてそのオン時間を変化させます。2つの同じトランスコンダクタンスアンプはマスタとスレーブの電流検出信号間の差を積分します。その加算された出力は内部でCCIに接続されており、CCIとFBの間に接続された補償回路を使って積分時定数の調整を可能とします。

結果として生じる補償電流と電圧は次の式によって決定することができます：

$$I_{CCI} = G_M (V_{CMP} - V_{CMN}) - G_M (V_{CSP} - V_{CSN})$$

$$V_{CCI} = V_{FB} + I_{CCI} Z_{CCI}$$

ここで、 Z_{CCI} はCCI出力のインピーダンスです。副のオン時間のワンショットは副のハイサイドMOSFETのオン時間を設定するために、この積分された信号(V_{CCI})を使用します。主および副の電流検出信号($V_{CM} = V_{CMP} - V_{CMN}$ および $V_{CS} = V_{CSP} - V_{CSN}$)はアンバランスとなると、トランスコンダクタンスアンプが副のオン時間を調整し、それは電流検出信号が適切にバランスされるまで、副のインダクタ電流を増加または減少させます：

$$t_{ON(2ND)} = K \left(\frac{V_{CCI} + 0.075V}{V_{IN}} \right)$$

$$= K \left(\frac{V_{FB} + 0.075V}{V_{IN}} \right) + K \left(\frac{I_{CCI} Z_{CCI}}{V_{IN}} \right)$$

$$= (\text{Main on-time}) + (\text{Secondary Current Balance Correction})$$

このアルゴリズムは、固定周波数のクロック発生器がないにも関わらず、ほとんど一定のスイッチング周波数とバランスしたインダクタ電流が得られます。一定周波数の利点は2つあります：1つ目は、ノイズに敏感な455kHz IFバンドのような周波数を避けるように選択することが可能であること、2つ目は、インダクタの

リップル電流の動作ポイントが比較的一定に留まり、このため設計法および出力電圧リップルの予測が容易となることです。オン時間のワンショットは、「Electrical Characteristics(電気的特性)」の表に規定された動作ポイントにおいて優れた精度を保ちます。「Electrical Characteristics(電気的特性)」の表に規定された条件から大幅にかけ離れた動作ポイントにおけるオン時間は広い範囲で変動します。例えば300kHzと設定すると、12Vを大きく超える入力では標準値でおよそ3%低い周波数となります。これは非常に短いオン時間が必要となるからです。

オン時間はスイッチング周波数に大雑把に変換されます。「Electrical Characteristics(電気的特性)」の表において保証されたオン時間は外付けのハイサイドMOSFETのスイッチングディレイの影響を受けます。インダクタ、2つのMOSFET、出力コンデンサのESR、および出力およびグランドのプリント基板の銅損などの抵抗損失は大出力電流においてスイッチング周波数を高くする傾向にあります。また、デッドタイムは実質的にオン時間を増加する影響を持ち、スイッチング周波数を下げることになります。それは、強制PWM動作であり、かつ、インダクタ電流が軽負荷または負の負荷電流のときにインダクタ電流が反転する場合の出力電圧遷移の間、にのみ起こります。インダクタ電流が反転すると、インダクタのEMFがLXを通常よりも、早くハイにして、DHの立上りのデッドタイムに等しい期間だけオン時間を拡張します。

デッドタイム効果がもはや要因とはならない、臨界導通ポイントを超える負荷に対して、実際のスイッチング周波数(各位相)は次の式で表されます：

$$f_{SW} = \frac{(V_{OUT} + V_{DROP1})}{t_{ON} (V_{IN} + V_{DROP1} - V_{DROP2})}$$

ここで、 V_{DROP1} は、同期整流器、インダクタ、およびプリント基板抵抗などのインダクタ放電経路における寄生電圧降下の合計、 V_{DROP2} は、ハイサイドスイッチ、インダクタ、およびプリント基板抵抗などのインダクタの充電経路における寄生電圧降下、そして t_{ON} は上述によって決定されるオン時間です。

表6. Kファクタの近似誤差

TON CONNECTION	FREQUENCY SETTING (kHz)	K-FACTOR (μs)	MAX K-FACTOR ERROR (%)
VCC	100	10	±10
Float	200	5	±10
REF	300	3.3	±10
GND	550	1.8	±12.5

AMDモバイルTurion 64 CPUコア電源用、デュアル位相、Quick-PWMコントローラ

電流バランス

能動的な電流バランス回路がなければ、各相の間の電流マッチングはMOSFETのオン抵抗($R_{DS(ON)}$)、熱バランス、オン/オフ時間のマッチング、およびインダクタのマッチングに依存します。例えば、ローサイドMOSFETのオン抵抗の変動は(熱の影響を除いて)、オン抵抗値の差に比例する電流のミスマッチとなります：

$$I_{MAIN} - I_{2ND} = I_{MAIN} \left[1 - \left(\frac{R_{MAIN}}{R_{2ND}} \right) \right]$$

しかし、各オン時間、各オフ時間、および各インダクタの値のミスマッチはワーストケースの電流アンバランスを増加させ、正確な電流バランスを受動的に保証することが不可能となります。

マルチ位相のQuick-PWMコントローラは各位相の電流検出電圧の差を積分して副位相のオン時間を調整して電流バランスを維持します。この場合、電流のバランスは、不正確で熱に敏感なローサイドMOSFET(複数)のオン抵抗ではなく電流検出抵抗器(複数)の精度に、依存します。

能動的電流バランスでは、電流のミスマッチは電流検出抵抗器(複数)およびトランスコンダクタアンプ(複数)のオフセット電圧によって決定されます：

$$I_{OS(IBAL)} = I_{LM} - I_{LS} = \frac{V_{OS(IBAL)}}{R_{SENSE}}$$

ここで、 $V_{OS(IBAL)}$ は「Electrical Characteristics(電気的特性)」の表に規定された電流バランスオフセットです。

ワーストケースの電流ミスマッチは、インダクタ値のミスマッチによって過渡負荷の直後に生じ、2つの位相間で di/dt が異なる結果となります。電流バランスループが、過渡アンバランスを補正するために要する時間はインダクタの値(複数)のミスマッチとスイッチング周波数に依存します。

フィードバック調整アンプ

電圧ポジショニングアンプ

マルチ位相のQuick-PWMコントローラは電圧ポジショニングの検出経路に利得を加えるための独立したオペアンプを含んでいます。電圧ポジショニングの利得によって低抵抗の電流検出抵抗器が使用できて、電力消費が低減しますこの3MHzの利得帯域幅積を持つアンプはIMVP出力精度要件に適合するようにオフセット電圧を低くするように設計されています(70 μ V typ)。

反転(OAIN-)および非反転(OAIN+)入力は電圧ポジショニング検出抵抗器の両端間の電圧を差動的に検出するのに使用されます。オペアンプ回路出力は内部でレギュ

レータのフィードバック入力(FB)に接続されています。オペアンプは図10に示すように非反転の差動アンプとして構成しなければなりません。電圧ポジショニングのスロープはFBとOAIN-の間に適切に選択されたフィードバック抵抗器によって設定されます(「電圧ポジショニングの設定」の項を参照)。スレーブコントローラを使用するアプリケーションではさらに差動入力抵抗器(複数)を追加して(加算構成)、スレーブの電圧ポジショニング検出抵抗器に接続することができます。マスタとスレーブの電流検出信号の両方を加算することは、スレーブコントローラがディセーブルされた場合に、電圧ポジショニングスロープが一定のままであることが保証されます。

コントローラは、また、このアンプをリモート出力の検出(FBS)に使用しますが、これはリモート検出電圧を電圧ポジショニングアンプの正の端子に加算することによって行います(図10)。

電圧ポジショニング利得を必要としないアプリケーションでは、アンプはOAIN-端子を V_{CC} に直接接続することによってディセーブルすることができます。ディセーブルされたアンプの出力はハイインピーダンスとなり、使用されないアンプがFB入力信号に影響を与えないことが保証されます。オペアンプをディセーブルとするロジックスレッシュホールドはおおよそ $V_{CC} - 1V$ です。

積分器アンプ

フィードバックアンプはフィードバック電圧のDC平均をVID DACの設定値に等しくなるように強制します。このトランスコンダクタンスアンプはフィードバック電圧を積分してレギュレーション電圧に精密な調整を与えて(図5)、出力リップル電圧に関係なく正確なDC出力電圧のレギュレーションを可能とします。フィードバックアンプは出力電圧をシフトする能力を備えています。差動入力電圧範囲は、少なくとも合計で $\pm 80mV$ であり、これにはDCオフセットとACリップルが含まれます。積分の時定数はCCV端子に外付けの補償コンデンサを接続して容易に設定することができます。47pF~1000pF(150pF typ)のコンデンサ値を使用してください。

差動リモート検出

マルチ位相の各Quick-PWMコントローラは、プリント基板配線とプロセッサの電源端子経路での電圧降下の影響を除去するための差動リモート検出入力を用意しています。リモート出力検出(FBS)はリモート検出電圧を電圧ポジショニングアンプの正の端子に加算することによって実現されます(図10)。コントローラは、リモートグランド検出のための専用の入力と内部アンプを備えています。GNDSアンプがオフセットを直接、フィードバック電圧に加算して、グランド経路の電圧降下を相殺するように出力電圧を調整します。

AMDモバイルTurion 64 CPUコア電源用、デュアル位相、Quick-PWMコントローラ

それに合わせて、フィードバック検出抵抗器(R_{FBS})およびGNDS入力では、リモート検出電圧と、電圧ポジショニング出力を設定するフィードバック信号とが加算されて、プロセッサ電圧の真の差動リモート検出が可能となります。フィードバック検出抵抗器(R_{FBS})およびグランド検出入力(GNDS)を直接、プロセッサコア電源のリモート検出出力に接続してください。これは「標準動作回路」に示されています。

オフセットアンプ

マルチ位相のQuick-PWMコントローラは、小さいオフセットを電圧ポジショニングされる負荷ラインに加算するために使用する3番目のアンプを備えています。このオフセットアンプはフィードバック電圧と直接加算されるため、DACコードとは無関係にオフセットの利得を設定することができます。このアンプは出力を $\pm 100\text{mV}$ だけオフセットする能力を持っています。

オフセットはOFS入力において抵抗分圧器を用いて調整されます。入力が $0\text{V} \sim 0.8\text{V}$ に対して、オフセットアンプは、選択されたOFS入力に表れる電圧の $1/8$ の負のオフセットを出力に加算します($V_{OUT} = V_{DAC} - 0.125 \times V_{OFS}$)。入力が $1.2\text{V} \sim 2\text{V}$ に対しては、オフセットアンプは、リファレンス電圧と選択されたOFS入力に表れる電圧の差の $1/8$ の正のオフセット出力に加算します($V_{OUT} = V_{DAC} + 0.125 \times (V_{REF} - V_{OFS})$)。この方式では、コントローラは1個の入力を用いて正と負のオフセットの両方をサポートします。区間線形(piecewise-linear)の伝達関数が「標準動作特性」に示されています。伝達関数がゼロを下回る場合、 2V を超える場合、および $0.8\text{V} \sim 1.2\text{V}$ は定義されていません。これらの領域では、OFS入力は許可されておらず、それに対する出力の影響は規定されていません。

サスペンドモード($SUS = \text{REF}$ または ハイ)の間は、コントローラはオフセットアンプをディセーブルします。

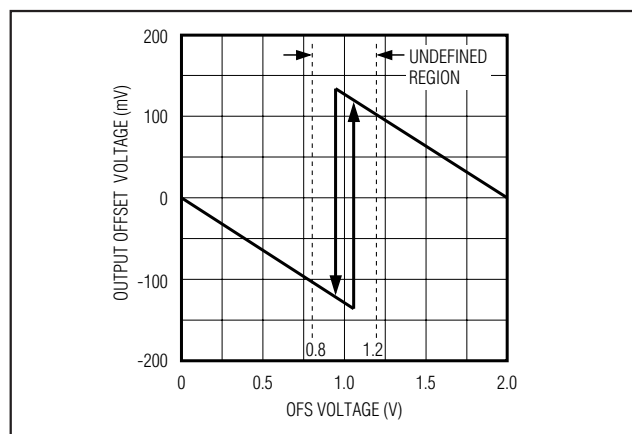


図6. オフセット電圧

強制PWM動作(通常動作)

通常動作では、CPUがアクティブに動作しているとき($\text{SKIP} = \text{ハイ}$ 、表7)、Quick-PWMコントローラはローノイズの強制PWM制御方式で動作します。強制PWM動作はゼロ交差コンパレータをディセーブルし、ローサイドゲート駆動波形が常にハイサイドゲート駆動波形と相補関係となるように強制します。これによって、スイッチング周波数が比較的一定に維持し、インダクタ電流が軽負荷では反転し、急速な出力コンデンサの放電によって、高速で正確な負の出力電圧遷移が起こります。

強制PWM動作には代償が伴います：無負荷時の 5V バイアス電流は、外付けのMOSFETとスイッチング周波数に依存して、1相あたり $10\text{mA} \sim 60\text{mA}$ のままです。軽負荷状態で高効率を維持するために、プロセッサはコントローラをサスペンドモードにした後、ローパワーのパルススキッピング制御に切り換えることができます。

表7. SKIPの設定*

SKIP CONNECTION	MODE	OPERATION
High (3.3V or V_{CC})	Two-phase forced PWM	The controller operates with a constant switching frequency, providing low-noise forced-PWM operation. The controller disables the zero-crossing comparators, forcing the low-side gate-drive waveform to be constantly the complement of the high-side gate-drive waveform.
REF	Two-phase pulse skipping	The controller automatically switches over to PFM operation under light loads. The controller keeps both phases active and uses the automatic pulse-skipping control scheme, alternating between the primary and secondary phases with each cycle.
GND	One-phase pulse skipping	The controller automatically switches over to PFM operation under light loads. Only the main phase is active. The secondary phase is disabled, DLS and DHS are pulled low, so LXS is high impedance.

*180度の逆相コントローラとするための設定

AMDモバイルTurion 64 CPUコア電源用、デュアル位相、Quick-PWMコントローラ

ローパワーパルススキッピングモード

パルススキッピング優先モード($\overline{\text{SKIP}} = \text{REF}$ または GND 、表7)の間、マルチ位相のQuick-PWMコントローラは自動パルススキッピング制御方式を使用します。 $\overline{\text{SKIP}}$ がローに強制されると、コントローラは自動パルススキッピング方式を使用して、強制PWM動作に優先して上側のVROKスレッシュホールドを無効とします。

$\overline{\text{SKIP}}$ は GND 、 REF 、またはハイの3レベルロジック入力です。この入力は REF (または V_{CC} に接続する抵抗分圧器)またはロジックレベルのハイバイアス電源(3.3V以上)のいずれか接続されたプルアップ抵抗器を備える専用のオープンドレイン出力によって駆動されるよう設計されています。

GND に駆動されると、マルチ位相のQuick-PWMコントローラは副位相をディセーブル($\text{DLS} = \text{PGND}$ および $\text{DHS} = \text{LXS}$)として、主位相が自動パルススキッピング制御方式を使用します。 REF にプルアップされると、コントローラは両方の位相をアクティブにして、主と副位相がサイクルごとに交互に自動パルススキッピング制御方式を使用します。

自動パルススキッピングの切替り

スキップモード($\overline{\text{SKIP}} = \text{REF}$ または GND)では、PFMへの本来の自動切替りは軽負荷で起こります(図7)。インダクタ電流のゼロ交差時にローサイドスイッチのオン時間を打ち切るコンパレータはこの切替りに影響を与えます。ゼロ交差コンパレータは電流検出抵抗器の両端間のインダクタ電流を検出します。 $V_{\text{C}_\text{P}} - V_{\text{C}_\text{N}}$ がゼロ交差コンパレータのスレッシュホールド(「Electrical Characteristics (電気的特性)」を参照)を下回って低下すると、コンパレータは DL をローに強制します(図5)。この機構のため、パルススキッピングを行うPFMとスキッピングを行わないPWM動作のスレッシュホールドが、連続と不連続インダクタ電流動作間の境界に一致します。PFM/PWMのクロスオーバーは、各位相の負荷電流が、インダクタの値の関数であるピークトゥピークのリップル電流の1/2に等しくなったら、起こります(図7)。7V~20Vのバッテリー入力範囲では、このスレッシュホールドは比較的一定ですが、通常、デューティサイクルが小さいため、入力電圧への依存性がわずかにあります。PFM/PWMクロスオーバーのスレッシュホールドにおける総合負荷電流($I_{\text{LOAD}(\text{SKIP})}$)は、ほぼ次の式で与えられます：

$$I_{\text{LOAD}(\text{SKIP})} = \eta_{\text{TOTAL}} \left(\frac{V_{\text{OUT}K}}{L} \right) \left(\frac{V_{\text{IN}} - V_{\text{OUT}}}{V_{\text{IN}}} \right)$$

ここで、 η_{TOTAL} はアクティブとなっている相数、そして K はオン時間のスケールファクタ(表6)です。

軽負荷がパルススキッピング動作をアクティブにしているときは、スイッチング波形はノイズが多く非同期的に見えますが、これは、軽負荷の効率が低い結果

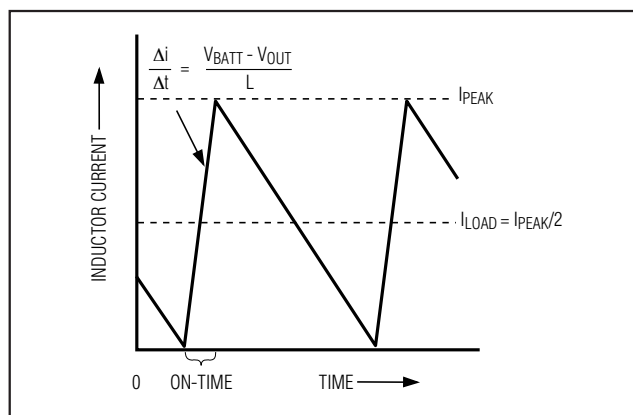


図7. パルススキッピング/不連続クロスオーバーポイント

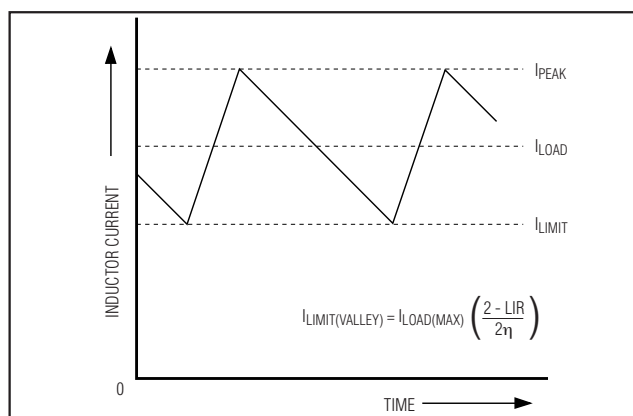


図8. 「谷(valley)」電流制限スレッシュホールドポイント

を示す正常な動作状態です。インダクタの値を変えてみると、PFMノイズと軽負荷効率をトレードオフすることができます。一般的に、インダクタの値が小さいと広い範囲の負荷曲線上で効率が得られますが、インダクタ値を大きくすると、最大負荷の効率が高くなり(コイル抵抗が固定されたままと仮定)、出力電圧リップルが小さくなります。より大きいインダクタンス値を使う場合の代償は物理サイズが大きくなること、および負荷過渡応答の劣化などがあり、これは特に低い入力電圧レベルの場合にそう言えます。

電流制限回路

電流制限回路は、電流検出要素として電流検出抵抗器を電流検出入力(C_P と C_N の間)間に使用する独特の「谷(valley)」電流検出を採用しています。選択された位相の電流検出信号が、電流制限スレッシュホールドを超えると、PWMコントローラは、選択された位相のインダクタ電流が谷電流制限スレッシュホールドを下回るまで、新しいサイクルを開始しません(図8)。どちらかの位相が電流制限をトリップすると、両方の位相が実質的に電流制限されます。これはインタリーブされるコントローラはどちらの位相でもサイクルを開始しないからです。

AMDモバイルTurion 64 CPUコア電源用、デュアル位相、Quick-PWMコントローラ

谷電流だけがアクティブに制限されるため、実際のピーク電流は、インダクタのリプル電流に等しい量だけ電流制限スレッシュホールドよりも大きくなります。したがって、正確な電流制限特性および最大負荷能力は電流検出抵抗、インダクタ値、およびバッテリー電圧の関数です。低電圧保護回路と組み合わせると、この電流制限法は、ほとんどあらゆる環境において有効です。

同様に、 V_{OUT} が電流を流入しているとき、過剰な逆インダクタ電流を防止する負の電流制限があります。負の電流制限スレッシュホールドは正の電流制限のおよそ120%に設定されており、したがって、ILIMが調整されると、正の電流制限に追従します。1つの位相が負の電流制限を下回って低下すると、コントローラは即座にオン時間のパルスをアクティブにします。つまりDLをオフとし、DHをオンとします。そして、インダクタ電流が負の電流スレッシュホールドを上回るように維持します。

電流制限スレッシュホールドはILIMに接続する外付けの抵抗分圧器を用いて調整されます。電流制限スレッシュホールド電圧の範囲は10mV~75mVです。調整モードでは、電流制限スレッシュホールド電圧は、ILIMに表れる電圧の正確に1/20です。ILIMが V_{CC} に接続されると、スレッシュホールドは30mVにデフォルトします。30mVのデフォルトに切り替えるロジックスレッシュホールドはおおよそ $V_{CC} - 1V$ です。

ノイズおよびDCエラーが、電流検出入力(C_P 、 C_N)に表れる電流検出信号を乱さないようにするためにプリント基板レイアウトのガイドラインを正しく守ってください。

MOSFETのゲートドライバ(DH、DL)

DHとDLドライバは中位の大きさのハイサイド、および大きいローサイドパワーMOSFETを駆動するように最適化されています。これは、大きい $V_{IN} - V_{OUT}$ の差が存在するノートブックCPU環境に見られる低いデューティサイクルと釣り合っています。適応型デッドタイム回路がDL出力をモニタして、DLが十分にオフとなるまでハイサイドFETがオンとなることを防止します。適応型デッドタイム回路が正しく動作するためには、DLドライバとMOSFETのゲートの間には低抵抗、ローインダクタンス経路が存在しなければなりません。そうでなければ、ゲートに電荷が実際に残っているにも関わらず、Quick-PWMコントローラにおける検出回路が、MOSFETのゲートが「オフ」であると解釈します。非常に短く、幅の広い配線(MOSFETがデバイスから1インチ離れていれば、50ミルから100ミル)を使用してください。他方のエッジ(DHがオフとなる)のデッドタイムは固定の35nsの内部遅延によって決定されます。

DLをローに駆動する内部プルダウントランジスタは、 0.4Ω (typ)のオン抵抗を備え、十分に余裕があります。これは、LXがグランドから V_{IN} に切り替えるとき、ロー

サイドMOSFETのゲートからドレインへの容量性結合によってDLがプルアップされることを防ぐのに役立ちます。高入力電圧で長くインダクティブなDL配線を持つアプリケーションは、高速に立ち上がるLXエッジがローサイドMOSFETのゲート電圧をプルアップして貫通電流を生じることがないようにゲートとソース間にコンデンサを追加する必要があるかもしれません。MOSFETのゲートドレイン間容量(C_{RSS})、ゲートソース間容量($C_{ISS} - C_{RSS}$)、およびプリント基板の寄生成分を加えて作り出されるLXとDL間の容量性結合は最小スレッシュホールド電圧を超えてはなりません：

$$V_{GS(TH)} > V_{IN} \left(\frac{C_{RSS}}{C_{ISS}} \right)$$

スレッシュホールド電圧のロット間のばらつきは、マージンの設計において問題が起こります。通常、DLとパワースタック間に4700pF(図9の C_{NL})を、ローサイドMOSFETの近くに追加すると、カップリングが著しく減少します。オフとなる遅延が過剰に生じないように、22nFの合計ゲート容量を上回らないようにしてください。

この他に、ハイサイドMOSFETが高速で、かつローサイドMOSFETが低速の場合に貫通電流が生じる可能性があります。ローサイドMOSFETがオフとなる遅延時間が長ければ、ハイサイドMOSFETが、ローサイドMOSFETが実際にオフとなるよりも先にオンとなることがあります。BSTと直列に 5Ω を下回る抵抗器を追加すれば、ハイサイドMOSFETがオンとなる時間を遅らせるので、オフ時間(図9の R_{BST})を悪化させることなく、貫通電流を排除します。ハイサイドMOSFETを遅くすると、LXノードの立ち上がり時間が減少してEMIを減らし、かつスイッチングノイズの原因となる高周波結合も減少します。

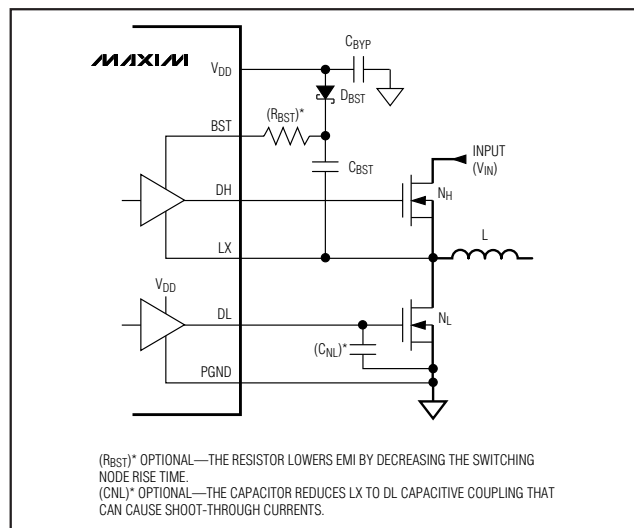


図9. オプションのゲートドライバ回路

AMDモバイルTurion 64 CPUコア電源用、デュアル位相、Quick-PWMコントローラ

電源オンリセット

V_{CC} が立ち上がっておよそ2Vを超えるとパワーオンリセット(POR)が発生し、フォルトラッチをリセットし、ブートモードをアクティブにして、PWM動作の準備に入ります。 V_{CC} の低電圧ロックアウト(UVLO)回路はスイッチングを禁止して、DLゲートドライバをハイに強制します(出力過電圧保護を強化するため)。 V_{CC} が4.25V以上に上昇すると、DAC入力サンプルされて出力電圧がターゲット電圧に向かって上昇し始めます。

自動起動を行うためには、バッテリー電圧を V_{CC} よりも先に印加しなければなりません。Quick-PWMコントローラが、バッテリー電圧が印加されないで、出力をレギュレートしようとする、フォルトラッチが動作します。フォルトラッチをリセットするためには、 $\overline{\text{SHDN}}$ 端子をトグルしてください。

入力低電圧ロックアウト

起動中、 V_{CC} のUVLO回路がDLゲートドライバをハイに、DHゲートドライバをローに強制して、十分な供給電圧に達するまで、スイッチングを禁止します。 V_{CC} が4.25V以上に上昇すると、トリガ入力において検出された正しい遷移によって、対応するオン時間パルスが開始されます(「オン時間のワンショット(TON)」の項を参照)。 V_{CC} 電圧が4.25Vを下回って低下すると、正しい決定を行うための十分な電源電圧が無いとみなされます。出力が過電圧フォルトになることから保護するために、コントローラはシャットダウンシーケンスをアクティブにします。

マルチ位相のQuick-PWM設計手順

スイッチング周波数とインダクタの動作点(リップル電流比)を選択する前に、入力電圧範囲と最大負荷電流を確実に決定してください。設計のトレードオフの最初は、良好なスイッチング周波数とインダクタの動作点を選定することであり、次に示す4つの要素が設計の残りを決定します：

- **入力電圧範囲：**最大値($V_{IN(MAX)}$)はワーストケースのACアダプタの高電圧に対応しなければなりません。最小値($V_{IN(MIN)}$)はコネクタ、ヒューズ、およびバッテリー選択スイッチによる降下分を差し引いた後の最低入力電圧に対応しなければなりません。選択が可能な場合は、より低い入力電圧とすると、より高い効率が得られます。
- **最大負荷電流：**考慮すべき2つの値があります。ピーク負荷電流($I_{LOAD(MAX)}$)が瞬間的な部品のストレスおよびフィルタ要件を決定し、したがって、出力コンデンサの選択、インダクタの飽和定格、および電流制限回路の設計を決めることになります。連続負荷電流(I_{LOAD})が熱ストレスを決定し、したがって、

入力コンデンサの選択、MOSFET、およびその他の熱に寄与する重要な部品を決定します。最近のノートブックCPUは、一般に、 $I_{LOAD} = I_{LOAD(MAX)} \times 80\%$ を示します。

マルチ位相のシステムでは、各位相は、電流バランスに従って、負荷の一部をサポートします。適切にバランスされると、負荷電流は各位相間で均等に分配されます：

$$I_{LOAD(PHASE)} = \frac{I_{LOAD}}{\eta_{TOTAL}}$$

ここで、 η_{TOTAL} はアクティブな位相の合計数です。

- **スイッチング周波数：**この選択はサイズと効率の間のトレードオフを決定します。MOSFETのスイッチング損失は周波数と V_{IN}^2 に比例するため、最適な周波数は、ほとんど最大入力電圧の関数となります。また、より高周波が実用になりつつあるMOSFET技術の急速な改善によって、最適な周波数ターゲットは変化しています。
- **インダクタの動作点：**この選択はサイズ対効率、および応答対出力ノイズの間のトレードオフとなります。インダクタ値が小さいと、過渡応答が良好であり物理的なサイズを小さくしますが、リップル電流が増加するため、効率が下がり、かつ出力ノイズが大きくなります。最小の実用的なインダクタ値は、臨界導通(最大負荷において、サイクルごとにインダクタ電流がちょうど、ゼロに達する)の端で回路が動作する値です。インダクタの値をこれよりも小さくしてもなんら利点はありません。最適な動作点は、通常、20%~50%の間のリップル電流にあります。

インダクタの選択

スイッチング周波数と動作点(%リップル電流またはLIR)がインダクタの値を次の式によって決定します：

$$L = \eta_{TOTAL} \left(\frac{V_{IN} - V_{OUT}}{f_{SW} I_{LOAD(MAX)} LIR} \right) \left(\frac{V_{OUT}}{V_{IN}} \right)$$

ここで、 η_{TOTAL} は位相数の合計です。

割り当てられた大きさに適合するできるだけ低いDC抵抗のインダクタを見つけてください。粉末鉄は安価で200kHzでは良好に動作することが可能ですが、多くの場合、フェライトコアが最良の選択となります。コアはピークのインダクタ電流(I_{PEAK})で飽和することがないように十分に大きくなければなりません：

$$I_{PEAK} = \left(\frac{I_{LOAD(MAX)}}{\eta_{TOTAL}} \right) \left(1 + \frac{LIR}{2} \right)$$

AMDモバイルTurion 64 CPUコア電源用、デュアル位相、Quick-PWMコントローラ

過渡応答

インダクタのリプル電流は、特に $V_{IN} - V_{OUT}$ の差が小さい場合に過渡応答性能に影響します。インダクタの値が小さいと、インダクタ電流の立上りが早く、突然の負荷ステップによって出力フィルタから取り去られる電荷を再充電します。出力のサグ(sag)の量は、また、最大デューティファクタの関数であり、それはオン時間および最小オフ時間から計算することができます。デュアル位相のコントローラに対して、ワーストケースのサグ電圧は次の式によって決定することができます：

$$V_{SAG} = \frac{L(\Delta I_{LOAD(MAX)})^2 \left[\left(\frac{V_{OUTK}}{V_{IN}} \right) + t_{OFF(MIN)} \right]}{2C_{OUT}V_{OUT} \left[\left(\frac{(V_{IN} - 2V_{OUTK})}{V_{IN}} \right) - 2t_{OFF(MIN)} \right]} + \frac{\Delta I_{LOAD(MAX)}}{2C_{OUT}} \left[\left(\frac{V_{OUTK}}{V_{IN}} \right) + t_{OFF(MIN)} \right]$$

ここで、 $t_{OFF(MIN)}$ はminimum off-time(最小オフ時間)('Electrical Characteristics(電気的特性)')の表を参照)であり、Kは表6を参照します。

蓄積されたインダクタのエネルギーによるオーバシュートの量は次の式で計算することができます：

$$V_{SOAR} \approx \frac{(\Delta I_{LOAD(MAX)})^2 L}{2\eta_{TOTAL} C_{OUT} V_{OUT}}$$

ここで、 η_{TOTAL} はアクティブな位相の合計数です。

電流制限値の設定

最小の電流制限スレッショルドは、電流制限が最小の許容誤差値の場合に、最大の負荷電流をサポートしなければなりません。インダクタ電流の谷(valley)は $I_{LOAD(MAX)}$ からリプル電流の半分を引いた値で起こります。したがって：

$$I_{LIMIT(LOW)} > \left(\frac{I_{LOAD(MAX)}}{\eta_{TOTAL}} \right) \left(1 - \frac{LIR}{2} \right)$$

ここで、 η_{TOTAL} はアクティブな位相の合計数であり、 $I_{LIMIT(LOW)}$ は最小電流制限スレッショルド電圧を電流検出抵抗器(R_{SENSE})で割った値です。30mVのデフォルト設定値では、最小電流制限スレッショルドは28mVです。

デフォルトの電流制限スレッショルドとするためには、 I_{LIM} を V_{CC} に接続してください('Electrical Characteristics(電気的特性)')の表を参照)。調整可能モードでは、電流制限スレッショルドは正確に I_{LIM} における電圧の1/20です。スレッショルドを調整可能とするためには、抵抗分圧器をREFとGND間に接続して I_{LIM} をそのセンタータップに接続してください。電流制限値を調整するとき、電流制限の誤差が大きく増加することを防ぐために、分圧器の電流をおよそ10 μ Aとして1%精度の抵抗器を使用してください。

出力コンデンサの選択

出力フィルタのコンデンサは十分に小さい実効直列抵抗(ESR)を備えて、出力リプルおよび過渡負荷要件を満たし、しかも安定性の要件を持たすのに十分な大きいESRを備えなければなりません。

大きい過渡負荷をもつCPUの V_{CORE} コンバータおよびその他のアプリケーションでは、出力コンデンサの大きさは、通常、過渡負荷において出力の凹み低下が大きくなりすぎることを防止するためにどの位のESRが必要であるかによって決まります。有限のコンデンサの値によるサグを無視すると：

$$R_{ESR} \leq \frac{V_{STEP}}{\Delta I_{LOAD(MAX)}}$$

非CPUのアプリケーションでは、出力コンデンサの大きさは、出力リプル電圧の許容レベルを維持するために必要とするESRの大きさに依存します。ステップダウンコントローラの出力リプル電圧はインダクタのリプル電流の合計値に出力コンデンサのESRを乗算した値に等しくなります。マルチ位相システムが位相分割で動作している場合、ピークのインダクタ電流は互いにずれて、その結果、総合のインダクタリプル電流が減少してより小さいリプル電圧を得ることになります。3または4相動作では、リプル要件を満たす最大のESRは次の式によります：

$$R_{ESR} \leq \frac{V_{RIPPLE} L}{(2V_{IN} - \eta_{TOTAL} V_{OUT}) t_{ON} - \eta_{TOTAL} V_{OUT} t_{TRIG}}$$

ここで、 η_{TOTAL} はアクティブ位相の合計数であり、 t_{ON} は位相当たりのオン時間の計算値、そして t_{TRIG} はマスタのDHの立上りエッジとスレーブのDHの立上りエッジ間のトリガ遅延です。トリガ遅延は、安定な動作とするためには、 $1 / (f_{SW} \times \eta_{TOTAL})$ より短くなければなりません。実際に必要とするコンデンサの値は、コンデンサの種類および小さいESRを達成するために必要とする物理的サイズに関係します。したがって、通常は、コンデンサは、コンデンサの値によってよりも、むしろ、ESRおよび電圧定格によって選択されます(ポリマタイプの場合がそうです)。

容量値が小さいセラミックフィルタコンデンサを使用する場合、コンデンサの大きさは、通常、過渡負荷時に問題を生じる V_{SAG} および V_{SOAR} を防止するために必要とする容量によって決定されます。一般的に、オーバシュート要件を満たす十分な容量が追加された場合、負荷の立上りエッジにおけるアンダーシュートは、もはや問題とはなりません('過渡応答')の項における V_{SAG} と V_{SOAR} を参照してください)。

AMDモバイルTurion 64 CPUコア電源用、デュアル位相、Quick-PWMコントローラ

出力コンデンサの安定性について

Quick-PWMコントローラの場合、安定性はスイッチング周波数に相対的なESRゼロの値によって決定されます。不安定性の境界は次の式によって与えられます：

$$f_{\text{ESR}} \leq \frac{f_{\text{SW}}}{\pi}$$

ここで：

$$f_{\text{ESR}} = \frac{1}{2\pi R_{\text{EFF}} C_{\text{OUT}}}$$

および：

$$R_{\text{EFF}} = R_{\text{ESR}} + A_{\text{VPS}} R_{\text{SENSE}} + R_{\text{PCB}}$$

ここで、 C_{OUT} は出力コンデンサ合計値、 R_{ESR} は全等価直列抵抗、 R_{SENSE} は電流検出抵抗、 A_{VPS} は電圧ポジショニング利得、そして R_{PCB} は出力コンデンサと検出抵抗器との間のプリント基板の寄生抵抗です。

標準の300kHzアプリケーションでは、ESRゼロ周波数は95kHzより十分に低くなくならず、可能ならば、50kHzより低いことが望まれます。広く使用されているタンタル、三洋のPOSCAP、PanasonicのSPコンデンサは50kHzを下回るESRゼロ周波数を持っています。例えば、40Aの設計において30mV_{p-p}リップルをサポートするために必要とするESRは30mV / (40A × 0.3) = 2.5mΩです。PanasonicのSP(type XR)の330μF / 2.5Vを4個並列にすると、2.5mΩ(max)のESRが得られます。その結果、合成された標準的なESRによって、40kHzにゼロが得られます。

セラミックコンデンサは高いESRゼロ周波数を持ちますが、大きな電圧ポジショニングを施すアプリケーションはそのサイズと小さいESRを利用します。安定性を保証するための、回路に十分な電圧ポジショニングとプリント基板抵抗があることを確認しないで、出力に大容量のセラミックコンデンサを直接接続しないでください。セラミック出力コンデンサのみを使用する場合は、通常、出力のオーバーシュート(V_{SOAR})が、最小の出力コンデンサ要件を決定します。ステップ負荷からの回復時にインダクタからコンデンサへのエネルギー移動を最小化するために小さいインダクタ値が使われる(高周波スイッチング)ことがなければ、最大負荷から無負荷にステップ変化したとき、コンデンサの値が比較的小さければ、出力のオーバーシュートが発生する可能性があります。300kHzの回路に比較して、550kHzで動作させる場合の効率の低下はおよそ5%であり、これはハイサイドMOSFETのスイッチング損失によります。

不安定な動作は2つの関係した、しかしはっきりと異なる振舞いとして現れます。ダブルパルスとフィードバック

ループの不安定性です。ダブルパルスは、出力におけるノイズ、またはESRが小さすぎて、出力電圧信号に十分にゆるい電圧傾斜波が得られないことによって、起こります。このことによって、最小のオフ時間が終わった後すぐに、誤差コンパレータが「間違っ」新しいサイクルをトリガします。ダブルパルスは、出力リップルが増加すること以外に悪いことは起こらず、有害ではないですがいやなものです。しかし、それは不十分なESRによるループの不安定性が存在する可能性を示しています。ループの不安定性によって、電源または負荷のステップ変化の後で出力に発振を起こす可能性があります。そのような変動は通常減衰しますが、出力電圧が許容限界を超えて上昇または降下する可能性があります。

安定性を確認する簡単な方法は、ゼロから最大負荷への急激な変化を与えて、出力電圧リップルの包絡線を注意深く観測して、オーバーシュートまたはリングングの有無を確認することです。AC電流プローブを用いてインダクタ電流を同時に監視することも役に立ちます。最初のステップ応答のアンダーシュート/オーバーシュートの後に、1サイクルを超えるリングングがないようにしてください。

入力コンデンサの選択

入力コンデンサはスイッチング電流によって課せられるリップル電流要件(I_{RMS})を満たさなければなりません。マルチ位相のQuick-PWMコントローラは位相をずらして動作し、他方Quick-PWMのスレーブコントローラは位相ずれかまたは同相を選択して、オン時間のトリガが行われます。互いに異相の動作は入力電流を幾つかのずらした段の間で分割することによって、RMS入力電流を減少させます。位相当たり、100% / η_{OUTPH} を下回るデューティサイクルに対して、 I_{RMS} 要件は次の式によって決定することができます：

$$I_{\text{RMS}} = \left(\frac{I_{\text{LOAD}}}{\eta_{\text{OUTPH}} V_{\text{IN}}} \right) \sqrt{\eta_{\text{OUTPH}} V_{\text{OUT}} (V_{\text{IN}} - \eta_{\text{OUTPH}} V_{\text{OUT}})}$$

ここで η_{OUTPH} は異相スイッチングレギュレータの合計数です。ワーストケースのRMS電流要件は $V_{\text{IN}} = 2\eta_{\text{OUTPH}} V_{\text{OUT}}$ で動作しているときに起こります。この点において、上述の式は $I_{\text{RMS}} = 0.5 \times I_{\text{LOAD}} / \eta_{\text{OUTPH}}$ のように簡単になります。

ほとんどのアプリケーションでは、非タンタルコンデンサ(セラミック、アルミ、またはOS-CON™)が好ましく、それは入力と直列に機械的スイッチを使うシステムで普通に起こる突入電流に対する耐性のためです。もし、Quick-PWMコントローラが2段構成の電源変換システムの2段目として使われる場合、タンタルコンデンサは使用可能です。いずれの構成においても、最適な回路寿命を得るためには、RMS入力電流において温度上昇が10℃以下である入力コンデンサを選択してください。

OS-CONは三洋電機株式会社の商標です。

AMDモバイルTurion 64 CPUコア電源用、デュアル位相、Quick-PWMコントローラ

MAX8760

パワーMOSFETの選択

以下に示すMOSFETのガイドラインは高電圧(>20V)のACアダプタを用いる場合の大電流能力を得るための課題を中心としています。小電流アプリケーションの場合は通常、多くの注意は不要です。

ハイサイドMOSFET(N_H)は抵抗性損失に加えて、 $V_{IN(MIN)}$ および $V_{IN(MAX)}$ の両方におけるスイッチング損失を消費することができなければなりません。これらの和を計算してください。理想的には、 $V_{IN(MIN)}$ と $V_{IN(MAX)}$ における損失は同じ位で、その中間では少し小さくなります。 $V_{IN(MIN)}$ における損失が $V_{IN(MAX)}$ における損失よりも非常に大きい場合は、 N_H のサイズを大きくする($R_{DS(ON)}$ が小さくなるが、 C_{GATE} は増加する)ことを考えてください。逆に、 $V_{IN(MAX)}$ における損失が $V_{IN(MIN)}$ における損失よりも非常に大きければ、 N_H のサイズを小さくしてください($R_{DS(ON)}$ が大きくなり、 C_{GATE} が小さくなる)。もし V_{IN} が広い範囲にわたって変化しなければ、最小の電力消費は抵抗損失がスイッチング損失に等しい場合に起こります。

中位の大きさのパッケージ(つまり、1個または2個の8ピンSOP、DPAK、またはD²PAK)で、手頃な価格で可能な限り小さいオン抵抗($R_{DS(ON)}$)を持つローサイドMOSFETを選択してください。DLゲートドライバは、ゲート電荷をサポートするための十分な電流およびハイサイドMOSFETがオンとなることによるゲートドレイン間の容量に注入される電流を供給することができるようにしてください。そうでない場合、貫通電流問題が発生します([MOSFETのゲートドライバ]の項を参照)。

MOSFETの電力消費

ワーストケースの導通損失はデューティファクタが極値をとる場合に起こります。ハイサイドMOSFET(N_H)に対して、抵抗によるワーストケースの電力消費は最小の入力電圧で起こります：

$$PD(N_H \text{ RESISTIVE}) = \left(\frac{V_{OUT}}{V_{IN}} \right) \left(\frac{I_{LOAD}}{\eta_{TOTAL}} \right)^2 R_{DS(ON)}$$

ここで η_{TOTAL} は位相の総数です。

一般に、高い入力電圧におけるスイッチング損失を小さくするためには、小さいハイサイドMOSFETが望まれます。しかし、多くの場合、パッケージの許容電力消費内に収まるために必要な $R_{DS(ON)}$ によって、MOSFETを小さくすることが制限されます。繰り返しますと、スイッチング損失が導通($R_{DS(ON)}$)損失に等しくなる場合が最適です。ハイサイドのスイッチング損失は、通常、入力がおおよそ15Vを超えるまで、議論の対象とはなりません。

スイッチング損失によるハイサイドMOSFET(N_H)の電力消費の計算は困難です。それはオンとオフに影響を及ぼす要素を定量化することが困難であるからです。ゲートの内部抵抗、ゲート電荷、スレッショルド電圧、ソースの

インダクタンス、およびプリント基板のレイアウト特性などがこれらの要因です。次のスイッチング損失の計算は、非常に粗い推定であり、試作品の評価の代わりとはならず、可能ならば N_H に熱電対を実装して評価することが好ましいと言えます：

$$PD(N_H \text{ SWITCHING}) = (V_{IN(MAX)})^2 \left(\frac{C_{RSS} f_{SW}}{I_{GATE}} \right) \left(\frac{I_{LOAD}}{\eta_{TOTAL}} \right)$$

ここで、 C_{RSS} は N_H の逆伝達容量であり、 I_{GATE} はゲート駆動のソース/シンク電流のピーク値(1A typ)です。

ハイサイドMOSFETのスイッチング損失は、 $C \times V_{IN}^2 \times f_{SW}$ のスイッチング損失の式の中の2乗項によってACアダプタ電圧の最大値が印加されると、重大な熱問題となる可能性があります。低いバッテリー電圧で適切とされた $R_{DS(ON)}$ を持つとして選ばれたハイサイドMOSFETが、 $V_{IN(MAX)}$ によってバイアスされた場合に異常に熱くなる場合は、寄生容量が小さい別のMOSFETを選定することを考えてください。

ローサイドMOSFET(N_L)に対して、ワーストケースの電力損失は、常に、最大の入力電圧で起こります：

$$PD(N_L \text{ RESISTIVE}) = \left[1 - \left(\frac{V_{OUT}}{V_{IN(MAX)}} \right) \right] \left(\frac{I_{LOAD}}{\eta_{TOTAL}} \right)^2 R_{DS(ON)}$$

MOSFETの電力損失のワーストケースは、 $I_{LOAD(MAX)}$ よりも大きいがしかし電流限界を超えてフォルトラッチのトリップを引き起こすほどではない重い負荷において発生します。この可能性に対し保護されるためには、回路がこれに耐えるように「過剰設計」することができます：

$$\begin{aligned} I_{LOAD} &= \eta_{TOTAL} \left(I_{VALLEY(MAX)} + \frac{\Delta I_{INDUCTOR}}{2} \right) \\ &= \eta_{TOTAL} I_{VALLEY(MAX)} + \left(\frac{I_{LOAD(MAX)} LIR}{2} \right) \end{aligned}$$

ここで、 $I_{VALLEY(MAX)}$ は電流制限回路によって許容される最大の谷(valley)電流であり、これにはスレッショルドの許容差およびオン抵抗の変動が含まれます。MOSFETは過負荷電力消費を処理するために適切な大きさのヒートシンクを使用しなければなりません。

デッドタイムにおいてローサイドMOSFETのボディダイオードがオンとなることを防止するために十分に低い順方向電圧を持つショットキダイオード(D_L)を選定してください。一般的なルールとして、DC電流定格が各位相の負荷電流の1/3に等しいダイオードを選定してください。このダイオードはオプションであり、効率が重要ではなければ、取り外すことができます。

ブースト用コンデンサ

ブースト用コンデンサ(C_{BST})は、ハイサイドMOSFETのゲート充電要件を扱うために十分に大きい値を選定しなければなりません。通常、中位のサイズのMOSFET

AMDモバイルTurion 64 CPUコア電源用、デュアル位相、Quick-PWMコントローラ

を駆動するローパワーアプリケーションに対して、0.1μFのセラミックコンデンサは良好に動作します。しかし、大きいハイサイドMOSFETを駆動する大電流のアプリケーションは0.1μFを超えるブーストコンデンサを必要とします。これらのアプリケーションに対して、ハイサイドMOSFETのゲートを充電し、200mVを超えてコンデンサを放電させないブーストコンデンサを選択してください：

$$C_{BST} = \frac{N \times Q_{GATE}}{200mV}$$

ここで、Nは1つのレギュレータに使用されるハイサイドMOSFETの数、そして Q_{GATE} はMOSFETのデータシートに規定されているゲート電荷です。例えば、ハイサイドに2つのIRF7811WのnチャネルMOSFETが使われると仮定します。製造メーカのデータシートによれば、1個のIRF7811Wは24nCの最大ゲート電荷($V_{GS} = 5V$ において)を持っています。上の式を用いると、必要とするブーストコンデンサは次の値となります：

$$C_{BST} = \frac{2 \times 24nC}{200mV} = 0.24\mu F$$

これに最も近い標準値を選択すると、この例では0.22μFのセラミックコンデンサが必要であることになります。

電流バランス補償(CCI)

電流バランス補償コンデンサ(C_{CCI})は主と副の電流検出電圧の差を積分します。内部補償抵抗器($R_{CCI} = 20k\Omega$)は位相マージンを増加させて過渡応答を改善します。これによって電流バランスループの動特性の最適化が可能です。過剰に大きいコンデンサの値は積分の時定数を大きくして、その結果、過渡時に位相間の電流差が大きくなります。過剰に小さいコンデンサは電流ループがサイクルごとに応答することが可能ですが、位相間のDC電流変動が小さい結果となります。同様に過剰に大きい抵抗器の値は位相間のDC変動が大きくなります。抵抗器の値を小さくすると、位相マージンが小さくなり、その結果、電流バランスループが臨界安定となります。ほとんどのアプリケーションではCCIとスイッチングレギュレータの出力間の470pFのコンデンサで良好に動作します。

出力(V_{OUT})に補償用回路を接続することは、特に過渡時、コントローラが出力信号をフィードフォワードすることが可能となります。広い面積に分布したレイアウトのアプリケーションにおいてノイズのピックアップを減少させるためには、補償回路を V_{OUT} ではなく、電位変動のないアナロググランドに接続することが、場合によっては有効です。

電圧ポジショニングの設定

電圧ポジショニングは、負荷電流にตอบสนองして動的に出力電圧を下げて、プロセッサの電力消費を減少させます。出力に負荷がある場合、オペアンプ(図5)がQuick-PWMコントローラのフィードバック点へ返ってくる信号を増加させます。増幅度の調整によって、標準の電流検出抵抗器の使用が可能となり、消費される電力が大きく低減します。それはより小さい電流検出抵抗器を使用することができるからです。このループの負荷過渡応答は非常に速く、しかもよく制御されるため、電圧変化量は、マイクロプロセッサの電源ガイドラインに規定された限界以内に正確に収めることができます。

電圧ポジショニング回路は、図10に示すようにインダクタと出力コンデンサの間に接続された電流検出抵抗器($R_{SENSE} = R_{CM} = R_{CS}$)の両端間の電圧から負荷電流を決定します。電圧降下は次の式を用いて決定することができます：

$$V_{VPS} = AVPS I_{LOAD} R_{SENSE}$$

$$AVPS = \frac{\eta_{SUM} R_F}{\eta_{TOTAL} R_B}$$

ここで、 η_{SUM} は電圧ポジショニングフィードバック用に加算する位相の数、そして η_{TOTAL} はアクティブな位相の合計数です。スレーブコントローラがディセーブルされている場合、電流検出の和によって、適切な電圧ポジショニングのスロープが維持されます。 $R_{FBS} = R_F$ および $R_A = R_B$ となるように正入力に加算抵抗器を選択してください。

最小入力電圧要件とドロップアウト性能

連続導通動作の場合、調整が不可能な最小オフ時間ワンショットと位相数が出力電圧の調整可能範囲を制限します。最良のドロップアウト性能を得るためには、より遅い(200kHz)オン時間の設定を使用してください。低い入力電圧で動作させる場合、デューティファクタ限界を、オンとオフ時間のワーストケースの値を用いて計算しなければなりません。製造ばらつきと内部の伝播遅延がTON Kファクタに誤差を導入します。この誤差は高周波で大きくなります(表6)。また、ドロップアウトに近すぎる動作をしている降圧(buck)レギュレータの過渡応答特性は悪く、多くの場合、大容量の出力コンデンサを追加しなければならないことを忘れないでください(「設計手順」の V_{SAG} の式を参照してください)。

ドロップアウトの絶対ポイントは、最小オフ時間におけるインダクタ電流の減少(ΔI_{DOWN})がオン時間における増加(ΔI_{UP})に等しい場合です。 $h = \Delta I_{UP} / \Delta I_{DOWN}$ は増加する負荷にตอบสนองしてインダクタ電流を大きい値に増加させる能力を表し、常に1を超えなければなりません。

AMDモバイルTurion 64 CPUコア電源用、デュアル位相、Quick-PWMコントローラ

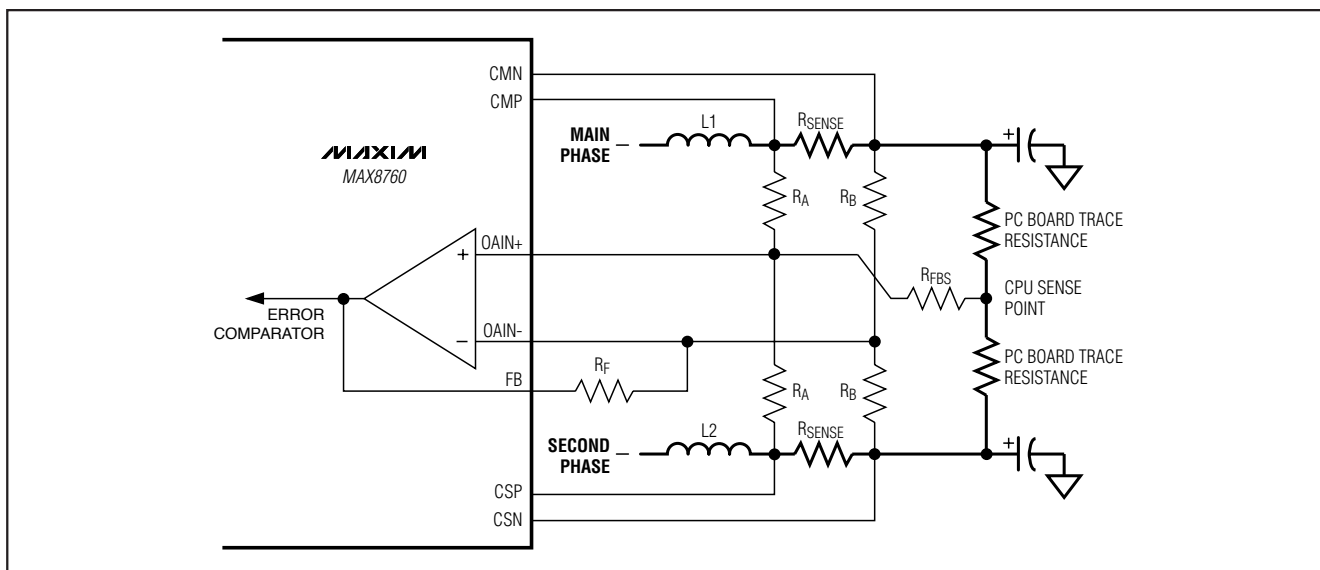


図10. 電圧ポジショニングの利得

h が1である絶対最小ドロップアウトポイントに近づくにつれて、インダクタ電流は各スイッチングサイクルで、大きく増加することができず、出力コンデンサの追加がなければ、 V_{SAG} が大きく増加します。

h の妥当な最小値は1.5ですが、この値を上下に調整すると、 V_{SAG} 、出力コンデンサ、および最小動作電圧の間のトレードオフが可能です。 h の値を決めると、最小動作電圧は次の式で計算することができます：

$$V_{IN(MIN)} = \eta_{OUTPH} \left[\frac{V_{FB} - V_{VPS} + V_{DROP1}}{1 - \eta_{OUTPH} \left(\frac{h \times t_{OFF(MIN)}}{K} \right)} \right] + V_{DROP2} - V_{DROP1} + V_{VPS}$$

ここで、 η_{OUTPH} は位相ずらしを行うスイッチングレギュレータの総数、 V_{VPS} は電圧ポジショニングのドループ、 V_{DROP1} と V_{DROP2} は放電および充電経路の寄生電圧降下(「オン時間のワンショット(TON)」の項を参照)、 $t_{OFF(MIN)}$ は「Electrical Characteristics(電気的特性)」の表、そして K は表6によります。絶対最小入力電圧は $h = 1$ として計算されています。

計算された $V_{IN(MIN)}$ が必要とする最小入力電圧よりも高ければ、動作周波数を下げるか、または許容される V_{SAG} を得るために出力コンデンサを追加してください。もし、ドロップアウトに近い動作が予想されれば、十分な過渡応答が得られるように、 V_{SAG} を計算してください。

ドロップアウトの計算例：

$$V_{FB} = 1.4V$$

$$f_{SW} = 300kHz \text{ に対して } K_{MIN} = 3\mu s$$

$$t_{OFF(MIN)} = 400ns$$

$$V_{VPS} = 3mV/A \times 30A = 90mV$$

$$V_{DROP1} = V_{DROP2} = 150mV(30A\text{負荷})$$

$$h = 1.5 \text{ および } \eta_{OUTPH} = 2$$

$$V_{IN(MIN)} = 2 \times \left[\frac{1.4V - 90mV + 150mV}{1 - 2 \times (0.4\mu s \times 1.5/3.0\mu s)} \right] + 150mV - 150mV + 90mV = 4.96V$$

$h = 1$ として再び計算すると、ドロップアウトの絶対限界が与えられます：

$$V_{IN(MIN)} = 2 \times \left[\frac{1.4V - 90mV + 150mV}{1 - 2 \times (0.4\mu s \times 1.0/3.0\mu s)} \right] + 150mV - 150mV + 90mV = 4.07V$$

したがって、非常に大きい出力コンデンサを使ったとしても、 V_{IN} は4.1V以上となり、実用的な入力電圧は、適度の出力コンデンサを使って5Vになります。

AMDモバイルTurion 64 CPUコア電源用、デュアル位相、Quick-PWMコントローラ

MAX8760

アプリケーション情報

プリント基板レイアウトのガイドライン

スイッチング損失を小さくし、ノイズのない安定な動作を達成するためには、プリント基板のレイアウトを慎重に行うことが大切です。スイッチングパワー段は、特に注意を要します(図11)。可能であれば、すべてのパワー部品をプリント基板の上側に実装してそのグランド端子を相互に同一面にあるようにしてください。良好なプリント基板レイアウトとするためには、以下のガイドラインに従ってください:

- 1) 大電流経路は、特にグランド端子では、短くしてください。これは安定でジッタの無い動作とするために不可欠です。
- 2) すべてのアナロググランドを専用隙間の無い銅プレーンに接続し、それをQuick-PWMコントローラのGND端子に接続してください。このアナロググランドには、 V_{CC} 用バイパスコンデンサ、REFおよびGND用バイパスコンデンサ、補償(CC_)用部品、およびILIMとOFSに接続される抵抗分圧器が含まれます。
- 3) 各スレーブコントローラは個別のアナロググランドを備えていなければなりません。ノイズに敏感な対象となるスレーブ部品をこのプレーンに接続してください。マスタのリファレンスは、スレーブに接続されることがあり、マスタのアナロググランドをスレーブのアナロググランドに接続してグランドオフセットが生じないようにすることが必要となります。この2つのグランドは小さい値の抵抗器(10Ω以下)で接続することで十分です。
- 4) 電力用配線と負荷接続は短くしてください。これは高効率のためには不可欠です。厚い銅のプリント基板(1オンスではなく2オンス)を使うと、最大負荷効率を1%以上、高くすることができます。プリント基板の配線を適切に配線することは難しい作業ですが、これはミリメートル単位で行わなければならない、1mΩの配線抵抗でも測定可能な効率の低下を招きます。
- 5) 大電流のゲートドライバ配線(DL、DH、LX、およびBST)は短く幅広くして、配線の抵抗とインダクタンスを最小化してください。これは貫通電流を避けるためにローインピーダンスのゲートドライバを必要とする大電力用のMOSFETに不可欠です。
- 6) 電流制限および電圧ポジショニングのためのC_P、C_N、OAIN+、およびOAIN-接続は電流検出の精度を保証するためにはケルビン接続を使用しなければなりません。
- 7) 配線長のトレードオフを行わなければならない場合、放電経路よりもインダクタの充電経路が長い方が望ましいと言えます。例えば、インダクタとローサイドMOSFETの間、またはインダクタと出力フィルタコンデンサ間の距離を延ばすよりも

入力コンデンサとハイサイドMOSFETの間の距離を長くする方が良好です。

- 8) 高速度のスイッチングノードを敏感なアナログ領域(REF、CCV、CCI、FB、C_P、C_Nなど)から遠ざけて配線してください。端子のストラップによる入力接続(SHDN、ILIM、SKIP、SUS、S₊、TON)は、パワーグランドまたは V_{DD} よりも、アナロググランドまたは V_{CC} に接続してください。

レイアウト手順

最初に、グランド端子に隣接して大電力用部品を配置してください(ローサイドMOSFETのソース、C_{IN}、C_{OUT}、およびD1のアノード)。可能ならば、すべての接続を上面で幅の広い銅箔の切れ目の無い領域で行ってください。

- 1) コントローラICをローサイドMOSFETに隣接して実装してください。DLゲート配線は短く、かつ幅広くしなければなりません(MOSFETがコントローラICから1インチ離れていれば50ミル~100ミルの幅としてください)。
- 2) ゲート駆動用部品(BSTダイオードおよびコンデンサ、 V_{DD} バイパスコンデンサ)はまとめてコントローラICの近くに配置してください。
- 3) DC-DCコントローラのグランド接続は「標準動作回路」に示されたように接続してください。このダイアグラムは4つの個別のグランドプレーンがあると見ることができます: すべての大電力部品が接続される入出力グランド、PGND端子と V_{DD} バイパスコンデンサが接続されるパワーグランド、敏感なアナログ部品、マスタのGND端子、および V_{CC} のバイパスコンデンサが接続されるマスタのアナロググランドプレーン、そしてスレーブのGND端子および V_{CC} のバイパスコンデンサが接続されるスレーブのアナロググランドプレーンです。マスタのGNDプレーンはICの直下の1点でのみPGNDプレーンに接続されなければなりません。同様に、スレーブのGNDプレーンはIC直下の1点でのみPGNDに接続されなければなりません。マスタとスレーブそれぞれのグランドプレーンはPGNDからローサイドMOSFETのソースに対して短いメタル配線を使って大電力の出力グランドに接続しなければなりません(スター接続の中心点)。この点は、また、出力コンデンサのグランド端子に非常に近くなければなりません。
- 4) 出力パワープレーン(V_{CORE} とシステムグランドプレーン)を多数のビアを使って出力フィルタコンデンサの正および負の端子に直接接続してください。DC-DCコンバータの全体回路をCPUに実際に可能な限り近づけて配置してください。

チップ情報

TRANSISTOR COUNT: 11,015

PROCESS: BiCMOS

AMDモバイルTurion 64 CPUコア電源用、 デュアル位相、Quick-PWMコントローラ

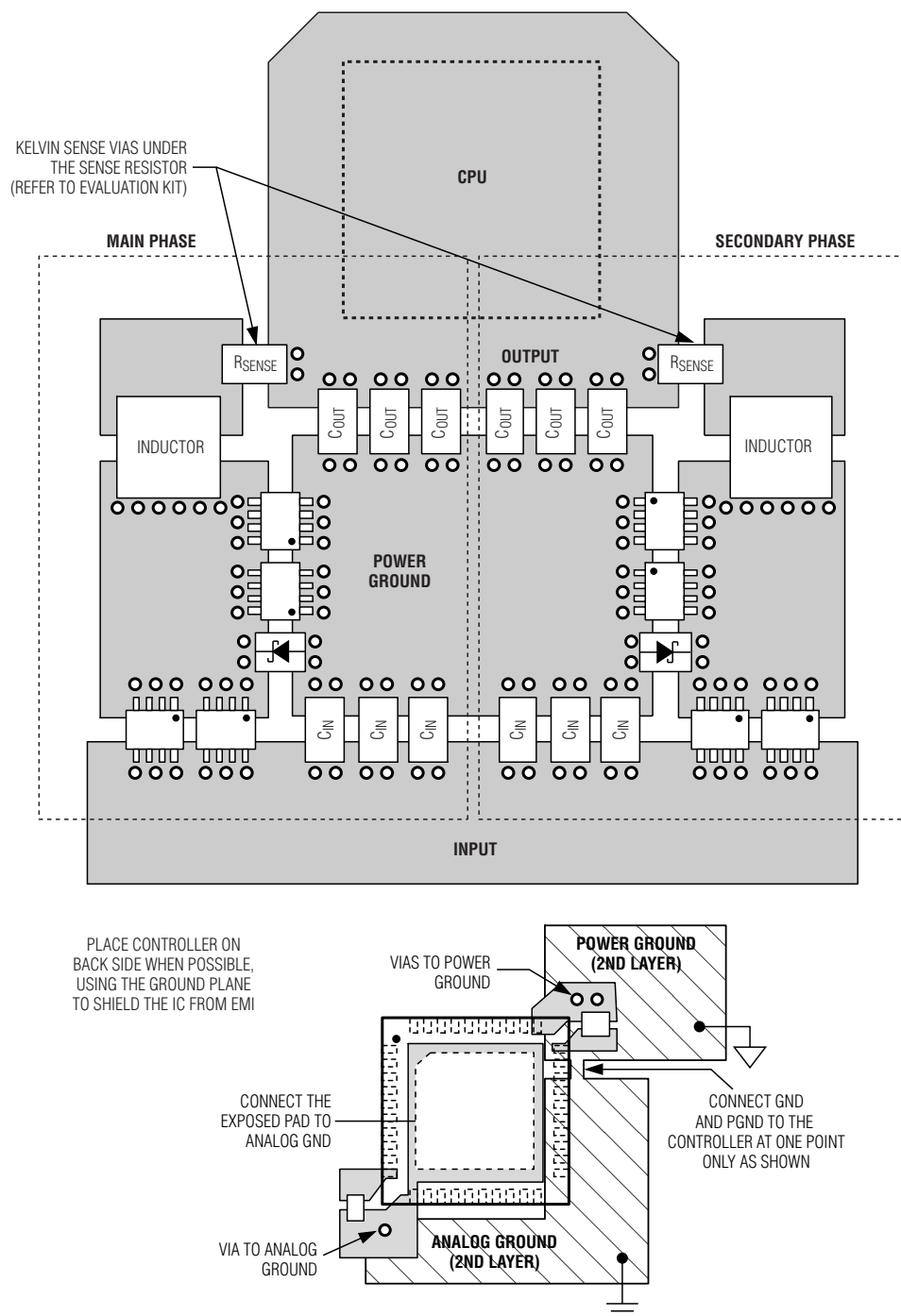


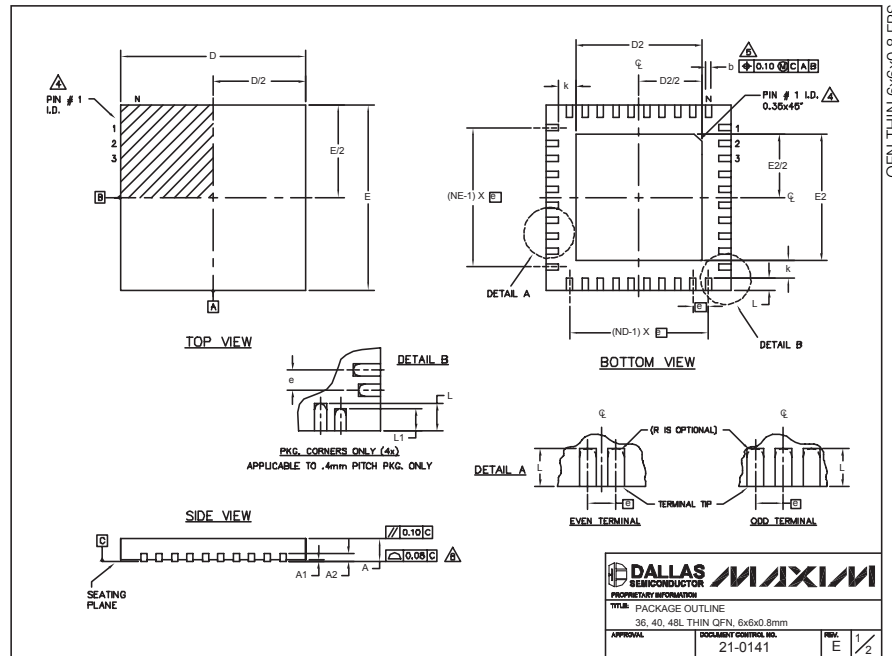
図11. プリント基板のレイアウト例

AMDモバイルTurion 64 CPUコア電源用、デュアル位相、Quick-PWMコントローラ

MAX8760

パッケージ

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、japan.maxim-ic.com/packagesをご参照下さい。)





COMMON DIMENSIONS									
PKG.	36L 6x6			40L 6x6			48L 6x6		
SYMBOL	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.
A	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80
A1	0	0.02	0.05	0	0.02	0.05	0	—	0.05
A2	0.20 REF.			0.20 REF.			0.20 REF.		
b	0.20	0.25	0.30	0.20	0.25	0.30	0.15	0.20	0.25
D	5.90	6.00	6.10	5.90	6.00	6.10	5.80	6.00	6.10
E	5.90	6.00	6.10	5.90	6.00	6.10	5.80	6.00	6.10
e	0.50 BSC.			0.50 BSC.			0.40 BSC.		
k	0.25	—	—	0.25	—	—	0.25	0.35	0.45
L	0.45	0.55	0.65	0.30	0.40	0.50	0.40	0.50	0.60
L1	—	—	—	—	—	—	0.30	0.40	0.50
N	36			40			48		
ND	9			10			12		
NE	9			10			12		
JEDEC	WJ4D-1			WJ4D-2			—		

EXPOSED PAD VARIATIONS							DOWN BONDS ALLOWED
PKG. CODES	D2			E2			
	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	
T3666-1	3.60	3.70	3.80	3.60	3.70	3.80	NO
T3666-2	3.60	3.70	3.80	3.60	3.70	3.80	YES
T3666-3	3.60	3.70	3.80	3.60	3.70	3.80	NO
T4066-1	4.00	4.10	4.20	4.00	4.10	4.20	NO
T4066-2	4.00	4.10	4.20	4.00	4.10	4.20	YES
T4066-3	4.00	4.10	4.20	4.00	4.10	4.20	YES
T4066-4	4.00	4.10	4.20	4.00	4.10	4.20	NO
T4066-5	4.00	4.10	4.20	4.00	4.10	4.20	NO
T4866-1	4.20	4.30	4.40	4.20	4.30	4.40	YES

NOTES:

- DIMENSIONING & TOLERANCING CONFORM TO ASME Y14.5M-1994.
- ALL DIMENSIONS ARE IN MILLIMETERS. ANGLES ARE IN DEGREES.
- N IS THE TOTAL NUMBER OF TERMINALS.
- THE TERMINAL #1 IDENTIFIER AND TERMINAL NUMBERING CONVENTION SHALL CONFORM TO JEDEC 95-1 SPP-012. DETAILS OF TERMINAL #1 IDENTIFIER ARE OPTIONAL, BUT MUST BE LOCATED WITHIN THE ZONE INDICATED. THE TERMINAL #1 IDENTIFIER MAY BE EITHER A MOLD OR MARKED FEATURE.
- DIMENSION b APPLIES TO METALLIZED TERMINAL AND IS MEASURED BETWEEN 0.25 mm AND 0.30 mm FROM TERMINAL TIP.
- ND AND NE REFER TO THE NUMBER OF TERMINALS ON EACH D AND E SIDE RESPECTIVELY.
- DEPOPULATION IS POSSIBLE IN A SYMMETRICAL FASHION.
- COPLANARITY APPLIES TO THE EXPOSED HEAT SINK SLUG AS WELL AS THE TERMINALS.
- DRAWING CONFORMS TO JEDEC MO220, EXCEPT FOR 0.4mm LEAD PITCH PACKAGE T4866-1.
- WARPAGE SHALL NOT EXCEED 0.10 mm.

**DALLAS**
SEMICONDUCTOR



PROMETHEUS INFORMATION

PACKAGE OUTLINE
36, 40, 48L THIN QFN, 6x6x0.8mm

APPROVAL

DOCUMENT CONTROL NO.
21-0141

REV. E

2/2

マキシム・ジャパン株式会社

〒169-0051東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600 39

© 2005 Maxim Integrated Products, Inc. All rights reserved. MAXIM is a registered trademark of Maxim Integrated Products, Inc.