

EVALUATION KIT
AVAILABLE

TFT LCDステップアップDC-DCコンバータ

MAX8752

概要

MAX8752は、アクティブラマトリックスの薄膜トランジスタ(TFT)液晶ディスプレイ(LCD)用の安定化電源電圧を供給する高性能ステップアップDC-DCコンバータです。MAX8752は、nチャネルパワーMOSFET内蔵の電流モード、固定周波数、パルス幅変調(PWM)回路を備え、高効率と高速過渡応答を実現しています。MAX8752の入力電源電圧範囲は1.8V~5.5Vです。

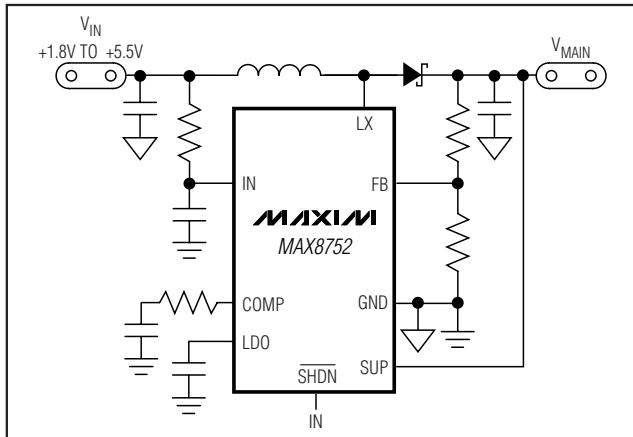
MAX8752は1.2MHzのスイッチング周波数で動作し、超小型インダクタと低ESRのセラミックコンデンサを使用することができます。電流モードアーキテクチャは、LCDソースドライバのアプリケーションに特有のパルス負荷に対して高速過渡応答を行います。補償端子(COMP)は、ユーザーがループダイナミクスを柔軟に調整することができるようになります。14Vの内蔵MOSFETは、最大13Vの出力電圧を生成することができます。内部のデジタルソフトスタートと電流制限は、突入電流と故障電流を効率的に制御します。

MAX8752は、最大高さ8mmで3mm x 3mmの8ピンTDFNパッケージで提供されます。

アプリケーション

ノートブックコンピュータのディスプレイ
LCDモニタパネル
車載用ディスプレイ

標準動作回路



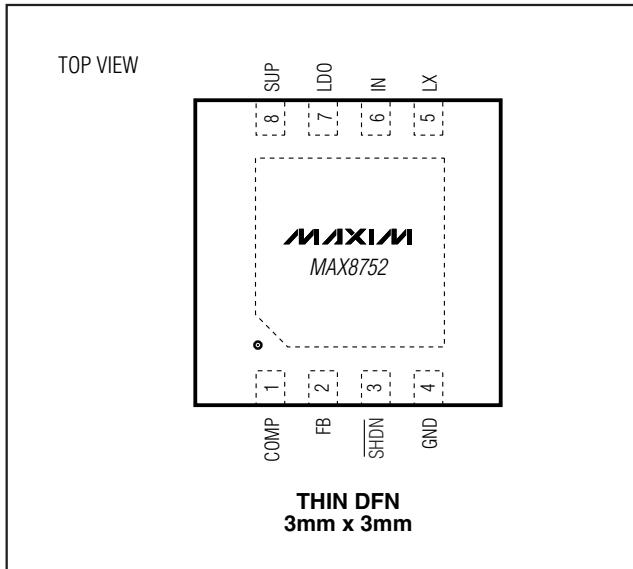
特長

- ◆ 入力電源電圧範囲：1.8V~5.5V
- ◆ 14V、2.2A、0.2ΩのnチャネルMOSFETを内蔵
- ◆ 高効率：85%以上
- ◆ パルス性負荷に高速過渡応答
- ◆ 高精度出力電圧：1.5%
- ◆ デジタルソフトスタート搭載
- ◆ 入力電源低電圧ロックアウト
- ◆ スイッチング周波数：1.2MHz
- ◆ シャットダウン電流：0.1μA
- ◆ 小型8ピンTDFNパッケージ

型番

PART	TEMP RANGE	PIN-PACKAGE	PKG CODE
MAX8752ETA	-40°C to +85°C	8 TDFN 3mm x 3mm	T833-2

ピン配置



TFT LCDステップアップDC-DCコンバータ

ABSOLUTE MAXIMUM RATINGS

LX, SUP to GND	-0.3V to +14V
IN, SHDN, LDO to GND.....	-0.3V to +6V
FB to GND	-0.3V to (V_{IN} + 0.3V)
COMP to GND	-0.3V to (V_{LDO} + 0.3V)
LX Switch Maximum Continuous RMS Current.....	1.6A

Continuous Power Dissipation ($T_A = +70^\circ\text{C}$)	
10-Pin TDFN (derate 18.2mW/ $^\circ\text{C}$ above $+70^\circ\text{C}$)	1454mW
Operating Temperature Range	-40°C to $+85^\circ\text{C}$
Junction Temperature	+150°C
Storage Temperature Range	-65°C to $+160^\circ\text{C}$
Lead Temperature (soldering, 10s)	+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

($V_{IN} = V_{SHDN} = 2.5\text{V}$, $T_A = 0^\circ\text{C}$ to $+85^\circ\text{C}$. Typical values are at $T_A = +25^\circ\text{C}$, unless otherwise noted.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Input Supply Range		1.8	5.5		V
Output Voltage Range			13		V
IN Undervoltage Lockout Threshold	V_{IN} rising, typical hysteresis is 200mV	0.90	1.30	1.75	V
IN Quiescent Current	$V_{FB} = 1.3\text{V}$, not switching	0.18	0.35		mA
	$V_{FB} = 1.0\text{V}$, switching	2	5		
IN Shutdown Current	$SHDN = GND$	0.1	10.0		μA
LDO Output Voltage	$6\text{V} \leq V_{SUP} \leq 13\text{V}$, $I_{LDO} = 12.5\text{mA}$	4.6	5.0	5.4	V
LDO Undervoltage Lockout	V_{LDO} rising, typical hysteresis is 200mV	2.4	2.7	3.0	V
LDO Output Current		15			mA
SUP Supply Voltage Range		4.5	13.0		V
SUP Ovvervoltage-Lockout Threshold	V_{SUP} rising, typical hysteresis is 200mV (Note 1)	13.2	13.6	14.0	V
SUP Undervoltage-Lockout Threshold	V_{SUP} rising, typical hysteresis is 200mV (Note 2)			1.4	V
SUP Supply Current	LX not switching	1.5	2.0		mA
	LX switching	4	8		
ERROR AMPLIFIER					
FB Regulation Voltage	$I_{LX} = 200\text{mA}$, $T = 0^\circ\text{C}$ to $+25^\circ\text{C}$	1.218	1.240	1.262	V
	$I_{LX} = 200\text{mA}$, $T = +25^\circ\text{C}$ to $+85^\circ\text{C}$	1.223	1.240	1.257	
FB Input Bias Current	$V_{FB} = 1.24\text{V}$	0	40		nA
FB Line Regulation	$V_{IN} = 1.8\text{V}$ to 5.5V	0.05	0.15		%/V
Transconductance		70	180	280	μS
Voltage Gain			700		V/V
OSCILLATOR					
Frequency		1000	1220	1500	kHz
Maximum Duty Cycle		88	92	96	%

TFT LCDステップアップDC-DCコンバータ

MAX8752

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = V_{SHDN} = 2.5V$, $T_A = 0^\circ\text{C}$ to $+85^\circ\text{C}$. Typical values are at $T_A = +25^\circ\text{C}$, unless otherwise noted.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
n-CHANNEL MOSFET					
Current Limit	$V_{FB} = 1V$, 65% duty cycle	1.8	2.2	2.6	A
On-Resistance			0.2	0.4	Ω
Leakage Current	$V_{LX} = 12V$		0.1	10	μA
Current-Sense Transresistance		0.2	0.3	0.4	V/A
SOFT-START					
Soft-Start Period			13		ms
Soft-Start Step Size			0.275		A
CONTROL INPUTS					
SHDN Input Low Voltage	$V_{IN} = 1.8V$ to $5.5V$			0.6	V
SHDN Input High Voltage	$V_{IN} = 1.8V$ to $5.5V$		$0.7 \times V_{IN}$		V
SHDN Input Current		0.001	1.000		μA

ELECTRICAL CHARACTERISTICS

($V_{IN} = V_{SHDN} = 2.5V$, $T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$, unless otherwise noted.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Input Supply Range		1.8	5.5		V
Output Voltage Range			13		V
IN Undervoltage-Lockout Threshold	V_{IN} rising, typical hysteresis is 200mV	0.90	1.75		V
IN Quiescent Current	$V_{FB} = 1.3V$, not switching		0.35		mA
	$V_{FB} = 1.0V$, switching		5		
LDO Output Voltage	$6V \leq V_{SUP} \leq 13V$, $I_{LDO} = 12.5\text{mA}$	4.6	5.4		V
LDO Undervoltage Lockout	V_{LDO} rising, typical hysteresis is 200mV	2.4	3.0		V
LDO Output Current		15			mA
SUP Supply Voltage Range		4.5	13.0		V
SUP Overvoltage-Lockout Threshold	V_{SUP} rising, typical hysteresis is 200mV (Note 1)	13.2	14.0		V
SUP Undervoltage-Lockout Threshold	V_{SUP} rising, typical hysteresis is 200mV (Note 2)		1.4		V
SUP Supply Current	LX not switching		2.0		mA
	LX switching		8		
ERROR AMPLIFIER					
FB Regulation Voltage	$I_{LX} = 200\text{mA}$	1.210	1.270		V
OSCILLATOR					
Frequency		940	1560		kHz
n-CHANNEL MOSFET					
Current Limit	$V_{FB} = 1V$, 65% duty cycle	1.7	2.7		A
On-Resistance			0.4		Ω
Current-Sense Transresistance		0.2	0.4		V/A

TFT LCDステップアップDC-DCコンバータ

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = V_{SHDN} = 2.5V$, $T_A = -40^\circ C$ to $+85^\circ C$. unless otherwise noted.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
CONTROL INPUTS					
SHDN Input Low Voltage	$V_{IN} = 1.8V$ to $5.5V$			0.6	V
SHDN Input High Voltage	$V_{IN} = 1.8V$ to $5.5V$			$0.7 \times V_{IN}$	V

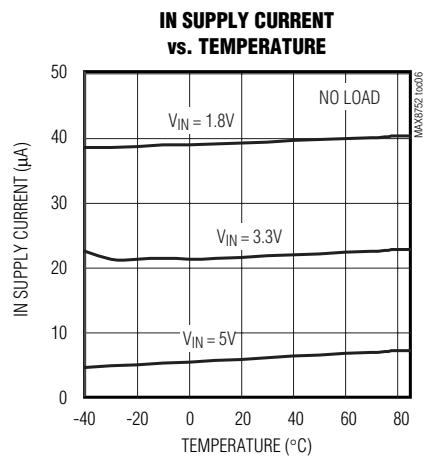
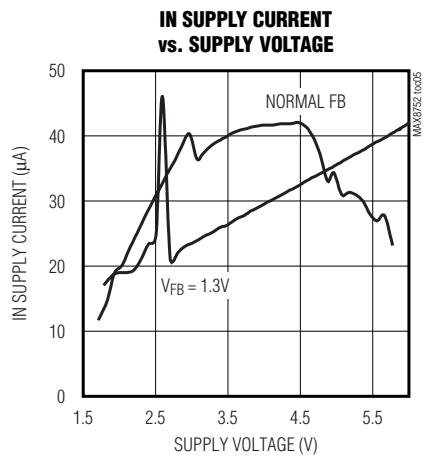
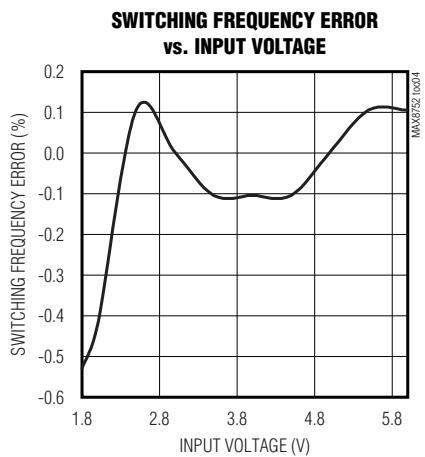
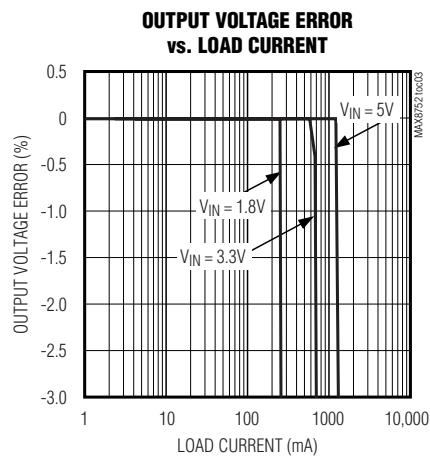
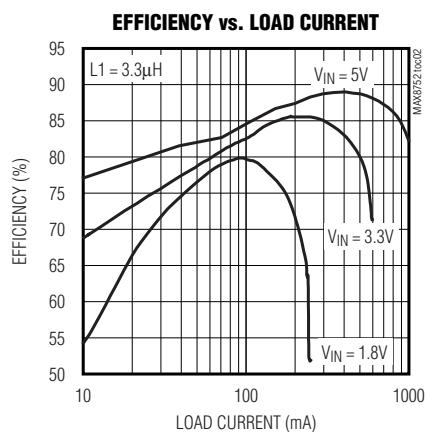
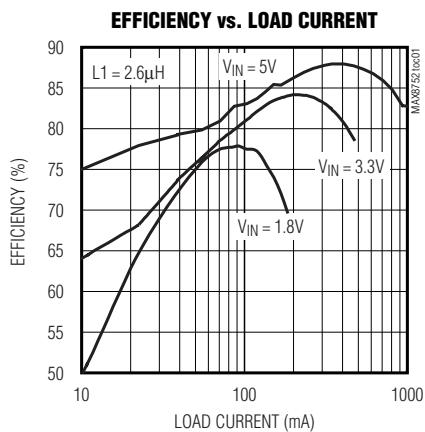
Note 1: Step-up regulator inhibited when VSUP exceeds this threshold.

Note 2: Step-up regulator inhibited until VSUP exceeds this threshold.

Note 3: Specifications to $-40^\circ C$ are guaranteed by design, not production tested.

標準動作特性

(Circuit of Figure 1, $V_{IN} = 2.5V$, $V_{MAIN} = 10V$, $T_A = +25^\circ C$, unless otherwise noted.)

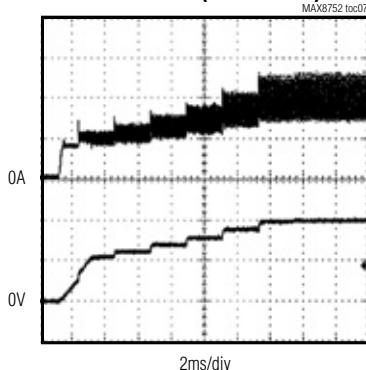


TFT LCDステップアップDC-DCコンバータ

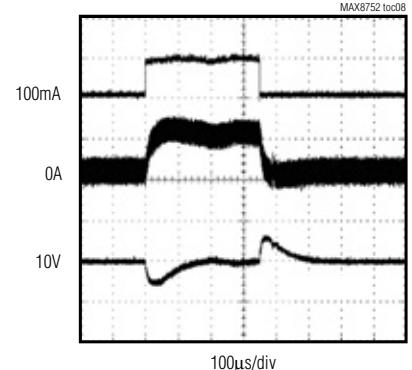
標準動作特性(続き)

(Circuit of Figure 1, $V_{IN} = 2.5V$, $V_{MAIN} = 10V$, $T_A = +25^\circ C$, unless otherwise noted.)

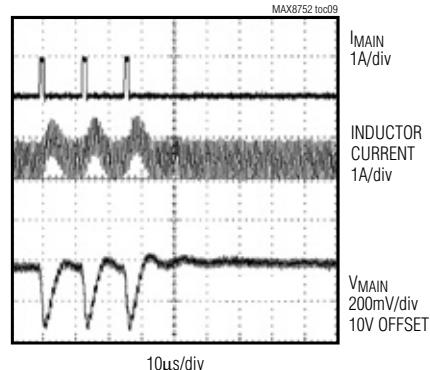
SOFT-START (HEAVY LOAD)



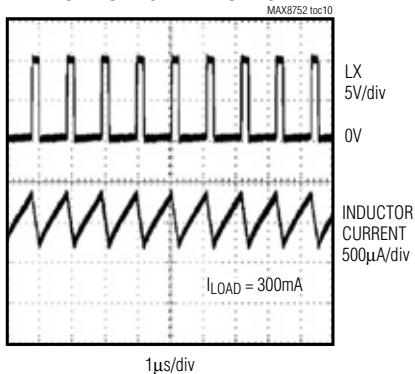
LOAD TRANSIENT RESPONSE



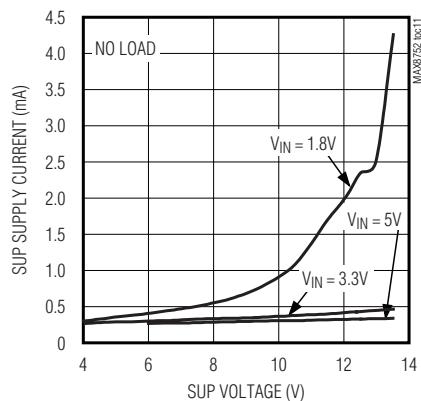
PULSE-LOADED TRANSIENT RESPONSE



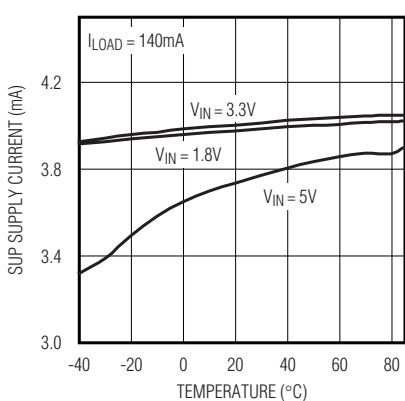
SWITCHING WAVEFORMS



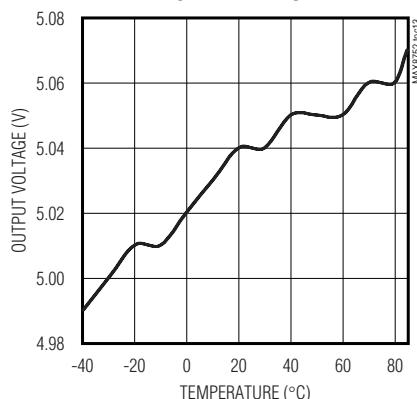
SUPPLY CURRENT vs. SUPPLY VOLTAGE



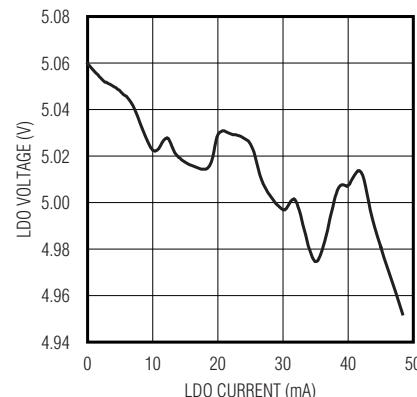
SUPPLY CURRENT vs. TEMPERATURE



LDO OUTPUT VOLTAGE vs. TEMPERATURE



LDO OUTPUT VOLTAGE vs. LDO CURRENT



TFT LCDステップアップDC-DCコンバータ

端子説明

端子	名称	機能
1	COMP	エラーアンプ用の補償端子。直列抵抗とコンデンサをCOMPとGNDの間に接続します。部品選択のガイドラインについては、「ループ補償」の項を参照してください。
2	FB	フィードバック端子。FBレギュレーション電圧は公称1.24Vです。センタータップをFBに接続した外付け抵抗分圧器を、ステップアップレギュレータの出力(V_{MAIN})とGNDの間に接続します。ノイズの結合を低減するには、この分圧器をICに近接して配置し、パターン配線面積を最小限に抑えます。「出力電圧の選択」の項に従って、 V_{MAIN} を設定します。
3	SHDN	シャットダウン制御入力。MAX8752をオフにするには、SHDNをローにします。
4	GND	グランド
5	LX	スイッチングノード。LXは、内蔵MOSFETのドレインです。EMIを低減するには、インダクタと整流ダイオードの接続点をLXに接続して、パターン配線面積を最小限に抑えます。
6	IN	電源端子。100Ωの直列抵抗を通じてINを入力電源に接続し、0.1μF以上のセラミックコンデンサを使ってINをGNDにバイパスします。
7	LDO	5Vの内蔵リニアレギュレータの出力。このレギュレータはすべての内蔵回路に電源供給します。0.22μF以上のセラミックコンデンサを使ってLDOをGNDにバイパスします。
8	SUP	リニアレギュレータの電源入力。SUPは、5Vの内蔵リニアレギュレータの電源入力です。SUPをステップアップレギュレータ出力に接続し、0.1μFのコンデンサでSUPをGNDにバイパスします。
BP	—	裏面パッド。裏面パッドをアナロググランドに接続します。

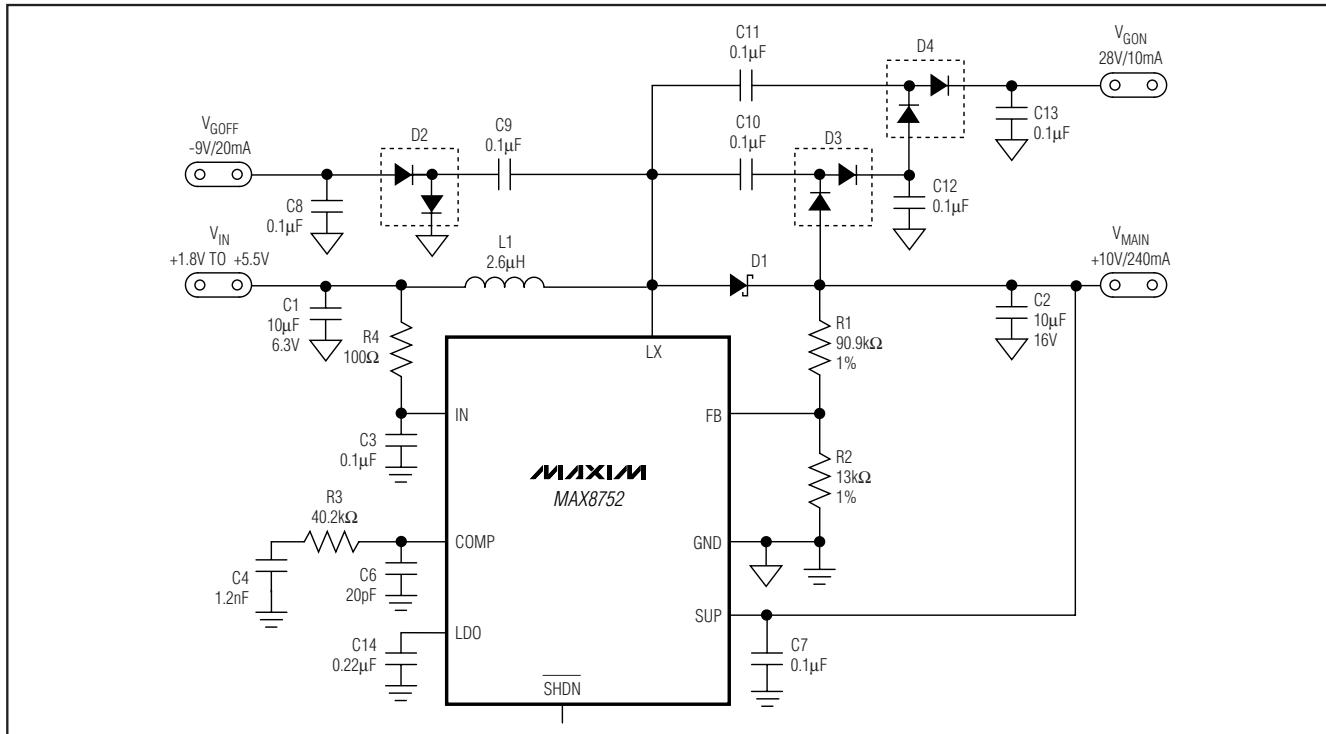


図1. 標準動作回路

TFT LCDステップアップDC-DCコンバータ

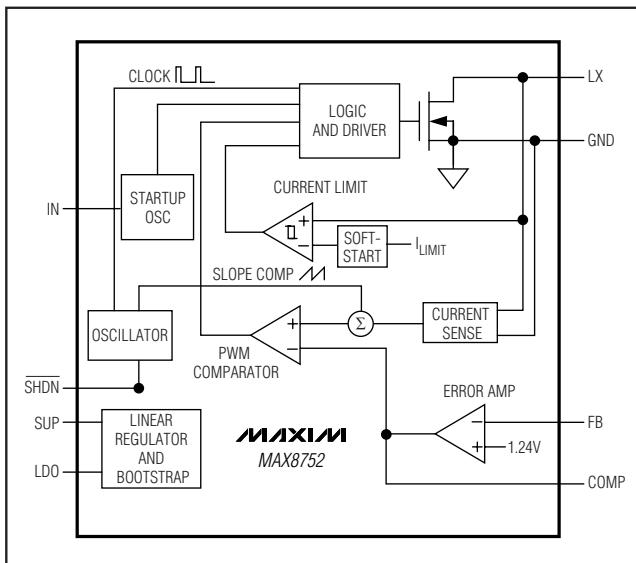


図2. MAX8752のファンクションダイアグラム

詳細

MAX8752は、TFT-LCDパネル用に設計された高効率のステップアップ電源です。図1に示されている標準回路は最低1.8Vの入力電圧で動作し、20mAで-9V、10mAで+28Vを供給するディスクリートダイオード/コンデンサのチャージポンプをサポートしながら、2.5Vの入力から220mAで10Vのメイン出力を供給します。チャージポンプ出力が不要の場合は、この出力に関連するダイオードとコンデンサを取り除けば、メイン出力を270mAに増大させることができます。

MAX8752は、高速過渡応答と低ノイズ動作を実現する電流モードの固定周波数、パルス幅変調(PWM)のアーキテクチャを採用しています。高スイッチング周波数(1.2MHz)のため、薄型インダクタとセラミックコンデンサを使ってLCDパネル設計の厚さを最小限に抑えることができます。高効率の集積MOSFETとICに内蔵のデジタルソフトスタート機能によって、必要な外付け部品の点数が削減されます。外付け抵抗分圧器を使って、出力電圧を V_{IN} ～13Vに設定することができます。

MAX8752は、1個のエラーアンプ、2個のコンバレータ、および複数の信号発生器を組み合わせることによって出力電圧を安定化します(図2)。このエラーアンプはFBにおける信号を1.24Vと比較して、COMP出力を変えます。COMPの電圧は、内蔵のMOSFETがオンになるごとにその電流トリップポイントを決定します。負荷が変化するのに従って、エラーアンプはCOMP出力への

電流をソース/シンクして、負荷に電流を供給するために必要なインダクタのピーク電流を設定します。高いデューティサイクルで安定性を維持するために、スロープ補償信号は電流検出信号と加算されます。

コントローラは内部クロックの立上りエッジでフリップフロップを設定し、nチャネルMOSFETをオンにし、入力電圧をインダクタの両端に印加します。インダクタを流れる電流は直線的に増加し、その磁界にエネルギーを蓄積します。電流フィードバック信号とスロープ補償の合計がCOMP電圧を越えると、コントローラはフリップフロップをリセットして、MOSFETをオフにします。インダクタ電流は連続しているため、逆電圧がインダクタの両端に発生し、ダイオード(D1)をオンにします。すると、インダクタの両端間の電圧は入力電圧と出力電圧との差となります。

この放電状態によってインダクタに流れる電流が強制的に減少して、磁界に蓄積されたエネルギーが出力コンデンサと負荷に移動します。MOSFETはクロックサイクルの残りの時間、オフを保持します。

軽負荷では、MAX8752はこのアーキテクチャによってサイクルを「スキップ」し、出力コンデンサ電圧の過充電を防ぐことができます。

この動作領域においては、インダクタは約250mAのピーク値まで増加し、出力に放電し、次のパルスが必要になるまで待機します。

出力電流能力

MAX8752の出力電流能力は、電流制限値、入力電圧、動作周波数、およびインダクタ値の関数です。スロープ補償によってフィードバックループを安定化しているため、インダクタ電流の制限値はデューティサイクルによって決まります。電流制限値は次式から求められます。

$$I_{LIM} = (1.162 - 0.361 \times D) \times I_{LIM_EC}$$

ここで、 I_{LIM_EC} は65%のデューティサイクルで指定された電流制限値(「電気的特性(Electrical Characteristics)」参照)、Dはそのデューティサイクルです。

出力電流能力は電流制限値によって決まり、次式から求められます。

$$I_{OUT(MAX)} = \left[I_{LIM} - \frac{0.5 \times D \times V_{IN}}{f_{OSC} \times L} \right] \times \frac{V_{IN}}{V_{OUT}} \times \eta$$

TFT LCDステップアップDC-DCコンバータ

ここで、 I_{LIM} は上記で算出された電流制限値、 η はレギュレータの効率(公称85%)、Dはそのデューティサイクルです。この電流制限値で動作すると、デューティサイクルは次のようにになります。

$$D = \frac{V_{OUT} - V_{IN} + V_{DIODE}}{V_{OUT} - I_{LIM} \times R_{ON} + V_{DIODE}}$$

ここで、 V_{DIODE} は整流ダイオードの順方向電圧であり、 R_{ON} は内蔵MOSFETのオン抵抗です。

ブートストラップおよびソフトスタート

MAX8752はブートストラップ動作が特長としています。通常動作時に、内蔵リニアレギュレータは内蔵回路に電源を供給します。リニアレギュレータの入力(SUP)は、ステップアップレギュレータの出力に直接接続する必要があります。SUPの入力電圧が1.75Vを上回ると、レギュレータはオープンループスイッチングを開始し、リニアレギュレータ用の電源電圧を生成します。LDO電圧が2.7V(typ)を超えると、内部リファレンスプロックがオンになります。

リファレンス電圧がレギュレーションに達すると、PWMコントローラと電流制限回路がイネーブルされ、ステップアップレギュレータはソフトスタートに移行します。ソフトスタートの間に、メインステップアップレギュレータはピークインダクタ電流を直接制限し、8つの等間隔の電流ステップでゼロから最大電流制限値までの電流を可能にしています。出力電圧がレギュレーションに達したり(ソフトスタートが終了)、またはソフトスタートタイマが時間終了すると(13ms typ)、最大負荷電流が供給可能になります。ソフトスタートルーチンによって突入電流と電圧オーバーシュートが最小限に抑えられ、安定した起動動作が保証されます。

シャットダウン

SHDNをローにすると、MAX8752はシャットダウンして、消費電流が0.1μAに低減します。このモードでは、内部リファレンス、エラーアンプ、コンパレータ、およびバイアス回路がオフになり、nチャネルMOSFET

表2. 部品メーカー

SUPPLIER	PHONE	FAX	WEBSITE
Murata	770-436-1300	770-436-3030	www.murata.com
Sumida	847-545-6700	847-545-6720	www.sumida.com
TDK	847-803-6100	847-803-6296	www.component.tdk.com
Toshiba	949-455-2000	949-859-3963	www.toshiba.com/taec

表1. 部品リスト

DESIGNATION	DESCRIPTION
C1	10μF ±10%, 4V X5R ceramic capacitor (0603) TDK C1608X5R0G106K Murata GRM188R60G106M
C2	10μF ±10%, 16V X5R ceramic capacitor (1206) TDK C3216X5R1C106K Murata GRM319R61A106K
D1	3A, 30V Schottky diode (M-flat) Toshiba CRS02
L1	2.6μH, 2.1A power inductor 3.3μH, 1.7A power inductor Sumida CDRH6D12-3R3

がオフになります。シャットダウンでは、ステップアップレギュレータの出力は外付けインダクタと整流ダイオードを通じてINに接続されています。

アプリケーション情報

MAX8752を使ったステップアップレギュレータは、最初の繰り返し用の簡単な計算を行うだけで設計することができます。すべての設計は、生産前にプロトタイプを作つて試験する必要があります。表1は標準動作回路用の電力部品のリストを示しています。表2に部品メーカーを示しています。

外付け部品の値の選択は、最大/最小入力電圧はもちろんのこと、主に出力電圧と最大負荷電流によって決まります。まずインダクタ値を選択することから始めます。インダクタ値とピーク電流を決定した後に、ダイオードとコンデンサを選択します。

インダクタの選択

インダクタを選択する際に考慮すべき要素は、最小インダクタ値、ピーク電流定格、および直列抵抗です。これらの要素は、コンバータの効率、最大出力負荷能力、過渡応答時間、および出力電圧リップルに影響を与えます。また、物理サイズとコストも考慮すべき重要な要素です。

最大出力電流、入力電圧、出力電圧、およびスイッチング周波数によって、インダクタ値が決まります。極めて大きなインダクタ値が電流リップルを最小限に抑えるため、ピーク電流が減少し、インダクタのコア損失と電源経路全体のI²R損失が減少します。ただし、大きなインダクタ値にはより多くのエネルギー蓄積と巻き線数も必要なため、物理サイズが増大しインダクタのI²R損失が増大する場合があります。小さいインダクタ値は物理サイズを縮小しますが、電流リップルとピーク電流を増加させます。最適なインダクタを見つけるには、回路効率、インダクタのサイズ、およびコスト間で最良の妥協点を選ぶ必要があります。

ここで使用する式には定数であるLIRがあり、これはインダクタのピークツーピークのリップル電流と、全負荷電流での平均DCインダクタ電流の比です。インダクタのサイズとステップアップレギュレータの回路効率間の最適な妥協点は通常、0.3~0.5のLIRです。ただし、インダクタのコア材料のAC特性、およびインダクタ抵抗と他の電源経路抵抗の比に応じて、最適なLIRが増減する場合があります。インダクタ抵抗が比較的大きい場合は、より多くのリップルを受け付け、必要な巻き数を減らし、線径を増大させることができます。インダクタ抵抗が比較的小さい場合は、インダクタンスを増大させピーク電流を減らすと電源経路全域の損失が低減する場合があります。極端に薄く大きい抵抗を持つインダクタが使われると、これはLCDパネルのアプリケーションでよく起こることですが、最適なLIRは0.5~1.0に増加します。

物理的なインダクタを選択した後に、そのインダクタの値の増減を標準動作領域で効率を向上するために評価する必要があります。

図1において、LCDのゲートオン/ゲートオフ電圧は、ステップアップレギュレータのLXノードで駆動されるレギュレートされない2個のチャージポンプから生成されます。このため、LXに追加される負荷をインダクタンスの計算において考慮する必要があります。実効の最大出力電流I_{MAIN(EFF)}は、以下のようにステップアップレギュレータの出力の最大負荷電流と、正および負のチャージポンプからの寄与を加算したものとなります

$$I_{\text{MAIN(EFF)}} = I_{\text{MAIN(MAX)}} + \eta_{\text{NEG}} \times I_{\text{NEG}} + (\eta_{\text{POS}} + 1) \times I_{\text{POS}}$$

ここで、I_{MAIN(MAX)}は最大メイン出力電流、η_{NEG}は負のチャージポンプの段数、η_{POS}は正のチャージポンプの段数、I_{NEG}は負のチャージポンプの出力電流、およびI_{POS}は正のチャージポンプ出力電流で、I_{POS}のポンプソースはV_{MAIN}と仮定しています。

以下のように、標準入力電圧(V_{IN})、最大出力電流(I_{MAIN(MAX)})、「標準動作特性」の該当図から得られる予想効率(η_{TYP})、および上記の説明に基づくLIRの推定値を使って、概算のインダクタ値を算出します。

$$L = \left(\frac{V_{\text{IN}}}{V_{\text{MAIN}}} \right)^2 \left(\frac{V_{\text{MAIN}} - V_{\text{IN}}}{I_{\text{MAIN(MAX)}} \times f_{\text{OSC}}} \right) \left(\frac{\eta_{\text{TYP}}}{\text{LIR}} \right)$$

該当するインダクタファミリの中から利用可能なインダクタ値を選択します。以下のように、エネルギー保存の法則と、「標準動作特性」の該当図から得られるその動作点における予想効率(η_{MIN})を用いて、最低入力電圧V_{IN(MIN)}における最大DC入力電流を算出します。

$$I_{\text{IN(DC, MAX)}} = \frac{I_{\text{MAIN(MAX)}} \times V_{\text{MAIN}}}{V_{\text{IN(MIN)}} \times \eta_{\text{MIN}}}$$

その動作点におけるリップル電流とインダクタに必要なピーク電流を算出します。

$$I_{\text{RIPPLE}} = \frac{V_{\text{IN(MIN)}} \times (V_{\text{MAIN}} - V_{\text{IN(MIN)}})}{L \times V_{\text{MAIN}} \times f_{\text{OSC}}}$$

$$I_{\text{PEAK}} = I_{\text{IN(DC, MAX)}} + \frac{I_{\text{RIPPLE}}}{2}$$

インダクタの飽和電流定格とMAX8752のLX電流制限値(I_{LIM})はI_{PEAK}を上回り、またインダクタのDC電流定格がI_{IN(DC, MAX)}を上回る必要があります。優れた効率を実現するには、0.1Ω以下の直列抵抗を持つインダクタを選定します。

標準動作回路(図1)を考慮すると、最大負荷電流(I_{MAIN(MAX)})は、10Vの出力と2.5Vの標準入力電圧で180mAです。

$$I_{\text{MAIN(EFF)}} = 180\text{mA} + 1 \times 20\text{mA} + 3 \times 10\text{mA} = 230\text{mA}$$

TFT LCDステップアップDC-DCコンバータ

LIRを0.5に選択し、この動作点において効率を80%と推定して、

$$L = \left(\frac{2.5V}{10V} \right)^2 \left(\frac{10V - 2.5V}{0.23A \times 1.2MHz} \right) \left(\frac{0.80}{0.50} \right) \approx 2.6\mu H$$

回路の最低入力電圧(2.2V)を用い、その動作点において75%の効率を推定して、

$$I_{IN(DC, MAX)} = \frac{0.23A \times 10V}{2.2V \times 0.75} \approx 1.4A$$

リップル電流およびピーク電流は、

$$I_{RIPPLE} = \frac{2.2V \times (10V - 2.2V)}{2.6\mu H \times 10V \times 1.2MHz} \approx 0.55A$$

$$I_{PEAK} = 1.4A + \frac{0.55A}{2} \approx 1.7A$$

出力コンデンサの選択

総出力電圧リップルは、以下の2つの要素で構成されています。すなわち、出力コンデンサの充電と放電に起因する容量性リップルと、コンデンサの等価直列抵抗(ESR)に起因するオームリップルです。

$$V_{RIPPLE} = V_{RIPPLE(C)} + V_{RIPPLE(ESR)}$$

$$V_{RIPPLE(C)} \approx \frac{I_{MAIN}}{C_{OUT}} \left(\frac{V_{MAIN} - V_{IN}}{V_{MAIN} f_{OSC}} \right), \text{ and}$$

$$V_{RIPPLE(ESR)} \approx I_{PEAK} R_{ESR(COUT)}$$

ここで、 I_{PEAK} はピークインダクタ電流です(「インダクタの選択」の項を参照)。セラミックコンデンサの場合は、出力電圧リップルは通常、 $V_{RIPPLE(C)}$ で決定されます。出力コンデンサの電圧定格と温度特性も考慮する必要があります。

入力コンデンサの選択

入力コンデンサ(C_{IN})は入力電源から引き出される電流ピークを減少し、ICへのノイズの注入を低減します。10μFのセラミックコンデンサが、「標準動作回路」(図1)で使用されていますが、これは通常の実験室の装置では、高いソースインピーダンスが見かけられるためです。ステップアップレギュレータは他の安定化電源の出力によって直接動作する場合が多いため、実際のアプリケーションでは通常、はるかに低いソースインピーダンスを持ちます。一般的には、「標準動作回路」で用いられる値以下に C_{IN} を減らすことができます。適切な C_{IN} を使って、INに低ノイズ電源を確保します。また、INがRCローパスフィルタによって C_{IN} からデカップリングされると、より大きな電圧変動に耐えることができます(図1のR3およびC3参照)。

整流ダイオードの選択

MAX8752の高スイッチング周波数には高速の整流器が必要です。大部分のアプリケーションには、ショットキダイオードが高速の回復時間と低い順方向電圧を持っているため、ショットキダイオードが推奨されます。ダイオードは、出力電圧とピークスイッチ電流に耐える定格にする必要があります。ダイオードのピーク電流定格を「インダクタの選択」の項で算出された I_{PEAK} 以上にして、そのブレークダウン電圧は出力電圧を上回るようにします。

出力電圧の選択

MAX8752は、 $V_{IN} \sim 13V$ の可変出力で動作します。抵抗分圧器を出力(V_{MAIN})とGNDの間に接続し、そのセンタータップをFBに接続します(図1参照)。R2を10kΩ～50kΩの範囲で選択します。次式によってR1を算出します。

$$R1 = R2 \times \left(\frac{V_{MAIN}}{V_{FB}} - 1 \right)$$

ここで、 V_{FB} はステップアップレギュレータのフィードバック設定ポイントであり1.24V(typ)です。R1とR2はICに近接して配置します。

TFT LCDステップアップDC-DCコンバータ

ループ補償

過剰な出力リップルと不安定性に起因する効率低下を防ぐため、電圧フィードバックループには適正な補償が必要です。この補償は、COMPとGNDの間に直列に抵抗(R_{COMP})とコンデンサ(C_{COMP})を接続し、さらにCOMPとGNDの間にもう1つのコンデンサ(C_{COMP2})を接続することによって実現します。 R_{COMP} は高速過渡応答用の高周波積分器の利得を設定するために選択され、また C_{COMP} は、積分器をゼロに設定してループ安定性を維持するために選択されます。第2のコンデンサ C_{COMP2} は、出力容量のESRによってもたらされるゼロをキャンセルするために選択されます。性能を最適化するには、次式を使って部品を選択します。

$$R_{COMP} \approx \frac{264 \times V_{IN} \times V_{OUT} \times C_{OUT}}{L \times I_{MAIN(EFF)}}$$

$$C_{COMP} \approx \frac{V_{OUT} \times C_{OUT}}{10 \times I_{MAIN(MAX)} \times R_{COMP}}$$

$$C_{COMP2} \approx \frac{0.02 \times R_{ESR} \times L \times I_{MAIN(EFF)}}{V_{IN} \times V_{OUT}}$$

ESRが小さいセラミック出力コンデンサを使用する場合は、 C_{COMP2} はオプションとなります。ループ補償が正しいかどうかを試す最良の方法は、MAX8752の過渡応答を調べることです。最適な過渡性能を得るために、必要に応じて R_{COMP} と C_{COMP} を調整します。

プリント基板のレイアウトとグランドの配慮

プリント基板のレイアウトは、正常な動作を実現するには不可欠です。適切なプリント基板レイアウトを行うために、以下のガイドラインに従ってください。

- 1) インダクタ、整流ダイオード、および出力コンデンサを入力コンデンサとLXおよびGND端子に近づけて配置して、大電流のループ領域を最小限に抑えます。大電流入カループは入力コンデンサの正端子から始まり、インダクタ、ICのLX端子に進み、ICのGND端子を出て、入力コンデンサの負端子に戻ります。大電流出カループは入力コンデンサの正端子からインダクタへ、整流ダイオード(D1)、出力コンデンサの正端子に至り、出力コンデンサと入力コンデンサのグランド端子を経由して再接続されます。これら

のループの部品を短く幅の広い接続部で接続します。大電流経路、特にグランド経路にビアを使用しないでください。ビアの使用が避けられない場合は、抵抗とインダクタンスを小さくするために多数のビアを並列に使用します。

- 2) 入力コンデンサ/出力コンデンサのグランドおよびGNDから構成されるパワーグランドアイランド(PGND)を構築します。これらすべてを短く幅広の配線または小さなグランドプレーンによって相互に接続します。パワーグランド配線の幅を最大にすると効率が向上し、出力電圧リップルとノイズスペイクが減少します。フィードバック分圧器のグランド、COMPコンデンサのグランド、およびICの裏面エクスポートードパッドらなるアナロググランドプレーン(AGND)を端子1に近接して構築します。AGNDおよびPGNDアイランドは、そのGND端子を裏面エクスポートードパッドに直接接続します。これらの分離されたグランドプレーンの間には他の接続を配置しないでください。
- 3) フィードバック分圧器の抵抗器をFBにできる限り近接して配置します。分圧器のセンタ配線は短くする必要があります。これらの抵抗器を離して配置すると、FB配線はスイッチングノイズをピックアップ可能なアンテナになります。フィードバック配線をLXの近くに配線しないでください。
- 4) SUPとLDOのバイパスコンデンサおよびINバイパスコンデンサ(図1のC3)を各端子から5mm以内に配置します。GNDに近接したICの裏面エクスポートードパッドを通じてこれらのグランド端子をGNDに接続します(端子4)。
- 5) 最良の過渡応答を得るには、出力コンデンサと負荷の間の配線の長さを最短化し、その幅を最大化します。
- 6) LXノードは幅広で短くしつつ、そのサイズを最小限に抑えます。LXノードをフィードバックノードやその他の敏感なノードから遠ざけます。必要に応じて、DC配線をシールドとして使用します。

適切な基板レイアウト例については、MAX8752の評価キットを参照してください。

チップ情報

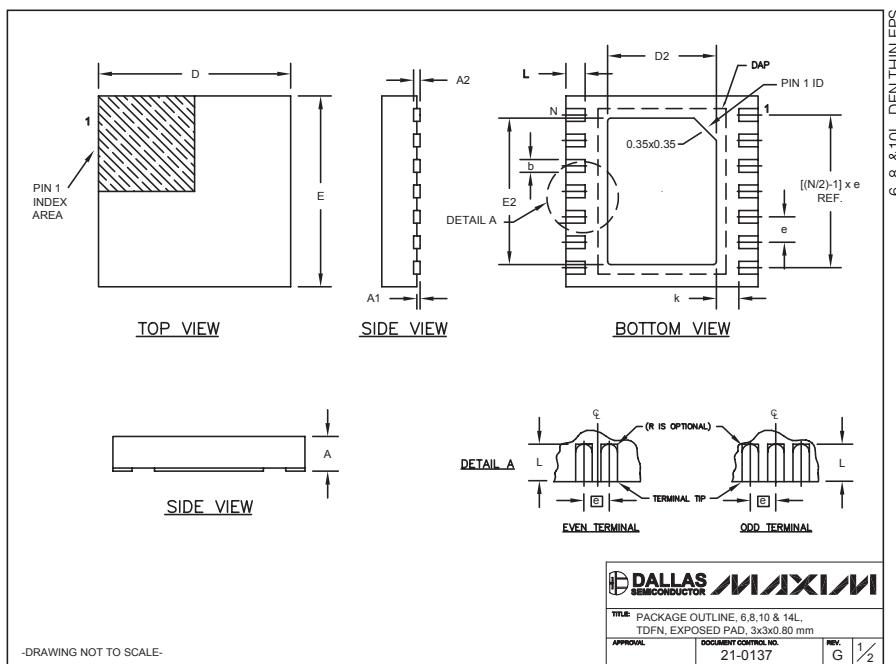
TRANSISTOR COUNT: 3091

PROCESS: BiCMOS

TFT LCDステップアップDC-DCコンバータ

パッケージ

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、japan.maxim-ic.com/packagesをご参照下さい。)



COMMON DIMENSIONS		
SYMBOL	MIN.	MAX.
A	0.70	0.80
D	2.90	3.10
E	2.90	3.10
A1	0.00	0.05
L	0.20	0.40
k	0.25 MIN.	
A2	0.20 REF.	

PACKAGE VARIATIONS									
PKG. CODE	N	D2	E2	e	JEDEC SPEC	b	(N/2)-1 x e	DOWNBONDS ALLOWED	
T633-1	6	1.50±0.10	2.30±0.10	0.95 BSC	MO229 / WEEA	0.40±0.05	1.90 REF	NO	
T633-2	6	1.50±0.10	2.30±0.10	0.95 BSC	MO229 / WEEA	0.40±0.05	1.90 REF	NO	
T833-1	8	1.50±0.10	2.30±0.10	0.65 BSC	MO229 / WEEC	0.30±0.05	1.95 REF	NO	
T833-2	8	1.50±0.10	2.30±0.10	0.65 BSC	MO229 / WEEC	0.30±0.05	1.95 REF	NO	
T833-3	8	1.50±0.10	2.30±0.10	0.65 BSC	MO229 / WEEC	0.30±0.05	1.95 REF	YES	
T1033-1	10	1.50±0.10	2.30±0.10	0.50 BSC	MO229 / WEED-3	0.25±0.05	2.00 REF	NO	
T1433-1	14	1.70±0.10	2.30±0.10	0.40 BSC	----	0.20±0.05	2.40 REF	YES	
T1433-2	14	1.70±0.10	2.30±0.10	0.40 BSC	----	0.20±0.05	2.40 REF	NO	

NOTES:

- ALL DIMENSIONS ARE IN mm. ANGLES IN DEGREES.
- COPLANARITY SHALL NOT EXCEED 0.08 mm.
- WARPAGE SHALL NOT EXCEED 0.10 mm.
- PACKAGE LENGTH/PACKAGE WIDTH ARE CONSIDERED AS SPECIAL CHARACTERISTIC(S).
- DRAWING CONFORMS TO JEDEC MO229, EXCEPT DIMENSIONS "D2" AND "E2", AND T1433-1 & T1433-2.
- "N" IS THE TOTAL NUMBER OF LEADS.
- NUMBER OF LEADS SHOWN ARE FOR REFERENCE ONLY.

-DRAWING NOT TO SCALE-

DALLAS SEMICONDUCTOR MAXIM

TITLE: PACKAGE OUTLINE 6, 8, 10 & 14L,
DFN, EXPOSED PAD, 3x3x0.80 mm

APPROVAL DOCUMENT CONTROL NO. 21-0137 REV. G 1/2

マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16(ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随时予告なく回路及び仕様を変更する権利を留保します。

12 Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600

© 2005 Maxim Integrated Products, Inc. All rights reserved. MAXIM is a registered trademark of Maxim Integrated Products, Inc.