

低コストCCFLバックライトコントローラ

MAX8722C

概要

統合バックライトコントローラMAX8722Cは、フルブリッジ共振インバータアーキテクチャを使用した冷陰極蛍光管(CCFL)の駆動に最適化されています。共振動作によって点灯能力が最大化され、入力範囲全体にわたって正弦波に近い波形を供給することによりCCFLの寿命を改善します。このコントローラは、広い入力電圧範囲(4.6V~28V)にわたって高い電力/光変換効率で動作します。また、ランプ切れや短絡障害を含む多くのシングルポイント障害状態から効果的にデバイスを保護する安全機能を備えています。

MAX8722Cは、デジタルパルス幅変調(DPWM)方式を使用してランプ電流のオンオフを行う「チョッピング」によって、10:1の調光範囲を達成しています。DPWM周波数は、抵抗による正確な調整または外部信号への同期が可能です。輝度はCNTL端子のアナログ電圧によって制御されます。このデバイスは、フルブリッジインバータの4個の外付けnチャネルパワーMOSFETを直接駆動します。5.4Vの内蔵リニアレギュレータによって、MOSFETドライバ、DPWM発振器、および内部回路の大部分が給電されます。MAX8722Cは低コストの24ピンQSOPパッケージで提供され、-40°C~+85°Cの温度範囲で動作します。

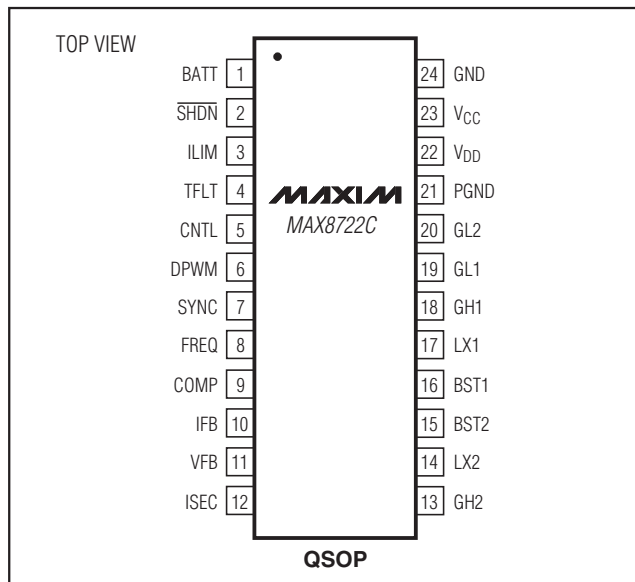
アプリケーション

ノートブックコンピュータディスプレイ

LCDモニタ

LCD TV

ピン配置



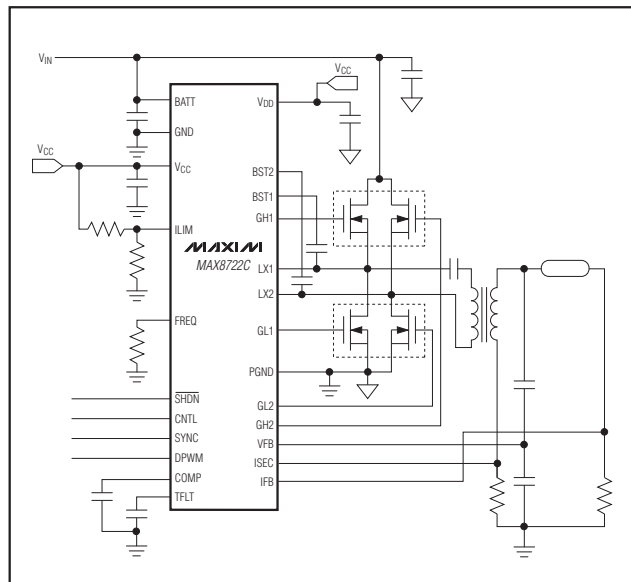
特長

- ◆ 共振周波数に同期
ランプの長寿命化
点灯能力の保証
高い電力/光変換効率
- ◆ 広い入力電圧レンジ：4.6V~28V
- ◆ 入力電圧フィードフォワードによる優れたライン除去比
- ◆ アナログインタフェースによる正確な調光制御
- ◆ 10:1の調光範囲
- ◆ 同期機能を備えた調整可能で正確なDPWM周波数
- ◆ 調整可能なランプ電流の立上り/立下り時間
- ◆ トランスのストレスを軽減する2次側電圧制限
- ◆ 可変タイムアウトによるランプ切れ保護
- ◆ 可変タイムアウトによる2次側過電流保護
- ◆ 低コストの24ピンQSOPパッケージ

型番

PART	TEMP RANGE	PIN-PACKAGE	PKG CODE
MAX8722CEEG	-40°C to +85°C	24 QSOP	E24-1

最小動作回路



低コストCCFLバックライトコントローラ

MAX8722C

ABSOLUTE MAXIMUM RATINGS

BATT to GND-0.3V to +30V
BST1, BST2 to GND-0.3V to +36V
BST1 to LX1, BST2 to LX2-0.3V to +6V
CNTL, FREQ, SYNC, V_{CC}, V_{DD} to GND-0.3V to +6V
COMP, DPWM, ILIM, TFLT to GND-0.3V to (V_{CC} + 0.3V)
GH1 to LX1-0.3V to (V_{BST1} + 0.3V)
GH2 to LX2-0.3V to (V_{BST2} + 0.3V)
GL1, GL2 to GND-0.3V to (V_{DD} + 0.3V)
IFB, ISEC, VFB to GND-3V to +6V

$\overline{\text{SHDN}}$ to GND-0.3V to +6V
PGND to GND-0.3V to +0.3V
Continuous Power Dissipation (T_A = +70°C)
24-Pin QSOP (derate 9.5mW/°C above +70°C)761.9mW
Operating Temperature Range-40°C to +85°C
Junction Temperature+150°C
Storage Temperature Range-65°C to +150°C
Lead Temperature (soldering, 10s)+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(Circuit of Figure 1. V_{BATT} = 12V, V_{CC} = V_{DD}, $\overline{\text{SHDN}}$ = 5.3V, T_A = 0°C to +85°C. Typical values are at T_A = +25°C, unless otherwise noted.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
BATT Input Voltage Range	V _{CC} = V _{DD} = V _{BATT}	4.6		5.5	V
	V _{CC} = V _{DD} = open	5.5		28.0	
BATT Quiescent Current	$\overline{\text{SHDN}}$ = V _{CC} , V _{IFB} = 1V		1	2	mA
	V _{BATT} = 28V V _{BATT} = V _{CC} = 5.5V			2	
BATT Quiescent Current, Shutdown	$\overline{\text{SHDN}}$ = GND		9	26	μA
V _{CC} Output Voltage, Normal Operation	$\overline{\text{SHDN}}$ = 5.5V, 6V < V _{BATT} < 28V, 0 < I _{LOAD} < 10mA	5.3	5.40	5.55	V
V _{CC} Output Voltage, Shutdown	$\overline{\text{SHDN}}$ = GND, no load	3.5	4.6	5.5	V
V _{CC} Undervoltage-Lockout Threshold	V _{CC} rising (leaving lockout)			4.55	V
	V _{CC} falling (entering lockout)	3.8			
V _{CC} Undervoltage-Lockout Hysteresis			250		mV
GH1, GH2, GL1, GL2 On-Resistance, High	I _{TEST} = 10mA, V _{CC} = V _{DD} = 5.3V		12	24	Ω
GH1, GH2, GL1, GL2 On-Resistance, Low	I _{TEST} = 10mA, V _{CC} = V _{DD} = 5.3V		6	12	Ω
GH1, GH2, GL1, GL2 Maximum Output Current			0.3		A
BST1, BST2 Leakage Current	V _{BST_} = 12V, V _{LX_} = 7V			5	μA
Resonant Frequency Range	Guaranteed by design	30		80	kHz
Minimum Off-Time		360	470	620	ns
Maximum Off-Time		23	33	43	μs
Power-On First Pulse	First pulse GH2	0.5	0.7	1.0	μs
Current-Limit Threshold LX1 to PGND, LX2 to PGND (Fixed)	ILIM = V _{CC}	190	210	230	mV

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1. $V_{BATT} = 12V$, $V_{CC} = V_{DD}$, $V_{SHDN} = 5.3V$, $T_A = 0^{\circ}C$ to $+85^{\circ}C$. Typical values are at $T_A = +25^{\circ}C$, unless otherwise noted.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Current-Limit Threshold LX1 to PGND, LX2 to PGND (Adjustable)	$V_{ILIM} = 0.5V$	90	120	150	mV
	$V_{ILIM} = 2.0V$	380	410	440	
Zero-Current Crossing Threshold LX1 to GND, LX2 to GND		-7	0	+7	mV
Current-Limit Leading Edge Blanking		240	350	460	ns
IFB Input Voltage Range		-2		+2	V
IFB Regulation Point		730	780	830	mV
IFB Input Bias Current	$0 < V_{IFB} < 2V$	-2		+2	μA
	$-2V < V_{IFB} < 0$	-150			
IFB Lamp-Out Threshold		570	600	640	mV
IFB to COMP Transconductance	$0.5V < V_{COMP} < 4V$	10	17	25	μS
IFB Soft-Start Disable		1.0	1.1	1.2	V
COMP Output Impedance		5	10	20	$M\Omega$
COMP Discharge Current During Overvoltage or Overcurrent Fault	$V_{IFB} = 800mV$, $V_{ISEC} = 2V$		1100		μA
COMP Soft-Start Charge Current		10	14	20	μA
ISEC Overcurrent Threshold		1.15	1.20	1.28	V
ISEC Input Bias Current	$0 < V_{ISEC} < 2V$	-0.3		+0.3	μA
VFB Input Bias Current	$-4V < V_{VFB} < +4V$	-25		+25	μA
VFB Undervoltage Threshold		340	430	520	mV
VFB Overvoltage Threshold		2.2	2.3	2.4	V
VFB Undervoltage Protection Timeout	$R_{FREQ} = 169k\Omega$	230	260	290	μs
	$R_{FREQ} = 100k\Omega$		159		
	$R_{FREQ} = 340k\Omega$		515		
DPWM Chopping Frequency	$R_{FREQ} = 100k\Omega$		343		Hz
	$R_{FREQ} = 169k\Omega$	205	210	215	
	$R_{FREQ} = 340k\Omega$		106		
DPWM Input Low Voltage	$SYNC = V_{CC}$, $R_{FREQ} = 169k\Omega$			0.8	V
DPWM Input High Voltage	$SYNC = V_{CC}$, $R_{FREQ} = 169k\Omega$	2.1			V
DPWM Input Hysteresis	$SYNC = V_{CC}$, $R_{FREQ} = 169k\Omega$		100		mV
DPWM Input Bias Current	$SYNC = V_{CC}$, $R_{FREQ} = 169k\Omega$	-0.3		+0.3	μA
DPWM Output Low Resistance	$SYNC = GND$, $FREQ = V_{CC}$			3	$k\Omega$
DPWM Output High Resistance	$SYNC = V_{CC}$, $FREQ = V_{CC}$			3	$k\Omega$
SYNC Input Low Voltage				0.8	V
SYNC Input High Voltage		2.1			V
SYNC Input Hysteresis			70		mV
SYNC Input Bias Current	$V_{SYNC} = 2V$	-0.3		+0.3	μA

低コストCCFLバックライトコントローラ

MAX8722C

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1. $V_{BATT} = 12V$, $V_{CC} = V_{DD}$, $V_{SHDN} = 5.3V$, $T_A = 0^{\circ}C$ to $+85^{\circ}C$. Typical values are at $T_A = +25^{\circ}C$, unless otherwise noted.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
SYNC Input Frequency Range		20		100	kHz
CNTL Input Voltage Range		0		2.0	V
CNTL Input Current	$0 < V_{CNTL} < V_{CC}$	-0.1		+0.1	μA
DPWM ADC Resolution	Guaranteed monotonic		8		Bits
$\overline{SHDN}$ Input Low Voltage				0.8	V
$\overline{SHDN}$ Input High Voltage		2.1			V
$\overline{SHDN}$ Input Bias Current		-1		+1	μA
FREQ Input Regulation Level			$V_{CC}/2$		V
FREQ Input Bias Current	$FREQ = V_{CC}$		230		μA
TFLT Charge Current	$V_{ISEC} < 1.25V$ and $V_{IFB} < 600mV$; $V_{TFLT} = 2V$	0.95	1.00	1.10	μA
	$V_{ISEC} < 1.25V$ and $V_{IFB} > 600mV$; $V_{TFLT} = 2V$		-1		
	$V_{ISEC} > 1.25V$ and $V_{IFB} < 600mV$; $V_{TFLT} = 2V$		120		
TFLT Trip Threshold		3.95	4.10	4.20	V

ELECTRICAL CHARACTERISTICS

(Circuit of Figure 1. $V_{BATT} = 12V$, $V_{CC} = V_{DD}$, $V_{SHDN} = 5.3V$, $T_A = -40^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted.) (Note 1)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
BATT Input Voltage Range	$V_{CC} = V_{DD} = V_{BATT}$	4.6		5.5	V
	$V_{CC} = V_{DD} = \text{open}$	5.5		28.0	
BATT Quiescent Current	$V_{SHDN} = V_{CC}$, $V_{IFB} = 1V$			2	mA
	$V_{BATT} = 28V$ $V_{BATT} = V_{CC} = 5V$			2	
BATT Quiescent Current, Shutdown	$\overline{SHDN} = GND$			26	μA
V_{CC} Output Voltage, Normal Operation	$V_{SHDN} = 5.5V$, $6V < V_{BATT} < 28V$ $0 < I_{LOAD} < 20mA$	5.25		5.50	V
V_{CC} Output Voltage, Shutdown	$\overline{SHDN} = GND$, no load	3.5		5.5	V
V_{CC} Undervoltage-Lockout Threshold	V_{CC} rising (leaving lockout)			4.55	V
	V_{CC} falling (entering lockout)	3.80			
GH1, GH2, GL1, GL2 On-Resistance, High	$I_{TEST} = 10mA$, $V_{CC} = V_{DD} = 5.3V$			24	Ω
GH1, GH2, GL1, GL2 On-Resistance, Low	$I_{TEST} = 10mA$, $V_{CC} = V_{DD} = 5.3V$			12	Ω
BST1, BST2 Leakage Current	$V_{BST-} = 12V$, $V_{LX-} = 7V$			5	μA
Resonant Frequency Range	Guaranteed by design	30		80	kHz
Minimum Off-Time		360		620	ns
Maximum Off-Time		23		43	μs
Current-Limit Threshold LX1 - PGND, LX2 - PGND (Fixed)	$ILIM = V_{CC}$	190		230	mV

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1. $V_{BATT} = 12V$, $V_{CC} = V_{DD}$, $V_{SHDN} = 5.3V$, $T_A = -40^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted.) (Note 1)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Current-Limit Threshold LX1 - PGND, LX2 - PGND (Adjustable)	$V_{ILIM} = 0.5V$	90		150	mV
	$V_{ILIM} = 2.0V$	380		440	
Zero-Current Crossing Threshold LX1 - GND, LX2 - GND		-7		+7	mV
Current-Limit Leading Edge Blanking		240		460	ns
IFB Input Voltage Range		-2		+2	V
IFB Regulation Point		720		840	mV
IFB Input Bias Current	$0 < V_{IFB} < 2V$	-2		+2	μA
	$-2V < V_{IFB} < 0$	-150			
IFB Lamp-Out Threshold		560		650	mV
IFB to COMP Transconductance	$0.5V < V_{COMP} < 4V$	10		25	μS
IFB Soft-Start Disable	IFB/rising	1		1.2	V
COMP Output Impedance		5		20	$M\Omega$
COMP Soft-Start Charge Current		10		20	mA
ISEC Overcurrent Threshold		1.15		1.28	V
VFB Overvoltage Threshold		2.2		2.4	V
VFB Undervoltage Threshold		340		520	mV
VFB Undervoltage Protection Timeout	$R_{FREQ} = 169k\Omega$	230		290	μs
DPWM Chopping Frequency	$R_{FREQ} = 169k\Omega$	205		215	Hz
DPWM Input Low Voltage	$SYNC = V_{CC}$, $R_{FREQ} = 169k\Omega$			0.8	V
DPWM Input High Voltage	$SYNC = V_{CC}$, $R_{FREQ} = 169k\Omega$	2.1			V
DPWM Output Low Resistance	$SYNC = GND$, $FREQ = V_{CC}$			3.0	$k\Omega$
DPWM Output High Resistance	$SYNC = V_{CC}$, $FREQ = V_{CC}$			3.0	$k\Omega$
SYNC Input Low Voltage				0.8	V
SYNC Input High Voltage		2.1			V
SYNC Input Frequency Range		20		100	kHz
SHDN Input Low Voltage				0.8	V
SHDN Input High Voltage		2.1			V
TFLT Trip Threshold		3.95		4.20	V

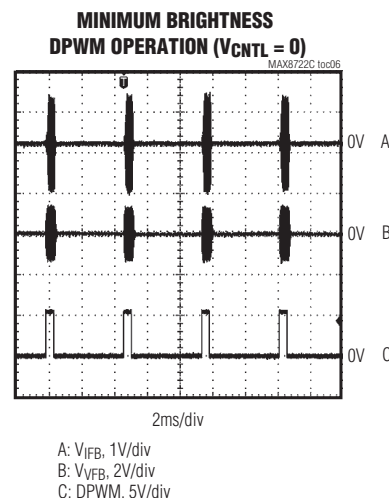
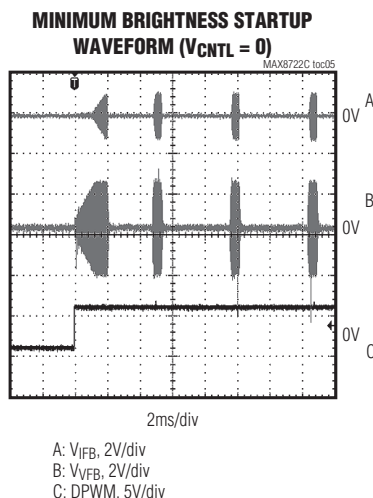
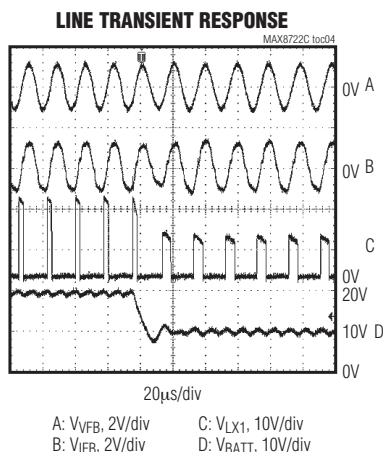
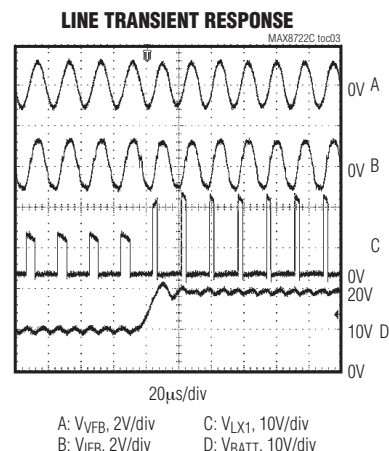
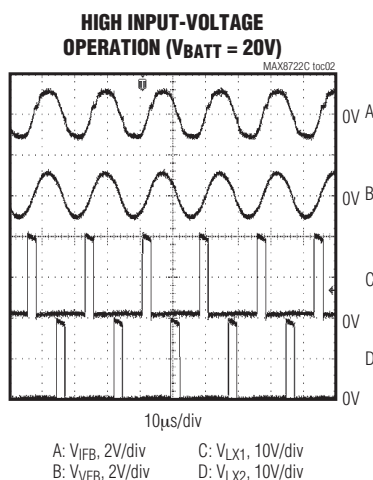
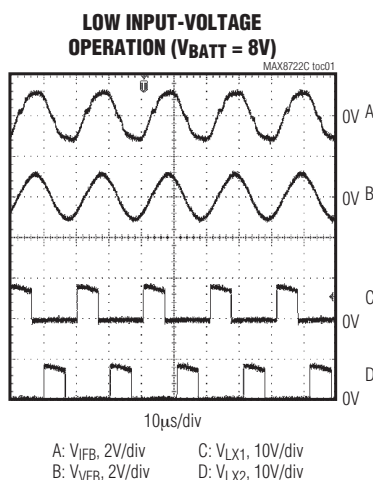
Note 1: Specifications to $-40^{\circ}C$ are guaranteed by design based on final characterization results.

低コストCCFLバックライトコントローラ

MAX8722C

標準動作特性

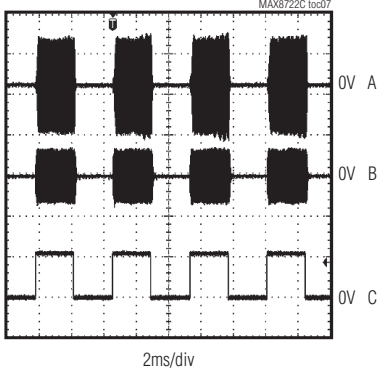
(Circuit of Figure 1. $V_{BATT} = 12V$, $V_{CC} = V_{DD}$, $V_{SHDN} = 5.3V$, $T_A = +25^\circ C$, unless otherwise noted.)



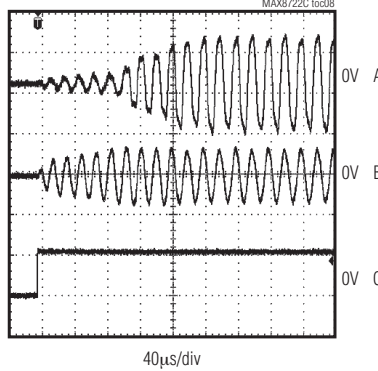
標準動作特性(続き)

(Circuit of Figure 1. $V_{BATT} = 12V$, $V_{CC} = V_{DD}$, $V_{SHDN} = 5.3V$, $T_A = +25^\circ C$, unless otherwise noted.)

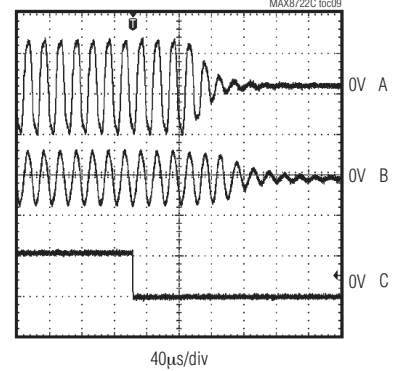
50% BRIGHTNESS DIGITAL PWM OPERATION ($V_{CNTL} = 1V$)



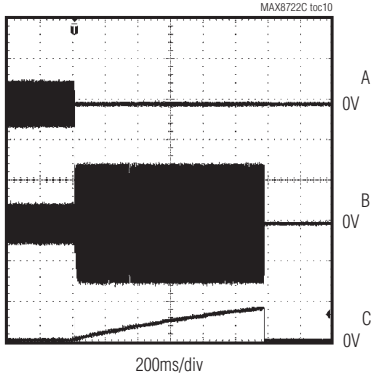
DPWM SOFT-START



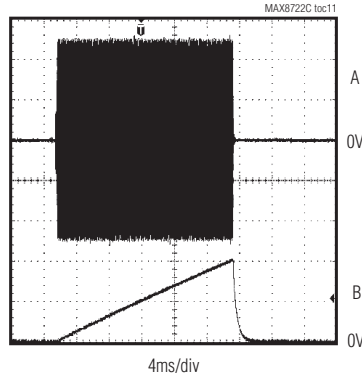
DPWM SOFT-STOP



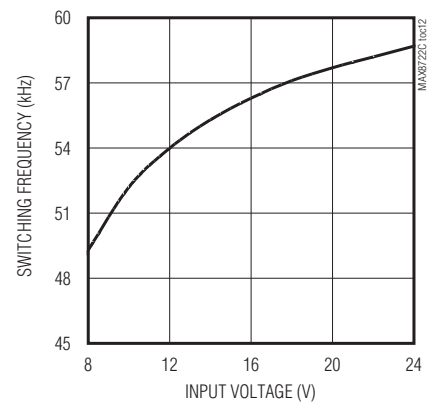
LAMP-OUT VOLTAGE LIMITING AND TIMEOUT



SECONDARY OVERCURRENT PROTECTION AND TIMEOUT



SWITCHING FREQUENCY vs. INPUT VOLTAGE

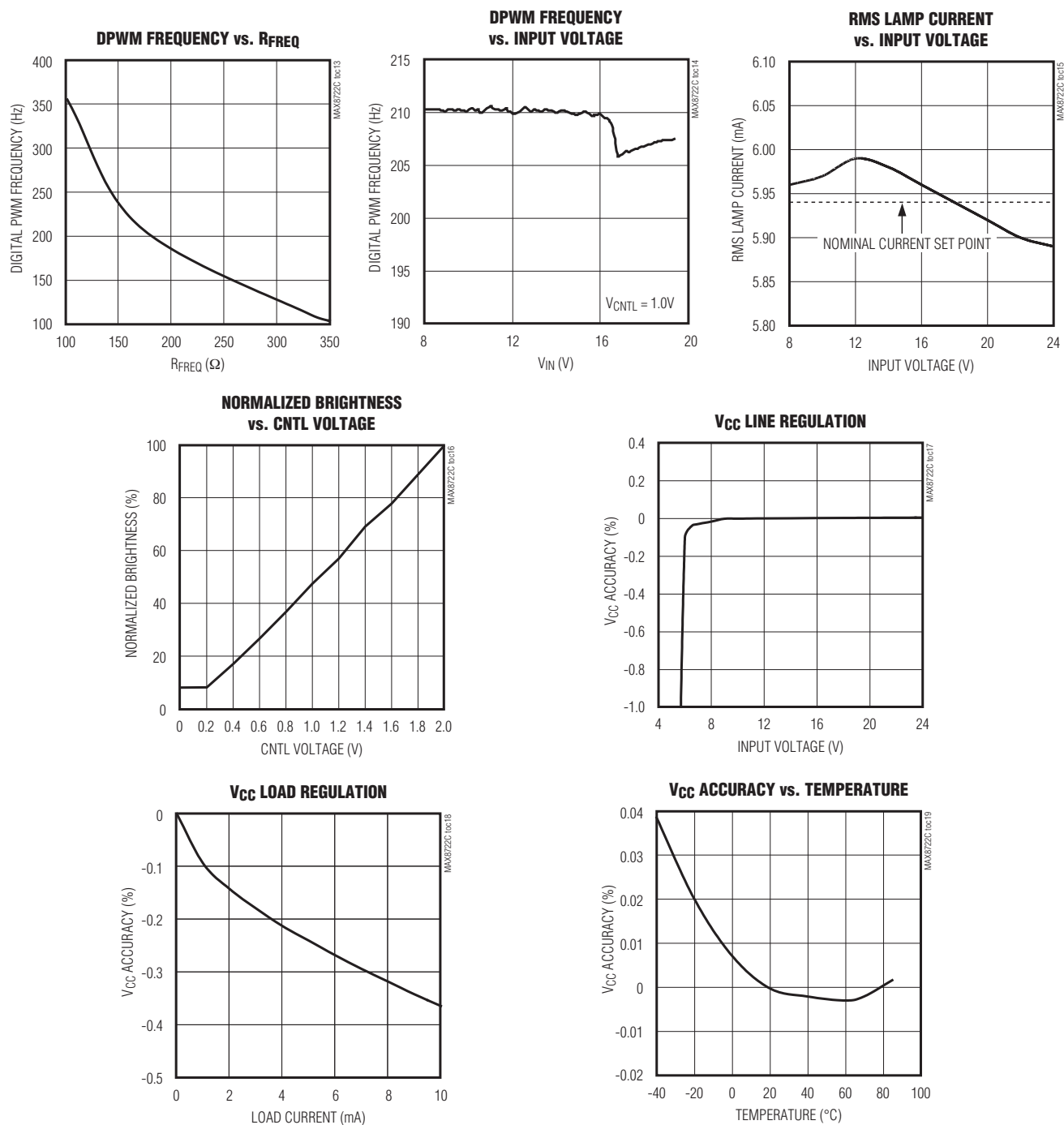


低コストCCFLバックライトコントローラ

MAX8722C

標準動作特性(続き)

(Circuit of Figure 1. $V_{BATT} = 12V$, $V_{CC} = V_{DD}$, $V_{SHDN} = 5.3V$, $T_A = +25^\circ C$, unless otherwise noted.)



低コストCCFLバックライトコントローラ

MAX8722C

端子説明

端子	名称	機能
1	BATT	電源入力。BATTはデバイスへの給電を行う5.4Vの内蔵リニアレギュレータへの入力です。0.1μFのセラミックコンデンサでBATTをGNDにバイパスしてください。
2	SHDN	シャットダウン制御入力。SHDNをGNDにプルダウンするとデバイスがシャットダウンします。
3	ILIM	1次側電流制限調整入力。V _{CC} とGNDの間に抵抗分圧器を接続して、1次側電流制限を設定します。電流制限スレッショルドは、ILIMの電圧の1/5になります。デフォルトの電流制限スレッショルドである0.2Vを選択する場合は、プルアップ抵抗でV _{CC} に接続してください。
4	TFLT	障害タイマー調整端子。TFLTとGNDの間にコンデンサを接続して、ランプ切れおよび2次側過電流障害のタイムアウト時間を設定します。
5	CNTL	輝度制御入力。V _{CNTL} を0~2Vの範囲で変化させることによって、DPWMのデューティサイクル(輝度)が10% (最小)~100% (最大)の範囲で変化します。V _{CNTL} が2Vより大きい場合、輝度は最大のままになります。
6	DPWM	デュアル機能のDPWM信号端子。DPWM端子は、DPWM信号出力または低周波数の同期入力のいずれかとして使用することが可能です。「DPWM調光制御」および「DPWM周波数の設定」の項を参照してください。
7	SYNC	DPWM高周波数同期入力。FREQをV _{CC} に、SYNCを外部の信号源に接続することによって、DPWMチョッピング周波数を外部の高周波数信号に同期させることが可能です。DPWMチョッピング周波数は、外部信号の周波数の1/256になります。
8	FREQ	DPWM周波数デュアルモード調整端子。FREQとGNDの間に抵抗を接続してDPWM周波数を設定します。SYNCを使用してDPWM周波数を設定する場合は、FREQをV _{CC} に接続してください。 $f_{DPWM} = 209\text{Hz} \times 169\text{k}\Omega / R_{FREQ}$
9	COMP	トランスコンダクタンス誤差アンプ出力。COMPとGNDの間に補償コンデンサを接続します。
10	IFB	ランプ電流フィードバック入力。ハイサイドスイッチのオン時間を制御することによって、IFBの平均電圧が0.8Vに安定化されます。TFLTで設定されているタイムアウト時間よりも長い間V _{IFB} が0.6Vを下回ると、MAX8722Cは障害ラッチを動作させます。
11	VFB	トランス2次側電圧フィードバック入力。CCFL管の高電圧端とGNDの間の容量分圧器で、ランプ点灯時およびランプ切れ状態における最大平均ランプ電圧を設定します。VFBの平均電圧が内部過電圧スレッショルドを超えると、コントローラは内部電流シンクをオンにしてCOMPコンデンサを放電します。VFB端子は、2次側低電圧状態の検出にも使用されます。DPWMのON時間中にVFBのピーク電圧が260μs (typ)にわたって連続的に430mVを下回った場合、MAX8722Cはシャットダウンします。実際のタイムアウトについては、「Electrical Characteristics (電気的特性)」の表の「VFB Undervoltage Protection Timeout」の項目を参照してください。
12	ISEC	トランス2次側電流フィードバック入力。トランス2次側の低電圧端とグラウンドの間に接続された電流検出抵抗によって、障害時の最大2次側電流が設定されます。ISECの平均電圧が内部過電流スレッショルドを超えると、コントローラは内部電流シンクをオンにしてCOMPコンデンサを放電します。
13	GH2	ハイサイドMOSFET NH2ゲートドライバ出力
14	LX2	GH2ゲートドライバのリターン。LX2は、電流制限およびゼロクロスの各コンパレータへの入力です。デバイスは1次側電流のゼロクロスおよび1次側過電流を検出するために、ローサイドMOSFET NL2両端間の電圧を検出します。
15	BST2	GH2ゲートドライバ電源入力。LX2とBST2の間に0.1μFのコンデンサを接続してください。
16	BST1	GH1ゲートドライバ電源入力。LX1とBST1の間に0.1μFのコンデンサを接続してください。
17	LX1	GH1ゲートドライバのリターン。LX1は、電流制限およびゼロクロスの各コンパレータへの入力です。デバイスは1次側電流のゼロクロスおよび1次側過電流を検出するために、ローサイドMOSFET NL1両端間の電圧を検出します。

低コストCCFLバックライトコントローラ

MAX8722C

端子説明(続き)

端子	名称	機能
18	GH1	ハイサイドMOSFET NH1ゲートドライバ出力
19	GL1	ローサイドMOSFET NL1ゲートドライバ出力
20	GL2	ローサイドMOSFET NL2ゲートドライバ出力
21	PGND	電源グランド。PGNDはGL1およびGL2ゲートドライバのリターンです。
22	V _{DD}	ローサイドゲートドライバ電源入力。V _{DD} を内蔵リニアレギュレータの出力(V _{CC})に接続してください。0.1μFのコンデンサでV _{DD} をPGNDにバイパスしてください。
23	V _{CC}	5.4V/10mAの内蔵リニアレギュレータ出力。V _{CC} はデバイスの電源電圧です。1μFのセラミックコンデンサでV _{CC} をGNDにバイパスしてください。
24	GND	アナロググランド。V _{CC} 、REF、およびその他のアナログ回路のグランドのリターンです。ICの下で、ICの金属製裏面エクスPOSEドパッドを使ってGNDをPGNDに接続してください。

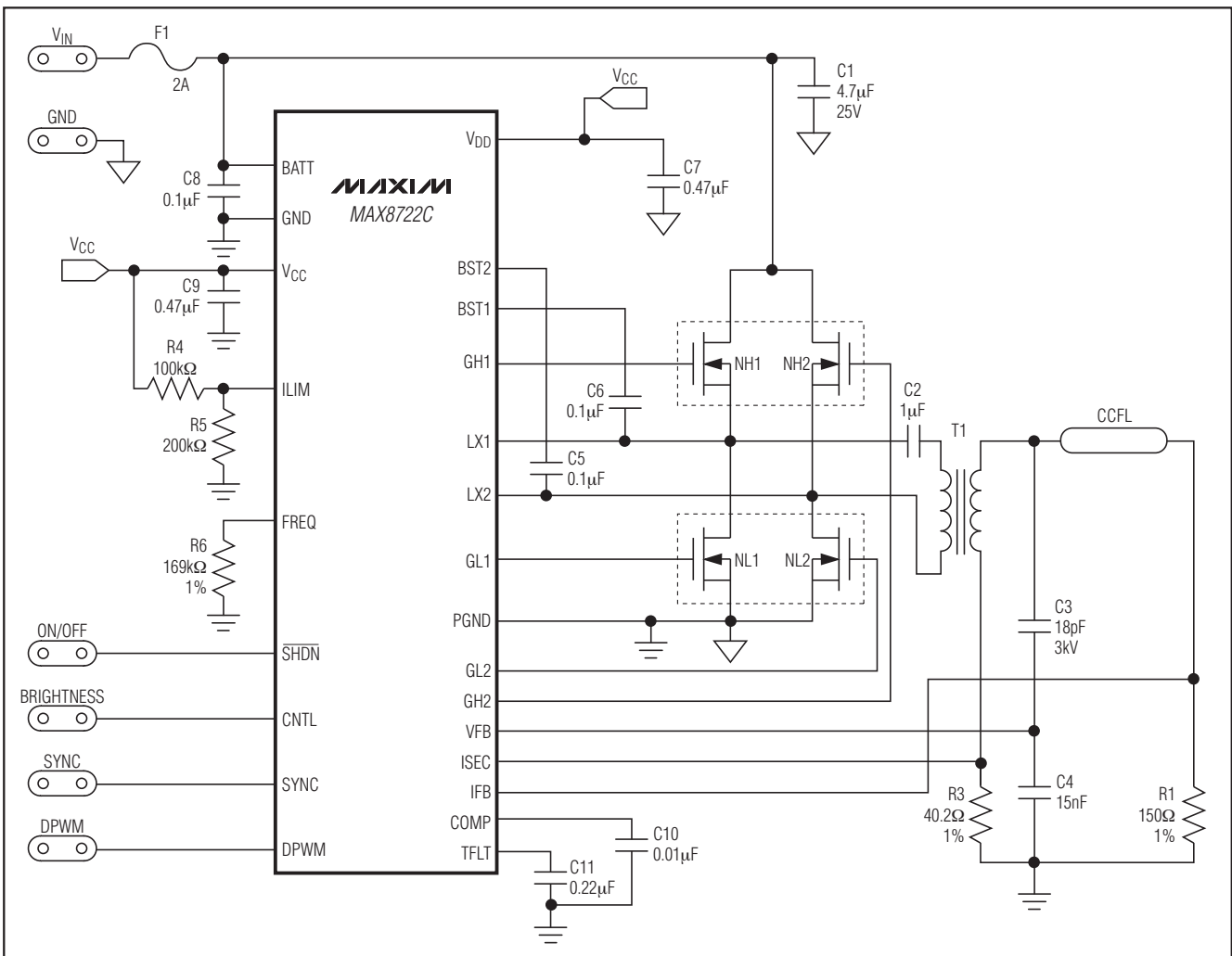


図1. MAX8722Cの標準動作回路

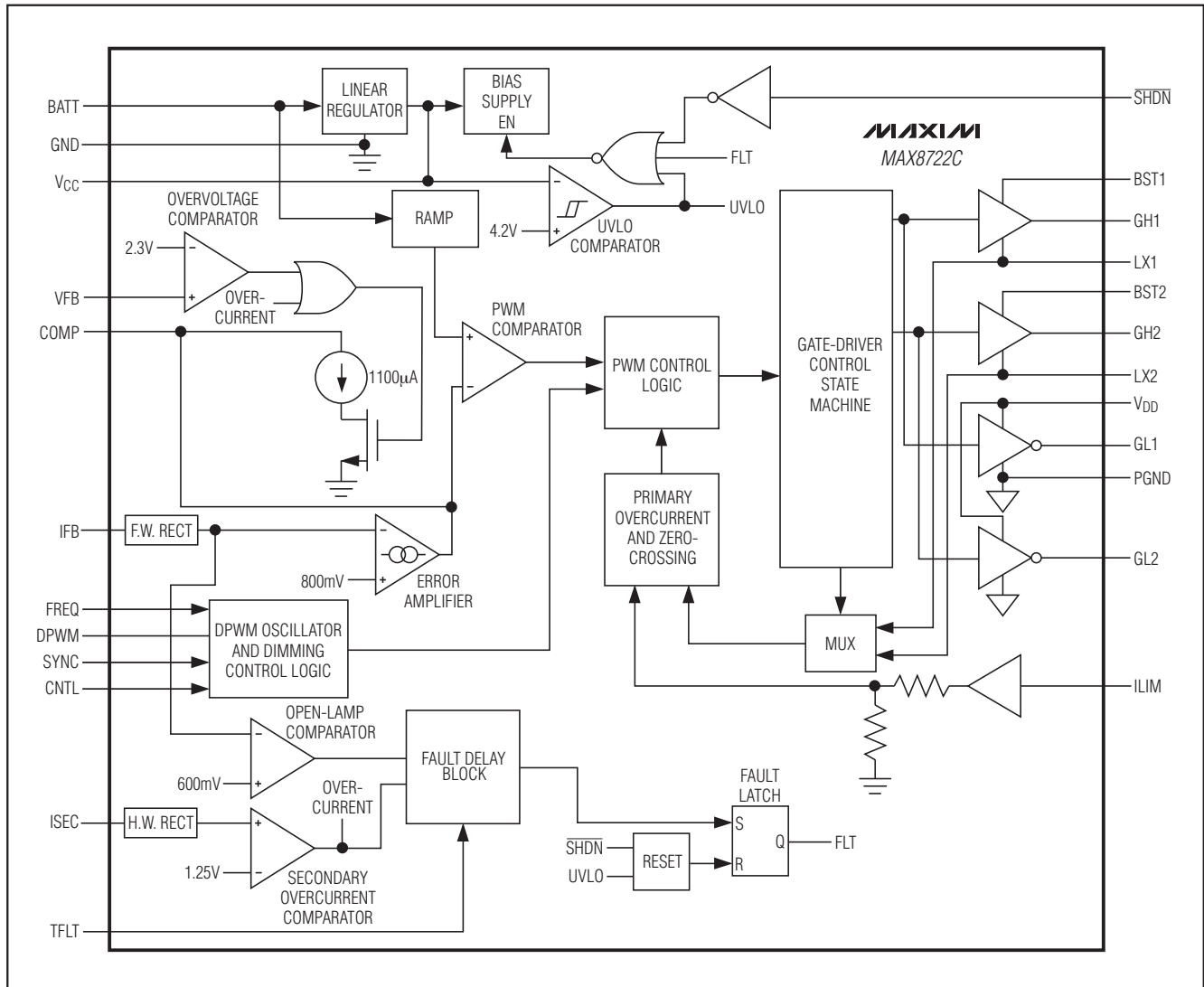


図2. MAX8722Cのファンクションダイアグラム

低コストCCFLバックライトコントローラ

標準動作回路

MAX8722Cの標準動作回路(図1)は、TFT-LCDパネル用の完全なCCFLバックライトインバータです。この回路の入力電圧範囲は8V~24Vです。最大RMSランプ電流は6mAに設定され、最大RMS点灯電圧は1600Vに設定されています。表1にいくつかの主要部品を、また表2に部品メーカーの連絡先情報をまとめてあります。

詳細

MAX8722Cは、フルブリッジ共振インバータを制御して、安定化されていないDC入力をCCFLに給電するための正弦波に近い高周波数のAC出力に変換します。信号でランプをオン/オフさせることによって、ランプの輝度を調整します。ランプの輝度は、CNTL端子のアナログ電圧で設定されるDPWM信号のデューティサイクルに比例します。図2に、MAX8722Cのファンクションダイアグラムを示します。

表1. 主要部品リスト

DESIGNATION	DESCRIPTION
C1	4.7 μ F $\pm$ 20%, 25V X5R ceramic capacitor Murata GRM32RR61E475K Taiyo Yuden TMK325BJ475MN TDK C3225X7R1E475M
C2	1 μ F $\pm$ 10%, 25V X7R ceramic capacitor
C3	18pF $\pm$ 1pF, 3kV, high-voltage ceramic capacitor Murata GRM42D1X3F180J TDK C4520C0G3F180F
D1	Dual silicon switching diode, common anode, SOT-323 Central Semiconductor CMSD2836 Diodes Inc. BAW56W
NH1/2, NL1/2	Dual n-channel MOSFETs, 30V, 0.095, SOT23-6 Fairchild FDC6561AN
T1	CCFL transformer, 1:93 turns ratio TOKO T912MG-1018

表2. 部品メーカー

SUPPLIER	WEBSITE
Central Semiconductor	www.centralsemi.com
Diodes Inc.	www.diodes.com
Fairchild Semiconductor	www.fairchildsemi.com
Murata	www.murata.com
Sumida	www.sumida.com
Taiyo Yuden	www.t-yuden.com
TDK	www.component.tdk.com
TOKO	www.tokoam.com

共振動作

MAX8722Cは、図3に示すように、ゼロ電圧スイッチング(ZVS)フルブリッジインバータを構成する4個のnチャネルパワーMOSFETを駆動します。スイッチングサイクルの最初で、図3(a)に示すようにNH1とNL2がオンになると仮定します。1次側電流が、MOSFET NH1、DCブロッキングコンデンサC2、トランスT1の1次側、およびMOSFET NL2を通して流れます。この期間は、コントローラがNH1をオフにするまで1次側電流が上昇します。NH1がオフになると、1次側電流によってNL1のボディダイオードに順バイアスがかかり、図3(b)に示すように、それによってLX1の電圧がグランド以下にクランプされます。コントローラがNL1をオンにすると、順バイアスがかかったボディダイオードがドレインをクランプするため、ドレイン-ソース間電圧はゼロに近くなります。NL2はまだオンであるため、1次側電流はNL1、C2、T1の1次側、およびNL2を通して流れます。1次側電流が最小電流スレッショルド(6mV/R_{DS(ON)})まで低下すると、コントローラがNL2をオフにします。T1の残留エネルギーによって、NH2のボディダイオードに順バイアスがかかるまでLX2ノードが充電されます。NH2がオンになるときは、ドレイン-ソース間電圧がゼロに近い状態でオンになります。図3(c)に示すように1次側電流の極性が反転して、NH2とNL1がオンになって電流が反対方向に流れている状態で新しいサイクルが開始されます。コントローラがNH2をオフにするまで、1次側電流が上昇します。NH2がオフになると、1次側電流によってNL2のボディダイオードに順バイアスがかかり、図3(d)に示すように、それによってLX2の電圧がグランド以下にクランプされます。LX2ノードがローになった後、コントローラは損失なしでNL2をオンにします。1次側電流が最小電流スレッショルドまで低下すると、コントローラはNL1をオフにします。残留エネルギーによって、NH1のボディダイオードに順バイアスがかかるまでLX1ノードが充電されます。最後に、NH1が無損失でオンになり、図3(a)に示すように新しいサイクルが開始されます。4個すべてのパワーMOSFETのスイッチング遷移がZVS状態で行われるため、過渡電力損失とEMIが低減されることに注意してください。

簡略化したCCFLインバータ回路を図4(a)に示します。フルブリッジのパワー段を簡略化してあり、方形波のACソースとして表しています。トランスを表示省略することによって、共振タンク回路をさらに図4(b)のように簡略表示することが可能です。C_Sは1次側直列コンデンサ、C'_Sは2次側に変換される直列容量、C_pは2次側の並列コンデンサ、Nはトランスの巻線比、Lはトランスの2次

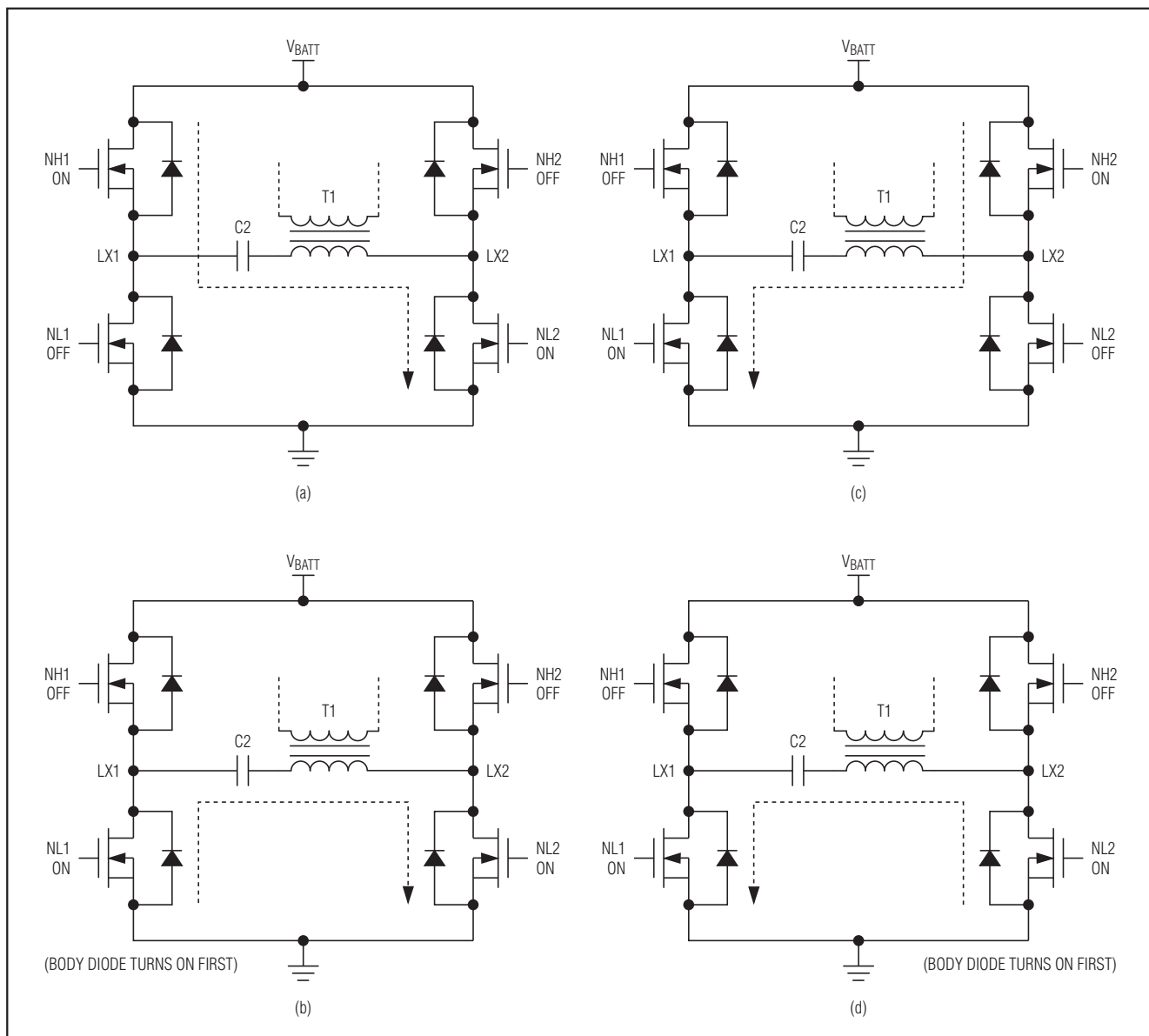


図3. 共振動作

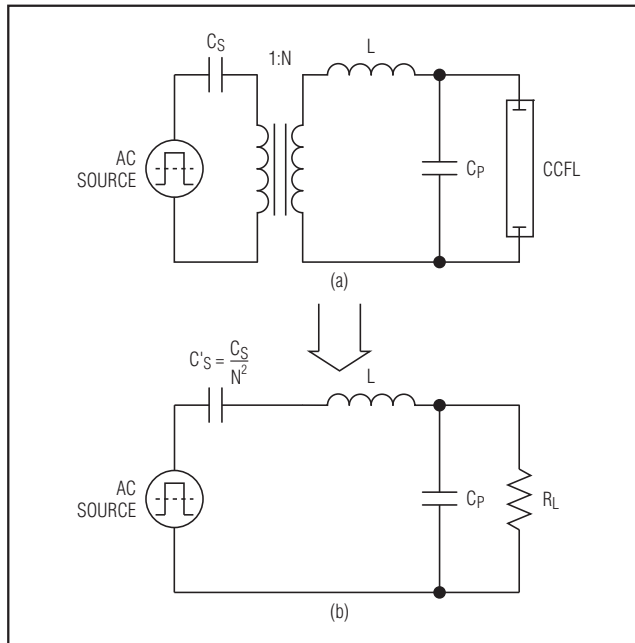


図4. 等価共振タンク回路

側漏れインダクタンス、 R_L は通常動作時のCCFLをモデル化された抵抗値です。

図5に、様々な負荷条件下における共振タンクの電圧利得の周波数応答を示します。

1次側直列コンデンサは $1\mu\text{F}$ 、2次側並列コンデンサは 18pF 、トランスの巻線比は $1:93$ 、2次側漏れインダクタンスは 260mH です。周波数応答に、 f_S と f_P の2つのピークが存在することに注目してください。第1のピーク f_S は、2次側漏れインダクタンス(L)と2次側に反映された直列コンデンサ($C'S$)によって決まる直列共振ピークです。

$$f_S = \frac{1}{2\pi\sqrt{LC'S}}$$

第2のピーク f_P は、2次側漏れインダクタンス(L)、並列コンデンサ(C_P)、および2次側に反映された直列コンデンサ($C'S$)によって決まる並列共振ピークです。

$$f_P = \frac{1}{2\pi\sqrt{L\frac{C'S C_P}{C'S + C_P}}}$$

インバータは、これら2つの共振ピークの間で動作するように設計されます。ランプがオフの場合、ランプのインピーダンスが無窮大であるため、共振タンクの動作点は並列共振ピークに近くなります。回路は、並列

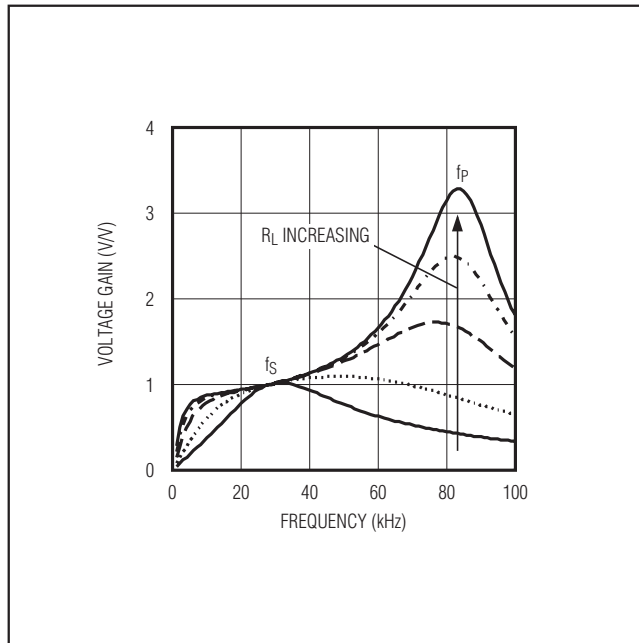


図5. 共振タンクの周波数応答

負荷共振コンバータの特性を示します。並列負荷共振動作時には、インバータは電圧ソースのように動作して、必要な点灯電圧を生成します。理論上、共振コンバータの出力電圧は、トランスの巻線比や入力電圧レベルに関係なく、ランプ内がイオン化されるか、またはICの2次側電圧制限値に達するまで増大します。ランプ内がイオン化されると、等価負荷抵抗が急速に減少して、動作点が直列共振ピークに向かって移動します。直列共振動作時には、インバータは電流ソースのように動作します。

ランプ電流の安定化

MAX8722Cは、ランプ電流制御ループを使用してCCFLに供給する電流を安定化します。この制御ループの中心になるのは、トランスコンダクタンス誤差アンプです。ランプの低電圧端と直列に接続された抵抗を使用して、ACランプ電流が検出されます。この抵抗の両端間の電圧がIFB入力に印加され、内部で全波整流されます。トランスコンダクタンス誤差アンプが、整流されたIFB電圧と 790mV (typ)の内部スレッショルドとの比較を行い、誤差電流を生成します。この誤差電流によってCOMPとグランドの間に接続されたコンデンサの充放電が行われて、誤差電圧(V_{COMP})が生成されます。その後 V_{COMP} が内部の傾斜波信号と比較されて、ハイサイドMOSFETスイッチのオン時間(t_{ON})が設定されます。

トランス2次側電圧制限

MAX8722Cは、起動時およびランプ切れ障害時に2次側電圧を制限することによって、トランスの2次巻線にかかる電圧ストレスを軽減します。トランスの2次巻線にかかるAC電圧が、容量分圧器を通して検出されます。分圧器の大容量側コンデンサ両端間の小さな電圧がVFB入力に印加され、内部で半波整流されます。過電圧コンパレータが、VFB電圧を2.3V (typ)の内部スレッショルドと比較します。検出電圧が過電圧スレッショルドを超えると、MAX8722Cは1100 μ Aの電流ソースをオンにしてCOMPコンデンサを放電させます。COMP電圧の低下にともなってハイサイドMOSFETのオン時間が短くなり、トランス2次巻線のピーク電圧が容量分圧器で設定されたスレッショルド未満に低下します。

ランプの起動

CCFLは、通常はアバランシェモードで駆動されるガス放電ランプです。イオン化されていないランプ内のイオン化を開始するには、印加する電圧(点灯電圧)をアバランシェの開始に必要なレベルまで高める必要があります。低温下では、点灯電圧が標準動作電圧の数倍になる場合もあります。

MAX8722Cの共振トポロジによって、点灯電圧が保証されています。ランプがイオン化される前は、ランプのインピーダンスは無限大です。トランスの2次側漏れインダクタンスと高電圧用並列コンデンサによって、無負荷時の共振周波数が決まります。無負荷時の共振回路はQが大きいので、非常に高い電圧をランプ両端に生成することができます。

電源投入時には、 V_{COMP} が徐々に立ち上って、ハイサイドMOSFETスイッチのデューティサイクルを増大させることによって、ソフトスタートを実現します。

フィードフォワード制御およびドロップアウト動作

MAX8722Cは、あらゆる過渡状態においてランプ電流の厳密な制御を維持するように設計されています。フィードフォワード制御が、入力電圧(V_{BATT})の変化に対して即座にオン時間を調整します。この機能によって、入力電圧の変動に対する耐性が実現され、広い入力電圧範囲にわたるループ補償が容易になります。またフィードフォワード制御には、オン時間が短い場合のライン安定化を改善し、入力電圧が起動時の過渡に与える影響を減少させる効果もあります。

フィードフォワード制御は、 V_{BATT} が高いほど内部の電圧勾配率を増大させることによって実現されています。これには、 V_{COMP} をほぼ同一の信号レベルに保ちながら t_{ON} を入力電圧の関数として変化させる効果があります。補償コンデンサ両端に必要な電圧変化は極めて小さいものであるため、入力電圧の変化に対するコントローラの応答は実質的に瞬時に行われます。

DPWM調光制御

MAX8722Cは、内蔵の発振器または外部の信号ソースいずれかの低周波数(100Hz~350Hz)のDPWM信号を使用してランプ電流をオン/オフするチョッピングによってCCFLの輝度を制御します。CCFLの輝度は、DPWMデューティサイクルに比例します。このデューティサイクルは、CNTL端子によって9.766%~100%の範囲で調整可能です。CNTLは0~2000mVの範囲の入力電圧レベルが使用可能なアナログ入力であり、入力電圧がデジタル化されて、256段階の輝度レベルから1つを選択するために使用されます。図6に示すように、MAX8722Cは最初の25ステップを無視するため、最初の25ステップはすべて同一の輝度を表すことになります。 V_{CNTL} が0~195.3mVの範囲の場合、DPWMのデューティサイクルは常に9.766%です。 V_{CNTL} が195.3mVより高い場合、CNTLが7.8125mV変化するとDPWMのデューティサイクルは0.3906%変化します。 V_{CNTL} が2000mV以上の場合、DPWMのデューティサイクルは常に100%になります。

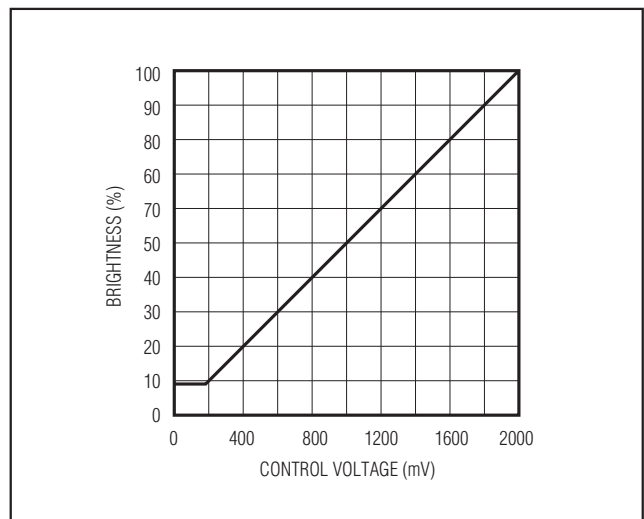


図6. 理論上の輝度と制御電圧の関係

低コストCCFLバックライトコントローラ

DPWM周波数の設定

DPWM周波数の設定には3種類の方法があります。

- 1) 外付けの抵抗を使用してDPWM周波数を設定することができます。SYNCをGNDに接続して、FREQとGNDの間に抵抗を接続してください。DPWM周波数は次式で与えられます。

$$f_{\text{DPWM}} = 209\text{Hz} \times 169\text{k}\Omega / R_{\text{FREQ}}$$

DPWM周波数の調整可能範囲は100Hz～350Hzです(R_{FREQ} が353k Ω ～101k Ω)。CNTLでDPWMのデューティサイクルを制御します。

- 2) 外部の高周波数信号をDPWM周波数のクロックにすることができます。FREQを V_{CC} に接続して、SYNCを外部の高周波数信号に接続してください。DPWM周波数は、外部信号の周波数の1/256になります。

$$f_{\text{DPWM}} = \frac{f_{\text{EXT}}}{1/256}$$

ここで、 f_{EXT} が外部信号の周波数です。外部信号の周波数は26kHz～90kHzの範囲にする必要があり、その結果としてDPWM周波数の範囲は100Hz～350Hzになります。CNTLでDPWMのデューティサイクルを制御します。

- 3) DPWM周波数を外部の低周波数信号に同期させることができます。このモードを有効化するには、SYNCを V_{CC} に接続して、100k Ω の抵抗を通してFREQをGNDに接続して、DPWMを外部の低周波数信号に接続してください。DPWM周波数およびデューティサイクルは、外部信号のそれらと等しくなります。

外部信号の周波数範囲は100Hz～350Hzです。このモードの場合、輝度制御入力CNTLはディセーブルされ、輝度は外部信号のデューティサイクルに比例します。

表3に、DPWM周波数を設定するための3種類の方法をまとめてあります。

表3. DPWM周波数の設定

FREQ	SYNC	DPWM	DIGITAL PWM FREQUENCY/DUTY CYCLE
Connect FREQ to GND through an external resistor.	Connect SYNC to GND.	DPWM is used as the DPWM signal output.	The resistor value sets the frequency. CNTL controls the duty cycle.
Connect FREQ to V_{CC} .	Connect SYNC to an external high-frequency signal.	DPWM is used as the DPWM signal output.	The frequency is 1/256 of the frequency of the external signal. CNTL controls the duty cycle.
Connect FREQ to GND through a 100k Ω resistor.	Connect SYNC to V_{CC} .	Connect DPWM to an external low-frequency signal.	The frequency and duty cycle are equal to those of the external signal.

UVLO

MAX8722Cには、低電圧ロックアウト(UVLO)回路が内蔵されています。UVLO回路は V_{CC} 電圧を監視します。 V_{CC} が4.0V (typ)より低い場合、MAX8722Cはハイサイドとローサイド両方のMOSFETドライバをディセーブルして、障害ラッチをリセットします。

低電力シャットダウン

MAX8722Cがシャットダウンモードになると、5.4Vリニアレギュレータを除くICの全機能がオフになります。シャットダウンモードでは、リニアレギュレータの出力電圧が約4.5Vに低下して、電源電流は6 μ A (typ)になります。シャットダウン中には、障害ラッチがリセットされます。デバイスをシャットダウンモードにするには、SHDNを論理ローレベルに駆動してください。

ランプ切れ保護

安全のため、MAX8722Cはランプ電流のフィードバック(IFB)を監視して、CCFL管の障害またはランプ切れ、およびランプとIFB検出抵抗の2次短絡を検出します。「ランプ電流の安定化」の項で説明したように、IFBの電圧は内部で全波整流されます。整流後のIFBの電圧が600mVより低い場合、MAX8722CはTFLTコンデンサを1 μ Aで充電します。TFLTの電圧が4Vを超えると、MAX8722Cはラッチオフします。通常のシャットダウンモードとは異なり、リニアレギュレータの出力(V_{CC})は5.4Vのままです。SHDNのトグルまたは入力電力のオフ/オンによって、デバイスが再び作動します。

遅延期間中、電流制御ループはハイサイドMOSFETのオン時間を増大させることによってランプ電流の安定化を維持しようとします。オープン回路になったランプのインピーダンスは極めて高いため、共振タンクの高いQファクタの結果としてトランスの2次側電圧が上昇します。2次側電圧が過電圧スレッショルドを超えると、MAX8722Cは1100 μ Aの電流ソースをオンにしてCOMPコンデンサを放電させます。COMP電圧の低下にともなってハイサイドMOSFETのオン時間が短くなり、

2次側電圧が低下します。したがって、ランプ切れの遅延期間中に、トランスの2次巻線のピーク電圧が容量分圧器によって設定された制限値を超えることは決してありません。

1次側過電流保護(ILIM)

MAX8722Cは、スイッチングサイクルごとにトランスの1次側電流を検出します。レギュレータがローサイドMOSFETをオンにすると、コンパレータがLX_からGNDまでの電圧降下を監視します。この電圧が電流制限スレッショルドを上回っている場合、レギュレータは1次側の対向するハイサイドスイッチをオフにして、それ以上トランスの1次側電流が増大するのを防ぎます。

電流制限スレッショルドは、ILIM入力を使用して調整することができます。V_{CC}とGNDの間に抵抗分圧器を接続して、ミッドポイントをILIMに接続してください。LX_とGNDの間で測定される電流制限スレッショルドは、ILIMの電圧の1/5になります。ILIMの調整範囲は0~3Vです。デフォルトの電流制限スレッショルドである0.2Vを選択する場合は、ILIMをV_{CC}に接続してください。

VFB低電圧保護

LCCの試験要件(トランス両端を2kΩでショート)に準拠するため、MAX8722CはランプVFB低電圧障害を取り入れています。MAX8722Cはランプ電圧フィードバックを監視します。VFB低電圧保護タイムアウト時間より長時間にわたってVFBがVFB低電圧スレッショルド(430mV)を下回った場合、MAX8722Cはシャットダウンします。

VFB低電圧保護タイムアウトは、FREQ端子で設定されるDPWMチョッピング周波数(f_{DPWM})から生成されます。タイムアウトは次式で与えられます： $((1/f_{DPWM})/256) \times 14$ DPWMチョッピング周波数を標準的な210Hzとした場合、VFB低電圧保護タイムアウトは260μsになります。

適切に起動させるため、必ずVFB低電圧保護タイムアウト時間の終了前にランプが点灯するようにしてください。外部DPWMチョッピング周波数を使用するアプリケーションの場合、R_{FREQ}はランプ低電圧タイムアウト時間の設定にのみ使用されます。

2次側電流制限(ISEC)

2次側電流制限は、ランプの高電圧端からグランドへの短絡や漏洩などの障害によって電流制限ループが正しく機能しない場合に、フェイルセーフな電流制限を提供します。ISECは、トランスの低電圧2次端子とグランドの間に配置された検出抵抗両端の電圧を監視します。

ISECの電圧は内部で半波整流され、常にISEC安定化スレッショルド(1.25V typ)と比較されます。ISECの電圧がスレッショルドを超えると、制御された電流がCOMPから流されてブリッジのハイサイドスイッチのオン時間が短くなります。同時に、MAX8722CはTFLTコンデンサを116μAの電流ソースで充電します。TFLTの電圧が4Vを超えると、MAX8722Cはラッチオフします。通常のシャットダウンモードとは異なり、リニアレギュレータの出力(V_{CC})は5.4Vのままです。SHDNのトグルまたは入力電力のオフ/オンによって、デバイスが再び作動します。

リニアレギュレータの出力(V_{CC})

内蔵リニアレギュレータは、DC入力電圧を5.4V (typ)に降圧します。このリニアレギュレータはMAX8722Cの内部制御回路への給電を行い、またV_{CC}をV_{DD}に接続することによってMOSFETドライバへの給電にも使用されます。V_{CC}電圧は、シャットダウン中は4.5Vに低下します。

アプリケーション情報

MOSFET

MAX8722Cは、トランスの1次側を駆動するフルブリッジインバータ回路を形成するために、NL1、NL2、NH1、およびNH2の4個の外付けnチャネルパワーMOSFETを必要とします。レギュレータはNL1とNL2の2個のローサイドMOSFETのオン状態のドレイン-ソース間電圧を検出してトランスの1次側電流を検出するため、NL1とNL2のR_{DS(ON)}を整合させる必要があります。たとえば、デュアルMOSFETを使用してフルブリッジを形成する場合、同一パッケージのNL1とNL2を使用してください。MAX8722CはローサイドMOSFETのR_{DS(ON)}を使用して1次側過電流保護を行っているため、MOSFETのR_{DS(ON)}が低いほど電流制限値が高くなります。したがってユーザは、伝導損失を最小限に抑えて、1次側電流制限値を妥当なレベルに保つために、低R_{DS(ON)}のデュアル、ロジックレベルnチャネルMOSFETを選択する必要があります。

レギュレータはゼロ電圧スイッチング(ZVS)を使用して、フルブリッジを形成する4個のスイッチのそれぞれをソフトにオンにします。ZVSは、それぞれのドレイン-ソース間電圧がゼロに近い状態で外付けのパワーMOSFETがオンにされるとき発生します(「共振動作」の項を参照)。ZVSは、C_{oss} (ドレイン-ソース間容量)と寄生容量の放電に起因するMOSFETの瞬間的ターンオン損失を効果的に排除し、効率を改善してスイッチングに関連するEMIを低減します。

ランプ電流の設定

MAX8722Cは、ランプの低電圧端とグラウンドの間に接続された抵抗R1 (図1)を流れるランプ電流を検出します。R1両端の電圧はIFBに印加されて、内部で全波整流されます。MAX8722Cは、整流後のIFBの平均電圧を安定化することによって、必要なランプ電流を制御します。RMSランプ電流を設定するため、次のようにR1を決定します。

$$R1 = \frac{\pi \times 790\text{mV}}{2\sqrt{2} \times I_{\text{LAMP(RMS)}}}$$

ここで、 $I_{\text{LAMP(RMS)}}$ が必要なRMSランプ電流であり、790mVという値は「Electrical Characteristics (電気的特性)」の表に記載されているIFB安定化点の標準値です。RMSランプ電流を6mAに設定するには、R1の値を148Ωにする必要があります。標準的な1%の抵抗でこれに最も近いのは、147Ωと150Ωです。ランプ電流波形の正確な形状はランプの寄生によって決まり、実際のRMSランプ電流に影響を与えます。R1/IFBの接点とランプの低電圧側の間に接続した真のRMS電流計を使用して、R1の最終的な調整を行ってください。

2次側電圧制限の設定

MAX8722Cは、起動時およびランプ切れ障害時にトランスの2次側電圧を制限します。2次側電圧は、C3とC4で形成される容量分圧器を通して検出されます(図1)。VFBの電圧は、CCFLの電圧に比例します。並列共振コンデンサC3の選択については、「トランスの設計および共振部品の選択」の項で説明します。C3は、通常は10pF~22pFの範囲です。C3の値が決まった後、次式を使用してC4を選択して、希望する最大RMS 2次側電圧 $V_{\text{LAMP(RMS)_MAX}}$ を設定します。

$$C4 = \frac{\sqrt{2} \times V_{\text{LAMP(RMS)_MAX}}}{2.34\text{V}} \times C3$$

ここで、2.34Vというのはランプ切れ状態におけるVFBピーク電圧の標準的な値です。C3に18pFを使用して最大RMS 2次側電圧を1600Vに設定するには、C4に約15nFを使用してください。

2次側電流制限の設定

MAX8722Cは、IFB検出抵抗(R1)が短絡したりトランスの2次側電流がR1を通らずにグラウンドに流れる経路が存在する場合でも、2次側電流を制限します。ISECは、トランスの2次巻線の低電圧端とグラウンドの間に接続された検出抵抗R3両端の電圧を監視します。R3の値は、次式を使用して決定します。

$$R3 = \frac{1.241\text{V}}{\sqrt{2} \times I_{\text{SEC(RMS)_MAX}}}$$

ここで、 $I_{\text{SEC(RMS)_MAX}}$ が障害状態における希望の最大RMSトランス2次側電流、1.241Vは2次側が短絡している場合のISECピーク電圧の標準的な値です。図1の回路で最大RMS 2次側電流を22mAに設定するには、R3に約40.2Ωを使用してください。

トランスの設計および共振部品の選択

トランスは共振タンク回路で最も重要な部品です。トランスの設計における最初のステップは、巻線比(N)を決定することです。巻線比は、最低の電源電圧でCCFLの動作電圧をサポートするための十分な大きさにする必要があります。Nは次のように計算することができます。

$$N \geq \frac{V_{\text{LAMP(RMS)}}}{0.9 \times V_{\text{IN(MIN)}}}$$

ここで、 $V_{\text{LAMP(RMS)}}$ は通常動作時の最大RMSランプ電圧、 $V_{\text{IN(MIN)}}$ は最低DC入力電圧です。通常動作時の最大RMSランプ電圧が650V、最低DC入力電圧が8Vの場合、巻線比は90より大きくする必要があります。図1の回路で使用しているトランスの巻線比は93です。

設計手順における次のステップは、希望する動作周波数範囲の決定です。MAX8722Cは、共振タンクの自然共振周波数に同期します。共振周波数は、入力電圧やランプのインピーダンスなどの動作条件によって変化します。したがって、スイッチング周波数も特定の範囲にわたって変化することになります。信頼性の高い動作を保証するためには、共振周波数の範囲をCCFL用トランスのメーカーが規定している動作周波数の範囲内に収める必要があります。「共振動作」の項で説明したように、共振周波数の範囲はトランスの2次側漏れインダクタンスL、1次側直列DCブロッキングコンデンサC2、および2次側並列共振コンデンサC3で決まります。トランスの漏れインダクタンスを制御するのは難しいため、共振タンクの設計は選択したCCFL用トランスの現状の2次側漏れインダクタンスに基づいて行うこととなります。漏れインダクタンスの値は許容誤差が大きく、異なるロットごとに大幅に変動する可能性があるため、漏れインダクタンスの要件についてはトランスのベンダと直接交渉するのが一番です。MAX8722Cは2次側漏れインダクタンスが250mH~350mHの範囲のとき最良の動作を示します。直列コンデンサC2によって最大動作周波数が設定され、直列共振ピーク周波数の約2倍になります。次のように選択を行います。

$$C2 \leq \frac{N^2}{4 \times \pi^2 \times f_{MIN}^2 \times L}$$

ここで、 f_{MIN} は最低動作周波数範囲です。図1の回路では、トランスの巻線比が93、2次側漏れインダクタンスは約300mHです。最低動作周波数を45kHzに設定するには、C2に1 μ Fを使用してください。

並列コンデンサC3によって最高動作周波数が設定され、これは並列共振ピーク周波数でもあります。次式によってC3を選択します。

$$C3 \geq \frac{C2}{(4\pi^2 \times f_{MAX}^2 \times L \times C2) - N^2}$$

図1の回路で、最高動作周波数を65kHzに設定するためには、C3に18pFを使用してください。

動作周波数を選択する際には、トランスのコア飽和も考慮する必要があります。あらゆる動作条件下でトランスの飽和を防ぐために、1次巻線には十分な巻数が必要です。次式を使用して、1次巻線の巻数N1の最小値を計算してください。

$$N1 > \frac{D_{MAX} \times V_{IN(MAX)}}{B_S \times S \times f_{MIN}}$$

ここで、 D_{MAX} はハイサイドスイッチの最大デューティサイクル(約0.4)、 $V_{IN(MAX)}$ は最大DC入力電圧、 B_S はコアの飽和磁束密度、そしてSはコアの最小断面積です。

COMPコンデンサの選択

COMPコンデンサは、起動時にランプ電流の安定化を維持しながら、また入力電圧の変化に起因する過渡の間に、使用される電流ループの速度を設定します。標準的なCOMPコンデンサの値は0.01 μ Fです。値が大きいと過渡応答の遅延が増大します。値が小さいと過渡応答が高速になりますが、極端に小さな値にするとループが不安定になる可能性があります。

その他の部品

図1のC5およびC6で形成される外部ブートストラップ回路は、ハイサイドMOSFETドライバへの給電を行います。 V_{DD} をBST1/BST2に接続して、C5およびC6を通してBST1/BST2をLX1/LX2に結合してください。C5 = C6 = 0.1 μ F以上です。

レイアウトのガイドライン

安定した動作を実現するためには、慎重なプリント基板(PCB)レイアウトが重要です。回路の高電圧部分およびスイッチング部分には、特に注意が必要です。レイア

ウトの高電圧部分は、制御回路から十分に離す必要があります。単一ランプのノートブックディスプレイのレイアウトのほとんどは、長くて狭い形状要因という制約があるため、こうした分離が自然に行われます。適切なPCBレイアウトのために、以下のガイドラインに従ってください。

- 1) 大電流経路は、特にグランド端子部分について、短く太くしてください。これは、安定したジッタのない動作と高い効率を実現するために不可欠です。
- 2) 電源グランドとアナロググランドに、星形グランド構成を使用してください。電源グランドとアナロググランドは完全に分離して、これらを星形の中心でのみ接続するようにします。中心はアナロググランド端子(GND)の位置にしてください。これらのグランドに独立した銅アイランドを使用することで、この作業が容易になると思われます。 V_{CC} 、COMP、FREQ、TFLT、およびILIM(抵抗分圧器を使用する場合)には、ノイズの少ないアナロググランドを使用してください。
- 3) 高速スイッチングノードは、影響を受けやすいアナログ領域(V_{CC} 、COMP、FREQ、TFLT、およびILIM)から離すように配線してください。すべてのピンストラップ制御入力(ILIMなど)は、電源グランドや V_{DD} ではなくアナロググランドまたは V_{CC} に接続してください。
- 4) V_{CC} とGNDの間のデカップリングコンデンサは、他の信号経路と共用されない専用のトレースを使用して、ICに可能な限り近い位置に実装してください。
- 5) LX1およびLX2に対するGNDへの電流検出経路は、電流制限の精度を保証するため、ケルビン検出接続を使用する必要があります。
- 6) フィードバック接続は、必ず短い配線で直結させてください。IFB、VFB、およびISECの接続は、高電圧トレースおよびトランスからできる限り離して配置してください。
- 7) トランス2次側の高電圧配線の間隔はできる限り広くしてください。また、容量性カップリングによる損失を防ぐため、高電圧配線は隣接するグランドプレーンからも離してください。
- 8) トランス2次側の容量分圧器への配線は、アーク放電を防ぐために間隔を広くする必要があります。これらの配線をそれぞれボードの反対の側に移動すると効果的な場合もあります。

チップ情報

TRANSISTOR COUNT: 2985

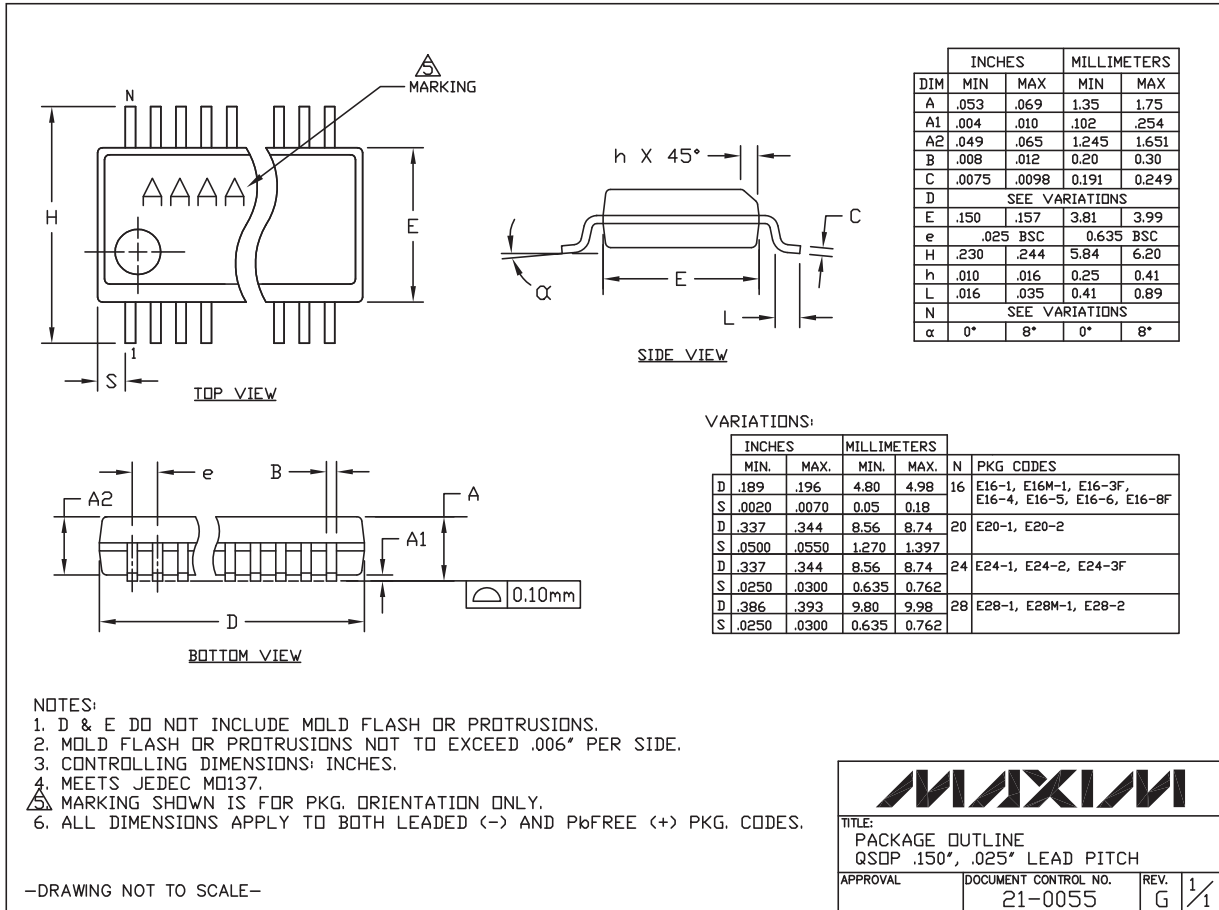
PROCESS: BiCMOS

低コストCCFLバックライトコントローラ

MAX8722C

パッケージ

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、japan.maxim-ic.com/packagesをご参照下さい。)



QSOP-EPS

低コストCCFLバックライトコントローラ

MAX8722C

改訂履歴

版数	改訂日	説明	改訂ページ
0	9/07	初版	—
1	2/08	「Electrical Characteristics (電気的特性)」の表および「端子説明」の表を変更。 「VFB低電圧保護」の項を追加。	全ページ

マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600 _____ 21