

EVALUATION KIT
AVAILABLE**MAXIM**

ノートブックコンピュータ用インターブ、 高効率、デュアル電源コントローラ

MAX8716/MAX8717/MAX8757

概要

MAX8716/MAX8717/MAX8757は、同期整流を備えたデュアルステップダウン、インターブ、固定周波数、スイッチモード電源(SMPS)コントローラです。これらは、バッテリ駆動システムでのメイン(5V/3.3V)電源およびI/O電源の生成を目的としています。

最適なインターブでの固定周波数動作によって、最低入力電圧から26Vの最大入力電圧まで、入力リップル電流が最小限に抑えられます。最適な40/60インターブによって、入力電圧はデューティサイクルオーバラップが発生する前に8.3Vまで低下させることができます。逆位相レギュレータでは、入力が10Vを下回るとデューティサイクルのオーバラップが発生します。

検出抵抗器を使用して出力電流を正確に制限することができます。一方、無損失インダクタ電流検出を使用すると、電力損失を減少させることができます。独立したON/OFF制御とパワーグッド信号によって、フレキシブルな電源シーケンスが実現します。ソフトスタートは突入電流を抑制するのに対して、ソフトストップは出力電圧が徐々にランプダウンして瞬間的電圧凹み降下を防止します。

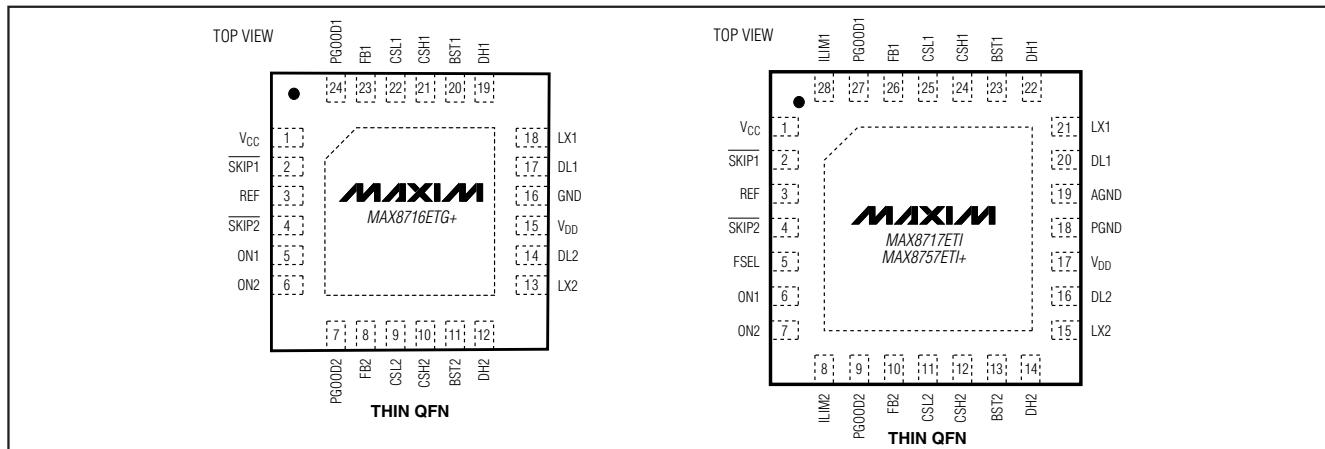
低ノイズモードでは、高い軽負荷効率が維持されるとともにスイッチング周波数が可聴範囲外に保たれます。

MAX8716は24ピン薄型QFNパッケージで提供され、MAX8717/MAX8757は28ピン薄型QFNパッケージで提供されます。

アプリケーション

2~4リチウムイオン(Li+)セルのバッテリ駆動デバイス
ノートブックおよびサブノートブックコンピュータ
PDAおよびモバイル通信
メインまたはI/O電源

ピン配置

**MAXIM**

Maxim Integrated Products 1

本データシートに記載された内容はMaxim Integrated Productsの公式な英語版データシートを翻訳したものです。翻訳により生じる相違及び誤りについては責任を負いかねます。正確な内容の把握には英語版データシートをご参照ください。

無料サンプル及び最新版データシートの入手には、マキシムのホームページをご利用ください。<http://japan.maxim-ic.com>

ノートブックコンピュータ用インターブ、 高効率、デュアル電源コントローラ

ABSOLUTE MAXIMUM RATINGS (Note 1)

VDD, VCC, CSL1, CSH1, CSL2, CSH2 to AGND	-0.3V to +6V
ON1, ON2, SKIP1, SKIP2, PGOOD1, PGOOD2 to AGND	-0.3V to +6V
FB1, FB2, ILIM1, ILIM2, FSEL to AGND	-0.3V to +6V
REF to AGND	-0.3V to (VCC + 0.3V)
BST1, BST2 to AGND	-0.3V to +36V
LX1 to BST1	-6V to +0.3V
LX2 to BST2	-6V to +0.3V
DH1 to LX1	-0.3V to (VBST1 + 0.3V)
DH2 to LX2	-0.3V to (VBST2 + 0.3V)
DL1, DL2 to PGND	-0.3V to (VDD + 0.3V)
AGND to PGND	-0.3V to +0.3V
REF Short Circuit to AGND	Continuous
REF Current	+10mA

Note 1: For the 24-pin TQFN version, AGND and PGND refer to a single pin designated GND.

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(Circuit of Figure 1, VIN = 12V, FSEL = REF, SKIP_ = 0, VON_ = VILIM_ = VCC = VDD = 5V, TA = 0°C to +85°C, unless otherwise noted. Typical values are at TA = +25°C.)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
INPUT SUPPLIES							
Input Voltage Range	VIN			26		5.5	V
	VBIAS	VCC, VDD		4.5			
VCC Undervoltage-Lockout Threshold	VUVLO	200mV typical hysteresis	VCC rising	3.9	4.15	4.4	V
			VCC falling	3.7	3.95	4.2	
Quiescent Supply Current (VCC)	ICC	CSL_ and FB_ forced above their regulation points		0.8		1.3	mA
Quiescent Supply Current (VDD)	IDD	CSL_ and FB_ forced above their regulation points		<1		5	μA
Shutdown Supply Current (VCC)		ON1 = ON2 = GND		<1		5	μA
Shutdown Supply Current (VDD)		ON1 = ON2 = GND		<1		5	μA
MAIN SMPS CONTROLLERS							
PWM1 Output Voltage in Fixed Mode	VOUT1	VIN = 6V to 26V, SKIP1 = VCC, zero to full load (Note 2)		3.265	3.30	3.365	V
PWM2 Output Voltage in Fixed Mode	VOUT2	VIN = 6V to 26V, SKIP2 = VCC, zero to full load (Note 2)		4.94	5.00	5.09	V
Feedback Voltage in Adjustable Mode (Note 2)	VFB_	VIN = 6V to 26V, FB1 or FB2, duty factor = 20% to 80%		0.990	1.005	1.020	V
		VIN = 6V to 26V, FB1 or FB2, duty factor = 50%		0.995	1.005	1.015	
Output-Voltage Adjust Range		Either SMPS		1.0		5.5	V
FB1, FB2 Fixed-Mode Threshold Voltage		Dual-mode comparator		1.9		2.1	V
Feedback Input Leakage Current		FB1 = 1.1V, FB2 = 1.1V		-0.1		+0.1	μA
DC Load Regulation		Either SMPS, SKIP_ = VCC, zero to full load		-0.1		%	

ノートブックコンピュータ用インターブ、 高効率、デュアル電源コントローラ

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_{IN} = 12V$, $FSEL = REF$, $\overline{SKIP} = 0$, $V_{ON_} = V_{ILIM_} = VCC = VDD = 5V$, $T_A = 0^\circ C$ to $+85^\circ C$, unless otherwise noted. Typical values are at $T_A = +25^\circ C$.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Line-Regulation Error		Either SMPS, $4V < V_{IN} < 26V$		0.03		%/V
FB_ Input Bias Current	$I_{FB_}$	$V_{FB_} = 0$ to $5.5V$	-0.1		+0.1	μA
Operating Frequency	f_{osc}	$FSEL = GND$	170	200	230	kHz
		$FSEL = REF$ (Note 3)	270	300	330	
		$FSEL = V_{CC}$	425	500	575	
Maximum Duty Factor	D_{MAX}	$FSEL = GND$	97.5	99		%
		$FSEL = REF$ (Note 3)	97.5	99		
		$FSEL = V_{CC}$	97.5	99		
Minimum On-Time	$t_{ON(MIN)}$	(Note 4)			200	ns
SMPS1 to SMPS2 Phase Shift		SMPS2 starts after SMPS1		40		%
				144		Degrees
Soft-Start Ramp Time	$t_{SSSTART}$	Measured from the rising edge of $ON_$ to full scale, $REF = 2V$		2		ms
Soft-Stop Ramp Time	t_{SSSTOP}	Measured from the falling edge of $ON_$ to full scale		4		ms
CURRENT LIMIT						
$ILIM_$ Adjustment Range			0.5	V_{REF}		V
Current-Limit Threshold (Fixed)	$V_{LIMIT_}$	$V_{CSH_} - V_{CSL_}$, $ILIM_ = V_{CC}$ (Note 3)	45	50	55	mV
Current-Limit Threshold (Adjustable)	$V_{LIMIT_}$	$V_{CSH_} - V_{CSL_}$	$V_{ILIM_} = 2.00V$	190	200	210
			$V_{ILIM_} = 1.00V$	94	100	106
Current-Limit Threshold (Negative)	V_{NEG}	$V_{CSH_} - V_{CSL_}$, $\overline{SKIP} = ILIM_ = V_{CC}$ (Note 3)		-67	-60	-53
			$V_{CSH_} - V_{CSL_}$, $\overline{SKIP} = V_{CC}$, adjustable mode, percent of current limit		-120	%
Current-Limit Threshold (Zero Crossing)	V_{ZX}	$V_{CSH_} - V_{CSL_}$, $\overline{SKIP} = GND$ or REF		3		mV
Idle Mode™ Threshold	V_{IDLE}	$V_{CSH_} - V_{CSL_}$, $\overline{SKIP} = GND$	$ILIM_ = V_{CC}$ (Note 3)	6	10	14
			With respect to current-limit threshold		20	%
Low-Noise Mode Threshold	V_{LN}	$V_{CSH_} - V_{CSL_}$, $\overline{SKIP} = REF$	$ILIM_ = V_{CC}$ (Note 3)	2.5	5	7.5
			With respect to current-limit threshold		10	%
ILIM_ Leakage Current					0.1	μA
REFERENCE (REF)						
Reference Voltage	V_{REF}	$V_{CC} = 4.5V$ to $5.5V$, $I_{REF} = 0$	$T_A = +25^\circ C$ to $+85^\circ C$	1.985	2.00	2.015
			$T_A = 0^\circ C$ to $+85^\circ C$	1.98	2.00	2.02

Idle ModeはMaxim Integrated Products, Inc.の商標です。

MAX8716/MAX8717/MAX8757

ノートブックコンピュータ用インターブ、 高効率、デュアル電源コントローラ

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_{IN} = 12V$, $FSEL = REF$, $\overline{SKIP}_1 = 0$, $V_{ON_} = V_{ILIM_} = V_{CC} = V_{DD} = 5V$, $T_A = 0^{\circ}\text{C}$ to $+85^{\circ}\text{C}$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}\text{C}$.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Reference Load Regulation	ΔV_{REF}	$I_{REF} = 0\mu\text{A}$ to $50\mu\text{A}$			10	mV
Reference Sink Current				10		μA
REF Lockout Voltage	$V_{REF(UVLO)}$	Rising edge, hysteresis = 50mV			1.8	V
FAULT DETECTION						
Output Overvoltage Trip Threshold		MAX8716/MAX8717 only	11	15	19	%
Output Overvoltage Fault-Propagation Delay	t_{OVP}	50mV overdrive, MAX8716/MAX8717 only		10		μs
Output Undervoltage-Protection Trip Threshold		With respect to error-comparator threshold	65	70	75	%
Output Undervoltage Fault-Propagation Delay	t_{UVP}	50mV overdrive		10		μs
Output Undervoltage-Protection Blanking Time	t_{BLANK}	From rising edge of $ON_$		6144		1/fosc
PGOOD_Lower Trip Threshold		With respect to error-comparator threshold, hysteresis = 1%	-12.5	-10	-8.0	%
PGOOD_Propagation Delay	$t_{PGOOD_}$	Falling edge, 50mV overdrive		10		μs
PGOOD_Output Low Voltage		$I_{SINK} = 4\text{mA}$			0.4	V
PGOOD_Leakage Current	$I_{PGOOD_}$	High state, PGOOD_forced to 5.5V			1	μA
Thermal-Shutdown Threshold	T_{SHDN}	Hysteresis = 15°C			+160	$^{\circ}\text{C}$
GATE DRIVERS						
DH_Gate-Driver On-Resistance	R_{DH}	BST_- - LX_ forced to 5V (Note 5)	1.5	5		Ω
DL_Gate-Driver On-Resistance	R_{DL}	DL_, high state (Note 5)	1.7	5		Ω
		DL_, low state (Note 5)	0.6	3		
DH_Gate-Driver Source/Sink Current	I_{DH}	DH forced to 2.5V, BST_- - LX_ forced to 5V		2		A
DL_Gate-Driver Source Current	I_{DL} (SOURCE)	DL forced to 2.5V		1.7		A
DL_Gate-Driver Sink Current	$I_{DL(SINK)}$	DL forced to 2.5V		3.3		A
Dead Time	t_{DEAD}	DL_rising		35		ns
		DH_rising		26		
LX_, BST_ Leackage Current		$V_{BST_} = V_{LX_} = 26V$	<2	20		μA
INPUTS AND OUTPUTS						
Logic Input Current		ON1, ON2	-1	+1		μA
ON_Input Voltage		Rising edge, hysteresis = 225mV	1.2	1.7	2.2	V
Tri-Level Input Logic		$\overline{SKIP1}, \overline{SKIP2}, FSEL$	High	$V_{CC} - 0.2$		V
			REF	1.7	2.3	
			GND		0.5	

ノートブックコンピュータ用インターブ、 高効率、デュアル電源コントローラ

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_{IN} = 12V$, $FSEL = REF$, $\overline{SKIP}_1 = 0$, $V_{ON_} = V_{ILIM_} = V_{CC} = V_{DD} = 5V$, $T_A = 0^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Input Leakage Current		$\overline{SKIP}_1, \overline{SKIP}_2, FSEL, 0V$, or V_{CC}	-3		+3	μA
Input Leakage Current		$ILIM_1, ILIM_2, 0V$, or V_{CC}	-0.1		+0.1	μA
Input Leakage Current		$CSH_$, $0V$, or V_{DD}	-0.1		+0.1	μA
Input Bias Current		$CSL_$, $0V$, or V_{DD}		25	50	μA

ELECTRICAL CHARACTERISTICS

(Circuit of Figure 1, $V_{IN} = 12V$, $FSEL = REF$, $\overline{SKIP}_1 = 0$, $V_{ON_} = V_{ILIM_} = V_{CC} = V_{DD} = 5V$, $T_A = -40^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted.) (Note 6)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
INPUT SUPPLIES						
Input Voltage Range	V_{IN}			26		V
	V_{BIAS}	V_{CC}, V_{DD}	4.5		5.5	
Quiescent Supply Current (V_{CC})	I_{CC}	$CSL_$ and $FB_$ forced above their regulation points		1.3		mA
Quiescent Supply Current (V_{DD})	I_{DD}	$CSL_$ and $FB_$ forced above their regulation points		5		μA
Shutdown Supply Current (V_{CC})		$ON1 = ON2 = GND$		5		μA
Shutdown Supply Current (V_{DD})		$ON1 = ON2 = GND$		5		μA
MAIN SMPS CONTROLLERS						
PWM1 Output Voltage in Fixed Mode	V_{OUT1}	$V_{IN} = 6V$ to $26V$, $\overline{SKIP}_1 = V_{CC}$, zero to full load (Note 1)	3.255	3.375		V
PWM2 Output Voltage in Fixed Mode	V_{OUT2}	$V_{IN} = 6V$ to $26V$, $\overline{SKIP}_2 = V_{CC}$, zero to full load (Note 1)	4.925	5.105		V
Feedback Voltage in Adjustable Mode	$V_{FB_}$	$V_{IN} = 6V$ to $26V$, $FB1$ or $FB2$, duty factor = 20% to 80% (Note 1)	0.987	1.023		V
Output Voltage Adjust Range		Either SMPS	1.0	5.5		V
FB1, FB2 Fixed-Mode Threshold Voltage		Dual-mode comparator	1.9	2.1		V
Operating Frequency	f_{OSC}	$FSEL = GND$	170	230		kHz
		$FSEL = REF$ (Note 3)	270	330		
		$FSEL = V_{CC}$	425	575		
Maximum Duty Factor	D_{MAX}	$FSEL = GND$	97.5			%
		$FSEL = REF$ (Note 3)	97.5			
		$FSEL = V_{CC}$	97.5			
Minimum On-Time	$t_{ON(MIN)}$	(Note 4)		200		ns
CURRENT LIMIT						
$ILIM_$ Adjustment Range			0.5	V_{REF}		V

ノートブックコンピュータ用インターブ、 高効率、デュアル電源コントローラ

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_{IN} = 12V$, $FSEL = REF$, $\overline{SKIP}_- = 0$, $V_{ON_} = V_{ILIM_} = V_{CC} = V_{DD} = 5V$, $T_A = -40^{\circ}\text{C}$ to $+85^{\circ}\text{C}$, unless otherwise noted.) (Note 6)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
Current-Limit Threshold (Fixed)	$V_{LIMIT_}$	$V_{CSH_} - V_{CSL_}$, $I_{LIM_} = V_{CC}$ (Note 3)		44		56	mV
Current-Limit Threshold (Adjustable)	$V_{LIMIT_}$	$V_{CSH_} - V_{CSL_}$	$V_{ILIM_} = 2.00V$	188		212	mV
			$V_{ILIM_} = 1.00V$	93		107	
REFERENCE (REF)							
Reference Voltage	V_{REF}	$V_{CC} = 4.5V$ to $5.5V$, $I_{REF} = 0$		1.98		2.02	V
FAULT DETECTION							
Output Overvoltage Trip Threshold		MAX8716/MAX8717 only		11		19	%
Output Undervoltage-Protection Trip Threshold		With respect to error-comparator threshold		65		75	%
PGOOD_Lower Trip Threshold		With respect to error-comparator threshold, hysteresis = 1%		-12.5		-8.0	%
PGOOD_Output Low Voltage		$I_{SINK} = 4mA$				0.4	V
GATE DRIVERS							
DH_Gate-Driver On-Resistance	R_{DH}	$BST_ - LX$ forced to $5V$ (Note 5)			5		Ω
DL_Gate Driver On-Resistance	R_{DL}	$DL_$, high state (Note 5)			5		Ω
		$DL_$, low state (Note 5)			3		
INPUTS AND OUTPUTS							
ON_Input Voltage		Rising edge, hysteresis = 225mV		1.2		2.2	V
Three-Level Input Logic		$\overline{SKIP1}, \overline{SKIP2}, FSEL$	High	$V_{CC} - 0.2$			V
			REF	1.7		2.3	
			GND			0.5	

Note 2: When the inductor is in continuous conduction, the output voltage will have a DC regulation level lower than the error-comparator threshold by 50% of the ripple. In discontinuous conduction, the output voltage will have a DC regulation level higher than the error-comparator threshold by 50% of the ripple.

Note 3: Default setting for the MAX8716.

Note 4: Specifications are guaranteed by design, not production tested.

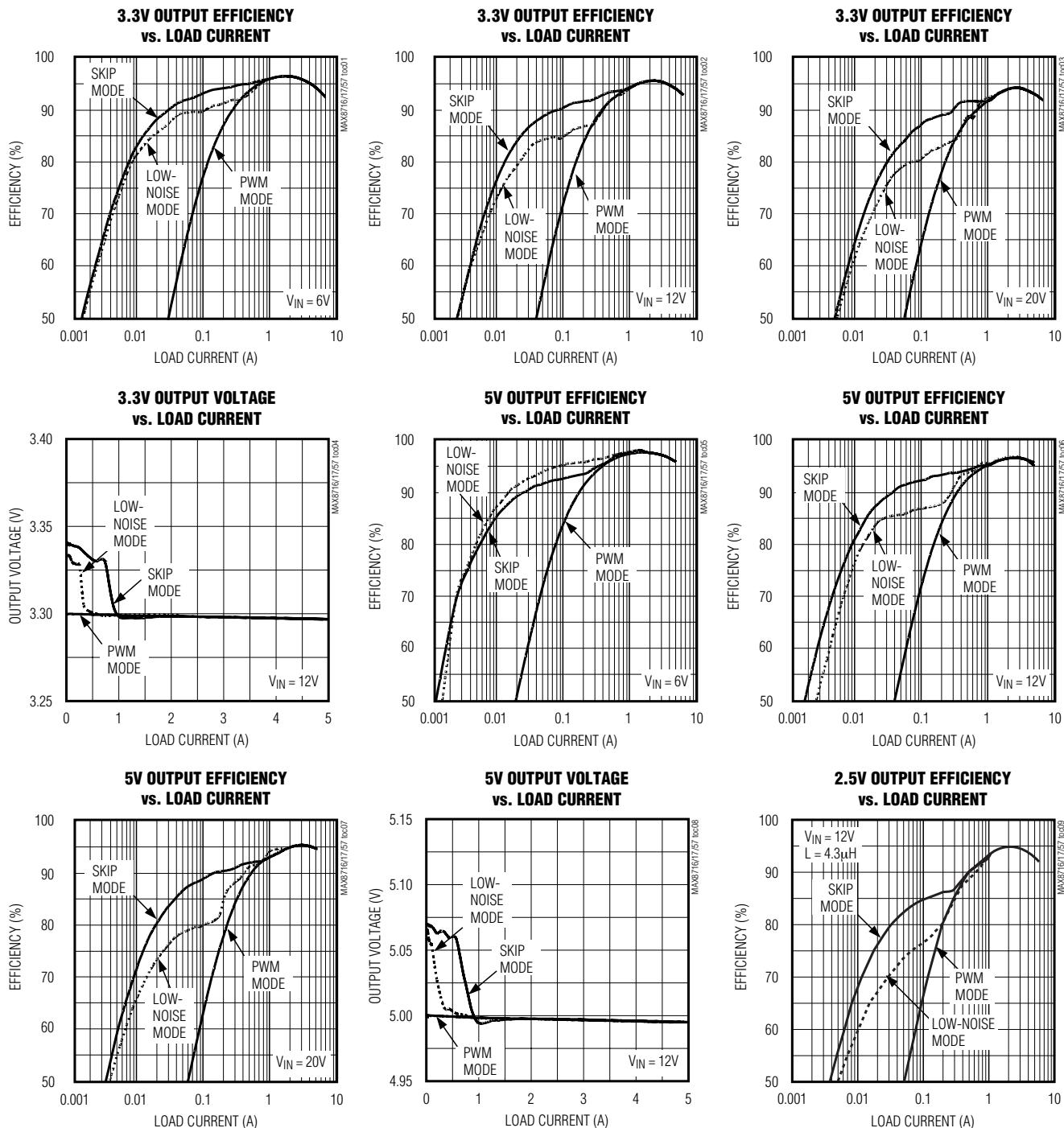
Note 5: Production testing limitations due to package handling require relaxed maximum on-resistance specifications for the thin QFN package.

Note 6: Specifications from 0°C to -40°C are guaranteed by design, not production tested.

ノートブックコンピュータ用インターブ、 高効率、デュアル電源コントローラ

標準動作特性

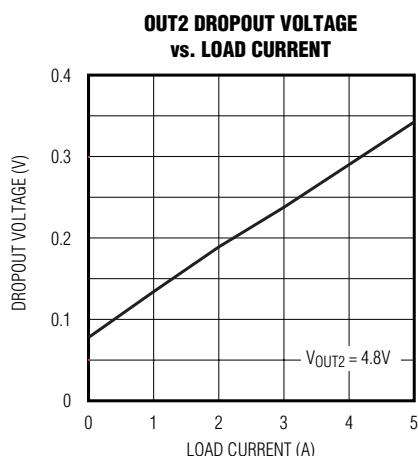
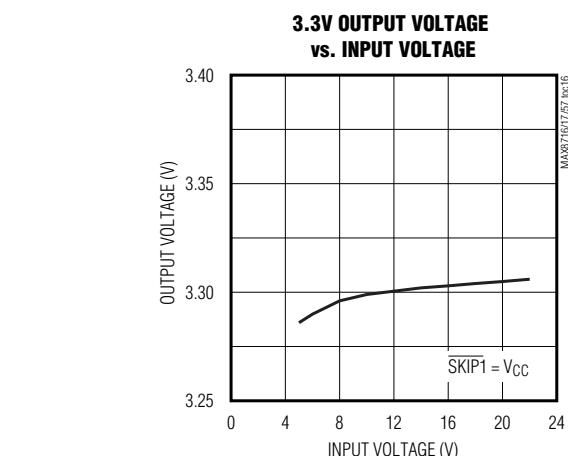
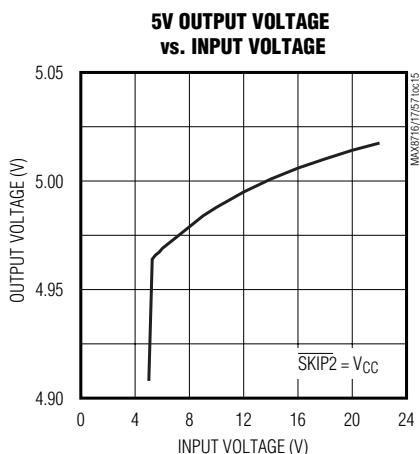
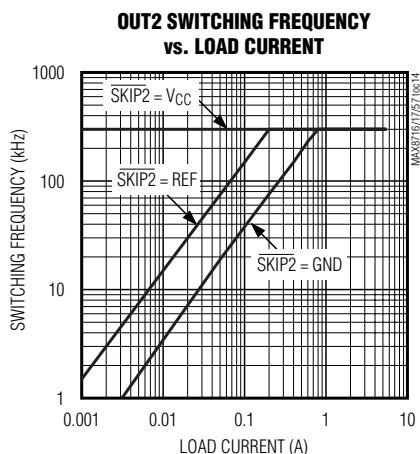
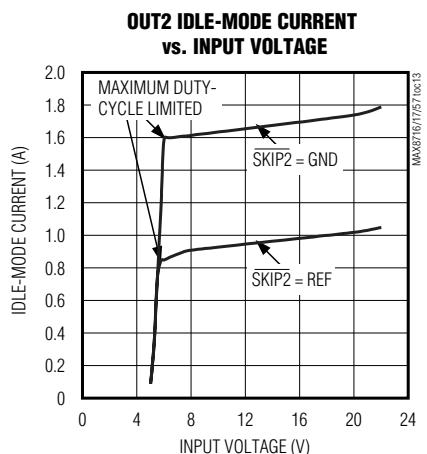
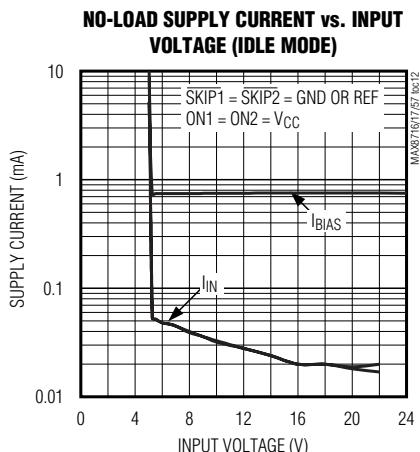
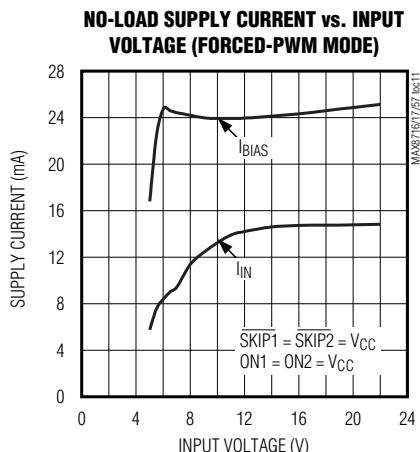
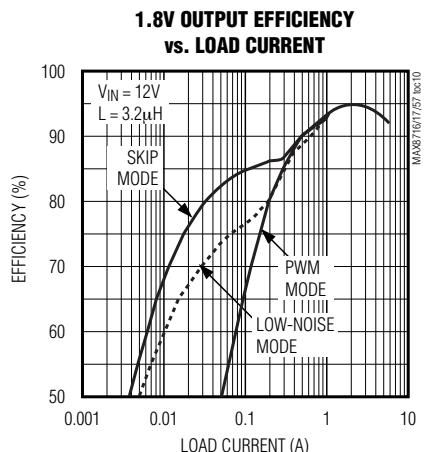
(Circuit of Figure 1, $V_{IN} = 12V$, $V_{DD} = V_{CC} = 5V$, $\overline{SKIP}_- = GND$, $FSEL = REF$, $T_A = +25^\circ C$, unless otherwise noted.)



ノートブックコンピュータ用インターブ、 高効率、デュアル電源コントローラ

標準動作特性(続き)

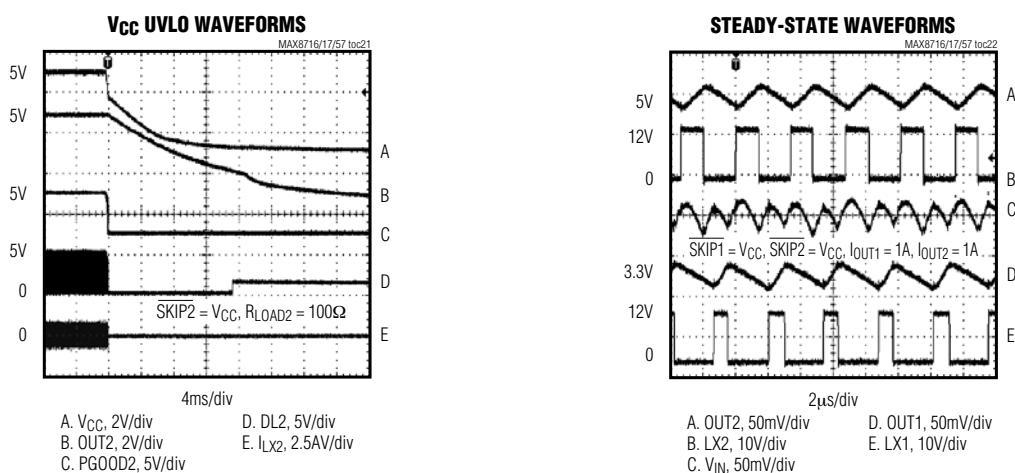
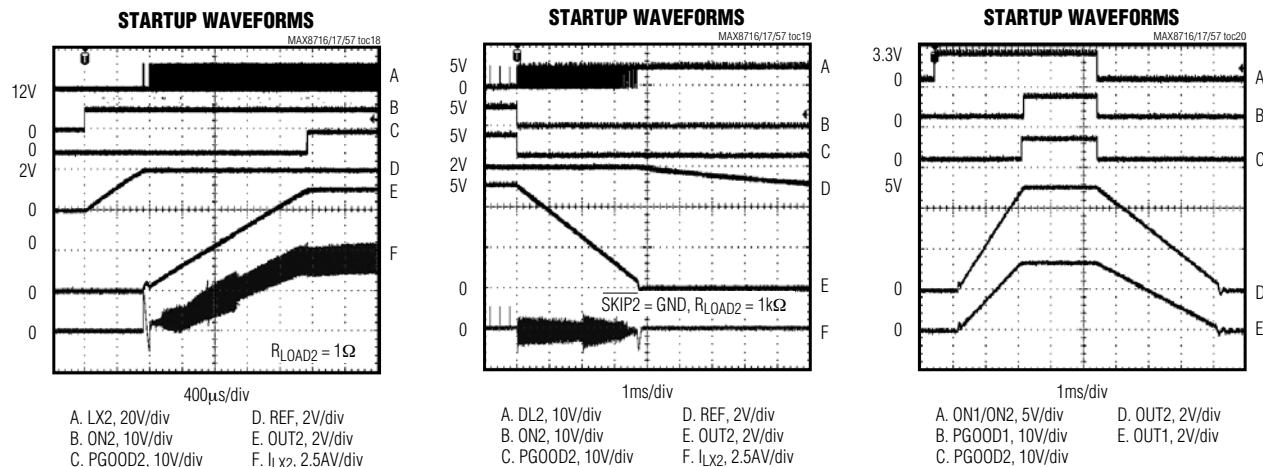
(Circuit of Figure 1, $V_{IN} = 12V$, $V_{DD} = V_{CC} = 5V$, $\overline{SKIP_1} = GND$, $FSEL = REF$, $T_A = +25^\circ C$, unless otherwise noted.)



ノートブックコンピュータ用インターブ、 高効率、デュアル電源コントローラ

標準動作特性(続き)

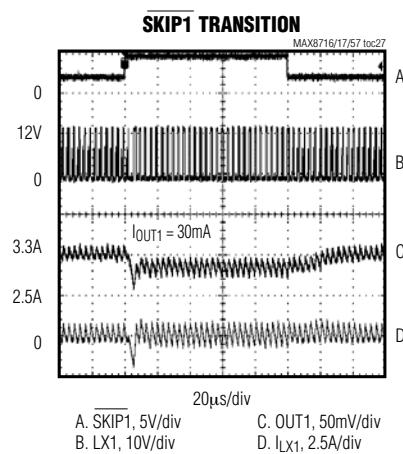
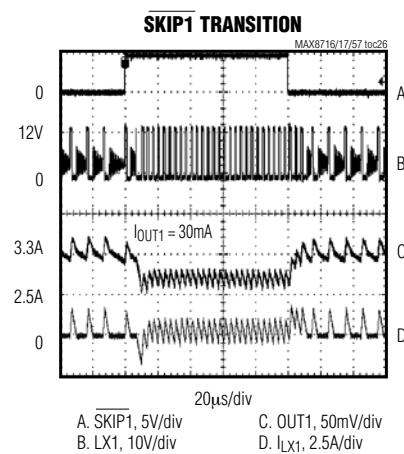
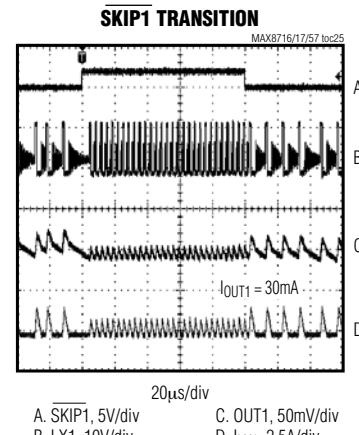
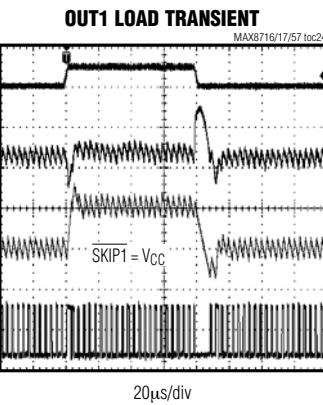
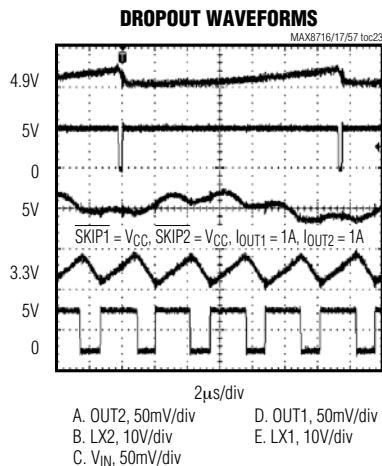
(Circuit of Figure 1, $V_{IN} = 12V$, $V_{DD} = V_{CC} = 5V$, $\overline{SKIP}_- = GND$, $FSEL = REF$, $T_A = +25^\circ C$, unless otherwise noted.)



ノートブックコンピュータ用インターブ、 高効率、デュアル電源コントローラ

標準動作特性(続き)

(Circuit of Figure 1, $V_{IN} = 12V$, $V_{DD} = V_{CC} = 5V$, $\overline{SKIP}_- = GND$, $FSEL = REF$, $T_A = +25^\circ C$, unless otherwise noted.)



ノートブックコンピュータ用インターブ、 高効率、デュアル電源コントローラ

端子説明

端子		名称	機能
MAX8716	MAX8717/ MAX8757		
1	1	V _{CC}	アナログ電源入力。20Ωの直列抵抗器を介してシステム電源(+4.5V～+5.5V)に接続してください。V _{CC} を1μF以上のセラミックコンデンサでAGNDにバイパスしてください。
2	2	SKIP1	SMPS1の低ノイズモード制御。SKIP1は、通常のアイドルモード(パルススキッピング)動作の場合GNDに接続し、PWMモード(固定周波数)の場合はV _{CC} に接続してください。低ノイズモードの場合はREFに接続してください。
3	3	REF	2.0Vリファレンス電圧出力。REFを0.1μF以上のセラミックコンデンサでAGNDにバイパスしてください。リファレンスは最大50μAをソースすることができます。REFに負荷を加えると、REFの負荷レギュレーション誤差によって出力電圧の精度が低下します(「標準動作特性」参照)。ON1とON2がともにローのとき、リファレンスはシャットダウンします。
4	4	SKIP2	SMPS2の低ノイズモード制御。SKIP2は、通常のアイドルモード(パルススキッピング)動作の場合GNDに接続し、PWMモード(固定周波数)の場合はV _{CC} に接続してください。低ノイズモードの場合はREFに接続してください。
—	5	FSEL	周波数選択入力。この4レベルロジック入力は、コントローラのスイッチング周波数を設定します。FSELは、500kHz動作の場合V _{CC} に、300kHz動作の場合REFに、200kHz動作の場合GNDに接続してください。
5	6	ON1	SMPS1イネーブル入力。SMPS1をイネーブルするためには、ON1をハイに駆動してください。SMPS1をシャットダウンするためには、ON1をローに駆動してください。
6	7	ON2	SMPS2イネーブル入力。SMPS2をイネーブルするためには、ON2をハイに駆動してください。SMPS2をシャットダウンするためには、ON2をローに駆動してください。
—	8	ILIM2	SMPS2ピーク電流制限スレッショルド調整。デフォルトの50mV電流制限スレッショルドをイネーブルするためには、ILIM2をV _{CC} に接続してください。可変モードでは、CSH2とCSL2の間の電流制限スレッショルドは500mV～2.0Vの範囲でILIM2の電圧のちょうど1/10です。50mVのデフォルト値に切り替えるためのロジックスレッショルドは、およそV _{CC} - 1Vです。
7	9	PGOOD2	SMPS2オープンドレインパワーグッド出力。ソフトスタートとシャットダウンの際に、SMPS2がそのレギュレーションスレッショルドよりも10%以上低いときPGOOD2はローです。
8	10	FB2	SMPS2のフィードバック入力。固定5V出力の場合はFB2をV _{CC} に接続してください。可変モードでは、FB2は1Vに安定化されます。
9	11	CSL2	SMPS2の負電流検出入力。電流検出エレメントの負端子に接続してください。図8に、2種類の電流検出オプションを示します。
10	12	CSH2	SMPS2の正電流検出入力。電流検出エレメントの正端子に接続してください。図8に、2種類の電流検出オプションを示します。
11	13	BST2	SMPS2のブーストフライアイングコンデンサの接続部。図1に示すように、外部のコンデンサとダイオードに接続してください。BST2に直列のオプション抵抗器によって、DH2のターンオン電流を調整することができます。
12	14	DH2	SMPS2のハイサイドゲートドライバ出力。DH2はLX2からBST2までスイングします。
13	15	LX2	SMPS2のインダクタ接続部。LX2をインダクタの切り替え側に接続してください。LX2は、DH2ハイサイドゲートドライバの低電源レイルです。

MAX8716/MAX8717/MAX8757

ノートブックコンピュータ用インターブ、 高効率、デュアル電源コントローラ

端子説明(続き)

端子		名称	機能
MAX8716	MAX8717/ MAX8757		
14	16	DL2	SMPS2のローサイドゲートドライバ出力。DL2はPGNDからV _{DD} までスイングします。
15	17	V _{DD}	DL_ゲートドライバ用電源電圧入力。5V電源に接続してください。
16	—	GND	電源およびアナロググランド。裏側のパッドをGNDに接続してください。
—	18	PGND	電源グランド
—	19	AGND	アナロググランド。裏側のパッドをAGNDに接続してください。
17	20	DL1	SMPS1のローサイドゲートドライバ出力。DL1はPGNDからV _{DD} までスイングします。
18	21	LX1	SMPS1のインダクタ接続。LX1をインダクタの切り替え側に接続してください。LX1は、DH1ハイサイドゲートドライバの低電源レイルです。
19	22	DH1	SMPS1のハイサイドゲートドライバ出力。DH1はLX1からBST1までスイングします。
20	23	BST1	SMPS1のブーストフライングコンデンサ接続部。図1に示すように、外部のコンデンサとダイオードに接続してください。BST1に直列のオプション抵抗器によって、DH1のターンオン電流を調整することができます。
21	24	CSH1	SMPS1の正電流検出入力。電流検出エレメントの正端子に接続してください。図8は、2種類の電流検出オプションを示します。
22	25	CSL1	SMPS1の負電流検出入力。電流検出エレメントの負端子に接続してください。図8に、2種類の電流検出オプションを示します。
23	26	FB1	SMPS1のフィードバック入力。固定3.3V出力の場合はFB1をV _{CC} に接続してください。可変モードでは、FB1は1Vに安定化されます。
24	27	PGOOD1	SMPS1オープンドレインパワーグッド出力。ソフトスタートとシャットダウンの際に、SMPS1がそのレギュレーションスレッショルドよりも10%以上低いときPGOOD1はローです。
—	28	ILIM1	SMPS1ピーク電流制限スレッショルド調整。デフォルトの50mV電流制限スレッショルドをイネーブルするためには、ILIM1をV _{CC} に接続してください。可変モードでは、CSH1とCSL1の間の電流制限スレッショルドは500mV~2.0Vの範囲でILIM1の電圧のちょうど1/10です。50mVのデフォルト値に切り替えるためのロジックスレッショルドは、およそV _{CC} - 1Vです。

詳細

MAX8716/MAX8717/MAX8757の「標準動作回路」(図1)は、ノートブックコンピュータの主電源に特有の5V/5Aと3.3V/5Aを生成します。入力電源電圧範囲は6V~24Vです。部品の選択については表1をご覧ください。表2は部品メーカーを示します。

MAX8716/MAX8717/MAX8757は、低電圧電源用に設計された2個のインターブ固定周波数、ステップダウンコントローラを内蔵しています。最適なインターブアーキテクチャは、入力コンデンサリップルを抑制する逆位相動作を保証しています。

SMPS 5Vバイアス電源(V_{CC}とV_{DD})

MAX8716/MAX8717/MAX8757のスイッチモード電源(SMPS)には、高電力入力電源(バッテリまたはACアダプタ)の他に5Vのバイアス電源が必要です。V_{DD}はMOSFETゲートドライバ用の電源レイルで、V_{CC}はIC用の電源レイルです。図1に示すように、外部の4.5V~5.5V電源をV_{DD}にじかに接続し、RCフィルタを介してV_{DD}をV_{CC}に接続してください。必要な最大消費電流は次式の通りです。

$$I_{BIAS} = I_{CC} + f_{SW} (Q_{G(NL1)} + Q_{G1(NH1)} + Q_{G2(NL2)} + Q_{G2(NH2)}) = 1.3mA \sim 40mA$$

ここで、I_{CC}は1.3mA、f_{SW}はスイッチング周波数、およびQ_GはMOSFETのデータシートに記載されたV_{GS}=5Vにおける全ゲート電荷の仕様上限値です。

ノートブックコンピュータ用インターブ、 高効率、デュアル電源コントローラ

MAX8716/MAX8717/MAX8757

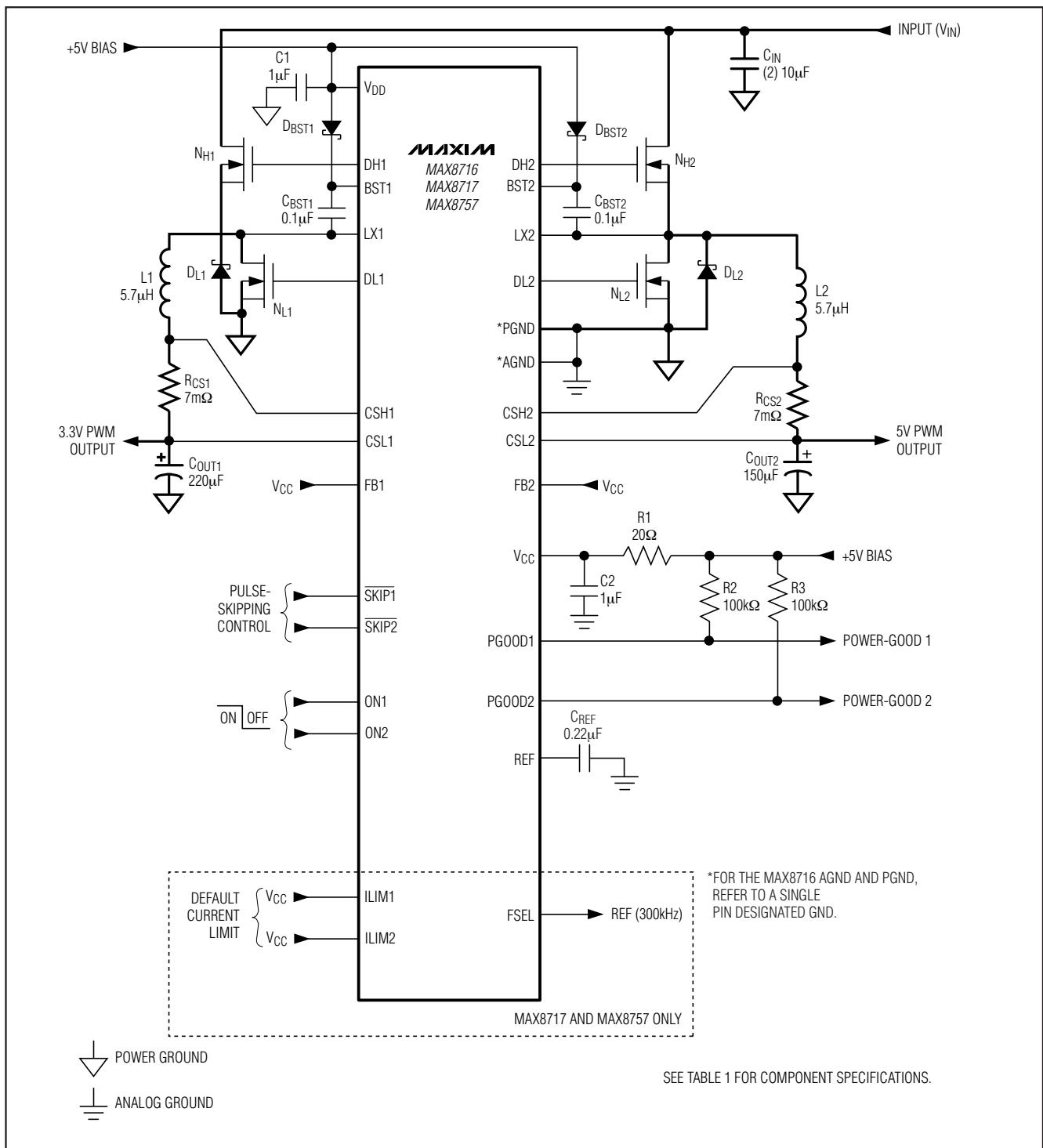


図1. 標準動作回路

ノートブックコンピュータ用インターブ、 高効率、デュアル電源コントローラ

表1. 標準動作用部品選択

COMPONENT	5A/300kHz	5A/500kHz
	V _{IN} = 7V to 24V	V _{IN} = 7V to 24V
C _{IN} Input Capacitor	(2) 10μF, 25V Taiyo Yuden TMK432BJ106KM	(2) 10μF, 25V Taiyo Yuden TMK432BJ106KM
C _{OUT1} , Output Capacitor for 3.3V Output	220μF, 4V, 25mΩ low-ESR capacitor Sanyo 4TPE220M	150μF, 4V, 25mΩ low-ESR capacitor Sanyo 4TPE150M
C _{OUT2} , Output Capacitor for 5V Output	150μF, 6.3V, 25mΩ low-ESR capacitor Sanyo 6TPE150M	100μF, 6.3V, 25mΩ low-ESR capacitor Sanyo 6TPE100M
N _H _ High-Side MOSFET	Fairchild Semiconductor FDS6612A, International Rectifier IRF7807V	Fairchild Semiconductor FDS6612A, International Rectifier IRF7807V
N _L _ Low-Side MOSFET	Fairchild Semiconductor FDS6670S, International Rectifier IRF7807VD1	Fairchild Semiconductor FDS6670S, International Rectifier IRF7807VD1
D _L _ Schottky Rectifier (If Needed)	Nihon EC21QS03L 2A, 30V, 0.45V _f	Nihon EC21QS03L 2A, 30V, 0.45V _f
L_ Inductor	5.7μH Sumida CDEP105-5R7NC	3.9μH Sumida CDRH124-3R9NC
R _{SENSE} _	7mΩ ±1%, 0.5W resistor IRC LR2010-01-R007F or Dale WSL-2010-R007F	7mΩ ±1%, 0.5W resistor IRC LR2010-01-R007F or Dale WSL-2010-R007F

リファレンス(REF)

2Vリファレンスは、温度と負荷に対する精度が±1.5%であるため、REFは高精度システムリファレンスとして有用です。REFを0.1μF以上のセラミックコンデンサでGNDにバイパスしてください。リファレンスは、外部負荷に対して最大50μAのソース電流と10μAのシンク電流を供給します。

SMPSの詳細

V_{CC}が約2V以上に上昇するとパワーオンリセット(POR)が働いて、低電圧、過電圧、およびサーマルシャットダウンの各障害のラッチがリセットされます。さらに、POR回路は、SMPSコントローラが駆動されるまでローサイドドライバを確実にハイに駆動します。V_{CC}がV_{CC}のUVLOスレッショルドよりも低くなると、V_{CC}の入力低電圧ロックアウト(UVLO)回路はスイッチングを阻止します。

内部のソフトスタートは、入力サージ電流を抑制するためにスタートアップ時にレギュレーション電圧を徐々に上昇させます(「標準動作特性」のソフトスタート波形参照)。

表2. 部品メーカー

SUPPLIER	WEBSITE
AVX	www.avx.com
Central Semiconductor	www.centralsemi.com
Coilcraft	www.coilcraft.com
Coiltronics	www.coiltronics.com
Fairchild Semiconductor	www.fairchildsemi.com
International Rectifier	www.irf.com
Kemet	www.kemet.com
Panasonic	www.panasonic.com/industrial
Sanyo	www.secc.co.jp
Sumida	www.sumida.com
Taiyo Yuden	www.t-yuden.com
TDK	www.component.tdk.com
TOKO	www.tokoam.com
Vishay (Dale, Siliconix)	www.vishay.com

SMPSイネーブル制御(ON1、ON2)

ON1とON2は、出力のソフトスタートとソフトシャットダウンを個別に制御します。このため、スタートアップおよびシャットダウンのフレキシブルなシーケンシングが可能になります。各出力は、同時か、順番か、ある

ノートブックコンピュータ用インターブ、 高効率、デュアル電源コントローラ

MAX8716/MAX8717/MAX8757

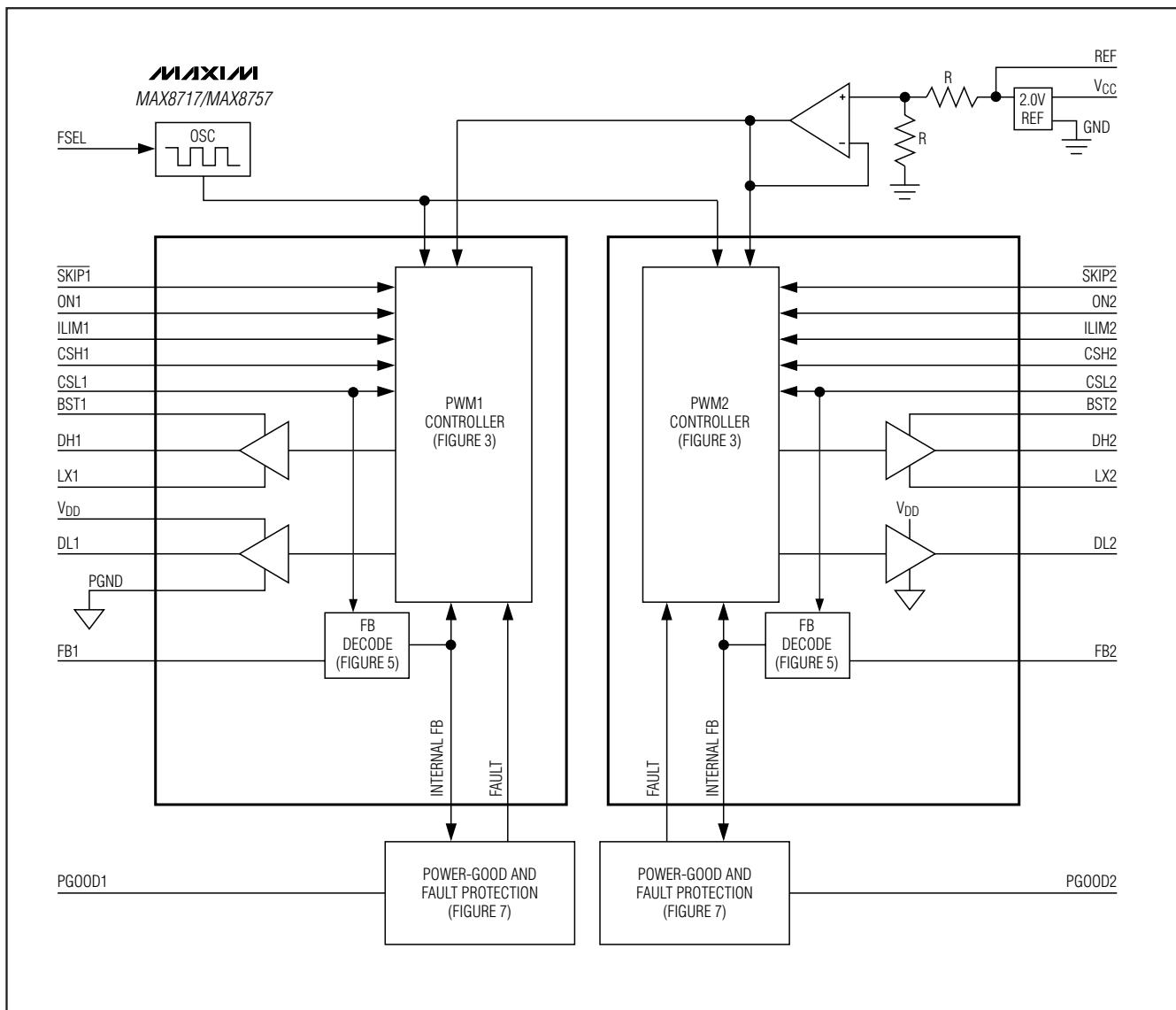


図2 ファンクションダイアグラム

いは単独で始動することができます。順番に始動するためには、1つのレギュレータのON_をもう1つのPGOOD_に接続してください。たとえば、ON1をPGOOD2に接続した状態では、OUT2が安定化した後OUT1がソフトスタートします。過電圧、低電圧、およびサーマルシャットダウンの各障害のラッチをクリアするためには、ON_をローに駆動してください。

ソフトスタートおよびソフトシャットダウン

ソフトスタートはON_がハイに駆動されてREFが安定化すると開始されます。ソフトスタートの際、出力は0Vから最終設定電圧まで2msでランプアップします。このため、突入電流が抑制され、電源シーケンシングのランプアップ時間を予め知ることができます。

ソフトシャットダウンはON_がローになると開始して、出力低電圧障害またはサーマル障害が発生します。2つ

ノートブックコンピュータ用インターブ、 高効率、デュアル電源コントローラ

の出力は独立しています。1つの出力の障害が他の出力のシャットダウンをトリガすることはありません。ソフトシャットダウンの際、出力は0Vまで4msでランプダウンするため、出力に負電圧を誘起する負のインダクタ電流が抑制されます。ソフトシャットダウンの最後に、スタートアップがON_の立上りエッジによって再びトリガされるまでDL_がハイに駆動されます。両出力がシャットダウンされると、リファレンスはオフになります。

固定周波数、電流モードPWMコントローラ

各電流モードPWMコントローラの中心はマルチ入力のオープンループコンパレータであり、リファレンス電圧に対する出力電圧誤差信号とスロープ補償ランプの2信号を加算します(図3)。MAX8716/MAX8717/MAX8757は、直接加算構成を使用して、従来のエラーアンプおよびこれに関連する位相シフトなしで出力電圧にわたってサイクルごとに制御するという理想的な機能に近いものです。MAX8716/MAX8717/MAX8757では、比較的低いループ利得が利用されるため、低コストの出力コンデンサを使用することができます。この低ループ利得では、0.1%(typ)の負荷レギュレーション誤差が得られ、ユニティゲインクロスオーバ周波数を低いレベルにシフトすることによって出力コンデンサのサイズとコストを抑えることができます。

周波数の選択(FSEL)

FSEL入力は、PWMモードのスイッチング周波数の選択に使用されます。表3は、FSEL接続に基づくスイッチング周波数を示します。高周波(500kHz)動作は、部品サイズを最小にしたいアプリケーションに最適で、高スイッチング損失による効率とのトレードオフが図られます。これは、負荷電流が比較的小さく持ち運びにきわめて便利な機器に適しているものと思われます。低周波(200kHz)動作は、部品サイズと基板スペースは別として、最良の総合効率を提供します。

強制PWMモード

低ノイズの固定周波数動作を維持するためには、SKIP_をハイに駆動して出力を強制PWMモードに入れてください。これによって、ゼロクロスコンパレータがディセーブルされて負のインダクタ電流を流すことができます。強制PWMモードでは、スイッチング周波数が一定のままであり、無負荷消費電流は1相当たり8mA~20mA(typ)で外付けMOSFETとスイッチング周波数に依存します。

軽負荷動作制御(SKIP_)

MAX8716/MAX8717/MAX8757は、対応する出力を不連続モードで動作させることができるSKIP_入力を備え

ています。いずれかのコントローラのゼロクロスコンパレータをイネーブルまたはディセーブルするためには、表4に示すように、SKIP_をGNDまたはREFに接続してください。ゼロクロスコンパレータをイネーブルすると、電流検出入力がゼロインダクタ電流を検出したときコントローラはDL_をローに強制します。これによって、インダクタが出力コンデンサを放電しなくなり、軽負荷状態でコントローラにパルスをスキップさせて出力の過充電を防止します。スキップモードでは、V_{DD}の電流消費が減少して効率が改善されます。低ノイズスキップモードでは、無負荷リップルの振幅が1/2に減少し、無負荷スイッチング周波数が4倍になりますが、軽負荷での効率は幾分低下します。

表3. FSELの構成

FSEL	SWITCHING FREQUENCY (kHz)
V _{CC}	500
REF	300
GND	200

アイドルモード電流検出スレッショルド

パルススキッピングモードをイネーブルすると、出力電圧がフィードバックスレッショルドを超えたときおよび電流検出電圧がアイドルモードの電流検出スレッショルドを超えたとき、ステップダウンコントローラのオンタイムが終了します。軽負荷状態では、オンタイム期間は、ILIM_によって設定される全負荷電流制限スレッショルドの20%(SKIP = GND)に当たるアイドルモードの電流検出スレッショルド、またはILIM_によって設定される全負荷電流制限スレッショルドの10%(SKIP = REF)に当たる低ノイズ電流検出スレッショルドのみに依存します。これによって、各サイクルでコントローラに最小量の電力が供給されることになります。出力の過充電を防止するために、出力電圧がフィードバックスレッショルド未満に低下するまで新たなオンタイムを開始することができません。ゼロクロスコンパレータはスイッチングレギュレータが電流をシンクするのを防止するため、コントローラはパルスをスキップする必要があります。したがって、コントローラは、軽負荷状態で出力リップルの谷間を安定化します。

自動パルススキッピングクロスオーバ

スキップモードでは、軽負荷でPFMへの固有の自動切り替えが行われます(図4)。この切り替えは、インダクタ電流のゼロクロスでローサイドスイッチのオンタイムを切り捨てるコンパレータによって影響を受けます。ゼロクロスコンパレータは、CSH_とCSL_の間でインダクタ電流を検出します。V_{CSH} - V_{CSL} が3mVのゼロクロス電流検出スレッショルド未満に下がると、コンパレータはDL_をローに強制します(図3)。このメカニズム

ノートブックコンピュータ用インターブ、 高効率、デュアル電源コントローラ

MAX8716/MAX8717/MAX8757

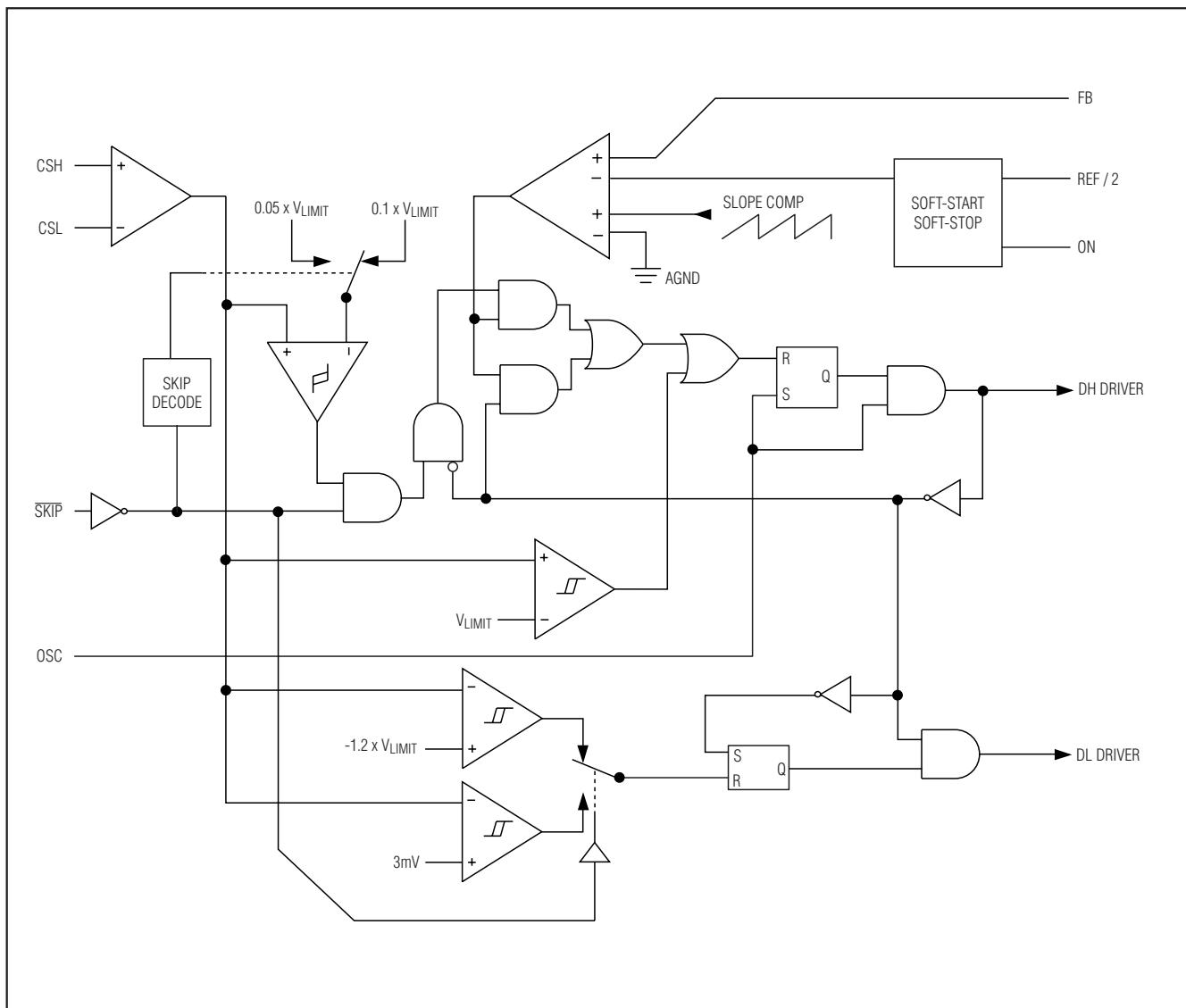


図3. PWMコントローラのファンクションダイアグラム

によって、パルススキッピングPFMと非スキッピングPWM動作の間のスレッショルドが連続および不連続インダクタ電流動作の境界(「臨界導通」点とも呼ぶ)と一致するようになります。PFM/PWMクロスオーバーが生じる負荷電流レベルの $I_{LOAD(SKIP)}$ は、次式によって決定されます。

$$I_{LOAD(SKIP)} = \frac{(V_{IN} - V_{OUT})V_{OUT}}{2L_{IN}f_{OSC}}$$

軽負荷によってパルススキッピング動作が発生すると、スイッチング波形はノイズが多く、非同期のように

見えることがあります、これは高い軽負荷効率が得られる正常な動作状態です。PFMノイズと軽負荷効率とのトレードオフは、インダクタンスを変えることによって調整することができます。一般に、インダクタンスの値が小さい場合は効率対負荷曲線が広くなりますが、インダクタンスの値が大きくなると全負荷の効率が高くなり(コイル抵抗が一定であるとして)、出力電圧リップルが減少します。値の大きいインダクタを使用することの不利な点としては、物理サイズの増大と負荷過渡応答の悪化(特に低い入力電圧レベルで)などがあります。

ノートブックコンピュータ用インターブ、 高効率、デュアル電源コントローラ

表4. SKIP_の構成

SKIP_	MODE	COMMENTS
VCC	Forced-PWM mode	Fixed-frequency operation. Constant output ripple voltage. Able to source and sink current.
GND	Skip mode	High efficiency at light loads. Source-only applications.
REF	Low-noise skip mode	Good efficiency at light loads. Two times smaller no-load ripple and 4 times higher frequency compared with skip mode. Source-only applications.

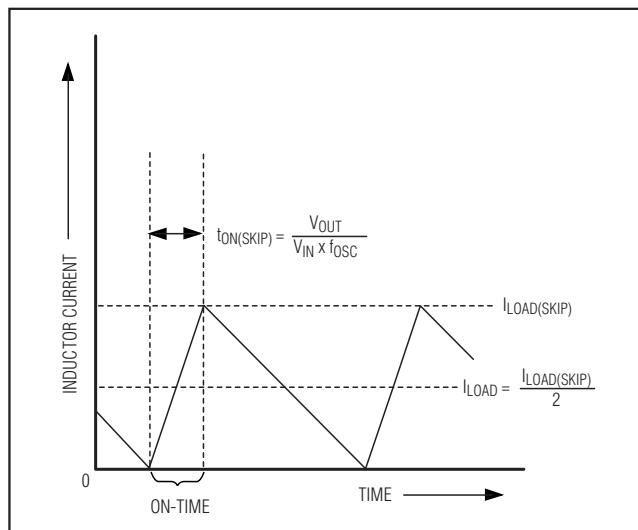


図4. パルススキッピング/不連続クロスオーバーポイント

表5. 動作モードの真理値表

MODE	CONDITION	COMMENT
Power-Up	VCC UVLO	DL_ tracks VCC as VCC rises from 0V to +5V. When ON_ is low, DL_ tracks VCC as VCC falls. When ON_ is high, DL_ is forced low as VCC falls below the 3.95V (typ) falling UVLO threshold. DL_ is forced high when VCC falls below 1V (typ).
Run	ON1 or ON2 enabled	Normal operation.
Output Overvoltage (OVP) Protection	Either output > 115% of nominal level	When the overvoltage (OV) comparator trips, the faulted side sets the OV latch, forcing PGOOD_ low and DL_ high. The other controller is not affected. The OV latch is cleared by cycling VCC below 1V or cycling the respective ON_ pin.
Output Undervoltage Protection (UVP)	Either output < 70% of nominal level, UVP is enabled 6144 clock cycles (1/fosc) after the output is enabled (ON_ going high)	When the undervoltage (UV) comparator trips, the faulted side sets the UV latch, forcing PGOOD_ low and initiating the soft-shutdown sequence by pulsing only DL_. DL_ goes high after soft-shutdown. The other controller is not affected. The UV latch is cleared by cycling VCC below 1V or cycling the respective ON_ pin.
Shutdown	ON1 and ON2 are driven low	DL_ stays high after soft-shutdown is completed. All circuitry is shut down.
Thermal Shutdown	$T_J > +160^{\circ}\text{C}$	Exited by POR or cycling ON1 and ON2. DL1 and DL2 remain high.

出力電圧

「ELECTRICAL CHARACTERISTICS(電気的特性)」のDC出力精度の仕様は、エラーコンパレータのスレッショルドを参照します。インダクタが連続的に導通しているとき、MAX8716/MAX8717/MAX8757は出力

リップルのピーク値を安定化するため、実際のDC出力電圧はスロープが補償されたトリップレベルよりも出力リップル電圧の50%だけ低くなります。PWM動作(連続導通)の場合、出力電圧は次式によって厳密に規定されます。

ノートブックコンピュータ用インターブ、 高効率、デュアル電源コントローラ

MAX8716/MAX8717/MAX8757

$$V_{OUT(PWM)} = V_{NOM} \left(1 - \frac{A_{SLOPE}(V_{IN} - V_{NOM})}{V_{IN}} \right) - \left(\frac{V_{RIPPLE}}{2} \right)$$

ここで、 V_{NOM} は公称出力電圧で、 A_{SLOPE} は1%に等しく、 V_{RIPPLE} は出力リップル電圧です（「出力コンデンサの選択」の項に記載の通り、 $V_{RIPPLE} = R_{ESR} \times \Delta I_{INDUCTOR}$ ）。断続導通($I_{OUT} < I_{LOAD(SKIP)}$)では、MAX8716/MAX8717/MAX8757は出力リップルの谷間を安定化するため、出力電圧のDCレギュレーションレベルはエラーコンパレータスレッショルドよりも高くなります。PFM動作（断続導通）では、出力電圧は次式によって近似されます。

$$V_{OUT(PFM)} = V_{NOM} + \frac{1}{2} \left(\frac{f_{SW}}{f_{OSC}} \right) I_{IDLE} R_{ESR}$$

ここで、 V_{NOM} は公称出力電圧、 f_{OSC} は内部発振器によって設定される最大スイッチング周波数、 f_{SW} は実際のスイッチング周波数、 I_{IDLE} はパルススキッピング時のアイドルモードインダクタ電流です。

可変/固定出力電圧 (デュアルモードフィードバック)

CSL_とアナロググランドの間に接続されプリセットされている内部抵抗分圧器によって設定された、固定SMPS出力電圧(それぞれ3.3Vと5V)をイネーブルするためには、FB1とFB2を V_{CC} に接続してください。図5をご覧ください。CSL_とGNDの間の抵抗分圧器をFB_に接続して、各出力電圧を1V～5.5Vに調整してください。R2(FBからAGNDまでの抵抗)を約10kΩになるように選択して、次式を使用してR1(OUTからFBまでの抵抗)を求めてください。

$$R1 = R2 \left(\frac{V_{OUT_}}{V_{FB_}} - 1 \right)$$

ここで、 $V_{FB_} = 1V$ (公称)です。

電流制限保護(ILIM_)

電流制限回路には、ピークインダクタ電流を制限する差動電流検出入力(CSH_とCSL_)が使用されます。電流検出信号の振幅が電流制限スレッショルドを超えると、PWMコントローラがハイサイドMOSFETをターンオフします(図3)。内部発振器の次の立上りエッジでは、電流検出信号が電流制限スレッショルド未満に下がらない限りPWMコントローラは新たなサイクルを開始しません。実際の最大負荷電流は、インダクタリップル電流の半分に等しい大きさだけピーク電流制限スレッショルドよりも小さくなります。それゆえ、最大負荷性能は、電流検出抵抗、インダクタ値、スイッチング周波数、およびデューティサイクル(V_{OUT}/V_{IN})の関数

になります。

強制PWMモードでは、 V_{OUT} が電流をシンクしているとき過度の逆インダクタ電流を防止するためにMAX8716/MAX8717/MAX8757は負電流も制限します。負電流制限スレッショルドは、正電流制限値の約-120%に設定されており、ILIMを調整するとき正の電流制限値を追跡します。

50mVのデフォルトスレッショルドに対してILIM_を V_{CC} に接続するか、またはILIM_の外付け抵抗分圧器によって電流制限スレッショルドを調整してください。精度とノイズ耐性を考慮して分圧器の電流を2μA～20μAとしてください。電流制限スレッショルドの調整範囲は、50mV～200mVです。可変モードでは、電流制限スレッショルド電圧がILIM_の電圧のちょうど1/10になります。50mVデフォルト値への切り替えのためのロジクスレッショルドは、およそ $V_{CC} - 1V$ です。CSH_とCSL_で見られる差動電流検出信号がノイズやDC誤差によって劣化することのないように、プリント基板のレイアウトガイドラインを厳守してください。ICを検出抵抗器の近くに短くまっすぐなトレースで接続し、電流検出抵抗器にケルビン検出接続を行ってください。

MOSFETゲートドライバ(DH_、DL_)

DH_およびDL_ドライバは、中サイズのハイサイドおよび大型のローサイドパワーMOSFET駆動用に最適化されています。これは、 $V_{IN} - V_{OUT}$ の差が大きいノートブックアプリケーションで見られる低デューティ係数と矛盾しません。ハイサイドゲートドライバ(DH_)は2Aをソースおよびシンクし、ローサイドゲートドライバ(DL_)は1.7Aをソースし3.3Aをシンクします。これは、大電流アプリケーションに対して強力なゲート駆動を保証します。DH_のフローティングハイサイドMOSFETドライバは、BST_のダイオードコンデンサチャージポンプによって給電されますが(図6)、DL_同期整流器ドライバは外部の5V電源(V_{DD})によってじかに給電されます。

適応型デッドタイム回路は、DL_およびDH_ドライバを監視し、一方のFETが完全にオフになるまで他方のFETがターンオンするのを防止します。適応型デッドタイムドライバによって、広範囲のMOSFETでシートスルーのない動作が可能になるため、遅延が最小限に抑えられ効率が維持されます。適応型デッドタイム回路が正常に動作するためには、DL_およびDH_ドライバからMOSFETゲートまでの低抵抗、低インダクタンス経路が必要です。さもなければ、MAX8716/MAX8717/MAX8757の検出回路は、電荷が実際に残っている間にMOSFETゲートが「オフ」であると判断します。十分に短く幅広いトレースを使用してください(MOSFETがドラ

ノートブックコンピュータ用インターブ、 高効率、デュアル電源コントローラ

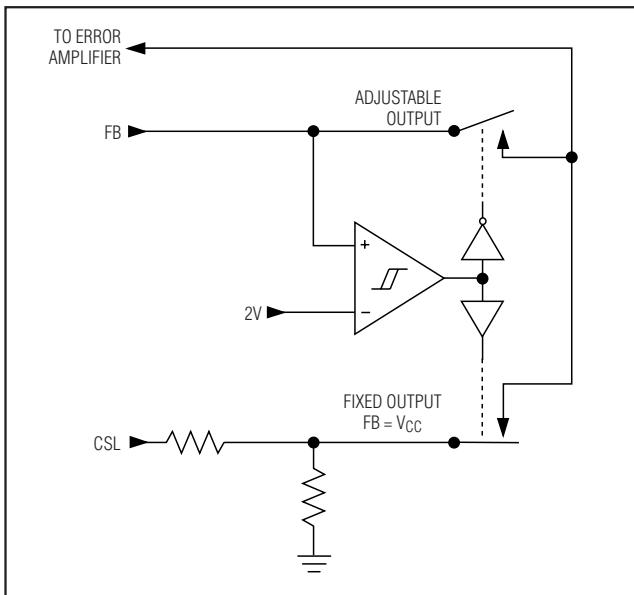


図5. デュアルモードフィードバックデコーダ

イバから1インチ離れている場合、50mil~100mil幅)。DL_をローに駆動する内蔵プルダウントランジスタは、強力で、オン抵抗が0.6Ω(typ)です。これは、インダクタノード(LX_)がグランドからV_{IN}に高速で切り替わるときローサイドMOSFETのドレインからゲートへの容量カップリングによってDL_がプルアップされるのを防ぐのに役立ちます。入力電圧が高くドライバの誘導性トレースが長いアプリケーションでは、LX_の高速立ち上りエッジがローサイドMOSFETのゲートをプルアップしてシートスルー電流が流れることのないように、場合によってはゲート-ソース間容量を増やす必要があります。MOSFETのゲート-ドレイン間容量(C_{RSS})、ゲート-ソース間容量(C_{ISS}~C_{RSS})、およびその他の基板寄生容量によって生成されるLX_とDL_の間の容量カップリングが次の最小スレッショルドを超えないものとします。

$$V_{GS(TH)} > V_{IN} \left(\frac{C_{RSS}}{C_{ISS}} \right)$$

スレッショルド電圧が変動すると、限界設計の問題が生じる場合があります。他方、BST_と直列に10Ω未満の抵抗器を追加すると、ハイサイドMOSFETのターンオン時間が増加することによって、ターンオフ時間に悪影響を与えるずに問題を改善することができる場合もあります(図6)。

パワーグッド出力(PGOOD_)

PGOOD_は、各SMPS出力電圧に過電圧および低電圧

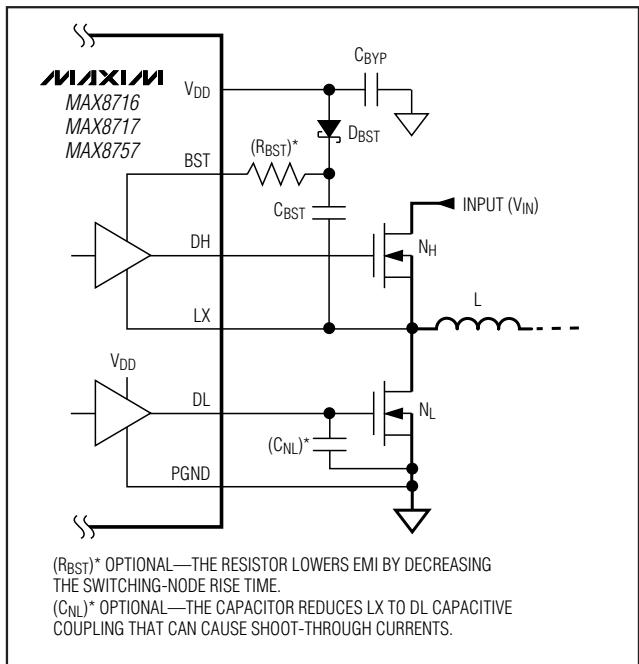


図6. オプションのゲートドライバ回路

状態があるかどうかを連続的に監視するコンパレータのオープンドレイン出力です。PGOOD_は、シャットダウン(ON_ = GND)、ソフトスタート、およびソフトシャットダウンの際に能動的にローに保たれます。アナログソフトスタートが終了すると、出力がFB_によって設定された公称レギュレーション電圧の90%を上回っている限り、PGOOD_はハイインピーダンスになります。出力がその公称レギュレーションポイントよりも10%低下した場合、出力過電圧障害が発生した場合、またはON_がローにプルダウンされた場合、PGOOD_はローになります。ロジックレベルのPGOOD_出力電圧を得るには、プルアップ抵抗器をPGOOD_と+5Vまたは+3.3Vの間に外付けしてください。多くのアプリケーションで、100kΩのプルアップ抵抗器が正常に動作します。

障害保護

出力過電圧保護

(MAX8716/MAX8717のみ)

いずれかのSMPSの出力電圧がその公称レギュレーション電圧の115%を超えて上昇すると、対応するコントローラがその過電圧障害ラッチを設定し、PGOOD_をローにプルダウンし、対応するSMPSコントローラのDL_をハイに強制します。他方のコントローラは影響されません。過電圧を発生した条件(ハイサイドMOSFETの短絡など)が持続すると、バッテリヒューズが切れます。過電圧障害のラッチをクリアしてSMPSコントローラ

ノートブックコンピュータ用インタリーブ、 高効率、デュアル電源コントローラ

を再始動するためには、 V_{CC} を1V未満にいったん下げてから立ち上げるか、またはON_をトグルしてください。

出力低電圧保護

いずれかのSMPSの出力電圧がそのレギュレーション電圧の70%未満に下がると、該当のコントローラは、低電圧障害のラッチを設定し、PGOOD_をローにプルダウンし、DL_にパルスを送出して該当のSMPSコントローラはソフトシャットダウンを開始します。DH_は、低電圧障害によって開始されるソフトシャットダウンシーケンスの間オフのままでです。他方のコントローラは影響されません。ソフトシャットダウンが終了すると、MAX8716/MAX8717/MAX8757はDL_をハイに強制し、DH_をローに強制します。低電圧障害のラッチをクリアしてSMPSコントローラを再始動するためには、 V_{CC} を1V未満にいったん下げてから立ち上げるか、またはON_をトグルしてください。

V_{CC} PORおよびUVLO

パワーオンリセット(POR)は、 V_{CC} が約2Vを超えると働いて、障害のラッチをリセットしてPWMが準備されます。 V_{CC} 低電圧ロックアウト(UVLO)回路は、スイッチングを禁止し、PGOOD_とDL_ゲートドライバをローに強制します。

ON_がハイの間に V_{CC} がUVLOコンパレータをトリップする程度まで低下すると、MAX8716/MAX8717/MAX8757は直ちに両コントローラのDH_とDL_をローに強制します。出力は、負荷と全出力容量に依存するレートで0Vまで放電します。これは、負の出力電圧を防止するため、ショットキダイオードで出力をGND電位にする必要がなくなります。

サーマル障害保護

MAX8716/MAX8717/MAX8757は、サーマル障害保護回路を備えています。ジャンクション温度が+160°Cを超えて上昇すると、温度センサが障害のラッチを設定し、PGOODをローにプルダウンし、ソフトシャットダウンシーケンスを使って両SMPSコントローラをシャットダウンします(「ソフトスタートおよびソフトシャットダウン」の項参照)。ジャンクション温度が15°Cだけ下がった後障害のラッチをクリアしてコントローラを再始動するためには、 V_{CC} を1V未満にいったん下げてから立ち上げるか、またはON1とON2をトグルしてください。

設計手順

スイッチング周波数とインダクタ動作点(リップル電流比)を選択する前に入力電圧範囲と最大負荷電流を確定してください。設計上の主なトレードオフは適切なスイッチング周波数とインダクタ動作点を選択することにあり、以下の4つの要因が以後の設計を左右します。

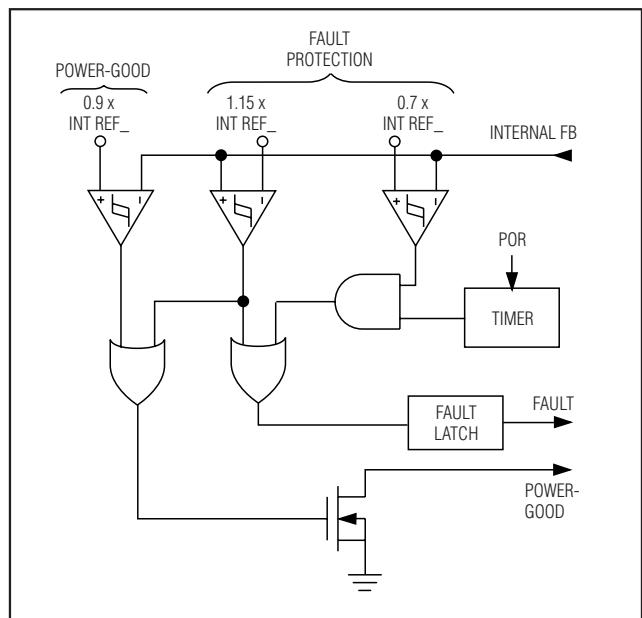


図7. パワーグッドおよび障害保護

- **入力電圧範囲。**最大値($V_{IN(MAX)}$)は、ワーストケースの高いアダプタ電圧に対応させる必要があります。最小値($V_{IN(MIN)}$)は、コネクタ、ヒューズ、およびバッテリセレクタスイッチによる電圧降下後の最低バッテリ電圧に対応させる必要があります。選択できる場合は、入力電圧を下げることで効率が改善されます。
- **最大負荷電流。**検討を要する値が2つあります。ピーク負荷電流($I_{LOAD(MAX)}$)は、瞬時の部品ストレスとフィルタリング要件を決定するため、それによって出力コンデンサの選択、インダクタ飽和定格、および電流制限回路の設計が左右されます。連続負荷電流(I_{LOAD})は熱ストレスを決定するので、それによって入力コンデンサ、MOSFET、およびその他の主要な発熱部品の選択が左右されます。
- **スイッチング周波数。**この選択によって、サイズと効率間の基本的なトレードオフが決まります。MOSFETのスイッチング損失は周波数と V_{IN}^2 に比例するため、最適周波数は主に最大入力電圧の関数となります。さらに、最適周波数は、MOSFET技術の急速な進歩によってより高い周波数が実用的になりつつあるため流動的です。
- **インダクタ動作点。**この選択によって、サイズと効率間および過渡応答と出力リップル間のトレードオフが行われます。インダクタの値を小さくすると、過渡応答が改善され物理サイズが小さくなりますが、リップル電流が増えるため効率が低下して出力リップルが大きくなります。実用的な最小のインダクタ値は、回路が臨界導通(最大負荷時にインダクタ電流が各サイクルでちょうどゼロに達する点)の端で動作

ノートブックコンピュータ用インターブ、 高効率、デュアル電源コントローラ

するときの値です。これより小さいインダクタ値には、小型化のメリットが見出せません。最適な動作点は通常、リップル電流の20%~50%の範囲にあります。パルススキッピング(SKIPポートで軽負荷)の場合、PFM/PWM切り替えが発生する負荷電流値もインダクタ値によって決まります。

インダクタの選択

インダクタの値は、スイッチング周波数とインダクタ動作点から次のように決定されます。

$$L = \frac{V_{OUT}(V_{IN} - V_{OUT})}{V_{IN}f_{OSC}I_{LOAD(MAX)}LIR}$$

たとえば、 $I_{LOAD(MAX)} = 5A$ 、 $V_{IN} = 12V$ 、 $V_{OUT} = 5V$ 、 $f_{OSC} = 300kHz$ 、リップル電流30%、すなわちLIR = 0.3とすると、次のようにになります。

$$L = \frac{5V \times (12V - 5V)}{12V \times 300kHz \times 5A \times 0.3} = 6.50\mu H$$

割当寸法に適合する最小DC抵抗を備える低損失インダクタを使用してください。多くのインダクタメーカーが、 $1.0\mu H$ 、 $1.5\mu H$ 、 $2.2\mu H$ 、 $3.3\mu H$ など、標準値のインダクタを提供しています。入力電圧範囲でLIRにより適切な妥協点を見出せる非標準値のものも探してください。スイングインダクタ(無負荷インダクタンスが電流の増加とともに直線的に減少するタイプ)を使用する場合は、適正にスケーリングされたインダクタンス値を使用してLIRを評価してください。選択したインダクタ値に対して、実際のピークトゥピークインダクタリップル電流($\Delta I_{INDUCTOR}$)は次式によって規定されます。

$$\Delta I_{INDUCTOR} = \frac{V_{OUT}(V_{IN} - V_{OUT})}{V_{IN}f_{OSC}L}$$

鉄粉は安価である上に200kHzで正常動作可能ですが、多くの場合フェライトコアが最良の選択肢です。コアは、ピークインダクタ電流(I_{PEAK})において飽和しない大きさである必要があります。

$$I_{PEAK} = I_{LOAD(MAX)} + \frac{\Delta I_{INDUCTOR}}{2}$$

過渡応答

インダクタリップル電流は、特に $V_{IN} - V_{OUT}$ の差が小さい場合に過渡応答特性にも影響を与えます。インダクタ値が小さい場合はインダクタ電流が早く変化することができるため、急な負荷ステップによって出力フィルタコンデンサから流出した電荷を補給することができます。全出力電圧サグは、インダクタがランプアップしている間の電圧サグと次のパルスが発生する前の電圧サグとの総和です。

$$V_{SAG} = \frac{L(\Delta I_{LOAD(MAX)})^2}{2C_{OUT}(V_{IN} \times D_{MAX} - V_{OUT})} + \frac{\Delta I_{LOAD(MAX)}(T - \Delta T)}{C_{OUT}}$$

ここで、 D_{MAX} は最大デューティ比(「ELECTRICAL CHARACTERISTICS(電気的特性)」の項参照)、 T はスイッチング周期($1/f_{OSC}$)、 ΔT はPWMモードにあるときは $V_{OUT}/V_{IN} \times T$ に等しく、またスキップモードにあるときは $L \times 0.2 \times I_{MAX}/(V_{IN} - V_{OUT})$ に等しくなります。インダクタの蓄積エネルギーに起因する全負荷から無負荷までの過渡時におけるオーバーシュートの大きさは、次のように計算することができます。

$$V_{SOAR} \approx \frac{(\Delta I_{LOAD(MAX)})^2 L}{2C_{OUT}V_{OUT}}$$

電流制限の設定

最小電流制限スレッショルドは、電流制限が最小許容値にあるとき最大負荷電流に対応することが可能な大きさであることが必要です。ピークインダクタ電流は、 $I_{LOAD(MAX)}$ にリップル電流の1/2を加えた値となります。

$$I_{LIMIT} > I_{LOAD(MAX)} + \left(\frac{\Delta I_{INDUCTOR}}{2} \right)$$

ここで、 I_{LIMIT} は、最小電流制限スレッショルド電圧を電流検出抵抗(R_{SENSE})で割った値に等しくなります。50mVのデフォルト設定の場合、最小電流制限スレッショルドは50mVです。

デフォルトの50mV電流制限スレッショルドの場合は、 $I_{LIM_}$ を V_{CC} に接続してください。可変モードでは、電流制限スレッショルドが $I_{LIM_}$ の電圧のちょうど1/10になります。可変スレッショルドの場合は、 $I_{LIM_}$ をセンタタップに接続した状態で抵抗分圧器をREFからアナロググランド(GND)に接続してください。外部の500mV~2Vの調整範囲は50mV~200mVの電流制限スレッショルドに対応します。電流制限を調整するときは、電流制限許容差が著しく不正確にならないように、許容差が1%の抵抗器を使用し、分圧器の電流は約10μAにしてください。

電流検出方法(図8)と振幅は、実現可能な電流制限精度と電力損失を決定します。一般に、電流検出制限値が大きくなると、精度が厳しくなりますが消費する電力も大きくなります。多くのアプリケーションで50mV~100mVの電流制限スレッショルド(V_{LIM})が採用されるため、検出抵抗器を次式によって決定することができます。

$$R_{SENSE_} = V_{LIM_} / I_{LIM_}$$

最良の電流検出精度と過電流保護を得るために、図8aに示すように、インダクタと出力の間に許容差が1%の電流検出抵抗器を接続してください。

ノートブックコンピュータ用インターブ、 高効率、デュアル電源コントローラ

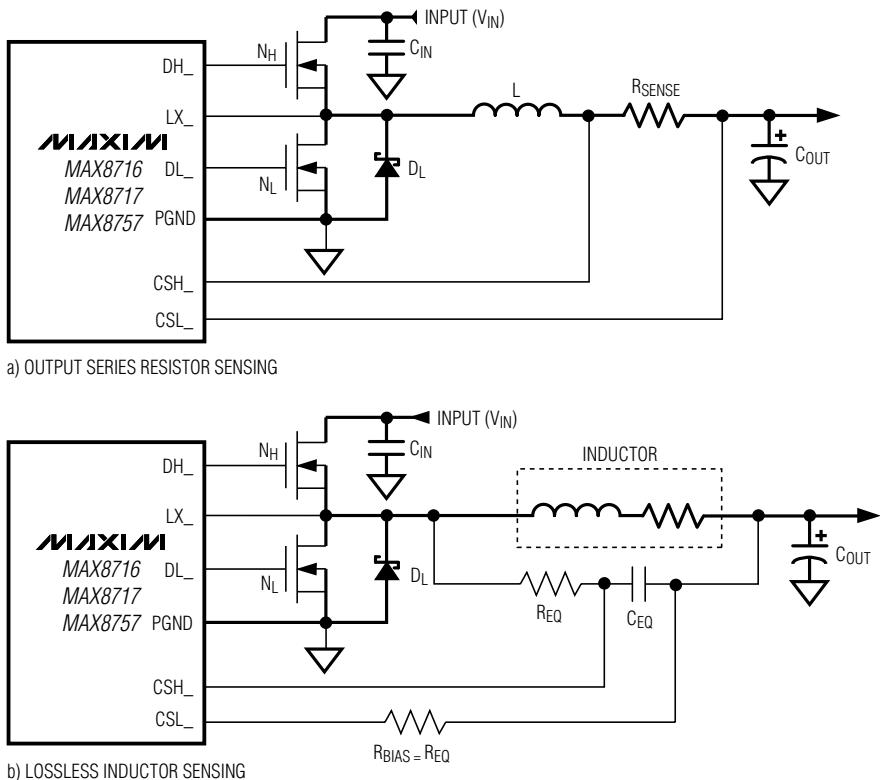


図8. 電流検出回路構成

この構成はインダクタ電流を常に監視するため、正確な電流制限保護が可能です。

他方、さほど高い精度の電流制限保護を必要としない高電力アプリケーションでは、下記の等価時定数を備えた直列RC回路をインダクタの両端に接続することによって全電力損失を低減することができます(図8b)。

$$\frac{L}{R_L} = C_{EQ} \times R_{EQ}$$

ここで、 R_L はインダクタの直列DC抵抗です。この構成では、電流検出抵抗がインダクタのDC抵抗に等しくなります ($R_{SENSE} = R_L$)。インダクタメーカーが提供するワーストケースのインダクタンスと R_L の値を使用して、温度と負荷に起因するインダクタンスの低下に対して幾分余裕を持たせます。

出力コンデンサの選択

出力フィルタコンデンサは、その等価直列抵抗(ESR)が出力リップルと負荷過渡要件が満たす程度に低くて且つ安定性の要件が満たされる程度に高い必要があります。出力コンデンサは、過電圧障害保護をトリップすることなく、全負荷から無負荷に移行するインダクタエネルギーを吸収するのに必要な容量を備えているものとします。大容量の低ESRコンデンサを使用するときは(「出力コンデンサの安定性に関して」の項参照)、フィルタコンデンサのESRが出力電圧リップルの最大要因となります。したがって、出力コンデンサのサイズは、下記の出力電圧リップル($V_{RIPPLE(P-P)}$)仕様を満たすのに必要な最大ESRに依存します。

$$V_{RIPPLE(P-P)} = R_{ESR} I_{LOAD(MAX)} L_{IR}$$

アイドルモードでは、インダクタ電流が不連続になり、ピーク電流はアイドルモード電流制限スレッショルド

ノートブックコンピュータ用インターブ、 高効率、デュアル電源コントローラ

($V_{IDLE} = 0.2V_{LIMIT}$)によって設定された値になります。アイドルモードでは、無負荷出力リップルを次のように決定することができます。

$$V_{RIPPLE(P-P)} = \frac{V_{IDLE} R_{ESR}}{R_{SENSE}}$$

必要な実際の容量値は、コンデンサ技術だけでなく、低ESRの実現に必要な物理サイズにも関係します。このため、コンデンサは、通常、容量値よりもむしろESRと電圧定格によって選択されます(これは、タンタル、OS-CON、ポリマー、およびその他の電解コンデンサに該当します)。セラミックコンデンサなどの低容量フィルタコンデンサを使用するとき、サイズは通常、負荷過渡の際に問題となる V_{SAG} や V_{SOAR} の防止に必要な容量によって決定されます。一般に、オーバーシュートの要件を満たすのに十分な容量を接続すると、負荷の立上りエッジにおけるアンダーシュートは問題でなくなります(「過渡応答」の項の V_{SAG} と V_{SOAR} の式参照)。しかし、低容量フィルタコンデンサは、通常、安定性全体に影響する可能性のある高ESRゼロを持っています(「出力コンデンサの安定性に関して」の項参照)。

出力コンデンサの安定性に関して

安定性は、スイッチング周波数に関するESRゼロの値によって決まります。不安定性の境界は次式によって表わされます。

$$f_{ESR} \leq \frac{f_{SW}}{\pi}$$

ここで、

$$f_{ESR} = \frac{1}{2\pi R_{ESR} C_{OUT}}$$

標準的な300kHzアプリケーションの場合、ESRゼロ周波数は95kHzよりも十分に低いものとし、できれば50kHz未満とします。現時点で多方面に使われているタンタルおよびOS-CONコンデンサは、標準的なESRゼロ周波数が25kHzです。インダクタの選択に使用した設計例では、25mV_{P-P}リップルへの対応に必要なESRは25mV/1.5A = 16.7mΩです。1個の220μF/4V三洋製ポリマー(TPE)コンデンサは、ESRが15mΩ(max)です。この場合、ゼロは48kHzにあり、十分に安定な範囲にあります。

デューティサイクルが50% ($V_{OUT}/V_{IN} \geq 50\%$)を超える低入力電圧アプリケーションの場合、出力リップル電圧は内部スロープ補償電圧の2倍以下である必要があります。

$$V_{RIPPLE} \leq 0.02 \times V_{OUT}$$

ここで、 $V_{RIPPLE} = \Delta I_{INDUCTOR} \times R_{ESR}$ です。ワーストケースのESR限界は $V_{IN} = 2 \times V_{OUT}$ のときに生じ、した

がって、上の式を簡単にして次の境界条件を得ることができます。

$$R_{ESR} \leq 0.04 \times L \times f_{OSC}$$

値の大きいセラミックコンデンサをフィードバック検出ポイントにじかに接続する際は、安定性を確保するための対策を講じてください。値の大きいセラミックコンデンサはESRゼロ周波数が高く、不規則で不安定な動作を引き起こす可能性があります。ただし、フィードバック検出ポイントから数インチ下流にコンデンサをインダクタにできる限り近づけて配置することによって、十分な直列抵抗を容易に追加することができます。不安定な動作は、ダブルパルシングと高速フィードバックループ不安定性という、関連性はあるものの明らかに異なる2つ様態で現われます。ダブルパルシングは、出力のノイズが原因で発生するか、ESRが小さいために出力電圧信号の電圧ランプが十分でないことが原因で発生します。この結果、400nsの最小オフタイムが経過した直後に、新たなサイクルがエラーコンパレータによって「誤って」開始されます。ダブルパルシングは、有害というよりは厄介で、悪影響はせいぜい出力リップルの増大くらいです。しかし、ESRの不足に起因するループの不安定性が生じている可能性があります。ループの不安定性は、ラインまたは負荷変動後の出力に振動を起こすことがあります。こうした擾乱は一般に減衰しますが、出力電圧が許容範囲を超えて上昇したり降下したりすることがあります。

安定性をチェックする最も簡単な方法は、負荷をゼロから最大まできわめて高速で変化させて、出力電圧リップルの包絡線にオーバーシュートやリングングがないか注意深く観察することです。これによって、AC電流プローブでインダクタ電流を同時に観察することができます。最初のステップ応答のアンダーシュート/オーバーシュート後に1サイクルを超えるリングングがあつてはなりません。

入力コンデンサの選択

入力コンデンサは、スイッチング電流によって生じるリップル電流要件(I_{RMS})を満たさなければなりません。逆位相レギュレータの場合、入力コンデンサの全RMS電流は負荷電流、入力電流、デューティサイクル、および図9で定義するオーバラップ量の関数です。

MAX8716/MAX8717/MAX8757の最適な40/60インターブアーキテクチャによって、デューティサイクルがオーバラップし始める前の入力電圧を8.3V程度に下げるることができます。これは、デューティサイクルが10V未満でオーバラップし始める標準の180°逆位相のアーキテクチャよりも効率が高くなります。図9は、5V/5Aおよび3.3V/5Aを必要とするアプリケーションの入力コンデンサRMS電流と入力電圧を示します。

ノートブックコンピュータ用インターリーブ、 高効率、デュアル電源コントローラ

これは、50/50インターリーブおよび同位相動作に対し最適な40/60インターリーブが改善されていることを示します。

多くのアプリケーションでは、タンタル以外のコンデンサ(セラミック、アルミ、またはOS-CON)が適しています。これは、入力に直列の機械的スイッチやコネクタを備えたシステムに特有の突入サージ電流に対する耐性があるためです。最適な信頼性と寿命が得られるように、RMS入力電流における温度上昇が10°C未満のコンデンサを選択してください。

パワーMOSFETの選択

以下のMOSFETガイドラインのほとんどは、高電圧(20Vを超える)ACアダプタを使用する際に大負荷電流能力を得るために焦点を置いています。低電流アプリケーションでは、一般にさほど注意する必要がありません。

ハイサイドMOSFET(N_H)は、 $V_{IN(MIN)}$ と $V_{IN(MAX)}$ の両方において抵抗性損失とスイッチング損失とともに消散することができなければなりません。理想的には、 $V_{IN(MIN)}$ における損失と $V_{IN(MAX)}$ における損失がほぼ等しく、両方で損失が低減する必要があります。 $V_{IN(MIN)}$ における損失の方がかなり高い場合は、 N_H のサイズを大きくすることを検討してください。逆に、 $V_{IN(MAX)}$ における損失の方がかなり高い場合は、 N_H のサイズを小さくすることを検討してください。 V_{IN} が広範囲で変化しなければ、スイッチング損失に等しい導通損失を持つハイサイドMOSFET(N_H)を選択することによって最適効率が達成されます。

ローサイドMOSFET(N_L)は、オン抵抗($R_{DS(ON)}$)が最小で、中サイズパッケージ(すなわち、8ピンSOP、DPAK、またはD2PAK)で提供される妥当な価格のものを選択してください。MAX8716/MAX8717/MAX8757のDL_ゲートドライバからは、ゲート電荷に対応する十分な電流、およびハイサイドMOSFETがターンオンすることによって生じる寄生ドレイン-ゲート間コンデンサに注入される電流が確実に供給されるようにしてください。そうでなければ、貫通導通の問題が発生することがあります。ステップダウントポロジで使用するローサイドMOSFETはゼロ電圧スイッチトデバイスであるため、そのスイッチング損失は問題になりません。

パワーMOSFETの電力消費

ワーストケースの導通損失は、最大デューティ比で起こります。ハイサイドMOSFET(N_H)の場合、抵抗によるワーストケースの電力損失は最小入力電圧で起こります。

$$PD(N_H \text{ RESISTIVE}) = \frac{V_{OUT}}{V_{IN}} (I_{LOAD})^2 R_{DS(ON)}$$

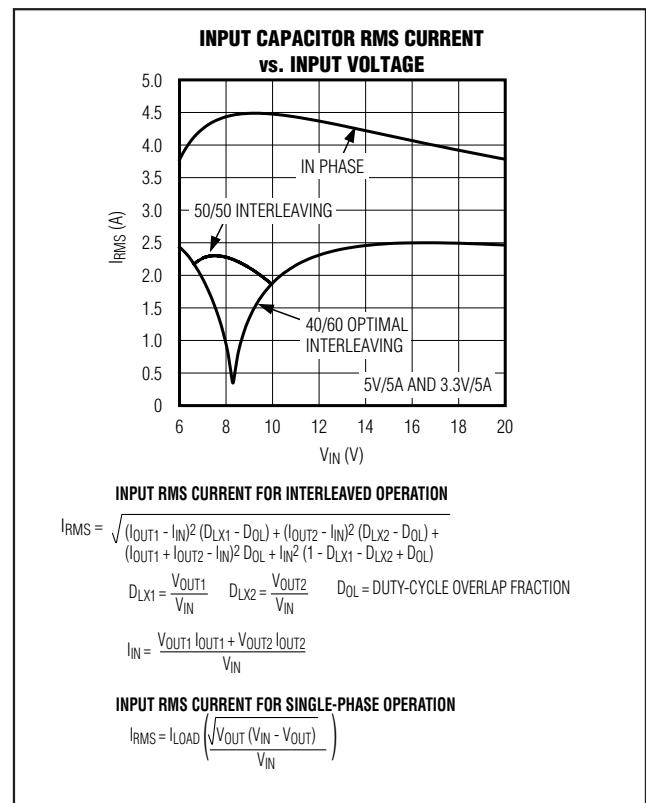


図9. 入力RMS電流

通常は、小型のハイサイドMOSFETを使用して高入力電圧でのスイッチング損失を抑制してください。ただし、パッケージの電力損失制限を守るために必要な $R_{DS(ON)}$ によって、MOSFETの最小サイズが制限されます。

スイッチング損失と導通($R_{DS(ON)}$)損失が等しい場合が最適です。ハイサイドスイッチング損失は、入力が約15Vを超えなければ問題になりません。

ターンオンおよびターンオフ時間に影響を与える要因は数値化が難しいため、スイッチング損失によるハイサイドMOSFET(N_H)の電力損失を計算することは困難です。これらの要因には、内部ゲート抵抗、ゲート電荷、スレッショルド電圧、ソースインダクタンス、およびプリント基板のレイアウト特性などがあります。以下のスイッチング損失の計算は概算で、 N_H に搭載の熱電対を使った確認などが望ましいブレッドボード評価の代用にはなりません。

$$PD(N_H \text{ SWITCHING}) = \frac{(V_{IN(MAX)})^2 C_{RSS} f_{SW} I_{LOAD}}{I_{GATE}}$$

ここで、 C_{RSS} は N_H の帰還容量で、 I_{GATE} はピークゲート駆動ソース/シンク電流(1A、typ)です。

ノートブックコンピュータ用インターブ、 高効率、デュアル電源コントローラ

最大ACアダプタ電圧が印加されたとき、スイッチング損失の式($C \times V_{IN}^2 \times f_{SW}$)の2乗項によって、ハイサイドMOSFETのスイッチング損失が熱的に問題になる可能性があります。低バッテリ電圧に適した $R_{DS(ON)}$ であるとして選択されたハイサイドMOSFETが $V_{IN(MAX)}$ を印加されて極端に熱くなる場合は、寄生容量の小さい別のMOSFETを選択することを検討してください。

ローサイドMOSFET(N_L)の場合、ワーストケースの電力損失は常に最大バッテリ電圧で発生します。

$$PD(N_L \text{ RESISTIVE}) = \left[1 - \left(\frac{V_{OUT}}{V_{IN(MAX)}} \right) \right] (I_{LOAD})^2 R_{DS(ON)}$$

MOSFETの電力損失の絶対的なワーストケースは、 $I_{LOAD(MAX)}$ よりも大きいものの電流制限を超えて障害ラッチをトリップさせるほど大きくない重過負荷状態で発生します。これを回避するには、次の I_{LIMIT} に耐える「余裕を持たせた」回路設計を行ってください。

$$I_{LOAD} = I_{LIMIT} - \left(\frac{\Delta I_{INDUCTOR}}{2} \right)$$

ここで、 I_{LIMIT} は、電流制限回路が許容するピーク電流で、スレッショルドの許容値と検出抵抗の変動を含みます。MOSFETは、過負荷時の電力損失に対応するために比較的大きいヒートシンクを備えていなければなりません。

ローサイドMOSFETのボディダイオードがデッドタイム中にターンオンしないよう、順方向電圧降下の低いショットキダイオード(D_L)を選択してください。一般には、DC電流定格が負荷電流の1/3に等しいダイオードを選択してください。このダイオードはオプションで、効率が重要でない場合は取り除くことができます。

ブーストコンデンサ

ブーストコンデンサ(C_{BST})は、ハイサイドMOSFETのゲート充電要件を処理するのに必要な大きさのものを選択する必要があります。通常、 $0.1\mu F$ のセラミックコンデンサが、中サイズのMOSFETを駆動する低電力アプリケーションで正常に動作します。しかし、大型のハイサイドMOSFETを駆動する大電流アプリケーションには、 $0.1\mu F$ よりも大きいブーストコンデンサが必要です。これらのアプリケーションでは、ハイサイドMOSFETのゲートを充電中にコンデンサが $200mV$ を超えて放電することのないような容量のブーストコンデンサを選択してください。

$$C_{BST} = \frac{Q_{GATE}}{200mV}$$

ここで、 Q_{GATE} は、ハイサイドMOSFETのデータシートで規定された全ゲート電荷です。たとえば、FDS6612A nチャネルMOSFETをハイサイドで使用するものとします。メーカのデータシートによると、単一FDS6612Aの最大ゲート電荷は $13nC$ です($V_{GS} = 5V$)。上の式を使用すると、必要なブースト容量は次のようにになります。

$$C_{BST} = \frac{13nC}{200mV} = 0.065\mu F$$

最も近い標準値を選択する場合、この例では $0.1\mu F$ のセラミックコンデンサが必要です。

アプリケーション情報

デューティサイクル制限

最小入力電圧

最小入力動作電圧(ドロップアウト電圧)は、最大デューティサイクルの仕様によって制限されます(「ELECTRICAL CHARACTERISTICS(電気的特性)」の表参照)。最良のドロップアウト性能を得るために、最低スイッチング周波数設定(200kHz、FSEL = GND)を使用してください。ただし、ステップダウンレギュレータがドロップアウト電圧に近づくにつれて過渡性能が悪化するため、寸法の大きい出力容量を追加する必要があることに留意してください(「設計手順」の項の電圧サグおよびサーチの式をご覧ください)。ドロップアウトの絶対点は、オンタイム(Δt_{UP})の間にランプアップしているときと同量の、オフタイム(Δt_{DOWN})の間のインダクタ電流がランプダウンするときに生じます。これは、次式で規定される最小動作電圧になります。

$$V_{IN(MIN)} = V_{OUT} + V_{CHG} + h \left(\frac{1}{D_{MAX}} - 1 \right) (V_{OUT} + V_{DIS})$$

ここで、 V_{CHG} と V_{DIS} は、それぞれ充電および放電経路の寄生電圧降下です。hに関する適正な最小値は1.5で、絶対最小入力電圧は $h = 1$ として計算されます。

最大入力電圧

MAX8716/MAX8717/MAX8757コントローラでは最小オンタイム規格があり、これは選択されたスイッチング周波数を維持する最大入力動作電圧を決定します(「ELECTRICAL CHARACTERISTICS(電気的特性)」の表参照)。この最大入力電圧を超える動作は、SKIPによって選択された動作モードに關係なくパルススキップ

ノートブックコンピュータ用インターブ、 高効率、デュアル電源コントローラ

ピング動作となります。各サイクルの最初に、出力電圧がまだフィードバックスレッショルド電圧を超えていた場合、コントローラはオンタイムパルスをトリガせずに実質的に1サイクルをスキップします。これで、コントローラはレギュレーションを最大入力電圧以上で維持することができますが、コントローラは実質的に低いスイッチング周波数で動作するよう強制されます。こうして、コントローラがパルスのスキップを開始する入力スレッショルド電圧($V_{IN(SKIP)}$)に至ります。

$$V_{IN(SKIP)} = V_{OUT} \left(\frac{1}{f_{OSC} t_{ON(MIN)}} \right)$$

ここで、 f_{OSC} はFSELによって選択されるスイッチング周波数です。

プリント基板のレイアウトガイドライン

プリント基板を注意してレイアウトすることは、低スイッチング損失とクリーンで安定な動作を実現するためにきわめて重要です。スイッチングパワーフィルタには特別な注意が必要です(図10)。可能であれば、すべての電力部品を基板の最上面に実装して電力部品の各グランド端子を互いにぴったり接触するようにしてください。良好なプリント基板レイアウトについては下記のガイドラインにしたがってください。

- 特にグランド端子では、大電流経路を短くしてください。このことは安定でジッタのない動作に不可欠です。
- 電源配線と負荷接続部を短くしてください。このことは、高効率を得るために不可欠です。厚い銅のプリント基板(2オンス対1オンス)を使用すると、全負荷効率を1%以上改善することができます。プリント基板の配線を正しく配線することは、数分の1cm単位の処理を必要とする骨の折れる作業で、配線の抵抗が $1\text{m}\Omega$ 増えるだけで効率の低下を無視することができなくなります。
- 電流検出抵抗器(R_{SENSE})の両端をCSH_ピンとCSL_ピンにじかに接続することによって、電流検出誤差を最小限に抑えてください。
- 配線長に妥協が必要な場合、インダクタの充電経路が放電経路よりも長くなるようにします。たとえば、入力コンデンサとハイサイドMOSFETの距離を、インダクタとローサイドMOSFETの距離またはインダクタと出力フィルタコンデンサの距離よりも幾分長くすることが適切です。

- 高速スイッチングノード(BST_、LX_、DH_、およびDL_)を敏感なアナログ領域(REF、FB_、CSH_、CSL_)から遠ざけてください。

レイアウト手順

- 各グランド端子(N_L ソース、 C_{IN} 、 C_{OUT} 、および D_L アノード)を隣接させて、まず電力部品を配置してください。可能であれば、これらの接続はすべて、最上層の隙間のない広い銅領域で行ってください。
- コントローラICは、ローサイドMOSFETに隣接させて配置します。この場合、裏面の N_L と N_H の反対側に配置して、LX_、GND、DH_およびDL_ゲート駆動の各ラインを短くかつ広くすることが適切です。ドライバインピーダンスを低く保つとともに適正な適応型デッドタイム検出を行うために、DL_およびDH_ゲート配線は、短くかつ幅広くする必要があります(MOSFETがコントローラICから1インチ離れている場合の幅は50mil~100mil)。
- ゲート駆動部品(BST_ダイオードとコンデンサ、およびLDO5バイパスコンデンサ)をコントローラICの近くでひとまとめにしてください。
- 図1と図10に示すように、DC-DCコントローラのグランドを接続してください。この図には、2つの個別のグランドプレーンが存在します。すなわち、すべての大電力部品が集まる電源グランドプレーン、および敏感なアナログ部品用のアナロググランドプレーンです。アナロググランドプレーンと電源グランドプレーンは、ICの真下の1点においてのみ接続するようにする必要があります。
- 出力電源プレーンを出力フィルタコンデンサの正および負端子に複数のビアでじかに接続してください。DC-DCコンバータ回路全体をできる限り負荷の近くに配置してください。

チップ情報

TRANSISTOR COUNT: 5879

PROCESS: BiCMOS

ノートブックコンピュータ用インターブ、 高効率、デュアル電源コントローラ

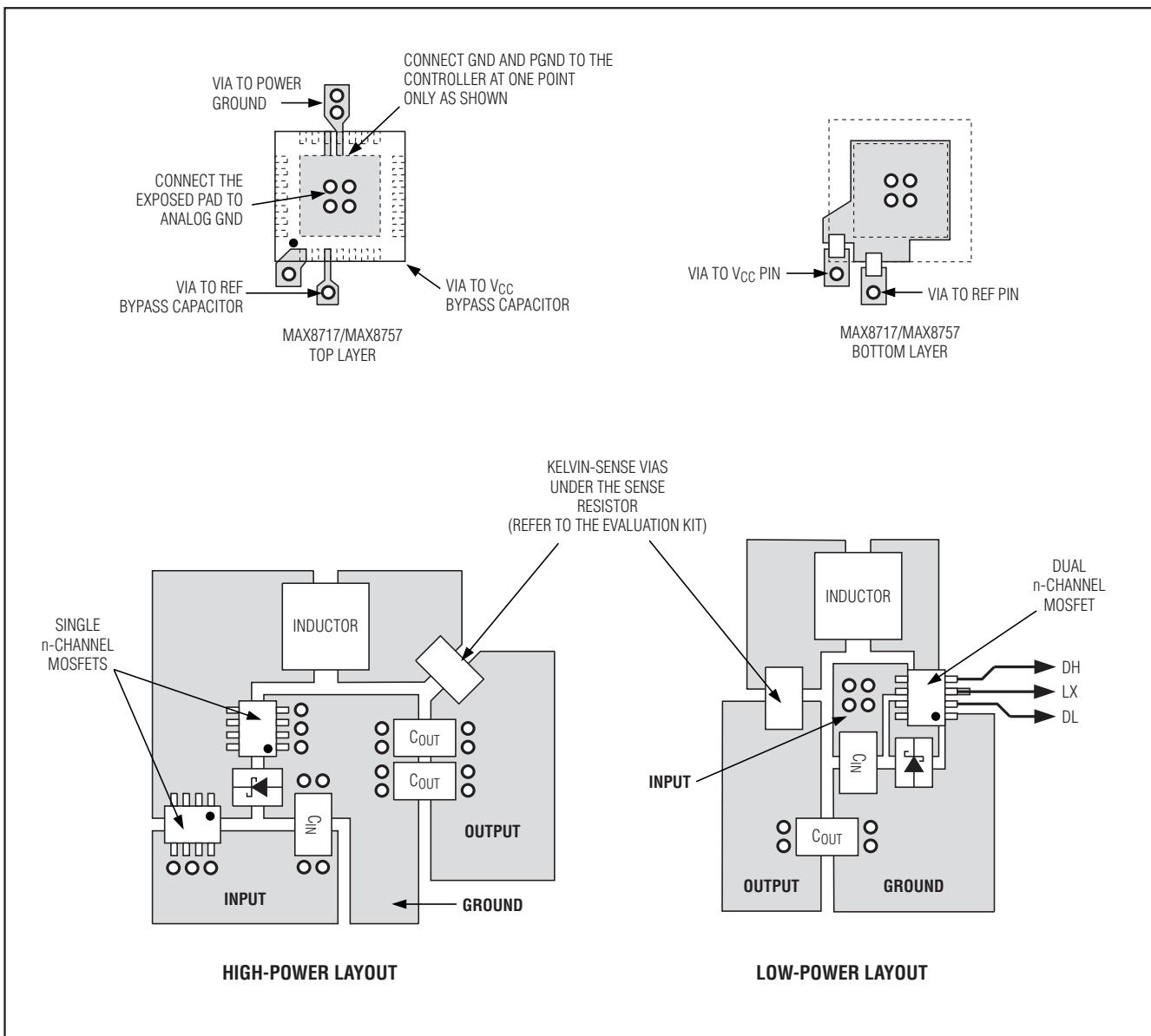
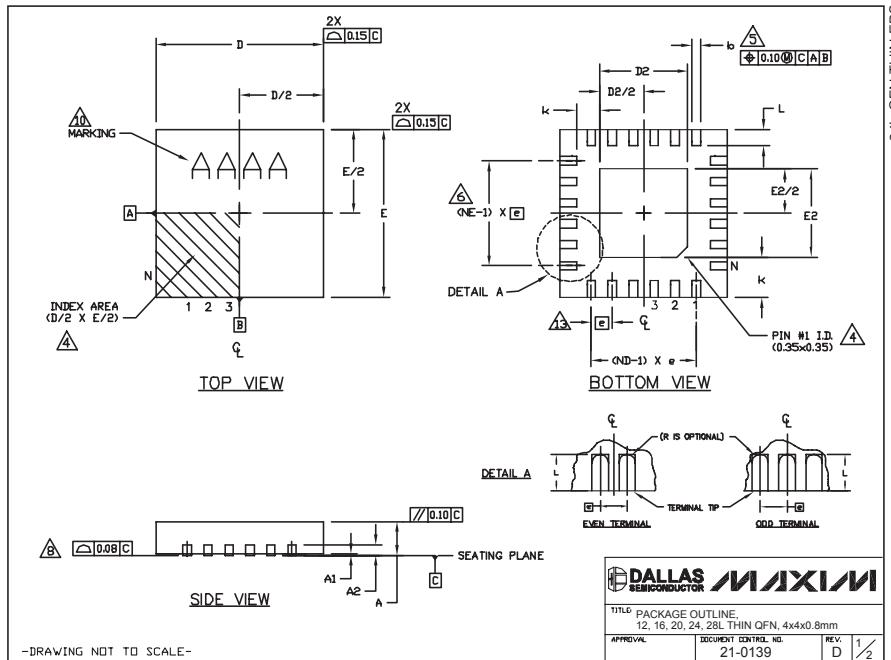


図10. プリント基板のレイアウト例

ノートブックコンピュータ用インターブ、 高効率、デュアル電源コントローラ

パッケージ

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、japan.maxim-ic.com/packagesをご参照下さい。)



24L QFN THIN EPS

COMMON DIMENSIONS										EXPOSED PAD VARIATIONS										
PKG	12L 4x4			16L 4x4			20L 4x4			24L 4x4			28L 4x4			PKG CODES	D2	E2	DOWN ROUNDS ALLOWED	
	MIN.	NDL	MAX.	MIN.	NDL	MAX.	MIN.	NDL	MAX.	MIN.	NDL	MAX.	MIN.	NDL	MAX.					
A	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80	T1244-2	1.95	2.10	2.25	NO
A1	0.0	0.02	0.05	0.0	0.02	0.05	0.0	0.02	0.05	0.0	0.02	0.05	0.0	0.02	0.05	T1244-3	1.95	2.10	2.25	YES
A2	0.20 REF		0.20 REF	0.20 REF		0.20 REF	0.20 REF		0.20 REF	0.20 REF		0.20 REF	0.20 REF		0.20 REF	T1244-4	1.95	2.10	2.25	NO
b	0.25	0.30	0.35	0.25	0.30	0.35	0.20	0.25	0.30	0.16	0.23	0.30	0.15	0.20	0.25	T1644-2	1.95	2.10	2.25	NO
D	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10	T1644-3	1.95	2.10	2.25	YES
E	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10	T1644-4	1.95	2.10	2.25	NO
e	0.80 BSC.		0.65 BSC.	0.50 BSC.		0.50 BSC.	0.50 BSC.		0.50 BSC.	0.40 BSC.		0.40 BSC.	0.40 BSC.		0.40 BSC.	T2844-1	1.95	2.10	2.25	NO
k	0.25	-	-	0.25	-	-	0.25	-	-	0.25	-	-	0.25	-	-	T2844-2	1.95	2.10	2.25	YES
L	0.45	0.55	0.65	0.45	0.55	0.65	0.45	0.55	0.65	0.30	0.40	0.50	0.30	0.40	0.50	T2844-3	1.95	2.10	2.25	NO
N	12			16			20			24			28			T2844-4	2.45	2.60	2.63	NO
ND	3			4			5			6			7			T2444-1	2.45	2.60	2.63	NO
NE	3			4			5			6			7			T2444-2	1.95	2.10	2.25	YES
V _{DDC} V _{DDA}	VGGB			VGGC			WGDD-1			WGDD-2			WGGE			T2444-3	2.45	2.60	2.63	YES
V _{REF}																T2444-4	2.45	2.60	2.63	NO

NOTES:

1. DIMENSIONING & TOLERANCING CONFORM TO ASME Y14.5M-1994.
2. ALL DIMENSIONS ARE IN MILLIMETERS. ANGLES ARE IN DEGREES.
3. N IS THE TOTAL NUMBER OF TERMINALS.
4. THE TERMINAL #1 IDENTIFIER AND TERMINAL NUMBERING CONVENTION SHALL CONFORM TO JEDEC J-51-1 SPP-012. DETAILS OF TERMINAL #1 IDENTIFIER ARE OPTIONAL, BUT MUST BE LOCATED WITHIN THE ZONE INDICATED. THE TERMINAL #1 IDENTIFIER MAY BE EITHER A MOLD OR MARKED FEATURE.
5. DIMENSION b APPLIES TO METALIZED TERMINAL AND IS MEASURED BETWEEN 0.25 mm AND 0.30 mm FROM TERMINAL TIP.
6. ND AND NE REFER TO THE NUMBER OF TERMINALS ON EACH D AND E SIDE RESPECTIVELY.
7. DEPOPULATION IS POSSIBLE IN A SYMMETRICAL FASHION.
8. COPLANARITY APPLIES TO THE EXPOSED HEAT SINK SLUG AS WELL AS THE TERMINALS.
9. DRAWING CONFORMS TO JEDEC MO220, EXCEPT FOR T2444-1, T2444-3, T2444-4 AND T2844-1.
10. MARKING IS FOR PACKAGE ORIENTATION REFERENCE ONLY.
11. COPLANARITY SHALL NOT EXCEED 0.08mm
12. WARPAGE SHALL NOT EXCEED 0.10mm
13. LEAD CENTERLINES TO BE AT TRUE POSITION AS DEFINED BY BASIC DIMENSION "e", ± 0.05 .

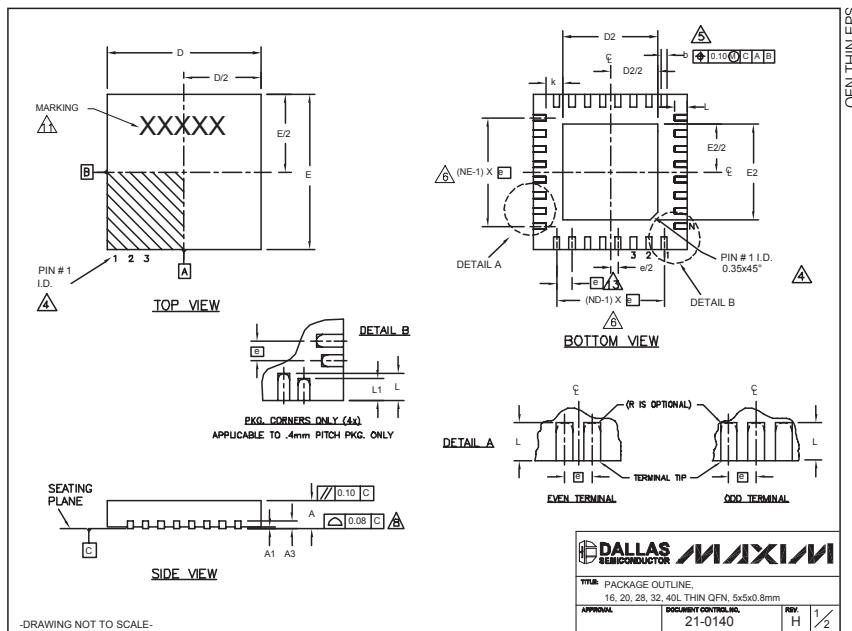
DRAWING NOT TO SCALE -

TITLE PACKAGE OUTLINE 12, 16, 20, 24, 28L THIN QFN, 4x4x0.8mm			
APPROVAL	DOCUMENT CONTROL NO.	REV.	D / 2/2
	21-0139		

ノートブックコンピュータ用インターブ、 高効率、デュアル電源コントローラ

パッケージ(続き)

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、japan.maxim-ic.com/packagesをご参照下さい。)



COMMON DIMENSIONS										EXPOSED PAD VARIATIONS									
PKG.	16L 5x5	20L 5x5	28L 5x5	32L 5x5	40L 5x5	PKG.	D2	E2	L	DOWN BONDS ALLOWED									
SYMBOL	MIN. NOM. MAX.	SYMBOL	MIN. NOM. MAX.	MIN. NOM. MAX.	MIN. NOM. MAX.	#0.15													
A	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80							
A1	0	0.02	0.05	0	0.02	0.05	0	0.02	0.05	0	0.02	0.05							
A3	-	-	-	-	-	-	-	-	-	-	-	-							
b	0.25	0.30	0.35	0.25	0.30	0.35	0.20	0.25	0.30	0.15	0.20	0.25							
D	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10							
E	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10							
e	0.80	BSC.	0.65	BSC.	0.50	BSC.	0.50	BSC.	0.40	BSC.	-	-							
k	0.25	-	0.25	-	0.25	-	0.25	-	0.25	0.35	0.45	-							
L	0.30	0.40	0.50	0.45	0.55	0.65	0.45	0.55	0.65	0.30	0.40	0.50							
L1	-	-	-	-	-	-	-	-	-	0.30	0.40	0.50							
N	16	-	20	-	28	-	32	-	40	-	-	-							
ND	4	-	5	-	7	-	8	-	10	-	-	-							
NE	4	-	5	-	7	-	8	-	10	-	-	-							
JEDEC	WHHB	WHHC	WHHD-1	WHHD-2	----														

NOTES:

1. DIMENSIONING & TOLERANCING CONFORM TO ASME Y14.5M-1994.
2. ALL DIMENSIONS ARE IN MILLIMETERS. ANGLES ARE IN DEGREES.
3. N IS THE TOTAL NUMBER OF TERMINALS.

△ THE TERMINAL #1 IDENTIFIER AND TERMINAL NUMBERING CONVENTION SHALL CONFORM TO JEDEC 95-1 SPP-012. DETAILS OF TERMINAL #1 IDENTIFIER ARE OPTIONAL, BUT MUST BE LOCATED WITHIN THE ZONE INDICATED. THE TERMINAL #1 IDENTIFIER MAY BE EITHER A MOLD OR MARKED FEATURE.

△ DIMENSION b APPLIES TO METALIZED TERMINAL AND IS MEASURED BETWEEN 0.25 mm AND 0.30 mm FROM TERMINAL TIP.

△ ND AND NE REFER TO THE NUMBER OF TERMINALS ON EACH D AND E SIDE RESPECTIVELY.

△ DEPOPULATION IS POSSIBLE IN A SYMMETRICAL FASHION.

△ COPLANARITY APPLIES TO THE EXPOSED HEAT SINK SLUG AS WELL AS THE TERMINALS.

9. DRAWING CONFORMS TO JEDEC MO220, EXCEPT EXPOSED PAD DIMENSION FOR T2855-3, AND T2855-6.

△ WARPAGE SHALL NOT EXCEED 0.10 mm.

11. MARKING IS FOR PACKAGE ORIENTATION REFERENCE ONLY.

12. NUMBER OF LEADS SHOWN ARE FOR REFERENCE ONLY.

△ LEAD CENTERLINES TO BE AT TRUE POSITION AS DEFINED BY BASIC DIMENSION "e", ±0.05.

DRAWING NOT TO SCALE.

** SEE COMMON DIMENSIONS TABLE

DALLAS MAXIM

TITLE: PACKAGE OUTLINE
16, 20, 28, 32, 40L THIN QFN, 5x5x0.8mm

APPROVAL: DOCUMENT CONTROL NO. 21-0140 REV. H 2/2

マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16(ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは隨時予告なく回路及び仕様を変更する権利を留保します。

30 Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600

© 2005 Maxim Integrated Products, Inc. All rights reserved.

MAXIM is a registered trademark of Maxim Integrated Products.