

AMD Hammer CPUコア電源用マルチ位相、 固定周波数コントローラ

MAX8707

概要

MAX8707は、AMD Hammer CPUコア電源用のマルチ位相(3/4位相)、インタリーブ、固定周波数ステップダウンコントローラです。インタリーブマルチ位相動作によって、入力リップル電流と出力電圧リップルが低減し、また部品の選択とレイアウトが容易になります。MAX8707は可変利得/オフセット付アクティブ電圧ポジショニングを備え、消費電力とバルク出力容量要件を低減します。

MAX8707は、以下の2種類のノートブックCPUコアアプリケーション用です。すなわち、コア電圧を生成するための、バッテリー電圧の直接ステップダウン、または+5Vのシステム電源のステップダウンです。1段変換方式を通じて、この製品は高電圧バッテリーを直接ステップダウンして、効率を最大化することができます。または、高スイッチング周波数での2段変換(バッテリーではなく+5Vのシステム電源をステップダウン)は、物理サイズを最小限に抑えます。

MAX8707は位相ごとに専用の差動電流検出入力を内蔵し、5番目の電流検出入力ペアを備え、1個の電流検出抵抗によって高精度電圧ポジショニングスロープ及び平均電流制限保護を備えています。また、MAX8707は、差動リモート電圧検出を行う2つの専用入力も備えています。

MAX8707はサスペンド電圧設定用のアナログ入力と、VIDコードやサスペンド電圧間の遷移用のスルーレートコントローラを装備しています。このコントローラは起動時やシャットダウン時に遷移スルーレートを短縮し、負出力アンダシュートを伴わず、最低限の入力サージ電流と減衰ソフトシャットダウンでソフトスタートを行います。MAX8707は、出力障害保護(低電圧、ラッチなしの過電圧、サーマル過負荷)と、独立した電圧レギュレータパワーOK(VROK)出力を備えています。

MAX8707は選択可能なスイッチング周波数を内蔵しており、位相ごとに200kHz、300kHz、または600kHzの動作を実現します。MAX8707は、6mm x 6mmの40ピン薄型QFN/パッケージで提供されます。対応ドライバについては、MAX8702/MAX8703を参照してください。

特長

- ◆ 3/4位相インタリーブ固定周波数コントローラ
- ◆ 全入力電圧範囲、全負荷範囲、及び全温度範囲の V_{OUT} 精度： $\pm 0.75\%$
- ◆ 5ビット、実装デジタル-アナログコンバータ(DAC)：0.80V~1.55V
- ◆ 可変サスペンド電圧入力
- ◆ 可変利得/オフセット付アクティブ電圧ポジショニング
- ◆ 高精度、無損失、電流バランス
- ◆ 高精度ドループ及び電流制限
- ◆ リモート出力及びグランド検出
- ◆ 出力スルーレート制御
- ◆ パワーグッドウィンドウコンパレータ
- ◆ 200kHz、300kHz、または600kHzを選択可能なスイッチング周波数
- ◆ 出力過電圧/低電圧保護
- ◆ サーマル障害保護
- ◆ リファレンス出力： $2V \pm 0.7\%$
- ◆ ソフトスタートアップ及びシャットダウン

型番

PART	TEMP RANGE	PIN-PACKAGE
MAX8707ETL	-40°C to +85°C	40 Thin QFN 6mm x 6mm

アプリケーション

AMD Hammerデスクノートコンピュータ
マルチ位相CPUコア電源
電圧ポジショニングステップダウンコンバータ
ノートブック/デスクトップコンピュータ
サーバ

ピン配置はデータシートの最後に記載されています。

AMD Hammer CPUコア電源用マルチ位相、 固定周波数コントローラ

ABSOLUTE MAXIMUM RATINGS

V _{CC} to GND	-0.3V to +6V	$\overline{\text{SHDN}}$ to GND (Note 1).....	-0.3V to +14V
D0–D4 to GND	-0.3V to +6V	REF Short-Circuit Duration	Continuous
SKIP, SUS, VROK, ILIM(AVE) to GND	-0.3V to +6V	Continuous Power Dissipation (T _A = +70°C)	
SUSV, OFS, OSC to GND	-0.3V to +6V	40-Pin 6mm x 6mm Thin QFN	
CSP ₋ , CSN ₋ , CRSP, CRSN to GND	-0.3V to +6V	(derate 26.3mW/°C above +70°C).....	2.105W
VPS, FBS, CCV, REF to GND	-0.3V to (V _{CC} + 0.3V)	Operating Temperature Range	-40°C to +85°C
ILIM(PK), TRC, TIME to GND	-0.3V to (V _{CC} + 0.3V)	Junction Temperature	+150°C
PWM ₋ , DRSKP to PGND	-0.3V to (V _{CC} + 0.3V)	Storage Temperature Range	-65°C to +150°C
PGND, GNDS to GND	-0.3V to +0.3V	Lead Temperature (soldering, 10s)	+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

Note 1: $\overline{\text{SHDN}}$ can be forced to 12V for debugging prototype boards using the no-fault test mode, which disables fault protection.

ELECTRICAL CHARACTERISTICS

(Circuit of Figure 1. V_{CC} = V $\overline{\text{SHDN}}$ = 5V, OSC = REF, V_{VPS} = V_{FBS} = V_{CRSN} = V_{CRSP} = V_{CSP₋} = 1.20V, V_{SUSV} = 0.8V, OFS = SUS = GNDS = PGND = SKIP = GND, D0–D4 set for 1.20V (D0–D4 = 01110). T_A = 0°C to +85°C, unless otherwise specified. Typical values are at T_A = +25°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
PWM CONTROLLER						
Input Voltage Range	V _{CC}		4.5		5.5	V
DC Output Voltage Accuracy	V _{OUT}	Includes load-regulation error (VPS = FBS)				%
		DAC codes from 1.10V to 1.55V	-0.75		+0.75	
		DAC codes from 0.80V to 1.075V	-2.0		+2.0	
		SUS = V _{CC}	-20		+20	mV
SUSV Input Range	V _{SUSV}		0.4		2.0	V
SUSV Input-Bias Current	I _{SUSV}	V _{SUSV} = 0.4V to 2V	-0.1		+0.1	μA
OFS Input Range	V _{OFS}	Negative offsets	0		0.8	V
		Positive offsets	1.2		2.0	
OFS GAIN	A _{OFS}	ΔV _{OUT} / ΔV _{OFS} , ΔV _{OFS} = V _{OFS} , V _{OFS} = 0 to 0.8V	-0.131	-0.125	-0.118	V/V
		ΔV _{OUT} / ΔV _{OFS} , ΔV _{OFS} = V _{OFS} - V _{REF} , V _{OFS} = 1.2V to 2V	-0.131	-0.125	-0.118	
OFS Input-Bias Current	I _{OFS}	V _{OFS} = 0 to 2V	-0.1		+0.1	μA
GNDS Input Range	V _{GNDS}		-200		+200	mV
GNDS Gain	A _{GNDS}	ΔV _{OUT} / ΔV _{GNDS} , -200mV ≤ V _{GNDS} ≤ +200mV	0.95	1.00	1.05	V/V
GNDS Input-Bias Current	I _{GNDS}		-2		+2	μA
FBS Input-Bias Current	I _{FBS}	CRSP = CRSN, CSP ₋ = CSN ₋	-10		+10	μA
Switching Frequency Accuracy (Per Phase)	f _{sw}	OSC = GND	180	200	220	kHz
		OSC = REF	270	300	330	
		OSC = V _{CC}	540	600	660	

AMD Hammer CPUコア電源用マルチ位相、 固定周波数コントローラ

MAX8707

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1. $V_{CC} = V_{SHDN} = 5V$, $OSC = REF$, $V_{VPS} = V_{FBS} = V_{CRSN} = V_{CRSP} = V_{CSP_} = 1.20V$, $V_{SUSV} = 0.8V$, $OFS = SUS = GND$, $PGND = SKIP = GND$, $D0-D4$ set for 1.20V ($D0-D4 = 01110$). $T_A = 0^{\circ}C$ to $+85^{\circ}C$, unless otherwise specified. Typical values are at $T_A = +25^{\circ}C$.)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
TIME Slew-Rate Accuracy		R _{TIME} = 143kΩ (6.25mV/μs)		-10		+10	%
		R _{TIME} = 47kΩ (19mV/μs) to 392kΩ (2.28mV/μs)		-15		+15	
		Startup and shutdown, R _{TIME} = 47kΩ (4.75mV/μs) to 392kΩ (0.57mV/μs)		-20		+20	
BIAS AND REFERENCE							
Quiescent Supply Current (V _{CC})	I _{CC}	Measured at V _{CC} , VPS and FBS forced above the regulation points		7	12		mA
Shutdown Supply Current (V _{CC})	I _{CC} (SHDN)	Measured at V _{CC} , $\overline{\text{SHDN}}$ = GND		0.05	10		μA
Reference Voltage	V _{REF}	V _{CC} = 4.5V to 5.5V, I _{REF} = 0		1.986	2.000	2.014	V
Reference Load Regulation	ΔV _{REF}	I _{REF} = 0 to 500μA		-2	-0.2		mV
		I _{REF} = -100μA to 0			0.21	6.2	
FAULT PROTECTION							
Output Overvoltage-Protection Threshold	V _{OVP}	Measured at VPS with respect to unloaded output voltage, rising edge, 8mV hysteresis	PWM (SKIP = GND) or SKIP mode when V _{OUT} ≤ V _{TRIP}	150	200	250	mV
			SKIP = V _{CC} and V _{OUT} > V _{TRIP}	1.70	1.75	1.80	V
		Minimum OVP level			1.1		
Output Overvoltage Propagation Delay	t _{OVP}	VPS forced 25mV above trip threshold			10		μs
Output Undervoltage-Protection Threshold	V _{UVP}	Measured at VPS with respect to 70% of the unloaded nominal output voltage		-30		+30	mV
Output Undervoltage Propagation Delay	t _{UVP}	VPS forced 25mV below trip threshold			10		μs
VROK Transition Blanking Time	t _{BLANK}	Measured from the time when VPS reaches the target voltage, slew rate set by R _{TIME} (Note 2)			20		μs
VROK Threshold		Undervoltage measured at VPS with respect to 87.5% unloaded output voltage, falling edge, 15mV hysteresis		-30		+30	mV
		Overvoltage measured at VPS with respect to 112.5% of the unloaded output voltage, rising edge, 15mV hysteresis		-30		+30	
VROK Delay	t _{VROK}	VPS forced 25mV outside the VROK trip thresholds			10		μs
VROK Output Low Voltage		I _{SINK} = 3mA				0.4	V
VROK Leakage Current		High state, VROK forced to 5.5V				1	μA

AMD Hammer CPUコア電源用マルチ位相、 固定周波数コントローラ

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1. $V_{CC} = V_{SHDN} = 5V$, $OSC = REF$, $V_{VPS} = V_{FBS} = V_{CRSN} = V_{CRSP} = V_{CSP_} = 1.20V$, $V_{SUSV} = 0.8V$, $OFS = SUS = GND = PGND = SKIP = GND$, $D0-D4$ set for $1.20V$ ($D0-D4 = 01110$). $T_A = 0^{\circ}C$ to $+85^{\circ}C$, unless otherwise specified. Typical values are at $T_A = +25^{\circ}C$.)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
V _{CC} Undervoltage-Lockout Threshold	V _{UVLO(VCC)}	Rising edge, hysteresis = 20mV, PWM_ disabled below this level		4.10	4.25	4.45	V
Thermal-Shutdown Threshold	T _{SHDN}	Rising edge hysteresis = 15°C		+160			°C
DROOP AND TRANSIENT RESPONSE							
DC Droop Amplifier Offset				-1.5		+1.5	mV
DC Droop Amplifier Transconductance (CRS Sense Enabled)	G _{m(VPS)}	ΔI _{VPS} / (N × ΔV _{CRS}), V _{VPS} = V _{CRSN} = 1.2V, V _{CRSP} - V _{CRSN} = -60mV to +60mV, N = number of phases enabled		194	200	206	μS
DC Droop Amplifier Transconductance (CRS Sense Disabled)	G _{m(VPS)}	ΔI _{VPS} / (ΣΔV _{CS}), V _{CRSP} = V _{CC} , V _{VPS} = V _{CSN_} = 1.2V, V _{CSP_} - V _{CSN_} = -60mV to +60mV		194	200	206	μS
Transient-Droop Transresistance	R _{TRANS}	Current-sense gain (A _{CS} = 10 typ) divided by the voltage preamplifier transconductance (G _{m(TRC)} = 2ms typ)		4.75	5.0	5.25	kΩ
Transient Detection Threshold		Measured at VPS with respect to steady-state VPS regulation voltage; falling edge, 5.5mV hysteresis (typ)		-30	-25	-20	mV
CURRENT LIMIT AND BALANCE							
Current-Sense Input Preamplifier Offsets		CSP_ - CSN_		-2.0		+2.0	mV
ILIM(AVE) Input Range (Adjustable Mode)	V _{ILIM(AVE)}			V _{REF} - 1.0		V _{REF} - 0.2	V
ILIM(AVE) Average Current-Limit Threshold Voltage (Positive, Default)	V _{AVELIMIT}	CRSP - CRSN; ILIM(AVE) = V _{CC}		22	25	28	mV
ILIM(AVE) Average Current-Limit Threshold Voltage (Positive, Adjustable)	V _{AVELIMIT}	CRSP - CRSN	V _{ILIM(AVE)} = V _{REF} - 0.2V	7	10	13	mV
			V _{ILIM(AVE)} = V _{REF} - 1.0V	46	50	54	
ILIM(AVE) Average Current-Limit Threshold Voltage (Negative)		CRSP - CRSN; ILIM(AVE) = V _{CC}		-30	-25	-20	mV
ILIM(AVE) Input Current	I _{ILIM(AVE)}			-0.1		+0.1	μA
ILIM(AVE) Current-Limit Default Switchover Threshold				3	V _{CC} - 1.0	V _{CC} - 0.4	V
ILIM(PK) Peak Current-Limit Threshold Voltage (Positive)	V _{PKLIMIT}	CSP_ - CSN_, R _{ILIM(PK)} = R _{TRC} × 8V / V _{LIM(PK)}	V _{PKLIMIT} = 30mV	24	30	36	mV
			V _{PKLIMIT} = 50mV	40	50	60	
ILIM(PK) Peak Current-Limit Threshold Voltage (Negative)		CSP_ - CSN_, R _{ILIM(PK)} = R _{TRC} × 8V / V _{PKLIMIT} , V _{PKLIMIT} = 50mV		-60	-50	-40	mV

AMD Hammer CPUコア電源用マルチ位相、 固定周波数コントローラ

MAX8707

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1. $V_{CC} = V_{SHDN} = 5V$, $OSC = REF$, $V_{VPS} = V_{FBS} = V_{CRSN} = V_{CRSP} = V_{CSP_} = 1.20V$, $V_{SUSV} = 0.8V$, $OFS = SUS = GND$, $PGND = SKIP = GND$, D0–D4 set for 1.20V (D0–D4 = 01110). $T_A = 0^{\circ}C$ to $+85^{\circ}C$, unless otherwise specified. Typical values are at $T_A = +25^{\circ}C$.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
ILIM(PK) Idle Current-Limit Threshold Voltage (Skip Mode)	V_{IDLE}	$CSP_ - CSN_$, $V_{SKIP} \geq 1.2V$, $R_{ILIM(PK)} = R_{TRC} \times 8V / V_{PKLIMIT}$, $V_{PKLIMIT} = 50mV$	2	5	8	mV
Current-Sense Input Current		$CSP_$, $CRSP$	-0.2		+0.2	μA
		$CSN_$, $CRSN$	-1.0		+1.0	
Current-Sense Common-Mode Input Range		$CRSP$, $CRSN$, $CSP_$, $CSN_$	0		2	V
Phase Disable Threshold		$CSP4$	3	$V_{CC} - 1$	$V_{CC} - 0.4$	V
CRS Sense Input Disable Threshold		$CRSP$	3	$V_{CC} - 1$	$V_{CC} - 0.4$	V
LOGIC AND I/O						
Logic Input High Voltage	V_{IH}	$\overline{SHDN}$, SUS	2.4			V
Logic Input Low Voltage	V_{IL}	$\overline{SHDN}$, SUS			0.8	V
$\overline{SHDN}$ No-Fault Threshold		To enable no-fault mode	11		13	V
D0–D4 Logic Input High Voltage			0.8			V
D0–D4 Logic Input Low Voltage					0.4	V
OSC 3-Level Input Logic Levels	V_{OSC}	High (V_{CC})	$V_{CC} - 0.4$			V
		Medium (REF)	1.8		2.2	
		Low (GND)			0.4	
SKIP Input Logic Levels	V_{SKIP}	High	1.2			V
		Low (GND)			0.8	
Logic Input Current		$\overline{SHDN}$, $SKIP$, SUS , OSC , D0–D4 = 0 to 5V	-1		+1	μA
Logic Output High Voltage	V_{OH}	$PWM_$, $\overline{DRSKP}$; $I_{SOURCE} = 3mA$	$V_{CC} - 0.4$			V
Logic Output Low Voltage	V_{OL}	$PWM_$, $\overline{DRSKP}$; $I_{SINK} = 3mA$			0.4	V

AMD Hammer CPUコア電源用マルチ位相、 固定周波数コントローラ

MAX8707

ELECTRICAL CHARACTERISTICS

(Circuit of Figure 1. $V_{CC} = V_{SHDN} = 5V$, $OSC = REF$, $V_{VPS} = V_{FBS} = V_{CRSN} = V_{CRSP} = V_{CSP_} = 1.20V$, $V_{SUSV} = 0.8V$, $OFS = SUS = GND$, $PGND = SKIP = GND$, $D0-D4$ set for 1.20V ($D0-D4 = 01110$). $T_A = -40^{\circ}C$ to $+85^{\circ}C$, unless otherwise specified.) (Note 3)

PARAMETER	SYMBOL	CONDITIONS		MIN	MAX	UNITS
PWM CONTROLLER						
Input Voltage Range	V _{CC}			4.5	5.5	V
DC Output Voltage Accuracy	V _{OUT}	Includes load-regulation error (VPS = FBS)	DAC codes from 1.10V to 1.55V	-1.0	+1.0	%
			DAC codes from 0.80V to 1.075V	-3.0	+3.0	
			SUS = V _{CC}	-25	+25	mV
SUSV Input Range	V _{SUSV}			0.4	2.0	V
OFS Input Range	V _{OFS}	Negative offsets		0	0.8	V
		Positive offsets		1.2	2.0	
OFS GAIN	A _{OFS}	ΔV _{OUT} / ΔV _{OFS} ; ΔV _{OFS} = V _{OFS} , V _{OFS} = 0 to 0.8V		-0.131	-0.118	V/V
		ΔV _{OUT} / ΔV _{OFS} ; ΔV _{OFS} = V _{OFS} - V _{REF} , V _{OFS} = 1.2V to 2V		-0.131	-0.118	
GNDS Input Range	V _{GNDS}			-200	+200	mV
GNDS Gain	A _{GNDS}	ΔV _{OUT} / ΔV _{GNDS} , -200mV ≤ V _{GNDS} ≤ +200mV		0.95	1.05	V/V
Switching Frequency Accuracy (Per Phase)	f _{sw}	OSC = GND		180	220	kHz
		OSC = REF		270	330	
		OSC = V _{CC}		540	660	
TIME Slew-Rate Accuracy		R _{TIME} = 143kΩ (6.25mV/μs)		-10	+10	%
		R _{TIME} = 47kΩ (19mV/μs) to 392kΩ (2.28mV/μs)		-15	+15	
		Startup and shutdown, R _{TIME} = 47kΩ (4.75mV/μs) to 392kΩ (0.57mV/μs)		-20	+20	
BIAS AND REFERENCE						
Quiescent Supply Current (V _{CC})	I _{CC}	Measured at V _{CC} , VPS and FBS forced above the regulation points			12	mA
Shutdown Supply Current (V _{CC})	I _{CC} (SHDN)	Measured at V _{CC} , $\overline{\text{SHDN}}$ = GND			10	μA
Reference Voltage	V _{REF}	V _{CC} = 4.5V to 5.5V, I _{REF} = 0		1.98	2.02	V
Reference Load Regulation	ΔV _{REF}	I _{REF} = 0 to 500μA		-2		mV
		I _{REF} = -100μA to 0			6.2	
FAULT PROTECTION						
Output Overvoltage-Protection Threshold	V _{OVP}	Measured at VPS with respect to unloaded output voltage, rising edge, 8mV hysteresis	PWM (SKIP = GND) or SKIP mode when V _{OUT} ≤ V _{TRIP}	150	250	mV
			SKIP = V _{CC} and V _{OUT} > V _{TRIP}	1.70	1.80	V

AMD Hammer CPUコア電源用マルチ位相、 固定周波数コントローラ

MAX8707

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1. $V_{CC} = V_{SHDN} = 5V$, $OSC = REF$, $V_{VPS} = V_{FBS} = V_{CRSN} = V_{CRSP} = V_{CSP_} = 1.20V$, $V_{SUSV} = 0.8V$, $OFS = SUS = GND$, $PGND = SKIP = GND$, $D0-D4$ set for 1.20V ($D0-D4 = 01110$). $T_A = -40^{\circ}C$ to $+85^{\circ}C$, unless otherwise specified.) (Note 3)

PARAMETER	SYMBOL	CONDITIONS		MIN	MAX	UNITS
Output Undervoltage-Protection Threshold	V _{UVP}	Measured at VPS with respect to 70% of the unloaded nominal output voltage		-40	+40	mV
VROK Threshold		Undervoltage, measured at VPS with respect to 87.5% of the unloaded output voltage, falling edge, 15mV hysteresis		-40	+40	mV
		Overvoltage, measured at VPS with respect to 112.5% of the unloaded output voltage, rising edge, 15mV hysteresis		-40	+40	
VROK Output Low Voltage		I _{SINK} = 3mA			0.4	V
V _{CC} Undervoltage-Lockout Threshold	V _{UVLO(VCC)}	Rising edge, hysteresis = 20mV, PWM_ disabled below this level		4.10	4.45	V
DROOP AND TRANSIENT RESPONSE						
DC Droop Amplifier Offset				-2	+2	mV
DC Droop Amplifier Transconductance (CRS Sense Enabled)	G _{m(VPS)}	ΔI _{VPS} / (N x ΔV _{CRS}), V _{VPS} = V _{CRSN} = 1.2V, V _{CRSP} - V _{CRSN} = -60mV to +60mV, N = number of phases enabled		190	210	μS
DC Droop Amplifier Transconductance (CRS Sense Disabled)	G _{m(VPS)}	ΔI _{VPS} / (ΣΔV _{CS}), V _{CRSP} = V _{CC} , V _{VPS} = V _{CSN_} = 1.2V, V _{CSP_} - V _{CSN_} = -60mV to +60mV		190	210	μS
Transient-Droop Transresistance	R _{TRANS}	Current-sense gain (A _{CS} = 10 typ) divided by the voltage preamplifier transconductance (G _{m(TRC)} = 2mS typ)		4.50	5.25	kΩ
CURRENT LIMIT AND BALANCE						
Current-Sense Input Preamplifier Offsets		CSP_ - CSN_		-2.5	+2.5	mV
ILIM(AVE) Input Range (Adjustable Mode)	V _{ILIM(AVE)}			V _{REF} - 1.0	V _{REF} - 0.2	V
ILIM(AVE) Average Current-Limit Threshold Voltage (Positive, Default)	V _{AVELIMIT}	CRSP - CRSN; ILIM(AVE) = V _{CC}		20	30	mV
ILIM(AVE) Average Current-Limit Threshold Voltage (Positive, Adjustable)	V _{AVELIMIT}	CRSP - CRSN	V _{ILIM(AVE)} = V _{REF} - 0.2V	5	15	mV
			V _{ILIM(AVE)} = V _{REF} - 1.0V	44	56	
ILIM(AVE) Average Current-Limit Threshold Voltage (Negative)		CRSP - CRSN; ILIM(AVE) = V _{CC}		-31	-19	mV
ILIM(AVE) Current-Limit Default Switchover Threshold				3	V _{CC} - 0.4	V

AMD Hammer CPUコア電源用マルチ位相、 固定周波数コントローラ

MAX8707

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1. $V_{CC} = V_{SHDN} = 5V$, $OSC = REF$, $V_{VPS} = V_{FBS} = V_{CRSN} = V_{CRSP} = V_{CSP_} = 1.20V$, $V_{SUSV} = 0.8V$, $OFS = SUS = GND$, $PGND = SKIP = GND$, $D0-D4$ set for $1.20V$ ($D0-D4 = 01110$). $T_A = -40^{\circ}C$ to $+85^{\circ}C$, unless otherwise specified.) (Note 3)

PARAMETER	SYMBOL	CONDITIONS	MIN	MAX	UNITS
ILIM(PK) Peak Current-Limit Threshold Voltage (Positive)	V _{PKLIMIT}	CSP_ - CSN_, R _{ILIM(PK)} = R _{TRC} × 8V / V _{LIM(PK)} V _{PKLIMIT} = 30mV	24	36	mV
		V _{PKLIMIT} = 50mV	40	60	
ILIM(PK) Peak Current-Limit Threshold Voltage (Negative)		CSP_ - CSN_, R _{ILIM(PK)} = R _{TRC} × 8V / V _{PKLIMIT} , V _{PKLIMIT} = 50mV	-60	-40	mV
ILIM(PK) Idle Current-Limit Threshold Voltage (Skip Mode)	V _{IDLE}	CSP_ - CSN_, V _{SKIP} ≥ 1.2V, R _{ILIM(PK)} = R _{TRC} × 8V / V _{PKLIMIT} , V _{PKLIMIT} = 50mV	2	8	mV
Current-Sense Input Current		CSP_, CRSP	-0.2	+0.2	μA
		CSN_, CRSN	-1.0	+1.0	
Current-Sense Common-Mode Input Range		CRSP, CRSN, CSP_, CSN_	0	2	V
Phase Disable Threshold		CSP4	3	V _{CC} - 0.4	V
CRS Sense Input Disable Threshold		CRSP	3	V _{CC} - 0.4	V
LOGIC AND I/O					
Logic Input High Voltage	V _{IH}	SHDN, SUS	2.4		V
Logic Input Low Voltage	V _{IL}	SHDN, SUS		0.8	V
D0-D4 Logic Input High Voltage			0.8		V
D0-D4 Logic Input Low Voltage				0.4	V
OSC 3-Level Input Logic Levels	V _{OSC}	High (V _{CC})	V _{CC} - 0.4		V
		Medium (REF)	1.8	2.2	
		Low (GND)		0.4	
SKIP Input Logic Levels	V _{SKIP}	High	1.2		V
		Low (GND)		0.8	
Logic Output High Voltage	V _{OH}	PWM_, $\overline{DRSKP}$; I _{SOURCE} = 3mA	V _{CC} - 0.4		V

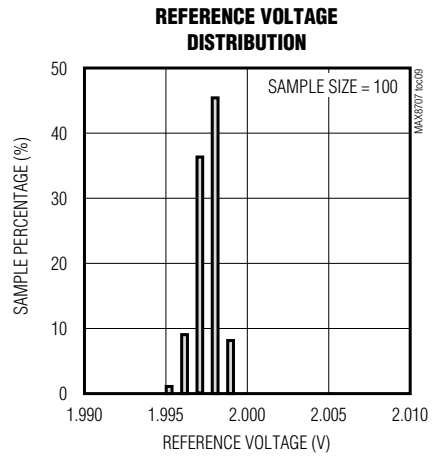
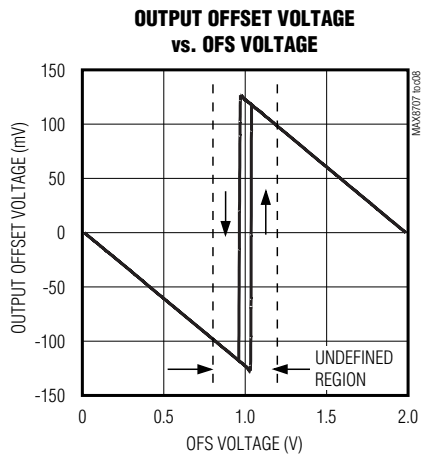
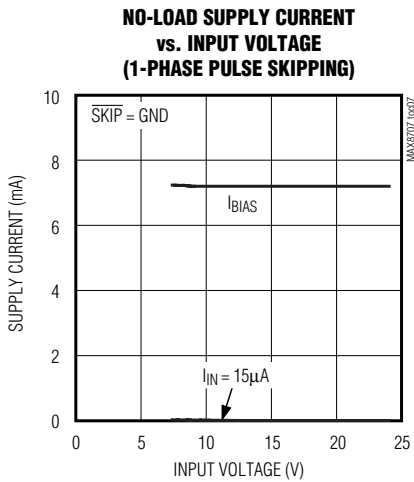
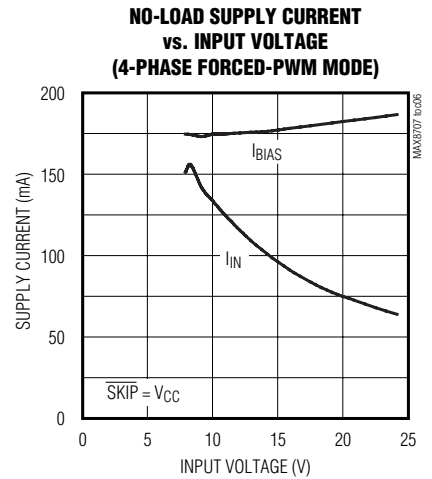
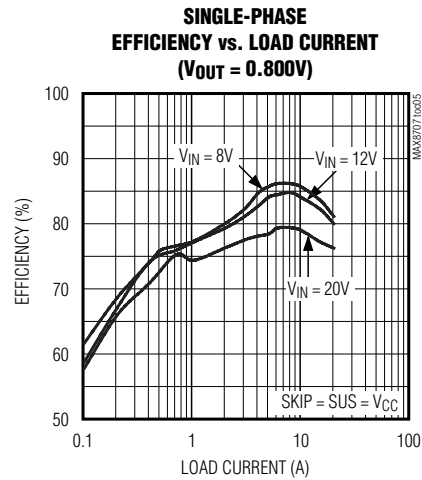
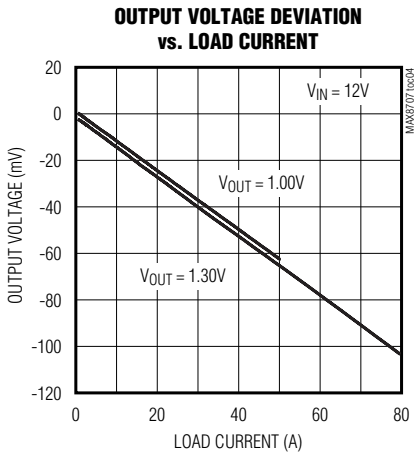
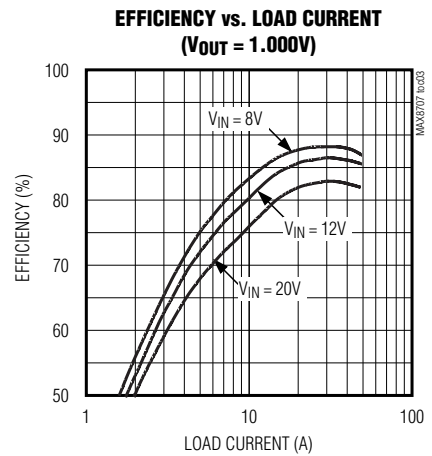
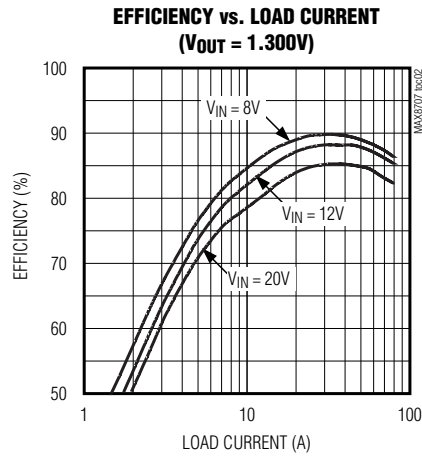
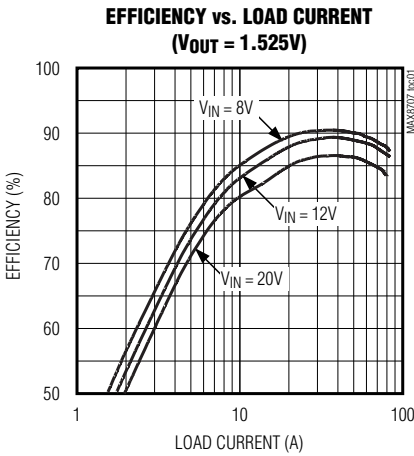
Note 2: V_{ROK} is blanked during the transitions, when the internal target is being slewed. See the *Output-Voltage Transition Timing* section. V_{ROK} is reenabled in t_{BLANK} (20μs) after the transition is completed.

Note 3: Specifications to T_A = -40°C are guaranteed by design and are not production tested.

AMD Hammer CPUコア電源用マルチ位相、 固定周波数コントローラ

標準動作特性

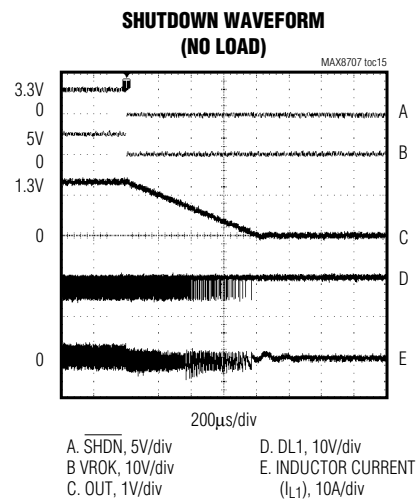
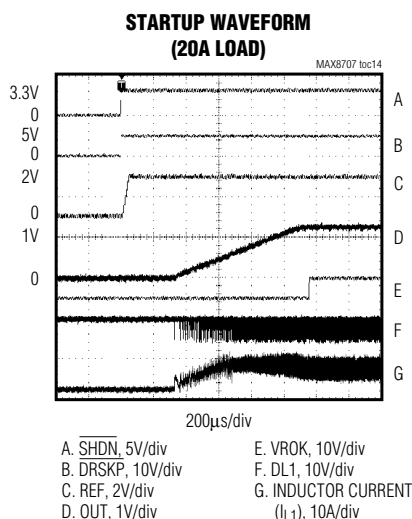
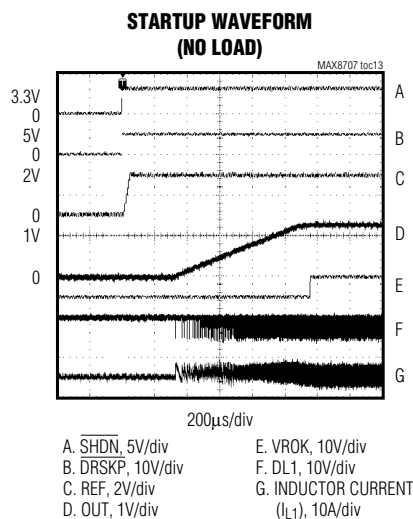
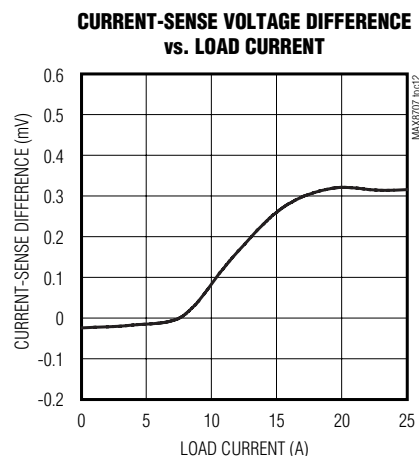
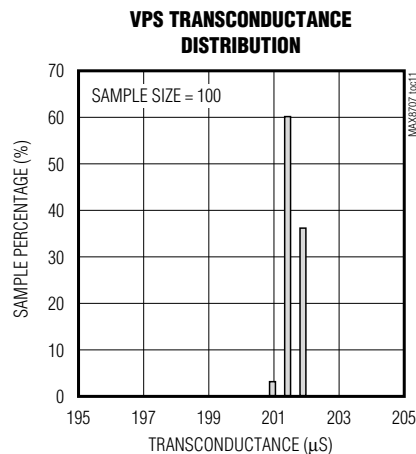
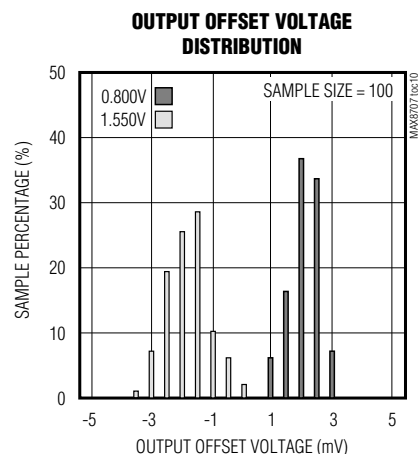
(Circuit of Figure 1. $V_{IN} = 12V$, $V_{CC} = 5V$, $SUS = SKIP = GND$, $\overline{SHDN} = V_{CC}$, $V_{SUSV} = 0.80V$, $T_A = +25^\circ C$, unless otherwise specified.)



AMD Hammer CPUコア電源用マルチ位相、 固定周波数コントローラ

標準動作特性(続き)

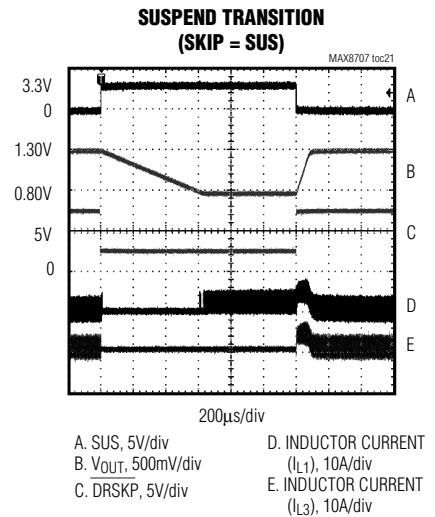
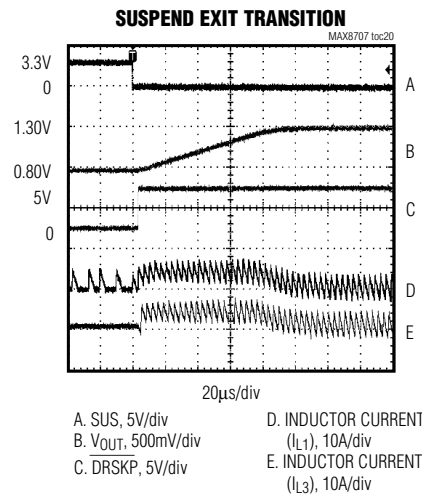
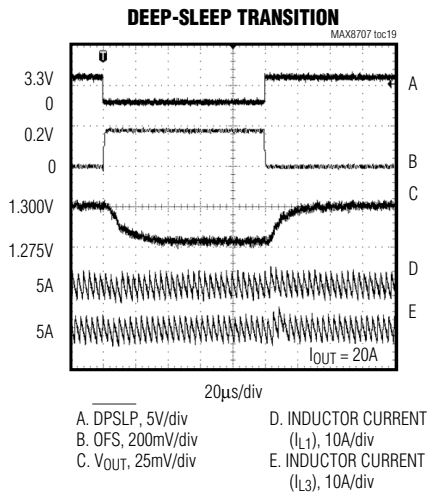
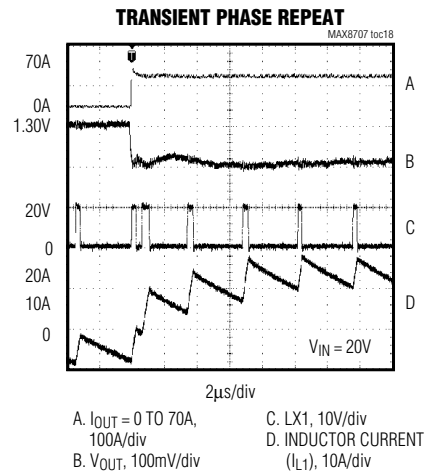
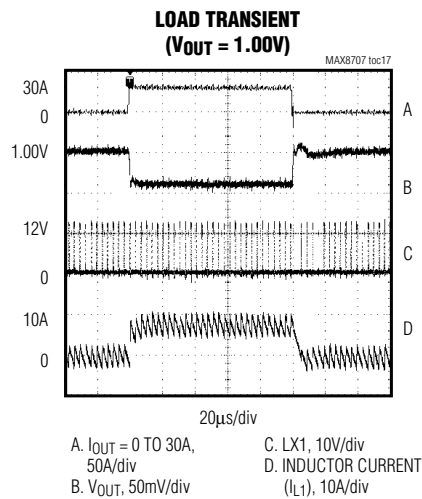
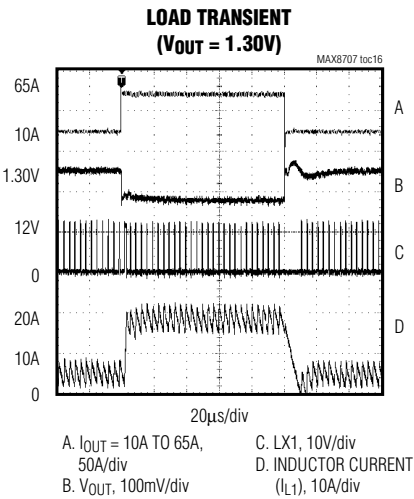
(Circuit of Figure 1. $V_{IN} = 12V$, $V_{CC} = 5V$, $SUS = SKIP = GND$, $\overline{SHDN} = V_{CC}$, $V_{SUSV} = 0.80V$, $T_A = +25^\circ C$, unless otherwise specified.)



AMD Hammer CPUコア電源用マルチ位相、 固定周波数コントローラ

標準動作特性(続き)

(Circuit of Figure 1. $V_{IN} = 12V$, $V_{CC} = 5V$, $SUS = SKIP = GND$, $\overline{SHDN} = V_{CC}$, $V_{SUSV} = 0.80V$, $T_A = +25^\circ C$, unless otherwise specified.)



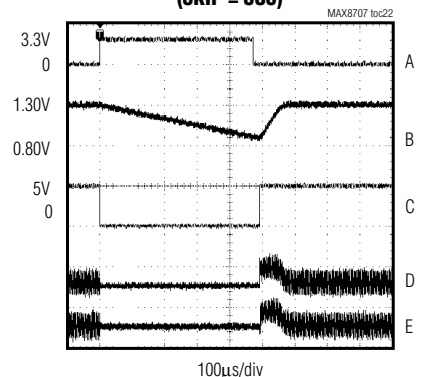
MAX8707

AMD Hammer CPUコア電源用マルチ位相、 固定周波数コントローラ

標準動作特性(続き)

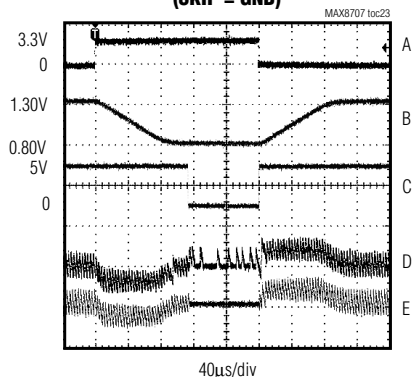
(Circuit of Figure 1. $V_{IN} = 12V$, $V_{CC} = 5V$, $SUS = SKIP = GND$, $\overline{SHDN} = V_{CC}$, $V_{SUSV} = 0.80V$, $T_A = +25^\circ C$, unless otherwise specified.)

**SUSPEND TRANSITION
(SKIP = SUS)**



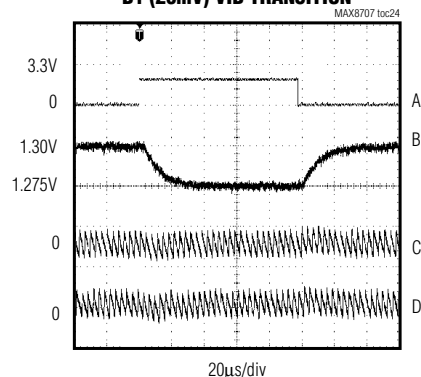
A. SUS, 5V/div
B. V_{OUT} , 500mV/div
C. $\overline{DRSKIP}$, 5V/div
D. INDUCTOR CURRENT
(I_{L1}), 10A/div
E. INDUCTOR CURRENT
(I_{L3}), 10A/div

**SUSPEND TRANSITION
(SKIP = GND)**



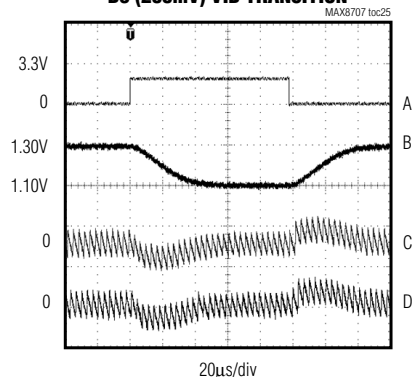
A. SUS, 5V/div
B. V_{OUT} , 500mV/div
C. $\overline{DRSKIP}$, 5V/div
D. INDUCTOR CURRENT
(I_{L1}), 10A/div
E. INDUCTOR CURRENT
(I_{L3}), 10A/div

D1 (25mV) VID TRANSITION



A. D1, 5V/div
B. V_{OUT} , 25mV/div
C. INDUCTOR CURRENT
(I_{L1}), 10A/div
D. INDUCTOR CURRENT
(I_{L3}), 10A/div

D3 (200mV) VID TRANSITION



A. D3, 5V/div
B. V_{OUT} , 200mV/div
C. INDUCTOR CURRENT
(I_{L1}), 10A/div
D. INDUCTOR CURRENT
(I_{L3}), 10A/div

AMD Hammer CPUコア電源用マルチ位相、 固定周波数コントローラ

MAX8707

端子説明

端子	名称	機 能
1	D2	低電圧VID DACコード入力。D0～D4の入力はプルアップを内蔵していません。これらの1.0Vのロジック入力は、CPUと直接インタフェースすることを目的としています。通常モード(表4、SUS = GND)では、出力電圧は、D0～D4のロジックレベル電圧で設定されるVIDコードによって設定されます。サスペンドモード(SUS = ハイ)では、出力電圧はSUSVの電圧をトラッキングします。
2	D3	低電圧VID DACコード入力
3	D4	低電圧VID DACコード入力(MSB)
4	N.C.	接続なし。オープンのままにしておきます。端子は内部接続されています。
5	SKIP	パルススキップインジケータ入力。パルススキップ時に、このコントローラはVROK上限スレッショルドをブランクにします。 3.3Vまたは V_{CC} (ハイ) = 1位相パルススキップ動作(位相2、3、及び4はディセーブル状態) GND = マルチ位相強制PWM動作 このコントローラは、起動、シャットダウン、及び非CPU VIDモード時に強制PWMモードに入ります。
6	$\overline{\text{SHDN}}$	シャットダウン制御入力。この入力はバッテリー電圧に対する耐性を備えていません。通常動作にするには、 V_{CC} に接続します。ICを50nA (typ)のシャットダウン状態にするには、グランドに接続します。起動及びシャットダウン遷移時に、出力電圧は、 R_{TIME} によって設定された出力電圧スルーレートの1/4でランブアップします。シャットダウンの終了後に、ドライバはディセーブルされ、 $\overline{\text{DRSKP}}$ 及びPWM ₁ はローにプルされます。 $\overline{\text{SHDN}}$ を11V～13Vにすると、過電圧保護及び低電圧保護回路がともにディセーブルされ、障害ラッチがクリアされます。 $\overline{\text{SHDN}}$ を13V以上に接続しないでください。
7	SUS	サスペンド制御入力。コントローラがSUSで遷移を検出すると、コントローラは、出力電圧をSUSV (SUS = ハイ)またはD0～D4 (SUS = ロー)で設定された新たな電圧レベルにスルーします。コントローラは、遷移時と、新たなターゲット電圧に達した20 μ s後に、VROKをブランクにします。SUSがハイになると、オフセット(OFS)は自動的にディセーブルされます。
8	SUSV	サスペンドモード電圧入力。0.4V～2Vのアナログ電圧を供給するには、抵抗分圧器の出力をREFとGNDの間に接続します。出力電圧は、SUSがハイのときにSUSVの電圧で設定されます。
9	ILIM(AVE)	平均電流制限スレッショルドの設定。コントローラはCRSP-CRSN間の高精度な電流検出電圧を使って、位相ごとに平均電流を制限することができます。平均電流制限スレッショルドを超えると、平均電流が設定された制限値内に収まるまで、コントローラは、 μ s当たり I_{PKLIMIT} の2%でピークインダクタ電流制限スレッショルド(ILIM(PK))を内部で下げます。高精度電流検出がディセーブルされると(CRSP = V_{CC})、平均電流制限回路はディセーブルされ、 $I_{\text{LIM(AVE)}}$ を V_{CC} に接続する必要があります。 ILIM(AVE)が V_{CC} に接続されている場合は、平均電流制限スレッショルドはデフォルトで25mVになります。可変モードでは、平均電流制限スレッショルド電圧は、以下のようにILIM(AVE)とリファレンス間の電位差のちょうど1/20です。1.0V ($V_{\text{REF}} - 1\text{V}$)～1.8V ($V_{\text{REF}} - 0.2\text{V}$)の範囲の場合は、 $(V_{\text{REF}} - V_{\text{ILIM(AVE)}}) / 20$ 。25mVのデフォルト値への切替えのロジックスレッショルドは、約 $V_{CC} - 1\text{V}$ です。
10	OFS	可変オフセット電圧入力。0 < V_{OFS} < 0.8Vの場合は、OFSの1/8の電圧が出力から減算されます。1.2V < V_{OFS} < 2.0Vの場合は、REFとOFS間の差の1/8が出力に加算されます。0.8V < V_{OFS} < 1.2Vの範囲の電圧は未定義です。このコントローラは、サスペンドモード(SUS = ハイ)時にオフセットアンプをディセーブルします。

AMD Hammer CPUコア電源用マルチ位相、 固定周波数コントローラ

端子説明(続き)

端子	名称	機 能
11	OSC	発振器選択入力。OSCは、位相ごとのスイッチング周波数を選択するための3レベルロジック入力です。位相ごとに200kHzの場合はGNDに、300kHzの場合はREF、600kHzの場合はV _{CC} に接続します。
12	GNDS	グラウンドリモート検出入力。GNDSをCPUグラウンド検出端子に直接接続します。レギュレータグラウンドと負荷グラウンド間の電圧降下を補償し、出力電圧を調整するアンプに、GNDSは内部接続しています。
13	TIME	スルーレート調整端子。内部スルーレートを設定するには、抵抗をTIMEとGNDの間に接続します。すべてのサスペンド電圧遷移にとって、47kΩ～392kΩはそれぞれ19mV/μs～2.28mV/μsのスルーレートに相当します。 $t_{\text{TRAN(SUS)}} = \frac{ V_{\text{NEW}} - V_{\text{OLD}} }{dV_{\text{TARGET}}/dt}$ ここでは、$dV_{\text{TARGET}}/dt = 6.25\text{mV}/\mu\text{s} \times 143\text{k}\Omega / R_{\text{TIME}}$はスルーレートです。ソフトスタート及びシャットダウンの場合は、コントローラはスルーレートを自動的に1/4に下げます。すべてのダイナミックVID遷移で、VID入力(D0～D4)がクロックされるレートが、R_{TIME}で設定されたdv/dt以下の場合は、このレートによってスルーレートが設定されます。
14	ILIM(PK)	ピークインダクタ電流制限スレッショルドの調整(サイクルごとの電流制限)。電流検出入力(CSP～CSN)の電圧がピーク電流制限スレッショルドを超えると、コントローラは各位相のオン時間を即時終了します。サイクルごとのピーク電流制限スレッショルドを設定するには、抵抗R_{ILIM(PK)}をILIM(PK)とGNDの間に接続します。 $R_{\text{ILIM(PK)}} = \frac{8V \times R_{\text{TRC}}}{I_{\text{PKLIMIT}} R_{\text{CS}}}$ ここでは、R_{CS}は電流検出素子(インダクタのDCRまたは電流検出抵抗)、R_{TRC}はTRCとREFの間の抵抗、I_{PKLIMIT}は(位相ごとの)任意のピーク電流制限値です。
15	CCV	電圧積分器コンデンサ接続。積分時定数を設定するには、470pF × (4 / η _{PH})以上のコンデンサをCCVとアナロググラウンド(GND)の間に接続します。
16	TRC	過渡電圧プリアンプ出力。電圧ポジショニング要件に基づいて、過渡ドループを設定するには、抵抗(R_{TRC})をTRCとREFの間に接続します。TRCは、DC定常状態のドループに影響を与えません。次式に基づいて、R_{TRC}を選択します。 $R_{\text{TRC}} = A_{\text{CS}} \left(\frac{R_{\text{TRANS}} R_{\text{CS}}}{\eta_{\text{PH}} R_{\text{DROOP(AC)}}} \right)$ 「設計手順」(33ページ)に規定されています。電圧ポジショニングが不要な場合は、R_{TRC}は安定性要件で決まります。TRCは、シャットダウン時にはハイインピーダンスです。

AMD Hammer CPUコア電源用マルチ位相、 固定周波数コントローラ

MAX8707

端子説明(続き)

端子	名称	機 能
17	REF	2.0Vのリファレンス出力。0.22μF~1μF(max)のセラミックコンデンサでGNDにバイパスします。リファレンスは外部負荷に500μAをソースすることができます。REFに負荷をかけると、REF負荷レギュレーションの誤差に応じて出力電圧精度が低下します。
18	VROK	オープンドレインパワーグッド出力。電源投入後に、出力電圧がレギュレーション範囲内にとどまる限り、VROKはハイインピーダンスを維持します。スルーレート制御がアクティブ(出力電圧遷移)のときは常に、コントローラはVROKをブランク(ハイインピーダンス)にします。VROKは、起動及びシャットダウン時にローになります。パルススキップモード(SKIP = ハイ)では、上限VROKスレッショルドはディセーブルされます。
19	GND	アナロググランド。MAX8707のエクスポーズドパッドをアナロググランドに接続します。
20	PGND	電源グランド。ドライバ制御出力(PWM_)及びドライバスキップ出力(DRSKP)用グランド接続。
21	V _{CC}	アナログ電源電圧入力。直列10Ω抵抗でV _{CC} をシステム電源電圧(4.5V~5.5V)に接続します。ICにできる限り近接して1μF以上のセラミックコンデンサでアナログGNDにバイパスします。
22	PWM1	位相1用のPWMドライバ制御出力。シャットダウン時にはロジックローです。
23	PWM2	位相2用のPWMドライバ制御出力。シャットダウン時にはロジックローです。
24	PWM3	位相3用のPWMドライバ制御出力。シャットダウン時にはロジックローです。
25	PWM4	位相4用のPWMドライバ制御出力。ディセーブル(CSP4 = V _{CC})及びシャットダウン時にはロジックローです。
26	DRSKP	ドライバスキップ制御出力。スキップモードドライバICの動作モードを制御するプッシュ/プルロジック出力。DRSKPはV _{CC} からPGNDにスイングします。DRSKPがハイの場合は、ドライバICは強制PWMモードで動作します。DRSKPがローの場合は、ドライバICはゼロ交差コンパレータをイネーブルし、パルススキップモードで動作します。
27	FBS	リモートフィードバック検出入力。FBSをCPU出力検出ポイントに接続します。FBS入力と直列の抵抗に起因する出力電圧誤差を最低限に抑えるために、コントローラは、VPS出力電流と大きさが等しく極性が逆のFBS入力バイアス電流を生成します。FBSは、シャットダウン時にはハイインピーダンスです。
28	VPS	電圧ポジショニング付トランスコンダクタンスアンプ出力。所定の電圧ポジショニングスロープに基づいて、DC定常状態ドループ(負荷直線)を設定するには、抵抗R _{VPS} をVPSとFBSの間に接続します([電圧ポジショニングアンプ]の項を参照)。 $R_{VPS} = R_{DROOP} / (R_{SENSE} \times G_M(VPS))$ ここでは、R_{DROOP}は任意のDC電圧ポジショニングスロープ、R_{SENSE}は電流検出抵抗、G_M(VPS) = 200μSです。R_{SENSE}は、電流検出電圧(CRSP、CRSN)の生成用の高精度検出抵抗です。CRSPがV_{CC}に接続されている場合は、トランスコンダクタンスアンプへの入力電流検出電圧(CSP_、CSN_)入力の合計になります。インダクタのDC抵抗(R_{DCR})が(無損失検出用の)電流検出素子として使用されているときは、電圧ポジショニングスロープの温度依存性を最低限に抑えるためにR_{VPS}はNTCサーミスタを内蔵する必要があります。電圧ポジショニングをディセーブルするには、VPSをFBSに短絡します。VPSは、シャットダウン時にはハイインピーダンスです。
29	CRSN	負電流検出抵抗入力。CRSNは、位相1のインダクタ電流の高精度検出用の負差動入力です。電圧ポジショニングと電流制限を高精度化するために、電流検出抵抗をCRSPとCRSNの間に接続します。CRSNを使用しない場合は、CRSNをフロートさせます(CRSPはV _{CC} にプルアップ)。

AMD Hammer CPUコア電源用マルチ位相、 固定周波数コントローラ

端子説明(続き)

端子	名称	機 能
30	CRSP	正電流検出抵抗入力。CRSPは、位相1のインダクタ電流の高精度検出用の正差動入力です。電流検出抵抗をCRSPとCRSNの間に接続します。電流検出抵抗が全位相(CSP、CSN)で使用されている場合は、CRSPを V_{CC} に接続し、CRSNをフロートさせると、この追加電流検出(CRSP、CRSN)機能をディセーブルすることができます。
31	CSP1	位相1の正電流検出入力。この入力は、実装された電流検出方式に応じて、電流検出抵抗またはDCR検出フィルタリングコンデンサの正端子に接続する必要があります。
32	CSN1	位相1の負電流検出入力。
33	CSN2	位相2の負電流検出入力。
34	CSP2	位相2の正電流検出抵抗入力。この入力は、実装された電流検出方式に応じて、電流検出抵抗またはDCR検出フィルタリングコンデンサの正端子に接続する必要があります。
35	CSP3	位相3の正電流検出入力。この入力は、実装された電流検出方式に応じて、電流検出抵抗またはDCR検出フィルタリングコンデンサの正端子に接続する必要があります。
36	CSN3	位相3の負電流検出入力。
37	CSN4	位相4の負電流検出入力。
38	CSP4	位相4の正電流検出入力。この入力は、実装された電流検出方式に応じて、電流検出抵抗またはDCR検出フィルタリングコンデンサの正端子に接続する必要があります。固定3位相動作にするには、CSP4を V_{CC} に接続します。
39	D0	低電圧VID DACコード入力。D0～D4の入力はプルアップを内蔵していません。これらの1.0Vロジック入力は、CPUと直接インタフェースすることを目的としています。通常モード(表4、SUS = ロー)では、出力電圧は、D0～D4のVID-DAC入力によって設定されます。サスペンドモード(SUS = ハイ)では、出力電圧はSUSVの電圧をトラッキングします。
40	D1	低電圧VID DACコード入力。

詳細

+5Vのバイアス電源(V_{CC})

MAX8707には、バッテリーのほかに+5Vの外付けバイアス電源が必要です。通常は、この+5Vのバイアス電源は、ノートブックコンピュータの95%効率、+5Vのシステム電源です。バイアス電源をコントローラの外部に配置すると、効率が向上し、PWM回路やゲートドライバで必要であった+5Vのリニアレギュレータに伴うコストが削減されます。スタンドアロン機能が必要な場合は、+5Vのバイアス電源を外付けリニアレギュレータで生成することができます。

+5Vのバイアス電源は、 V_{CC} (PWMコントローラ)と V_{DRV} (FETゲート駆動電源)を供給する必要があります。このため、最大供給電流は以下のとおりです。

$$I_{BIAS} = I_{CC} + I_{DRIVE}$$

ここでは、 I_{CC} は「電気的特性(Electrical Characteristics)」表に規定されており、 I_{DRIVE} は、ドライバのデータシートに定義されているように(位相ごとに) $f_{SW} \times Q_G$ で支配されるドライバの消費電流です。+5Vのバイアス電源がバッテリー電源より先に電源投入される場合は、起動を確保するバッテリー電圧が用意されるまで、イネーブル信号(ローからハイへのSHDN)を遅延する必要があります。

AMD Hammer CPUコア電源用マルチ位相、 固定周波数コントローラ

MAX8707

スイッチング周波数(OSC)

OSCは、位相ごとのスイッチング周波数を選択するための3レベルロジック入力です。200kHz、300kHz、及び600kHzの動作にするには、OSCをそれぞれGND、REF、または V_{CC} に直接接続します。高周波(600kHz、 $OSC = V_{CC}$)動作はアプリケーションを最小部品サイズに最適化し、スイッチング損失の増大による効率をトレードオフします。これは、負荷電流が比較的小さいポータブル機器では対応可能です。低周波(200kHz、 $OSC = GND$)動作は、部品サイズと基板面積を犠牲にして効率全体を最適化します。

インタリーブマルチ位相動作

MAX8707はすべてのアクティブ位相をインタリーブして、位相差動作を実現します。この位相差動作は入出力フィルタリング要件を最低限にし、電磁干渉(EMI)を低減して、効率を向上します。マルチ位相コントローラは、90度の位相差(4位相動作)、または120度の位相差(3位相動作)で動作するマルチ位相間の電流を共有します。各ハイスайдMOSFETは、通常動作時に同時にターンオンしません。瞬間入力電流はアクティブ位相の数によって効率的に低減され、入力電圧リップル、ESR電力損失、及びRMSリップル電流が低減されます(「入力コンデンサの選択」の項を参照)。従ってこのコントローラは高性能を発揮しながら、部品点数を最小限に抑えます。このため、コストが低下し、基板面積が節減され、部品の電力要件が緩和されるため、MAX8707はハイパワー、コスト重視のアプリケーションに最適です。

過渡位相の回復

過渡が発生すると、コントローラの応答時間は、出力電圧偏差に迅速に応答し、インダクタ電流を新たな電流レベルにスルーする能力に左右されます。マルチ位相、固定周波数コントローラは通常、クロックエッジにのみ応答し、実際の過渡イベントからの応答は遅延します。この遅延時間をなくすために、MAX8707には過渡位相の回復があります。これによってコントローラは重負荷過渡が検出されるとすぐに応答することができます。出力電圧が25mV降下したことをコントローラが検出すると、過渡検出コンパレータはオン時間の最後を実行した位相をただちに再トリガします。コントローラは、該当する発振器エッジで通常、後続する位相をトリガします。これによって1フルサイクル分、早く位相が効率的にトリガされ、総インダクタ電流スレーレートが向上し、過渡応答が迅速に行われます。

フィードバック調整アンプ

電圧ポジショニングアンプ(定常状態ドループ)

マルチ位相コントローラは、利得を電圧ポジショニング検出経路に追加するためのトランスコンダクタンスアンプを内蔵しています。電流検出入力は、1個の電流検出抵抗(CRS検出イネーブル)またはインダクタのDCR(CRS検出ディセーブル)の両端の電圧を差動的に検出します。1つの位相(CRS検出)を検出しアクティブ位相の数を乗算して、または全アクティブ位相($CRSP = V_{CC}$)の電流検出(CS_{-})入力を合計して、VPSアンプの入力が生成されます。トランスコンダクタンスアンプの出力はレギュレータの電圧ポジショニングフィードバック入力(VPS)に接続されているため、以下のようにVPSと出力電圧検出ポイント(FBS)の間の抵抗によって電圧ポジショニング利得が算出されます。

$$V_{OUT} = V_{TARGET} - R_{VPS} I_{VPS}$$

ここでは、ターゲット電圧(V_{TARGET})は「公称出力電圧の選択」の項で定義され、以下のようにトランスコンダクタンスアンプの出力電流(I_{VPS})は電流検出電圧とアクティブ位相(η_{PH})の数によって算出されます。

$$I_{VPS} = \eta_{PH} (V_{CRSP} - V_{CRSN}) G_M(VPS)$$

CRS検出のイネーブル時。または

$$I_{VPS} = \sum (V_{CSP_{-}} - V_{CSN_{-}}) G_M(VPS)$$

CRS検出のディセーブル時($CRSP = V_{CC}$)。

ここでは、 $G_M(VPS)$ は、「電気的特性(Electrical Characteristics)」表に規定されているように200 μ S(typ)です。寄生配線抵抗やフィードバックフィルタ抵抗を流れるVPS電流による出力電圧誤差をなくすために、もう1つのトランスコンダクタンスアンプがFBS入力で大きさが等しく極性が逆の電流を生成します。

VPSをFBSに直接短絡して、電圧ポジショニングをディセーブルします。

AMD Hammer CPUコア電源用マルチ位相、 固定周波数コントローラ

MAX8707

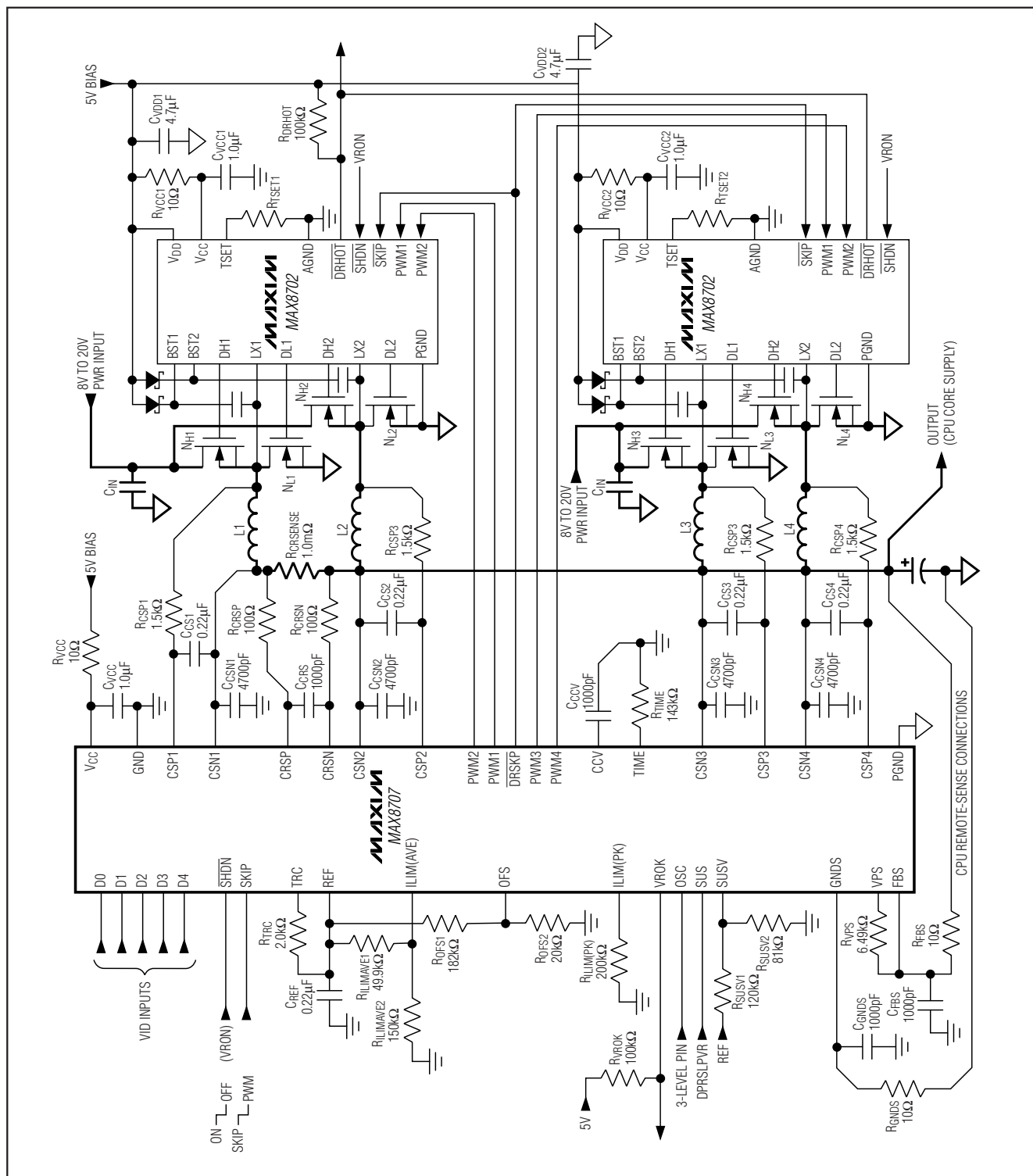


図1. 標準MAX8707 AMD Hammerアプリケーション回路

AMD Hammer CPUコア電源用マルチ位相、 固定周波数コントローラ

MAX8707

過渡ドループアンプ

MAX8707コントローラは過渡ドループトランスコンダクタンスアンプを内蔵し、CPUアプリケーションによくある瞬間負荷過渡を処理します。この過渡ドループアンプによって、負荷過渡時に適切な電圧ポジショニングスロープが設定され、低速な定常状態の電圧ポジショニングアンプが補完されます。電流検出入力は、CSP_及びCSN_電流検出素子(インダクタのDCRまたは電流検出抵抗)の両端の電圧を差動的に検出します。トランスコンダクタンスアンプの出力はレギュレータの過渡応答入力(TRC)に接続されているため、TRCとリファレンス電圧(REF)の間の抵抗によって、「マルチ位相、固定周波数設計手順」の項に規定されているように過渡電圧ポジショニング利得が決定されます。

電圧ポジショニングが不要の場合は、 R_{DR00P} は最悪の場合の過渡負荷の最大出力電圧サグによって定義され($\Delta V_{OUT} / \Delta I_{OUT}$)、安定性要件に制約されます。TRCは、シャットダウン時にはハイインピーダンスです。

差動リモート検出

マルチ位相コントローラは差動リモート検出入力を備え、プリント基板配線及びプロセッサ電源端子の電圧降下の影響を排除します。

MAX8707のGNDSアンプはオフセットをターゲット電圧に直接追加し、グランド経路の電圧降下を打ち消すように出力電圧を調整します。フィードバック検出(FBS)、電圧ポジショニング抵抗(R_{VPS})、及びグランド検出(GNDS)入力をプロセッサのコア電源リモート検出出力に直接接続します。

積分器アンプ

積分器アンプは、VPS電圧のDC平均値をターゲット電圧と等しくします。このトランスコンダクタンスアンプはフィードバック電圧を内蔵し、レギュレーション電圧を微調整して(図2)、出力リップル電圧とは関係なく高精度DC出力電圧レギュレーションを実現します。積分器アンプは、出力電圧を $\pm 100\text{mV}$ (typ)シフトする能力を備えています。差動入力電圧範囲は、DCオフセットやACリップルを含め、全部で最低 $\pm 60\text{mV}$ です。積分時定数は、CCV端子の外付け補償コンデンサによって容易に設定することができます。 $470\text{pF} \times (4 / \eta_{PH})$ 以上のセラミックコンデンサを使用します。

MAX8707は、パルススキップモード(SKIP = ハイ)で行われる全遷移の開始時にアンプの作動入力どうしを短絡接続して、積分器をディセーブルします。遷移が終了し(内部ターゲットはセトリング)、出力がレギュレーション範囲内に入った(エラーコンパレータのエッジを検出)20 μs 後まで、積分器はディセーブル状態を維持します。

表1. 標準マルチ位相アプリケーション用の
部品の選択

DESIGNATION	MAX8707 AMD HAMMER COMPONENTS
	Circuit of Figure 1
Input Voltage Range	7V to 24V
VID Output Voltage (D4–D0)	1.50V (D4–D0 = 00010)
SUSV Suspend Voltage (SUS = High)	0.80V
Maximum Load Current	80A
Number of Phases (η_{TOTAL})	4 phases (1) MAX8705 + (2) MAX8702
Inductor (Per Phase)	0.56 μH , 1.6m Ω Panasonic ETQP4LR56WFC
Switching Frequency (Per Phase)	300kHz (OSC = REF)
High-Side MOSFET (N_H , Per Phase)	Siliconix (1) Si7892DP
Low-Side MOSFET (N_L , Per Phase)	Siliconix (2) Si7356DP
Total Input Capacitance (C_{IN})	(8) 10 μF , 25V TDK C3225X7R1E106M Taiyo Yuden TMK325BJ106MN
Total Output Capacitance (C_{OUT})	(6) 330 μF , 2.5V, 9m Ω Sanyo 2R5TPE330M9
Current-Sense Resistor (R_{SENSE})	1.0m Ω Panasonic ERJM1WTJ1M0U

電圧ポジショニングがディセーブルされると(VPS = FBS)、適切なDC出力電圧精度を保証するために、過渡ドループは積分器アンプの最低設定範囲 $\pm 80\text{mV}$ を超えない必要があります。

オフセットアンプ

マルチ位相コントローラは、小さなオフセットを電圧ポジショニング負荷直線に追加するための第5アンプを内蔵しています。このオフセットアンプはターゲット電圧で直接合計し、オフセット利得をDACコードから独立にします。このアンプは、出力を $\pm 100\text{mV}$ オフセットする能力を備えています。オフセットは、OFS入力で抵抗分圧器を使って調整します。0~0.8Vの入力の場合は、オフセットアンプは負オフセットを、OFS入力($V_{OFFSET} = -0.125 \times V_{OFS}$)に発生する電圧の1/8に等しい出力に追加します。1.2V~2Vの入力の場合は、オフセットアンプは正オフセットを、OFS入力($V_{OFFSET} = 0.125 \times (V_{REF} - V_{OFS})$)に発生する電圧とリファレンス電圧間の電位差の1/8に等しい出力

AMD Hammer CPUコア電源用マルチ位相、 固定周波数コントローラ

MAX8707

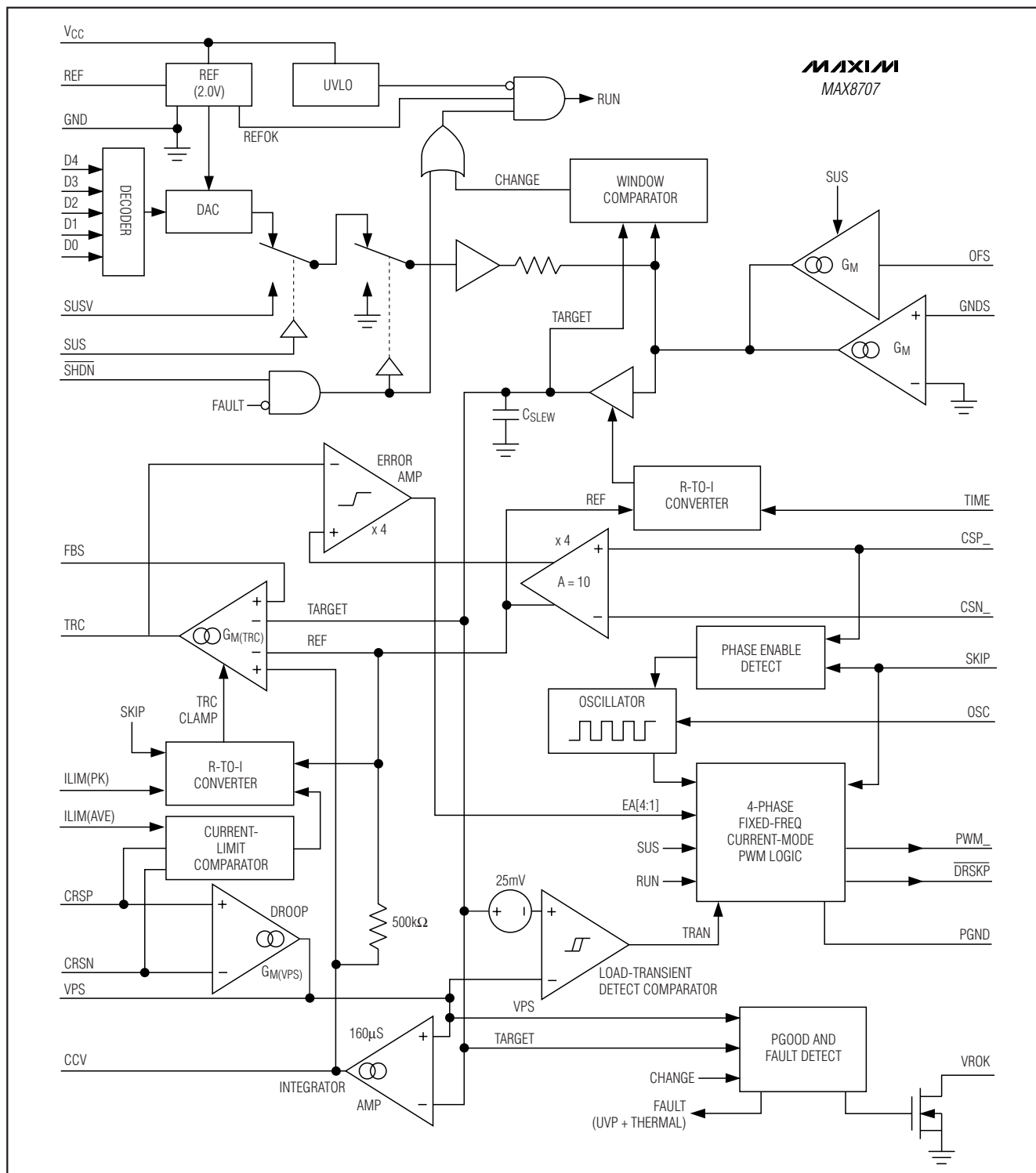


図2. MAX8707のファンクションダイアグラム

AMD Hammer CPUコア電源用マルチ位相、 固定周波数コントローラ

MAX8707

表2. 部品メーカー

MANUFACTURER	WEBSITE
BI Technologies	www.bitechnologies.com
Central Semiconductor	www.centralsemi.com
Coilcraft	www.coilcraft.com
Coiltronics	www.coiltronics.com
Fairchild Semiconductor	www.fairchildsemi.com
International Rectifier	www.irf.com
Kemet	www.kemet.com
Panasonic	www.panasonic.com
Sanyo	www.secc.co.jp
Siliconix (Vishay)	www.vishay.com
Sumida	www.sumida.com
Taiyo Yuden	www.t-yuden.com
TDK	www.component.tdk.com
TOKO	www.tokoam.com

表3. 動作モードの真理値表

SHDN	SUS	SKIP	OFS	出力電圧	動作モード
GND	X	X	X	GND	低電力シャットダウンモード。PWM_出力はローにされ、コントローラはディセーブルされます。供給電流は10μA(max)まで低減します。
V _{CC}	GND	GND	GND or REF	D0-D4 (no offset)	通常動作。無負荷出力電圧は、選択されたVID DACコードによって決まります(D0~D4、表4)。
V _{CC}	GND	V _{CC}	GND or REF	D0-D4 (no offset)	パルススキップ動作。SKIPがハイにプルされると、MAX8707はすぐにパルススキップ動作に入り、軽負荷での自動PWM/PFM切替えを実現します。V _{ROK} 上限スレッショルドがブランクにされます。
V _{CC}	GND	X	0 to 0.8V or 1.2V to 2.0V	D0-D4 (plus offset)	ディープスリープモード。無負荷出力電圧は、選択されたVID-DACコード(D0~D4、表4)と、OFSで設定されたオフセット電圧によって決まります。
V _{CC}	V _{CC}	X	X	SUSV (no offset)	サスペンドモード/1位相スキップ。無負荷出力電圧はSUSVにあるサスペンド電圧によって決まり、その他すべてのアクティブな動作モードを無効にします。
V _{CC}	X	X	X	GND	障害モード。障害ラッチは、UVPまたはサーマルシャットダウンによって設定されています。V _{CC} 電源がサイクルされるかSHDNがトリグされるまで、コントローラはFAULTモードにとどまります。

X = 任意

AMD Hammer CPUコア電源用マルチ位相、 固定周波数コントローラ

に追加します。この方式によって、コントローラは単一入力の正及び負オフセットに対応します。折線線形伝達関数は、図3に示されています。ゼロ以下、2.0V以上、及び0.8V～1.2Vの伝達関数の領域は設定されていません。これらの領域ではOFS入力は許可されず、出力へのそれぞれの影響は定められていません。

コントローラは、サスペンドモード(SUS = ハイ)時にオフセットアンプをディセーブルします。

公称出力電圧の選択

以下の式で定義されるようにオフセット電圧及びリモートグランド検出設定(V_{GND5})に加えて、選択された電圧リファレンス(VID DACまたはSUSV)によって、公称無負荷出力電圧(V_{TARGET})は設定されます。

$$V_{TARGET} = V_{DAC} + V_{OFFSET} + V_{GND5}$$

ここでは、SUS = GNDです。

ここでは、 V_{DAC} は通常動作(SUS = ロー、表4)時の選択されたVID電圧で、 V_{OFFSET} はOFS端子で設定されたオフセット電圧です(図3)。サスペンドモード(SUS = ハイ)では、オフセット電圧アンプはディセーブルされ、ターゲット電圧はSUSV入力電圧をトラッキングします。

$$V_{TARGET} = V_{SUSV} + V_{GND5}$$

SUS = V_{CC} の場合。

MAX8707は、SUSVサスペンド電圧、グランド(コントローラディセーブル)、またはVID DACの出力という3種類の入力(図2)のうちいずれか1つから選択するマルチプレクサを使用します。起動時に、MAX8707は、グランドから、デコードされたD0～D4(SUS = ロー)電圧またはSUSV電圧(SUS = ハイ)にターゲット電圧をスルーします。

DAC入力(D0～D4)

通常強制PWM動作(SUS = ロー)の間に、DACは、D0～D4の入力を使って出力電圧を設定します。D0～D4は、CPUと直接インタフェースすることを目的とした低電圧(1.0V)ロジック入力です。D0～D4を未接続状態にしないでください。MAX8707がアクティブの間にD0～D4を変更し、新たな出力電圧レベルへの遷移を開始することができます。D0～D4を同時に変更し、ビット間に50ns以上のスキューが発生しないようにします。さもないと、誤ったDAC測定値によって、誤った電圧レベルへの一時的遷移が発生し、続いて正しい電圧レベルへの目的への遷移が行われるため、遷移時間全体が長くなるおそれがあります。利用可能なDACコードとその出力電圧結果は、AMD Hammer(表4)の仕様に準拠しています。

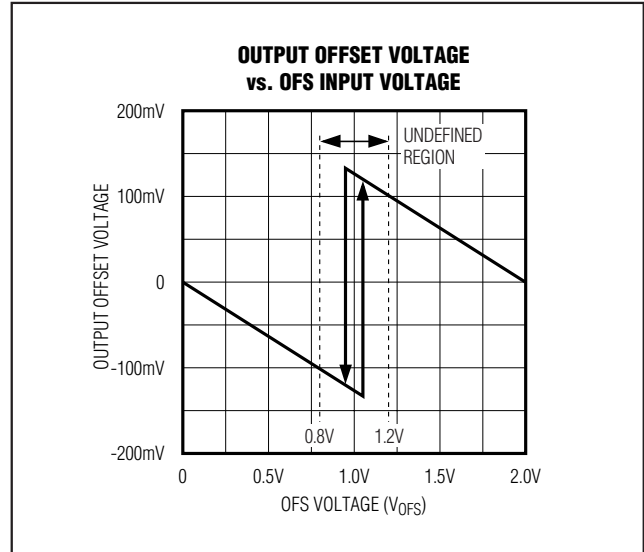


図3. 出力オフセット電圧 対 OFS入力電圧

サスペンドモード

プロセッサが低電力サスペンドモードに入ると、プロセッサはレギュレータをより低い出力電圧に設定し、電力消費を低減します。MAX8707は、バッファ付サスペンド電圧入力(SUSV)とデジタルSUS制御入力を備えています。サスペンド電圧は、REF～SUSV～アナロググランド間にある外付け抵抗分圧器によって設定されます。サスペンド電圧設定範囲は0.4V～2.0Vです(V_{REF})。

CPUが動作をサスペンドさせると(SUS = ハイ)、コントローラはオフセットアンプをディセーブルし、D0～D4で設定された5ビットVID-DACコードを無効にして、出力電圧をSUSV電圧で設定されたターゲット電圧にスルーします。遷移の間に、スルーレートコントローラがサスペンドモード電圧に達した20μs後まで、MAX8707は両方のVROKスレッシュホールドをブランクにします。20μsのタイマが過ぎると、MAX8707(SKIPはローにプル)は自動的に1位相、パルススキップ制御方式に切り替わり、 $\overline{DRSKP}$ をローにして、上限VROKスレッシュホールドをブランクにします。

出力電圧遷移タイミング

MAX8707は制御されてモード遷移を行い、入力サージ電流を自動的に最低限に抑えます。この機能によって、回路設計者は理想に近い遷移を実現することができ、どの出力容量でも最低のピーク電流で新たな出力電圧レベルへのジャストインタイムの遷移が保証されます。

AMD Hammer CPUコア電源用マルチ位相、 固定周波数コントローラ

MAX8707

表4. AMD Hammerの出力電圧VID DACコード(SUS = GND)

D4	D3	D2	D1	D0	OUTPUT VOLTAGE (V)	D4	D3	D2	D1	D0	OUTPUT VOLTAGE (V)
0	0	0	0	0	1.550	1	0	0	0	0	1.150
0	0	0	0	1	1.525	1	0	0	0	1	1.125
0	0	0	1	0	1.500	1	0	0	1	0	1.100
0	0	0	1	1	1.475	1	0	0	1	1	1.075
0	0	1	0	0	1.450	1	0	1	0	0	1.050
0	0	1	0	1	1.425	1	0	1	0	1	1.025
0	0	1	1	0	1.400	1	0	1	1	0	1.000
0	0	1	1	1	1.375	1	0	1	1	1	0.975
0	1	0	0	0	1.350	1	1	0	0	0	0.950
0	1	0	0	1	1.325	1	1	0	0	1	0.925
0	1	0	1	0	1.300	1	1	0	1	0	0.900
0	1	0	1	1	1.275	1	1	0	1	1	0.875
0	1	1	0	0	1.250	1	1	1	0	0	0.850
0	1	1	0	1	1.225	1	1	1	0	1	0.825
0	1	1	1	0	1.200	1	1	1	1	0	0.800
0	1	1	1	1	1.175	1	1	1	1	1	No CPU*

* No CPUモード：このコントローラは、シャットダウンスルーレートで出力電圧を0VまでランブダウンすることによってNo CPUモードに入ります。No CPUモードを出るときは、コントローラは起動スルーレートを使用して、出力を新しいVID出力電圧までランブアップします。No CPUモードでは、このコントローラはスタンバイ状態になるため、VID遷移が検出される場合があります。

出力電圧遷移の初めにMAX8707は両方のVROKスレッショルドをブランクにし、遷移時にVROKオープンドレイン出力が状態を変えないようにします。このコントローラは、スルーレートコントローラがターゲット出力電圧に達した約20μs後に下限VROKスレッショルドをイネーブルしますが、コントローラが強制PWM動作にとどまる場合に限り、上限VROKスレッショルドがイネーブルされます。コントローラがパルススキップ動作に入ると、上限VROKスレッショルドはブランク状態を維持します。(抵抗R_{TIME}で設定される)スルーレートは、最大割当て時間内に遷移を終了するのに十分な速さに設定する必要があります。

遷移がパルススキップモードで発生すると、MAX8707はすべての遷移の冒頭でOVPを1.75Vに設定し、積分器をディセーブルします。遷移が終了し(内部ターゲットはセトリング)、出力がレギュレーション範囲内に入った(エラーコンパレータのエッジを検出)20μs後まで、OVPは1.75Vにとどまり、積分器はディセーブルされたままです。

MAX8707は、算出された時間内で遷移を終了するのに必要な最低レベルに電流を自動制御します。スルーレートコントローラは内蔵コンデンサと、R_{TIME}で設定された電流ソースを使って、出力電圧を遷移させます。総遷移時間は、R_{TIME}、電位差、及びスルーレートコントローラの精度(C_{SLEW}精度)に依存します。サージ電流が

ILIM(AVE)及びILIM(PK)で設定された電流制限値を下回る場合は、スルーレートは総出力容量に左右されません。サスペンドモードを出入りする電圧遷移の場合は、遷移時間(t_{TRAN})は次式で求められます。

$$t_{\text{TRAN(SUS)}} = \frac{|V_{\text{NEW}} - V_{\text{OLD}}|}{dV_{\text{TARGET}} / dt}$$

ここでは、dV_{TARGET} / dt = 6.25mV/μs x 143kΩ / R_{TIME}はスルーレート、V_{OLD}は当初の出力電圧、そしてV_{NEW}は新たなターゲット電圧です。t_{SLEW}については、「電気的特性(Electrical Characteristics)」の「時間スルーレート精度(TIME Slew-Rate Accuracy)」を参照してください。ソフトスタート及びシャットダウンの場合は、以下のようにコントローラはスルーレートを自動的に1/4に下げます。

$$t_{\text{TRAN(START)}} = t_{\text{TRAN(SHDN)}} = \frac{4V_{\text{TARGET}}}{dV_{\text{TARGET}} / dt}$$

すべてのダイナミックVID遷移では、VID入力(D0～D4)がクロックされるレートによって、R_{TIME}値で設定された最大スルーレート制限値でスルーレートを設定します。R_{TIME}の実用的な範囲は47kΩ～392kΩであり、それぞれ19mV/μs～2.28mV/μsのスルーレートに対応します。出力電圧はスルーされたターゲット電圧をトラッキングして、遷移が比較的平滑化されます。

AMD Hammer CPUコア電源用マルチ位相、 固定周波数コントローラ

出力電圧遷移を行うのに必要な1位相当りの平均インダクタ電流は、以下のとおりです。

$$I_L \cong \frac{C_{OUT}}{\eta_{PH}} \times (dV_{TARGET} / dt)$$

ここでは、 dV_{TARGET} / dt は必要なスルーレート、 C_{OUT} は総出力容量、そして η_{PH} はアクティブ位相の数です。

サスペンド遷移 (強制PWM動作を選択)

MAX8707が強制PWM動作(SKIPがローにプル)に設定されている時にサスペンドモードに入ると、コントローラは R_{TIME} で設定されたスルーレートで設定SUSV電圧まで出力電圧をランプダウンします。遷移が終了し、内部ターゲット電圧がSUSV電圧と等しくなった20 μ s後まで、コントローラはVROK(強制ハイインピーダンス)をブランクにしています。このブランキング時間が過ぎると、コントローラは位相2、3、及び4を自動的にシャットダウンし($\overline{DRSKP}$ がローにプル)、1位相の、パルススキップ動作に入ります。VROKは、スキップモードで下限スレッショルドのみを監視します。

MAX8707はサスペンドモード(SUSがローにプル)から抜けると、出力電圧が R_{TIME} で設定されたスルーレートでランプアップされるように、イネーブルされた全位相をただちに起動します($\overline{DRSKP}$ がハイにプル)。遷移が終了し、内部ターゲット電圧が選択したVID-DAC電圧と等しくなった20 μ s後まで、コントローラはVROK(強制ハイインピーダンス)をブランクにしています。

サスペンド遷移 (パルススキップ動作を選択)

SUSがハイになったときにMAX8707がパルススキップ動作(SKIP = ハイ)に設定されている場合は、MAX8707は位相2、3、及び4をただちにディセーブルし($\overline{DRSKP}$ はローにプル)、パルススキップ動作に入ります(図5)。出力は、負荷と出力容量によって設定されたレートで低減します。内部ターゲットは依然としてランプダウンし、新たなターゲットに達した後、さらに20 μ sが経過するまで、VROKはハイインピーダンス状態を維持します。この期間が過ぎると、VROKは下限スレッショルドのみを監視します。

MAX8707がディープスリープから抜けると(SUSがローにプル)、内部ターゲットを新たなターゲットに向かってスルーし始めます。出力電圧が内部ターゲットを上回っている間は、コントローラはスキップモードにとどまります。内部ターゲットが出力電圧に近づくと、出力電圧が R_{TIME} で設定されたスルーレートでランプアップされるように、MAX8707はイネーブルされた

全位相を起動します($\overline{DRSKP}$ がハイにプル)。遷移が終了した後20 μ s後まで、コントローラはVROK(強制ハイインピーダンス)をブランクにしています。

強制PWM動作(通常モード)

ソフトスタート、シャットダウン、及び通常動作の間は(CPUがアクティブに移動しているとき(SKIP = ロー、表5))、MAX8707は低ノイズ、強制PWM制御方式で動作します。強制PWM動作によって、 $\overline{DRSKP}$ はハイになり、ドライバがゼロクロスコンパレータをディセーブルし、ローサイドゲート駆動波形が常にハイサイドゲート駆動波形と相補的になるように強制されます。このため、スイッチング周波数は固定され、軽負荷でインダクタ電流が逆になり、出力コンデンサを迅速に放電することによって高速、高精度、負出力電圧遷移が行われます。

強制PWM動作には以下の代償があります：即ち無負荷の+5Vバイアス電源電圧電流が、外付けMOSFETとスイッチング周波数に応じて位相当たり10mA~200mAを維持します。軽負荷状態で高効率を維持するために、コントローラはサスペンドモードに入った後に低電力パルススキップ制御方式に切り替わります。

軽負荷パルススキップ動作

MAX8707は、余分の位相をディセーブルし、ドライバのゼロクロスコンパレータをイネーブル/ディセーブルするための軽負荷動作モード制御入力(SKIP)を内蔵しています。ドライバのゼロクロスコンパレータがイネーブルされると($\overline{DRSKP}$ がローにプル)、コントローラはディセーブルされる位相のPWM_をローにします。このため、電流検出力がゼロインダクタ電流を検出したときにドライバはDL_をローにプルします。これによって、インダクタが出力コンデンサを放電しなくなり、コントローラが軽負荷状態でパルスをスキップするようになり、出力の過充電を回避します。ゼロクロスコンパレータがディセーブルされると、各コントローラは軽負荷状態でPWM動作を維持します(強制PWM)。

MAX8707が強制PWM動作(SKIPがローにプル)に設定されている時にサスペンドモードに入ると、ターゲット電圧が設定SUSV電圧に達した20 μ s後に、コントローラはパルススキップ制御方式に自動的に切り替わります。

パルススキップ動作がイネーブルされると、出力電圧がフィードバックスレッショルドを上回り、かつ電流検出電圧がIdle Mode™ 電流検出スレッショルド($V_{IDLE} = 0.1 \times V_{PKLIMIT}$)を上回ると、コントローラはオン時間を終了します。重負荷状態では、連続インダクタ電流はIdle Mode電流検出スレッショルド以上を維持します。

AMD Hammer CPUコア電源用マルチ位相、 固定周波数コントローラ

MAX8707

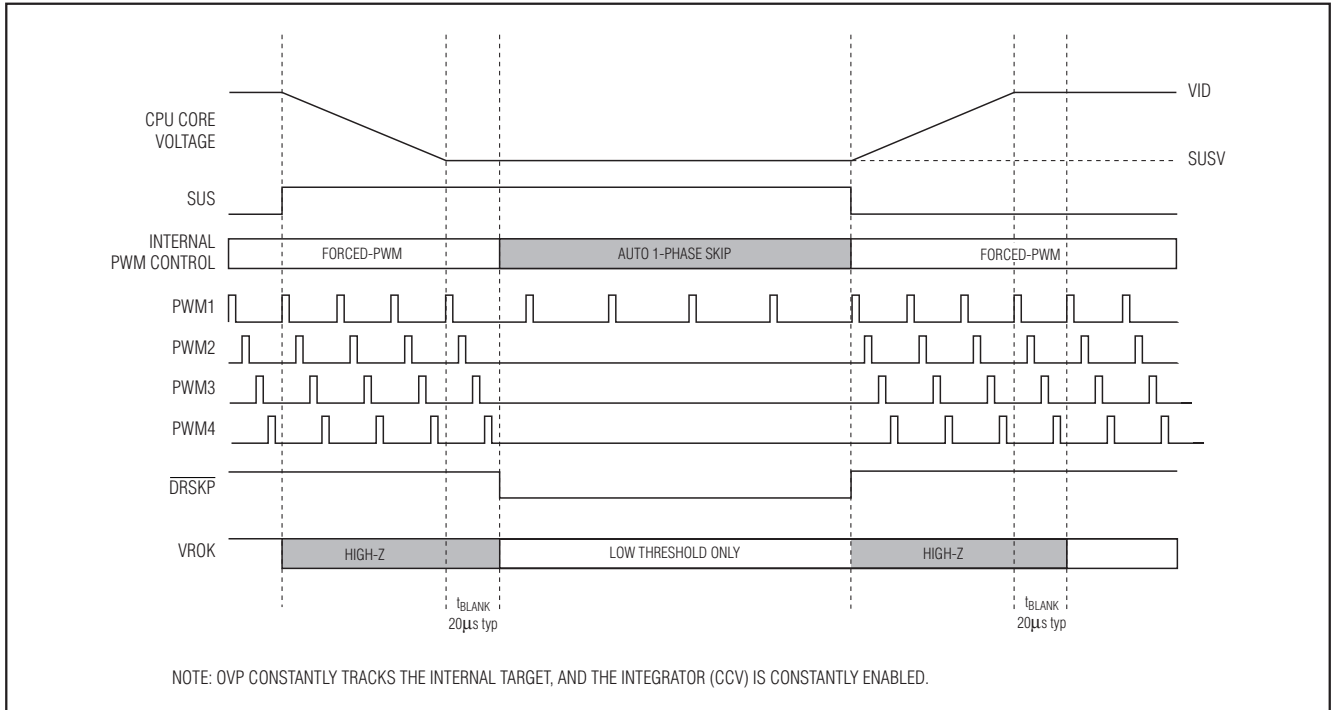


図4. 強制PWMモードでのサスペンド遷移(SKIP = ロー)

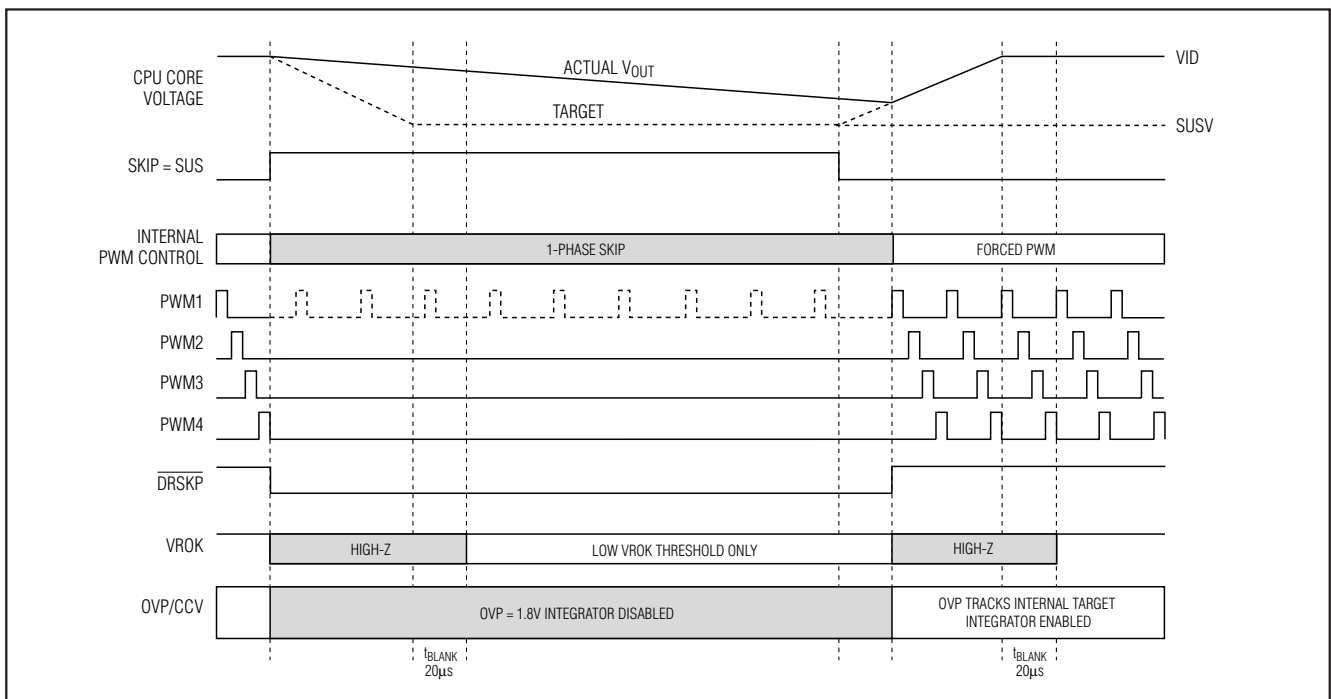


図5. パルススキップ動作でのサスペンド遷移(SKIP = SUS)

AMD Hammer CPUコア電源用マルチ位相、 固定周波数コントローラ

表5. SKIPの設定

SKIP (入力)	SUS (入力)	MODE	DRSKP (出力)	動作
Low (GND)	Low (GND)	Multiphase Forced-PWM	High (VDD)	コントローラは一定スイッチング周波数で動作し、 低ノイズ強制PWM動作を行います。コントローラはゼロ クロスコンパレータをディセーブルし、ローサイドゲート 駆動波形が常にハイサイドゲート駆動波形と相補的になる ようにします。
	High (3.3V or VCC)	1-Phase Pulse Skipping	Low (PGND)	ターゲット電圧がSUSV電圧に達した20μs後に、コント ローラはパルススキップ動作に自動的に切り替わります。 パルススキップ動作によって、コントローラは軽負荷状態 でPFM動作になります。その他の3つの位相がディセー ブルの間は(PWM2、PWM3、及びPWM4がローにプル)、 位相1はアクティブ状態を維持します。
High (>1.2V)	Don't Care	1-Phase Pulse Skipping	Low (PGND)	パルススキップ動作によって、コントローラは軽負荷 状態でPFM動作になります。その他の3つの位相が ディセーブルの間は(PWM2、PWM3、及びPWM4が ローにプル)、位相1はアクティブ状態を維持します。

このため、オン時間はフィードバック電圧スレッシュホールドのみに依存します。軽負荷状態では、コントローラはフィードバック電圧スレッシュホールド以上を維持します。このためオン時間の期間は、ILIM(PK)で設定された全負荷電流制限スレッシュホールドの約10%であるIdle Mode電流検出スレッシュホールドのみに依存します。

SKIPがハイにプルされている間にコントローラがサスペンドモードに入ると、マルチ位相コントローラは3つの位相をただちにディセーブルし、メイン位相(PWM1)のみがアクティブを維持します。パルススキップ時に、コントローラは上限VROKスレッシュホールドをブランクにし、OVPスレッシュホールドは選択されたVID DACコードをトラッキングします。MAX8707は、SKIPの設定とは関係なく、ソフトスタート及びソフトシャットダウン時に強制PMW動作を自動的に使用します。

Idle Mode電流検出スレッシュホールド

電流検出電圧がIdle Mode電流検出スレッシュホールド($V_{IDLE} = 0.1 \times V_{PKLIMIT}$)を超えるまでコントローラはオン時間を終了することができないため、Idle Mode電流検出スレッシュホールドは軽負荷のレギュレータにオン時間ごとに最低量のエネルギーをソースさせます。ゼロクロスコンパレータによってスイッチングレギュレータは電流をシンクできないため、コントローラは出力の過充電を回避するためにパルススキップする必要があります。クロックエッジが発生したときに、出力電圧がフィードバックスレッシュホールドを依然として上回っている場合は、コントローラは別のオン時間を

起動しません。このため、コントローラが軽負荷状態で出力電圧リップルの谷間を実際にレギュレーションするようになります。

自動パルススキップクロスオーバー

スキップモードでは、MAX8707は3つの位相をディセーブルし、DRSKPをローにして、スキップモードドライバにゼロクロスコンパレータを起動させます。このため、PFMへの固有の自動切換えが軽負荷で行われ(図6)、高効率の動作モードになります。この切替えは、インダクタ電流のゼロクロスでローサイドスイッチオン時間を切り捨てるコンパレータに対応しています。ドライバのゼロクロスコンパレータは、ローサイドMOSFETのインダクタ電流を検出します(スキップモードドライバのデータシートを参照)。V_{LX} - V_{PGND}がゼロクロススレッシュホールドを下回ると、ドライバはDLをローにします。このメカニズムによって、パルススキップPFM動作と非スキップPWM動作間のスレッシュホールドが、連続及び不連続のインダクタ電流動作間の境界(別名、臨界伝導点)と一致します。PFM/PWMクロスオーバーが発生する負荷電流レベルI_{LOAD(SKIP)}は、次式で求められます。

$$I_{LOAD(SKIP)} = \frac{V_{OUT}(V_{IN} - V_{OUT})}{2V_{IN}f_{SW}L}$$

軽負荷でパルススキップ動作が起動すると、スイッチング波形がノイズが多く、非同期的に見える場合がありますが、これは高い軽負荷効率をもたらす通常の

Idle ModeはMaxim Integrated Products, Inc.の商標です。

AMD Hammer CPUコア電源用マルチ位相、 固定周波数コントローラ

MAX8707

動作状態です。PFMノイズと軽負荷効率のトレードオフは、インダクタ値を変更して行われます。通常、インダクタ値が小さくなると効率対負荷曲線が広がり、一方、値が大きくなると全負荷効率が向上し(コイル抵抗が一定と想定)、出力電圧リップルが低減します。大きなインダクタ値を使うデメリットには、物理サイズの増大と負荷過渡応答の悪化などがあります(特に低入力電圧レベルで)。

電流検出

各位相の出力電流は差動的に検出されます。MAX8707の各位相は、完全差動電流検出用の独立したリターン経路を備えています。各位相の低オフセット電圧と高利得(10V/V)差動電流アンプによって、低抵抗電流検出抵抗を使用して消費電力を最低限に抑えることができます。各位相の出力で電流を検出すると、ノイズ反応性の低減、位相間の電流共有の高精度化、電流検出抵抗や出力インダクタDC抵抗を利用する柔軟性などの利点がもたらされます。

出力インダクタのDC抵抗(R_{DCR})を使用すると、効率が向上します。この設定では、出力電圧降下誤差予算でインダクタのDCRの初期許容誤差及び温度係数を明らかにする必要があります。この電流検出方式はRCフィルタリング回路を使って、出力インダクタから電流情報を取り出すことができます(図7)。RC回路の時定数は、以下のようにインダクタの時定数(L/R_{DCR})と一致させる必要があります。

$$\frac{L}{R_{DCR}} = R_{EQ} C_{SENSE}$$

ここでは、 C_{SENSE} は検出コンデンサで、 R_{EQ} は等価検出抵抗です。電流検出入力バイアス電流(I_{CSP} 及び I_{CSN})に起因する電流検出誤差を最低限に抑えるには、 $2k\Omega$ 以下の R_{EQ} を選択し、上記の式を使って検出容量(C_{SENSE})を算出します。許容誤差仕様が5%のコンデンサと許容誤差仕様が1%の抵抗を選択します。この電流検出方式には温度補償が推奨されます。

高精度出力電圧ポジショニング用に電流検出抵抗を使用するときは(MAX8707の場合は、CRSP~CRSN間)、差動RCフィルタ回路を使って、電流検出抵抗の等価直列インダクタンスをキャンセルする必要があります(図7)。インダクタDCR検出方式と同様に、RCフィルタの時定数は、以下のように電流検出抵抗の寄生インダクタンスで生成される L/R 時定数と一致させる必要があります。

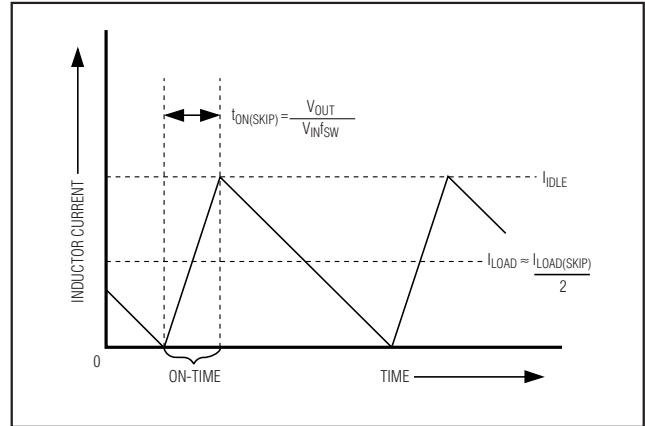


図6. パルススキップ/不連続クロスオーバーポイント

$$\frac{L_{ESL}}{R_{SENSE}} = R_{EQ} C_{SENSE}$$

ここでは、 L_{ESL} は電流検出抵抗の等価直列インダクタンス、 R_{SENSE} は電流検出抵抗値、 C_{SENSE} は補償コンデンサ、そして R_{EQ} は等価補償抵抗です。

電流バランス

固定周波数、マルチ位相、電流モードアーキテクチャによって、各位相は電流バランスを自動的に維持します。発振器がオン時間をトリガすると、増幅差動電流検出電圧が内蔵スレッショルド電圧($V_{REF} - V_{TRC}$)に達するまで、コントローラはオン時間を終了しません。この制御方式は各位相のピークインダクタ電流をレギュレーションし、適切にバランスを維持させます。このため、平均インダクタ電流の変動は、主に電流検出素子とインダクタンス値の変動に依存しています。

ピーク/平均電流制限

MAX8707の電流制限回路は、高速ピークインダクタ電流検出アルゴリズムを採用しています。アクティブ位相の電流検出信号(CSP~CSN)がピーク電流制限スレッショルドを超えると、PWMコントローラはオン時間を終了します。また、MAX8707は、CRSPとCRSNの間の電流検出抵抗を使ってインダクタ電流を高精度で制限する、より低速な平均電流検出も内蔵しています。この平均電流検出スレッショルドを超えると、電流制限回路はピーク電流制限スレッショルドを下げ、平均インダクタ電流を効率的に低減します。「設計手順」の「電流制限」の項を参照してください。

AMD Hammer CPUコア電源用マルチ位相、 固定周波数コントローラ

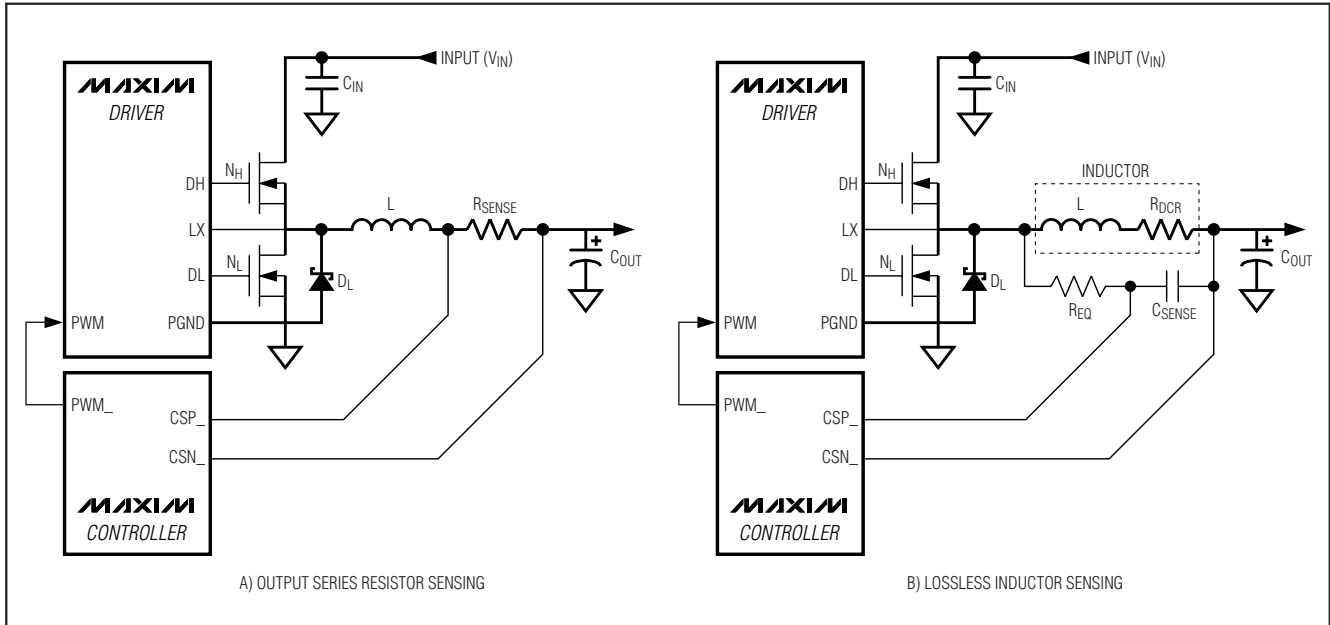


図7. 電流検出方式

電源投入シーケンス(POR、UVLO)

V_{CC} が約2Vを上回るとパワーオンリセット(POR)が行われ、障害ラッチをリセットし、動作させるためにコントローラを準備します。 V_{CC} 低電圧ロックアウト(UVLO)回路はスイッチングを禁止し、 V_{CC} が4.25Vを上回るまで $\overline{DRSKP}$ をハイにし、PWM_出力をローにプルします。システムがコントローラをイネーブルし、 V_{CC} が4.25V以上になり、 $\overline{SHDN}$ がハイにプルされると、コントローラはリファレンスを起動します。リファレンスがレギュレーション範囲内にあると、以下のように R_{TIME} で設定されるスルーレートの1/4で、コントローラは出力電圧をターゲット電圧、VID DACの出力(SUS = ロー)またはSUSVサスペンド電圧(SUS = ハイ)にスルーし始めます。

$$t_{TRAN(START)} = \frac{4V_{TARGET}}{dV_{TARGET}/dt}$$

ここでは、 $dV_{TARGET}/dt = 6.25mV/\mu s \times 143k\Omega/R_{TIME}$ はスルーレートです。ソフトスタート回路は可変電流制限を使用しないため、全出力電流をすぐに利用することができます。MAX8707がターゲット電圧に達した約20 μs 後に、 $\overline{VROK}$ はハイインピーダンスになります。

自動起動の場合は、バッテリー電圧が V_{CC} より先に用意される必要があります。バッテリー電圧がない状態でコントローラが出力をレギュレーション範囲内に移行させようとすると、障害ラッチがトリップします。

$\overline{SHDN}$ にトグルするかまたは V_{CC} 電源を1V以下にサイクルして、障害ラッチがクリアされるまで、コントローラはシャットダウン状態を維持します。

V_{CC} 電圧が4.25Vを下回る場合は、有効な決定を行うのに十分な電源電圧がないとコントローラは判断します。出力を過電圧障害から保護するために、コントローラはただちにシャットダウンし、 $\overline{DRSKP}$ をハイにして、PWM_出力をローにプルします。

シャットダウン

$\overline{SHDN}$ がローになると、MAX8707は低電力シャットダウンモードに入ります。 $\overline{VROK}$ がただちにローにプルされ、以下のように出力電圧が、 R_{TIME} で設定されたスルーレートの1/4でランプダウンします。

$$t_{TRAN(SHDN)} = \frac{4V_{OUT}}{dV_{TARGET}/dt}$$

ここでは、 $dV_{TARGET}/dt = 6.25mV/\mu s \times 143k\Omega/R_{TIME}$ はスルーレートです。長い期間にわたって出力をスルーして出力コンデンサを徐々に放電すると、平均負インダクタ電流がローになります(減衰応答)。このため、ローサイドMOSFETを永続的にターンオンして、コントローラが出力を急速放電する際に発生する負出力電圧偏移がなくなります(低減衰応答)。これによって、負出力電圧偏移をクランプするために出力とグラウンド間に通常、接続されるショットキダイオードが不要になります。コントローラが0Vのターゲットに達すると、

AMD Hammer CPUコア電源用マルチ位相、 固定周波数コントローラ

MAX8707

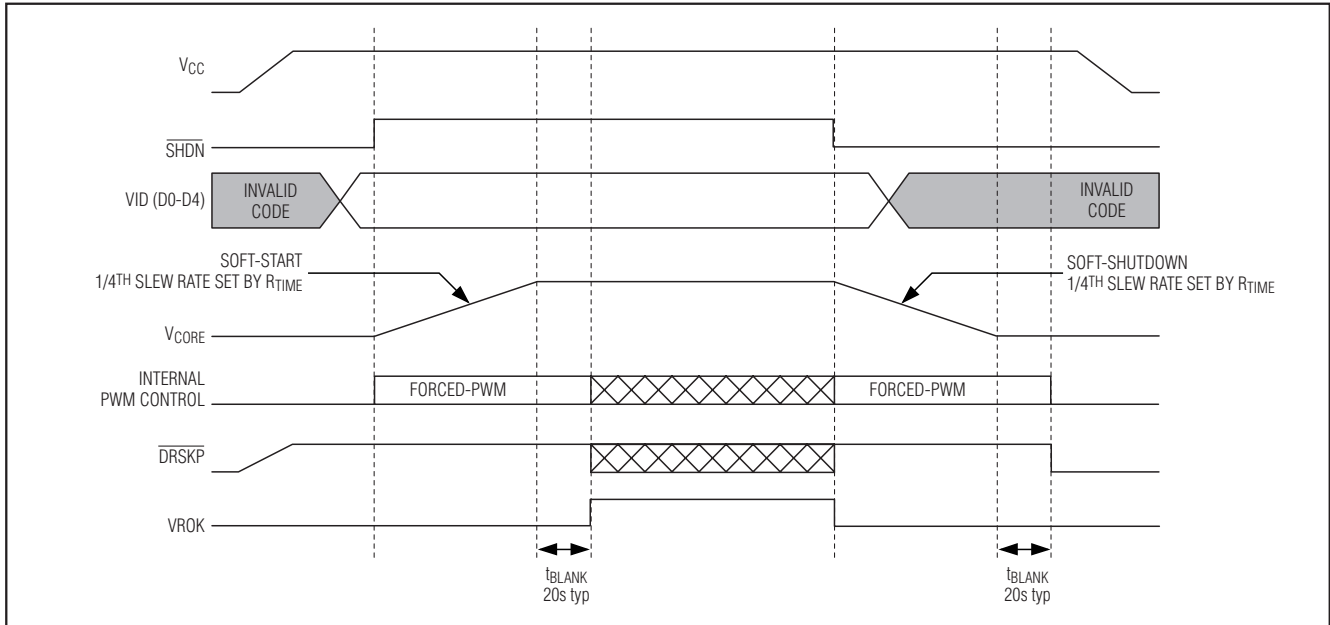


図8. 電源投入及びシャットダウンシーケンスタイミングダイアグラム

ドライバはディセーブルされ($\overline{\text{DRSKP}}$ はローにされ、PWM_出力はローにプル)、リファレンスはターンオフし、消費電流が約10 μA (max)まで低減します。障害状態(出力UVLOまたはサーマルシャットダウン)によってシャットダウンシーケンスが作動すると、コントローラが再起動しないように保護回路は障害ラッチを設定します。障害ラッチをクリアし、コントローラを再作動するには、 $\overline{\text{SHDN}}$ をトグルするか、または V_{CC} を1V以下にサイクルします。

障害保護

出力過電圧保護(ラッチなし)

過電圧保護(OVP)回路は、大電流を流し、バッテリーヒューズを切断して、短絡したハイサイドMOSFETからCPUを保護するように設計されています。MAX8707は、過電圧障害があるかどうか出力を継続的に監視します。出力電圧が設定ターゲット電圧を200mV以上上回ると、コントローラはOVP障害を検出します。パルススキップ動作(SKIP立上りエッジ)に入ると、出力電圧が最初にターゲット電圧を下回るまで、OVPスレッショルドは1.75Vに設定されています。出力がレギュレーションされているとことがMAX8707によって検出されると($V_{\text{OUT}} \approx V_{\text{TARGET}}$)、OVPスレッショルドはターゲット電圧を再度トラッキングし始めます。OVP回路が過電圧障害を検出すると、すぐに強制PWM動作に入り、 $\overline{\text{DRSKP}}$ をハイにプルします。

その結果、ドライバはローサイドゲートドライバをハイにして($\text{DL} = V_{\text{DD}}$)、ハイサイドゲートドライバをローにプルします($\text{DH} = \text{LX}$)。出力電圧がOVPスレッショルドを下回るまで、コントローラはオン時間パルスを開始しません。このアクションによって、同期整流器MOSFETが100%デューティでターンオンされ、続いて出力フィルタコンデンサが急速放電されて、出力がローになります。(ハイサイドMOSFETの短絡など)過電圧をもたらした状態が持続する場合は、バッテリーヒューズが切断されます。

過電圧保護は、無障害テストモードを通じてディセーブルすることができます(「無障害テストモード」の項を参照)。

出力低電圧保護(ラッチ付)

出力低電圧保護(UVP)機能はフォールドバック電流制限とよく似ていますが、可変電流制限の代わりにタイマを使用します。MAX8707の出力電圧が公称値の70%以下になると、コントローラはシャットダウンシーケンスを作動し、障害ラッチを設定します。コントローラが0Vの設定値までランプダウンすると、PWM_ドライバ出力をローにします。障害ラッチをクリアし、コントローラを再作動するには、 $\overline{\text{SHDN}}$ をトグルするか、または V_{CC} 電源を1V以下にサイクルします。

UVPは、無障害テストモードを通じてディセーブルすることができます(「無障害テストモード」の項を参照)。

AMD Hammer CPUコア電源用マルチ位相、固定周波数コントローラ

サーマル障害保護(ラッチ付)

MAX8707は、サーマル障害保護回路を内蔵しています。ジャンクション温度が+160℃を上回ると、サーマルセンサは障害ラッチを設定し、ソフトシャットダウンシーケンスを作動します。コントローラが0Vの設定値までランプダウンすると、PWM_ドライバ出力をローにします。SHDNをトグルするか、またはV_{CC}を1V以下にサイクルすると、ジャンクション温度が15℃冷却された後に、障害ラッチをクリアし、コントローラを再作動します。

サーマルシャットダウンは、無障害テストモードを通じてディセーブルすることができます(「無障害テストモード」の項を参照)。

無障害テストモード

障害の対象を特定するのに(最長で)数ミリ秒が必要のため、ラッチ付障害保護機能によってプロトタイプブレッドボードをデバッグする処理が困難になる場合があります。このため、障害保護(過電圧保護、低電圧保護、及びサーマルシャットダウン)をディセーブルするために無障害テストモードが用意されています。また、障害ラッチが設定されている場合は、テストモードによって障害ラッチがクリアされます。SHDNを11V~13Vにすると、無障害テストモードに入ります。

マルチ位相、固定周波数設計手順

スイッチング周波数とインダクタ動作点(リップル電流比)を選択する前に、入力電圧範囲と最大負荷電流を確定します。主な設計上のトレードオフは適切なスイッチング周波数とインダクタ動作点を選択することにあり、以下の4つの要素によって設計の残りの部分が決定されます。

入力電圧範囲：最大値(V_{IN(MAX)})は、ワーストケースのACアダプタの高電圧に対応させる必要があります。最小値(V_{IN(MIN)})は、コネクタ、ヒューズ、及びバッテリー切替えスイッチに起因する電圧降下後の最低入力電圧に対応させる必要があります。少しでも選択可能な場合は、入力電圧を低下させると効率が向上します。

最大負荷電流：検討すべき2つの値があります。ピーク負荷電流(I_{LOAD(MAX)})によって瞬間的な素子ストレス及びフィルタリング要件が決まり、その結果、出力コンデンサの選択、インダクタ飽和定格、及び電流制限回路の設計が決まります。連続負荷電流(I_{LOAD})によって熱応力が決まり、その結果、入力コンデンサ、MOSFET、及びその他のクリティカルな発熱部品の選択が決まります。モテムノートブックCPUは、通常、I_{LOAD} = I_{LOAD(MAX)} × 80%の値を示します。

マルチ位相システムの場合、各位相は電流バランスに応じて負荷の一部を分担します。適切にバランスがとられているときは、以下のように負荷電流は各位相間で均等に配分されます。

$$I_{LOAD(PHASE)} = \frac{I_{LOAD}}{\eta_{PH}}$$

ここでは、 η_{PH} はアクティブ位相の総数です。

スイッチング周波数：この選択によって、サイズと効率間の基本的なトレードオフが決まります。MOSFETスイッチング損失は周波数とV_{IN}²に比例するため、最適な周波数は通常、最大入力電圧の関数です。また、MOSFET技術の急速な進歩によって高い周波数がより実用的になっているため、最適な周波数は流動的なターゲットでもあります。

インダクタ動作点：この選択には、サイズと効率、過渡応答と出力ノイズ間のトレードオフがあります。インダクタ値が小さいと、過渡応答が向上し、物理サイズが小さくなりますが、リップル電流の増大によって効率は低下し、出力ノイズが増大します。実用的な最小のインダクタ値は、回路が臨界伝導点(最大負荷時にインダクタ電流がサイクルごとにゼロに達する点)で動作可能な値です。これを下回るインダクタ値は、もうサイズ縮小のメリットがありません。最適な動作点は、通常、20%~50%のリップル電流にあります。

インダクタの選択

スイッチング周波数と動作点(%リップル電流またはLIR)によって、以下のようにインダクタ値が決まります。

$$L = \eta_{PH} \left(\frac{V_{IN} - V_{OUT}}{f_{SW} I_{LOAD(MAX)} LIR} \right) \left(\frac{V_{OUT}}{V_{IN}} \right)$$

ここでは、 η_{PH} は位相の総数で、f_{SW}は1位相当たりのスイッチング周波数です。

割り当てた大きさに収まる可能な限り小さいDC抵抗を備える低損失インダクタを見つけます。スインギンダクタ(無負荷インダクタンスが電流の増加と共に直線的に減少するタイプ)を使用する場合は、適切にスケールリングされたインダクタンス値を使ってLIRを評価します。選択したインダクタ値の場合は、実際のピークトゥピークインダクタリップル電流($\Delta I_{INDUCTOR}$)は次式で定義されます。

$$\Delta I_{INDUCTOR} = \frac{V_{OUT}(V_{IN} - V_{OUT})}{V_{IN} f_{SW} L}$$

鉄粉は安価で、200kHzで正常に動作可能ですが、通常、フェライトコアが最良の選択です。コアは、ピークイン

AMD Hammer CPUコア電源用マルチ位相、 固定周波数コントローラ

MAX8707

ダクタ電流(I_{PEAK})で飽和しない大きさである必要があります。

$$I_{PEAK} = \left(\frac{I_{LOAD(MAX)}}{\eta_{PH}} \right) + \left(\frac{\Delta I_{INDUCTOR}}{2} \right)$$

電流制限

ピークインダクタ電流制限(ILIM(PK))

MAX8707の過電流保護は、電流検出抵抗またはインダクタのDCRを電流検出素子として使用するピーク電流検出アルゴリズムを採用しています(「電流検出」の項を参照)。コントローラはピークインダクタ電流を制限するため、最大平均負荷電流は、インダクタリップル電流の半分の量だけピーク電流制限スレッショルドを下回ります。このため、最大負荷能力は、電流検出抵抗、インダクタ値、スイッチング周波数、及び入力電圧の関数です。低電圧保護回路と組み合わせると、この電流制限方式は極めて効果的です。

ピーク電流制限スレッショルドは、ILIM(PK)とアナロググラウンドの間にある1個の外付け抵抗によって設定されます。この場合、この抵抗は次式で算出されます。

$$R_{ILIM(PK)} = \frac{8V \times R_{TRC}}{I_{PKLIMIT} R_{SENSE}}$$

ここでは、 R_{SENSE} は電流検出素子(インダクタのDCRまたは電流検出抵抗)の抵抗値、 R_{TRC} はTRCとREFの間の抵抗、そして $I_{PKLIMIT}$ は(1位相当たりの)所望のピーク電流制限値です。ピーク電流制限スレッショルド電圧の設定範囲は、20mV~80mVです。

また、 V_{OUT} が電流をシンクしているときに、ピーク電流制限回路は過度のインダクタ逆電流も防ぎます。負のピーク電流制限スレッショルドは正の電流制限値と等しく、 $R_{ILIM(PK)}$ または R_{TRC} が調整されるときに正の電流制限値をトラッキングします。位相が負電流制限値を下回ると、インダクタが負電流制限スレッショルドを上回るまで、コントローラはエラーアンプの状態に関係なく、次のクロックエッジでオン時間パルスを開始します。

平均インダクタ電流制限値 (ILIM(AVE))

また、MAX8707は高精度のCRSP~CRSN間の電流検出電圧を使って、位相ごとに平均電流を制限します。平均電流制限スレッショルドを超えると、平均電流が設定制限値内に収まるまで、このコントローラはピークインダクタ電流制限スレッショルド(ILIM(PK))を内部で下げます。高精度電流検出がディセーブルされると

(CRSP = V_{CC})、平均電流制限回路がディセーブルされます。

ILIM(AVE)が V_{CC} に接続されている場合は、平均電流制限スレッショルドはデフォルトで25mVになります。可変モードでは、平均電流制限スレッショルド電圧は、以下のようにILIM(AVE)とリファレンス間の電位差のちょうど1/20です。

$$V_{LAVE} = \frac{V_{REF} - V_{ILIM(AVE)}}{20}$$

25mVのデフォルト値への切替えのロジックスレッショルドは、約 $V_{CC} - 1V$ です。また、 V_{OUT} が電流をシンクしているときに、平均電流制限回路は過度のインダクタ逆電流から保護されます。負の電流制限スレッショルドは正の電流制限値と等しく、 V_{LAVE} が調整されるときに正電流制限値をトラッキングします。

出力コンデンサの選択

出力フィルタコンデンサの実効直列抵抗(ESR)は、出力リップル及び負荷過渡要件を満たすのに十分な小ささである必要があります。出力が大きな負荷過渡にさらされるCPU V_{CORE} コンバータや他のアプリケーションでは、通常、出力コンデンサのサイズは負荷過渡での過剰な出力降下を排除するために必要なESRの値に依存します。有限容量による電圧降下を無視すると、以下のとおりです。

$$(R_{ESR} + R_{PCB}) \leq \frac{V_{STEP}}{\Delta I_{LOAD(MAX)}}$$

CPU以外のアプリケーションでは、通常、出力コンデンサのサイズは、許容可能なレベルの出力リップル電圧を維持するために必要なESRの値に依存します。ステップダウンコントローラの出力リップル電圧は、総インダクタリップル電流に出力コンデンサのESRを乗算した値になります。マルチ位相システムの位相はずれ動作時に、各位相のピークインダクタ電流は、ずらされ、総インダクタリップル電流を低減することによって出力リップル電圧(V_{RIPPLE})が低下します。非重複、マルチ位相動作(V_{IN} が $\eta_{PH} \times V_{OUT}$ 以上)の場合は、出力リップル電圧要件を満たす最大ESRは、以下のとおりです。

$$R_{ESR} \leq \left[\frac{V_{IN} f_{SW} L}{(V_{IN} - \eta_{PH} V_{OUT}) V_{OUT}} \right] V_{RIPPLE}$$

ここで、 η_{PH} はアクティブ位相の総数で、 f_{SW} は1位相当たりのスイッチング周波数です。実際に必要な容量

AMD Hammer CPUコア電源用マルチ位相、 固定周波数コントローラ

値は、コンデンサ技術の相性ほかに、低ESRを実現するのに必要な物理サイズにも関係します。このため、コンデンサの選択は、通常、容量値よりもむしろESR及び電圧定格によって制約を受けます(これはポリマタイプにも該当します)。

必要な容量値は、主に出力過渡応答要件によって決まります。インダクタ値が低いとインダクタ電流はより迅速にスルー可能で、急な負荷ステップで出力フィルタコンデンサとの間で除去または追加されたチャージが補充されます。このため、負荷除去時の出力上昇量は、出力電圧とインダクタ値の関数になります。インダクタエネルギーの蓄積によるオーバシュート(V_{SOAR})を排除するのに必要な最低出力容量は、以下のように算出することができます。

$$C_{OUT} \geq \frac{(\Delta I_{LOAD(MAX)})^2 L}{2\eta_{PH} V_{OUT} V_{SOAR}}$$

ここで、 η_{PH} はアクティブ位相の総数です。低容量セラミックフィルタコンデンサを使用する場合は、通常、コンデンササイズは、負荷過渡時に V_{SOAR} が問題を起こさないようにするのに必要な容量によって決まります。通常、オーバシュート要件を満たすのに十分な容量が追加されると、立上り負荷エッジのアンダシュートはもはや問題にならなくなります。

入力コンデンサの選択

入力コンデンサは、スイッチング電流に必要なリップル電流要件(I_{RMS})を満たす必要があります。マルチ位相コントローラは位相はずれで動作するため、入力電流を複数の時差のある段に分割することによって、RMS入力電流が低減します。位相当たり100%/ η_{PH} 以下のデューティサイクルの場合は、 I_{RMS} 要件は、次式で算出することができます。

$$I_{RMS} = \left(\frac{I_{LOAD}}{\eta_{PH} V_{IN}} \right) \sqrt{\eta_{PH} V_{OUT} (V_{IN} - \eta_{PH} V_{OUT})}$$

ここでは、 η_{PH} は、位相差スイッチングレギュレータの総数です。ワーストケースのRMS電流要件は、 $V_{IN} = 2\eta_{PH} V_{OUT}$ での動作時に発生します。この時点では、上の式は $I_{RMS} = 0.5 \times I_{LOAD} / \eta_{PH}$ に簡約されます。

ほとんどのアプリケーションでは、入力と直列のメカ式スイッチやコネクタを備えるシステムによくある突入サージ電流に対する耐性のため、タンタル以外のコンデンサ(セラミック、アルミ、またはOS-CON)が推奨されます。MAX8707を2段電力変換システムの第2段として動作させる場合は、タンタル入力コンデンサを使用

できます。どちらの設定でも、回路寿命を最適化するには、RMS入力電流で温度上昇が10℃以下の入力コンデンサを選択します。

電圧ポジショニングの設定

電圧ポジショニングによって負荷電流に応じて出力電圧が低下し、出力容量及びプロセッサの電力消費要件が緩和されます。コントローラは2個のトランスコンダクタンスアンプを使って、過渡及びDC出力電圧降下を設定することができます(図2)。過渡補償(TRC)アンプによって、MAX8707の負荷過渡への応答速度が決まります。より低速な電圧ポジショニング(VPS)アンプは、定常状態レギュレーション電圧を負荷に応じて調整します。この調整機能によって、選択した電流検出抵抗値やインダクタDCRが柔軟になり、使用する電流検出抵抗が小型化され、消費電力全体が低減します。

定常状態電圧ポジショニング

所定のDC電圧ポジショニングスロープに基づいて、DC定常状態ドループ(負荷直線)(R_{DROOP})を設定するには、抵抗(R_{VPS})をVPSとFBSの間に接続します。

$$R_{VPS} = \frac{R_{DROOP}}{R_{SENSE} G_M(VPS)}$$

ここで、電流検出抵抗(R_{SENSE})は電流検出方式に依存し、電圧ポジショニングアンプのトランスコンダクタンス($G_M(VPS)$)は、「電気的特性(Electrical Characteristics)」表に規定されているように200 μS (typ)です。MAX8707のCRS検出がイネーブルされている場合は、以下のように R_{SENSE} は高精度CRS電流検出抵抗として設定されます。

$$R_{SENSE} = R_{CRS}$$

CRS検出のイネーブル時。

MAX8707のCRS検出がディセーブルされている場合は、コントローラは電流検出入力を入力信号を合計します(CSP_、CSN_)。通常、これらの入力インダクタのDC抵抗(R_{DCR})を使って電流を検出します。このため、 R_{SENSE} は、実効CS電流検出抵抗の平均値として設定されます(「電流検出」の項を参照)。

$$R_{SENSE} = R_{DCR}$$

CRS検出のディセーブル時。

インダクタのDCR(R_{DCR})が(無損失検出用の)電流検出素子として使用されているときは、電圧ポジショニングスロープの温度依存性を最低限に抑えるために R_{VPS} はNTCサーミスタを内蔵する必要があります。

AMD Hammer CPUコア電源用マルチ位相、 固定周波数コントローラ

MAX8707

電圧ポジショニング電流がもたらす出力電圧誤差を回避するために、もう1個のトランスコンダクタンスアンプがFBS入力等で価電流を生成します。MAX8707の高精度CRS検出は、CRSPをV_{CC}に接続すると、ディセーブルされます。

VPSをFBSに直接短絡して、電圧ポジショニングをディセーブルします。

過渡ドループ

電圧ポジショニング要件に基づいて、過渡降下(R_{DROOP(AC)})を設定するには、抵抗(R_{TRC})をTRCとREFの間に接続します。TRCによって、コントローラは負荷過渡に迅速に応答することができますが、DC定常状態ドループは影響を受けません。次式に基づいて、R_{TRC}を選択します。

$$R_{TRC} = \frac{R_{TRANS} R_{CS}}{\eta_{PH} R_{DROOP(AC)}}$$

ここでは、R_{CS}はCSP_とCSN_の間に接続された電流検出素子(通常、インダクタの有効DCR: R_{CS} = L / R_{EQ CSENSE})、R_{TRANS}は「電気的特性(Electrical Characteristics)」表に定義されている過渡アンプのトランスコンダクタンスで除算された電流検出アンプ利得、R_{DROOP(AC)}は過渡サグ電圧を最低限に抑えるDC電圧ポジショニングスロープの80%(typ)です。

TRC抵抗は小信号ループ利得も設定するため、電圧ポジショニングが使用されない場合でも、安定化させるためにR_{TRC}の最大値が必要となります(VPS = FBS)。

$$V_{RIPPLE} R_{TRC} < (R_{TRANS} R_{SENSE} \Delta I_L) / 3$$

TRCは、シャットダウン時にはハイインピーダンスです。

アプリケーション情報

デューティサイクル制限値

最低入力電圧

最低入力動作電圧(ドロップアウト電圧)は最低オフ時間(t_{OFF(MIN)})ではなく、安定化要件によって制限されます。MAX8707はスロープ補償を内蔵していません。このため、以下のようにコントローラは位相当たり50%以上のデューティサイクルで不安定になります。

$$V_{IN(MIN)} \geq 2V_{OUT(MAX)}$$

ただし、コントローラは重負荷過渡時に50%以上のデューティサイクルで少しの間、動作することができます。

最大入力電圧

MAX8707コントローラ及びドライバは最短オン時間を備えています。これによって、選択されたスイッチング周波数を維持する最大入力動作電圧が決まります。入力電圧が高くなると、各パルスは、出力が負荷にソースする以上にエネルギーを供給します。各サイクルの初期に、出力電圧がフィードバックスレッショルド電圧を依然として上回っている場合は、SKIPで選択された動作モードに関係なく、コントローラはパルススキップ動作をもたらすオン時間パルスをトリガしません。このため、コントローラは最大入力電圧以上にレギュレーションを維持可能ですが、低スイッチング周波数では効率的に動作することができます。これによって、以下のようにコントローラがパルスをスキップし始める入カスレッショルド電圧が得られます(V_{IN(SKIP)})。

$$V_{IN(SKIP)} = V_{OUT} \left(\frac{1}{f_{SW} t_{ON(MIN)}} \right)$$

ここで、f_{SW}はOSCで選択される位相別のスイッチング周波数、t_{ON(MIN)}は110nsにドライバのターンオフ遅延を加え(PWMローからLXロー)、ドライバのターンオン遅延を引いた(PWMハイからLXハイ)値です。高電圧性能を最適化するには、最も低速なスイッチング周波数設定値(位相当たり200kHz、OSC = GND)を使用します。

プリント基板レイアウトのガイドライン

低スイッチング損失とクリーンで安定した動作を実現するには、プリント基板の綿密なレイアウトが不可欠です。スイッチングパワー段には、特に注意が必要です(図9)。できれば全ての電力部品を基板の上面に実装し、グランド端子が互いにぴったり接触するようにします。適切なプリント基板レイアウトを行うために、以下のガイドラインに従ってください。

- 1) 大電流経路は、特にグランド端子部で短くします。これは、ジッタのない安定した動作を実現するには必須です。
- 2) すべてのアナロググランドは、コントローラのGND端子に接続している1枚の銅プレーンに接続します。これにはV_{CC}バイパスコンデンサ、REF及びGNDSバイパスコンデンサ、補償(CCV、TRC)部品、(I_{LIM(AVE)}、SUSV、及びOFSに接続された)抵抗分圧器も含まれます。
- 3) 電源配線及び負荷の接続は短くします。これは、高効率を実現するには必須です。厚い銅のプリント基板(1オンスに対して2オンス)を使用すると、全

AMD Hammer CPUコア電源用マルチ位相、 固定周波数コントローラ

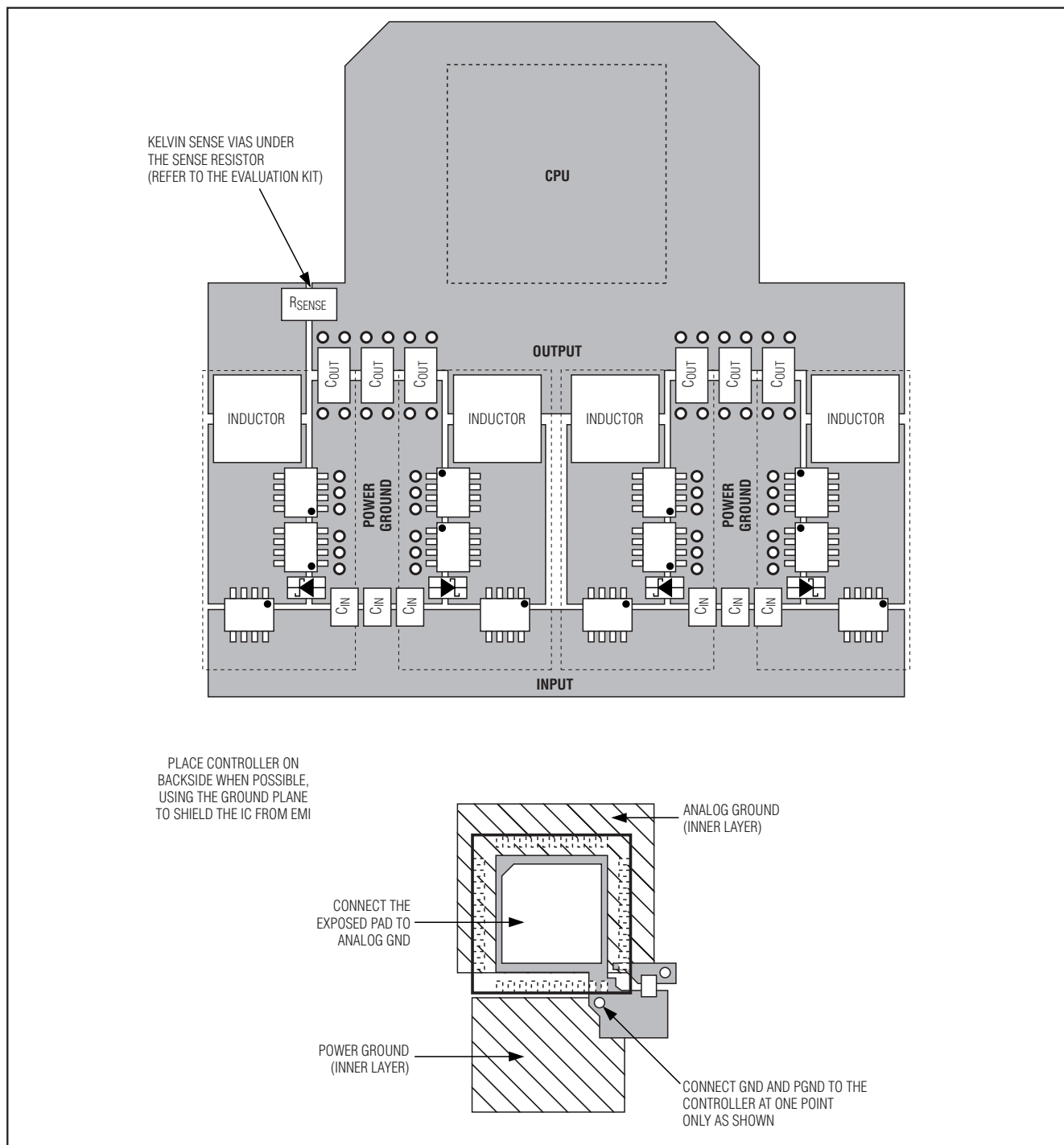


図9. プリント基板のレイアウト例

AMD Hammer CPUコア電源用マルチ位相、 固定周波数コントローラ

MAX8707

負荷時の効率が1%以上向上します。プリント基板の適切な配線は、コンマ数センチ単位で取り組む必要がある骨の折れる作業です。配線抵抗が1mΩ以上になると、効率の低下が測定値に現れます。

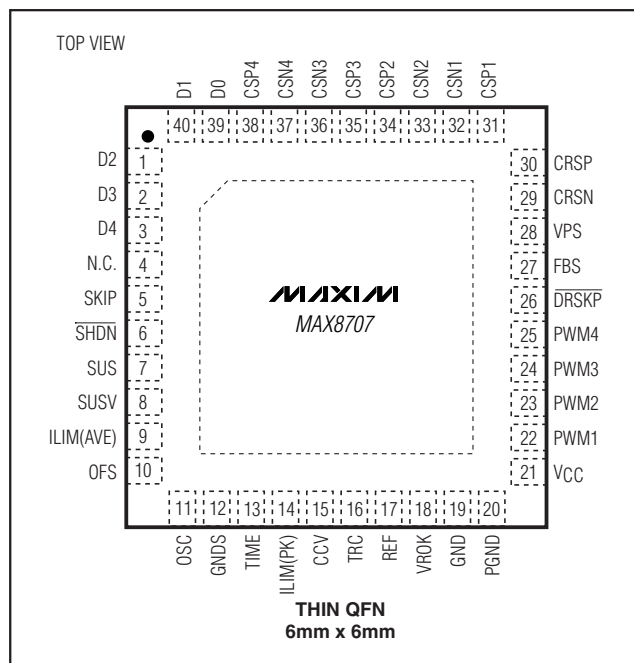
- 4) 電流制限(CSP_、CSN_)及び電圧ポジショニング(CRSP、CRSN)の接続は、電流検出精度を保証するためにケルビン検出接続で行う必要があります。
- 5) 高速スイッチングノードとドライバ配線は、敏感なアナログ領域(REF、CCV、TRC、VPSなど)から離して配線します。すべてのピストラップ制御入力($\overline{\text{SHDN}}$ 、SKIP、SUS、OSC)は、電源グランドやV_{DD}ではなく、アナロググランドまたはV_{CC}に接続します。
- 6) 配線抵抗及びインダクタンスを最低限に抑えるために、ゲート駆動配線(DL、DH、LX、及びBST)を短く幅広にして、ドライバをMOSFETに近接して配置します。これは、貫通電流を回避するために、ローインピーダンス駆動ドライバが必要なハイパワーMOSFETには必須です。
- 7) 配線長でトレードオフを行う必要がある場合は、インダクタ放電経路よりも、充電経路の方を長くします。例えば、インダクタとローサイドMOSFETの間、またはインダクタと出力フィルタコンデンサの間よりも、入力コンデンサとハイサイドMOSFETの間の経路を長くしたほうが適切です。
- 4) 「標準アプリケーション回路」に示されているように、DC-DCコントローラのグランド接続を行います。この図には、すべての大電力部品が集まる入出力グランド、PGND端子、V_{DD}バイパスコンデンサ、ドライバICグランド接続用の電源グランドプレーン、及び敏感なアナログ部品、マスタのGND端子、V_{CC}バイパスコンデンサ用のコントローラのアナロググランドプレーンの3つの独立したグランドプレーンがあります。コントローラのアナロググランドプレーン(GND)と電源グランドプレーン(PGND)は、ICの真下の1点でのみ交差させる必要があります。電源グランドプレーンは、PGNDからローサイドMOSFETのソース(星形グランドの中央)への短く太い金属配線で、大電力出力グランドに接続する必要があります。
- 5) 出力電源プレーン(V_{CORE}及びシステムグランドプレーン)を、複数のビアで出力フィルタコンデンサの正及び負の端子に直接接続します。DC-DCコンバータ回路全体を、実用上可能な限りCPUの近くに配置します。

レイアウト手順

- 1) グランド端子を隣接させ、電力部品を先に配置します(ローサイドMOSFETソース、C_{IN}、C_{OUT}、及びD1アノード)。可能な場合は、これらすべての接続は、広い、銅箔隙間のない銅領域の最上層で行います。
- 2) ドライバICをローサイドMOSFETの隣に実装します。DLゲート配線は、短く幅広にする必要があります(MOSFETがドライバICから1インチ(2.5cm)離れている場合は幅50mil~100mil)。
- 3) ゲート駆動部品(BSTダイオード及びコンデンサ、V_{DD}バイパスコンデンサ)は、ドライバICの近くでひとまとめにします。

AMD Hammer CPUコア電源用マルチ位相、 固定周波数コントローラ

ピン配置



チップ情報

TRANSISTOR COUNT: 9011

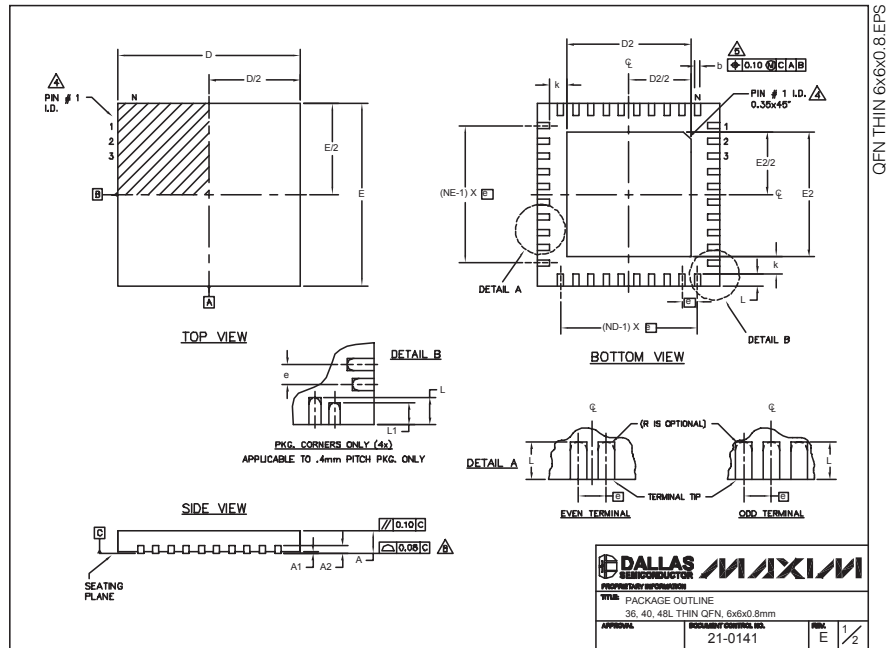
PROCESS: BiCMOS

AMD Hammer CPUコア電源用マルチ位相、 固定周波数コントローラ

パッケージ

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、japan.maxim-ic.com/packagesをご参照下さい。)

MAX8707



COMMON DIMENSIONS									
PKG.	36L 6x6			40L 6x6			48L 6x6		
SYMBOL	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.
A	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80
A1	0	0.02	0.05	0	0.02	0.05	0	—	0.05
A2	0.20 REF.			0.20 REF.			0.20 REF.		
b	0.20	0.25	0.30	0.20	0.25	0.30	0.15	0.20	0.25
D	5.90	6.00	6.10	5.90	6.00	6.10	5.90	6.00	6.10
E	5.90	6.00	6.10	5.90	6.00	6.10	5.90	6.00	6.10
e	0.50 BSC.			0.50 BSC.			0.40 BSC.		
k	0.25	—	—	0.25	—	—	0.25	0.35	0.45
L	0.45	0.55	0.65	0.30	0.40	0.50	0.40	0.50	0.60
L1	—	—	—	—	—	—	0.30	0.40	0.50
N	36			40			48		
ND	9			10			12		
NE	9			10			12		
JEDEC	WAJ0-1			WAJ0-2			—		

EXPOSED PAD VARIATIONS							DOWN BONDS ALLOWED
PKG. CODES	D2			E2			
	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	
T3666-1	3.60	3.70	3.80	3.60	3.70	3.80	NO
T3666-2	3.60	3.70	3.80	3.60	3.70	3.80	YES
T3666-3	3.60	3.70	3.80	3.60	3.70	3.80	NO
T4066-1	4.00	4.10	4.20	4.00	4.10	4.20	NO
T4066-2	4.00	4.10	4.20	4.00	4.10	4.20	YES
T4066-3	4.00	4.10	4.20	4.00	4.10	4.20	YES
T4066-4	4.00	4.10	4.20	4.00	4.10	4.20	NO
T4066-5	4.00	4.10	4.20	4.00	4.10	4.20	NO
T4866-1	4.20	4.30	4.40	4.20	4.30	4.40	YES

NOTES:

- DIMENSIONING & TOLERANCING CONFORM TO ASME Y14.5M-1994.
- ALL DIMENSIONS ARE IN MILLIMETERS. ANGLES ARE IN DEGREES.
- N IS THE TOTAL NUMBER OF TERMINALS.
- THE TERMINAL #1 IDENTIFIER AND TERMINAL NUMBERING CONVENTION SHALL CONFORM TO JEDEC 95-1 SPP-012. DETAILS OF TERMINAL #1 IDENTIFIER ARE OPTIONAL, BUT MUST BE LOCATED WITHIN THE ZONE INDICATED. THE TERMINAL #1 IDENTIFIER MAY BE EITHER A MOLD OR MARKED FEATURE.
- DIMENSION b APPLIES TO METALLIZED TERMINAL AND IS MEASURED BETWEEN 0.25 mm AND 0.30 mm FROM TERMINAL TIP.
- ND AND NE REFER TO THE NUMBER OF TERMINALS ON EACH D AND E SIDE RESPECTIVELY.
- DEPOPULATION IS POSSIBLE IN A SYMMETRICAL FASHION.
- COPLANARITY APPLIES TO THE EXPOSED HEAT SINK SLUG AS WELL AS THE TERMINALS.
- DRAWING CONFORMS TO JEDEC MO220, EXCEPT FOR 0.4mm LEAD PITCH PACKAGE T4866-1.
- WARPAGE SHALL NOT EXCEED 0.10 mm.



PRELIMINARY INFORMATION

TYPE PACKAGE OUTLINE

36, 40, 48L THIN QFN, 6x6x0.8mm

APPROVAL

21-0141

REV. E

マキシム・ジャパン株式会社

〒169-0051東京都新宿区西早稲田3-30-16(ホリゾン1ビル)
 TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600 37

© 2004 Maxim Integrated Products, Inc. All rights reserved. MAXIM is a registered trademark of Maxim Integrated Products.