

# 温度センサ付、 デュアル位相MOSFETドライバ

## 概要

MAX8702/MAX8703はデュアル位相の非反転MOSFETドライバで、ノートブックCPUコアやその他マルチ位相レギュレータでMAX8705/MAX8707などのPWMコントローラICと連携するように設計されています。アプリケーションはバッテリー電圧から直接ステップダウンしてコア電圧を生成したり、または低電圧システム電源からステップダウンすることができます。一段変換方式によって最大効率を発揮し、また高スイッチング周波数の二段変換によって最小の物理サイズを実現します。

各MOSFETドライバは、わずか19nsの伝搬遅延時間と8nsの標準立上り/立下り時間で3nFの容量性負荷を駆動することができます。これより大きな容量性負荷も可能ですが、伝搬時間と遷移時間が長くなります。適応型デッドタイム制御によって貫通電流が排除され、コンバータの効率が最大になります。

MAX8702/MAX8703は、各チャンネルにゼロクロスコンパレータを装備しています。これらのコンパレータがイネーブルされると、ドライバをパルススキップ動作で駆動し、軽負荷で節電することができます。全機能をディセーブルし、自己消費電流を2 $\mu$ Aまで低減して、DHをローにDLをハイに設定する独立したシャットダウン制御も装備しています。

MAX8702は抵抗でプログラマブルな温度センサを内蔵しています。ローカルなダイ温度が設定温度を超えると、オープンドレイン出力(DRHOT)がシステムに信号で通知します。MAX8702/MAX8703は、放熱特性を高めた20ピン薄型QFNパッケージで提供されます。

## アプリケーション

- マルチフェーズ大電流電源
- CPUコア電源用2~4セルリチウムイオン(Li+)バッテリー
- ノートブック及びデスクトップコンピュータ
- サーバ及びワークステーション

ピン配置はデータシートの最後に記載されています。

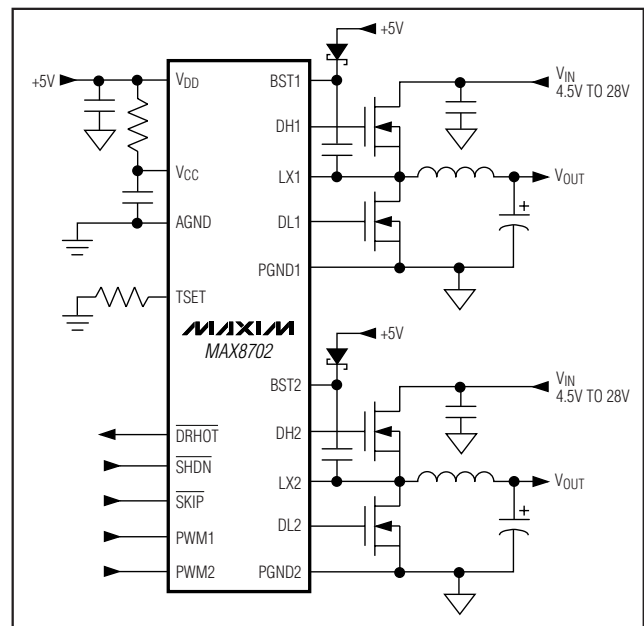
## 特長

- ◆ デュアル位相MOSFETドライバ
- ◆ 0.35 $\Omega$  (typ)のオン抵抗及び5A (typ)の駆動電流
- ◆ 大型同期整流器MOSFETを駆動
- ◆ 温度センサ(MAX8702のみ)、抵抗プログラマブル、オープンドレインドライバ温度インジケータ(DRHOT)内蔵
- ◆ 適応型デッドタイムが貫通電流を排除
- ◆ 選択可能なパルススキップモード
- ◆ 入力電圧範囲: 4.5V~28V
- ◆ 放熱特性を高めた薄型Thin QFNパッケージ

## 型番

PART	TEMP RANGE	PIN-PACKAGE	DESCRIPTION
MAX8702ETP	-40°C to +100°C	20 Thin QFN 4mm x 4mm	Dual-Phase Driver with Temp. Sensor
MAX8703ETP	-40°C to +100°C	20 Thin QFN 4mm x 4mm	Dual-Phase Driver without Temp. Sensor

## 最小動作回路



# 温度センサ付、 デュアル位相MOSFETドライバ

MAX8702/MAX8703

## ABSOLUTE MAXIMUM RATINGS

V <sub>CC</sub> to AGND.....	-0.3V to +6V	BST_ to LX_ .....	-0.3V to +6V
V <sub>DD</sub> to AGND.....	-0.3V to +6V	Continuous Power Dissipation (T <sub>A</sub> = +70°C) 20-Pin 4mm x 4mm Thin QFN (derate 16.9mW/°C above +70°C).....	1349mW
PGND_ to AGND .....	-0.3V to +0.3V	Operating Temperature Range .....	-40°C to +100°C
SKIP, SHDN, DRHOT, TSET to AGND.....	-0.3V to +6V	Junction Temperature .....	+150°C
PWM_ to AGND .....	-0.3V to +6V	Storage Temperature Range .....	-65°C to +150°C
DL_ to PGND_ .....	-0.3V to (V <sub>DD</sub> + 0.3V)	Lead Temperature (soldering, 10s) .....	+300°C
LX_ to AGND .....	-2V to +30V		
DH_ to LX_ .....	-0.3V to (V <sub>BST_</sub> + 0.3V)		

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

## ELECTRICAL CHARACTERISTICS

(Circuit of Figure 2. V<sub>CC</sub> = V<sub>DD</sub> = V<sub>SHDN</sub> = V<sub>SKIP</sub> = 5V, T<sub>A</sub> = 0°C to +85°C. Typical values are at T<sub>A</sub> = +25°C, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Input Voltage Range	V <sub>CC</sub>		4.5		5.5	V
V <sub>CC</sub> Undervoltage-Lockout Threshold	V <sub>UVLO</sub>	85mV typical hysteresis	V <sub>CC</sub> rising 3.4	3.85	V <sub>CC</sub> falling 4.1	V
V <sub>CC</sub> Quiescent Current (Note 1)	I <sub>CC</sub>	SKIP = AGND, PWM_ = AGND		200	400	μA
		SKIP = AGND, PWM_ = V <sub>CC</sub>		2	3	mA
V <sub>DD</sub> Quiescent Current	I <sub>DD</sub>	SKIP = AGND, PWM_ = AGND		1	5	μA
V <sub>CC</sub> Shutdown Current		SHDN = SKIP = AGND		2	5	μA
V <sub>DD</sub> Shutdown Current		SHDN = SKIP = AGND		1	5	μA
<b>GATE DRIVERS AND DEAD-TIME CONTROL (Figure 1)</b>						
DL_ Propagation Delay	t <sub>PWM-DL</sub>	PWM_ high to DL_ low		19		ns
	t <sub>DH-DL</sub>	DH_ low to DL_ high		36		
DH_ Propagation Delay	t <sub>DL-DH</sub>	DL_ low to DH_ high		25		ns
	t <sub>PWM-DH</sub>	PWM_ low to DH_ low		23		
DL_ Transition Time	t <sub>F-DL</sub>	DL_ falling, 3nF load		11		ns
	t <sub>R-DL</sub>	DL_ rising, 3nF load		8		
DH_ Transition Time	t <sub>F-DH</sub>	DH_ falling, 3nF load		14		ns
	t <sub>R-DH</sub>	DH_ rising, 3nF load		16		
DH_ On-Resistance (Note 2)	R <sub>DH</sub>	V <sub>BST_</sub> - V <sub>LX_</sub> = 5V		1.0	4.5	Ω
DL_ On-Resistance (Note 2)	R <sub>DL-HIGH</sub>	High state (pullup)		1.0	4.5	Ω
	R <sub>DL-LOW</sub>	Low state (pulldown)		0.35	2.0	
DH_ Source/Sink Current	I <sub>DH</sub>	V <sub>DH_</sub> = 2.5V, V <sub>BST_</sub> - V <sub>LX_</sub> = 5V		1.5		A
DL_ Source Current	I <sub>DL-SOURCE</sub>	V <sub>DL_</sub> = 2.5V		1.5		A
DL_ Sink Current	I <sub>DL-SINK</sub>	V <sub>DL_</sub> = 5V		5		A
Zero-Crossing Threshold		V <sub>PGND_</sub> - V <sub>LX_</sub> , SKIP = AGND		2.5		mV
<b>TEMPERATURE SENSOR</b>						
Temperature Threshold Accuracy		T <sub>A</sub> = +85°C to +125°C, 10°C falling hysteresis	-5		+5	°C
DRHOT Output Low Voltage		I <sub>SINK</sub> = 3mA			0.4	V
DRHOT Leakage Current		High state, V <sub>DRHOT</sub> = 5.5V			1	μA

# 温度センサ付、 デュアル位相MOSFETドライバ

MAX8702/MAX8703

## ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 2.  $V_{CC} = V_{DD} = \overline{V_{SHDN}} = \overline{V_{SKIP}} = 5V$ ,  $T_A = 0^{\circ}C$  to  $+85^{\circ}C$ . Typical values are at  $T_A = +25^{\circ}C$ , unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Thermal-Shutdown Threshold		10°C hysteresis		+160		°C
<b>LOGIC CONTROL SIGNALS</b>						
Logic Input High Voltage		$\overline{SHDN}$ , $\overline{SKIP}$ , PWM1, PWM2	2.4			V
Logic Input Low Voltage		$\overline{SHDN}$ , $\overline{SKIP}$ , PWM1, PWM2			0.8	V
Logic Input Current		$\overline{SHDN}$ , $\overline{SKIP}$ , PWM1, PWM2	-1		+1	μA

## ELECTRICAL CHARACTERISTICS

(Circuit of Figure 2.  $V_{CC} = V_{DD} = \overline{V_{SHDN}} = \overline{V_{SKIP}} = 5V$ ,  $T_A = -40^{\circ}C$  to  $+100^{\circ}C$ , unless otherwise noted.) (Note 3)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Input Voltage Range	$V_{CC}$		4.5		5.5	V
$V_{CC}$ Undervoltage-Lockout Threshold	$V_{UVLO}$	85mV typical hysteresis	$V_{CC}$ rising 3.4		4.1	V
$V_{CC}$ Quiescent Current	$I_{CC}$	$\overline{SKIP} = AGND$ , $PWM_+ = PGND_-$			450	μA
		$\overline{SKIP} = AGND$ , $PWM_+ = V_{CC}$			3	mA
$V_{DD}$ Quiescent Current	$I_{DD}$	$\overline{SKIP} = AGND$ , $PWM_+ = PGND_-$ , $T_A = -40^{\circ}C$ to $+85^{\circ}C$			5	μA
$V_{CC}$ Shutdown Current		$\overline{SHDN} = \overline{SKIP} = AGND$ , $T_A = -40^{\circ}C$ to $+85^{\circ}C$			5	μA
$V_{DD}$ Shutdown Current		$\overline{SHDN} = \overline{SKIP} = AGND$ , $T_A = -40^{\circ}C$ to $+85^{\circ}C$			5	μA
<b>GATE DRIVERS AND DEAD-TIME CONTROL</b>						
DH_ On-Resistance (Note 2)	$R_{DH}$	$V_{BST_-} - V_{LX_-} = 5V$		1.0	4.5	Ω
DL_ On-Resistance (Note 2)	$R_{DL\_HIGH}$	High state (pullup)		1.0	4.5	Ω
	$R_{DL\_LOW}$	Low state (pulldown)		0.35	2.0	
<b>TEMPERATURE SENSOR</b>						
$\overline{DRHOT}$ Output Low Voltage		$I_{SINK} = 3mA$			0.4	V
<b>LOGIC CONTROL SIGNALS</b>						
Logic Input High Voltage		$\overline{SHDN}$ , $\overline{SKIP}$ , PWM1, PWM2	2.4			V
Logic Input Low Voltage		$\overline{SHDN}$ , $\overline{SKIP}$ , PWM1, PWM2			0.8	V

**Note 1:** Static drivers instead of pulsed-level translators.

**Note 2:** Production testing limitations due to package handling require relaxed maximum on-resistance specifications for the thin QFN package.

**Note 3:** Specifications from  $-40^{\circ}C$  to  $+100^{\circ}C$  are guaranteed by design, not production tested.

# 温度センサ付、 デュアル位相MOSFETドライバ

MAX8702/MAX8703

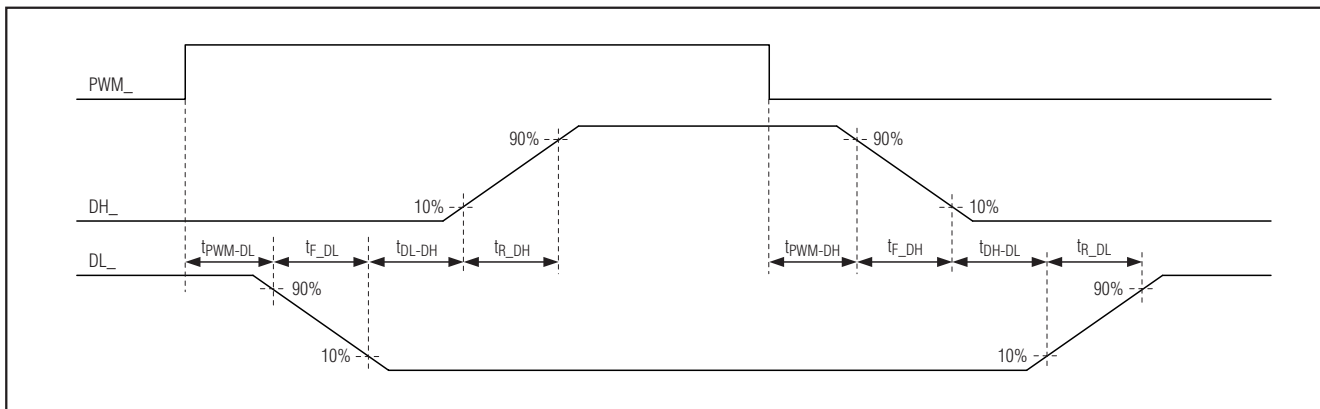
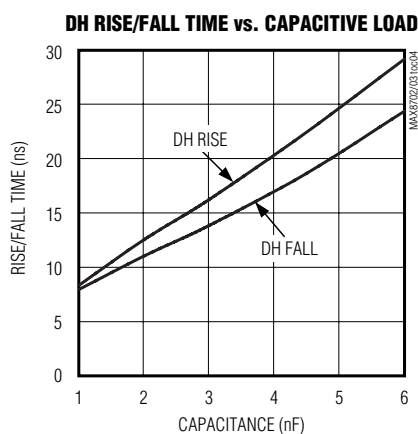
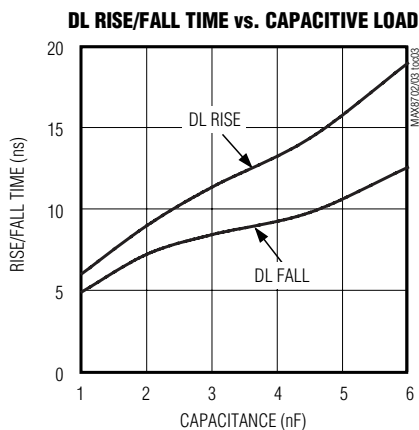
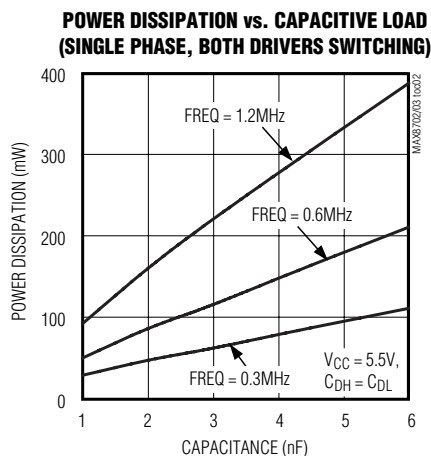
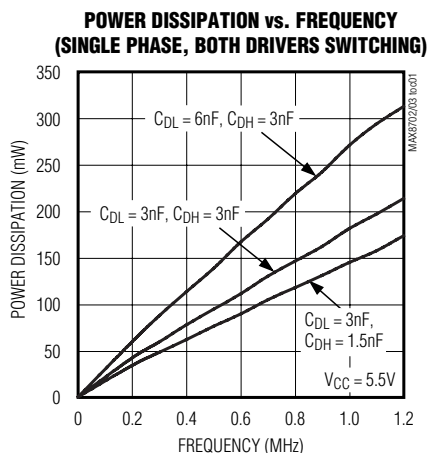


図1. 電気的特性(Electrical Characteristics)で使用するタイミング定義

## 標準動作特性

(Circuit of Figure 2.  $V_{IN} = 12V$ ,  $V_{DD} = V_{CC} = V_{SHDN} = V_{SKIP} = 5V$ ,  $T_A = +25^\circ C$  unless otherwise noted.)

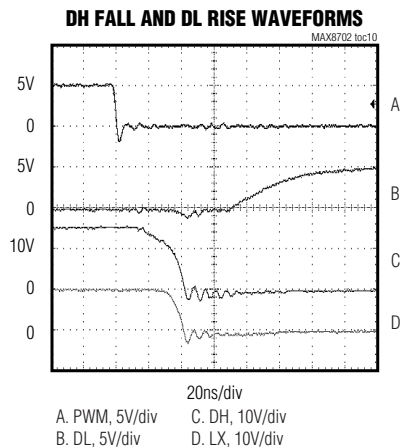
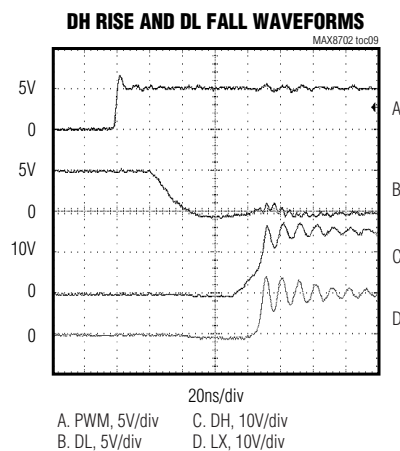
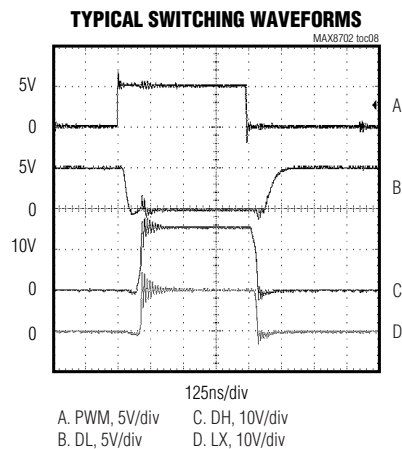
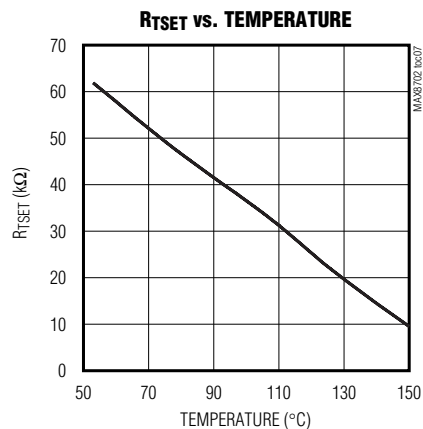
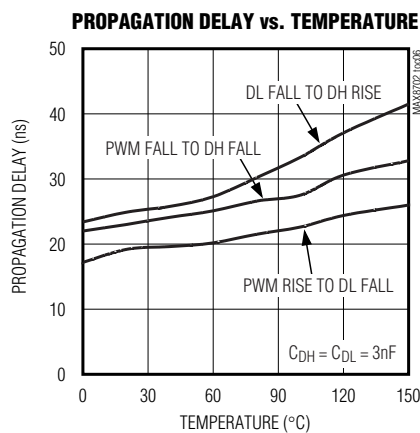
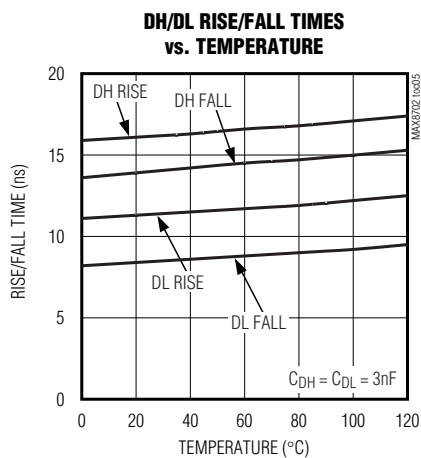


# 温度センサ付、 デュアル位相MOSFETドライバ

MAX8702/MAX8703

## 標準動作特性(続き)

(Circuit of Figure 2.  $V_{IN} = 12V$ ,  $V_{DD} = V_{CC} = V_{SHDN} = V_{SKIP} = 5V$ ,  $T_A = +25^\circ C$  unless otherwise noted.)



# 温度センサ付、 デュアル位相MOSFETドライバ

MAX8702/MAX8703

## 端子説明

端子		名称	機能
MAX8702	MAX8703		
1	1	PWM1	位相1、PWMロジック入力。PWM1が高い場合はDH1はハイで、PWM1がローの場合はDL1はハイです。
2	2	PWM2	位相2、PWMロジック入力。PWM2が高い場合はDH2はハイで、PWM2がローの場合はDL2はハイです。
3	3	AGND	アナロググランド。AGND及びPGND_端子は、ICに近接した1点で外部接続する必要があります。製品の裏側エクスポーズドパッドをAGNDに接続します。
4	—	TSET	温度設定入力。トリップポイントを設定するには、精度1%の外付け抵抗をTSETとAGNDの間に接続します。 $R_{TSET} = 85,210 / T - 745,200 / T^2 - 195$ 、ここでは、 $R_{TSET}$ はkΩ単位の温度設定抵抗で、Tはケルビン温度でのトリップ温度です。
5	—	$\overline{DRHOT}$	ドライバ-温度インジケータ出力。 $\overline{DRHOT}$ は、オープンドレイン出力です。外付け抵抗でプルアップします。製品の温度が設定ポイントを超えると、 $\overline{DRHOT}$ はローにプルされます。
6	—	I.C.	内部接続。AGNDに接続します。
7	7	V <sub>CC</sub>	内蔵制御回路電源入力。入力電圧範囲は4.5V~5.5Vです。1μFのセラミックコンデンサでV <sub>CC</sub> からAGNDにバイパスします。V <sub>CC</sub> とV <sub>DD</sub> の間の抵抗は、最大10Ωにする必要があります。
8	8	BST2	位相2、ブートストラップフライングコンデンサ接続。BST2と直列のオプションの抵抗によって、DH2プルアップ電流を調整することができます。
9	9	DH2	位相2、ハイサイドゲートドライバ出力。DH2は、LX2とBST2の間でスイングします。
10	10	LX2	位相2、インダクタスイッチングノード接続。LX2は、DH2ハイサイドゲートドライバ用の内蔵低電源レイルです。また、LX2はスキップモードゼロクロスコンパレータへの入力でもあります。
11	11	PGND2	位相2、電源グランド。PGND2は、DL2ローサイドゲートドライバ用の内蔵低電源レイルです。
12	12	DL2	位相2、ローサイドゲートドライバ出力。DL2は、PGND2とV <sub>DD</sub> の間でスイングします。DL2は、シャットダウンではハイです。
13	13	V <sub>DD</sub>	DL_ゲートドライバ電源入力。入力電圧範囲は4.5V~5.5Vです。2.2μFのセラミックコンデンサでV <sub>DD</sub> を電源グランドにバイパスします。
14	14	DL1	位相1、ローサイドゲートドライバ出力。DL1は、PGND1とV <sub>DD</sub> の間でスイングします。DL1は、シャットダウンではハイです。
15	15	PGND1	位相1、電源グランド。PGND1は、DL1ローサイドゲートドライバ用の内蔵低電源レイルです。
16	16	LX1	位相1、インダクタスイッチングノード接続。LX1は、DH1ハイサイドゲートドライバ用の内蔵低電源レイルです。また、LX1はスキップモードゼロクロスコンパレータへの入力でもあります。
17	17	DH1	位相1、ハイサイドゲートドライバ出力。DH1は、LX1とBST1の間でスイングします。
18	18	BST1	位相1、ブートストラップフライングコンデンサ接続。BST1と直列のオプションの抵抗によって、DH1プルアップ電流を調整することができます。
19	19	$\overline{SKIP}$	パルススキップモード制御入力。 $\overline{SKIP}$ がローの場合は、パルススキップモードがイネーブルされます。 $\overline{SKIP}$ が高い場合は、両ドライバはPWMモードで動作します(すなわち、デッドタイム時以外は、DL_とDH_の反転論理です)。
20	20	$\overline{SHDN}$	シャットダウン制御入力。 $\overline{SHDN}$ 及び $\overline{SKIP}$ がローの場合は、DH_はローに、DL_はハイになり、製品は低電力シャットダウン状態に移行します。シャットダウンでは、温度検出がディセーブルされます。
—	4, 5, 6	N. C.	接続なし。内部接続なし。

# 温度センサ付、デュアル位相MOSFETドライバ

MAX8702/MAX8703

## 標準動作回路

MAX8702の標準動作回路(図2)は、20Aの負荷電流を供給可能な位相をそれぞれ備える、300kHzで動作するデュアル位相CPUコア電源のパワー段及びゲートドライバ回路を示しています。表1は推奨部品オプションを示し、表2は部品メーカーのお問合せ先情報を示しています。

## 詳細

MAX8702/MAX8703はデュアル位相の非反転MOSFETドライバで、CPUコアやその他マルチ位相スイッチングレギュレータでPWMコントローラICと連携するように設計されています。各MOSFETドライバは、わずか

19nsの伝搬遅延時間と8ns(typ)の立上り/立下り時間で3nFの容量性負荷を駆動することができます。これより大きな容量性負荷も可能ですが、伝搬時間と遷移時間が長くなります。適応型デッドタイム制御によって貫通電流が排除され、コンバータの効率が最大になります。また、各種MOSFET及びPWMコントローラでの動作も可能になります。UVLO回路を通じて、適切なパワーオンシーケンスが実現します。PWM制御入力は、TTL及びCMOSコンパチブルです。

表1. 部品リスト

名称	説明
総入力容量(C <sub>IN</sub> )	(4)10μF、25V Taiyo Yuden TMK432BJ106KM またはTDK C4532X5R1E106M
総出力容量(C <sub>OUT</sub> )	(4)330μF、2.5V、9mΩ、 低ESRポリマコンデンサ(Dケース) Sanyo 2R5TPE330M9
ショットキダイオード (各位相)	3Aショットキダイオード Central Semiconductor CMSH3-40
インダクタ(各位相)	0.6μH Panasonic ETQP1H0R6BFAまたは Sumida CDEP134H-0R6
ハイサイドMOSFET (NH、各位相)	Siliconix(1)Si7892DPまたは International Rectifier(2)IRF6604
ローサイドMOSFET (NL、各位相)	Siliconix(2)Si7442DPまたは International Rectifier(2)IRF6603

表2. 部品メーカー

SUPPLIER	WEBSITE
Central Semiconductor	www.centalsemi.com
Fairchild Semiconductor	www.fairchildsemi.com
International Rectifier	www.irf.com
Panasonic	www.panasonic.com
Sanyo	www.secc.co.jp
Siliconix (Vishay)	www.vishay.com
Sumida	www.sumida.com
Taiyo Yuden	www.t-yuden.com
TDK	www.component.tdk.com

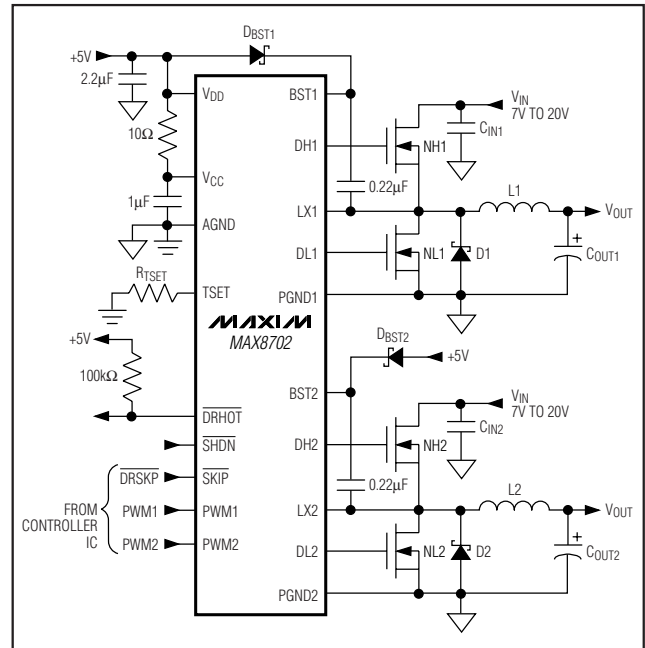


図2. MAX8702の標準動作回路

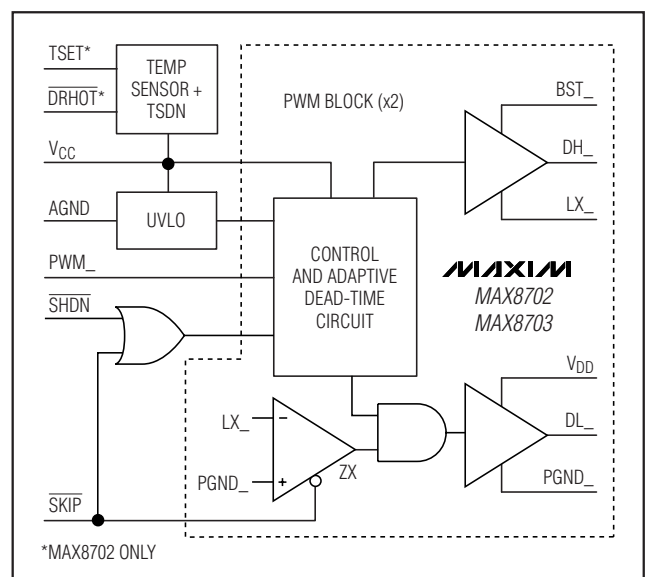


図3. MAX8702のファンクションダイアグラム



# 温度センサ付、デュアル位相MOSFETドライバ

MAX8702/MAX8703

MAX8702は抵抗でプログラマブルな温度センサを内蔵しています。ドライバのダイ温度が設定温度を超えると、オープンドレイン出力(DRHOT)がシステムに信号で通知します。「温度センサ」の項を参照してください。

## MOSFETゲートドライバ(DH、DL)

DH及びDLドライバは、中サイズのハイサイドパワーMOSFETと大サイズのローサイドパワーMOSFETの駆動に最適化されています。これは、 $V_{IN}$ と $V_{OUT}$ の間に大きな差があるノートブックCPU環境で見られる低デューティファクタと適合しています。2つの適応型デッドタイム回路はDH及びDL出力を監視し、DHまたはDLが完全オフになるまで逆サイドのFETがターンオンしないようにします。適応型デッドタイム回路が適切に動作するには、DH及びDLドライバとMOSFETゲートの間に低抵抗、低インダクタンス経路が必要です。こうした経路がない場合は、実際にはまだMOSFETゲートにチャージがあるのに、検出回路がMOSFETゲートを「オフ」とみなします。ごく短い、10~20平方の幅広配線を使用します(MOSFETがデバイスから1インチ(2.5cm)の位置にある場合は、50mil~100milの幅)。

DLをローにする内蔵プルダウントランジスタは0.35Ω (typ)のオン抵抗を備え、堅牢です。これによって、LXがグランドから $V_{IN}$ に切り替わるときに、ローサイド同期整流器MOSFETのドレイン-ゲート間容量による容量性結合のためにDLがプルアップされるのを阻止します。高入力電圧と長い誘導性DL配線のあるアプリケーションでは、高速立上りLXエッジがローサイドMOSFETのゲート電圧をプルアップすることによる貫通電流を発生させないように、場合によってはゲート-ソース間容量を追加する必要があります。MOSFETのゲート-ドレイン間容量( $C_{RSS}$ )、ゲート-ソース間容量( $C_{ISS} - C_{RSS}$ )、及び追加基板寄生によって生成されたLXとDL間の容量性結合は、以下のように最低スレッショルド電圧を超えてはいけません。

$$V_{GS(TH)} < V_{IN} \left( \frac{C_{RSS}}{C_{ISS}} \right)$$

スレッショルド電圧のロット間のばらつきによって、限界設計の問題が発生することがあります。通常、ローサイドMOSFETに近接して、DLと電源グランドの間に4700pFのコンデンサを追加すると、結合は激減します。過度のターンオフ遅延を防ぐために、総ゲート容量22nFを超えないようにしてください。

また、高速ハイサイドMOSFETと低速ローサイドMOSFETを組み合わせると、貫通電流が発生する場合があります。ローサイドMOSFETのターンオフ遅延時間が長すぎる場合は、ハイサイドMOSFETがターンオンしてから、

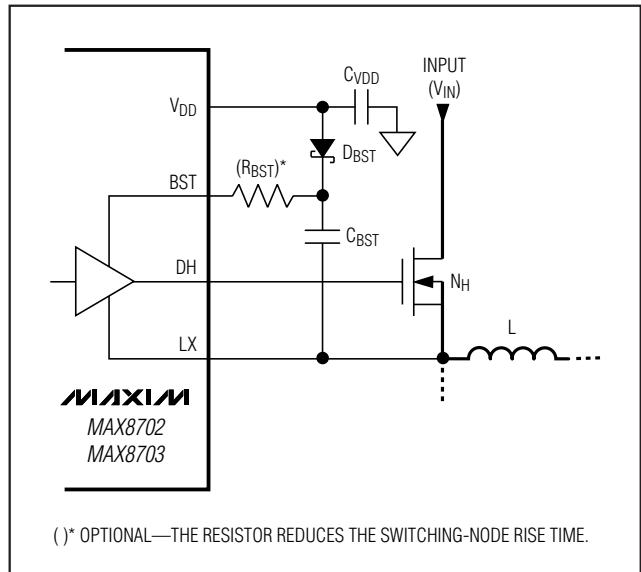


図4. ハイサイドゲートドライバブースト回路

ローサイドMOSFETが実際にターンオフすることがあります。BSTと直列の5Ω以下の抵抗を追加すると、ハイサイドMOSFETターンオン時間が遅くなり、ターンオフ時間を低下させずに貫通電流が排除されます(図4の $R_{BST}$ )。また、ハイサイドMOSFETを遅くすると、LXノードの立上り時間が短縮し、このためスイッチングノイズをもたらす高周波結合とEMIが低減します。

## ブーストコンデンサの選択

MAX8702/MAX8703はブーストラップ回路を使って、ハイサイドドライバ(DH)用のフローティング電源電圧を生成することができます。選択するブーストコンデンサ( $C_{BST}$ )は、ハイサイドMOSFETのゲートチャージ要件に対応するのに十分な大きさの容量である必要があります。通常、0.1μFのセラミックコンデンサが、中サイズのMOSFETを駆動する低電力アプリケーションに適しています。ただし、大型ハイサイドMOSFETを駆動する大電流アプリケーションでは、0.1μF以上のブーストコンデンサが必要です。こうしたアプリケーションの場合は、以下のようにブーストコンデンサを選択して、ハイサイドMOSFETゲートに充電しながら、200mV以上コンデンサを放電するのを回避します。

$$C_{BST} = \frac{N \times Q_{GATE}}{200mV}$$

ここでは、Nは1つの位相に使用されるハイサイドMOSFETの数で、 $Q_{GATE}$ はMOSFETのデータシートに規定されている総ゲートチャージです。たとえば、(2)IRF7811W nチャンネルMOSFETがハイサイドに使用されると想定します。製造メーカのデータシートに



# 温度センサ付、デュアル位相MOSFETドライバ

MAX8702/MAX8703

よると、1個のIRF7811Wの最大ゲートチャージは24nC ( $V_{GS} = 5V$ )です。前記の式を使うと、必要ブースト容量は次のとおりです。

$$C_{BST} = \frac{2 \times 24nC}{200mV} = 0.24\mu F$$

最も近い標準値を選択すると、この例では0.22 $\mu F$ のセラミックコンデンサが必要です。

## 5Vのバイアス電源電圧( $V_{CC}$ 及び $V_{DD}$ )

$V_{DD}$ は、ローサイドドライバ(DL)の電源電圧に供給します。また、 $V_{DD}$ のデカップリングコンデンサは、DLがハイの間にBSTコンデンサに充電します。このため、 $V_{DD}$ コンデンサは、スイッチング遷移の間にリップル電圧を最低限に抑えるのに十分な大きさの容量である必要があります。以下の式に従って、 $C_{VDD}$ を選択する必要があります。

$$C_{VDD} = 10 \times C_{BST}$$

上記の例では、0.22 $\mu F$ のコンデンサは $C_{BST}$ に使用されます。このため、 $V_{DD}$ は2.2 $\mu F$ である必要があります。

$V_{CC}$ は、電源電圧を内蔵ロジック回路と温度センサに供給します。結合から敏感な内蔵回路へのノイズのスイッチングを回避するには、 $V_{CC}$ 端子にRCフィルタが推奨されます。10 $\Omega$ の抵抗を電源電圧と $V_{CC}$ 端子の間に配置し、1 $\mu F$ のコンデンサを $V_{CC}$ 端子とAGNDの間に挿入します。

以下の式を使って、5V電源からの総バイアス電流 $I_{BIAS}$ を算出することができます。

$$I_{BIAS} = I_{DD} + I_{CC}$$

$$I_{DD} = n_{PHASE} \times f_{SW} \times (n_{NH} \times Q_G(NH) + n_{NL} \times Q_G(NL))$$

ここでは、 $n_{PHASE}$ は位相の数、 $f_{SW}$ はスイッチング周波数、 $Q_G(NH)$ 及び $Q_G(NL)$ は $V_{GS} = 5V$ の場合のMOSFETデータシートの総ゲートチャージ仕様制限値、 $n_{NH}$ は並列のハイサイドMOSFETの総数、 $n_{NL}$ は並列のローサイドMOSFETの総数、及び $I_{CC}$ は $V_{CC}$ の電源電流です。

## 低電圧ロックアウト(UVLO)

$V_{CC}$ がUVLOスレッショルド(typ、3.85V)を下回り、SHDN及びSKIPがローになると、DLはハイを維持し、DHはローを維持します。これによって、電源電圧が印加されるとすぐに出力過電圧保護が行われます。 $V_{CC}$ がUVLOスレッショルドを上回り、SHDNがハイになると、DL及びDHのレベルは印加されたPWM信号に左右されます。SHDNがハイの間に $V_{CC}$ がUVLOスレッショルドを下回ると、DL及びDHはともにすぐにローになります。このため、正しいシャットダウンシーケンスを経ずにシステム電源が除去されても、出力側の負のアンダシュートが阻止されます。

## 低電力パルススキップ

MAX8702/MAX8703は、SKIPがローにプルされると低電力パルススキップモードに入ります。スキップモードでは、パルス周波数変調(PFM)への固有の自動切替えが軽負荷で行われます。ゼロクロスコンパレータは、インダクタ電流のゼロクロスでローサイドスイッチオン時間を切り捨てます。このコンパレータは、LX及びPGNDの両端の電圧を検出します。 $V_{LX} - V_{PGND}$ がゼロクロスコンパレータのスレッショルド(「電気的特性(Electrical Characteristics)」参照)を下回ると、コンパレータによってDLがローになります。このメカニズムによって、パルススキップPFM動作と非スキップPWM動作間のスレッショルドが、連続及び不連続のインダクタ電流動作間の界と一致します。各位相の負荷電流が、インダクタ値の関数であるピークトゥピークリップ電流の1/2に等しくなると、PFM/PWMクロスオーバーが発生します。7V~20Vのバッテリー入力範囲の場合は、このスレッショルドは、通常、低デューティサイクルのため入力電圧に少し左右されるのみで比較的一定です。軽負荷によってパルススキップ動作が起動すると、スイッチング波形にノイズが多く、非同期的と見える場合がありますが、これは高い軽負荷効率をもたらす通常の動作状態です。

## シャットダウン

MAX8702/MAX8703は、 $V_{CC}$ 自己消費電流を2 $\mu A$ (typ)まで低減する低電力シャットダウンモードを備えています。SHDN及びSKIPをローにすると、DHはローになり、DLはハイになります。シャットダウンでは、温度検出がディセーブルされます。

## 温度センサ(MAX8702のみ)

MAX8702は、抵抗でプログラマブルな全機能内蔵温度センサを備えています。このセンサは、2つの温度依存リファレンス信号と1個のコンパレータで構成されます。一方の信号は温度に比例する特性を示し、他方の信号は温度と相補的です。2つの信号が等しい温度によって、温度トリップポイントが決定します。製品の温度が設定ポイントを超えると、オープンドレイン出力DRHOTはローにプルします。

表3. 動作モード

SHDN	SKIP	動作モード
L	L	低電力シャットダウン状態。 温度検出がディセーブルされます。
L	H	PWM動作
H	L	パルススキップ動作
H	H	PWM動作

# 温度センサ付、 デュアル位相MOSFETドライバ

MAX8702/MAX8703

温度がスレッショルドに近づくと、10℃のヒステリシスによって出力の発振が避けられます。温度トリップポイントは、TSETとAGNDの間の抵抗を通じて最大160℃までプログラマブルです。以下の式を使って、抵抗の値を算出します。

$$RTSET = (85,210 / T) - (745,200 / T^2) - 195$$

ここでは、RTSETはkΩ単位での設定ポイント抵抗の値で、Tはケルビン温度でのトリップポイント温度です。

MAX8702及びMAX8703は、温度センサから独立したサーマルシャットダウン回路を内蔵しています。サーマルシャットダウンは、10℃の温度ヒステリシスとともに+160℃(typ)の固定スレッショルドを備えています。ダイ温度が+160℃を超えると、DHはローにプルされ、DLはハイにプルされます。ダイ温度が+10℃低下すると、ドライバは自動的にリセットされます。

## アプリケーション情報

### パワーMOSFETの選択

以下のMOSFETガイドラインの大部分は、高電圧(20V以上)ACアダプタの使用時に高い負荷電流能力を得るという課題に焦点を当てます。低電流アプリケーションでは通常、配慮は比較的必要ありません。

ハイサイドMOSFET(N<sub>H</sub>)は、V<sub>IN(MIN)</sub>及びV<sub>IN(MAX)</sub>でのスイッチング損失とともに抵抗性損失を消散する必要があります。以上の両方の合計を算出します。理想的には、V<sub>IN(MIN)</sub>の損失がV<sub>IN(MAX)</sub>の損失とほぼ同じで、両方で損失が低減する必要があります。V<sub>IN(MIN)</sub>の損失がV<sub>IN(MAX)</sub>の損失に比べてはるかに大きい場合は、N<sub>H</sub>のサイズの増大を検討します(R<sub>DS(ON)</sub>を低減するが、C<sub>GATE</sub>を増大)。逆に、V<sub>IN(MAX)</sub>の損失がV<sub>IN(MIN)</sub>の損失に比べてはるかに大きい場合は、N<sub>H</sub>のサイズの縮小を検討します(R<sub>DS(ON)</sub>を増大するが、C<sub>GATE</sub>を低減)。V<sub>IN</sub>が広範囲にわたって変動しない場合は、最低電力損失は、抵抗性損失がスイッチング損失と等しいところで発生します。

最低オン抵抗(R<sub>DS(ON)</sub>)を備え、中サイズのパッケージ(すなわち、1つまたは2つの8ピンSOP、DPAK、またはD<sup>2</sup>PAK)で提供され、手頃な価格のローサイドMOSFETを選択します。DLゲートドライバがゲートチャージに対応するのに十分な電流を供給可能で、ゲートとドレイン間の寄生コンデンサに流れる電流がハイサイドMOSFETのターンオンによってもたらされることを確認してください。そうでない場合は、交差伝導の問題が発生することがあります。

### MOSFETの電力損失

ワーストケースの伝導損失は、デューティファクタの極限值で発生します。ハイサイドMOSFET(N<sub>H</sub>)の場合は、

以下のように抵抗に起因するワーストケースの電力損失は最低入力電圧で発生します。

$$PD(N_H \text{ RESISTIVE}) = \left( \frac{V_{OUT}}{V_{IN}} \right) \left( \frac{I_{LOAD}}{n_{TOTAL}} \right)^2 R_{DS(ON)}$$

ここでは、n<sub>TOTAL</sub>は位相の総数です。

通常は、小型ハイサイドMOSFETは高入力電圧のスイッチング損失を低減することが期待されています。ただし、パッケージの電力損失以内にとどまることが要求されるR<sub>DS(ON)</sub>によって、通常、MOSFETをどこまで小型化できるかが制限されます。また、スイッチング損失が伝導(R<sub>DS(ON)</sub>)損失と等しい場合は、最適の伝導損失が行われます。入力が約15Vを上回るまで、ハイサイドスイッチング損失は通常、問題になりません。

スイッチング損失によるハイサイドMOSFET(N<sub>H</sub>)の電力損失を算出するのは困難です。その理由は、ターンオン及びターンオフ時間に作用する難解な定量化ファクタを得る必要があるためです。こうしたファクタには、ゲート抵抗、ゲートチャージ、スレッショルド電圧、ソースインダクタンス、及びプリント基板レイアウト特性があります。以下のスイッチング損失の算出は単なる概算で、N<sub>H</sub>に実装された熱電対による検証を含むブレッドボード評価の代わりではありません。

$$PD(N_H \text{ SWITCHING}) = (V_{IN(MAX)})^2 \left( \frac{C_{RSS} f_{SW}}{I_{GATE}} \right) \left( \frac{I_{LOAD}}{n_{TOTAL}} \right)$$

ここでは、C<sub>RSS</sub>はN<sub>H</sub>の帰還容量で、I<sub>GATE</sub>はピークゲート-駆動ソース/シンク電流(typ. 5A)です。

C × V<sub>IN</sub><sup>2</sup> × f<sub>SW</sub>スイッチング損失式の2乗項によって、最大ACアダプタ電圧が印加されると、ハイサイドMOSFETのスイッチング損失が潜在的な熱問題になる場合があります。低バッテリー電圧に適したR<sub>DS(ON)</sub>として選択されたハイサイドMOSFETがV<sub>IN(MAX)</sub>からバイアスされると超高熱になる場合は、寄生容量がより小さい別のMOSFETの選択を検討してください。

ローサイドMOSFET(N<sub>L</sub>)の場合は、以下のようにワーストケースの電力損失は常に最大入力電圧で発生します。

$$PD(N_L \text{ RESISTIVE}) = \left[ 1 - \left( \frac{V_{OUT}}{V_{IN(MAX)}} \right) \right] \left( \frac{I_{LOAD}}{n_{TOTAL}} \right)^2 R_{DS(ON)}$$

MOSFET電力損失のワーストケースは、I<sub>LOAD(MAX)</sub>以上ですが、電流制限値を上回り障害ラッチがトリップするほどは高くない重過負荷状態で発生します。MOSFETは、過負荷電力損失に対応するのに適したサイズのヒートシンクを装備する必要があります。プリント基板や外付けデバイス上の広い銅線領域をヒートシンクにすることができます。

# 温度センサ付、デュアル位相MOSFETドライバ

ハイサイド及びローサイドMOSFETがともにオフのときは、ショットキダイオードはデッドタイム時のみ導通します。デッドタイム時にローサイドMOSFETボディダイオードがターンオンしないほど十分に低い順電圧と、ピークインダクタ電流以上のピーク電流定格値を備えるショットキダイオードを選択します。ショットキダイオードは、スイッチングサイクル当たりの平均電力損失に耐える定格である必要があります。このダイオードはオプションであり、効率がクリティカルでない場合は取り除くことができます。

## IC電力損失及び熱に関して

ICパッケージの電力損失は、主にMOSFETの駆動から発生します。このため、電力損失は、スイッチング周波数と、選択したMOSFETの総ゲートチャージの関数です。両ドライバがスイッチングを行うときの総電力損失は、以下で求められます。

$$PD(IC) = I_{BIAS} \times 5V$$

ここでは、 $I_{BIAS}$ は、「5Vのバイアス電源電圧( $V_{CC}$ 及び $V_{DD}$ )」の項で算出された5V電源のバイアス電流です。

自己発熱によるダイ温度の上昇値は、次式によって求められます。

$$\Delta T_J = PD(IC) \times \theta_{JA}$$

ここでは、 $PD(IC)$ は製品の損失電力であり、 $\theta_{JA}$ はパッケージの熱抵抗です。標準熱抵抗は、4mm x 4mmの薄型QFNパッケージの場合は59.3°C/Wです。たとえば、MAX8702がIC内で500mWの電力を消費する場合は、これは薄型QFNパッケージにおけるダイ温度の30°Cのシフトに相当します。

## プリント基板のレイアウトに関して

MAX8702/MAX8703はMOSFETドライバで、大電流のソース/シンクを行い、高スイッチング速度でMOSFETを駆動します。配線長やインピーダンスが適切に設計されていない場合は、高い $di/dt$ によって許容できないリンギングが発生することがあります。この製品で設計する場合は、以下のプリント基板レイアウトガイドラインが推奨されます。

- 1)  $V_{CC}$ 及び $V_{DD}$ デカップリングコンデンサをその各端子にできる限り近接して配置します。
  - 2) 入力コンデンサ、上部スイッチングMOSFET、及びローサイドMOSFETから入力コンデンサ負端子までの大電流ループを最小限に抑えます。
  - 3) 放熱を促進するために、スイッチングMOSFETとインダクタの周辺に十分な銅箔領域を確保します。
  - 4) PGND1及びPGND2端子をローサイドMOSFETのソースにできる限り近接して接続します。
  - 5) LXトレースを敏感なアナログ部品やノードから離します。できれば、パワースwitchングノードに対し基板の反対側にICとアナログ部品を配置します。
  - 6) ビアインダクタンスを低減するために層の変更時には、DL及びDH配線に2つ以上のビアを使用します。
- 図5は、プリント基板のレイアウト例を示しています。

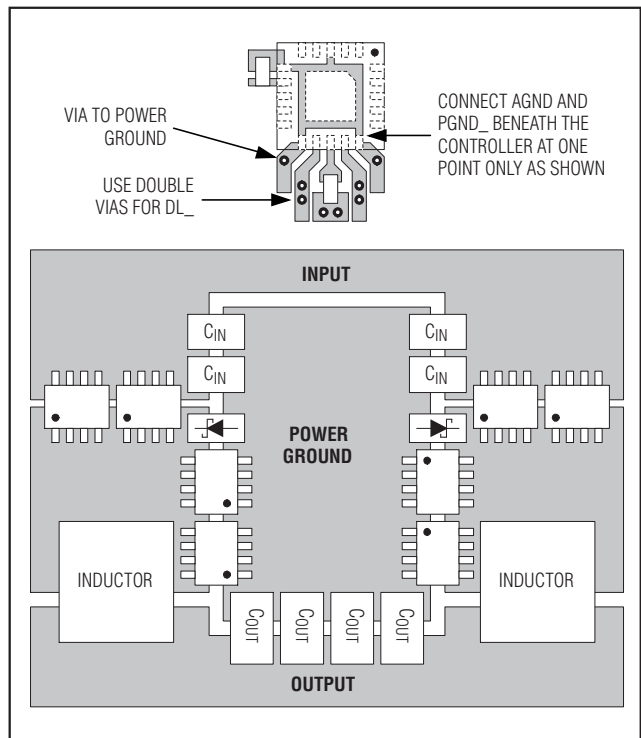
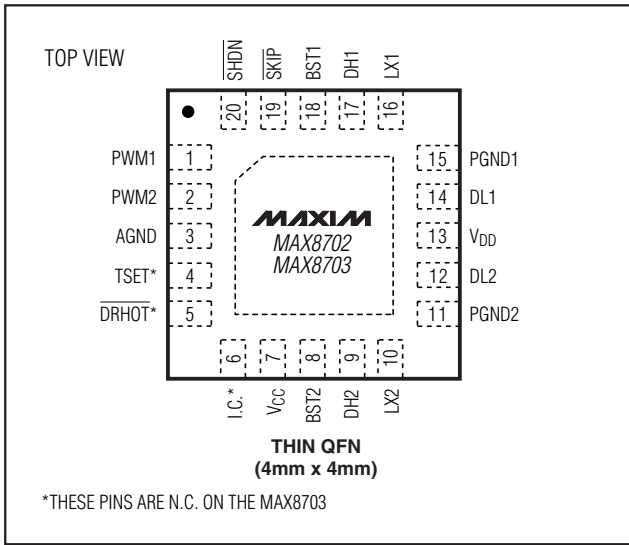


図5. プリント基板のレイアウト例

# 温度センサ付、 デュアル位相MOSFETドライバ

MAX8702/MAX8703

## ピン配置



## チップ情報

TRANSISTOR COUNT: 1100

PROCESS: BiCMOS

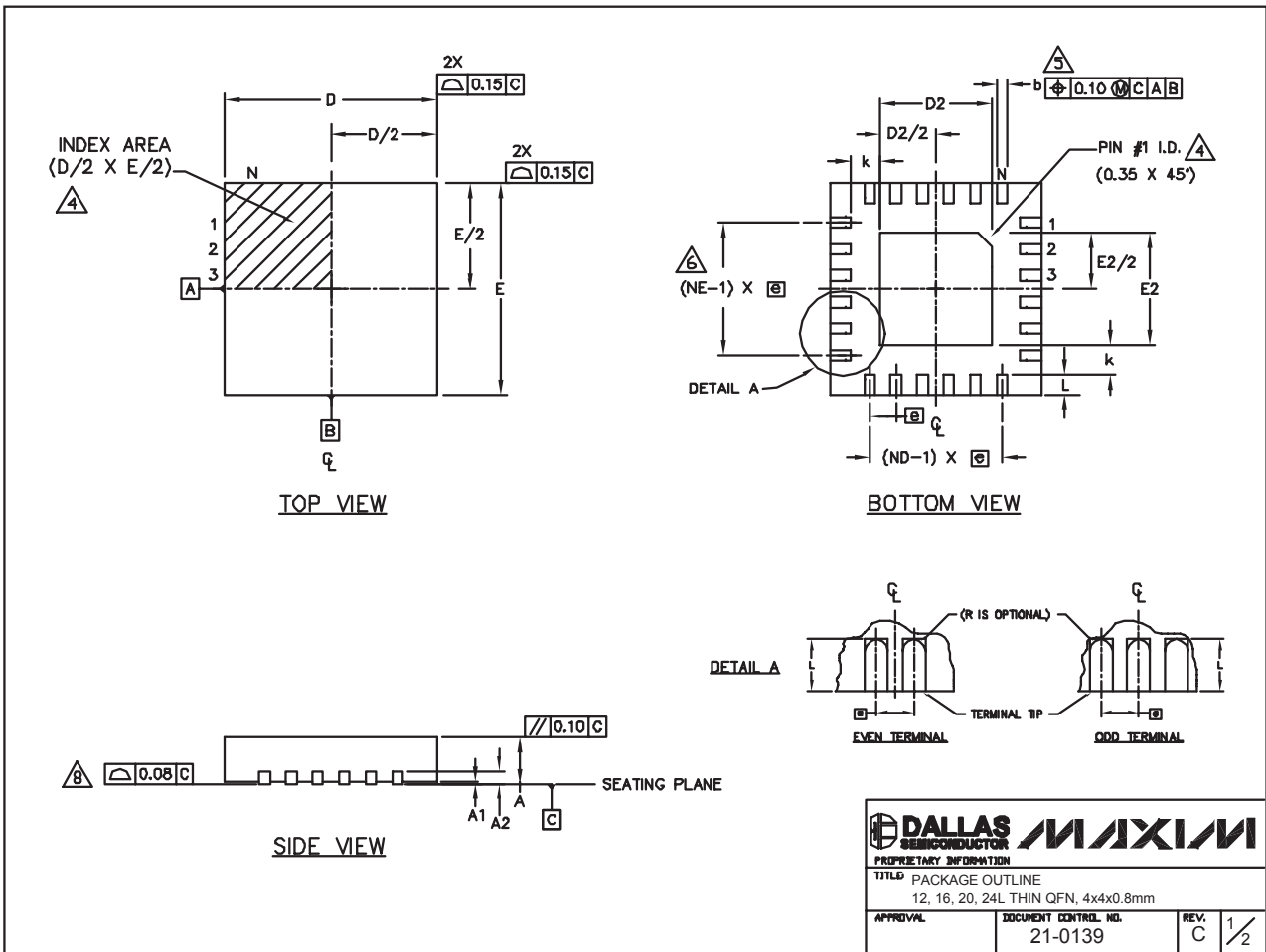
# 温度センサ付、 デュアル位相MOSFETドライバ

## パッケージ

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、[japan.maxim-ic.com/packages](http://japan.maxim-ic.com/packages)をご参照下さい。)

MAX8702/MAX8703

24L QFN THIN.EPS





# 温度センサ付、 デュアル位相MOSFETドライバ

MAX8702/MAX8703

## パッケージ(続き)

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、[japan.maxim-ic.com/packages](http://japan.maxim-ic.com/packages)をご参照下さい。)

COMMON DIMENSIONS												
PKG	12L 4x4			16L 4x4			20L 4x4			24L 4x4		
REF.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.
A	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80
Al	0.0	0.02	0.05	0.0	0.02	0.05	0.0	0.02	0.05	0.0	0.02	0.05
A2	0.20 REF			0.20 REF			0.20 REF			0.20 REF		
b	0.25	0.30	0.35	0.25	0.30	0.35	0.20	0.25	0.30	0.18	0.23	0.30
D	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10
E	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10
e	0.80 BSC.			0.65 BSC.			0.50 BSC.			0.50 BSC.		
k	0.25	-	-	0.25	-	-	0.25	-	-	0.25	-	-
L	0.45	0.55	0.65	0.45	0.55	0.65	0.45	0.55	0.65	0.30	0.40	0.50
N	12			16			20			24		
ND	3			4			5			6		
NE	3			4			5			6		
JeDEC Var.	WGGB			WGGC			WGGD-1			WGGD-2		

EXPOSED PAD VARIATIONS							
PKG. CODES	D2			E2			DOWN BONDS ALLOWED
	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	
T1244-2	1.95	2.10	2.25	1.95	2.10	2.25	NO
T1244-3	1.95	2.10	2.25	1.95	2.10	2.25	YES
T1244-4	1.95	2.10	2.25	1.95	2.10	2.25	NO
T1644-2	1.95	2.10	2.25	1.95	2.10	2.25	NO
T1644-3	1.95	2.10	2.25	1.95	2.10	2.25	YES
T1644-4	1.95	2.10	2.25	1.95	2.10	2.25	NO
T2044-1	1.95	2.10	2.25	1.95	2.10	2.25	NO
T2044-2	1.95	2.10	2.25	1.95	2.10	2.25	YES
T2044-3	1.95	2.10	2.25	1.95	2.10	2.25	NO
T2444-1	2.45	2.60	2.63	2.45	2.60	2.63	NO
T2444-2	1.95	2.10	2.25	1.95	2.10	2.25	YES
T2444-3	2.45	2.60	2.63	2.45	2.60	2.63	YES
T2444-4	2.45	2.60	2.63	2.45	2.60	2.63	NO

### NOTES:

1. DIMENSIONING & TOLERANCING CONFORM TO ASME Y14.5M-1994.
2. ALL DIMENSIONS ARE IN MILLIMETERS. ANGLES ARE IN DEGREES.
3. N IS THE TOTAL NUMBER OF TERMINALS.

△ THE TERMINAL #1 IDENTIFIER AND TERMINAL NUMBERING CONVENTION SHALL CONFORM TO JEDEC 95-1 SPP-012. DETAILS OF TERMINAL #1 IDENTIFIER ARE OPTIONAL, BUT MUST BE LOCATED WITHIN THE ZONE INDICATED. THE TERMINAL #1 IDENTIFIER MAY BE EITHER A MOLD OR MARKED FEATURE.

△ DIMENSION b APPLIES TO METALLIZED TERMINAL AND IS MEASURED BETWEEN 0.25 mm AND 0.30 mm FROM TERMINAL TIP.

△ ND AND NE REFER TO THE NUMBER OF TERMINALS ON EACH D AND E SIDE RESPECTIVELY.

7. DEPOPULATION IS POSSIBLE IN A SYMMETRICAL FASHION.

△ COPLANARITY APPLIES TO THE EXPOSED HEAT SINK SLUG AS WELL AS THE TERMINALS.

9. DRAWING CONFORMS TO JEDEC MO220, EXCEPT FOR T2444-1, T2444-3 AND T2444-4.

			
<small>PROPRIETARY INFORMATION</small>			
<small>TITLE PACKAGE OUTLINE</small> <small>12, 16, 20, 24L THIN QFN, 4x4x0.8mm</small>			
<small>APPROVAL</small>	<small>DOCUMENT CONTROL NO.</small> 21-0139	<small>REV.</small> C	<small>2/2</small>

## マキシム・ジャパン株式会社

〒169-0051東京都新宿区西早稲田3-30-16(ホリゾン1ビル)  
 TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

14 **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600**