

12V、8A、1.2MHz ステップダウンレギュレータ

概要

高効率スイッチングレギュレータMAX8654は0.6V~0.85 x V_{IN}の出力電圧で最大8Aの負荷電流を供給します。このICは4.5V~14Vで動作し、ボードに搭載するポイントオブロード(POL)およびポストレギュレーションのアプリケーションに最適であり、負荷、電源、および温度の全範囲で総合出力誤差は±1%を下回ります。

MAX8654は外付け抵抗またはSYNC入力によって設定される250kHz~1.2MHzのスイッチング周波数範囲の固定周波数PWMモードのレギュレータです。高周波動作を行うため、すべてセラミックコンデンサとしたソリューションが可能です。1つ目のレギュレータと180°位相の異なる2つ目のレギュレータを同期させるためにSYNCOUT出力を提供し、入力リップル電流を減らして、結果として必要とする入力容量を小さくします。高速動作周波数によって、外付け部品が大きくなります。

内蔵の低R_{DS(ON)}デュアルnMOS設計によって重負荷におけるボードの温度上昇を抑え、重要なインダクタンスを最小化して、個別部品によるソリューションに比べて、レイアウトが簡単になります。

MAX8654は広帯域幅(20MHz)の電圧誤差アンプを備えています。電圧モード制御方式とオペアンプによる電圧誤差アンプのためにタイプ3の補償方式が可能であり、スイッチング周波数の20%までの最大ループ帯域幅の確保に使用されます。広帯域幅であるため高速過渡応答が達成され、必要な出力コンデンサが削減されます。

MAX8654は可変ソフトスタートを採用し、各種の出力コンデンサを使用可能で、入力突入電流を低減します。MAX8654は36ピンTQFNパッケージで提供されます。

アプリケーション

POL電源
サーバ
DDRメモリ
RAID電源
ネットワーク電源
グラフィックカード

ピン配置はデータシートの最後に記載されています。

特長

- ◆ 26mΩのR_{DS(ON)}を備えた内蔵MOSFET (複数)
- ◆ 出力電流：8A (保証値)
- ◆ 可変過電流保護
- ◆ 出力精度：1% (全温度範囲)
- ◆ 動作電源電圧：4.5V~14V
- ◆ 調整可能出力：0.6V~(0.85 x V_{IN})
- ◆ ソフトスタートによって、入力突入電流が減少
- ◆ 250kHz~1.2MHzの可変スイッチングまたはSYNC入力
- ◆ セラミック、高分子、および電解コンデンサを出力コンデンサとして使用可能
- ◆ SYNCOUTによって、2番目のレギュレータと180°位相差同期
- ◆ 鉛フリー、6mm x 6mmの36ピンTQFNパッケージ

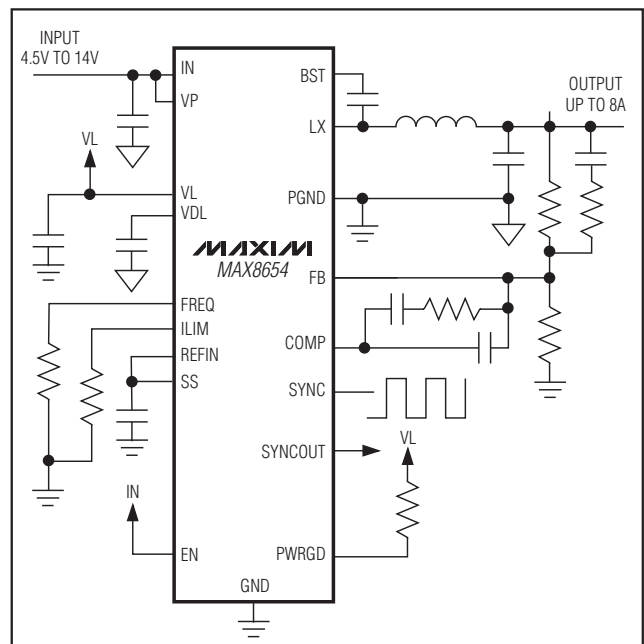
型番

PART	TEMP RANGE	PIN-PACKAGE
MAX8654ETX+	-40°C to +85°C	36 Thin QFN-EP*

+は鉛(Pb)フリー/RoHS準拠パッケージを表します。

*EP = エクスポーズドパッド

標準動作回路



12V、8A、1.2MHz ステップダウンレギュレータ

MAX8654

ABSOLUTE MAXIMUM RATINGS

SYNC, VL, PWRGD to GND.....-0.3V to +4.5V
 SYNCOUT, COMP, SS, FB,
 REFIN, ILIM, FREQ to GND.....-0.3V to (V_{VL} + 0.3V)
 VDL to PGND.....-0.3V to +6V
 VP, IN, EN to GND.....-0.3V to +16V
 LX Current (Note 1: -12A to +12A)
 BST to LX.....-0.3V to +6V
 BST to GND.....-0.3V to (V_{IN} + 6V)

PGND to GND-0.3V to +0.3V
 Continuous Power Dissipation (T_A = +70°C)
 36-Pin Thin QFN (derate 35.7mW/°C above +70°C)...2857.1mW
 Operating Temperature Range-40°C to +85°C
 Junction Temperature+150°C
 Storage Temperature Range-65°C to +150°C
 Thermal Resistance Junction to Exposed Pad (EP).....3°C/W
 Lead Temperature (soldering, 10s).....+300°C

Note 1: LX has internal clamp diodes to PGND and IN. Applications that forward bias these diodes should take care not to exceed the IC's package power-dissipation limits.

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V_{IN} = V_{EN} = V_{VP} = 12V, V_{VDL} = 5V, V_{VL} = 3.3V, V_{SYNC} = 0V, V_{FB} = 0.5V, T_A = -40°C to +85°C, typical values are at T_A = +25°C, unless otherwise noted.)

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
IN/VP						
IN and VP Voltage Range			4.5		14	V
VDL Voltage Range	VP = VDL		4.5		5.5	V
VL Output Voltage	I _{VL} = 5mA			3.3		V
VDL Output Voltage	I _{VDL} = 50mA			5		V
IN + VP Supply Current	Not switching, no load			2.7		mA
	f _S = 500kHz, no load, L = 1.5μH	V _{IN} = 12V		45		
		V _{IN} = 4.5V		28		
VL Supply Current	f _S = 500kHz, V _{VL} = 3.8V from separate supply			1.6		mA
VDL Supply Current	f _S = 500kHz, V _{VDL} = 5.5V from separate supply			25		mA
IN + VP Shutdown Current	VP = V _{IN} = 13.2V, V _{EN} = V _{VDL} = V _{VL} = unconnected			10	20	μA
VL Undervoltage Lockout Threshold	LX starts/stops switching, 2μs rising/falling edge deglitch	V _{VL} rising		3	3.1	V
		V _{VL} falling	2.8	2.9		
VDL and IN Undervoltage Lockout Threshold	LX starts/stops switching, 3μs rising/falling edge deglitch	V _{IN} rising			4.4	V
		V _{IN} falling	3.8			
BST						
BST Shutdown Supply Current	V _{EN} = 0V, V _{IN} = V _{VP} = V _{BST} = V _{VDL} = 5V				10	μA
PWM COMPARATOR						
PWM Comparator Propagation Delay	5mV overdrive			16		ns
COMP						
COMP Clamp Voltage, High				1.8		V
COMP Slew Rate				7		V/μs
COMP Shutdown Resistance	From COMP to GND, V _{EN} = 0V			7		Ω

12V、8A、1.2MHz ステップダウンレギュレータ

MAX8654

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = V_{EN} = V_{VP} = 12V$, $V_{VDL} = 5V$, $V_{VL} = 3.3V$, $V_{SYNC} = 0V$, $V_{FB} = 0.5V$, $T_A = -40^{\circ}C$ to $+85^{\circ}C$, typical values are at $T_A = +25^{\circ}C$, unless otherwise noted.)

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
ERROR-AMPLIFIER						
FB Regulation Voltage	$V_P = V_{IN} = 4.5V$ to $14V$		0.594	0.6	0.606	V
Open-Loop Voltage Gain	1k Ω from COMP to GND		95			dB
Error-Amplifier Unity-Gain Bandwidth	Parallel 10k Ω , 160pF from COMP to GND		20			MHz
Error-Amplifier Common-Mode Input Range			0	1.5		V
Error-Amplifier Maximum Output Current	$V_{COMP} = 1V$		1			mA
FB Input Bias Current	$V_{FB} = 0.6V$		-35			nA
REFIN						
REFIN Input Bias Current	$V_{REFIN} = 0.6V$		-60			nA
REFIN Common-Mode Range			0	1.5		V
LX (All Pins Combined)						
LX On-Resistance, High Side	$I_{LX} = -180mA$	$V_{BST} - V_{LX} = 5V$	36		64	m Ω
LX On-Resistance, Low Side	$I_{LX} = 180mA$		25		40	m Ω
LX Current-Limit Threshold	$R_{ILIM} = 100k\Omega$	Sourcing	7	8	10	A
		Sinking	7	8	10	
R_{ILIM} Range			40	200		k Ω
LX Leakage Current	$V_{EN} = 0V$	$V_{LX} = 14V = V_{IN}$	+50			μA
		$V_{LX} = 0V, V_{IN} = 14V$	-50			
LX Switching Frequency		$R_{FREQ} = 50k\Omega$	0.85	1	1.1	MHz
		$R_{FREQ} = 100k\Omega$	0.45	0.5	0.55	
R_{FREQ} Range			50	200		k Ω
LX Minimum On-Time			80			ns
Maximum RMS LX Output Current	(Note 2)		10.5			A
EN/SS						
EN Input Logic-Low Threshold			0.6			V
EN Input Logic-High Threshold			1.2			V
EN Input Current	$V_{EN} = 0V$		1			μA
	$V_{EN} = 14V$		7			
SS Charging Current	$V_{SS} = 0.45V$		6	8	10	μA
REFIN Discharge Resistance			500			Ω
Current-Limit Startup Blanking			110			Clock cycles
Restart Time			900			Clock cycles

12V、8A、1.2MHz ステップダウンレギュレータ

MAX8654

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = V_{EN} = V_{VP} = 12V$, $V_{VDL} = 5V$, $V_{VL} = 3.3V$, $V_{SYNC} = 0V$, $V_{FB} = 0.5V$, $T_A = -40^{\circ}C$ to $+85^{\circ}C$, typical values are at $T_A = +25^{\circ}C$, unless otherwise noted.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
IN/VP					
IN and VP Voltage Range		4.5		14	V
VDL Voltage Range	$V_P = V_{DL}$	4.5		5.5	V
VL Output Voltage	$I_{VL} = 5mA$		3.3		V
VDL Output Voltage	$I_{VDL} = 50mA$		5		V
IN + VP Supply Current	Not switching, no load		2.7		mA
	$f_S = 500kHz$, no load, $L = 1.5\mu H$	$V_{IN} = 12V$	45		
		$V_{IN} = 4.5V$	28		
VL Supply Current	$f_S = 500kHz$, $V_{VL} = 3.8V$ from separate supply		1.6		mA
VDL Supply Current	$f_S = 500kHz$, $V_{VDL} = 5.5V$ from separate supply		25		mA
IN + VP Shutdown Current	$V_P = V_{IN} = 13.2V$, $V_{EN} = V_{VDL} = V_{VL} =$ unconnected		10	20	μA
VL Undervoltage Lockout Threshold	LX starts/stops switching, $2\mu s$ rising/falling edge deglitch	V_{VL} rising	3	3.1	V
		V_{VL} falling	2.8	2.9	
VDL and IN Undervoltage Lockout Threshold	LX starts/stops switching, $3\mu s$ rising/falling edge deglitch	V_{IN} rising		4.4	V
		V_{IN} falling	3.8		
BST					
BST Shutdown Supply Current	$V_{EN} = 0V$, $V_{IN} = V_{VP} = V_{BST} = V_{VDL} = 5V$			10	μA
PWM COMPARATOR					
PWM Comparator Propagation Delay	5mV overdrive		16		ns
COMP					
COMP Clamp Voltage, High			1.8		V
COMP Slew Rate			7		$V/\mu s$

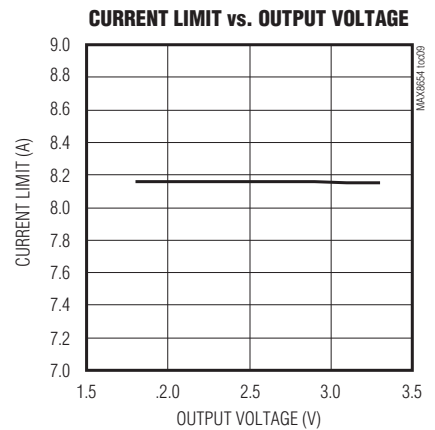
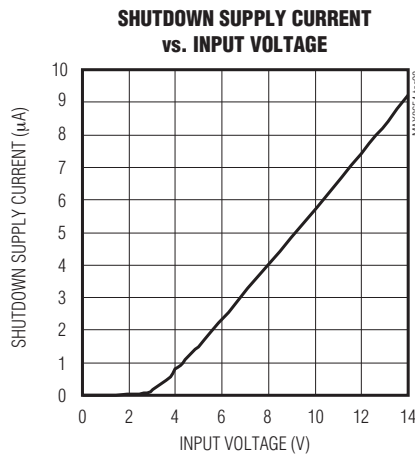
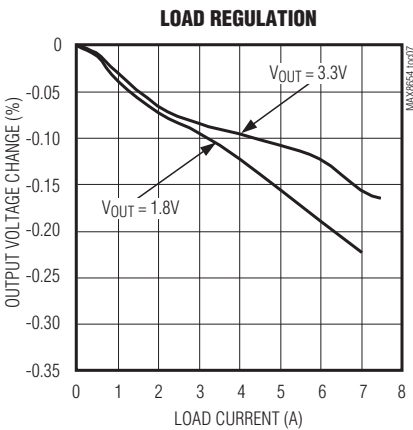
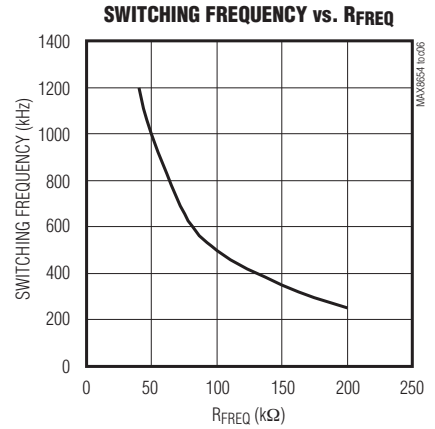
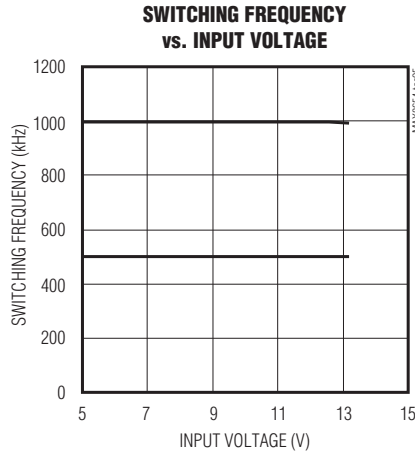
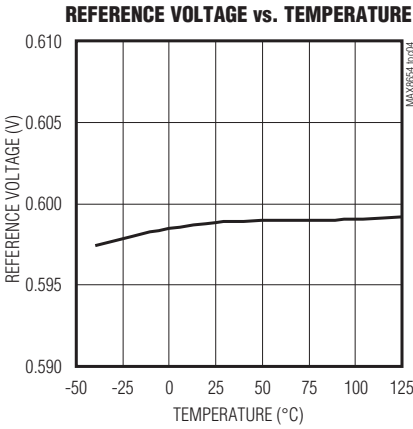
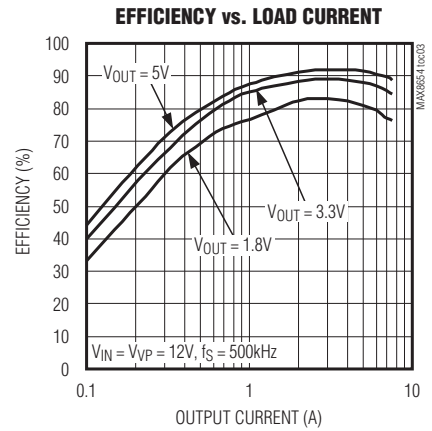
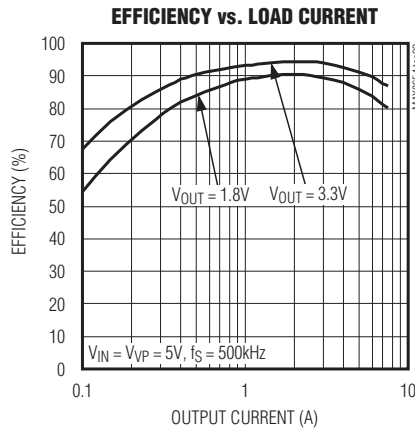
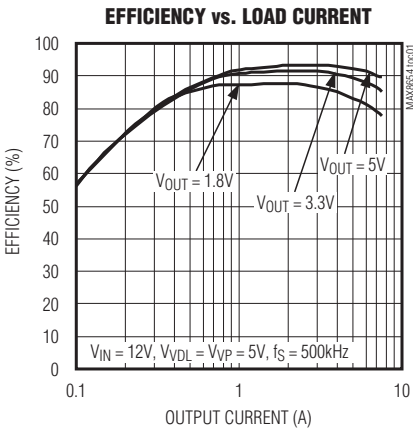
Note 2: All devices are production tested at $T_A = +25^{\circ}C$. Limits over the operating range are guaranteed by design.

12V、8A、1.2MHz ステップダウンレギュレータ

MAX8654

標準動作特性

(Typical values are: $V_{IN} = V_{VP} = 12V$, $V_{OUT} = 3.3V$, $R_{FREQ} = 100k\Omega$, and $T_A = +25^\circ C$, circuit of Figure 1.)

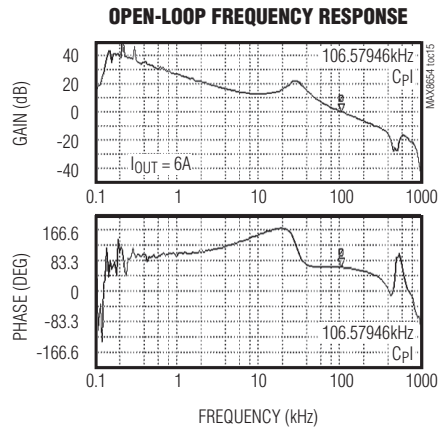
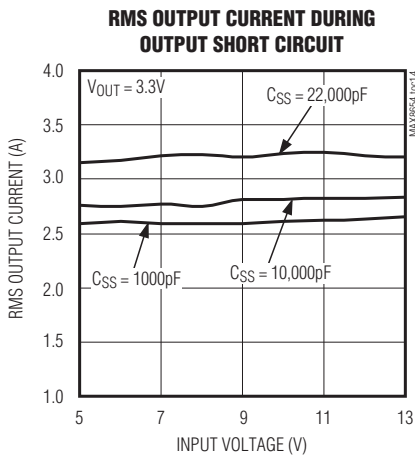
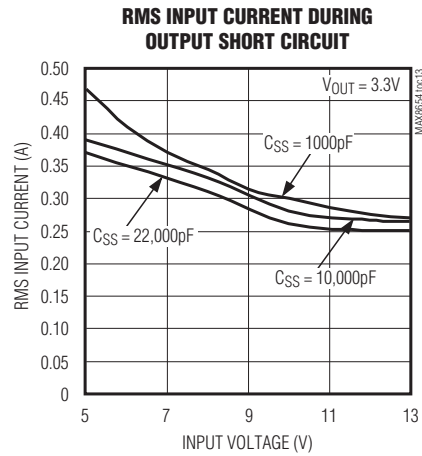
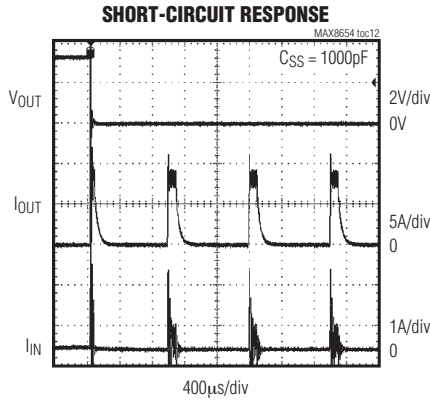
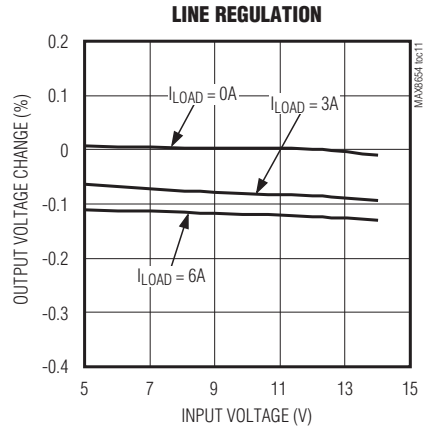
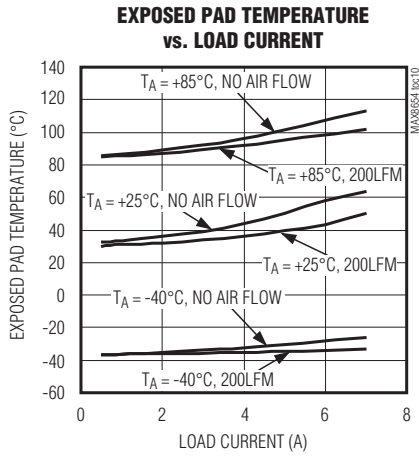


12V、8A、1.2MHz ステップダウンレギュレータ

MAX8654

標準動作特性(続き)

(Typical values are: $V_{IN} = V_{VP} = 12V$, $V_{OUT} = 3.3V$, $R_{FREQ} = 100k\Omega$, and $T_A = +25^\circ C$, circuit of Figure 1.)

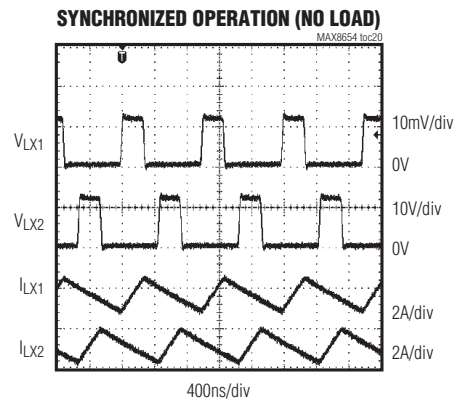
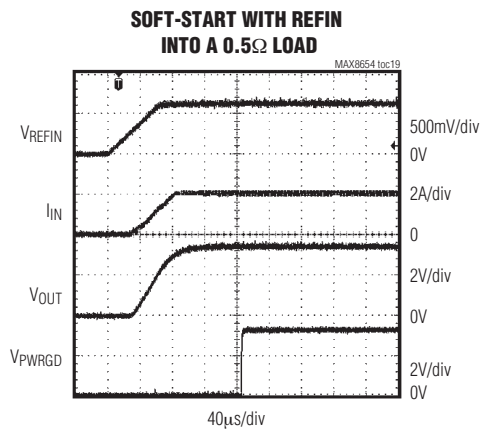
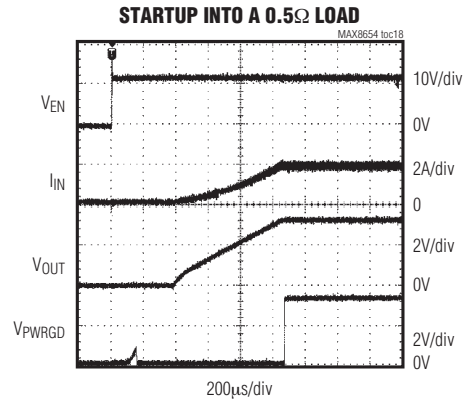
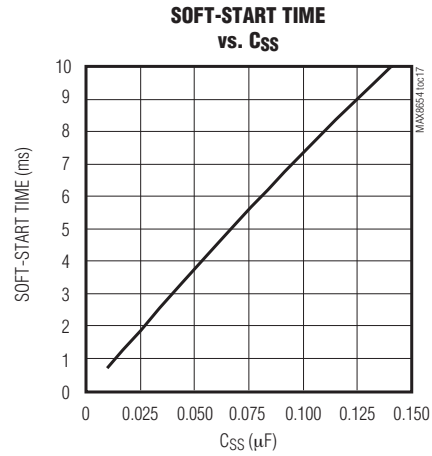
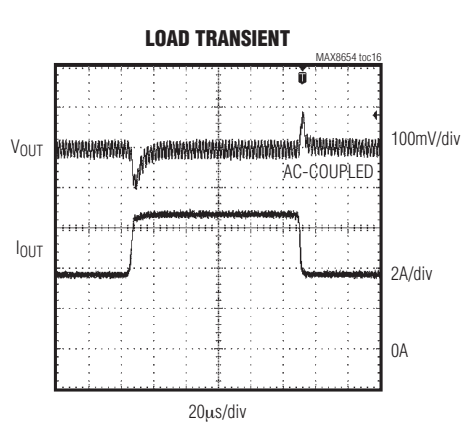


12V、8A、1.2MHz ステップダウンレギュレータ

MAX8654

標準動作特性(続き)

(Typical values are: $V_{IN} = V_{VP} = 12V$, $V_{OUT} = 3.3V$, $R_{FREQ} = 100k\Omega$, and $T_A = +25^\circ C$, circuit of Figure 1.)



12V、8A、1.2MHz ステップダウンレギュレータ

MAX8654

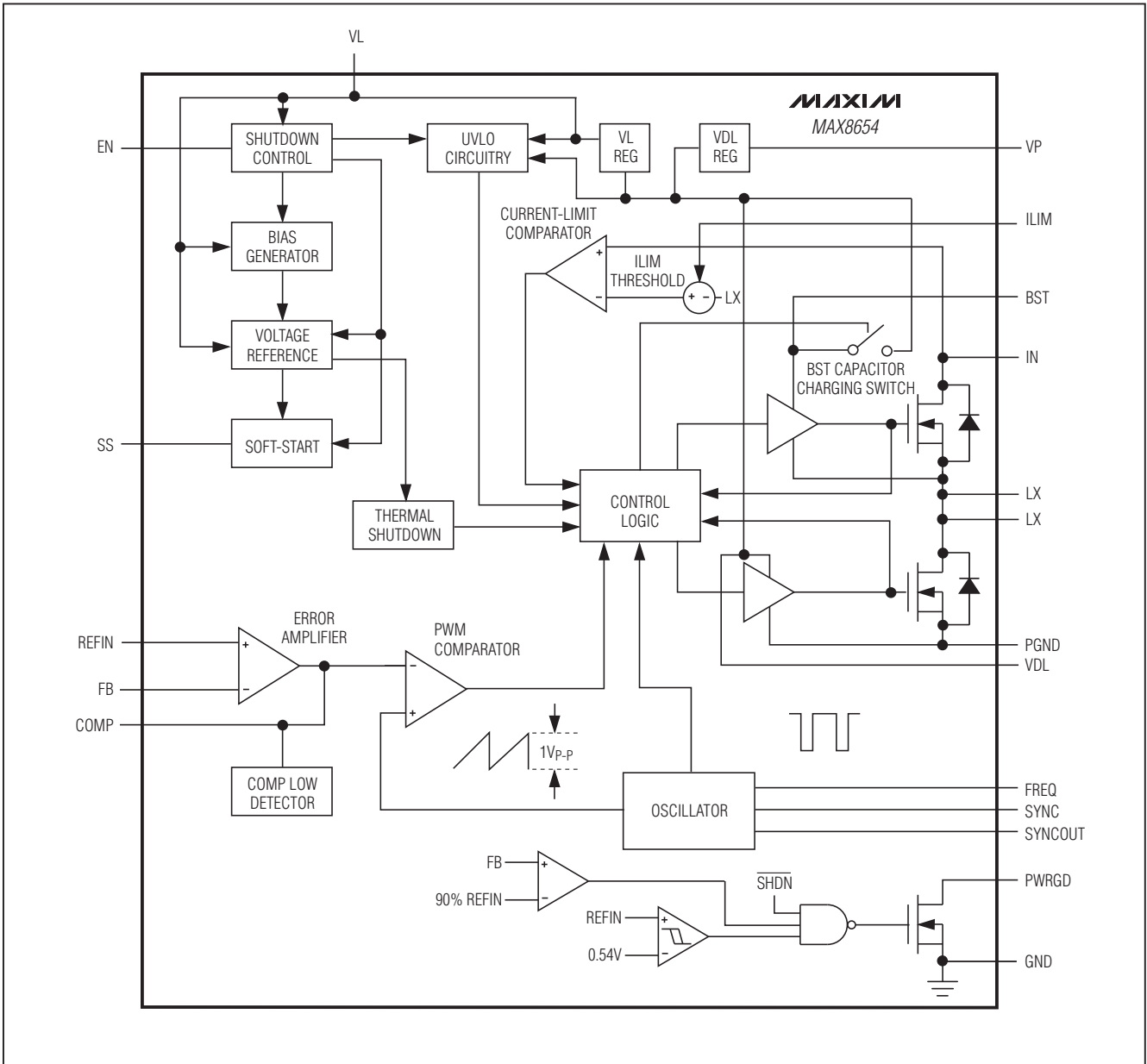
端子説明

端子	名称	機能
1, 2, 3, 34, 35, 36	PGND	電源グランド。すべてのPGND端子は内部で相互に接続されています。PGNDの各端子をすべて外部で電源グランドプレーンに接続してください。
4	VDL	5V LDO出力。VDLは内蔵MOSFETのゲート駆動電流を供給し、BSTコンデンサを充電します。VDLは最小2.2μFのセラミックコンデンサでPGNDにバイパスする必要があります。
5–8	IN	電源供給入力。入力電源範囲は4.5V~14Vです。2個の10μFと1個の0.1μFのセラミックコンデンサでPGNDにバイパスしてください。図1を参照してください。
9	VP	内蔵の5V LDOレギュレータへの入力。5V電源が使えない場合はINに接続してください。内蔵5Vレギュレータをディセーブルするためには外部の5V電源に接続してください。
10	VL	内部のチップ電源用の3.3V LDO。1μFのセラミックコンデンサでGNDにバイパスしてください。
11	ILIM	電流リミット調整。抵抗 R_{ILIM} をILIMとGND間に接続してください。 $I_{LIM} = 1V/R_{ILIM}$ 。 I_{LIM} によってLXの電流リミットトリップポイントが決定されます。詳細は「電流リミット」の項を参照してください。
12	FREQ	発振器周波数の選択。FREQとGND間に抵抗を接続して内部発振器周波数を設定してください。詳細は「周波数選択(FREQ)」の項を参照してください。
13, 32	GND	アナログ回路グランド。
14	REFIN	外部リファレンス入力。外部リファレンスに接続してください。FBIはREFINに印加された電圧にレギュレートされます。内蔵の0.6Vリファレンスを使用するためには、REFINをSSに接続してください。ICがシャットダウンモードのとき、REFINは内部でGNDに強制されます。
15	SS	ソフトスタート入力。起動時間を設定するためにはSSとGND間にコンデンサを接続してください。詳細は「ソフトスタートとREFIN」の項を参照してください。
16	COMP	レギュレータの補償。COMPとFBの間に必要とする補償回路を接続してください。ICがシャットダウンモードのとき、COMPは内部でGNDに強制されます。
17	FB	フィードバック入力。出力電圧を設定するためには、出力とGND間の外付け分圧器のセンタータップに接続してください。詳細は「補償設計」の項を参照してください。
18	PWRGD	パワーグッド出力。 V_{FB} が V_{REFIN} の90%以上となり、かつ V_{REFIN} が540mVを超えるとハイインピーダンスになるオープンドレイン出力。ICがシャットダウンモード、または V_{VDL} 、 V_{IN} 、または V_{VL} がUVLOスレッショルド未満、またはICが熱シャットダウンの場合にPWRGDは内部でローに強制されます。
19	SYNCOUT	発振器出力。SYNCOUT出力は内蔵発振器と180°の位相差を持ち、2つ目のレギュレータが位相差を持つことを容易にして入力リップル電流を低減します。
20	SYNC	同期入力。250kHz~1.2MHzの周波数の外部クロックに同期します。同期機能をディセーブルするためにはSYNCをGNDに接続してください。
21	BST	ハイサイドMOSFETドライブ電源。BSTを0.22μFのセラミックコンデンサでLXにバイパスしてください。
22–29	LX	インダクタ接続。LXの各端子は内部ですべて相互に接続されています。LX端子のすべてをインダクタのスイッチされる側に接続してください。ICがシャットダウンモードの場合、LXはハイインピーダンスです。
30, 33	N.C.	内部では接続されていません。
31	EN	イネーブル入力。MAX8654をイネーブル/ディセーブルするロジック入力。ICをイネーブルとするためにはENをハイとしてください。ENをローに駆動すると、ICはローパワーのシャットダウンモードになります。
—	EP	エクスポーズドパッド。熱性能を最適化するために大きいPGNDのグランドプレーンに接続してください。EPは内部でGNDとPGNDに接続されています。

12V、8A、1.2MHz ステップダウンレギュレータ

ブロックダイアグラム

MAX8654



12V、8A、1.2MHz ステップダウンレギュレータ

MAX8654

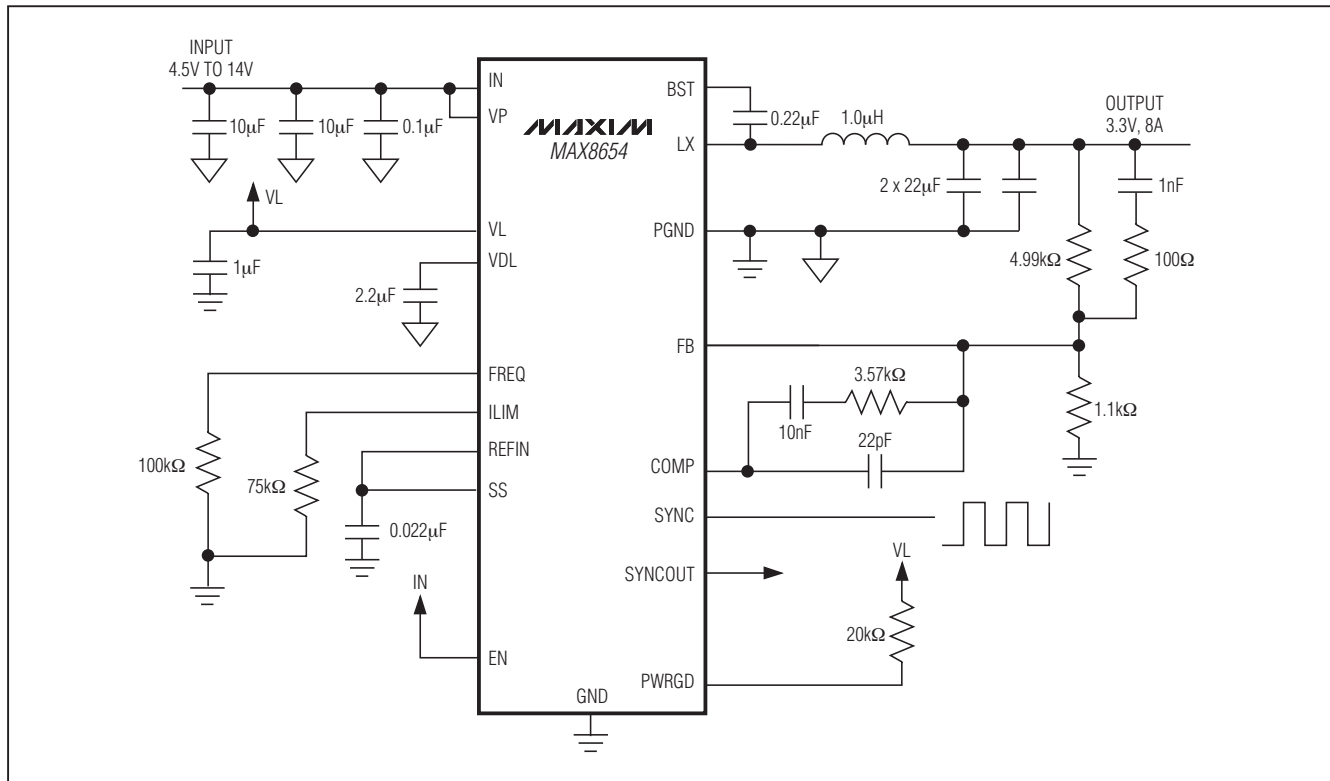


図1. 標準アプリケーション回路、3.3V、8A、500kHz

詳細

高効率、電圧モードスイッチングレギュレータMAX8654は最大8Aの出力電流を供給することができます。MAX8654は4.5V~14Vの入力電源から0.6V~0.85 x V_{IN} の出力電圧を供給し、ボードに搭載するポイントオブロード(POL)アプリケーションに最適です。出力電圧の精度は全温度範囲で±1%より優れています。

MAX8654は全セラミックコンデンサ設計、およびより高速の過渡応答が可能です。このデバイスは6mm x 6mmの36ピンTQFN-EPパッケージでご利用頂けます。SYNCOUTの機能によって、エンドユーザーが2個のMAX8654を同じ周波数で180°位相差動作をさせることが可能で、入力リップル電流を最小化して、その結果、入力コンデンサ要件を緩和します。REFIN機能によって、MAX8654はDDRおよびトラッキング電源

用に最適な候補となります。ハイおよびローサイドスイッチとして内蔵低 $R_{DS(ON)}$ のnチャンネルMOSFETを使用しているため、重負荷および高いスイッチング周波数で高効率を維持します。

MAX8654は広帯域(20MHz)誤差アンプを使用する電圧モード方式を採用しています。電圧モードの制御方式のために最高1.2MHzまでのスイッチング周波数が可能で、ボード面積を削減します。オペアンプによる電圧誤差アンプはタイプ3補償で動作し、高周波スイッチングの帯域幅を完全に利用して、高速過渡応答を得ることができます。可変のソフトスタート時間によって、入力起動時の突入電流を最小化する柔軟性を提供します。オープンドレインのパワーグッド(PWRGD)出力は出力がレギュレーションポイントの90%に達すると、ハイインピーダンスになります。

12V、8A、1.2MHz ステップダウンレギュレータ

コントローラの機能

コントローラロジックブロックはさまざまな電源、負荷、および温度条件下でハイサイドMOSFETのデューティサイクルを決定する中央プロセッサです。電流リミットおよび温度保護がトリガーされない通常の動作では、コントローラロジックブロックはPWMコンパレータからの出力を受け取り、ハイサイドとローサイドの両方のMOSFET用の駆動信号を生成します。ブレークビフォアメクロジックとブートストラップコンデンサの充電時間はコントローラロジックによって計算されます。電圧誤差アンプからの誤差信号は発振器によって生成されるランプ(傾斜)信号とPWMコンパレータで比較され、必要とするPWM信号が作られます。ハイサイドスイッチは発振器サイクルの初めにオンとなり、ランプ電圧が V_{COMP} 信号を超えるか、または電流リミットスレッショルドが超過されると、オフになります。ローサイドスイッチは、その後、発振器サイクルの残りの時間、オンとなります。

電流リミット

MAX8654の可変電流リミットは I_{LIM} とGND間に接続する抵抗 R_{LIM} によって設定されます。 R_{LIM} を流れる電流によって、LX電流リミットのトリップポイントが決まります。

$$R_{LIM} (k\Omega) = 800 / I_{LXLIM} (A)$$

ここで、 I_{LXLIM} はLX電流リミットスレッショルドです。 R_{LIM} の適切な範囲は $40k\Omega \sim 200k\Omega$ です。 R_{LIM} を $100k\Omega$ とすると、LXに流入または流出する標準のピーク電流リミット値は8Aに設定されます。

LXからの流出電流がこのリミット値を超えると、ハイサイドMOSFETはオフとなり、同期整流器がオンとなります。同期整流器はインダクタ電流がローサイド電流リミット値を下回るまで、オンのままです。このことによって、デューティサイクルが低下し、電流リミット値を超えなくなるまで、出力電圧が低下します。

負の電流リミットを超えると、デバイスは同期整流器をオフとしてインダクタ電流がハイサイドMOSFETのボディダイオードを流れるように強制して、それは入力に戻り、次のサイクルの初めまで、またはインダクタ電流がゼロに低下するまで、続きます。

MAX8654は短絡出力状態での過熱を防止するためにヒカップモードを採用しています。デバイスは V_{FB} が $12\mu s$ を超えて $420mV$ を下回ると、COMPとREFINをローに強制します。ICは900クロックサイクルの間、オフになり、その後、110クロックサイクルの間ソフトスタート状態になります。短絡状態が持続している場合は、ICはさらに512クロックサイクルの間シャットダウンされます。ICはこの動作を短絡状態が解消されるまで、繰り返します。

ソフトスタートとREFIN

MAX8654は起動時の突入電流を制限するために、可変のソフトスタート機能を採用しています。 $8\mu A$ (typ)の電流源によって、SSに接続された外付けコンデンサが充電され、コンデンサの電圧が制御されて増加します。ソフトスタート時間はSSとGND間に接続される外付けコンデンサの値によって調整されます。必要とするコンデンサ値は次の式で決まります。

$$C = \frac{8\mu A \times t_{SS}}{0.6V}$$

ここで、 t_{SS} は秒で表した必要とするソフトスタート時間です。

MAX8654は外付けリファレンス入力(REFIN)も備えています。ICはREFINに印加された電圧に対してFBをレギュレートします。外付けリファレンスを使用する場合は、内部ソフトスタートを使用することができません。外付けリファレンスを使用する場合のソフトスタートの方法は図2に示されています。外付けリファレンスを使用する場合は、ソフトスタートの間に電流リミットが働くことを避けるために、次の条件を満たさなければなりません。

$$C_{OUT} \times \frac{dV_{REFIN}}{dt} + I_{OUT} < I_{LXLIM} - \frac{I_{P-P}}{2}$$

ここで、 I_{OUT} は最大出力電流、 C_{OUT} は出力コンデンサ、および I_{P-P} はピークトゥピークのインダクタリプル電流です。

内蔵の0.6Vリファレンスを使用するためには、REFINをSSに接続してください。

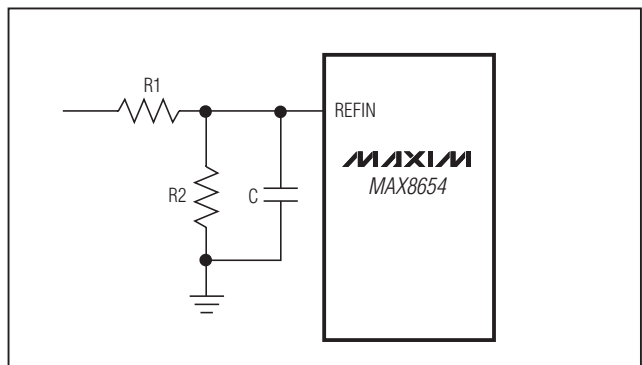


図2. 外付けリファレンスを使う場合の標準的なソフトスタート方法

12V、8A、1.2MHz ステップダウンレギュレータ

低電圧ロックアウト(UVLO)

V_{IN} または V_{VDL} が4.20V (typ)を下回るか、または V_{VL} が3Vを下回ると、UVLO回路はスイッチングを抑制します。これらの電圧がスレッショルドを超えると、UVLOはクリアされ、ソフトスタート機能が活性化します。UVLOにはグリッチ耐性のために100mVのヒステリシスが組み込まれています。

ハイサイドMOSFETドライバ電源(BST)

ハイサイドnチャネルスイッチ用のゲート駆動電圧は、フライイングコンデンサのブースト回路によって生成されます。ローサイドMOSFETがオンの際にBSTとLX間のコンデンサがVDL電源から充電されます。ローサイドMOSFETがオフになると、コンデンサに蓄積された電圧はLXの上に加算されて、内蔵のハイサイドMOSFETをオンにするために必要な電圧が供給されます。

周波数選択(FREQ)

固定周波数PWM動作のスイッチング周波数は250kHz～1.2MHzに抵抗によって設定されます。ICのスイッチング周波数はFREQとGND間の抵抗(R_{FREQ})で設定してください。 R_{FREQ} は次のように計算されます。

$$R_{FREQ} = 52.63 \times \left(\frac{1}{f_s} - 0.05 \right) \text{ k}\Omega$$

ここで、 f_s はMHzで表した所望のスイッチング周波数です。

SYNC機能(SYNC、SYNCOUT)

MAX8654はスイッチング周波数が、内部クロック周波数よりも高い外部クロック周波数に同期することができるSYNC機能を備えています。所望の同期周波数の矩形波でSYNCを駆動してください。SYNCの立上りエッジで内部SYNC回路がトリガーされます。この機能はSYNCをGNDに接続するとディセーブルされ、内部発振器が動作します。

SYNCOUT出力には内部発振器またはSYNCに印加された信号と180°位相が異なるクロック信号が生成されます。このことによって、別のMAX8654が180°位相差で同期することが可能で、入力リップル電流が低減されます。

パワーグッド出力(PWRGD)

PWRGDは、 V_{REFIN} が0.54Vを超え、かつ V_{FB} が V_{REFIN} の90%を超えて、ソフトスタートランプ(傾斜波)が終わると、ハイインピーダンスになるオープンドレイン出力です。48クロックサイクルの間、 V_{FB} が V_{REFIN} の90%を下回り、かつ V_{REFIN} が0.54Vを下回るとPWRGDはローになります。PWRGDは V_{VL} にプルアップされていると、シャットダウンの間はローです。

シャットダウンモード

ENをGNDに駆動するとICをシャットダウンして、自己消費電流は10 μ A (typ)になります。シャットダウンの間、MAX8654の出力はハイインピーダンスです。MAX8654をイネーブルとするためにはENをハイに駆動してください。

熱保護

熱過負荷保護によってデバイスの総合電力消費を制限します。接合部温度が $T_j = +165^\circ\text{C}$ を超えると、熱センサがデバイスをシャットダウンし、ダイの冷却が可能になります。接合部温度が20°Cだけ冷却されると、熱センサはデバイスを再びオンとするため、連続して過負荷状態が続いていると、パルス状の出力となります。熱シャットダウン状態が終わると、ソフトスタートシーケンスが始まります。

アプリケーション情報

VLとVDLのデカップリング

高速スイッチング周波数によるノイズの影響を減少し、MAX8654の出力精度を最良にするためには、VDLとPGND間に最小2.2 μ Fのセラミックコンデンサを接続してVDLをデカップルしてください。同様に、VLとGND間に1 μ Fのセラミックコンデンサを接続してVLをデカップルしてください。これらのコンデンサは対応する端子のできる限り近くに配置してください。

インダクタの選択

次の式を使ってインダクタを選択してください。

$$L = \frac{V_{OUT} \times (V_{IN} - V_{OUT})}{f_s \times V_{IN} \times LIR \times I_{OUT(MAX)}}$$

ここで、LIRは最小デューティサイクルにおけるインダクタリップル電流の平均連続電流に対する比です。最良の性能と安定性を得るためには、LIRは20%～40%に選んでください。

割り当てられた寸法に収容可能な最小のDC抵抗を持つ低損失インダクタを使用してください。粉末鉄フェライトコアタイプを選択すると、多くの場合、最良の性能が得られます。どのようなコア材料の場合でも、ピークインダクタ電流(I_{PEAK})で飽和しない十分に大きいコアを採用してください。 I_{PEAK} は次の式で計算してください。

$$I_{PEAK} = \left(1 + \frac{LIR}{2} \right) \times I_{OUT(MAX)}$$

12V、8A、1.2MHz ステップダウンレギュレータ

出力コンデンサの選択

出力コンデンサ選択の重要パラメータは容量値、ESR、ESLおよび電圧定格要件です。これらのパラメータがDC-DCコンバータの総合安定性、出力リップル電圧、および過渡応答に影響します。出力リップルは出力コンデンサの蓄積電荷の変動、コンデンサのESRによる電圧降下、およびコンデンサのESLによる電圧降下によって起こります。次の式を使って、出力コンデンサ値、ESR、およびESLによる出力電圧リップルを計算してください。

$$V_{\text{RIPPLE}} = V_{\text{RIPPLE(C)}} + V_{\text{RIPPLE(ESR)}} + V_{\text{RIPPLE(ESL)}}$$

ここで、出力コンデンサ値、ESR、およびESLによる出力リップルは次の式によって計算されます。

$$V_{\text{RIPPLE(C)}} = \frac{I_{\text{P-P}}}{8 \times C_{\text{OUT}} \times f_{\text{S}}}$$

$$V_{\text{RIPPLE(ESR)}} = I_{\text{P-P}} \times \text{ESR}$$

$$V_{\text{RIPPLE(ESL)}} = \frac{I_{\text{P-P}}}{t_{\text{ON}}} \times \text{ESL}$$

インダクタのピークトウピークリップル電流($I_{\text{P-P}}$)は次の式で計算されます。

$$I_{\text{P-P}} = \frac{V_{\text{IN}} - V_{\text{OUT}}}{f_{\text{S}} \times L} \times \frac{V_{\text{OUT}}}{V_{\text{IN}}}$$

これらの式はコンデンサの最初の選択の場合に使用してください。最終値はプロトタイプまたは同等な回路の試験によって決めてください。リップル電流を小さくすると、出力電圧リップルが小さくなります。インダクタのリップル電流はインダクタ値によって決まるため、インダクタンスを大きくすると、出力電圧リップルが小さくなります。コンバータのスイッチング周波数において小さいESRと小さいESLを持つセラミックコンデンサを採用してください。セラミックコンデンサのESLとESRは小さいため、それによるリップル電圧は無視されます。

負荷過渡応答は選択した出力コンデンサの値に依存します。負荷の過渡状態では、出力は即座に $\text{ESR} \times I_{\text{LOAD}}$ だけ変化します。コントローラが応答可能となる前に、出力はさらに偏移してゆきますが、これはインダクタと出力コンデンサの値に依存します。短時間の後、コントローラは出力電圧をレギュレートしてその既定値に復帰させます。コントローラの応答時間はクロズドループの帯域幅に依存します。帯域幅が広いと、高速応答時間が得られ、レギュレート値から出力がさらに偏移してゆくことが阻止されます。詳細は「補償設計」の項を参照してください。

入力コンデンサの選択

入力コンデンサは入力電源から引き出される電流ピークを減少させて、ICのスイッチングノイズを減少させます。入力リップル電圧を規格以内に保ち、入力源に戻ってくる高周波のリップル電流を最小化するためには、入力の総合容量値は次の式によって与えられる値以上としなければなりません。

$$C_{\text{IN_MIN}} = \frac{D \times T_{\text{S}} \times I_{\text{OUT}}}{V_{\text{IN_RIPPLE}}}$$

ここで、 $V_{\text{IN_RIPPLE}}$ は入力コンデンサの両端間に許される入力リップル電圧の最大値であり、最小入力電圧の2%未満とすることを推奨します。Dはデューティサイクル($V_{\text{OUT}}/V_{\text{IN}}$)、 T_{S} は $1/f_{\text{S}}$ (スイッチング周波数)です。入力コンデンサのスイッチング周波数におけるインピーダンスは、高周波スイッチング電流が入力源に流れずに入力コンデンサを通して短絡して流れるようにして、入力源のインピーダンスを下回るようにしなければなりません。電源インピーダンスの方を大きくするためには、入力コンデンサの値を大きくしなければなりません。入力コンデンサはスイッチング電流によって与えられるリップル電流要件を満たさなければなりません。入力リップル電流のRMS値は次の式で与えられます。

$$I_{\text{RIPPLE}} = \frac{I_{\text{LOAD}} \times \sqrt{V_{\text{OUT}} \times (V_{\text{IN}} - V_{\text{OUT}})}}{V_{\text{IN}}}$$

ここで I_{RIPPLE} は入力リップル電流のRMS値です。

補償設計

この電源の伝達関数は1個のダブルポールと1個のゼロで構成されます。出力フィルタ用のインダクタLと出力フィルタ用のコンデンサ C_{O} によってダブルポールが作られます。出力フィルタコンデンサのESRがゼロを決定します。ダブルポールとゼロ周波数は次の式で与えられます。

$$f_{\text{P1_LC}} = f_{\text{P2_LC}} = \frac{1}{2\pi \times \sqrt{L \times C_{\text{O}} \times \left(\frac{R_{\text{O}} + \text{ESR}}{R_{\text{O}} + R_{\text{L}}}\right)}}$$

$$f_{\text{Z_ESR}} = \frac{1}{2\pi \times \text{ESR} \times C_{\text{O}}}$$

ここで、 R_{L} は出力インダクタのDCRと内蔵スイッチ抵抗 $R_{\text{DS(ON)}}$ との和に等しい値です。 R_{O} は出力負荷抵抗であり、それは定格出力電圧を定格出力電流で除算した値です。ESRは出力フィルタコンデンサの等価直列抵抗(ESR)の合計値です。同じタイプの出力コンデンサ

12V、8A、1.2MHz ステップダウンレギュレータ

MAX8654

が2個以上並列になっている場合は、上の式におけるESR値は1個の出力コンデンサのESRを出力コンデンサの合計数で除算した値に等しくなります。

MAX8654のスイッチング周波数は高い範囲にあるため、出力にセラミックコンデンサを使用することができます。セラミックコンデンサのESRは通常、非常に小さいため、それに関係する伝達関数のゼロ周波数はユニティゲインクロスオーバー周波数の f_c よりも高く、ゼロを出力フィルタ用のインダクタとコンデンサで作られるダブルポールの補償に使うことはできません。ダブルポールによって、40dB/decadeの利得低下と180°/decadeの位相シフトが生じます。誤差アンプはこの利得低下と位相シフトを補償して、安定な広帯域幅のクローズドループシステムを実現しなければなりません。したがって、図3に示すようにタイプ3の補償を使用してください。タイプ3の補償は3個のポールと2個のゼロを備え、最初のポールの f_{p1_EA} はゼロ周波数(DC)にあります。タイプ3補償のその他のポールとゼロの位置は次の式で与えられます。

$$f_{z1_EA} = \frac{1}{2\pi \times R1 \times C1}$$

$$f_{z2_EA} = \frac{1}{2\pi \times R3 \times C3}$$

$$f_{p3_EA} = \frac{1}{2\pi \times R1 \times C2}$$

$$f_{p2_EA} = \frac{1}{2\pi \times R2 \times C3}$$

上の式は $C1 \gg C2$ および $R3 \gg R2$ を仮定しており、これはほとんどのアプリケーションで成立します。これらのポールとゼロの位置は電源の伝達関数のダブルポールとESRゼロによって決定されます。それは所望のクローズドループの帯域幅の関数でもあります。次のセクションはMAX8654に必要な補償部品を計算する段階的設計手順の概要です。

初めに所望の出力電圧を設定してください。出力電圧は出力とGND間に分圧器を使用して、そのセンタータップをFBに接続して設定します(図3のR3とR4)。R4を次のように計算してください。

$$R4 = \frac{0.6 \times R3}{V_{OUT} - 0.6}$$

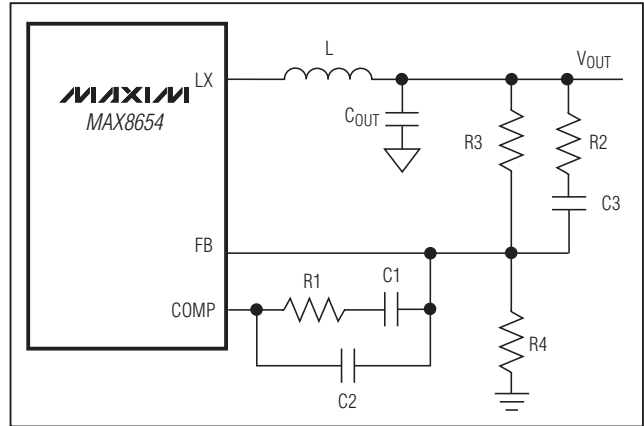


図3. タイプ3の補償回路

クローズドループのゼロクロス周波数 f_c はスイッチング周波数 f_s の20%を下回るようにしてください。ゼロクロス周波数を高くすると、高速過渡応答が得られます。クローズドループのゼロクロス周波数はスイッチング周波数の10%~20%にすることを推奨します。 f_c が決定されると、C1は次の式で計算されます。

$$C1 = \frac{1.5625 \times V_{IN}}{2 \times \pi \times R3 \times \left(1 + \frac{R_L}{R_O}\right) \times f_c}$$

出力のLCダブルポールは不足制動の性質を持つため、タイプ3補償の2つのゼロ周波数をLCダブルポール周波数よりも低く選択して、十分な位相ブーストを与えてください。2つのゼロ周波数をLCダブルポール周波数の80%に設定してください。

したがって、

$$R1 = \frac{1}{0.8 \times C1} \times \sqrt{\frac{L \times C_O \times (R_O + ESR)}{R_L + R_O}}$$

$$C3 = \frac{1}{0.8 \times R3} \times \sqrt{\frac{L \times C_O \times (R_O + ESR)}{R_L + R_O}}$$

2番目の補償ポールの f_{p2_EA} を f_{z_ESR} に設定すると次の結果が得られます。

$$R2 = \frac{C_O \times ESR}{C3}$$

3番目の補償ポールをスイッチング周波数に設定してください。C2を次の式で計算してください。

$$C2 = \frac{1}{\pi \times R1 \times f_s \times 2}$$

12V、8A、1.2MHz ステップダウンレギュレータ

MAX8654

ゼロクロス周波数がダブルポール周波数よりも十分に高い場合、上述の式を使うと、正確な補償が得られます。ゼロクロス周波数がダブルポール周波数に近いと、実際のゼロクロス周波数は計算した周波数よりも高くなります。この場合、R1の値を小さくすると、ゼロクロス周波数は低くなります。また、位相マージンを大きくするために、ゼロクロス周波数を200kHzより高くする場合はタイプ3補償の3番目のポールをスイッチング周波数の近くに設定してください。補償部品を実用的な値とするために、R4の値を変えることができます。R3の推奨範囲は2kΩ～10kΩです。

PCBレイアウトと熱性能

クリーンで安定な動作を得るためには、PCBのレイアウトを注意深く行うことが重要です。最適な性能を得るためには、MAX8654のEVキットのレイアウトをそのまま使うことを強く推奨します。変更する必要がある場合は、優れたPCBレイアウトを行うために、このガイドラインに従ってください。

- 1) 入力と出力コンデンサ、 V_{VP} と V_{VDL} コンデンサを電源グランドプレーンに接続してください。その他のコンデンサはすべて信号グランドプレーンに接続してください。
- 2) V_{VP} 、 V_{IN} 、 V_{VL} 、 V_{VDL} 、およびSSのコンデンサは可能な限りICの近くに配置し、その対応する端子には直接配線してください。パワーグランドプレーン(PGNDに接続)と信号グランドプレーン(GNDに接続する)を分離してください。
- 3) 大電流経路を可能な限り短く太くしてください。スイッチング電流経路を短くしてLX、出力コンデンサ、および入力コンデンサで形成されるループを最小化してください。
- 4) IN、LX、およびPGNDを別々に大きい面積の銅部分に接続してICの冷却に役立たせ、さらに効率と長期信頼性を改善してください。
- 5) すべてのフィードバックの接続を短く、直接的に行ってください。フィードバック抵抗と補償部品を可能な限りICの近くに配置してください。
- 6) LXのような高速スイッチングノードを敏感なアナログ領域(FB、COMP)から引き離して配線してください。

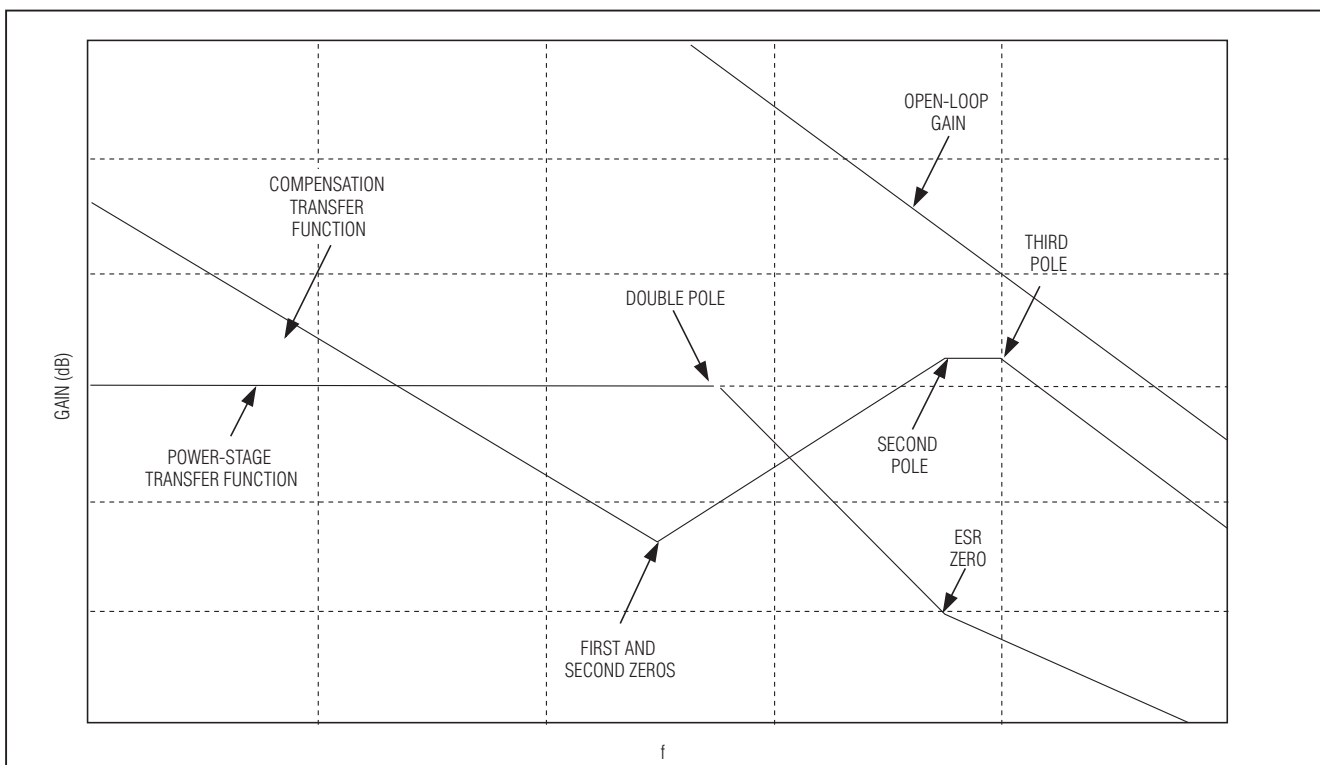
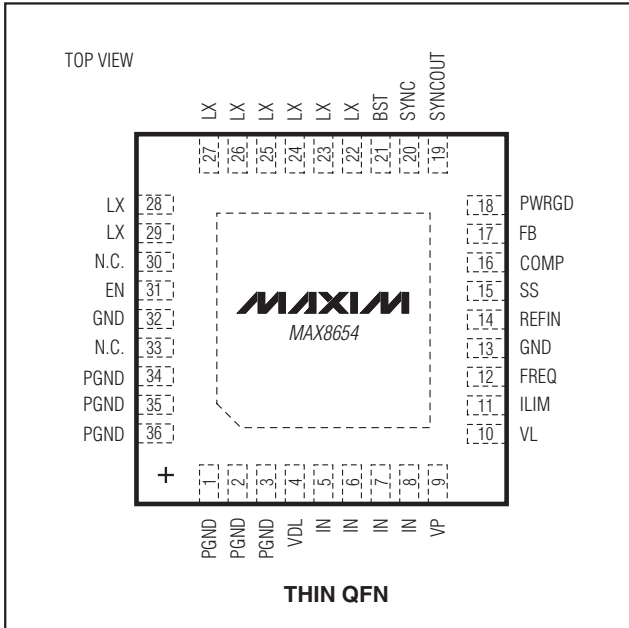


図4. タイプ3補償の伝達関数

12V、8A、1.2MHz ステップダウンレギュレータ

MAX8654

ピン配置



チップ情報

PROCESS: BiCMOS

パッケージ

最新のパッケージ図面情報とランドパターンは、
japan.maxim-ic.com/packagesを参照してください。

パッケージタイプ	パッケージコード	ドキュメントNo.
36 TQFN	T3666-3	21-0141

12V、8A、1.2MHz ステップダウンレギュレータ

MAX8654

改訂履歴

版数	改訂日	説明	改訂ページ
0	8/06	初版	—
1	4/08	「型番」、「端子説明」、および「パッケージ」の各項を更新	1, 8, 14, 16
2	7/09	「電流リミット」および「入力コンデンサの選択」のセクションを更新	11, 13

マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

Maximは完全にMaxim製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。Maximは随時予告なく回路及び仕様を変更する権利を留保します。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600 _____ 17