

# 8次ローパスベッセル スイッチトキャパシタフィルタ

## 概要

MAX7401/MAX7405は、+5V(MAX7401)又は+3V(MAX7405)の単一電源で動作する8次ローパスベッセルスイッチトキャパシタフィルタ(SCF)です。これらのデバイスの消費電流は僅か2mAで、1Hz~5kHzのコーナ周波数を許容するため、低電力ポストDACフィルタリング及びアンチエイリアシングアプリケーションに最適です。MAX7401/MAX7405は、消費電流を0.2µAに低減するシャットダウンモードを備えています。

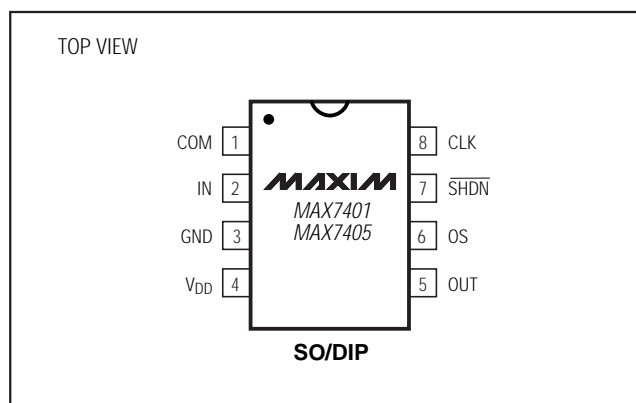
これらのデバイスには、セルフクロッキング(外部コンデンサを使用)及びコーナ周波数をより厳密に制御するための外部クロッキングの2つのクロッキングオプションがあります。DC出力レベルは、オフセット調整ピンで調整できます。

MAX7401/MAX7405ベッセルフィルタは、低オーバーシュート及び高速セトリングを提供します。又、固定応答によりクロック周波数の選択が容易になります。

## アプリケーション

- ADCアンチエイリアシング
- ポストDACフィルタリング
- エアバッグエレクトロニクス

## ピン配置



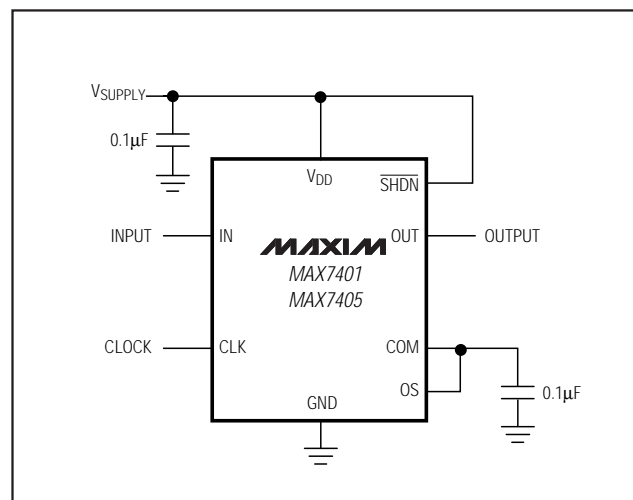
## 特長

- ◆ 8次ローパスベッセルフィルタ
- ◆ 低ノイズ及び低歪み：-82dB THD + ノイズ
- ◆ クロックチューニング可能なコーナ周波数 (1Hz~5kHz)
- ◆ クロック対コーナ比：100:1
- ◆ 単一電源動作：
  - +5V(MAX7401)
  - +3V(MAX7405)
- ◆ 低電力：
  - 2mA(動作モード)
  - 0.2µA(シャットダウンモード)
- ◆ パッケージ：8ピンSOP/DIP
- ◆ 低出力オフセット：±5mV

## 型番

PART	TEMP. RANGE	PIN-PACKAGE
<b>MAX7401</b> CSA	0°C to +70°C	8 SO
MAX7401CPA	0°C to +70°C	8 Plastic DIP
MAX7401ESA	-40°C to +85°C	8 SO
MAX7401EPA	-40°C to +85°C	8 Plastic DIP
<b>MAX7405</b> CSA	0°C to +70°C	8 SO
MAX7405CPA	0°C to +70°C	8 Plastic DIP
MAX7405ESA	-40°C to +85°C	8 SO
MAX7405EPA	-40°C to +85°C	8 Plastic DIP

## 標準動作回路



# 8次ローパスベッセル スイッチトキャパシタフィルタ

MAX7401/MAX7405

## ABSOLUTE MAXIMUM RATINGS

$V_{DD}$ to GND		Continuous Power Dissipation ( $T_A = +70^\circ\text{C}$ )	
MAX7401	-0.3V to +6V	8-Pin SO (derate 5.88mW/ $^\circ\text{C}$ above +70 $^\circ\text{C}$ )	471mW
MAX7405	-0.3V to +4V	8-Pin DIP (derate 9.09mW/ $^\circ\text{C}$ above +70 $^\circ\text{C}$ )	727mW
IN, OUT, COM, OS, CLK	-0.3V to ( $V_{DD} + 0.3\text{V}$ )	Operating Temperature Ranges	
SHDN	-0.3V to +6V	MAX740 _C_A	0 $^\circ\text{C}$ to +70 $^\circ\text{C}$
OUT Short-Circuit Duration	1sec	MAX740 _E_A	-40 $^\circ\text{C}$ to +85 $^\circ\text{C}$
		Storage Temperature Range	-65 $^\circ\text{C}$ to +150 $^\circ\text{C}$
		Lead Temperature (soldering, 10sec)	+300 $^\circ\text{C}$

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

## ELECTRICAL CHARACTERISTICS—MAX7401

( $V_{DD} = +5\text{V}$ , filter output measured at OUT, 10k $\Omega$  || 50pF load to GND at OUT, OS = COM, 0.1 $\mu\text{F}$  from COM to GND, SHDN =  $V_{DD}$ ,  $f_{CLK} = 100\text{kHz}$ ,  $T_A = T_{MIN}$  to  $T_{MAX}$ , unless otherwise noted. Typical values are at  $T_A = +25^\circ\text{C}$ .)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
<b>FILTER CHARACTERISTICS</b>						
Corner Frequency	$f_C$	(Note 1)		0.001 to 5		kHz
Clock-to-Corner Ratio	$f_{CLK} / f_C$			100:1		
Clock-to-Corner Tempco				10		ppm/ $^\circ\text{C}$
Output Voltage Range			0.25	$V_{DD} - 0.25$		V
Output Offset Voltage	$V_{OFFSET}$	$V_{IN} = V_{COM} = V_{DD} / 2$		$\pm 5$	$\pm 25$	mV
DC Insertion Gain with Output Offset Removed		$V_{COM} = V_{DD} / 2$ (Note 2)	-0.1	0.15	0.3	dB
Total Harmonic Distortion plus Noise	THD+N	$f_{IN} = 200\text{Hz}$ , $V_{IN} = 4\text{Vp-p}$ , measurement bandwidth = 22kHz		-82		dB
OS Voltage Gain to OUT	$A_{OS}$			1		V/V
Input Voltage Range at OS	$V_{OS}$			$V_{COM} \pm 0.1$		V
COM Voltage Range	$V_{COM}$	Input, COM externally driven	$V_{DD} / 2 - 0.5$	$V_{DD} / 2$	$V_{DD} / 2 + 0.5$	V
		Output, COM internally biased	$V_{DD} / 2 - 0.2$	$V_{DD} / 2$	$V_{DD} / 2 + 0.2$	
Input Resistance at COM	$R_{COM}$		75	125		k $\Omega$
Clock Feedthrough				10		mVp-p
Resistive Output Load Drive	$R_L$		10	1		k $\Omega$
Maximum Capacitive Load at OUT	$C_L$		50	500		pF
Input Leakage Current at COM		SHDN = GND, $V_{COM} = 0$ to $V_{DD}$		$\pm 0.1$	$\pm 10$	$\mu\text{A}$
Input Leakage Current at OS		$V_{OS} = 0$ to ( $V_{DD} - 1\text{V}$ ) (Note 3)		$\pm 0.1$	$\pm 10$	$\mu\text{A}$
<b>CLOCK</b>						
Internal Oscillator Frequency	$f_{OSC}$	$C_{OSC} = 1000\text{pF}$ (Note 4)	29	38	48	kHz
Clock Input Current	$I_{CLK}$	$V_{CLK} = 0$ or 5V		$\pm 15$	$\pm 30$	$\mu\text{A}$
Clock Input High	$V_{IH}$		$V_{DD} - 0.5$			V
Clock Input Low	$V_{IL}$				0.5	V

# 8次ローパスベッセル スイッチトキャパシタフィルタ

MAX7401/MAX7405

## ELECTRICAL CHARACTERISTICS—MAX7401 (continued)

( $V_{DD} = +5V$ , filter output measured at OUT,  $10k\Omega \parallel 50pF$  load to GND at OUT, OS = COM,  $0.1\mu F$  from COM to GND,  $\overline{SHDN} = V_{DD}$ ,  $f_{CLK} = 100kHz$ ,  $T_A = T_{MIN}$  to  $T_{MAX}$ , unless otherwise noted. Typical values are at  $T_A = +25^\circ C$ .)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
<b>POWER REQUIREMENTS</b>						
Supply Voltage	$V_{DD}$		4.5		5.5	V
Supply Current	$I_{DD}$	Operating mode, no load, IN = OS = COM		2	3.5	mA
Shutdown Current	$I_{\overline{SHDN}}$	$\overline{SHDN} = GND$ , CLK driven from 0 to $V_{DD}$		0.2	1	$\mu A$
Power-Supply Rejection Ratio	PSRR	Measured at DC		60		dB
<b>SHUTDOWN</b>						
$\overline{SHDN}$ Input High	$V_{SDH}$		$V_{DD} - 0.5$			V
$\overline{SHDN}$ Input Low	$V_{SDL}$				0.5	V
$\overline{SHDN}$ Input Leakage Current		$V_{\overline{SHDN}} = 0$ to $V_{DD}$		$\pm 0.1$	$\pm 10$	$\mu A$

## ELECTRICAL CHARACTERISTICS—MAX7405

( $V_{DD} = +3V$ , filter output measured at OUT,  $10k\Omega \parallel 50pF$  load to GND at OUT, OS = COM,  $0.1\mu F$  from COM to GND,  $\overline{SHDN} = V_{DD}$ ,  $f_{CLK} = 100kHz$ ,  $T_A = T_{MIN}$  to  $T_{MAX}$ , unless otherwise noted. Typical values are at  $T_A = +25^\circ C$ .)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
<b>FILTER CHARACTERISTICS</b>						
Corner Frequency	$f_C$	(Note 1)		0.001 to 5		kHz
Clock-to-Corner Ratio	$f_{CLK}/f_C$			100:1		
Clock-to-Corner Tempco				10		ppm/ $^\circ C$
Output Voltage Range			0.25	$V_{DD} - 0.25$		V
Output Offset Voltage	$V_{OFFSET}$	$V_{IN} = V_{COM} = V_{DD} / 2$		$\pm 5$	$\pm 25$	mV
DC Insertion Gain with Output Offset Removed		$V_{COM} = V_{DD} / 2$ (Note 2)	-0.1	0.03	0.3	dB
Total Harmonic Distortion plus Noise	THD+N	$f_{IN} = 200Hz$ , $V_{IN} = 2.5Vp-p$ , measurement bandwidth = 22kHz		-84		dB
OS Voltage Gain to OUT	$A_{OS}$			1		V/V
Input Voltage Range at OS	$V_{OS}$			$V_{COM} \pm 0.1$		V
COM Voltage Range	$V_{COM}$	COM internally biased or externally driven	$V_{DD} / 2 - 0.1$	$V_{DD} / 2$	$V_{DD} / 2 + 0.1$	V
Input Resistance at COM	$R_{COM}$		75	125		$k\Omega$
Clock Feedthrough				10		mVp-p
Resistance Output Load Drive	$R_L$		10	1		$k\Omega$
Maximum Capacitive Load at OUT	$C_L$		50	500		pF
Input Leakage Current at COM		$\overline{SHDN} = GND$ , $V_{COM} = 0$ to $V_{DD}$		$\pm 0.1$	$\pm 10$	$\mu A$
Input Leakage Current at OS		$V_{OS} = 0$ to $(V_{DD} - 1V)$ (Note 3)		$\pm 0.1$	$\pm 10$	$\mu A$

# 8次ローパスベッセル スイッチトキャパシタフィルタ

MAX7401/MAX7405

## ELECTRICAL CHARACTERISTICS—MAX7405 (continued)

( $V_{DD} = +3V$ , filter output measured at OUT,  $10k\Omega \parallel 50pF$  load to GND at OUT, OS = COM,  $0.1\mu F$  from COM to GND,  $\overline{SHDN} = V_{DD}$ ,  $f_{CLK} = 100kHz$ ,  $T_A = T_{MIN}$  to  $T_{MAX}$ , unless otherwise noted. Typical values are at  $T_A = +25^\circ C$ .)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
<b>CLOCK</b>						
Internal Oscillator Frequency	$f_{OSC}$	$C_{OSC} = 1000pF$ (Note 4)	26	34	43	kHz
Clock Input Current	$I_{CLK}$	$V_{CLK} = 0$ or $3V$		$\pm 15$	$\pm 30$	$\mu A$
Clock Input High	$V_{IH}$		$V_{DD} - 0.5$			V
Clock Input Low	$V_{IL}$				0.5	V
<b>POWER REQUIREMENTS</b>						
Supply Voltage	$V_{DD}$		2.7		3.6	V
Supply Current	$I_{DD}$	Operating mode, no load, IN = OS = COM		2	3.5	mA
Shutdown Current	$I_{\overline{SHDN}}$	$\overline{SHDN} = GND$ , CLK driven from 0 to $V_{DD}$		0.2	1	$\mu A$
Power-Supply Rejection Ratio	PSRR	Measured at DC		60		dB
<b>SHUTDOWN</b>						
$\overline{SHDN}$ Input High	$V_{SDH}$		$V_{DD} - 0.5$			V
$\overline{SHDN}$ Input Low	$V_{SDL}$				0.5	V
$\overline{SHDN}$ Input Leakage Current		$V_{\overline{SHDN}} = 0$ to $V_{DD}$		$\pm 0.1$	$\pm 10$	$\mu A$

## FILTER CHARACTERISTICS—MAX7401/MAX7405

( $V_{DD} = +5V$  for MAX7401,  $V_{DD} = +3V$  for MAX7405; filter output measured at OUT;  $10k\Omega \parallel 50pF$  load to GND at OUT;  $\overline{SHDN} = V_{DD}$ ;  $V_{COM} = V_{OS} = V_{DD}/2$ ;  $f_{CLK} = 100kHz$ ;  $T_A = T_{MIN}$  to  $T_{MAX}$ ; unless otherwise noted. Typical values are at  $T_A = +25^\circ C$ .)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Insertion Gain Relative to DC Gain	$f_{IN} = 0.5f_C$	-1.0	-0.8	-0.6	dB
	$f_{IN} = f_C$	-3.3	-3.0	-2.7	
	$f_{IN} = 3f_C$		-33	-29	
	$f_{IN} = 6f_C$		-79	-74	

**Note 1:** The maximum  $f_C$  is defined as the clock frequency,  $f_{CLK} = 100 \cdot f_C$ , at which the peak SINAD drops to 68dB with a sinusoidal input at  $0.2f_C$ .

**Note 2:** DC insertion gain is defined as  $\Delta V_{OUT} / \Delta V_{IN}$ .

**Note 3:** OS voltages above  $V_{DD} - 1V$  saturate the input and result in a  $75\mu A$  typical input leakage current.

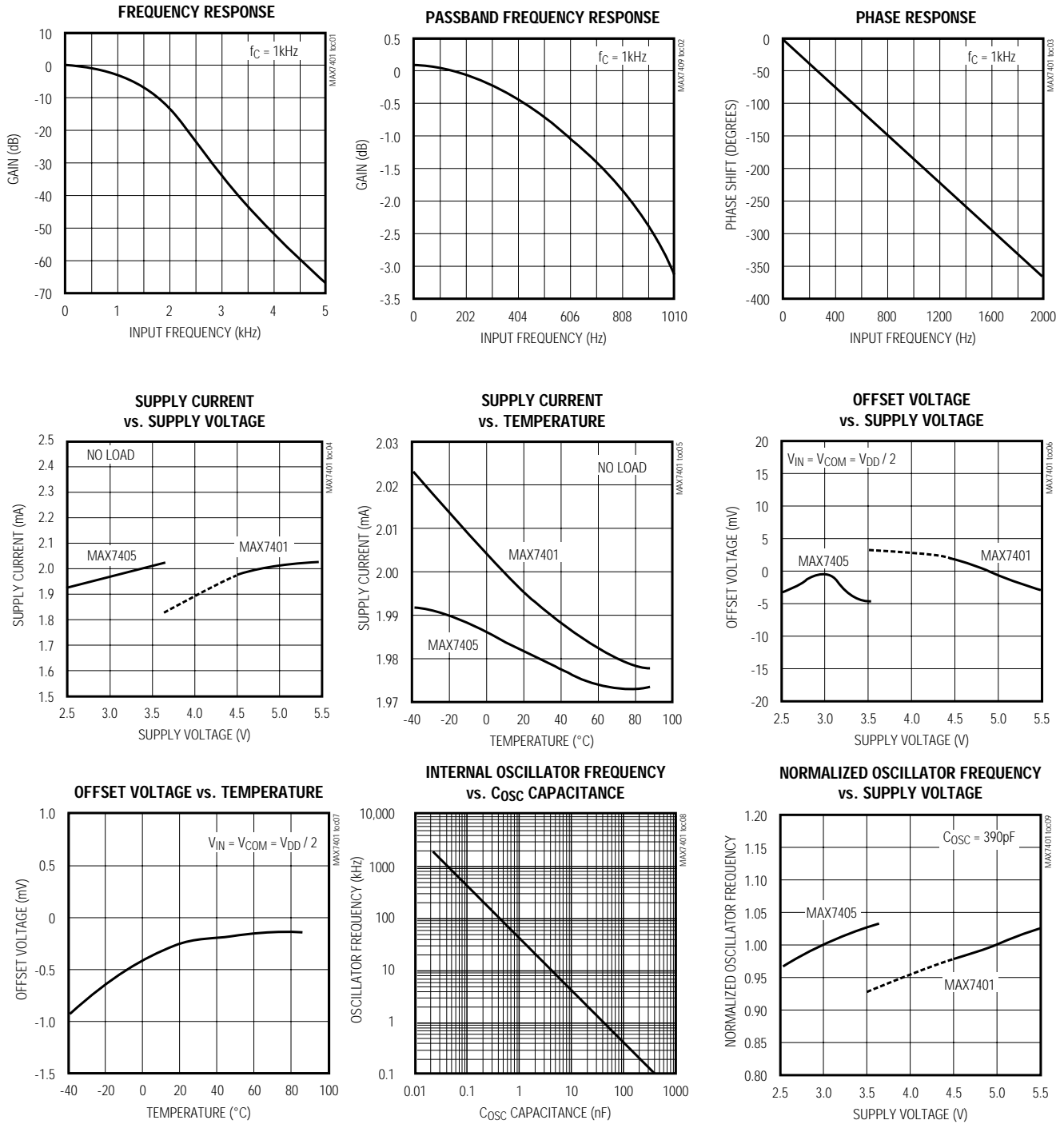
**Note 4:** For MAX7401,  $f_{OSC}$  (kHz)  $\cong 38 \cdot 10^3 / C_{OSC}$  (pF). For MAX7405,  $f_{OSC}$  (kHz)  $\cong 34 \cdot 10^3 / C_{OSC}$  (pF).

# 8次ローパスベッセル スイッチトキャパシタフィルタ

MAX7401/MAX7405

## 標準動作特性

( $V_{DD} = +5V$  for MAX7401,  $V_{DD} = +3V$  for MAX7405;  $f_{CLK} = 100kHz$ ;  $\overline{SHDN} = V_{DD}$ ;  $V_{COM} = V_{OS} = V_{DD} / 2$ ;  $T_A = +25^\circ C$ ; unless otherwise noted.)

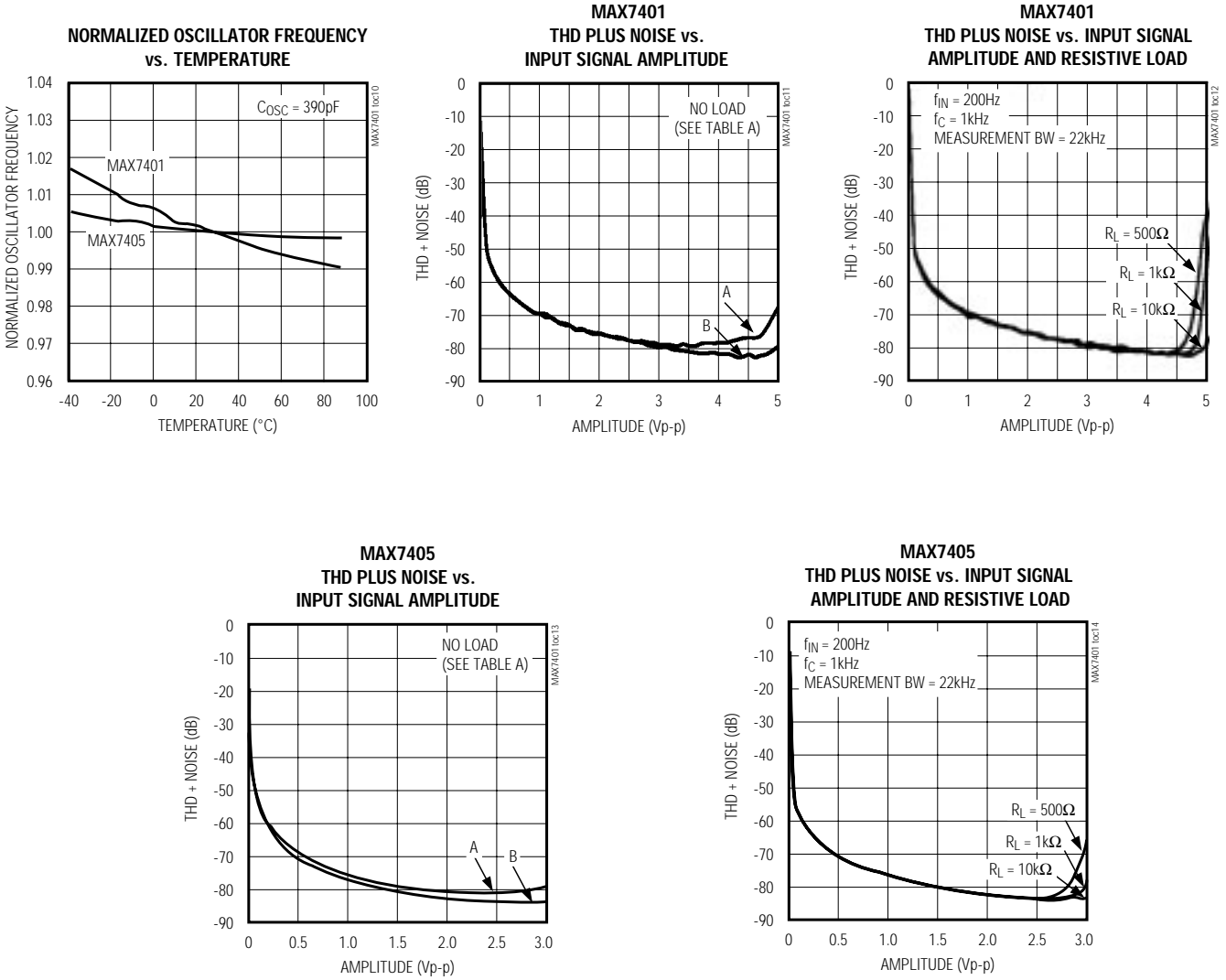


# 8次ローパスベッセル スイッチトキャパシタフィルタ

MAX7401/MAX7405

## 標準動作特性(続き)

( $V_{DD} = +5V$  for MAX7401,  $V_{DD} = +3V$  for MAX7405;  $f_{CLK} = 100kHz$ ;  $\overline{SHDN} = V_{DD}$ ;  $V_{COM} = V_{OS} = V_{DD} / 2$ ;  $T_A = +25^\circ C$ ; unless otherwise noted.)



**Table A. THD Plus Noise vs. Input Signal Amplitude Test Conditions**

TRACE	$f_{IN}$ (Hz)	$f_C$ (kHz)	$f_{CLK}$ (kHz)	MEASUREMENT BANDWIDTH (kHz)
A	1000	5	500	80
B	200	1	100	22

# 8次ローパスベッセル スイッチトキャパシタフィルタ

## 端子説明

端子	名称	機能
1	COM	コモン入力ピン。中間電源で内部バイアスされています。0.1 $\mu$ FコンデンサでGNDに外部バイパスして下さい。内部バイアスをオーバーライドするには、外部電源で駆動して下さい。
2	IN	フィルタ入力
3	GND	グラウンド
4	V <sub>DD</sub>	正電源入力：MAX7401は+5V、MAX7405は+3V
5	OUT	フィルタ出力
6	OS	オフセット調整入力。出力オフセットを調整するには、OSを外部バイアスして下さい。オフセットを調整しない場合は、OSをCOMに接続して下さい。「オフセット及びコモンモード入力の調整」の項参照。
7	$\overline{\text{SHDN}}$	シャットダウン入力。シャットダウンモードをイネーブルするには、ローで駆動して下さい。正常動作に設定するには、をハイで駆動するか又はV <sub>DD</sub> に接続して下さい。
8	CLK	クロック入力。内部発振器をオーバーライドするには、外部クロックに接続して下さい。それ以外は、内部発振器周波数を設定するために、CLKからGNDに外部コンデンサ(C <sub>OSC</sub> )を接続して下さい。

## 詳細

MAX7401/MAX7405ベッセルフィルタは、低オーバーシュート及び高速セトリング応答を提供します。これらの部品は共に、クロック対コーナ周波数比100:1、最大コーナ周波数5kHzで動作します。

MAX7401/MAX7405等のローパスベッセルフィルタは、すべての周波数成分を同じように遅延し、(より高い周波数減衰の対象となる)ステップ入力の形状を保持します。ベッセルフィルタは急速なセトリングを示し、この特性はA/Dコンバータ(ADC)の入力信号の選択にマルチプレクサを使用するアプリケーションにおいて重要になります。マルチプレクサとADC間に配置したアンチエイリアシングフィルタは、新しいチャンネルの選択後急速にセトリングする必要があります。

図1は、1kHz方形波をフィルタ入力に供給した時のベッセルフィルタとバターワースフィルタの違いを示したものです。フィルタのカットオフ周波数は5kHzで、Bはベッセルフィルタの応答を、Cはバターワースフィルタの応答を示します。

## 背景

殆どのスイッチトキャパシタフィルタ(SCF)は、4次セクションで設計されています。各セクションは2つのフィルタリングポールを構成し、より高次のフィルタを得るためにこれらのセクションをカスケード配置します。この方法の利点は、設計の容易さにあります。しかし、いずれかのセクションのQが高いと、設計が部品の変化に非常に敏感になります。別の方法としては、サミング及びスケーリングを持つスイッチトキャパシタ積分器を使用して、パッシブネットワークをエミュレーションする方法があります。図2に基本的な8次ラダーフィルタ構造を示します。

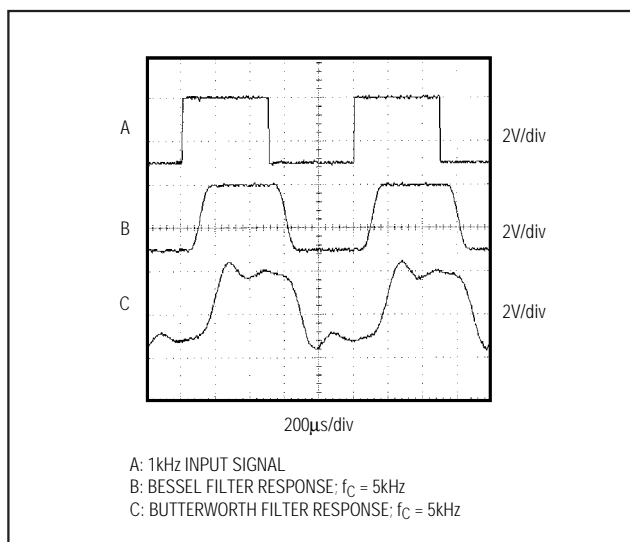


図1. ベッセル対バターワースフィルタの応答

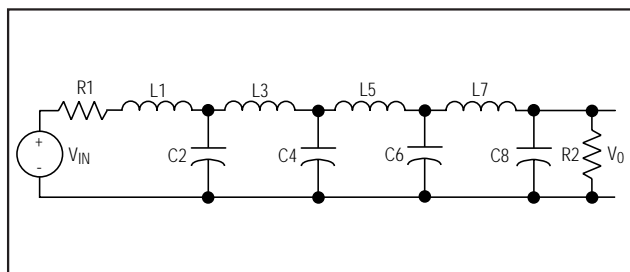


図2. 8次ラダーフィルタネットワーク

# 8次ローパスベッセル スイッチトキャパシタフィルタ

MAX7401/MAX7405等のスイッチトキャパシタフィルタは、受動ラダーフィルタをエミュレーションします。このフィルタは各部品がポールゼロの1組だけでなくフィルタの形状全体に影響するため、部品感度はカスケード4次設計よりも低くなります。つまり、不一致の部品によって発生したエラーは4次設計において該当するポールに集中しますが、ラダーフィルタ設計においては全てのポールに分散されます。

## クロック信号

### 外部クロック

MAX7401/MAX7405ファミリのSCFは、40%~60%のデューティサイクルを持つ外部クロックと併用するように設計されています。これらのデバイスを外部クロックと共に使用する時は、0からV<sub>DD</sub>に駆動したCMOSゲートでCLKを駆動して下さい。外部クロックの比率を変化させると、次のようにフィルタのコーナ周波数を調整できます。

$$f_c = f_{CLK} / 100$$

### 内部クロック

内部発振器を使用する時は、CLKとグランド間にコンデンサ(C<sub>OSC</sub>)を接続して下さい。発振器の周波数は、次に示すようにコンデンサの値によって決まります。

$$f_{osc}(\text{kHz}) = \frac{K \cdot 10^3}{C_{osc}} ; C_{osc} \text{ in pF}$$

ここでK=38(MAX7401)及びK=34(MAX7405)です。

CLKの浮遊容量は、内部発振器周波数への影響を防ぐために最小に抑えて下さい。フィルタのコーナ周波数を100:1のクロック対コーナ周波数比で調整するには、内部オシレータの比率を変えます。例えば、100kHzの内部発振器周波数は1kHzの標準コーナ周波数を発生します。

### 入力インピーダンス対クロック周波数

MAX7401/MAX7405の入力インピーダンスは、スイッチトキャパシタ抵抗の入力インピーダンスと事実上等しく、周波数と逆比例します。下の入力インピーダンス値は、入力電流が連続でないため、平均入力インピーダンスを示します。ドライバは、原則としてフィルタの入力インピーダンスの10%以下の出力インピーダンスで使用して下さい。フィルタの入力インピーダンスは、次式で計算します。

$$Z_{IN} = \frac{1}{(f_{CLK} \cdot C_{IN})}$$

ここで、f<sub>CLK</sub>=クロック周波数、C<sub>IN</sub>=3.37pFです。

## 低電力シャットダウンモード

これらのデバイスは、SHDNをローで駆動すると設定されるシャットダウンモードを特長としています。シャットダウンモードでは、フィルタの消費電流が0.2μA(typ)に低減し、出力がハイインピーダンスになります。通常動作時は、SHDNをハイで駆動するか、V<sub>DD</sub>に接続して下さい。

## アプリケーション情報

### オフセット及びコモンモード入力の調整

COMの電圧はコモンモード入力電圧を設定し、内部抵抗分圧器によって中間電源でバイアスされます。このCOMは0.1μFコンデンサでバイパスし、OSをCOMに接続して下さい。オフセット調整又はDCレベルシフトを必要とするアプリケーションでは、図3に示すように、抵抗分圧器ネットワークを介して外部バイアス抵抗をOSに供給して下さい。(注意：OSは未接続のままにしないで下さい。)出力電圧は、次式で表すことができます。

$$V_{OUT} = (V_{IN} - V_{COM}) + V_{OS}$$

ここでV<sub>COM</sub>=V<sub>DD</sub>/2(typ)、(V<sub>IN</sub>-V<sub>COM</sub>)はSCFでローパスフィルタリングされ、V<sub>OS</sub>は出力段で追加されます。COMとOSの電圧範囲については、「Electrical Characteristics」を参照して下さい。COM又はOSの電圧を中間電源から大幅に変化すると、フィルタのダイナミックレンジが低下します。

### 電源

MAX7401は+5Vの単一電源で動作し、MAX7405は+3Vの単一電源で動作します。V<sub>DD</sub>からGNDは0.1μFコンデンサでバイパスして下さい。デュアル電源が必要な場合は(MAX7401に±2.5V、MAX7405に±1.5V)、COMをシステムグランドに接続し、GNDを負電源に接続します。図4にデュアル電源動作の例を示します。尚、

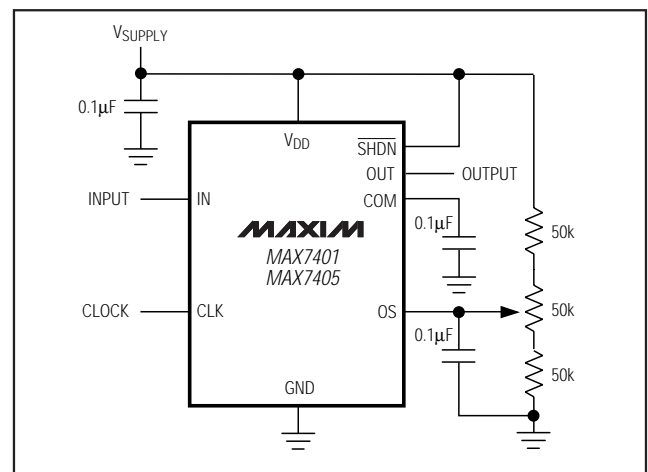


図3. オフセット調整回路



# 8次ローパスベッセル スイッチトキャパシタフィルタ

表1. 標準高調波歪み

FILTER	f <sub>CLK</sub> (kHz)	f <sub>c</sub> (kHz)	f <sub>IN</sub> (Hz)	V <sub>IN</sub> (Vp-p)	TYPICAL HARMONIC DISTORTION (dB)			
					2nd	3rd	4th	5th
MAX7401	100	1	200	4	-91	-83	-90	-93
	500	5	1000		-89	-79	-92	-92
MAX7405	100	1	200	2	-87	-83	-87	-88
	500	5	1000		-83	-82	-88	-88

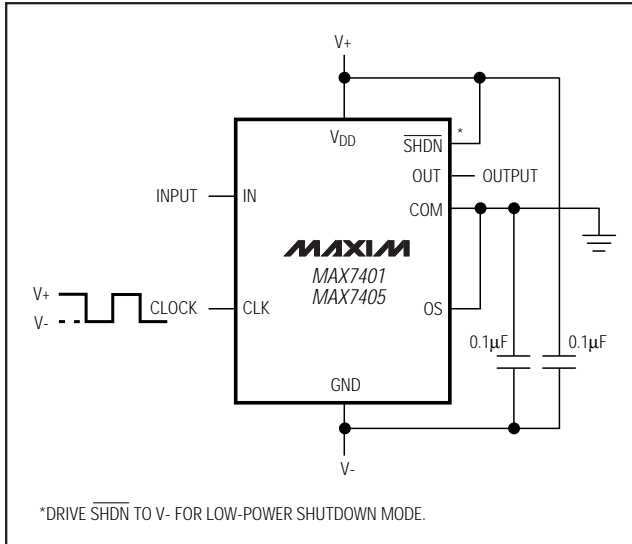


図4. デュアル電源動作

デュアル電源での性能は単一電源での性能と同じです。単一電源動作またはデュアル電源動作のいずれの場合も、CLK及びSHDNは、GND(デュアル電源動作ではV-)からV<sub>DD</sub>に駆動して下さい。±5Vデュアル電源アプリケーションでは、MAX291～MAX297を使用して下さい。

### 入力信号範囲

最適な入力信号範囲は、与えられたコーナ周波数で高調波歪み+ノイズ(THD+N)が最小になる電圧レベルを観測することによって決定します。「標準動作特性」に、入力信号のピークトピーク電圧を変化させた時のこのデバイスのTHD+N応答のグラフを示します。この測定値は、OSとCOMを中間電源でバイアスして得たものです。

### アンチエイリアシング及び ポストDACフィルタリング

アンチエイリアシング又はポストDACフィルタリング用としてMAX7401/MAX7405を使用する時は、DACとフィルタクロックを同期化させて下さい。クロックの同期が取れていないと、うなり周波数によってパスバンドへのエイリアシングが発生することがあります。

SCFフィルタリング前後の条件は、高いクロック対コーナ周波数比(100:1)で軽減できます。入力側では、ローパスフィルタが、クロック周波数近辺のパスバンドへのエイリアシングを防ぎます。出力側では、ローパスフィルタがクロックフィードスルーを減衰します。

クロック対コーナ周波数比が高ければ、カットオフ周波数をSCFコーナ周波数以上に設定した簡単なRCローパスフィルタを使用して、入力アンチエイリアシングと妥当な出力クロック減衰を達成できます。

### 高調波歪み

高調波歪みは、フィルタ内の非線形性から発生します。純粋なサイン波をフィルタの入力に供給すると、非線形性によって高調波が発生します。表1に、T<sub>A</sub>=+25で負荷が10kΩの時のMAX7401/MAX7405の標準高調波歪みを示します。

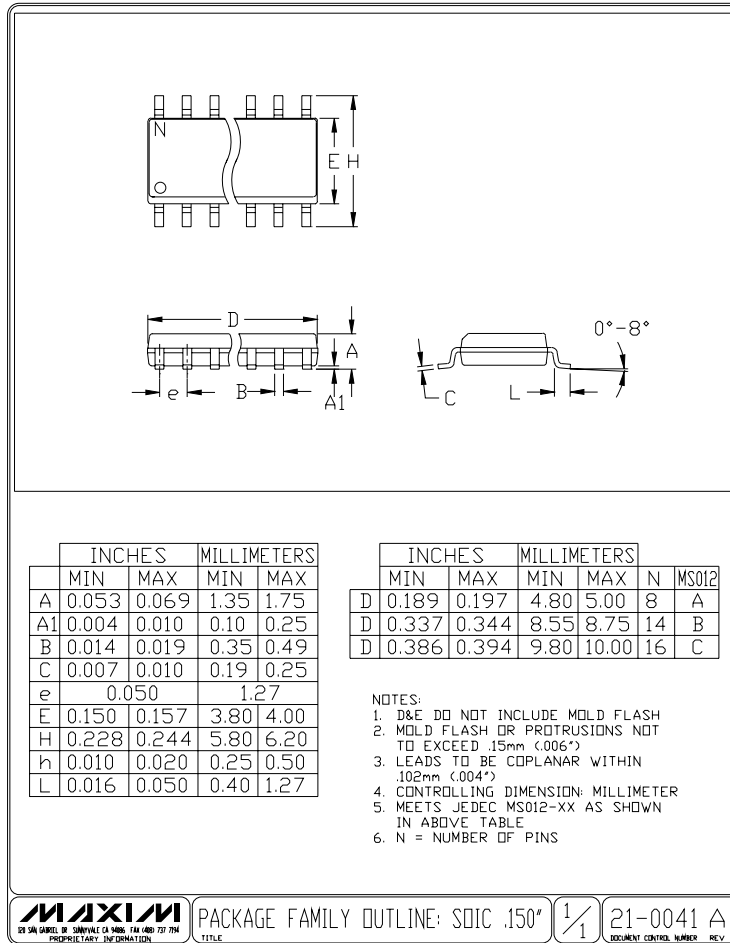
### チップ情報

TRANSISTOR COUNT: 1116

# 8次ローパスベッセル スイッチトキャパシタフィルタ

MAX7401/MAX7405

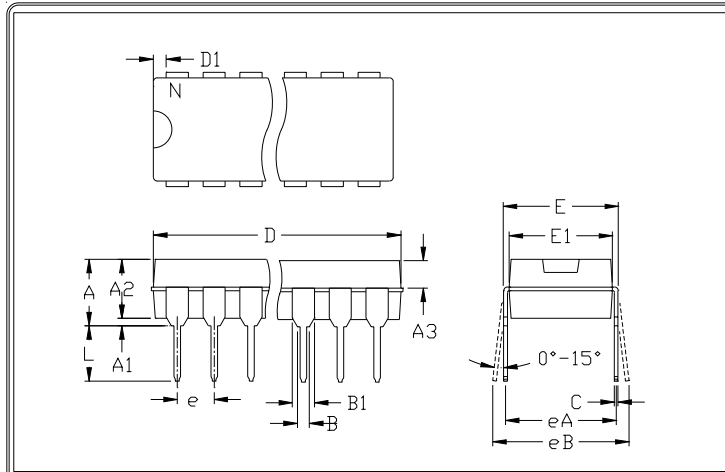
パッケージ



# 8次ローパスベッセル スイッチトキャパシタフィルタ

パッケージ(続き)

MAX7401/MAX7405



	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	---	0.200	---	5.08
A1	0.015	---	0.38	---
A2	0.125	0.175	3.18	4.45
A3	0.055	0.080	1.40	2.03
B	0.016	0.022	0.41	0.56
B1	0.045	0.065	1.14	1.65
C	0.008	0.012	0.20	0.30
D1	0.005	0.080	0.13	2.03
E	0.300	0.325	7.62	8.26
E1	0.240	0.310	6.10	7.87
e	0.100	---	2.54	---
eA	0.300	---	7.62	---
eB	---	0.400	---	10.16
L	0.115	0.150	2.92	3.81

	INCHES		MILLIMETERS		N	MS001
	MIN	MAX	MIN	MAX		
D	0.348	0.390	8.84	9.91	8	AB
D	0.735	0.765	18.67	19.43	14	AC
D	0.745	0.765	18.92	19.43	16	AA
D	0.885	0.915	22.48	23.24	18	AD
D	1.015	1.045	25.78	26.54	20	AE
D	1.14	1.265	28.96	32.13	24	AF
D	1.360	1.380	34.54	35.05	28	*5

- NOTES:
1. D&E DO NOT INCLUDE MOLD FLASH
  2. MOLD FLASH OR PROTRUSIONS NOT TO EXCEED .15mm (.006")
  3. CONTROLLING DIMENSION: MILLIMETER
  4. MEETS JEDEC MS001-XX AS SHOWN IN ABOVE TABLE
  5. SIMILAR TO JEDEC MO-058AB
  6. N = NUMBER OF PINS



PACKAGE FAMILY OUTLINE: PDIP .300"

1/1

21-0043 A

# 8次ローパスベッセル スイッチトキャパシタフィルタ

MAX7401/MAX7405

NOTES

販売代理店

## マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16(ホリゾン1ビル)  
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシム社では全体がマキシム社製品で実現されている回路以外の回路の使用については責任を持ちません。回路特許ライセンスは明言されていません。マキシム社は随時予告なしに回路及び仕様を変更する権利を保留します。

12 \_\_\_\_\_ Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600

© 1999 Maxim Integrated Products

**MAXIM** is a registered trademark of Maxim Integrated Products.