

評価キット概要

MAX734の評価キットは、12V出力のステップアップ・スイッチモード・コンバータで、4.75Vの入力電圧から120mAの出力電流を保証しています。このキットは、12Vフラッシュメモリプログラミング電源用に作られており、MAX734CSAの8ピンSOP及び表面実装受動部品で組み立てられています。

MAX734評価キットの変換効率は85%、自己消費電流は1.2mAです。シャットダウン制御が動作した場合、MAX734の消費電流は100 μ A以下に減少します。

MAX734には電流モードパルス幅変調(PWM)制御方式が採用されており、高精度の出力レギュレーション及び低サブハーモニックリップルノイズが得られます。発振周波数が170kHz固定のため、小型の外付けコンデンサを使用してリップルのフィルタリングを行うことができます。

型番

PART	TEMP. RANGE	BOARD TYPE
MAX734EVKIT-SO	0°C to +70°C	Surface-Mount

試験手順

J1の端子1と端子2の間にシャントを接続して下さい。これにより、SHDN端子は V_{IN} に接続されることになり、ノーマル動作を行います。

評価キットボード上の V_{IN} とグラウンドの間に5V電源を接続して下さい。全接続が完了するまで電源は入れないで下さい。

電源を入れて出力電圧を測ります。出力電圧は、11.5Vから12.48Vの間になります。

シャントをJ1の端子2と3の間に移動させると($\overline{\text{SHDN}}$ をグラウンドへ)出力電圧は V_{IN} より0.3V(ショットキーダイオード・ドロップ)低い電圧に降下します。

MAX734のターンオン時間はソフトスタート端子(SS)のコンデンサによって制御されます。C3はこの端子に接続されていますが、グラウンドには接続されていません。J2のパッドの間に電線を接続することにより、C3に接続され、1msから2.5msにスタートアップ時間が変化します。

部品リスト

DESIGNATION	QTY	DESCRIPTION	MANUFACTURER
C1, C5	2	33 μ F 16V low-ESR tantalum capacitor	Sprague 595D336X9016A7 or Matsuo 267M 1602 336 M
C2	1	0.1 μ F ceramic 1206 SMD chip capacitors	
C3	1	0.01 μ F ceramic 1206 SMD chip capacitors	
C4	1	0.001 μ F ceramic 1206 SMD chip capacitors	
D1	1	1N5817 diode	Philips PRL15817 or Nihon EC15QS02L
L1	1	18 μ H SMT inductor	Sumida CD54-180
U1	1	MAX734CSA	
None	1	MAX734 data sheet	
None	1	printed circuit board	

Surface Mount Low-ESR Tantalum Capacitors.

Matsuo (714) 969-2491 267M series
Sprague (603) 224-1961 595D series

Through-Hole Low-ESR Electrolytic Capacitors.

Nichicon (708) 843-7500 PL series
United Chemi-Con (708) 696-2000 LXF series

Ceramic Capacitors

Murata-Erie (404) 436-1300

Diodes

Nihon Inter Electronics (805) 867-2555
Philips (401) 762-3800

MAX734 EV Kit

MAX734 EV Kit

入力電圧範囲

インダクタ値の設定により、評価キットの最大入力電圧は7V (MAX734 データシートに記載されている9Vではなく) に制限されています。この回路が重負荷時、7V以上で動作した場合、高ピーク電流によりACが不安定になります。インダクタ値を22 μ H~47 μ Hの範囲に増加させれば、入力電圧範囲は広がります。高負荷電流、高インダクタ値(47 μ H)の連続モードで動作している場合、ノイズを低く抑えるために、この回路は大容量のフィルタコンデンサ、及びソフトスタート、リファレンスバイパスコンデンサが必要です。連続モードでは、サイズと複雑さの問題を犠牲にして、低ノイズ、高負荷電流能力、高効率を得ることができます。

表3. トラブルシューティング

状況	原因
負荷がかかると出力が低下。	<ol style="list-style-type: none"> SHDNがフローティング状態。 入力電源が条件に合っていない。 500mA/5V電源を使用。 負荷がかかり過ぎている：120mA以下に削減。
過度の出力ノイズまたはスパイク	<ol style="list-style-type: none"> オシロスコープのグランド線がEMIをピックアップしているため、短くする。 フィルタ・コンデンサのインダクタンスが高い。 0.5Ωの直列抵抗、及び0.1μFコンデンサで構成されたフィルタを出力に付加。 SHDNがフローティング状態。
スタートアップ時、入力電源にノイズまたはスパイク	<ol style="list-style-type: none"> 不十分な入力フィルタリング：C1の容量を増加し、ESRを低減する。または、直列にインダクタを追加。 ソフトスタートを用いる。47μFのSSコンデンサを追加。

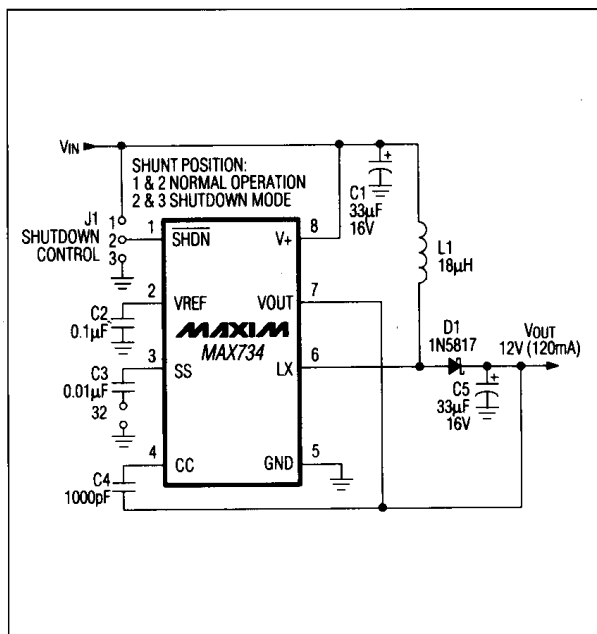


図4. MAX734EV Kitの回路図

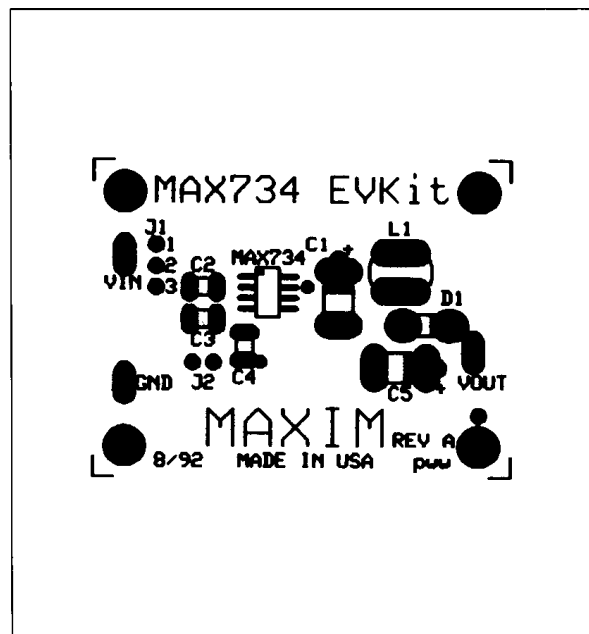


図5. 部品配置図(実寸)

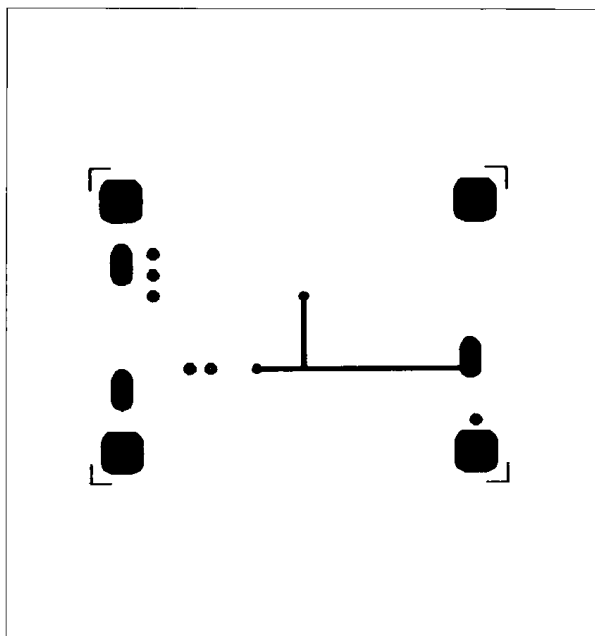


図6a. プリント基板レイアウト(部品面レイアウト、部品面から見た実寸図)

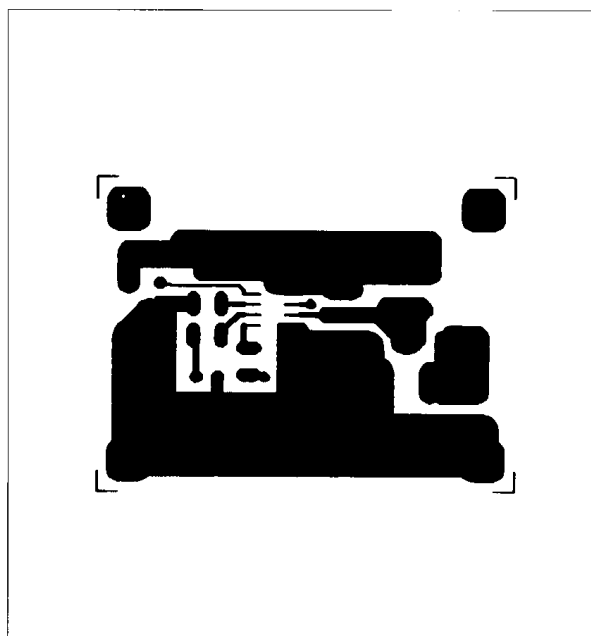


図6b. プリント基板レイアウト(裏面レイアウト、部品面から見た実寸図)

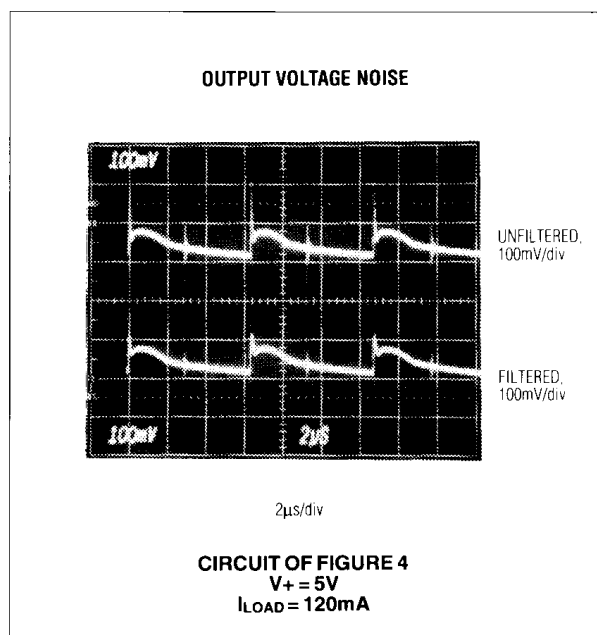


図7. 出力電圧ノイズ(フィルタされていないノイズとフィルタされたノイズ)

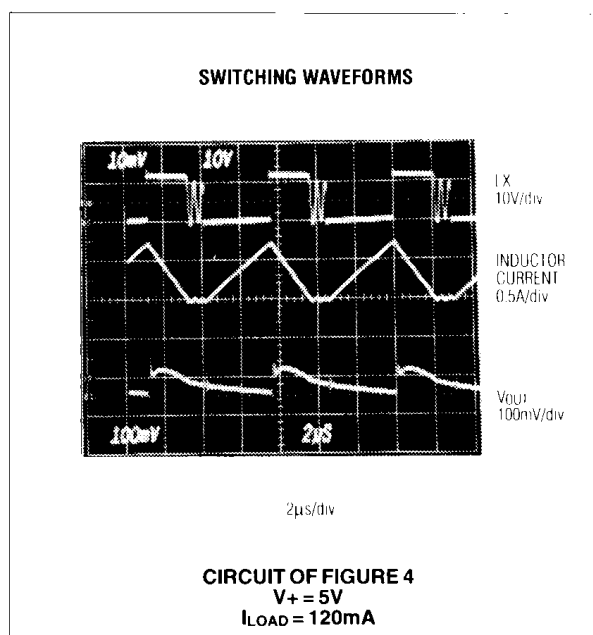


図8. MAX734スイッチング波形

MAX734 EV Kit

フラッシュEEPROMプログラミング電源 アプリケーションインフォメーション

このアプリケーションノートには、 V_{PP} プログラミングのプロセス及び V_{PP} 条件に対する一般的な説明、また、フラッシュメモリ電源回路についてが書かれています。これはMAX734に対してのみに絞られた説明ではなく、多くの様々なICやディスクリート製品についても一般化できます。

一見、取るに足りないように思われるオン/オフ制御付きの12Vの直流電源が、数々の利点と興味深い解決を与えます。以下に4種類の回路について説明します。主な用途のための5Vから12Vのスイッチ・モード電源、高精度のDC電圧を得ることのできるリニア・レギュレータ、インダクタの必要のないチャージ・ポンプ電圧ブースター、ノート型コンピュータやパームトップ・コンピュータその他のバッテリー駆動機器のための、4種類のスイッチング・レギュレータなどです。

フラッシュ・メモリのプログラミング電源 V_{PP}

V_{PP} とはフラッシュ・メモリICの12V入力端子名です。正しい動作のためには、この電圧の許容誤差は狭い範囲に制限しなければなりません。過電圧の場合には瞬時に破壊し、低電圧の場合には電荷の受渡しが不十分なため誤書き込みが発生します。結果的に、規定動作のための V_{PP} の許容誤差はデータシートに載っている $\pm 5\%$ となります。

フラッシュ・メモリは V_{PP} 電源に対し主要な容量性負荷となるため、書き込み動作や消去動作によって、立上りの鋭い電流スパイク ($tr < 20ns$) を V_{PP} 端子に発生します(図9)。通常、スパイク電流はデータシートの直流 I_{PP} の規定を大きく越えるため、 V_{PP} 端子のバイパスは必ず行なわなければなりません。

フラッシュEEPROMの V_{PP} 負荷がほとんど容量性だとするならば、容量性負荷のスパイクに対して高エネルギーのフィルタ・コンデンサを並列に接続することによって、電源での直流負荷条件が緩和されないのであるかという問題がのぼってきます。その答えは、EEPROMの消去サイクルにあります。消去サイクルが開始されると、内蔵のスイッチング・トランジスタは12Vとメモリ・セル・アレイの全てのトランジスタのソース端子とを接続し、トランジスタのゲートはすべてグラウンドに接続されます。Fowler-Nordheimのトンネル効果によって、トランジスタ・アレイの全ビットが同時に消去されます。

しかしゲートをグラウンドに接続するとゲート絶縁体のブレークダウンが発生することがあり、この現象のため必要な直流電流(ほとんどのフラッシュ・メモリ素子では、代表値15mA、最悪値30mA)が流れることがあります。消去サイクルは10ms以上持続するため、出力のリプル振幅を200mV以下に保つためには、コンデンサには150,000 μF と極端に大きな値が必要となります。このため、電源は直流 I_{PP} 電流の最悪値を供給する能力が必要となります。

フラッシュ・メモリの I_{PP} 条件： 30mA、60mA、120mA

DC-DCコンバータによる V_{PP} を含むフラッシュ・メモリDC-DC電源用途は負荷電流と入力電圧で区別できます。まず負荷電流で分けてみます。

フラッシュ・メモリ電源を設計する場合の最初の選択肢は、同時に何個のフラッシュ・メモリ素子を書込みするかということです。これによって最大負荷電流が決まります。バイト幅のフラッシュEEPROMチップの消去サイクルに流れる I_{PP} 電流の最悪値は30mAです。したがって規定の電源電流は30mAの倍数になります。この電流8及び16メガビットICでもメモリ・サイズとほとんど無関係です。

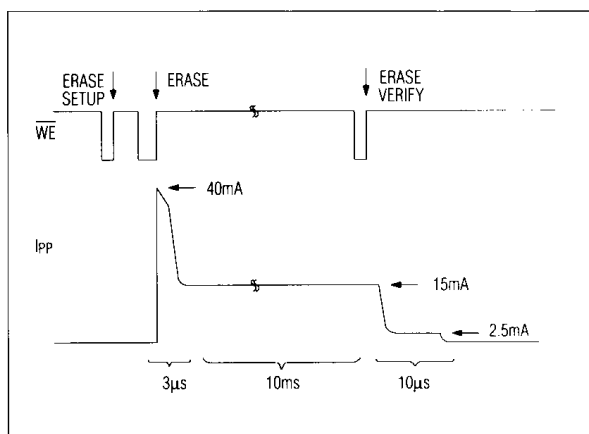


図9. フラッシュ・メモリの I_{PP} 入力電流波形。インテル社2Mバイトの28F020の I_{PP} 電源電流は、消去コマンドによって35~45mAの急峻なスパイク波形を発生し、その後、消去サイクルが終わるまで15mAの安定な状態になります。消去・ベリファイ動作時には2.5mAしか流れません。

フラッシュEEPROM電源の電流値条件：

30mA：再書き込みは1年に1度しか必要ないため、組込みの制御ファームウェアの更新の用途では、動作速度は通常は重要ではありません(図10)。必要な電流は一度に1個の素子を書込みするための電流値である30mAには達しません。しかし、16ビットを一度に書き込む場合などには、用途によっては60mA以上の電流を必要とすることもあります。

60mA：16ビット・システムで書き込み/消去時間が重要な場合には、ワード幅モードで2個のバイト幅の素子を同時に書き込むために60mAの電流が必要になります(図11)。この例としてはパームトップ型コンピュータのPCMCIA PCメモリ・カードなどがあります。

120mA：ノート型コンピュータでは、ここ数年の内にフラッシュEEPROMで構成されたメモリ・ディスクが主流となります。高速アクセスを実現するため、これらのチップは1個を書込みながら1個を消去できるようにそれぞれ16ビット幅の2個の別々のバンクを構成します(図12)。この回路のため電源電流は倍の120mAが必要となります。

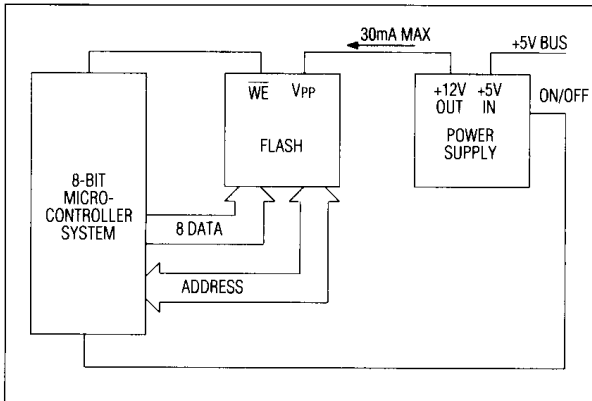


図10. 標準ファームウェア・アップデート・アプリケーション ($I_{PP}=30\text{mA}$)。30mA用途の代表例：8ビットの工業制御システムに5Vから12Vのコンバータを追加します。最大負荷電流は30mAです。効率よりも物理的な寸法及び回路がシンプルであることが重要です。

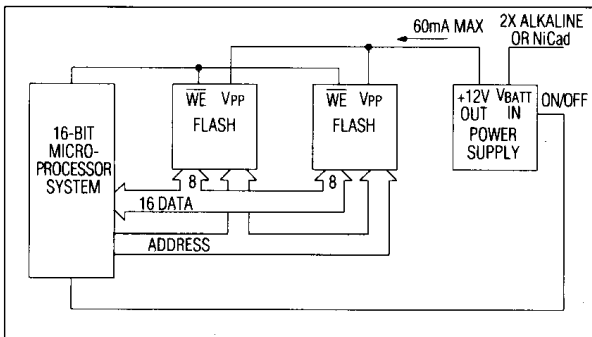


図11. マスタリッジパーマトップコンピュータ ($I_{PP}=60\text{mA}$)。60mA用途の代表例：低電圧のバッテリー・バック(通常2本のNiCdまたはアルカリ・セル)動作の16ビット・システムで、コンバータによって12Vを発生し供給します。最大負荷電流は60mAです。効率とスタンバイ時の電源電流は重要です。

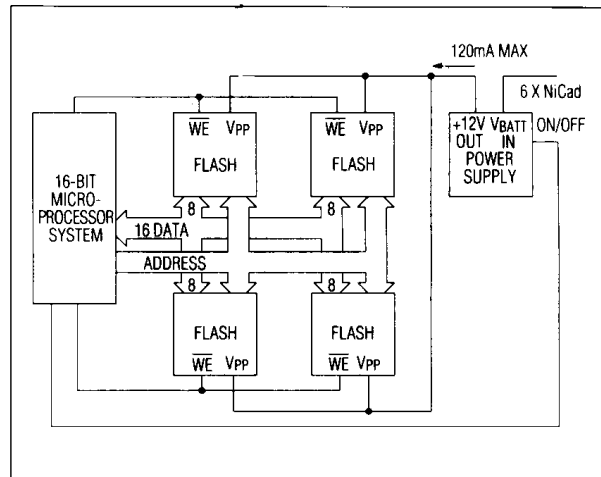


図12. マスタリッジ2-ノートブック/ラップトップコンピュータ ($I_{PP}=120\text{mA}$)。120mA用途の代表例：16ビット・システムの2バンク構成のフラッシュ・メモリです。6~10個のNiCdバッテリーを直列に接続した中電圧出力のバッテリー・バックから12Vを発生し供給します。最大負荷電流は120mAです。効率とスタンバイ時の電源電流は重要です。

過電圧に対する配慮

13Vを越える V_{PP} の過渡電圧によってフラッシュEEPROMが破壊することがあるため、スパイクやオーバーシュートには注意して設計しなければなりません。過電圧には以下のような原因があります。

- 電源投入時のオーバーシュート
- 負荷変動によるオーバーシュート
- 出力配線の大きなインダクタンス

スイッチ・モード電源(SMPS)ではループの安定のための補償が原因で、電源投入時のオーバーシュートが発生することがあります。遅く、非常に安定なフィードバック・ループの回路で時折見られる過大な補償のため、電源投入時に大きなオーバーシュートが発生します。いくつかのSMPS用ICで採用されているようなソフト・スタート機能を使用することによってこの問題を解決でき、オーバーシュートを改善し、パワーアップ時の電源電流トランジェントを減少することができます。電源投入時の V_{PP} の波形をストレージ・オシロスコープで観測して下さい(図13)。

フラッシュ素子は12Vの V_{PP} と5Vの V_{CC} 電源の投入順序は問題でないため、電源投入順序の制御は重要ではありません。しかし、不慮の消去や不用な書込みを防ぐため、 V_{PP} を使用しない場合には V_{PP} 電位は6.5V以下に保ちます。

MAX734 EV Kit

MAX734 EV Kit

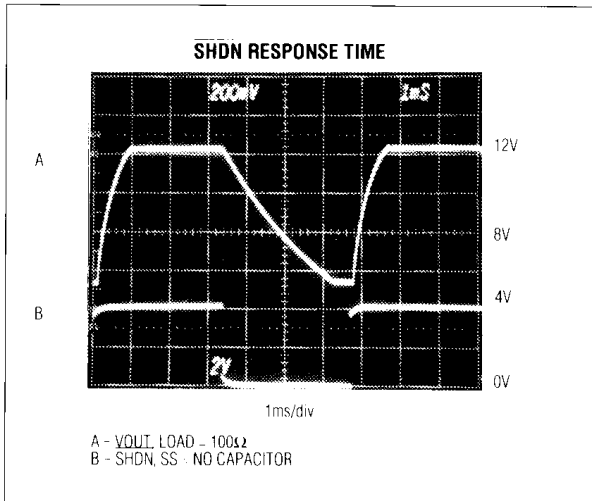


図13. ブースト・レギュレータの電源投入時の波形。正しく補償されたSMPSの出力電圧は電源投入時にオーバーシュートを発生しません。写真は120mA出力の5Vから12Vのレギュレータが2ms以内に立ち上がる様子を示し、オーバーシュートは発生していません。

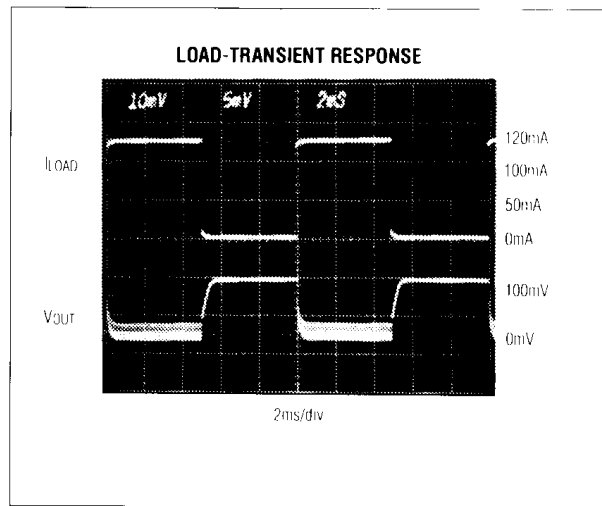


図15. 良好な負荷変動特性。正しく補償されたSMPSは、鋭い負荷電流変化にさらされると、変動が減少された穏やかな出力電圧の応答特性を示します。

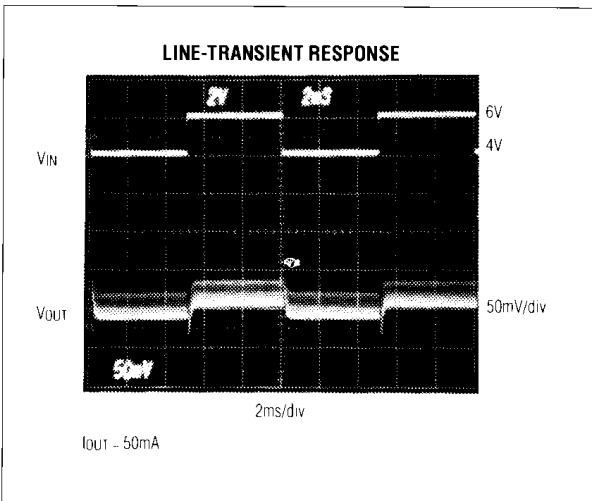


図14. 出力安定 vs. 2Vの入力振幅(4V~6V)。

ループ補償はSMPSやリニア・レギュレータの負荷変動によるオーバーシュートに影響を与えます。フラッシュ・メモリの用途では消去コマンドの後に I_{PP} が $t_r = 20\text{ns}$ で0~全負荷という範囲で急激に変化し、レギュレータにとって重い負荷変動が発生するため、このオーバーシュートは特に重要です。補償が不完全な設計では数mV単位ではなく、数V単位の振幅のオーバーシュートを発生します。このような現象は、実際にいくつかの市販の電源製品でも起こります。ダミー負荷と負荷スイッチング・トランジスタを使用して負荷変動特性に問題がないかどうか調べる必要があります(図15)。

プリント配線が大きなインダクタンスを持つと、 I_{PP} の急速な $\Delta I/\Delta t$ 変化によって V_{PP} が $\Delta V/\Delta t$ 変化を起こし、同様に過電圧の問題を発生します。この結果、破壊的な過電圧とリングングが生じます。ハッシュ・チョーク(インダクタ)も同様の影響を与えるため、12V出力に直列にチョークを接続して、SMPSのスイッチング・ノイズをフィルタするための主要な手段とすることは良いアイデアとは言えません。ノイズをフィルタする場合には抵抗性および容量性の部品だけを使うべきです。リングングを調べるには、オシロスコープで V_{PP} を監視しながら消去コマンドでトリガを掛けます。

ノイズ、リップル、EMI

フラッシュEEPROMの V_{PP} 入力は、不慮の消去や誤った書込みに対して広いノイズ許容範囲を備えています。製造メーカーで許しているノイズ・リップルの最大値(通常200mV)は、ノイズ・マージンとしてよりも、むしろ過電圧のマージンとして規定されています。

ほとんどのスイッチング電源で、出力ノイズ電圧を決定する主な成分はリップルの基本波と高い周波数のスイッチング・ノイズです。リップルはインダクタまたはトランスによってスイッチング周波数で発生するパルス電流が、出力フィルタ・コンデンサの等価直列抵抗(ESR)を流れることによって発生します。フラッシュ・メモリの V_{PP} 電源では、ノイズは非常に低いESRのコンデンサを選択すれば最小になります。

高い周波数のノイズ成分は、スイッチング波形に鋭いスパイクとして現われ、フィルタ・コンデンサの直列インダクタンス、ダイオードのスイッチング特性、高い周波数のグラウンド電流、スコープのプロブのグラウンド・リードで拾う輻射EMI信号などの現象として現われます。良好なプリント基板レイアウトを行い、フィルタコンデンサのインダクタンスを減少させるために、セラミック・コンデンサを並列に接続し、プロブのグラウンド・リードを短くしてEMIの影響を小さくすれば、これらの高い周波数のノイズ問題はほとんど解決します。1Ω以下の直列抵抗と0.1μFのセラミック・コンデンサを使用して電源とフラッシュEEPROMとの間にRCフィルタを構成すると、最悪のスイッチング・ノイズでも和らげることができます。大きな値の抵抗を使用すると負荷安定度が悪化します。

入力電圧に関する考察

負荷電流の次には、DC-DCコンバータ電源をフラッシュ・メモリに応用する場合に検討すべき問題は入力電圧です。入力電圧は大きく分けて以下の4種類に分類できます。

- 5V単一電源
- 非安定DC入力
- 12V ± 10%入力
- バッテリ

5V単一電源の場合

多くのマイクロコンピュータ・システムでは5V単一電源の場合が多いため、フラッシュ・メモリを使用する場合には12Vに昇圧しなければなりません。現在のフラッシュ・メモリは5V ± 10%電源の他に12VのV_{PP}電源を必要とするため、ほぼすべての場合に5Vから12VのDC-DCコンバータを使用することが必要となります(図16)。この回路はMAX734EV Kitの回路と同じです(図4)。この回路は170kHzの固定周波数動作のためインダクタとフィルタ部品が小型になります。この利点と小型のSOPパッケージ、基本的なブースト方式で簡単なインダクタしか必要としないため、回路面積を3.2cm²以下に減少することができます。

この回路に使用されているDC-DCレギュレータMAX734には、電流モードSMPSコントローラと2AのパワーMOSFETが内蔵されています。このレギュレータはSHDN(シャットダウン)ピンを介してデジタル信号による制御が可能です。SHDN入力が“ロー”レベルの場合には素子の動作は禁止され、電源電流は6μAまで減少します。この状態では、直列に接続されたインダクタと整流器のDC経路を通じて、V_{IN}-整流ダイオードの順方向電圧降下の値の電圧がV_{PP}端子に現われます。

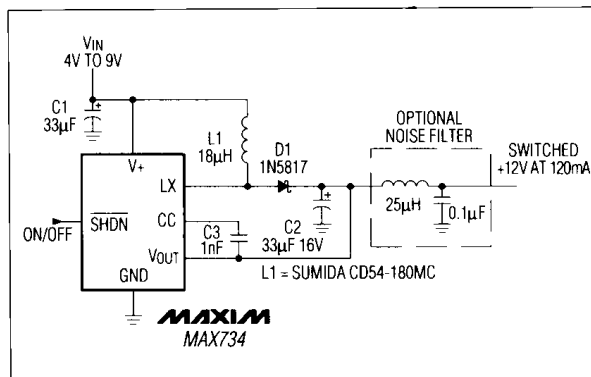


図16. MAX734の5Vから12Vの解決法。170kHzの固定周波数動作により、この基本ブーストレギュレータ回路で使用される部品サイズは小型化できます。

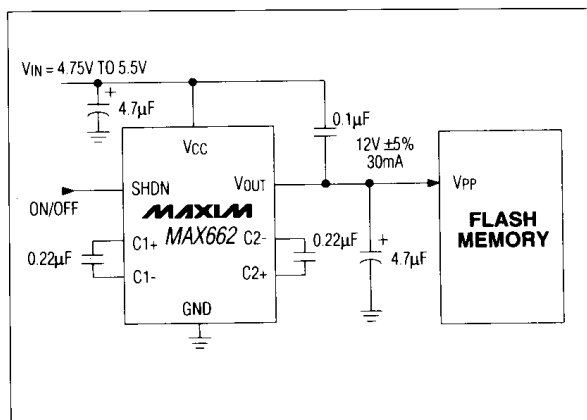


図17. MAX662チャージポンプDC-DC(5Vから12V/30mA)。このチャージポンプにより、外付けインダクタまたはトランス無しで5Vから12Vへの変換が行われます。

V_{PP}電圧が約4.7Vと低いためフラッシュ・メモリ素子への書込みが行われないため、出力を完全に切断するためのスイッチ・トランジスタを追加する必要はありません。SHDNが“ハイ”レベルになると内蔵のPWMがスイッチングを開始しV_{PP}を12V電位に昇圧します。効率は大部分の負荷範囲で85%以上です。60mAまたは30mA出力の用途ではインダクタの値を33μHまたは47μHに増加することによって、効率を数%(90%ぐらいまで)上昇させることができます。

ほとんどの場合にはSHDNに接続するロジック信号でV_{PP}をオン/オフすることができます。この方法は大変使いやすく簡単であり、出力電圧を設定するための内蔵フィードバック抵抗分圧器に必要な電流として、電源電流を100μAまで減少できます。他のシャットダウン方法については、次に述べるバッテリー動作回路を参照ください。

MAX734 EV Kit

MAX734 EV Kit

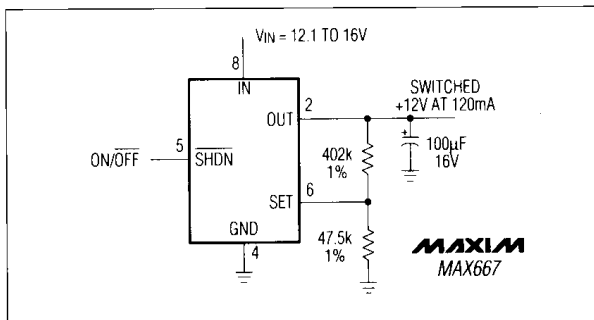


図18. オン/オフ機能付きのリニア・レギュレータ電源。V_{PP}よりも高い非安定の直流入力を使用できる場合にはリニア・レギュレータは簡単で小型のV_{PP}電源となります。

インダクタやその他の磁気部品の使用を避けたい場合には、SMPSの代わりにコンデンサを使用したチャージ・ポンプ回路、MAX662を使用します。例えば、図17に示す5Vから12Vのチャージ・ポンプ・コンバータ回路ではノイズを含まず良好に安定化された30mAのV_{PP}電源を供給できます。

この動作で得られる12V出力は、民生用温度範囲で±5% (30mA出力電流)に安定化されることが保証されています。

MAX662の入力電源範囲は4.75V~5V、自己消費電流は320µAです(ロジック制御のシャットダウン時では70µA)。

図18の回路では非安定直流電圧が16.5V以下の場合に多くの利点が得られます。このリニア・レギュレータICはシャットダウン機能を内蔵し、小型8ピンSOPパッケージで供給され、入出力間の電圧降下が低いため、全負荷時に入力電圧範囲は12V+100mVまで可能です。この小電力回路ではマルチ出力電源のための追加の安定化回路としても使用できます(図19のフライバック巻線付きのバック・レギュレータを参照ください)。

12V±10%の入力電圧の場合

±10%の許容範囲の電源は主にデスクトップ・コンピュータで使用されていますが、この範囲を±5%へ狭める必要がある場合には問題があります。残念なことに、一部のエンジニアはV_{PP}の±5%の許容範囲を無視し顧客に責任を転嫁しています。あるメーカーは、電源を得るため、PCのバスをフラッシュ・メモリによるアドオンのメモリ・ディスク・カードにそのまま接続しています。しかし、規定を深く検討すると±2.5%の許容範囲の電源を使用しなければならないという厳格な条文を発見することもあります。

その基板に内蔵されたハイサイドV_{PP}スイッチは大きな電圧降下を持つため、この電圧を調整しようとするとう規定範囲は±5%ではなく±2.5%となります。この不適切な設計は最悪値設計ではなく、最良値設計です。ある大容量テ

プ・ドライブのメーカーはロードロップアウトのリニア・レギュレータを12Vバスに接続しています。この製品のEEPROMは117VのAC電源のサージでは少なくとも誤書き込みとエラーに悩むことになります。何度も書き込み/消去サイクルを経過したフラッシュEEPROMでは、ゲート・トンネル構造に特有の劣化を生じるために、このようなエラーは特に多く発生します。ファームウェアの更新の用途では、製品寿命期間にたった数回の書き込みしか行なわれないため、ロードロップアウトのレギュレータを使用することはコストと信頼性の間の妥協案となります。

±10%よりも厳しい許容範囲を持った12Vから12VのSMPSコンバータを作ることも可能ですが、5Vから12Vの昇圧回路の方がより一般的です。12Vから12Vのコンバータでは昇圧と降圧の両方を行なわなければならないため、フライバック・トランスと整流器と直列に損失の大きなツェナ・ダイオードを使用するか、より複雑な方法を使用しなければなりません。5Vバスで動作するブースト・レギュレータを使用すればこれらの問題はすっきりと解決します。

バッテリー駆動回路の場合

フラッシュ・メモリを使用した非常用の大容量記憶用途のため、12VのV_{PP}電源に数多くの需要があります。これらの用途には数多くの形態があります。例えば携帯用のバッテリー駆動機器のフラッシュ・メモリ・プログラムの電源は、バッテリーから直接供給するのが理想的です。5Vのシステム・バスから12Vを供給すると、効率が悪化します。バッテリー駆動によるフラッシュ・メモリ電源は、バッテリー電圧が低下するため、他の5V駆動の電源よりも広い入力電圧範囲を必要とします。バッテリー電源のシステムでは、高い効率や低い自己消費電流、スタートアップ時間なども重要です。

入力範囲とバッテリーの種類によって、バッテリー電源のコンピュータは3種類に区別することができます。

ラップトップ/ノートブック型コンピュータ

- 入力範囲：6~15V
- 6~10個のNiCdバッテリーまたは12V鉛バッテリー

携帯データ・エントリ・ターミナルとノートブック型コンピュータ

- 入力範囲：4~9V
- 4個または5個のNiCdバッテリーまたは2個のリチウム・バッテリー

パームトップ型コンピュータ

- 入力範囲：1.8~3.6V
- 2個または3個のNiCdバッテリーまたはアルカリの単3バッテリー

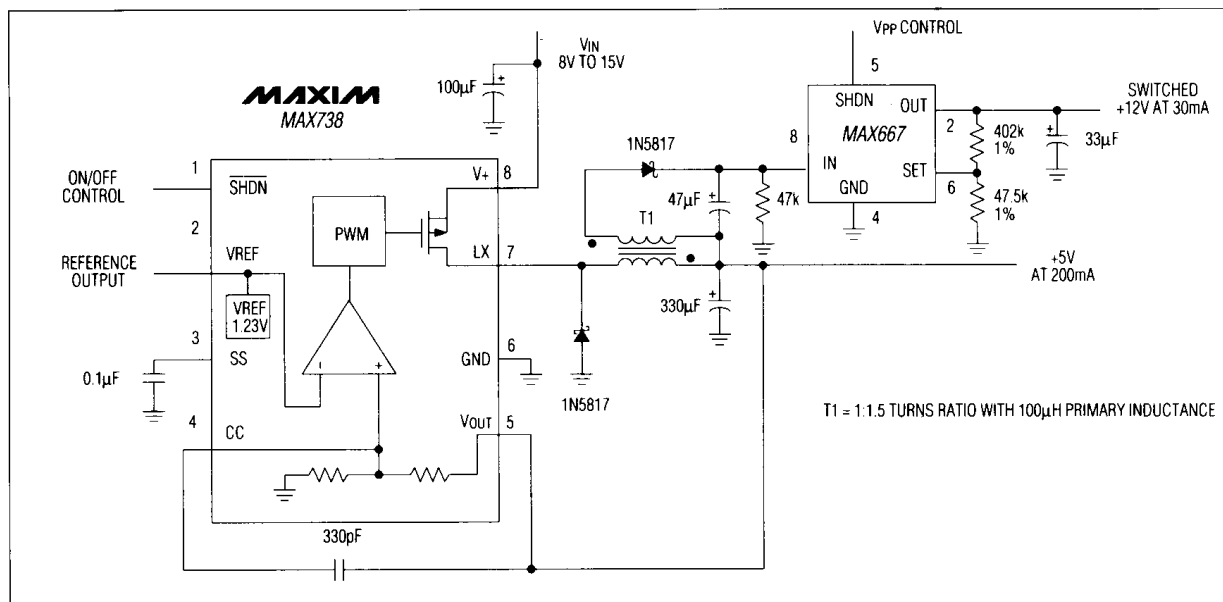


図19. フライバック巻線付きのバックレギュレータ回路。12V発生用の追加巻線付きバックレギュレータは、サイズ、安定性の点で標準のフライバック設計より優れています。ピン番号はDIPパッケージ用です。

5Vのシステム電源を発生しているDC-DCコンバータにV_{PP}電源を組み込むことが、価格と大きさについての最良の解答となります。通常のフライバック・コンバータで多巻線のトランスを使用することで、他の12VのSMPSを使用せずに電圧を発生できます。

通常のフライバック・コンバータの主な欠点は、比較的高いエネルギーを蓄積するため、大きなトランスが必要なことです。高い電圧のバッテリー・バックを使用し、5Vに降圧する場合に推奨できる方法は、主電源のフライバック・インダクタの上に追加のフライバック巻線を巻き、バック・コンバータを使用して12V電源を発生することです。

バック・レギュレータによる5V/12V電源

図19の、降圧DC-DCコンバータは8V~16Vのバッテリー電圧から5V及び12Vの両電圧を発生できます。MAX738バック・レギュレータは、PチャンネルMOSFETを含む、動作に必要なほとんどの機能を集積しています。より高い出力電力が必要な場合には、MAX741低電圧電流モード・コントローラのようなバック・レギュレータICと外付MOSFETを組み合わせることによって実現できます。

図19のトランス巻線の極性は、5Vからダイオード一個分の電圧降下を引いた電圧が一次巻線に加わった時、即ち一次巻線回路の放電サイクル時、12V二次巻線回路の電流が発生するように接続します。二次巻線の駆動レベルが入力電

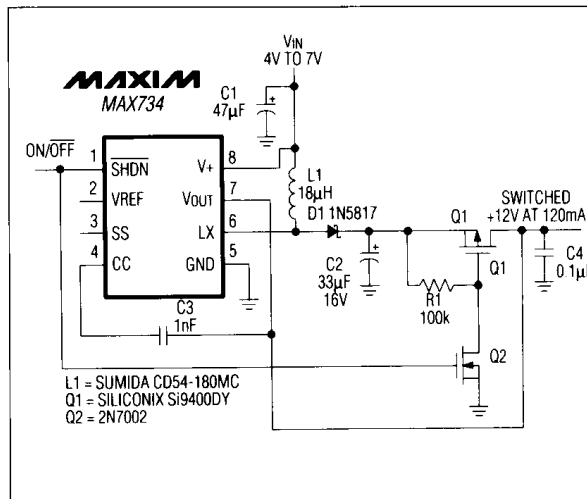


図20. マイクロパワー・シャットダウン・モード付きのブースト・レギュレータ回路。PMOSハイサイド負荷スイッチ(Si9400DY)によって負荷及びSMPS用ICのフィードバック抵抗を切り離します。ピン番号はDIPパッケージ用です。

圧レベルに関係なく一定であるため、5V出力に重い負荷が接続されている限り、12V出力には良好な精度と負荷変動特性が得られます。

MAX734 EV Kit

出力が徐々に上昇することを防ぐため、12V出力には最低限の軽負荷が保たなければなりません。二次巻線の反対側をグラウンドでなく5Vに接続することでトランス巻線のターン数を少なくすることができ、パワーMOSFETのピーク電流を減少させることができます。MAX667ロードロップアウトのリニアレギュレータを使用すれば、12V出力はSHDN入力でもオン/オフできます。

ローパワー・シャットダウン・モード付きのブーストレギュレータ

以前の回路(MAX667リニアレギュレータを除いて)は、スタンバイモードで100 μ A以上の電流が流れるため、本当の意味でマイクロパワーと言えるものではありませんでした。真のマイクロパワーを実現するためには、電源電流をバッテリーの自己漏れ電流レベル(約20 μ A typ)まで減少させなければなりません。一般的にブーストレギュレータを完全にシャットダウンするのは難しく、これは、インダクタとダイオードが直列に接続されているため、出力が $V_{IN} - V_{DIODE}$ になることに起因します。負荷に電流が流れていなくてもレギュレータ自身のフィードバック抵抗は負荷として働きます。

図18にブーストレギュレータが示されていますが、これはハイサイド負荷スイッチとして外付けPチャンネルパワーMOSFETを使用しているため、スタンバイ電流を6 μ A(typ)に減少させることができます。MAX734のフィードバック入力(V_{OUT})は、負荷スイッチの出力側に接続されるため、回路がシャットダウンされている時は接続が切られます。MOSFETスイッチには、HFスイッチングノイズを削除するためRCフィルタの一部として使用できるという思いがけない利点があります。このフィルタはスイッチのオン抵抗と0.1 μ Fセラミックコンデンサから構成されています。 V_{PP} はオープンコレクタまたは12Vに耐えるオープンドレインゲートによって制御されます。スタートアップ時間は2ms以下です。

PCMCIAメモリ・カード電源

1991年9月、ポータブル・コンピュータとメモリ・カードのメーカー協議会は、リムーバブル・メモリ・カードの暫定規格を採択しました。PCMCIA(パーソナル・コンピュータ・メモリ・カード国際協議会)の発表したPCカード2.0版の文書によると、メモリ・カードの V_{PP} 電源条件はSRAM、DRAM、EPROM、EEPROM、OPT、それにフラッシュ・メモリを基にしています。通常のEPROMは0Vと5Vの V_{PP} レベルを必要としますが、PCMCIAアダプタ内の V_{PP} ラインは、すべてのメモリに適合させるため0V、5V、12Vを供給しなければなりません。この数種類の電圧を供給する機能は、フラッシュEEPROMにプログラムをブートし書き込んだり消去したりするアプリケーションにおいて、内部コントロールのためにも有効です。

このPCMCIAプログラマでは(図21)、パームトップ型コンピュータの用途と同様に、インダクタを直接バッテリーに接続し、2個のコンバータを通すことによる効率の低下を避けています。

図21にディスクリートのNチャンネル及びPチャンネルMOSFETの出力スイッチング回路が示されています。5Vラインでの0V/5V/12Vのスイッチング動作には、2個のNチャンネル素子が必要です。これは標準的に入手可能なディスクリートMOSFETでは、ソースとドレイン間にボディダイオードが存在するからです。付加MOSFET(Q3)無しで、回路が12Vにプログラムされた場合、12V出力はボディダイオードにより5Vにプルダウンされます。

参考文献

1. Levy, Markus, "フラッシュ・メモリのエネルギー消費特性", インテル・アプリケーション・ノート, 1991年5月。
2. インテル1991メモリ製品データブック, インテル出版, 210830。
3. PCMCIA PCカード標準, リリース2.0, 1991年9月。

MAX734 EV Kit

MAX734 EV Kit

販売代理店

マキシム・ジャパン株式会社

〒169 東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)
TEL.(03)3232-6141 FAX.(03)3232-6149

Maxim cannot assume responsibility for use of any circuitry other than circuitry entirely embodied in a Maxim product. No circuit patent licenses are implied. Maxim reserves the right to change the circuitry and specifications without notice at any time.

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 (408) 737-7600