



## MAX5988A/MAX5988B

# IEEE 802.3af準拠、高効率、クラス1/クラス2、受電機器、DC-DCコンバータ内蔵

### 概要

MAX5988A/MAX5988Bは、Power over Ethernet (PoE) システムにおけるIEEE® 802.3af準拠クラス1/クラス2受電機器(PD)として完全な電源ソリューションを提供します。これらのデバイスは、高効率のDC-DCコンバータとのPDインターフェースを備え、外付け部品数の少ないPDソリューションを提供します。また、いずれのデバイスも低ドロップアウトレギュレータ、MPS (電力維持シグネチャ)、スリープ、および超低電力モードを備えています。

PDインターフェースは、単一の外付け抵抗によって検出シグネチャ、およびクラス1/クラス2分類シグネチャを提供します。PDインターフェースは、アイソレーションパワーMOSFET、60mA (max) 突入電流制限、および321mA (typ)動作電流制限も備えています。

内蔵のステップダウンDC-DCコンバータは、ピーク電流制御モード方式を使用し、高速過渡応答を備えた実装しやすいアーキテクチャを提供します。このステップダウンコンバータは、8.8V~60Vの広い入力電圧範囲で動作し、1.3A負荷において最大6.49Wの入力電力をサポートします。このDC-DCコンバータは、215kHzの固定スイッチング周波数で動作し、効率増加の周波数フォールドバックを備え、軽負荷時のスイッチング周波数が半分に低減されます。

これらのデバイスは、幅の広いヒステリシスと長いデグリッチ時間付きの低電圧ロックアウト(UVLO)を備えており、リストペアケーブルの抵抗によるドロップを補償し、パワーオン/オフ状態時のグリッチフリー遷移を保証します。これらのデバイスは、過熱シャットダウン、短絡保護、出力過電圧保護、およびヒカッピ電流制限も備え、性能と信頼性を高めています。

各デバイスは、20ピンTQFNパワーパッケージ(4mm × 4mm)で提供され、-40°C ~ +85°Cの温度範囲で動作します。

### アプリケーション

IEEE 802.3af受電機器

IP電話

無線アクセスノード

IPセキュリティカメラ

WiMAX®基地局

IEEEはInstitute of Electrical and Electronics Engineers, Inc.の登録サービスマークです。

WiMAXはWiMAX Forumの登録証明商標および登録サービスマークです。

本データシートは日本語翻訳であり、相違及び誤りのある可能性があります。設計の際は英語版データシートを参照してください。

価格、納期、発注情報についてはMaxim Direct (0120-551056)にお問い合わせいただくか、Maximのウェブサイト ([japan.maximintegrated.com](http://japan.maximintegrated.com))をご覧ください。

### 特長

- ◆ IEEE 802.3af準拠
- ◆ PoEクラス1/クラス2分類
- ◆ スリープおよび超低電力モード
- ◆ インテリジェントな電力維持シグネチャ(MPS)
- ◆ ACアダプタインターフェースを簡素化
- ◆ 高効率の内蔵DC-DCコンバータ(スイッチ内蔵)
- ◆ 広い入力電圧範囲：8.8V~60V
- ◆ 設定可能な出力電圧範囲：3.0V~14V
- ◆ 内部補償
- ◆ 固定スイッチング周波数：215kHz
- ◆ 周波数フォールドバックによって高効率軽負荷動作
- ◆ 出力電圧監視機能内蔵
- ◆ オープンドレイン、RESET出力
- ◆ 過負荷、出力短絡、出力過電圧、および過熱から保護
- ◆ ヒカッピモード暴走電流制限
- ◆ バックバイアス機能によって効率を最適化
- ◆ 内蔵TVSダイオードによってケーブル放電イベント(CDE)耐性
- ◆ 最大100mA負荷のLDOレギュレータ内蔵
- ◆ 固定3.3V、または外付け抵抗分圧器による調整可能な出力電圧(LDO)
- ◆ 突入電流制限：49mA (typ)
- ◆ 2kV、200m CAT-6ケーブル放電イベントに合格

[型番/選択ガイド](#)はデータシートの最後に記載されています。

関連部品およびこの製品とともに使用可能な推奨製品については、[japan.maximintegrated.com/MAX5988A.related](http://japan.maximintegrated.com/MAX5988A.related) を参照してください。

# MAX5988A/MAX5988B

## IEEE 802.3af準拠、高効率、クラス1/クラス2、受電機器、DC-DCコンバータ内蔵

### ABSOLUTE MAXIMUM RATINGS

(All voltages referenced to GND, unless otherwise noted.)	
V <sub>DD</sub> to GND.....	-0.3V to +70V (internally clamped) (100V, 100ms, R <sub>TEST</sub> = 3.3kΩ) (Note 1)
V <sub>CC</sub> , WAD, RREF to GND .....	-0.3V to (V <sub>DD</sub> + 0.3V)
AUX, LDO_IN, LED to GND .....	-0.3V to 16V
LDO_OUT to GND.....	-0.3V to (LDO_IN + 0.3V)
LDO_FB to GND.....	-0.3V to +6V
LX to GND .....	-0.3V to (V <sub>CC</sub> + 0.3V)
LDO_OUT, VDRV, FB, RESET, WK, SL, ULP, MPS, CLASS2 to GND.....	-0.3V to +6V

VDRV to V <sub>DD</sub> .....	-0.3V to (V <sub>DD</sub> + 0.3V)
PGND to GND .....	-0.3V to +0.3V
LX Total RMS Current.....	1.6A
Continuous Power Dissipation (T <sub>A</sub> = + 70°C) .....	
TQFN (derate 28.6mW/°C above +70°C) .....	2285.7mW
Operating Temperature Range .....	-40°C to +85°C
Junction Temperature .....	+150°C
Storage Temperature Range.....	-65°C to +150°C
Lead Temperature (soldering, 10s) .....	+300°C
Soldering Temperature (reflow) .....	+260°C

**Note 1:** See [Figure 1](#), Test Circuit.

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

### PACKAGE THERMAL CHARACTERISTICS (Note 2)

Junction-to-Ambient Thermal Resistance (θ <sub>JA</sub> ) .....	35°C/W
Junction-to-Case Thermal Resistance (θ <sub>JC</sub> ).....	2.7°C/W

**Note 2:** Package thermal resistances were obtained using the method described in JEDEC specification JESD51-7, using a four-layer board. For detailed information on package thermal considerations, refer to [japan.maximintegrated.com/thermal-tutorial](http://japan.maximintegrated.com/thermal-tutorial).

### ELECTRICAL CHARACTERISTICS

(V<sub>DD</sub> = 48V, R<sub>SIG</sub> = 24.9kΩ, LED, V<sub>CC</sub>, SL, ULP, WK, RESET, LDO\_OUT unconnected, WAD = LDO\_EN = LDO\_IN = PGND = GND, C<sub>1</sub> = 68nF, C<sub>2</sub> = 10μF, C<sub>3</sub> = 1μF (see [Figure 3](#)), V<sub>FB</sub> = V<sub>AUX</sub> = 0V, LX unconnected, CLASS2 = 0V, MPS = 0V. All voltages are referenced to GND, unless otherwise noted. T<sub>A</sub> = T<sub>J</sub> = -40°C to +85°C, unless otherwise noted. Typical values are at T<sub>A</sub> = +25°C.) (Note 3)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
<b>POWER DEVICE (PD) INTERFACE</b>						
<b>DETECTION MODE</b>						
Input Offset Current	I <sub>OFFSET</sub>	V <sub>VDD</sub> = 1.4V to 10.1V (Note 4)		8		μA
Effective Differential Input Resistance	dR	V <sub>VDD</sub> = 1.4V to 10.1V with 1V step, (Note 5)	23.95	25.5		kΩ
<b>CLASSIFICATION MODE</b>						
Classification Enable Threshold	V <sub>TH,CLS,EN</sub>	V <sub>DD</sub> rising	10.2	11.42	12.5	V
Classification Disable Threshold	V <sub>TH,CLS,DIS</sub>	V <sub>DD</sub> rising	22	23	23.8	V
Classification Stability Time				2		ms
Classification Current	I <sub>CLASS</sub>	V <sub>DD</sub> = 12.6V to 20V	9.12	10.5	11.88	mA
		CLASS2 = GND	16.1	18	20.9	
<b>POWER MODE</b>						
V <sub>DD</sub> Supply Voltage Range	V <sub>DD</sub>			60		V
V <sub>DD</sub> Supply Current	I <sub>DD</sub>	V <sub>DD</sub> = 60V	3.3	4.5		mA

# MAX5988A/MAX5988B

## IEEE 802.3af準拠、高効率、クラス1/クラス2、 受電機器、DC-DCコンバータ内蔵

### ELECTRICAL CHARACTERISTICS (continued)

( $V_{DD} = 48V$ ,  $R_{SIG} = 24.9k\Omega$ , LED,  $V_{CC}$ ,  $\overline{SL}$ ,  $\overline{ULP}$ ,  $\overline{WK}$ ,  $\overline{RESET}$ , LDO\_OUT unconnected, WAD = LDO\_EN = LDO\_IN = PGND = GND, C1 = 68nF, C2 = 10μF, C3 = 1μF (see [Figure 3](#)),  $V_{FB} = V_{AUX} = 0V$ , LX unconnected, CLASS2 = 0V, MPS = 0V. All voltages are referenced to GND, unless otherwise noted.  $T_A = T_J = -40^\circ C$  to  $+85^\circ C$ , unless otherwise noted. Typical values are at  $T_A = +25^\circ C$ .) (Note 3)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
$V_{DD}$ Turn-On Voltage	$V_{ON}$	$V_{DD}$ rising		37.2	38.8	40	V
$V_{DD}$ Turn-Off Voltage	$V_{OFF}$	$V_{DD}$ falling		30	31.5		V
$V_{DD}$ Turn-On/Off Hysteresis	$V_{HYST\_UVLO}$	(Note 6)			7.3		V
$V_{DD}$ Deglitch Time	$t_{OFF\_DLY}$	$V_{DD}$ falling from 40V to 20V (Note 5)			150		μs
Inrush to Operating Mode Delay	$t_{DELAY}$	$t_{DELAY}$ = time after ( $V_{DD} - V_{CC}$ ) from 1.5V to 0V			123		ms
Isolation Power MOSFET On-Resistance	$R_{ON\_ISO}$	$I_{VCC} = 100mA$	$T_J = +25^\circ C$		1.2		$\Omega$
			$T_J = +85^\circ C$		1.5		
<b>MAINTAIN POWER SIGNATURE (MPS = VDRV)</b>							
PoE MPS Current Rising Threshold	$I_{MPS\_RISE}$			18	28.7	40	mA
PoE MPS Current Falling Threshold	$I_{MPS\_FALL}$			14	24	35	mA
PoE MPS Current Threshold Hysteresis	$I_{MPS\_HYS}$				4.3		mA
PoE MPS Output Average Current	$I_{MPS\_AVE}$				4.8		mA
PoE MPS Peak Output Current	$I_{MPS\_PEAK}$			10	12.6		mA
PoE MPS Time High	$I_{MPS\_HIGH}$				95		ms
PoE MPS Time Low	$I_{MPS\_LOW}$				190		ms
<b>CURRENT LIMIT</b>							
Inrush Current Limit	$I_{INRUSH}$	During initial turn-on period, $V_{DD} - V_{CC} = 4V$ , measured at $V_{CC}$		39	49	60	mA
Current Limit During Normal Operation	$I_{LIM}$	After inrush completed, $V_{CC} = V_{DD} - 1.5V$ , measured at $V_{CC}$		290	321	360	mA
<b>LOGIC</b>							
WAD Detection Rising Threshold	$V_{WAD\_RISE}$					8.8	V
WAD Detection Falling Threshold	$V_{WAD\_FALL}$				5.8		V
WAD Detection Hysteresis					0.6		V
WAD Input Current	$I_{WAD}$	$V_{WAD} = 24V$			125		μA
CLASS2, MPS Voltage Rising Threshold	$V_{CLASS2\_RISE}$				2.9		V

# MAX5988A/MAX5988B

## IEEE 802.3af準拠、高効率、クラス1/クラス2、受電機器、DC-DCコンバータ内蔵

### ELECTRICAL CHARACTERISTICS (continued)

( $V_{DD} = 48V$ ,  $R_{SIG} = 24.9k\Omega$ , LED,  $V_{CC}$ ,  $\overline{SL}$ ,  $\overline{ULP}$ ,  $\overline{WK}$ ,  $\overline{RESET}$ , LDO\_OUT unconnected, WAD = LDO\_EN = LDO\_IN = PGND = GND, C1 = 68nF, C2 = 10μF, C3 = 1μF (see [Figure 3](#)),  $V_{FB} = V_{AUX} = 0V$ , LX unconnected, CLASS2 = 0V, MPS = 0V. All voltages are referenced to GND, unless otherwise noted.  $T_A = T_J = -40^\circ C$  to  $+85^\circ C$ , unless otherwise noted. Typical values are at  $T_A = +25^\circ C$ .) (Note 3)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
CLASS2, MPS Voltage Falling Threshold	$V_{CLASS2, FALL}$		0.4			V
RESET Output Voltage Low	$V_{OL\_RESET}$	$I_{SINK} = 1mA$		0.2		V
RESET, CLASS2, MPS Leakage	$I_{LOG\_LEAK}$		-10		+10	μA
<b>INTERNAL REGULATOR WITH BACK BIAS</b>						
$V_{AUX}$ Input Voltage Range	$V_{AUX}$	Inferred from $V_{AUX}$ input current	4.75	14		V
$V_{AUX}$ Input Current	$I_{AUX}$	$V_{AUX}$ from 4.75V to 14V	0.65	3.1		mA
$V_{DRV}$ Output Voltage			4.2	5.5		V
<b>SLEEP MODE</b>						
$\overline{WK}$ and $\overline{ULP}$ Logic Threshold	$V_{TH}$	$V_{WK}$ falling and $V_{ULP}$ rising and falling	1.6	2.9		V
$\overline{SL}$ Logic Threshold		Falling	0.55	0.8		V
$\overline{SL}$ Current		$V_{SL} = 0V$		62.4		μA
LED Current Amplitude	$I_{LED}$	$R_{SL} = 60.4k\Omega$ , $V_{LED} = 6.5V$	9.2	10.6	12	mA
		$R_{SL} = 30.2k\Omega$ , $V_{LED} = 6.5V$	19.2	21.2	23.5	
		$R_{SL} = 30.2k\Omega$ , $V_{LED} = 3.5V$			21.2	
LED Current Programmable Range	$I_{RANGE}$		10	20		mA
LED Current with Grounded $\overline{SL}$	$I_{LED\_MAX}$	$V_{SL} = 0V$	20.6	26	31.4	mA
LED Current Frequency	$f_{ILED}$	Sleep and ultra-low-power modes		250		Hz
LED Current Duty Cycle	$D_{ILED}$	Sleep and ultra-low-power modes		25		%
$V_{DD}$ Current Amplitude	$I_{VDD}$	Sleep mode, $V_{LED} = 6.5V$	10	12	14.5	mA
Internal Current Duty Cycle	$D_{IVDD}$	Sleep and ultra-low-power modes		75		%
Internal Current Enable Time	$t_{MP\_ENABLE}$	Ultra-low-power mode	76	88	98	ms
Internal Current Disable Time	$t_{MP\_DISABLE}$	Ultra-low-power mode	205	237	265	ms
<b>THERMAL SHUTDOWN</b>						
Thermal Shutdown Threshold	$T_{SD}$	$T_J$ rising		151		°C
Thermal Shutdown Hysteresis	$T_{SD,HYS}$			16		°C
<b>LDO</b>						
Input Voltage Range		Inferred from line regulation	4.5	14		V
Output Voltage		$LDO_{FB} = V_{DRV}$		3.3		V
Max Output Voltage Setting		With external divider to $LDO_{FB}$		5.5		V
LDO FB Regulation Voltage			1.2	1.227	1.25	V

# MAX5988A/MAX5988B

## IEEE 802.3af準拠、高効率、クラス1/クラス2、 受電機器、DC-DCコンバータ内蔵

### ELECTRICAL CHARACTERISTICS (continued)

( $V_{DD} = 48V$ ,  $R_{SIG} = 24.9k\Omega$ , LED,  $V_{CC}$ ,  $\overline{SL}$ ,  $\overline{ULP}$ ,  $\overline{WK}$ ,  $\overline{RESET}$ , LDO\_OUT unconnected, WAD = LDO\_EN = LDO\_IN = PGND = GND,  $C_1 = 68nF$ ,  $C_2 = 10\mu F$ ,  $C_3 = 1\mu F$  (see [Figure 3](#)),  $V_{FB} = V_{AUX} = 0V$ , LX unconnected, CLASS2 = 0V, MPS = 0V. All voltages are referenced to GND, unless otherwise noted.  $T_A = T_J = -40^\circ C$  to  $+85^\circ C$ , unless otherwise noted. Typical values are at  $T_A = +25^\circ C$ .) (Note 3)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
LDO FB Leakage Current			-1		+1	$\mu A$
Dropout	$V_{DROPOUT}$	$V_{LDO\_IN} = 5V$ , $V_{LDO\_FB} = V_{DRV}$ , $I_{LOAD} = 80mA$		300		mV
Load Regulation		$I_{LOAD}$ from 1mA to 80mA		0.5		mV/mA
Line Regulation		$V_{LDO\_IN}$ from 4.5V to 14V		1.4		mV/V
Overcurrent Protection Threshold	$I_{OVC}$			85		mA
LDO_FB Rising Threshold				3.3	3.7	V
LDO_FB Hysteresis			2.3	2.4		V
<b>DC-DC CONVERTER INPUT SUPPLY</b>						
V <sub>DD</sub> Voltage Range	$V_{DD,RISING}$	$V_{CC} = V_{DD} = V_{WAD} - 0.3V$ , rising	8	60		V
	$V_{DD,FALLING}$	$V_{CC} = V_{DD} = V_{WAD} - 0.3V$ , falling	7.7	60		
WAD Detection Rising Threshold	$V_{WAD,RISE}$	(Note 7)		8.8		V
WAD Detection Falling Threshold	$V_{WAD,FALL}$	(Note 7)		5.8		V
WAD Detection Hysteresis				0.6		V
<b>POWER MOSFETs</b>						
High-Side pMOS On-Resistance	$R_{DSON-H}$	$I_{LX} = 0.5A$ (sourcing)		0.54		$\Omega$
Low-Side nMOS On-Resistance	$R_{DSON-L}$	$I_{LX} = 0.5A$ (sinking)		0.14		$\Omega$
LX Leakage Current	$I_{LX-LKG}$	$V_{DD} = V_{CC} = 28V$ , $V_{LX} = (V_{PGND} + 1V)$ to $(V_{CC} - 1V)$	-5		+5	$\mu A$
<b>SOFT-START (SS)</b>						
Soft-Start Time	$t_{SS-TH}$			10		ms
<b>FEEDBACK (FB)</b>						
FB Regulation Voltage	$V_{FB-RG}$		1.203	1.226	1.252	V
FB Input Bias Current	$I_{FB}$	$V_{FB} = 1.224V$	10	200		nA
<b>OUTPUT VOLTAGE</b>						
Output Voltage Range	$V_{OUT}$	MAX5988A	3.0	5.6		V
		MAX5988B	5.4	14		
Cycle-by-Cycle Overvoltage Protection	$V_{OUT-OV}$	Rising (Note 8)	100.5	103	108	%
		Falling (Note 8)	98.5	101.1	104	

# MAX5988A/MAX5988B

## IEEE 802.3af準拠、高効率、クラス1/クラス2、受電機器、DC-DCコンバータ内蔵

### ELECTRICAL CHARACTERISTICS (continued)

( $V_{DD} = 48V$ ,  $R_{SIG} = 24.9k\Omega$ , LED,  $V_{CC}$ ,  $\overline{SL}$ ,  $\overline{ULP}$ ,  $\overline{WK}$ ,  $\overline{RESET}$ , LDO\_OUT unconnected, WAD = LDO\_EN = LDO\_IN = PGND = GND, C1 = 68nF, C2 = 10μF, C3 = 1μF (see [Figure 3](#)),  $V_{FB} = V_{AUX} = 0V$ , LX unconnected, CLASS2 = 0V, MPS = 0V. All voltages are referenced to GND, unless otherwise noted.  $T_A = T_J = -40^\circ C$  to  $+85^\circ C$ , unless otherwise noted. Typical values are at  $T_A = +25^\circ C$ .) (Note 3)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
<b>INTERNAL COMPENSATION NETWORK</b>						
Compensation Network Zero-Resistance	$R_{ZERO}$			200		$k\Omega$
Compensation Network Zero-Capacitance	$C_{ZERO}$			150		pF
<b>CURRENT LIMIT</b>						
Peak Current-Limit Threshold	$I_{PEAK-LIMIT}$	MAX5988A	CLASS2 = GND	1.45	1.64	A
			CLASS2 = VDRV	1.66	1.79	
		MAX5988B	CLASS2 = GND	0.75	0.81	
			CLASS2 = VDRV	0.85	0.94	
Runaway Current-Limit Threshold	$I_{RUNAWAY-LIMIT}$	MAX5988A	CLASS2 = GND	1.9		A
			CLASS2 = VDRV	2.2		
		MAX5988B	CLASS2 = GND	0.93		
			CLASS2 = VDRV	1.07		
Valley Current-Limit Threshold	$I_{VALLEY-LIMIT}$	MAX5988A		1.5		A
		MAX5988B		0.75		
ZX Threshold	$I_{ZX}$			25		mA
<b>TIMINGS</b>						
Switching Frequency	$f_{SW}$		190	215	238	kHz
Frequency Foldback	$f_{SW-FOLD}$		95	107.5	119	kHz
Consecutive ZX Events for Entering Foldback				8		Events
Consecutive ZX Events for Exiting Foldback				8		Events
$V_{OUT}$ Undervoltage Trip Level to Cause HICCUP	$V_{OUT-HICF}$	After soft-start completed (Note 8)	55	60	65	%
HICCUP Timeout				154		ms
Minimum On-Time	$t_{ON-MIN}$		113	140		ns
LX Dead Time				14		ns
<b>RESET</b>						
$V_{FB}$ Threshold for $\overline{RESET}$ Assertion	$V_{FB-OKF}$	$V_{FB}$ falling (Note 8)	87	90	93	%
$V_{FB}$ Threshold for $\overline{RESET}$ Deassertion	$V_{FB-OKR}$	$V_{FB}$ rising (Note 8)	91.5	95	98	%

# MAX5988A/MAX5988B

## IEEE 802.3af準拠、高効率、クラス1/クラス2、受電機器、DC-DCコンバータ内蔵

### ELECTRICAL CHARACTERISTICS (continued)

( $V_{DD} = 48V$ ,  $R_{SIG} = 24.9k\Omega$ , LED,  $V_{CC}$ ,  $\overline{SL}$ ,  $\overline{ULP}$ ,  $\overline{WK}$ ,  $\overline{RESET}$ , LDO\_OUT unconnected, WAD = LDO\_EN = LDO\_IN = PGND = GND, C1 = 68nF, C2 = 10μF, C3 = 1μF (see [Figure 3](#)),  $V_{FB} = V_{AUX} = 0V$ , LX unconnected, CLASS2 = 0V, MPS = 0V. All voltages are referenced to GND, unless otherwise noted.  $T_A = T_J = -40^\circ C$  to  $+85^\circ C$ , unless otherwise noted. Typical values are at  $T_A = +25^\circ C$ .) (Note 3)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
$V_{LDO\_FB}$ Threshold for $\overline{RESET}$ Assertion	$V_{LDO\_FB-OKF}$	$V_{LDO\_FB}$ falling, $LDO\_FB = V_{DRV}$ (Note 9)		90		%
$V_{LDO\_FB}$ Threshold for $\overline{RESET}$ Deassertion		$V_{FB}$ rising		95		%
$\overline{RESET}$ Deassertion Delay			4.8			ms

**Note 3:** All devices are 100% production tested at  $T_A = +25^\circ C$ . Limits over temperature are guaranteed by design.

**Note 4:** The input offset current is illustrated in [Figure 2](#).

**Note 5:** Effective differential input resistance is defined as the differential resistance between  $V_{DD}$  and GND, see [Figure 2](#).

**Note 6:** A 20V glitch on input voltage, which takes  $V_{DD}$  below  $V_{ON}$  shorter than or equal to  $t_{OFF\_DLY}$  does not cause the device to exit power-on mode.

**Note 7:** The WAD detection rising and falling thresholds control the isolation power MOS transistor. To turn the DC-DC on in WAD mode, the WAD must be detected and the  $V_{DD}$  must be within the  $V_{DD}$  voltage range.

**Note 8:** Referred to feedback regulation voltage.

**Note 9:** Referred to LDO feedback regulation voltage.

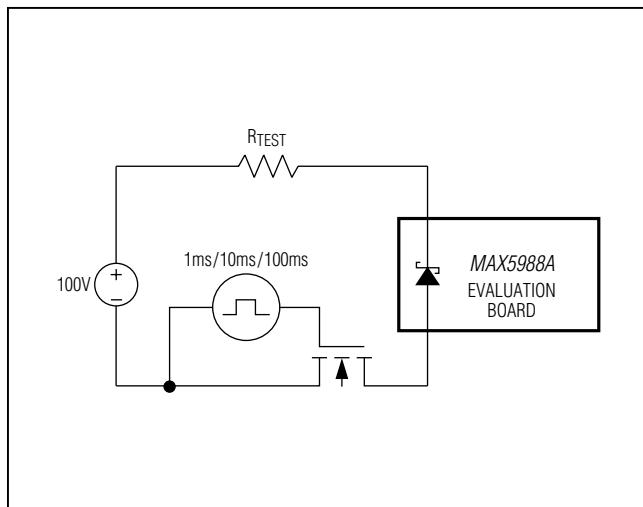


図 1. MAX5988A ~ MAX5988D の内蔵 TVS の試験セットアップ

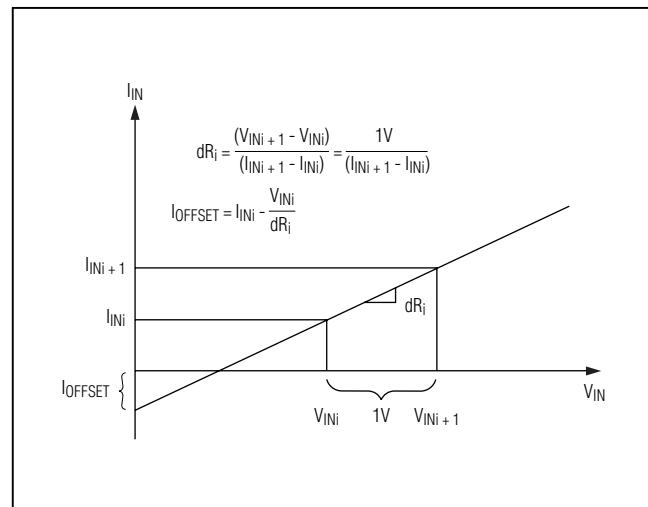


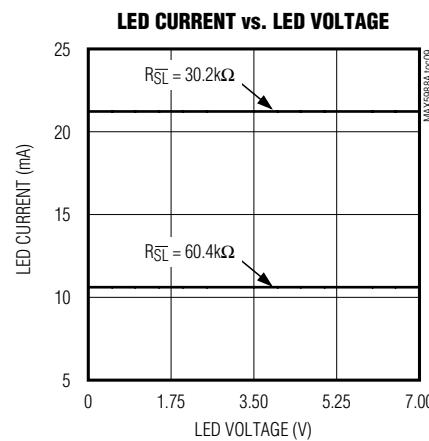
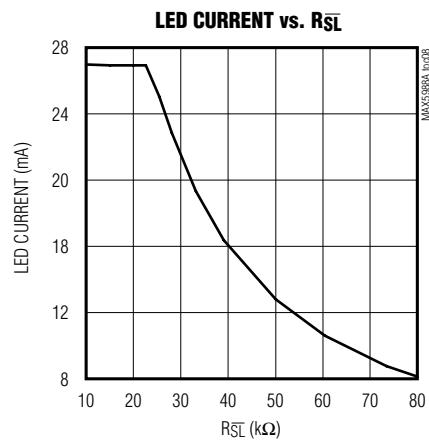
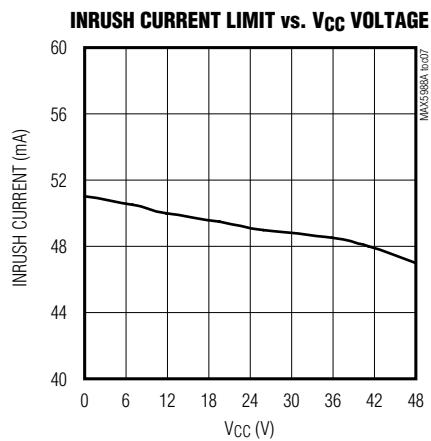
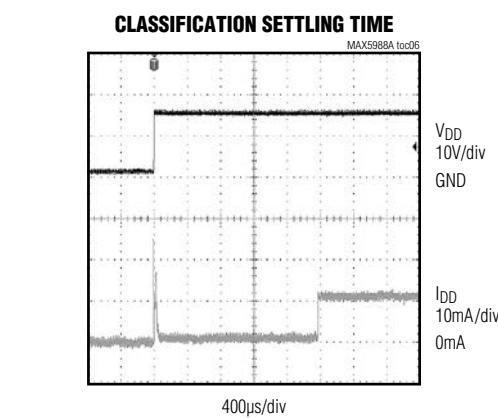
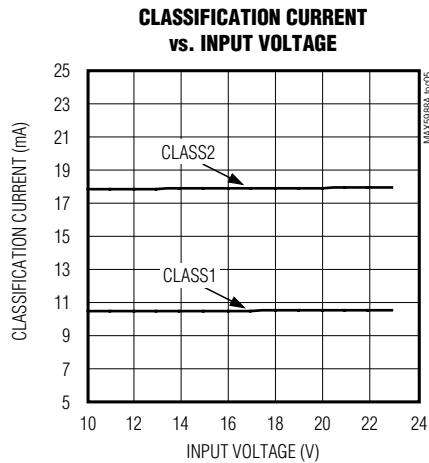
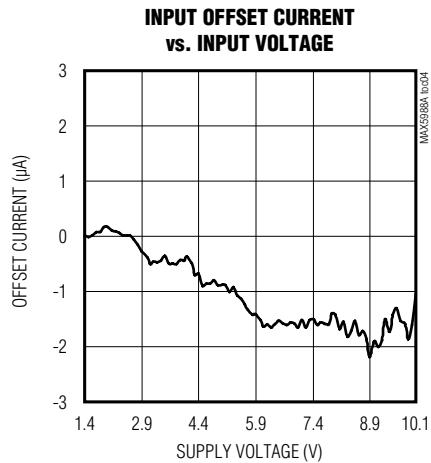
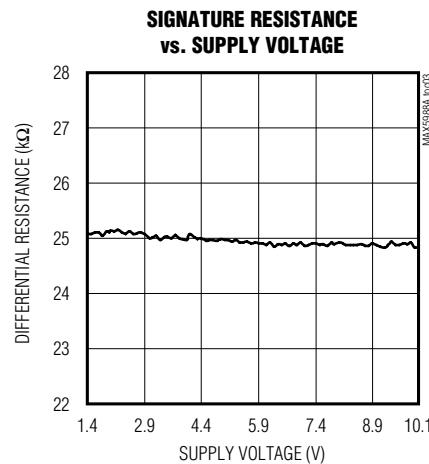
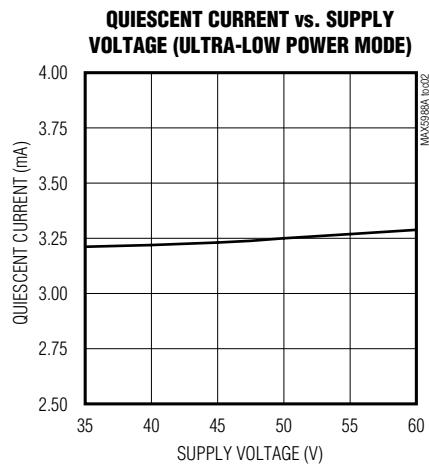
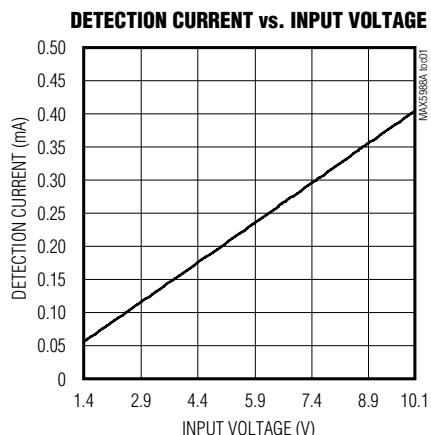
図 2. 実効差動抵抗およびオフセット電流

# MAX5988A/MAX5988B

## IEEE 802.3af準拠、高効率、クラス1/クラス2、 受電機器、DC-DCコンバータ内蔵

### 標準動作特性

( $T_A = +25^\circ\text{C}$ , unless otherwise noted.)

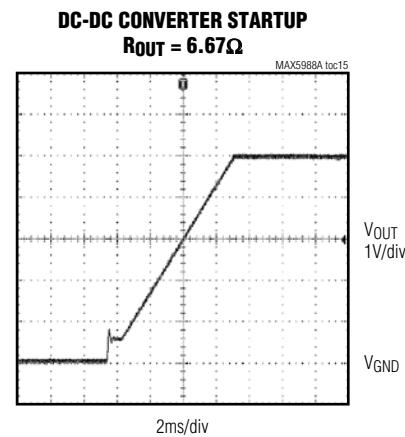
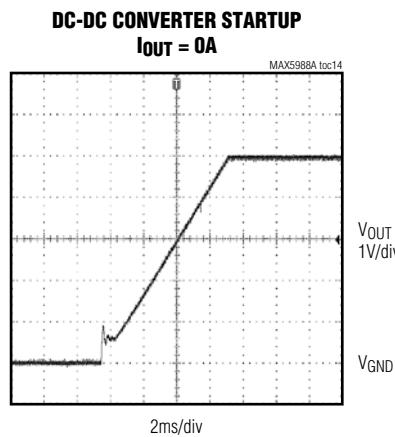
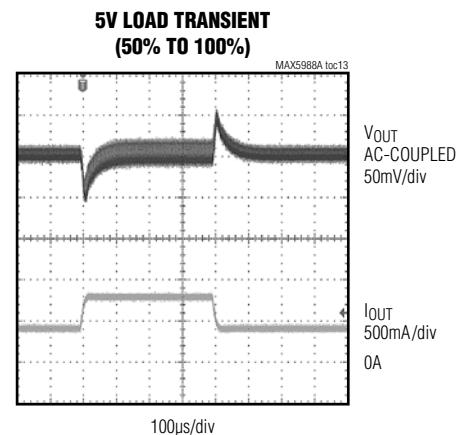
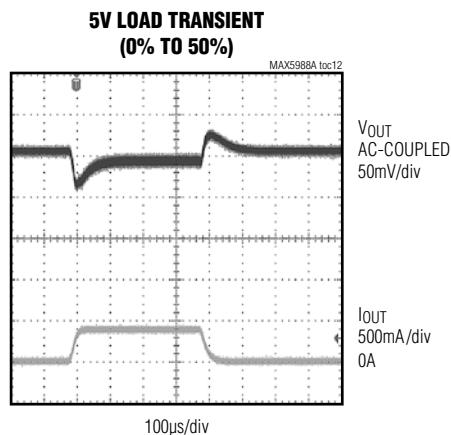
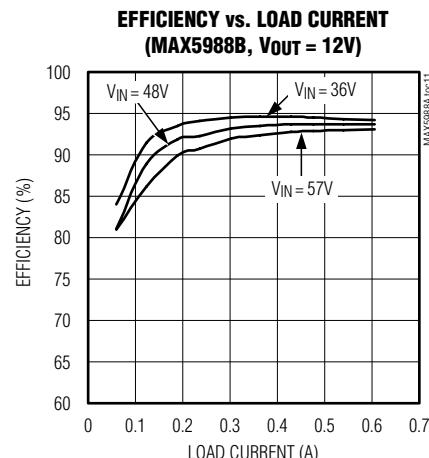
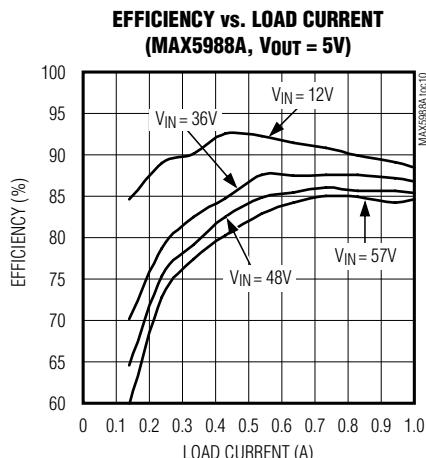


# MAX5988A/MAX5988B

## IEEE 802.3af準拠、高効率、クラス1/クラス2、 受電機器、DC-DCコンバータ内蔵

### 標準動作特性(続き)

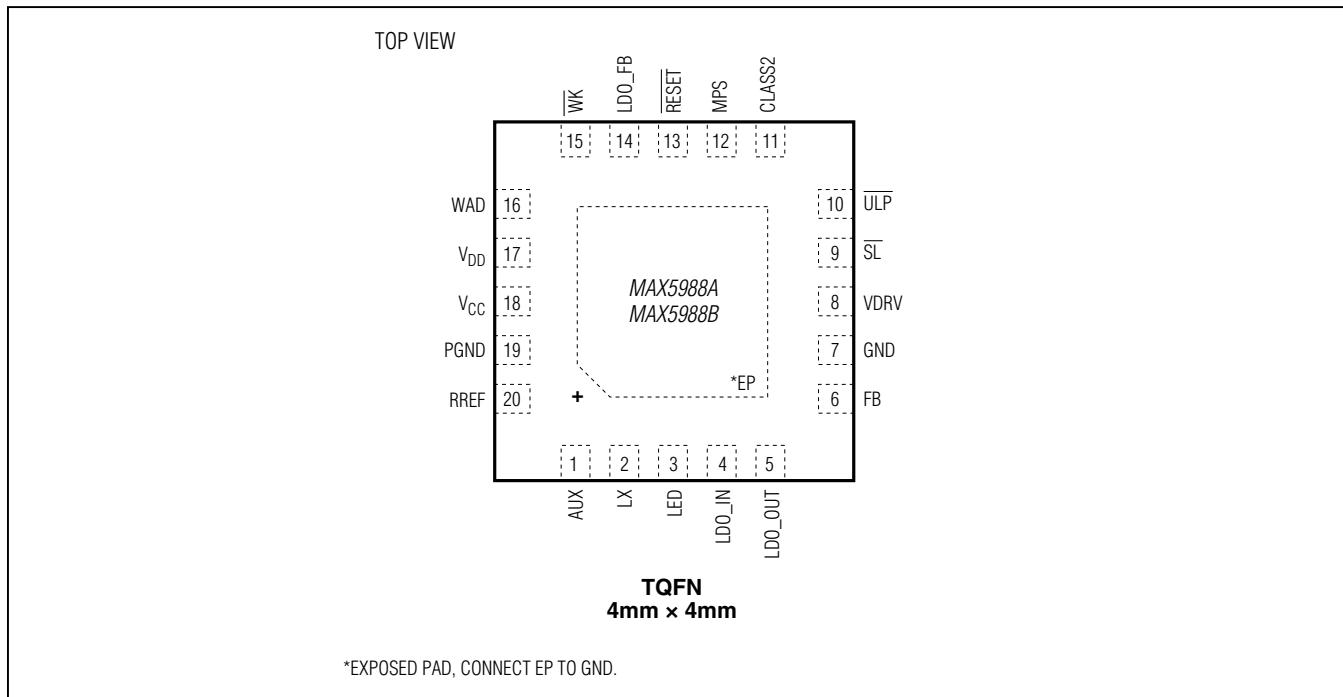
( $T_A = +25^\circ\text{C}$ , unless otherwise noted.)



# MAX5988A/MAX5988B

## IEEE 802.3af準拠、高効率、クラス1/クラス2、受電機器、DC-DCコンバータ内蔵

### ピン配置



### 端子説明

端子	名称	機能
1	AUX	補助電圧入力。内蔵レギュレータ(VDRV)への補助入力です。出力電圧が4.75V以上の場合、内部回路をバックバイアスし効率を向上させるために、AUXをバックコンバータの出力に接続してください。使用しない場合は、クリーンなグランドに接続してください。
2	LX	インダクタ接続。内蔵DC-DCコンバータのインダクタ接続です。
3	LED	LEDドライバ出力。スリープモードでは、LEDは25%のデューティサイクルで250Hzの周期的な電流( $I_{LED}$ )を供給します。
4	LDO_IN	LDO入力電圧。使用する場合は、LDO_INを出力に接続してください。それ以外の場合は、GNDに接続してください。LDO_INとGND間に1μF (min)のバイパスコンデンサを接続してください。
5	LDO_OUT	LDO出力電圧。LDO_OUTとGND間に1μF (min)の出力コンデンサを接続してください。
6	FB	フィードバック。DC-DCバックコンバータのフィードバック入力です。FBを出力とGND間の抵抗分圧器に接続して出力電圧を調整してください。

# MAX5988A/MAX5988B

## IEEE 802.3af準拠、高効率、クラス1/クラス2、受電機器、DC-DCコンバータ内蔵

### 端子説明(続き)

端子	名称	機能
7	GND	グラウンド。デバイスのリファレンス電圧レールです。すべての電圧リファレンスのための「低ノイズな」グラウンドもあります(たとえば、FBはこのGNDを基準としています)。
8	VDRV	内蔵5Vレギュレータ電圧出力。内蔵電圧レギュレータはMOSFETドライバおよびその他の内部回路に5Vを供給します。VDRVはGND基準です。VDRVを外部回路の駆動に使用しないでください。VDRVとGND間に1μFのバイパスコンデンサを接続してください。
9	$\overline{SL}$	スリープモードイネーブル入力。 $\overline{SL}$ の立下りエッジでデバイスはスリープモードに移行します。 $\overline{SL}$ とGND間に接続する外付け抵抗( $R_{\overline{SL}}$ )でLED電流( $I_{LED}$ )を設定します。
10	$\overline{ULP}$	超低電力モードイネーブル入力。 $\overline{ULP}$ は内部5Vバイアスレールへの50kΩの内蔵プルアップ抵抗を備えています。 $\overline{ULP}$ がローにアサートされた状態での $\overline{SL}$ の立下りエッジで、超低電力モードがイネーブルされます。超低電力モードがイネーブルされているとき、デバイスの消費電力はスリープモードよりさらに低減され、MPSに対応しつつ超低電力スリープの電力要件を満たします。
11	CLASS2	クラス2選択端子。クラス2動作とする場合は、VDRVに接続してください。クラス1動作とする場合は、GNDに接続してください。
12	MPS	MPSイネーブル端子。MPS機能をオンにする場合は、VDRVに接続してください。MPS機能をオフにする場合は、GNDに接続してください。
13	$\overline{RESET}$	オープンドレインRESET出力。RESET出力は、LDO_OUTまたはFBのいずれかが設定値の90%を下回るとローに駆動されます。RESETはLDO_OUTとFBの両方が設定値の95%を上回ってから4.8ms後にハイになります。使用しない場合は未接続のままにしてください。
14	LDO_FB	LDOレギュレータフィードバック入力。VDRVに接続してプリセットのLDO出力電圧である3.3Vを使用するか、またはLDO_OUTとGND間の抵抗分圧器に接続して可変LDO出力電圧としてください。
15	$\overline{WK}$	ウェイクモードイネーブル入力。 $\overline{WK}$ は内部5Vバイアスレールへの50kΩの内蔵プルアップ抵抗を備えています。 $\overline{WK}$ の立下りエッジで、デバイスはスリープモードを終了して通常動作モード(ウェイクモード)に移行します。
16	WAD	AC電源アダプタ検出器入力。ACアダプタ検出は、WADとGND間の電圧が8.8V以上のときにイネーブルされます。AC電源アダプタが存在する場合、アイソレーションpチャネルパワーMOSFETがオフになります。AC電源アダプタまたはその他の補助電力源を使用しない場合は、WADをGNDに直接接続してください。
17	V <sub>DD</sub>	正の電源入力。V <sub>DD</sub> とPGND間に68nF (min)のバイパスコンデンサを接続してください。
18	V <sub>CC</sub>	DC-DCコンバータ電源入力。V <sub>DD</sub> はアイソレーションpチャネルMOSFETによってV <sub>CC</sub> に接続されます。V <sub>CC</sub> とPGND間に10μFのコンデンサと1μFのセラミックコンデンサを並列に接続してください。
19	PGND	電源グラウンド。DC-DCコンバータのパワーフィードバック回路のリファレンスとして使用しないでください。PGNDを敏感なフィードバック回路のリファレンスとして使用しないでください。
20	RREF	シグネチャ抵抗接続。GNDとの間に24.9kΩの抵抗( $R_{SIG}$ )を接続してください。
—	EP	エクスポートドバッド。エクスポートドバッドをGNDに接続してください。

# MAX5988A/MAX5988B

## IEEE 802.3af準拠、高効率、クラス1/クラス2、受電機器、DC-DCコンバータ内蔵

### 詳細

#### PDインターフェース

MAX5988A/MAX5988Bは、クラス1/クラス2 PDとしてIEEE 802.3af規格に準拠するPDのための完全なインターフェース機能を内蔵しています。これらのデバイスは、単一の外付けシグネチャ抵抗を使用して検出シグネチャおよび分類シグネチャを提供します。内蔵MOSFETはPSEが電力を印加していないときにバックコンバータからの絶縁を提供します。これらのデバイスは検出フェーズにおいて $10\mu\text{A}$ 以下の漏れ電流オフセットを保証します。これらのデバイスは、幅の広いヒステリシスと長いデグリッチ時間付きの電力モード低電圧ロックアウト(UVLO)を備えており、ツイストペアケーブルの抵抗によるドロップを補償し、検出、分類、およびパワーオン/オフモード間のグリッチフリー遷移を保証します。

#### 動作モード

これらのデバイスは、 $V_{DD}$ に応じて3つの異なるモードで動作します。3つのモードとは、検出モード、分類モード、および電力モードです。デバイスは、 $V_{DD}$ が $1.4\text{V} \sim 10.1\text{V}$ のときに検出モード、 $V_{DD}$ が $12.6\text{V} \sim 20\text{V}$ のときに分類モード、入力電圧が $V_{ON}$ を超えているときに電力モードです。

#### 検出モード( $1.4\text{V} \leq V_{DD} \leq 10.1\text{V}$ )

検出モードでは、これらのデバイスはシグネチャ差動抵抗を $V_{DD}$ に提供します。検出中、給電機器(PSE)は2つの電圧を $V_{DD}$ に印加し、どちらも $1.4\text{V} \sim 10.1\text{V}$ の範囲で、増分は $1\text{V}$  (min)です。PSEは差動抵抗を計算して、 $24.9\text{k}\Omega$ のシグネチャ抵抗の存在を確認します。適切なシグネチャ検出のために、 $24.9\text{k}\Omega$ のシグネチャ抵抗( $R_{SIG}$ )をRREFとGND間に接続してください。検出モード時、デバイスは $V_{DD}$ をRREFに印加し、デバイスによる $V_{DD}$ オフセット電流は $10\mu\text{A}$ 以下です。保護ダイオードによるDCオフセットはシグネチャ抵抗の測定に大きい影響を与えません。

#### 分類モード( $12.6\text{V} \leq V_{DD} \leq 20\text{V}$ )

分類モードでは、これらのデバイスはクラス1/クラス2分類電流をシンクします。PSEは $12.6\text{V} \sim 20\text{V}$ の分類電圧を印加し、分類電流を測定します。これらのデバイスは、 $24.9\text{k}\Omega$ の外付け抵抗( $R_{SIG}$ )およびCLASS2端子を使用して、分類電流を $10.5\text{mA}$  (クラス1、CLASS1 = GND)または $18\text{mA}$  (クラス2、CLASS2 = VDRV)に設定します。PSEはこれを使用して、供給する最大電力を決定します。

分類電流には、デバイスの消費電流によって流れる電流が含まれるため、PDによって流れる全電流はIEEE 802.3af規格の範囲内になります。デバイスが分類モードを終了すると、分類電流はオフになります。

#### 電力モード( $V_{DD} \geq V_{ON}$ )

電力モードでは、これらのデバイスは $V_{DD}$ と $V_{CC}$ 間のアイソレーションMOSFETを完全にオンにします。これらのデバイスはバックレギュレータをインエーブルし、LDOをインエーブルします。これらのデバイスは、ウェイクモード、スリープモード、または超低電力モードの場合があります。バックレギュレータとLDOは、ウェイクモードでのみインエーブルされます。

これらのデバイスは、 $V_{DD}$ が低電圧ロックアウトスレッショルド( $V_{ON}$ )を上回ると電力モードに移行します。 $V_{DD}$ が $V_{ON}$ を上回ると、デバイスは内蔵pチャネルアイソレーションMOSFETをオンにして、内部で突入電流制限を $49\text{mA}$  (typ)に設定した状態で $V_{CC}$ を $V_{DD}$ に接続します。 $V_{CC}$ が $V_{DD}$ に近づき、突入電流が突入電流制限以下のとき、アイソレーションMOSFETは完全にオンになります。アイソレーションMOSFETが完全にオンになると、デバイスは電流制限を $321\text{mA}$  (typ)に変更します。バックコンバータは、アイソレーションMOSFETが完全にオンになってから $123\text{ms}$ 後にオフになります。

#### 低電圧ロックアウト

これらのデバイスは最大 $60\text{V}$ の電源電圧で動作し、ターンオンUVLOスレッショルド( $V_{ON}$ )は $38.8\text{V}$  (typ)で、ターンオフUVLOスレッショルド( $V_{OFF}$ )は $31.5\text{V}$  (typ)です。入力電圧が $V_{ON}$ を上回ると、デバイスは電力モードに移行し、内蔵アイソレーションMOSFETがオンになります。入力電圧が $V_{OFF\_DLY}$ より長時間にわたって $V_{OFF}$ を下回ると、MOSFETおよびバックコンバータがオフになります。

#### LEDドライバ

これらのデバイスは、1つのLED、または直列に接続された複数のLEDを駆動し、最大LED電圧は $6.5\text{V}$ です。スリープモードおよび超低電力モードでは、LED電流は $25\%$ のデューティサイクルでパルス幅変調され、大きさは $R_{SL}$ によって設定されます。LEDドライバ電流の大きさは、次式に従って $R_{SL}$ を使用して $10\text{mA} \sim 20\text{mA}$ に設定可能です。

$$I_{LED} = 646/R_{SL} (\text{mA})$$

ここで、 $R_{SL}$ の単位は $\text{k}\Omega$ です。

# MAX5988A/MAX5988B

## IEEE 802.3af準拠、高効率、クラス1/クラス2、受電機器、DC-DCコンバータ内蔵

### スリープモードおよび超低電力モード

これらのデバイスは、スリープモードおよび超低電力モードを備えており、それらのモードでは内蔵pチャネルアイソレーションMOSFETはオンに維持され、バックレギュレータはオフになります。スリープモードでは、LEDドライバ出力(LED)はLED電流を25%のデューティサイクルでパルス幅変調します。ピークLED電流( $I_{LED}$ )は外付け抵抗 $R_{SEL}$ によって設定されます。スリープモードをイネーブルする場合は、 $\overline{ULP}$ が切断またはハイインピーダンスの状態で $SL$ に立下りエッジを印加してください。スリープモードへはウェイクモードからのみ移行することができます。

超低電力モードでは、デバイスはIEEE規格の電力シグナチャを維持したまま、スリープモードよりも消費電力を低減することができます。超低電力モードイネーブル入力 $\overline{ULP}$ は、デバイスの内部5Vバイアスへの50kΩのプルアップ抵抗により、内部でハイに保持されます。超低電力モードをイネーブルする場合は、 $\overline{ULP} = LOW$ の状態で $SL$ に立下りエッジを印加してください。超低電力モードへはウェイクモードからのみ移行することができます。

スリープモードまたは超低電力モードを終了して通常動作を再開する場合は、ウェイクモードイネーブル入力( $\overline{WK}$ )に立上りエッジを印加してください。

### サーマルシャットダウン保護

デバイスのダイ温度が151°Cに達すると過熱フォルトが生成され、デバイスはシャットダウンします。過熱フォルト状態を除去する場合は、ダイ温度が+135°C以下に低下する必要があります。サーマルシャットダウン条件の解消後、デバイスはリセットされます。

### WADの説明

AC電源アダプタなどの補助電力源を使用してPDに給電するアプリケーション用に、これらのデバイスはAC電源アダプタ検出を備えています。

AC電源アダプタはWADとPGND間に接続されます。これらのデバイスは、WADとPGND間の電圧が8.8V以上のときにAC電源アダプタを検出します。AC電源アダプタが検出されると、内蔵アイソレーションMOSFETはオフになり、分類電流がディセーブルされます。

補助電力源をWADに接続し、WADと $V_{DD}$ 間にダイオードを接続し、WADと $V_{CC}$ 間にダイオードを接続してください。[図3](#)および[図4](#)の標準アプリケーション回路を参照してください。

アプリケーション回路は、外付けダイオードを使用して補助電力源が $V_{DD}$ および $V_{CC}$ に給電可能であることを確保する必要があります。DC-DCの動作を可能とするために、 $V_{DD}$ の電圧は $V_{DD}$ 電圧範囲内である必要があります。DC-DCコンバータの動作を可能とするために、 $V_{DD}$ および $V_{CC}$ の電圧は立上りエッジにおいて8V以上である必要がありますが、立上りエッジでは $V_{DD}$ および $V_{CC}$ が7.7Vまで低下してもDC-DCコンバータはオンに維持されます。

注：完全にAC電源アダプタのみで動作する場合、WADの電圧は $V_{DD} > 8.8V$ という条件を満たすことができる必要があります、通常はWAD > 8.8Vになります。

### 内蔵リニアレギュレータとバックバイアス

内蔵電圧レギュレータはVDRVを内部回路に提供します。VDRV出力は、VDRVとGND間に接続された1μFのコンデンサでフィルタれます。レギュレータは内部使用専用で、外部回路への給電に使用することはできません。VDRVは、VAUXに応じて $V_{DD}$ またはVAUXのいずれかによる給電が可能です。内蔵レギュレータは、PDとバックコンバータの両方の動作に使用されます。

$V_{OUT}$ が4.75V以上の場合、 $V_{OUT}$ を使用してVDRV電圧レギュレータをバックバイアスすることができます。VDRVのバックバイアスにより、 $V_{DD}$ の代わりに $V_{OUT}$ から電流が供給され、デバイスの効率が向上します。 $V_{OUT}$ をバックバイアスとして使用する場合は、AUXを $V_{OUT}$ に直接接続してください。この構成では、バックコンバータの出力がその安定化電圧に達したあと、VDRVの供給源が $V_{DD}$ からVAUXに切り替わります。

### ケーブル放電イベント保護(CDE)

ケーブル放電イベントから内部回路を保護するために、70Vの電圧クランプが内蔵されています。

### DC-DCバックコンバータ

DC-DCバックコンバータは、PWM、ピーク電流モード、固定周波数制御方式を使用して、高速過渡応答を犠牲にすることなく実装しやすいアーキテクチャを提供します。このバックコンバータは8.8V~60Vの広い入力電圧範囲で動作し、1.3A負荷において最大6.49Wの出力電力をサポートします。これらのデバイスは、UVLO、過熱シャットダウン、ヒップランナウェイ電流制限を備えた短絡保護、サイクル単位のピーク電流保護、およびサイクル単位の出力過電圧保護を含む幅広い保護機能を提供し、性能と信頼性を高めています。周波数フォールドバック方式が実装されており、軽負荷時のスイッチング周波数が半分に低減され効率が向上します。

# MAX5988A/MAX5988B

## IEEE 802.3af準拠、高効率、クラス1/クラス2、受電機器、DC-DCコンバータ内蔵

### 周波数フォールドバック保護による高効率軽負荷動作

これらのデバイスは、8回連続してインダクタ電流のゼロクロスが発生すると周波数フォールドバックモードに移行します。負荷が十分に大きくインダクタ電流がゼロを通過しない状況では、スイッチング周波数は215kHzです。周波数フォールドバックモードではスイッチング周波数が107.5kHzに低下し、電力変換の効率が向上します。8つの連続したスイッチング周期にわたりインダクタ電流がゼロを通過しなかった場合、デバイスは通常モードに戻ります。起動時にはソフトスタートの50%が完了するまで強制的に周波数フォールドバックモードになります。

### ヒップモード

これらのデバイスは、ヒップ保護機能を内蔵しています。ヒップ保護がトリガされると、デバイスはインダクタ電流がパラ電流制限に達するまでハイサイドのMOSFETをオフにしてローサイドのMOSFETをオンにします。制御ロジックは154ms待ってから新しいソフトスタートシーケンスを試みます。ヒップモードは、ソフトスタート時および通常動作モード時の両方において、ハイサイドMOSFETの電流が暴走電流制限スレッショルドを超えるとトリガされます。また、通常動作モードにおいて出力低電圧イベントが発生した場合にもヒップモードがトリガされます。これは、安定化フィードバック電圧が60% (typ)以下に低下した場合に発生します。

### RESET出力

これらのデバイスは、LDOまたはスイッチングレギュレータのいずれかが安定化の範囲外に低下したことを示す、オープンドレインのRESET出力を備えています。いずれかのレギュレータがその安定化フィードバック値の90%を下回ると、RESET出力がローになります。RESETは、両方のレギュレータがそれぞれの値の95%を上回ってから4.8ms後にハイインピーダンスになります。

### 電力維持シグネチャ(MPS)

これらのデバイスは、IEEE 802.3af規格に準拠するMPSを備えています。これはポートの最小電流(10mA)を維持し、PSEからの電力切断を防止するものです。これらのデバイスは、ポート電流が14mA以下のときMPSモードに移行し、ポート電流が40mA以上のときMPSモードを終了します。この機能は、MPS端子をVDRVに接続することによってイネーブルされ、またはMPS端子をGNDに接続することによってディセーブルされます。

### アプリケーション情報

#### ACアダプタによる動作

AC電源アダプタなどの補助電力源を使用してPDに給電するアプリケーション用に、これらのデバイスはAC電源アダプタ検出を備えています。デバイスはVDD電源よりもWAD

電源を優先し、WADが検出されるとスムーズに電源をそれに切り替えます。AC電源アダプタはWADとPGND間に接続されます。これらのデバイスは、WADとPGND間の電圧が8.8V以上のときにAC電源アダプタを検出します。AC電源アダプタが検出されると、内蔵アイソレーションMOSFETはオフになり、分類電流がディセーブルされ、デバイスはVCCを介して補助電力源から電力を取得します。補助電力源をWADに接続し、WADとVCC間にダイオードを接続してください。[図3](#)および[図4](#)の標準アプリケーション回路を参照してください。

#### LDOの出力電圧の調整

汎用のLDOレギュレータが利用可能で、外部回路に電源電圧を供給することができます。LDO\_FBをVDRVに直接接続することにより、3.3Vのプリセット電圧が設定されます。異なる出力電圧にする場合は、LDO\_OUTおよびLDO\_FBとGND間に抵抗分圧器を接続してください。全フィードバック抵抗は100kΩの範囲内にしてください。最小出力電流能力は85mAで、サーマルシャットダウンのトリガを防ぐために熱に関する考慮が必要です。LDOレギュレータは、VOUTによる給電、異なる電源による給電、または未使用時にグランドへの接続が可能です。LDOは、バックコンバータが安定化電圧に達するとイネーブルされます。LDOは、バックコンバータがオフになるか安定化状態でない場合にディセーブルされます。

#### バックコンバータの出力電圧の調整

バックコンバータの出力電圧は、フィードバック抵抗分圧器の分圧比を変えることによって設定されます。出力電圧は、3.0V～5.6V (MAX5988A)または5.4V～14V (MAX5988B)に設定することができます。FBの電圧は1.227Vに安定化されます。FB端子から抵抗分圧器のセンターへのトレースは短くし、全フィードバック抵抗は約10kΩに維持してください。

#### インダクタの選択

次式を使用してインダクタを選択してください。

$$L = \frac{V_{OUT} \times (V_{CC} - V_{OUT})}{f_S \times V_{CC} \times L_{IR} \times I_{OUT(MAX)}}$$

ここで、 $L_{IR}$ はインダクタリップル電流と最小デューティサイクルでの全負荷電流の比率です。最高の性能と安定性を実現するために、20%～40%の範囲の $L_{IR}$ を選択してください。割り当てられた寸法に適合するものの中で、可能な限り最もDC抵抗値の低いインダクタを使用してください。多くの場合、鉄粉末フェライトコアタイプが性能面で最善の選択肢です。どのコア材質を使用する場合でも、コアはデバイスの電流制限において飽和しないだけの十分な大きさが必要です。

# MAX5988A/MAX5988B

## IEEE 802.3af準拠、高効率、クラス1/クラス2、受電機器、DC-DCコンバータ内蔵

### V<sub>CC</sub>入力コンデンサの選択

入力コンデンサは、入力電源から流れる電流ピークを低減するとともに、IC内のスイッチングノイズを軽減します。入力リップル電圧を仕様の範囲内に維持し、入力ソースにフィードバックされる高周波数リップル電流を最小限に抑えるために、全入力容量は次式で与えられる値以上にしてください。

$$C_{IN\_MIN} = \frac{D \times T_S \times I_{OUT}}{V_{IN-RIPPLE}}$$

ここで、 $V_{IN-RIPPLE}$ は入力コンデンサにかかる最大許容入力リップル電圧で、最小入力電圧の2%以下とすることを推奨します。Dはデューティサイクル( $V_{OUT}/V_{IN}$ )で、 $T_S$ はスイッチング周期( $1/f_S$ )です。

高周波数スイッチング電流が入力ソースを通過せず、入力コンデンサを通ってシャントされるように、スイッチング周波数における入力コンデンサのインピーダンスを入力ソース以下にしてください。入力コンデンサは、スイッチング電流によって課せられるリップル電流の要件に適合する必要があります。RMS入力リップル電流は、次式で与えられます。

$$I_{RIPPLE} = I_{LOAD} \times \frac{\sqrt{V_{OUT} \times (V_{CC} - V_{OUT})}}{V_{IN}}$$

ここで、 $I_{RIPPLE}$ は入力RMSリップル電流です。

### 出力コンデンサの選択

出力コンデンサの選択に関する重要なパラメータは、容量値、ESR、ESL、および電圧定格の要件です。これらは、DC-DCコンバータの全体的な安定性、出力リップル電圧、および過渡応答に影響します。出力リップルは、出力コンデンサに蓄積される電荷の変動、コンデンサのESRによる電圧降下、およびコンデンサのESLによる電圧降下によって発生します。出力容量、ESR、およびESLに起因する出力電圧リップルを概算してください。

$$V_{RIPPLE} = V_{RIPPLE}(C) + V_{RIPPLE}(ESR) + V_{RIPPLE}(ESL)$$

ここで、出力容量、ESR、およびESLに起因する出力リップルは、以下のとおりです。

$$V_{RIPPLE}(C) = \frac{I_{P-P}}{8 \times C_{OUT} \times f_S}$$

$$V_{RIPPLE}(ESR) = I_{P-P} \times ESR$$

$$V_{RIPPLE}(ESL) = \frac{I_{P-P}}{t_{ON}} \times ESL$$

または

$$V_{RIPPLE}(ESL) = \frac{I_{P-P}}{t_{OFF}} \times ESL$$

またはいずれか大きい方になります。ピークトゥピークインダクタ電流( $I_{P-P}$ )は、次のようにになります。

$$I_{P-P} = \frac{V_{CC} - V_{OUT}}{f_S \times L} \times \frac{V_{OUT}}{V_{CC}}$$

最初に出力コンデンサを選択するときは、これらの式を使用してください。最終的な値は、プロトタイプや評価用回路のテストによって決定してください。リップル電流が小さいほど、出力電圧リップルが少くなります。インダクタリップル電流はインダクタ値を決める要素であるため、インダクタンスが大きいほど出力電圧リップルは減少します。コンバータのスイッチング周波数において低ESRおよび低ESLとなるセラミックコンデンサを使用してください。セラミックコンデンサを使用する場合、ESLに起因するリップル電圧は非常にわずかです。

出力容量の選択によって負荷過渡応答が決まります。負荷過渡時、出力は瞬時に $ESR \times I_{LOAD}$ だけ変化します。コントローラが応答する前に、インダクタおよび出力コンデンサの値に応じて出力はさらに変移します。しばらくすると、コントローラが応答して事前に定義された値に再び出力電圧を安定化します。コントローラの応答時間は、クローズドループ帯域幅によって決まります。帯域幅が広いほど応答時間が高速になり、安定化の値から出力がさらに大きく逸脱することを防ぎます。

**表1. 設計の選択表**

OUTPUT (V)	C <sub>IN</sub>		C <sub>OUT</sub> CERAMIC	L	CLASS
	CERAMIC	ELECTROLYTIC			
3.3	2.2μF/100V	10μF/63V	1 × 100μF/6.3V	33μH/1.4A	1
5	2.2μF/100V	10μF/63V	1 × 100μF/6.3V	47μH/1.6A	1 or 2
12	2.2μF/100V	10μF/63V	2 × 10μF/16V	220μH/0.8A	1 or 2

# **MAX5988A/MAX5988B**

## **IEEE 802.3af準拠、高効率、クラス1/クラス2、受電機器、DC-DCコンバータ内蔵**

### **PCBレイアウト**

クリーンで安定した動作を実現する場合は、注意深いPCBレイアウトが非常に重要です。最高の性能を得るために、MAX5988AのEVキットのレイアウトと同一にすることが強く推奨されます。変更が必要な場合は、適切なPCBレイアウトとするために以下のガイドラインに従ってください。

- 1) 入力および出力コンテンサを電源グランドプレーンに接続してください。他のすべてのコンテンサを信号グランドプレーンに接続してください。
- 2)  $V_{DD}$ 、 $V_{CC}$ 、AUX、 $V_{DRV}$ のコンテンサはICおよび該当する端子のできる限り近くに配置し、直接的なトレイスを使用してください。電源グランドプレーン(PGNDに接続)と信号グランドプレーン(GNDに接続)を分離してください。
- 3) 大電流の経路は、できる限り短くかつ太くしてください。スイッチング電流の経路は短くして、LX、出力

コンテンサ、および入力コンテンサで形成されるループ領域を最小化してください。

- 4) ICの冷却に寄与し、効率および長期的信頼性をさらに改善するために、 $V_{DD}$ 、 $V_{CC}$ 、およびPGNDを個別に大面積の銅領域に接続してください。
- 5) すべてのフィードバック接続が短く直接的であることを確認してください。フィードバック抵抗および補償用部品は、できる限りICの近くに配置してください。
- 6) LXなどの高速スイッチング端子は、敏感なアナログ領域(FB)から離れた位置に配線してください。
- 7) デバイスのEP用のパッドに十分な数のビアを配置して、内部で生成される熱がPCBの銅によって効果的に放散されるようにしてください。ビアの推奨間隔は1mm～1.2mmピッチです。サーマルビアは、メッキ処理(1オンス銅)された小径バレル(0.3mm～0.33mm)を使用してください

# MAX5988A/MAX5988B

## IEEE 802.3af準拠、高効率、クラス1/クラス2、 受電機器、DC-DCコンバータ内蔵

標準アプリケーション回路

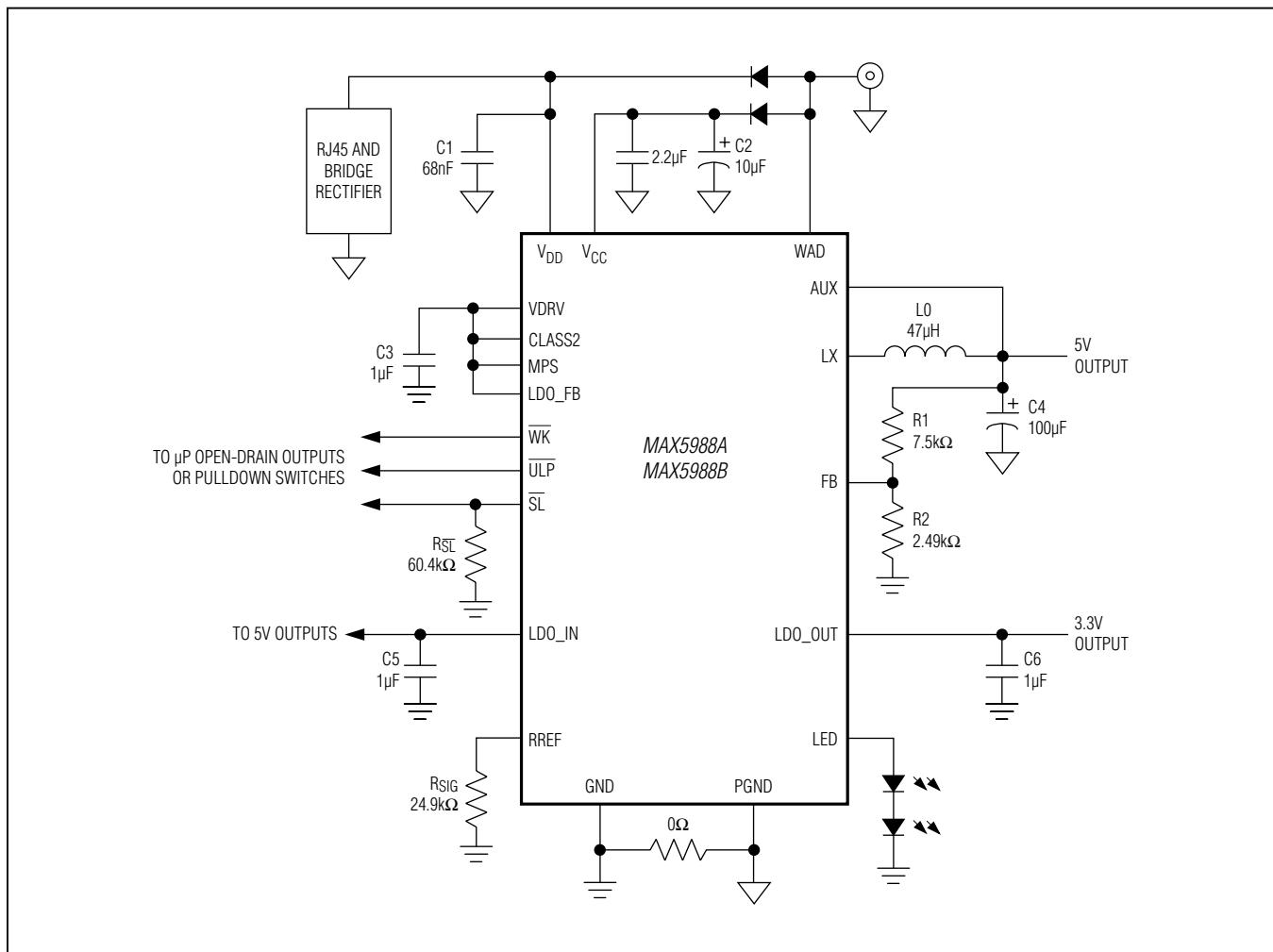


図 3. MAX5988A/MAX5988B バックレギュレータおよび固定 LDO 出力

# MAX5988A/MAX5988B

## IEEE 802.3af準拠、高効率、クラス1/クラス2、 受電機器、DC-DCコンバータ内蔵

標準アプリケーション回路(続き)

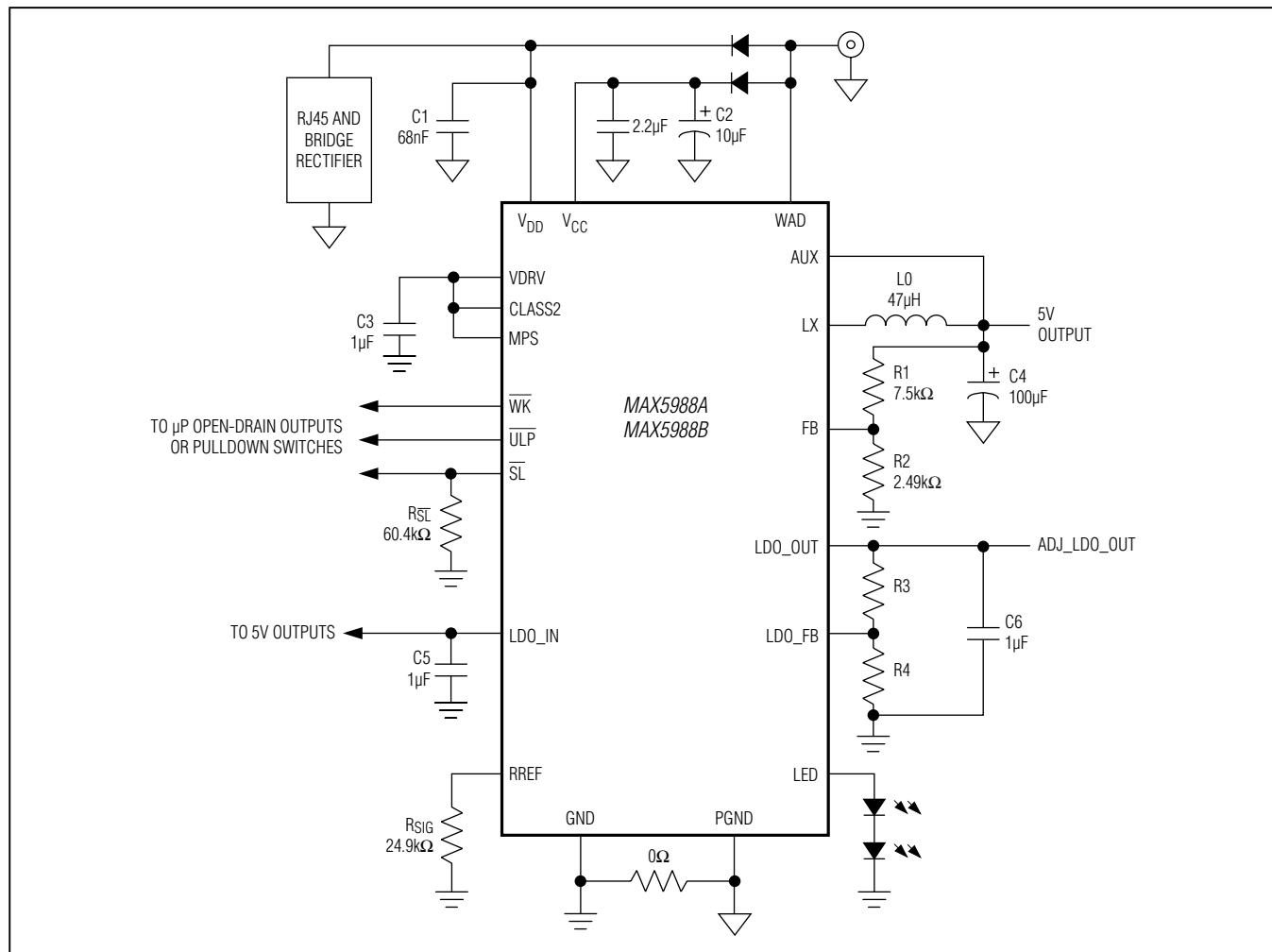
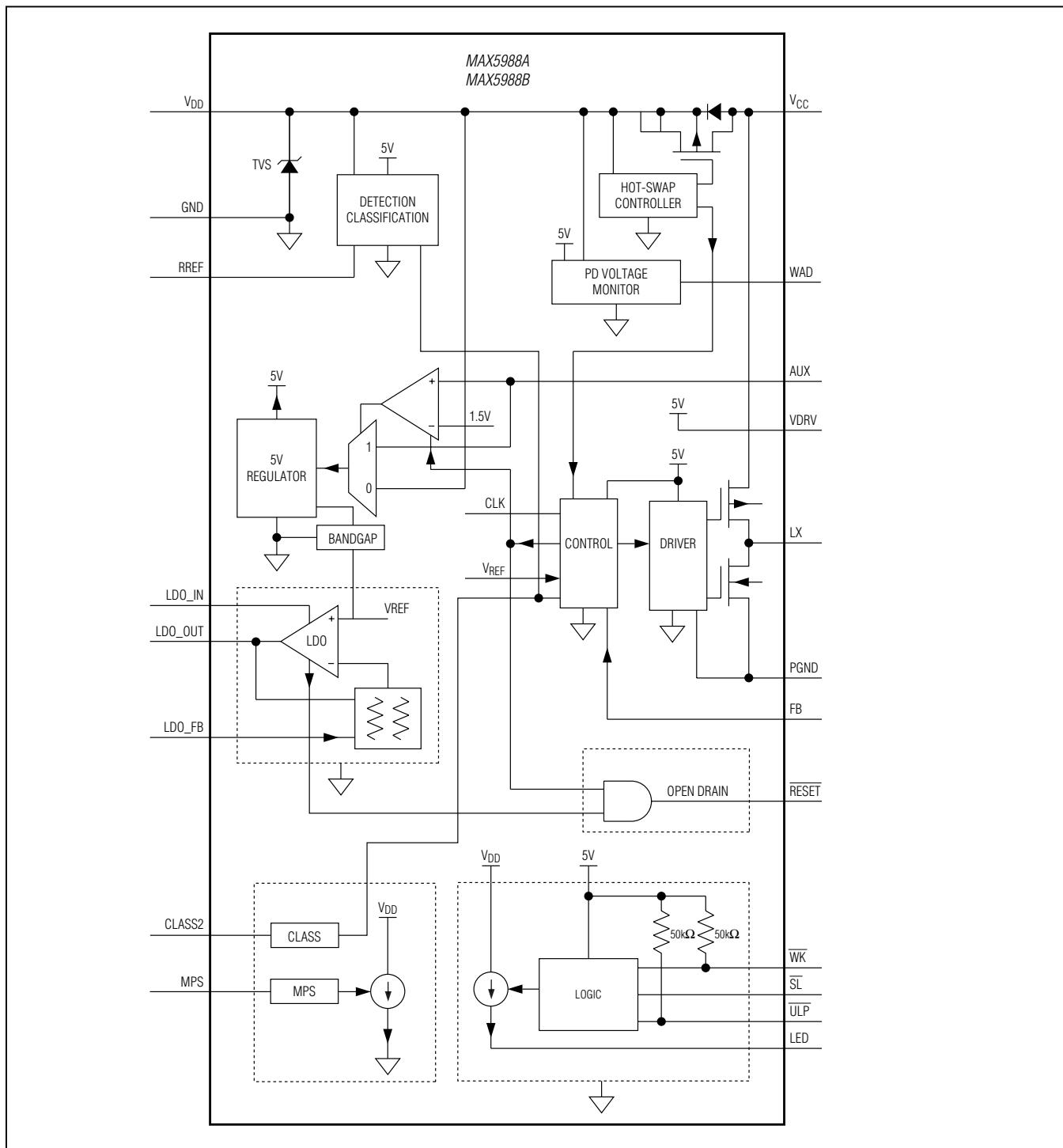


図 4. MAX5988A/MAX5988B バックレギュレータおよび可変 LDO 出力

# MAX5988A/MAX5988B

## IEEE 802.3af準拠、高効率、クラス1/クラス2、受電機器、DC-DCコンバータ内蔵

ファンクションダイアグラム



# MAX5988A/MAX5988B

## IEEE 802.3af準拠、高効率、クラス1/クラス2、受電機器、DC-DCコンバータ内蔵

### チップ情報

PROCESS: BiCMOS

### パッケージ

最新のパッケージ図面情報およびランドパターン(フットプリント)は[japan.maximintegrated.com/packages](http://japan.maximintegrated.com/packages)を参照してください。なお、パッケージコードに含まれる「+」、「#」、または「-」はRoHS対応状況を表したものでしかありません。パッケージ図面はパッケージそのものに関するものでRoHS対応状況とは関係がなく、図面によってパッケージコードが異なることがある点を注意してください。

パッケージ タイプ	パッケージ コード	外形図 No.	ランド パターンNo.
20 TQFN-EP	T2044+4	<a href="#">21-0139</a>	<a href="#">90-0409</a>

### 型番/選択ガイド

PART	PIN-PACKAGE	SLEEP/ULP MODE	LDO	UVLO (V)	RESET	MPS/CLASS2	OUTPUTADJ (V)
MAX5988AETP+	20 TQFN-EP*	Yes	Yes	38.8	Yes	Yes	3 to 5.6
MAX5988BETP+	20 TQFN-EP*	Yes	Yes	38.8	Yes	Yes	5.4 to 14

+は鉛(Pb)フリー/RoHS準拠パッケージを表します。

\*EP = エクスポートドバッド。

# **MAX5988A/MAX5988B**

## **IEEE 802.3af準拠、高効率、クラス1/クラス2、 受電機器、DC-DCコンバータ内蔵**

### **改訂履歴**

版数	改訂日	説明	改訂ページ
0	11/12	初版	—
1	1/13	ランドパターンNo.を修正	20



マキシム・ジャパン株式会社 〒141-0032 東京都品川区大崎1-6-4 大崎ニューシティ 4号館 20F TEL: 03-6893-6600

Maxim Integratedは完全にMaxim Integrated製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。Maxim Integratedは隨時予告なく回路及び仕様を変更する権利を留保します。「Electrical Characteristics (電気的特性)」の表に示すパラメータ値(min, maxの各制限値)は、このデータシートの他の場所で引用している値より優先されます。

**Maxim Integrated 160 Rio Robles, San Jose, CA 95134 USA 1-408-601-1000**

© 2013 Maxim Integrated Products, Inc.

Maxim IntegratedおよびMaxim IntegratedのロゴはMaxin Integrated Products, Inc.の商標です。