

デュアル、256タップ、低ドリフト デジタルポテンショメータ、14ピンTSSOP

概要

MAX5413/MAX5414/MAX5415は、デュアルリニアテーパデジタルポテンショメータのファミリです。各デバイスは、3端子ポテンショメータを2つ備えており、+2.7V ~ +5.5Vの単一電源によって超低消費電流0.1μAで動作します。これらのデバイスは、抵抗タップ間のスイッチングがグリッチレスになっているほか、パワーアップ時にワイパーをミッドスケール位置に設定する便利なパワーオンリセット(POR)機能も備えています。ポテンショメータは、3線シリアルインタフェースを通じてデジタル制御されるワイパーコンタクト(256タップポイント)及び固定抵抗を備えています。機能的にはディスクリートのポテンショメータ又は可変抵抗と同じです。

これらの製品は、デジタル制御の抵抗を必要とするアプリケーションに最適です。抵抗値としては、10kΩ(MAX5413)、50kΩ(MAX5414)及び100kΩ(MAX5415)の3つが用意されています。公称終点間抵抗温度係数は35ppm/、比率式温度係数が5ppm/と小さいため、低温度係数の可変抵抗を必要とする可変利得回路等のアプリケーションに最適です。

MAX5413/MAX5414/MAX5415は、14ピンTSSOPパッケージで提供されており、各デバイスが拡張工業用温度範囲(-40 ~ +85)に対して保証されています。

アプリケーション

- メカ式ポテンショメータの置換え
- 低ドリフトプログラマブルゲインアンプ(PGA)
- ボリューム制御
- LCD画面調整
- 可変電圧リファレンス
- 設定可能なフィルタ、遅延、時間定数
- インピーダンスマッチング

SPIはMotorola, Inc.の商標です。

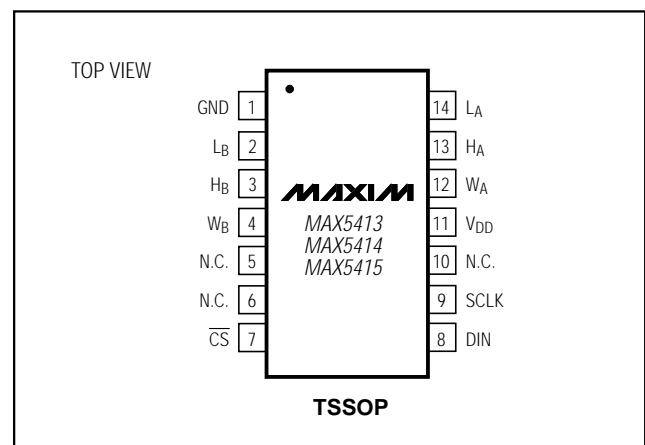
特長

- ◆ パッケージ：小型14ピンTSSOP
- ◆ タップ位置：256カ所
- ◆ 超低消費電流：0.1μA
- ◆ 単一電源動作：+2.7V ~ +5.5V
- ◆ 1つのパッケージに2つの独立したポテンショメータを内蔵
- ◆ 低終点間温度係数：35ppm/
- ◆ 低比率式温度係数：5ppm/
- ◆ パワーオンリセット：ワイパーはミッドスケールへ(位置128)
- ◆ 抵抗タップ間のスイッチングはグリッチレス
- ◆ 3線SPI™インタフェースコンパチブル
- ◆ 抵抗値：10kΩ/50kΩ/100kΩ

型番

PART	TEMP. RANGE	PIN-PACKAGE	R (kΩ)
MAX5413EUD	-40°C to +85°C	14 TSSOP	10
MAX5414EUD	-40°C to +85°C	14 TSSOP	50
MAX5415EUD	-40°C to +85°C	14 TSSOP	100

ピン配置



デュアル、256タップ、低ドリフト デジタルポテンショメータ、14ピンTSSOP

MAX5413/MAX5414/MAX5415

ABSOLUTE MAXIMUM RATINGS

V_{DD} to GND-0.3V to +6V
 DIN, SCLK, CS-0.3V to +6V
 H_X, L_X, W_X to GND-0.3V to (V_{DD} +0.3)
 Maximum Continuous Current into H_X, L_X, and W_X.....±1mA
 Continuous Power Dissipation (T_A = +70°C)
 14-Pin TSSOP (derate 9.1mW/°C above +70°C)727mW

Operating Temperature Range-40°C to +85°C
 Junction Temperature+150°C
 Storage Temperature Range-65°C to +150°C
 Lead Temperature (soldering, 10s)+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V_{DD} = +5V, unless otherwise noted. V_H = V_{DD}, V_L = 0, T_A = T_{MIN} to T_{MAX}. Typical values are at V_{DD} = +5V, T_A = +25°C, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
DC PERFORMANCE (Voltage-Divider Mode)						
Resolution	N		8			Bits
Integral Nonlinearity (Notes 1, 2)	INL				±1/2	LSB
Differential Nonlinearity (Notes 1, 2)	DNL				±1/2	LSB
End-to-End Resistor Tempco	TC _R			35		ppm/°C
Ratiometric Resistor Tempco				5		ppm/°C
Full-Scale Error		MAX5413		-8		LSB
		MAX5414		-1.6		
		MAX5415		0.8		
Zero-Scale Error		MAX5413		+8		LSB
		MAX5414		+1.6		
		MAX5415		+0.8		
DC PERFORMANCE (Variable-Resistor Mode)						
Resolution	N		8			Bits
Integral Nonlinearity (Notes 1, 3)	INL	V _{DD} = +5V			±1	LSB
		V _{DD} = +3V	MAX5413		±3	
			MAX5414		±1.5	
Differential Nonlinearity (Notes 1, 3)	DNL	V _{DD} = +5V			±1/2	LSB
		V _{DD} = +3V				
DC PERFORMANCE (Resistor Characteristics)						
Wiper Resistance (Note 4)	R _W	V _{DD} = +5V		275		Ω
		V _{DD} = +3V			550	
Wiper Capacitance	C _W	MAX5413		50		pF
		MAX5414/MAX5415		30		
End-to-End Resistance	R _{HL}	MAX5413	7.5	10	12.5	kΩ
		MAX5414	37.5	50	62.5	
		MAX5415	75	100	125	

デュアル、256タップ、低ドリフト デジタルポテンショメータ、14ピンTSSOP

MAX5413/MAX5414/MAX5415

ELECTRICAL CHARACTERISTICS (continued)

($V_{DD} = +5V$, unless otherwise noted. $V_H = V_{DD}$, $V_L = 0$, $T_A = T_{MIN}$ to T_{MAX} . Typical values are at $V_{DD} = +5V$, $T_A = +25^\circ C$, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS	
DIGITAL INPUTS							
Input High Voltage	V_{IH}		0.7 x V_{DD}			V	
Input Low Voltage	V_{IL}			0.3 x V_{DD}		V	
Input Leakage Current				±1.0		μA	
Input Capacitance				5		pF	
TIMING CHARACTERISTICS (ANALOG)							
Wiper-Settling Time	t_s	MAX5413		100		ns	
		MAX5414		325			
		MAX5415		650			
TIMING CHARACTERISTICS (DIGITAL) (Note 5)							
Maximum SCLK Frequency			10			MHz	
SCLK Clock Period	t_{CP}		100			ns	
SCLK Pulse Width High	t_{CH}		40			ns	
SCLK Pulse Width Low	t_{CL}		40			ns	
\overline{CS} Fall to SCLK Rise Setup Time	t_{CSS}		40			ns	
SCLK Rise to \overline{CS} Rise Hold Time	t_{CSH}		0			ns	
DIN Setup Time	t_{DS}		40			ns	
DIN Hold Time	t_{DH}		0			ns	
SCLK Rise to \overline{CS} Fall Delay	t_{CS0}		10			ns	
\overline{CS} Rise to SCLK Rise Hold	t_{CS1}		40			ns	
\overline{CS} Pulse Width High	t_{CSW}		100			ns	
POWER SUPPLIES							
Supply Voltage	V_{DD}		2.7		5.5	V	
Supply Current	I_{DD}	$\overline{CS} = SCLK = DIN = V_{DD}$	$V_{DD} = +5V$	0.8		5	μA
			$V_{DD} = +2.7V$	0.1			μA

Note 1: Linearity is defined in terms of the H_X to L_X code-dependent resistance.

Note 2: The DNL and INL are measured with the potentiometer configured as a voltage-divider with $H_X = V_{DD}$ and $L_X = 0$. The wiper terminal is unloaded and measured with an ideal voltmeter.

Note 3: The DNL and INL are measured with the potentiometer configured as a variable resistor. H_X is unconnected and $L_X = 0$. At $V_{DD} = +5V$, the wiper terminal is driven with a source current of 400μA for the 10kΩ configuration, 80μA for the 50kΩ configuration, and 40μA for the 100kΩ configuration. At $V_{DD} = +3V$, 200μA/40μA/20μA for 10kΩ/50kΩ/100kΩ configurations, respectively.

Note 4: The wiper resistance is the worst value measured by injecting into W_X , a current $I_W = V_{DD} / R_{HL}$.

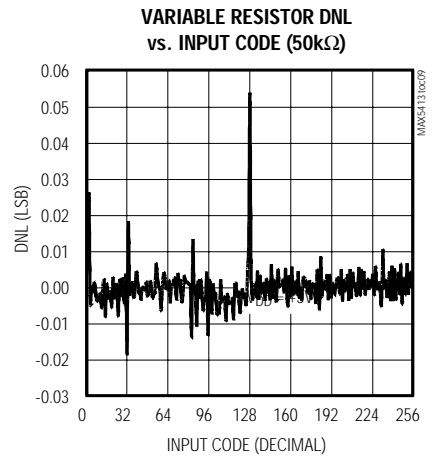
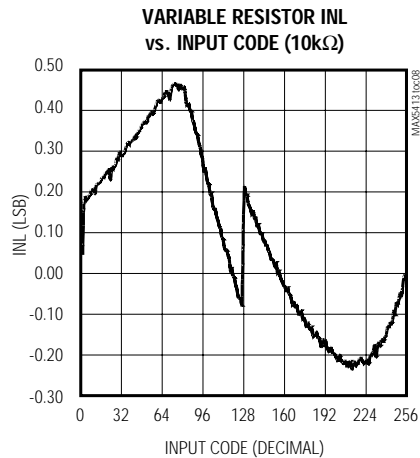
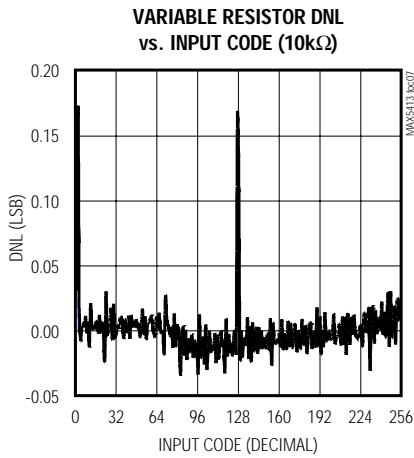
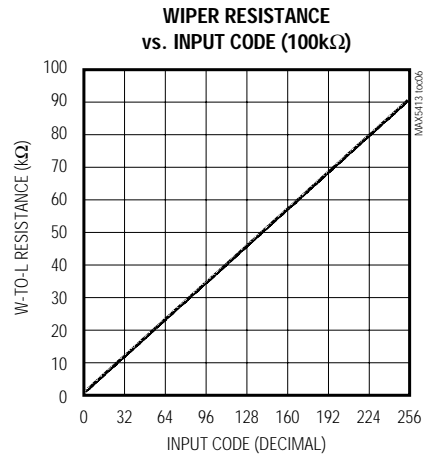
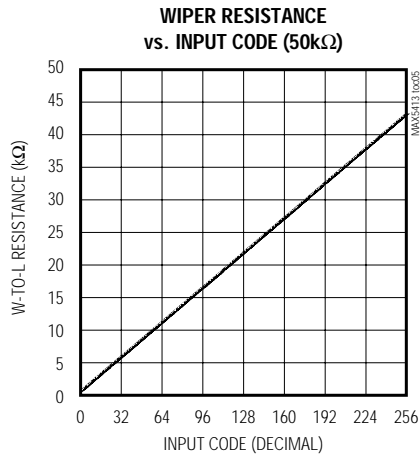
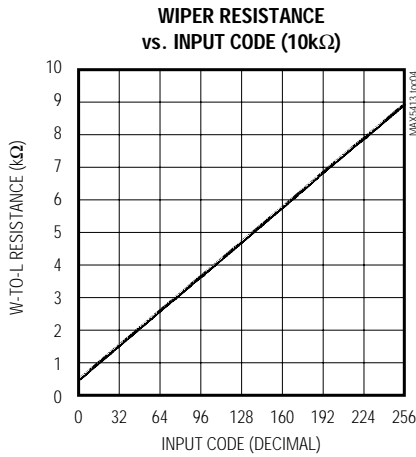
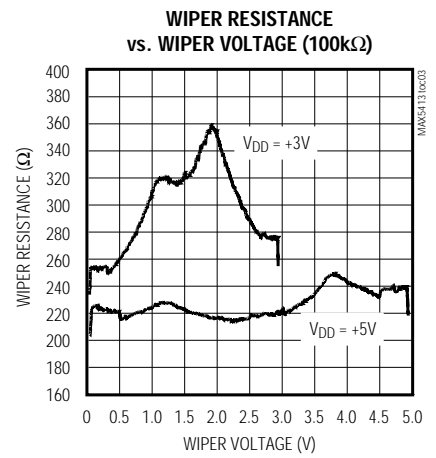
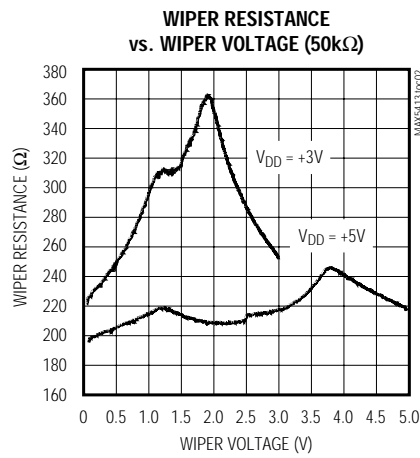
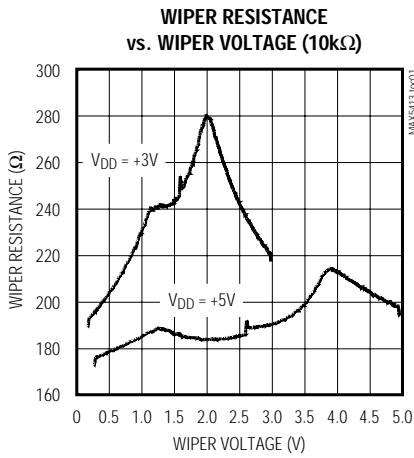
Note 5: Digital timing is guaranteed by design.

デュアル、256タップ、低ドリフト デジタルポテンショメータ、14ピンTSSOP

MAX5413/MAX5414/MAX5415

標準動作特性

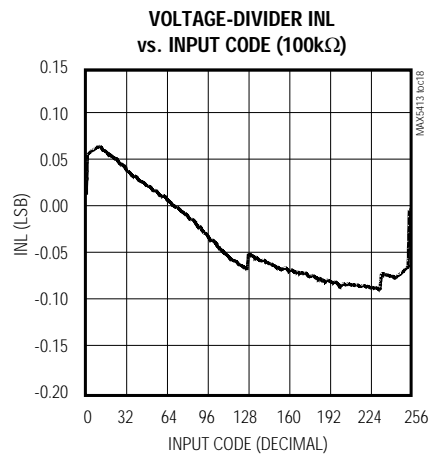
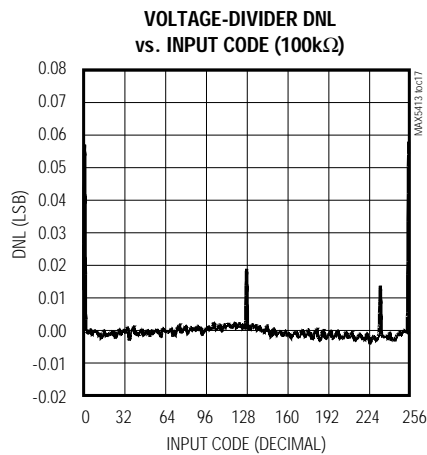
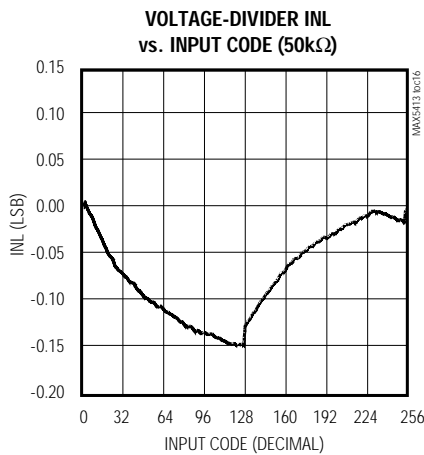
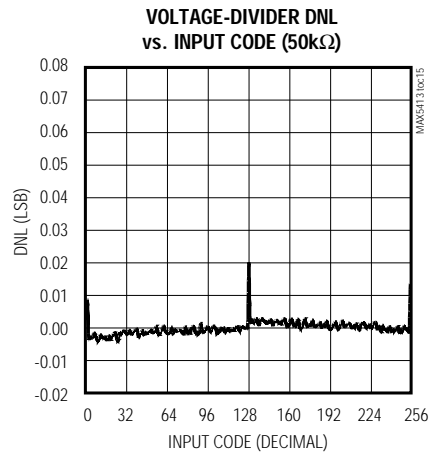
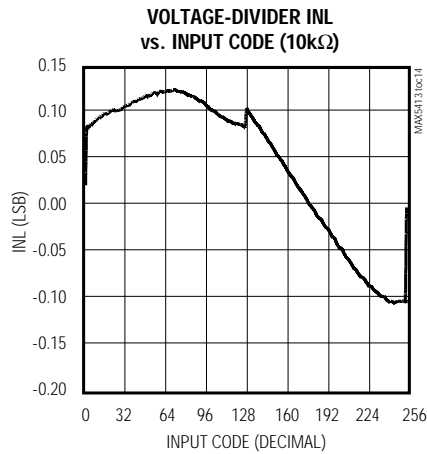
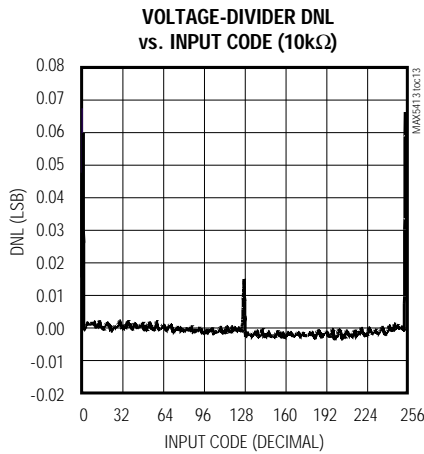
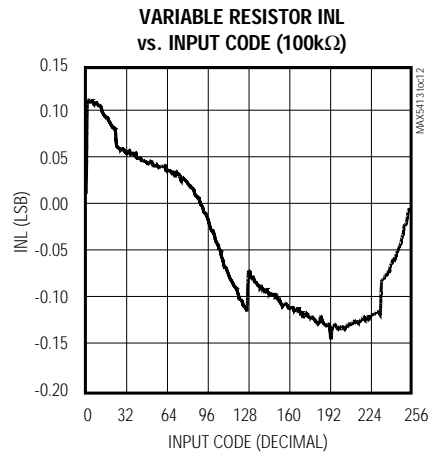
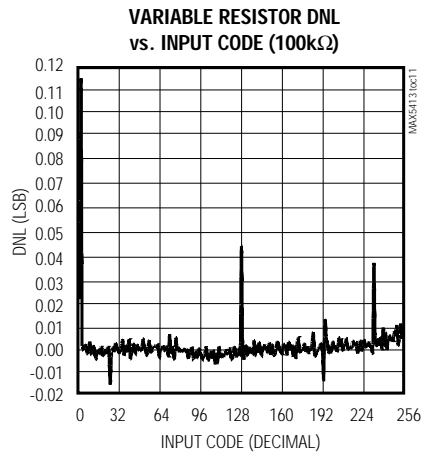
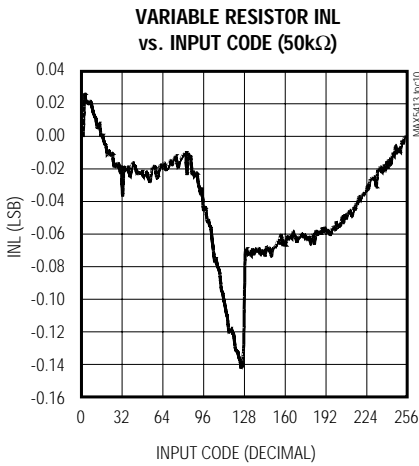
($V_{DD} = +5.0V$, $T_A = +25^\circ C$, unless otherwise noted.)



デュアル、256タップ、低ドリフト デジタルポテンショメータ、14ピンTSSOP

標準動作特性(続き)

($V_{DD} = +5.0V$, $T_A = +25^\circ C$, unless otherwise noted.)



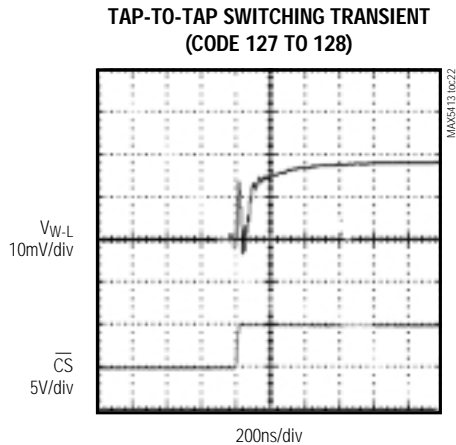
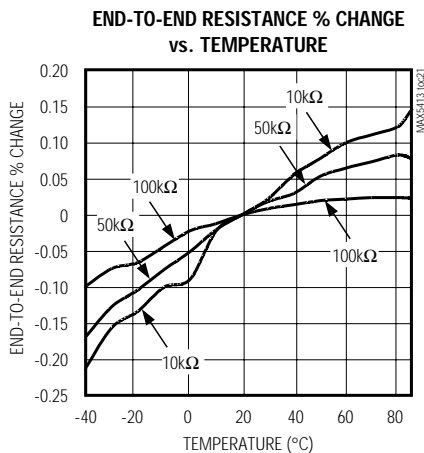
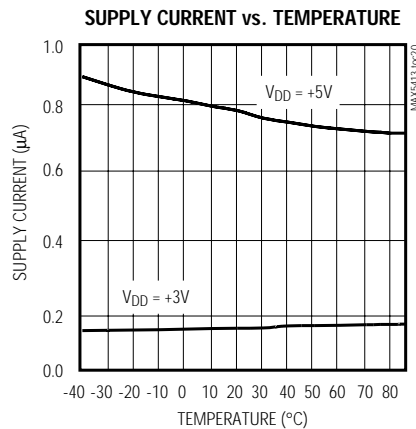
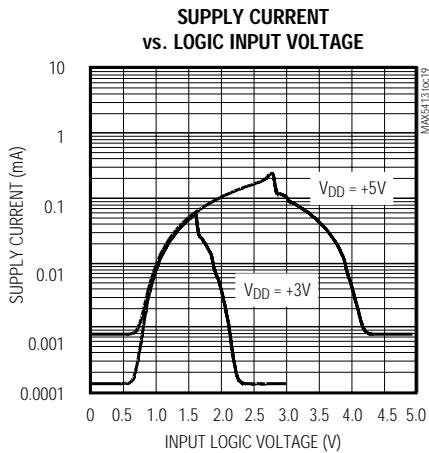
MAX5413/MAX5414/MAX5415

デュアル、256タップ、低ドリフト デジタルポテンショメータ、14ピンTSSOP

MAX5413/MAX5414/MAX5415

標準動作特性(続き)

($V_{DD} = +5.0V$, $T_A = +25^\circ C$, unless otherwise noted.)



デュアル、256タップ、低ドリフト デジタルポテンショメータ、14ピンTSSOP

MAX5413/MAX5414/MAX5415

端子説明

端子	名称	機能
1	GND	グラウンド
2	LB	抵抗Bのロー端子
3	HB	抵抗Bのハイ端子
4	WB	抵抗Bのワイパー端子
5, 6, 10	N.C.	この端子は無接続です。
7	\overline{CS}	SPIチップセレクト
8	DIN	SPIシリアルデータ入力
9	SCLK	SPIクロック入力
11	V _{DD}	電源(+2.7V ~ +5.5V)。0.1 μ FコンデンサでGNDにバイパスして下さい。
12	WA	抵抗Aのワイパー端子
13	HA	抵抗Aのハイ端子
14	LA	抵抗Aのロー端子

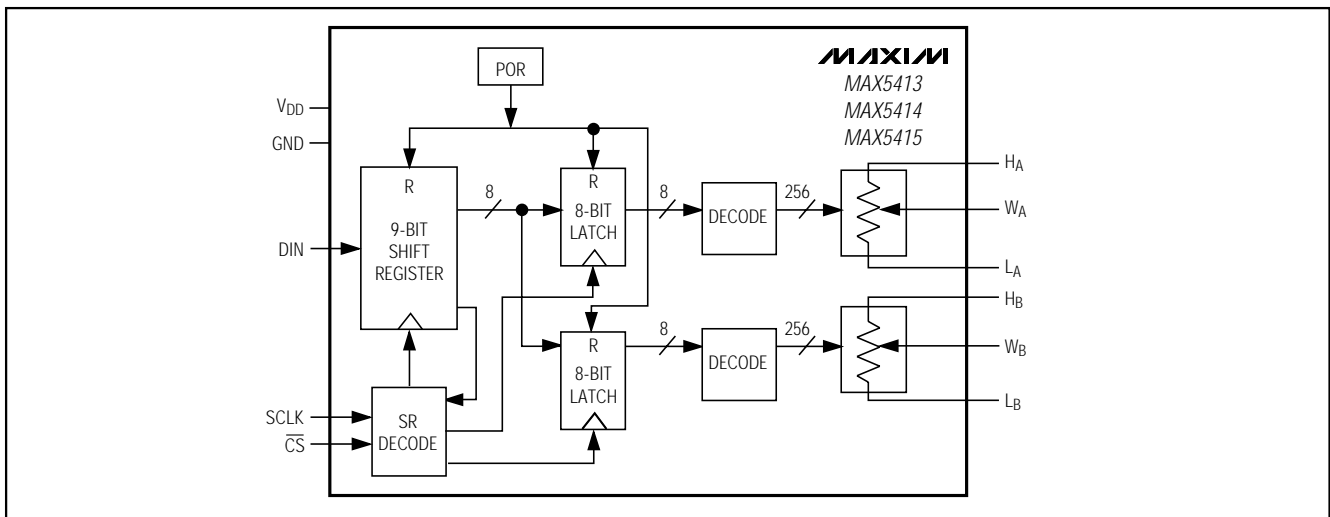


図1. MAX5413/MAX5414/MAX5415のファンクションダイアグラム(14ピンTSSOP構成のデュアル3端子ポテンショメータ)

詳細

各ポテンショメータは、ピンH_xとL_xの間に255個の固定抵抗を備えています(図1)。ポテンショメータワイパー(ピンW_x)は、抵抗ストリング上の256個の異なるタップポイントのうち任意の1つにアクセスするように設定できます。MAX5413/MAX5414/MAX5415は、ワイパータップ位置を設定するために9ビットを要します。最初のビットはアドレスコードです。これはどちらのポテンショメータを設定するかを選択するためのものです。ポテンショメータは互いに独立して設定されます。

MAX5413/MAX5414/MAX5415は、ワイパータップ位置を制御するために3線シリアルデータインタフェースを使用しています。この書き込み専用インタフェースには、チップセレクト(\overline{CS})、データ入力(DIN)及びデータクロック(SCLK)という3つの入力が含まれます。 \overline{CS} をローにすると、DINピンからのデータは各SCLKパルスの立上がりエッジに同期してシリアルシフトレジスタにロードされます(図2)。全てのデータビットがシフトインした後、 \overline{CS} がローからハイに遷移する時にこれらのビットは該当するポテンショメータ制御レジ

デュアル、256タップ、低ドリフト デジタルポテンショメータ、14ピンTSSOP

MAX5413/MAX5414/MAX5415

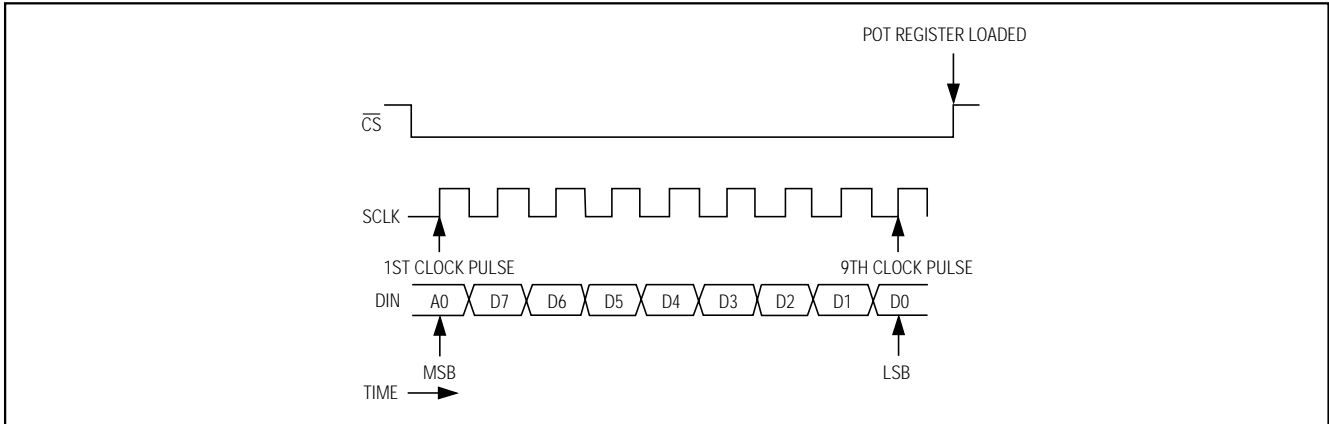


図2. ポテンショメータのシリアルデータタイミング図

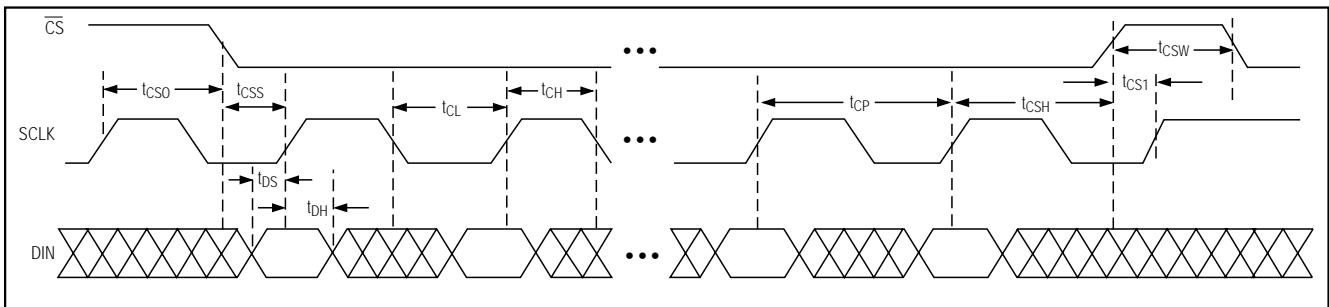


図3. シリアルインタフェースの詳細タイミング図

スタにラッチされます。データストリームの全体に渡って \overline{CS} がローに保持されていない場合、データが破壊され、デバイスの再ロードが必要となることに注意して下さい。

最初のビットA0(アドレスビット)は、設定する必要があるポテンショメータのアドレスを指定するために使用されます。A0が「ゼロ」の場合、ポテンショメータ制御レジスタAが書込み用に選択されます。A0が「1」の場合、ポテンショメータ制御レジスタBが選択されます。

MAX5413/MAX5414/MAX5415は、パワーアップ時にワイパーをミッドスケールに設定するPOR回路を備えています。

アプリケーション情報

MAX5413/MAX5414/MAX5415は、可変電圧又は可変利得回路等、高精度で精密に調整された可変抵抗を必要とする様々な回路用に設計されています。また、ポテンショメータ分圧器又は可変抵抗として主に使用されます。

可変電圧電圧コンバータ

図5は、電圧電圧コンバータを精密に調整するために、MAX5413/MAX5414/MAX5415をMAX4250低ノイズオペアンプと併用した例を示しています。MAX5413/MAX5414/MAX5415の3端子ポテンショメータのピン H_X と W_X は、R3とR2の間のノードに接続されており、ピン L_X はグランドに接続されています。両方のデバイスのパッケージによって回路スペースは最小化されています。

可変利得アンプ

図6は、MAX5413/MAX5414/MAX5415を使用して非反転オペアンプ構成の利得をデジタル調整した例です。図6aでは、MAX5413/MAX5414/MAX5415を可変抵抗としてグランドへの抵抗と直列に接続することにより、非反転アンプの可変利得制御が可能になります。

同様に、図6bではMAX5413/MAX5414/MAX5415が3端子ポテンショメータとして使用されています。このアプリケーションでは、MAX5413/MAX5414/MAX5415の比率式温度係数が5ppm/°Cと小さいため、全温度範囲に渡って非常に安定した可変電圧が得られます。

デュアル、256タップ、低ドリフト デジタルポテンシオメータ、14ピンTSSOP

MAX5413/MAX5414/MAX5415

ADDRESS	DATA WORD							
B0 (A0)	B1 (D7)	B2 (D6)	B3 (D5)	B4 (D4)	B5 (D3)	B6 (D2)	B7 (D1)	B8 (D0)
(MSB) First Bit In								(LSB) Last Bit In

図4. シリアルデータフォーマット

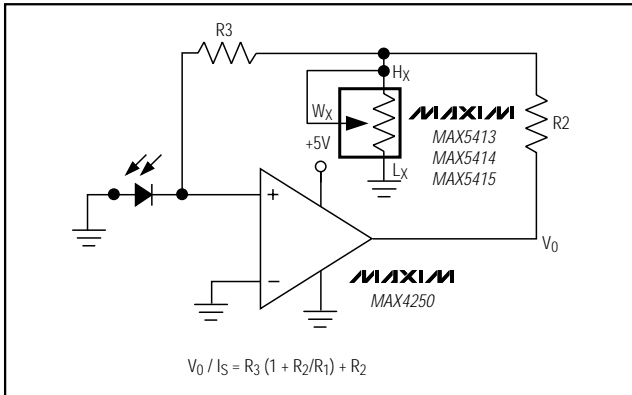


図5. I-Vコンバータ

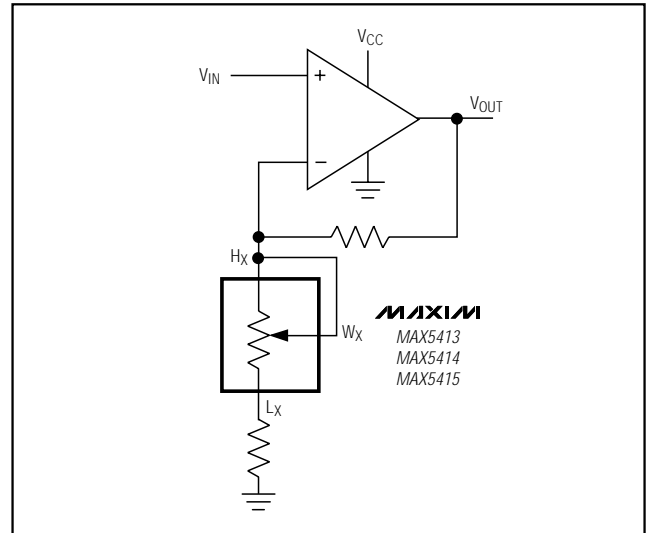


図6a. 可変利得回路

可変電圧リファレンス

図7では、MAX5413/MAX5414/MAX5415とMAX6160が可変電圧リファレンスを構成しています。この回路においては、MAX5413/MAX5414/MAX5415のH_xピンはMAX6160のOUTピンに接続され、MAX5413/MAX5414/MAX5415のL_xピンはGNDに接続されています。また、MAX5413/MAX5414/MAX5415のW_xピンはMAX6160のADJピンに接続されています。MAX5413/MAX5414/MAX5415は、電圧リファレンス出力の正確な調整を可能にするほか、比率式温度係数が5ppm/ と小さいため、全温度範囲に渡って非常に安定した可変電圧が得られます。

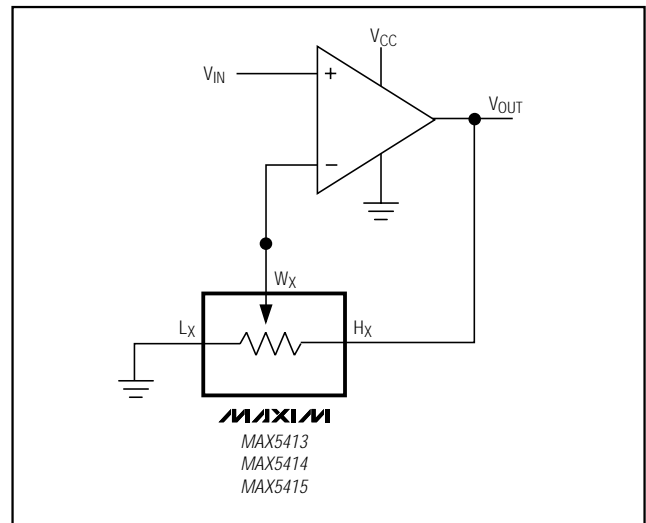
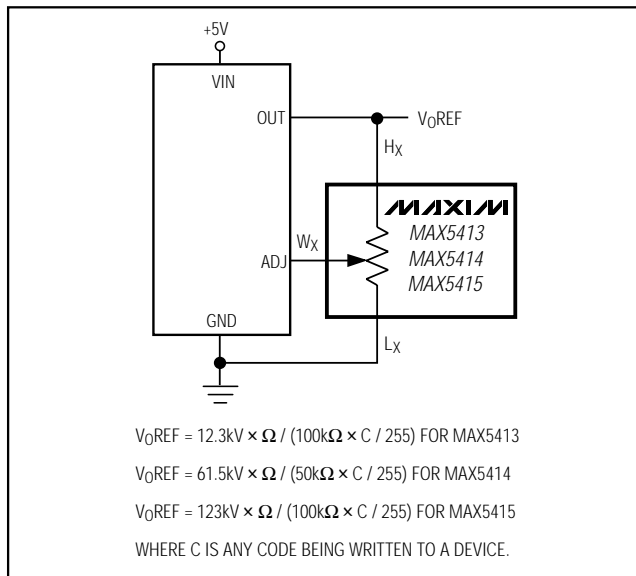


図6b. 3端子ポテンシオメータを使用した可変利得回路

デュアル、256タップ、低ドリフト デジタルポテンショメータ、14ピンTSSOP

MAX5413/MAX5414/MAX5415



チップ情報

TRANSISTOR COUNT: 8689

PROCESS: BiCMOS

図7. 可変電圧リファレンス

デュアル、256タップ、低ドリフト デジタルポテンショメータ、14ピンTSSOP

パッケージ

MAX5413-MAX5415

SYMBOL	COMMON DIMENSIONS			
	MILLIMETERS		INCHES	
	MIN.	MAX.	MIN.	MAX.
A	—	1.10	—	.043
A ₁	0.05	0.15	.002	.006
A ₂	0.85	0.95	.033	.037
b	0.19	0.30	.007	.012
b ₁	0.19	0.25	.007	.010
c	0.09	0.20	.004	.008
c ₁	0.09	0.14	.004	.006
D	SEE VARIATIONS		SEE VARIATIONS	
E	4.30	4.50	.169	.177
e	0.65 BSC		.026 BSC	
H	6.25	6.55	.246	.258
L	0.50	0.70	.020	.028
N	SEE VARIATIONS		SEE VARIATIONS	
α	0°	8°	0°	8°

JEDEC	MO-153	N	VARIATIONS			
			MILLIMETERS		INCHES	
			MIN.	MAX.	MIN.	MAX.
AB-1	14	D	4.90	5.10	.193	.201
AB	16	D	4.90	5.10	.193	.201
AC	20	D	6.40	6.60	.252	.260
AD	24	D	7.70	7.90	.303	.311
AE	28	D	9.60	9.80	.378	.386

NOTES:

1. DIMENSIONS D AND E DO NOT INCLUDE FLASH
2. MOLD FLASH OR PROTRUSIONS NOT TO EXCEED 0.15mm PER SIDE
3. CONTROLLING DIMENSION: MILLIMETER
4. MEETS JEDEC OUTLINE MO-153. SEE JEDEC VARIATIONS TABLE
5. "N" REFERS TO NUMBER OF LEADS
6. THE LEAD TIPS MUST LIE WITHIN A SPECIFIED ZONE. THIS TOLERANCE ZONE IS DEFINED BY TWO PARALLEL PLANES. ONE PLANE IS THE SEATING PLANE, DATUM [-C-]; THE OTHER PLANE IS AT THE SPECIFIED DISTANCE FROM [-C-] IN THE DIRECTION INDICATED

DETAIL A: PARTING LINE, 0.25 BSC, WITH PLATING, BASE METAL, LEAD TIP DETAIL (b, b₁, c, c₁)

DALLAS SEMICONDUCTOR **MAXIM**

PROPRIETARY INFORMATION

TITLE: PACKAGE OUTLINE, TSSOP 4.40mm BODY

APPROVAL: _____ DOCUMENT CONTROL NO. 21-0066 REV. F 1/1

販売代理店

マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16(ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシム社では全体がマキシム社製品で実現されている回路以外の回路の使用については責任を持ちません。回路特許ライセンスは明言されていません。マキシム社は随時予告なしに回路及び仕様を変更する権利を保留します。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600 11