



MAX5183評価キット

Evaluates: MAX5180/82/83/85/86/88/89/91

概要

MAX5183評価キット(EVキット)は、8ビット及び10ビットデュアル40MHz同時又は交互位相更新MAX5180/MAX5183、MAX5182/MAX5185、MAX5186/MAX5189及びMAX5188/MAX5191デジタルアナログコンバータ(DAC)の評価作業を容易にするために設計されています。この基板は、これらの高速コンバータの動的性能を評価するために必要な全ての回路を含んでいます(DACの差動出力をシングルエンド出力に変換する回路も装備)。高速アナログ及びデジタル回路であるため、基板レイアウトに特別な注意と設計上の工夫が必要です。

電源(AVDD、DVDD、VCC及びVEE)、DAC出力(VOUT1、VOUT1A、VOUT2、およびVOUT2A)用のコネクタパッド及びディジタル及び制御入力(D0~D9、 \overline{CS} 、CLK)用のSMAコネクタにより、EVキットへの接続がシンプルになっています。4層基板は、最高の動的性能が得られるように最適化されています。

EVキット基板には、MAX5183デュアル10ビット40MHz同時更新DACが取り付けられています。本キットは、一部の部品を取り替えることにより、MAX5180、MAX5182、MAX5185、MAX5186、MAX5188、MAX5189又はMAX5191の評価にも使用できます。

特長

- ◆ 高速評価及び性能試験
- ◆ クロック及びデータ入力用のSMA同軸コネクタ
- ◆ 性能を最適化する4層プリント基板(個別のアナログとデジタル電源及びグランド接続部)
- ◆ 差動からシングルエンドへの変換回路を基板上に装備
- ◆ MAX5183BEEI使用の完全実装済み、試験済み

型番

| PART | TEMP RANGE | IC PACKAGE |
|--------------|--------------|------------|
| MAX5183EVKIT | 0°C to +70°C | 28 QSOP |

部品リスト

| DESIGNATION | QTY | DESCRIPTION |
|-------------------------------|-----|--|
| C1, C2, C11, C12 | 4 | 10 μ F \pm 10%, 10V tantalum capacitors (A) AVX TAJA106K010R or Kemet T494A106K010AS |
| C3–C6, C9, C10, C13, C14, C19 | 9 | 0.1 μ F \pm 10%, 25V X7R ceramic capacitors (0603) TDK C1608X7R1E104KT |
| C7, C8, C15–C18 | 6 | 0.01 μ F \pm 10%, 50V X7R ceramic capacitors (0603) TDK C1608X7R1H103KT or Taiyo Yuden UMK107B103KZ |
| R1–R12 | 12 | 49.9 Ω \pm 1% resistors (0805) |
| R13–R24 | 0 | Not installed (0805) |
| R25–R28, R37 | 0 | Not installed (0603) |
| R29–R36 | 8 | 402 Ω \pm 1% resistors (0603) |

| DESIGNATION | QTY | DESCRIPTION |
|--|-----|---|
| L1 | 1 | Ferrite bead (1206) Panasonic EXC-CL3216U1 |
| T1, T2 | 2 | Transformers (1:8) Mini-Circuits ADT8-1T |
| U1 | 1 | MAX5183BEEI (28-pin QSOP) |
| U2, U3 | 2 | MAX4108ESA (8-pin SO) |
| D0–D9, CLK, \overline{CS} , VOUT1, VOUT1A, VOUT2, VOUT2A | 16 | SMA PC mount vertical connectors |
| JU1–JU12 | 12 | 2-pin headers |
| JU13–JU19 | 7 | 3-pin headers |
| None | 8 | Shunts (JU11, JU13–JU19) |
| None | 1 | MAX5183 EV kit PC board |

MAX5183評価キット

クイックリファレンス

EVキットは完全実装済み、出荷試験済みで、静電気防止パッケージに密封されています。適正動作を保証するために、静電気対策済みの作業場所でのみ静電気防止パッケージを開き、以下の手順説明に従って下さい。EVキットへの全ての接続が完了するまで、電源を投入しないで下さい。図1に、シングルエンド出力動作用の標準的な評価セットアップを示します。

- 1) -5V電源をVEEパッドに接続します。電源のグランドをAGNDパッドに接続します。このMAX4108アンプ用の負電源は、単一電源動作の時にグランドに接続することができます。
- 2) +3V電源をAVDDパッドに接続します。この電源のグランドをAGNDパッドに接続します。
- 3) +5V電源をVCCパッドに接続します。この電源のグランドをAGNDパッドに接続します。
- 4) +3V電源をDVDDパッドに接続します。この電源のグランドをDGNDパッドに接続します。
- 5) ジャンパJU11(チップセレクト)にシャントが接続されていることを確認してください。
- 6) サイン波入力信号を10ビットデジタルパターンにするワードまたはパターンジェネレータ(Tektronix/Sony DG2020Aなど)をSMAコネクタD0~D9に接続します。
- 7) CLK SMAコネクタに、適切な低位相ノイズクロック信号ジェネレータ(例えばHP 8662A)を接続します。
- 8) ジャンパJU16,JU17、JU18、およびJU19のピン2および3にシャントが接続されていることを確認してください。
- 9) 出力波形を分析するために、オシロスコープまたはスペクトラムアナライザ(HP 8569Eなど)をVOUT1AおよびVOUT2A SMAコネクタに接続してください。
- 10) ジャンパJU13、JU14、JU15が表1、2で示すデフォルト設定になっていることを確認してください。
- 11) 電源と信号ソースをターンオンします。

詳細

デジタル入力

MAX5183EVキット基板は、デジタルデータ、クロック及び制御ライン入力(D0~D9、CS、CLK)用に高周波SMAコネクタおよび2ピンヘッダJU1~JU12を備えています。これらのインピーダンスマッチングされた信号

ラインは、DGNDへのデジタル入力の信号経路内に直列50Ω終端抵抗を提供しています。オプションで、ユーザがDGNDとの間に50Ω終端抵抗を取り付けることができます。

DACの差動出力

MAX5180/MAX5182/MAX5186/MAX5188電流出力DACは、400Ω負荷(5pFの容量性負荷と並列)に1mAフルスケール出力電流を供給するように設計されています。MAX5183/MAX5185/MAX5189/MAX5191電圧出力DACは、アレイ電流をそれに比例するフルスケール±400mVの差動電圧に回復するオンチップ400Ω抵抗を備えています。これらの差動出力電圧は、トランジスタ又は低歪み高速オペアンプ(例えば本EVキットで提供されているMAX4108及びトランジスタ、図2)を駆動して差動電圧をシングルエンド電圧に変換するために使用されます。

シングルエンド出力は、アンプ出力VOUT1AおよびVOUT2Aまたはトランジスタ出力VOUT1およびVOUT2から得ることができます(表3、4)。

MAX5183EVキットは、装備されているMAX5183電圧出力DACを動作させるために必要な外部回路を付けて出荷されています。電圧出力DACには、フルスケール出力電流設定抵抗(R37)及び402Ω変換抵抗(R25~R28)は必要ないため、MAX5183EVキットには取り付けられていません。

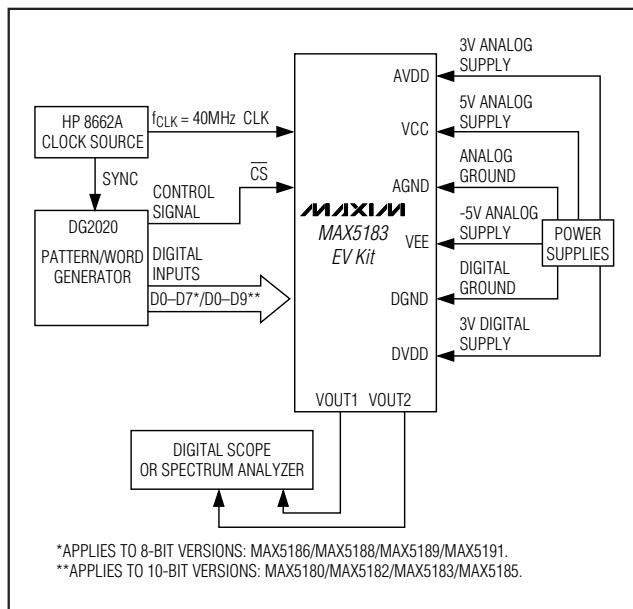


図1. シングルエンド動作用の標準的なEVキットの試験セットアップ

DACリファレンスのオプション

MAX5183ファミリは、+1.2V高精度バンドギャップリファレンスを内蔵しています。このリファレンスは、リファレンスイネーブルピンRENをDGNDに接続することによって起動できます。このため、ジャンパJU1を2-3位置(表1)に残しておく必要があります(これは基板出荷時のデフォルト位置です)。

内部リファレンスをディセーブルするには、ジャンパJU1を1-2位置に配置することによってRENをDVDDに接続して下さい。これにより、REFOに温度安定性の高い外部リファレンスを印加してフルスケール電流/電圧出力を設定することができます。

スタンバイモード

DACをスタンバイモード(表2)にするには、ジャンパJU13とJU14を2-3位置に設定することによってディジタル入力PD及びDacenをDGNDに接続して下さい。スタンバイモードにおいては、リファレンスと制御アンプの両方が作動状態で、電流アレイが非作動状態になります。この状態を解除するには、ジャンパJU14を2-3位置に残した状態でジャンパJU13を1-2位置に変更することにより、PDをDGNDに保持したままDacenをハイに引き上げて下さい。

シャットダウンモード

超低消費電力を実現するため、MAX5183EVキットはシャットダウンモード(表2)を提供しています。このモードにおいては、リファレンス、制御アンプ及び電流アレイが非作動状態となり、コンバータの消費電流は $1\mu A$ に減少します。このモードに入るには、ジャンパJU14を1-2に変更することによってPDをDVDDに接続して下さい。作動状態に戻すには、ジャンパJU14を2-3位置に変更することによってPDをDGNDに接続し、ジャンパJU13を1-2位置に変更することによってDacenをDVDDに接続して下さい。

電源

本EVキットは、動的性能を最適化するためにアナログAVDDとディジタルDVDDの電源及びグランド接続部が個別になっています。通常動作を行うには、2.7V~3.3Vの電源がAVDDおよびDVDDに接続する必要があります。アナロググランドとディジタルグランドを外部で互いに接続する必要はありません。これら2つのグランドは、MAX5183EVキット上の1点(フェライトビーズL1)で互いに接続されています。差動からシングルエンドへのオペアンプ変換回路を使用する場合、追加の±5V電源が必要です。+5V端子をVCCパッドに、-5V端子をVEEパッドに接続してください。グランド端子はAGNDパッドに接続してください。

表1. リファレンスマードの選択

| REN JUMPER (JU15) POSITION | REFERENCE MODE |
|----------------------------|---|
| 1-2 | Connect external precision reference at REFO. |
| 2-3* | Internal 1.2V bandgap reference active |

*はデフォルトのジャンパ状態を表します。

表2. 動作モードの選択

| PD JUMPER (JU14) POSITION | DACEN JUMPER (JU13) POSITION | OPERATING MODE |
|---------------------------|------------------------------|------------------|
| 1-2 | X | Shutdown |
| 2-3 | 2-3 | Standby |
| 2-3* | 1-2* | Normal operation |

X = 任意

*はデフォルトのジャンパ状態を表します。

表3. DAC1のシングルエンド信号の選択

| JU16 POSITION | JU17 POSITION | EV KIT FUNCTION |
|---------------|---------------|---|
| 1-2 | 1-2 | DAC1 differential output converted to single-ended signal using transformer configuration available at VOUT1 SMA connector |
| 2-3 | 2-3 | DAC1 differential output converted to single-ended signal using operational amplifier configuration available at VOUT1A SMA connector |

表4. DAC2のシングルエンド信号の選択

| JU18 POSITION | JU19 POSITION | EV KIT FUNCTION |
|---------------|---------------|---|
| 1-2 | 1-2 | DAC2 differential output converted to single-ended signal using transformer configuration available at VOUT2 SMA connector |
| 2-3 | 2-3 | DAC2 differential output converted to single-ended signal using operational amplifier configuration available at VOUT2A SMA connector |

MAX5183評価キット

MAX518xファミリの評価

MAX5183EVキットは、MAX518xファミリの他の8ビット及び10ビットデュアルDACの評価にも使用できます。このために必要な変更は表5にまとめられています。MAX5186/MAX5189(同時更新のデュアル8ビットDAC)及びMAX5188/MAX5191(交互位相更新のデュアル8ビットDAC)を評価する時は、適正動作を保証するために入力データビットD0とD1をDGNDに接続する必要があります。ジャンパJU1とJU2にシャントを取り付けて、D0とD1をGNDに接続してください。

基板レイアウト

本EVキットは、高速信号用に最適化された4層基板設計(表6)になっています。EVキット基板には、相対誘電率 $\epsilon_r=4.2\sim4.9$ のFR4エポキシ誘電体が用いられています。適正なFR4設計には、各1オンス銅層について0.36mmの箔厚と層間に0.1mmの誘電体の厚みが必要です。全ての高速信号は、50Ωのインピーダンスマッチングされた伝送ラインを通ります。これらの信号ラインのライン幅は0.36mmで、グランドプレーンの厚さは0.20mmです。MAX5183EVキットの全基板厚は1.57mmで、4つの銅層が使用されています。

この基板レイアウトは、回路のアナログとデジタル部分を分離しています。全ての高速デジタル入力には、マッチングされた50Ωインピーダンス伝送ラインが使用されています。デジタル入力は、DAC入力とパターンとクロックジェネレータのSMAコネクタの間の距離をマッチングさせるために半円状に配置されています。これらの50Ω伝送ラインの長さは、1.3mm以内にマッチングされています。これは、レイアウト依存性のデータスキューを最小限に抑えるためです。

大きなグランドプレーンが使用されている場合は、アナログプレーンがデジタルプレーンと重ならないように工夫されています。これにより、デジタルノイズが回路基板を通じて敏感なアナログ領域にカップリングすることが防止されます。

部品メーカー

| SUPPLIER | PHONE | FAX | WEBSITE |
|-------------|--------------|--------------|--|
| AVX | 843-946-0238 | 843-626-3123 | www.avxcorp.com |
| Kemet | 864-963-6300 | 864-963-6322 | www.kemet.com |
| Panasonic | 714-373-7366 | 714-737-7323 | www.panasonic.com |
| Taiyo Yuden | 800-348-2496 | 847-925-0899 | www.t-yuden.com |
| TDK | 847-803-6100 | 847-390-4405 | www.component.tdk.com |

Note: Please indicate that you are using the MAX5183 when contacting these component suppliers.

表5. MAX518xファミリの全デュアル8ビット/10ビットDACの評価

| DEVICE INSTALLED ON THE EV KIT | R25-R28, R37 |
|--------------------------------|---------------|
| MAX5180 | Installed |
| MAX5182 | Installed |
| MAX5183* | Not installed |
| MAX5185 | Not installed |
| MAX5186 | Installed |
| MAX5188 | Installed |
| MAX5189 | Not installed |
| MAX5191 | Not installed |

*出荷時実装済み

表6. EVキットのプリント基板層

| LAYER | DESCRIPTION |
|---|---|
| Layer I, top | Components, jumpers, SMA connectors, digital 50Ω microstrip lines, 50Ω termination resistors, DVDD, VCC |
| Layer II, analog and digital ground plane | Analog (AGND) and digital (DGND) ground |
| Layer III, analog and digital power plane | Analog (AVDD) and digital (DVDD) power |
| Layer IV, bottom | Components, 50Ω termination resistors, AVDD, VEE |

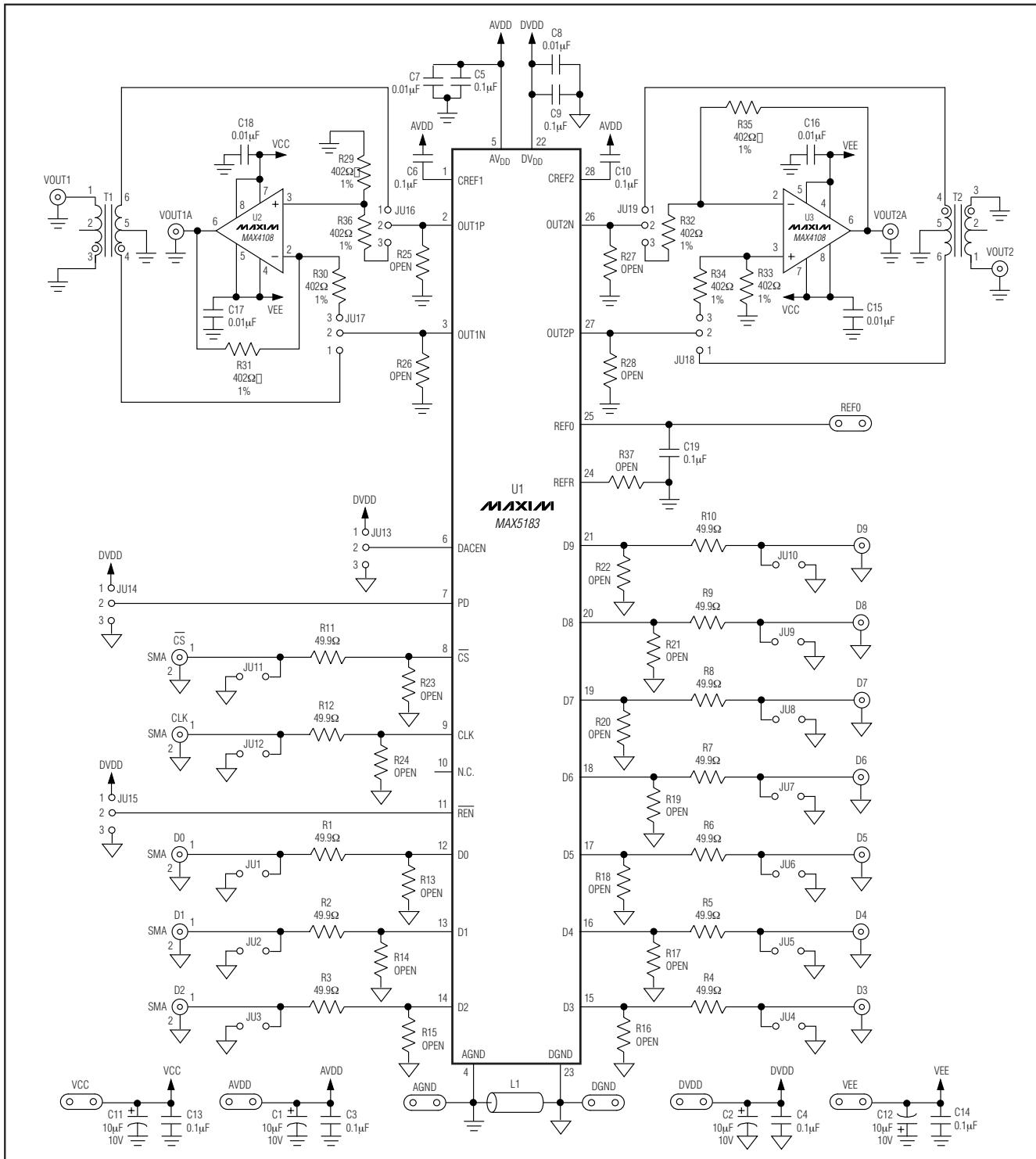


図2. MAX5183EVキットの回路図

Evaluates: MAX5180/82/83/85/86/88/89/91

MAX5183評価キット

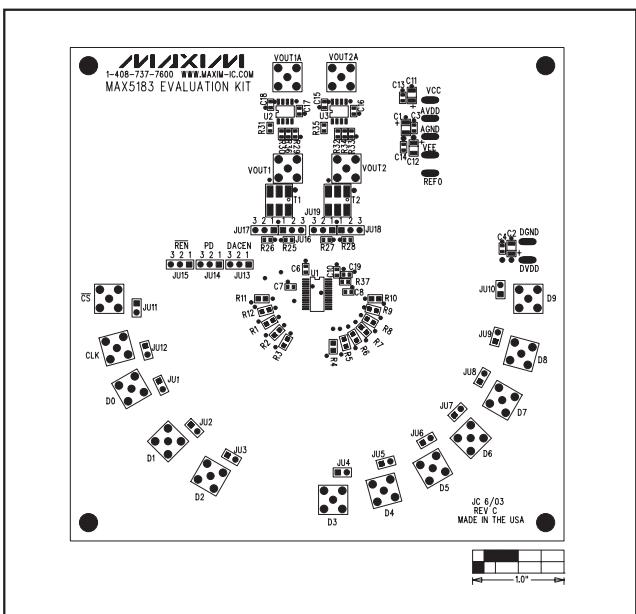


図3. MAX5183EVキットの部品配置図(部品面側)

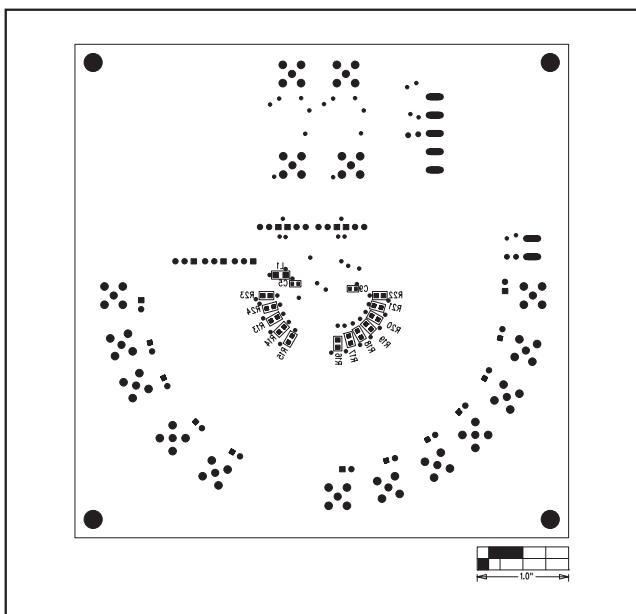


図4. MAX5183EVキットの部品配置図(ハンダ面側)

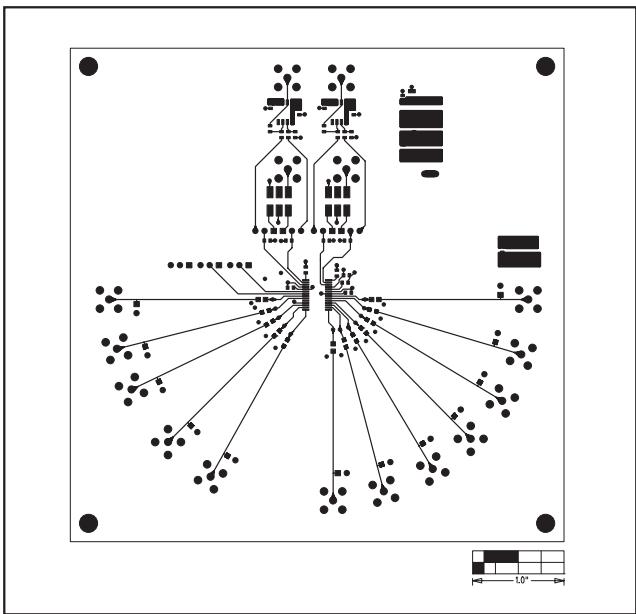


図5. MAX5183EVキットのプリント基板レイアウト
(部品面側、第I層)

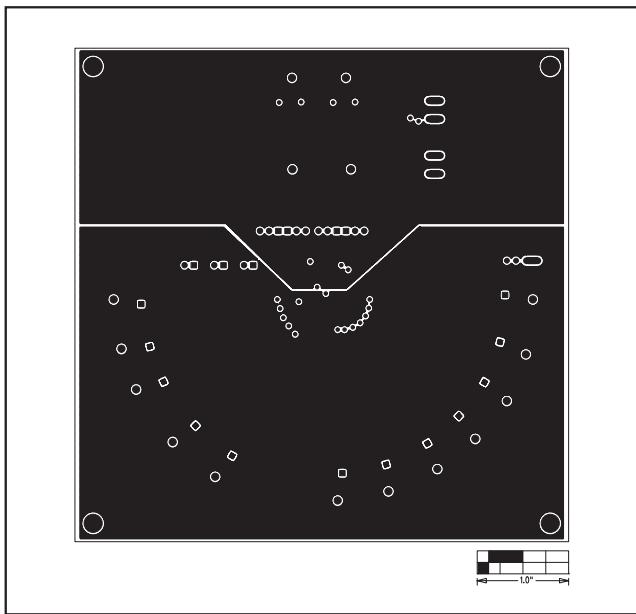


図6. MAX5183EVキットのプリント基板レイアウト
(グランドプレーン、第II層)

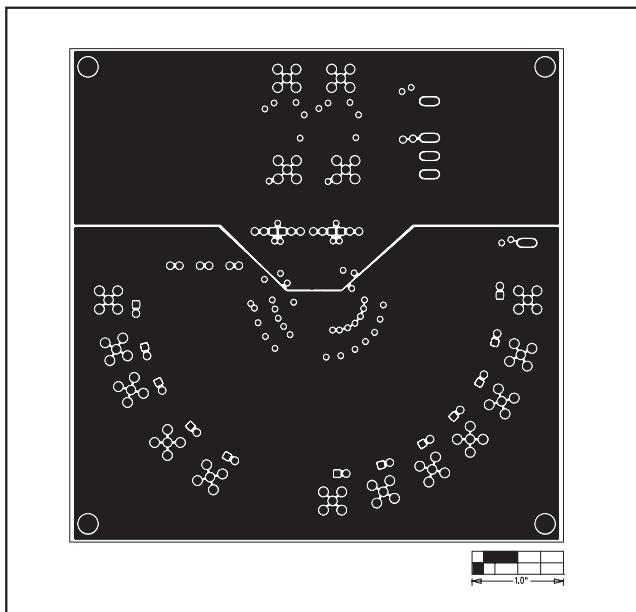


図7. MAX5183EVキットのプリント基板レイアウト
(パワープレーン、第Ⅲ層)

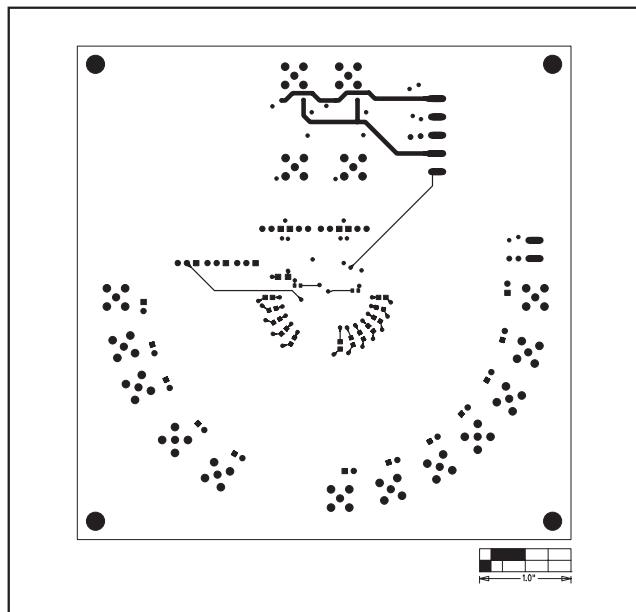


図8. MAX5183EVキットのプリント基板レイアウト
(ハンダ面側、第Ⅳ層)

マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16(ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは隨時予告なく回路及び仕様を変更する権利を留保します。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600

7

© 2003 Maxim Integrated Products

MAXIM is a registered trademark of Maxim Integrated Products, Inc.