

EVALUATION KIT  
AVAILABLE

# 128タップ、不揮発性、リニアテーパデジタルポテンシオメータ、2mm x 2mmの $\mu$ DFNパッケージ

## 概要

不揮発性、シングル、リニアテーパ、デジタルポテンシオメータのMAX5128は、機械式ポテンシオメータの機能を実行し、機械的操作をシンプルな2線式デジタルインタフェースに置き換えています。MAX5128はディスクリートのポテンシオメータや可変抵抗器と同じ機能を実行し、128個のタップと22k $\Omega$ の全抵抗を備えています。またMAX5128は超小型の2mm x 2mmの $\mu$ DFNパッケージと0.5 $\mu$ A (typ)の低スタンバイ消費電流が特長で、このデバイスはポータブルアプリケーションに最適です。MAX5128は、+2.7V~+5.25Vの電源で動作します。内蔵の不揮発性メモリはデジタルポテンシオメータの設定されたワイパ位置を呼び出します。シンプルな2線式アップ/ダウンインタフェースを通じてワイパ位置が設定されます。デジタルポテンシオメータは5ppm/ $^{\circ}$ Cの低いレシオメトリック温度係数を備え、-40 $^{\circ}$ C~+85 $^{\circ}$ Cの拡張温度範囲での動作が保証されています。

## アプリケーション

LCDパネル用V<sub>COM</sub>調整

バックライト調整

LEDバイアス調整

電源モジュール

ファイバモジュールバイアス設定

無線用バイアス設定

ポータブル民生用エレクトロニクス

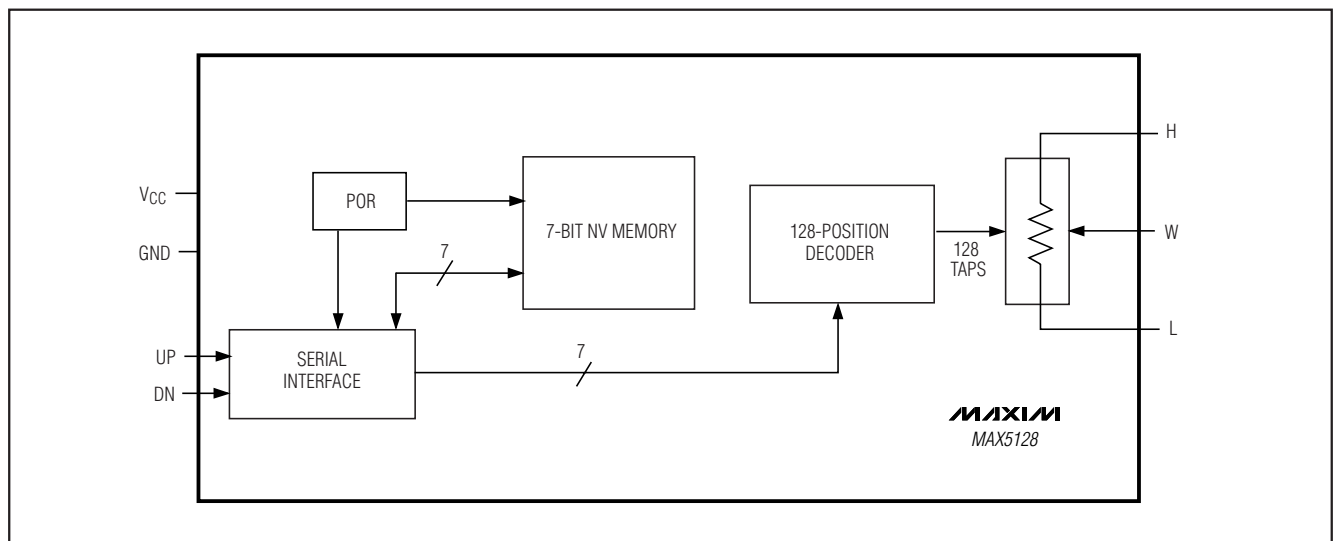
## 特長

- ◆ 2mm x 2mmの超小型8ピン $\mu$ DFNパッケージで提供
- ◆ 電源投入時に不揮発性メモリからワイパ位置を呼出し
- ◆ 全抵抗：22k $\Omega$
- ◆ タップ位置数：128
- ◆ レシオメトリック温度係数：5ppm/ $^{\circ}$ C
- ◆ スタンバイ消費電流：1.5 $\mu$ A (max)
- ◆ 単一電源動作：+2.7V~+5.25V
- ◆ 8万回のワイパ記憶サイクル
- ◆ 50年間ワイパデータを記憶

## 型番

PART	TEMP RANGE	PIN-PACKAGE	TOP MARK	PKG CODE
MAX5128ELA	-40 $^{\circ}$ C to +85 $^{\circ}$ C	8 $\mu$ DFN	AAF	L822-1

## ファンクションダイアグラム



# 128タップ、不揮発性、リニアテーパディジタル ポテンショメータ、2mm x 2mmの $\mu$ DFNパッケージ

## ABSOLUTE MAXIMUM RATINGS

$V_{CC}$ to GND .....	-0.3V to +6.0V
UP and DN to GND .....	-0.3V to ( $V_{CC} + 0.3V$ )
H, L, and W to GND.....	-0.3V to ( $V_{CC} + 0.3V$ )
Maximum Continuous Current into H, L, and W .....	$\pm 0.5mA$
Maximum Continuous Current into All Other Pins .....	$\pm 50mA$
Continuous Power Dissipation ( $T_A = +70^\circ C$ )	
8-Pin $\mu$ DFN (derate 4.7mW/ $^\circ C$ above $+70^\circ C$ ) .....	376.5mW

Operating Temperature Range .....	$-40^\circ C$ to $+85^\circ C$
Junction Temperature .....	$+150^\circ C$
Storage Temperature Range .....	$-60^\circ C$ to $+150^\circ C$
Lead Temperature (soldering, 10s) .....	$+300^\circ C$

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

## ELECTRICAL CHARACTERISTICS

( $V_{CC} = +2.7V$  to  $+5.25V$ , H =  $V_{CC}$ , L = GND,  $T_A = -40^\circ C$  to  $+85^\circ C$ . Typical values are at  $V_{CC} = +5.0V$ ,  $T_A = +25^\circ C$ , unless otherwise noted.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
<b>DC PERFORMANCE (voltage-divider mode)</b>						
Resolution	N		7			Bits
Integral Nonlinearity	INL	(Note 2)			$\pm 1.0$	LSB
Differential Nonlinearity	DNL	(Note 2)			$\pm 1.0$	LSB
End-to-End Resistance Temperature Coefficient	$TC_R$			50		ppm/ $^\circ C$
Ratiometric Resistance Temperature Coefficient				5		ppm/ $^\circ C$
Full-Scale Error	FSE		-3		0	LSB
Zero-Scale Error	ZSE		0		+2	LSB
<b>DC PERFORMANCE (variable-resistor mode)</b>						
Integral Nonlinearity	INL	(Note 3)			$\pm 1.75$	LSB
Differential Nonlinearity	DNL	(Note 3)			$\pm 1$	LSB
<b>DC PERFORMANCE (resistor characteristics)</b>						
Wiper Resistance	$R_W$	(Note 4)		0.6	0.8	k $\Omega$
Wiper Capacitance	$C_W$			20		pF
End-to-End Resistance	$R_{HL}$		16	22	27	k $\Omega$
<b>DIGITAL INPUTS (UP, DN)</b>						
Input-High Voltage (Note 5)	$V_{IH}$	$3.4V \leq V_{CC} \leq 5.25V$	2.4		V	
		$2.7V \leq V_{CC} < 3.4V$	$0.7 \times V_{CC}$			
Input-Low Voltage	$V_{IL}$	(Note 5)			0.8	V
Input Leakage Current	$I_{IN}$				$\pm 1$	$\mu A$
Input Capacitance	$C_{IN}$			5		pF
<b>DYNAMIC CHARACTERISTICS</b>						
Wiper -3dB Bandwidth	$f_{3dB}$	(Note 6)		400		kHz
THD Plus Noise	THD+N	$V_H = 0.3V_{RMS}$ , $f = 1kHz$ , wiper set to midscale		0.02		%

# 128タップ、不揮発性、リニアテーパディジタル ポテンショメータ、2mm x 2mmの $\mu$ DFNパッケージ

MAX5128

## ELECTRICAL CHARACTERISTICS (continued)

( $V_{CC} = +2.7V$  to  $+5.25V$ ,  $H = V_{CC}$ ,  $L = GND$ ,  $T_A = -40^{\circ}C$  to  $+85^{\circ}C$ . Typical values are at  $V_{CC} = +5.0V$ ,  $T_A = +25^{\circ}C$ , unless otherwise noted.)  
(Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
<b>NONVOLATILE MEMORY RELIABILITY</b>						
Data Retention		$T_A = +85^{\circ}C$		50		Years
Endurance		$T_A = +25^{\circ}C$		80,000		Stores
		$T_A = +85^{\circ}C$		50,000		
<b>POWER SUPPLY</b>						
Supply Voltage	$V_{CC}$		2.70		5.25	V
Average Programming Current	$I_{PG}$	During nonvolatile write only; digital inputs = $V_{CC}$ or GND		220	400	$\mu A$
Peak Programming Current	$I_{PK}$	During nonvolatile write only; digital inputs = $V_{CC}$ or GND		4		mA
Standby Current	$I_{CC}$	Digital inputs = $V_{CC}$ or GND, $T_A = +25^{\circ}C$		0.5	1.5	$\mu A$

## TIMING CHARACTERISTICS

( $V_{CC} = +2.7V$  to  $+5.25V$ ,  $H = V_{CC}$ ,  $L = GND$ ,  $T_A = -40^{\circ}C$  to  $+85^{\circ}C$ . Typical values are at  $V_{CC} = +5.0V$ ,  $T_A = +25^{\circ}C$ , unless otherwise noted.)  
(See Figures 1, 2, 3, and 4).

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
<b>ANALOG SECTION</b>						
Wiper Settling Time	$t_S$	(Note 7)		500		ns
<b>DIGITAL SECTION</b>						
UP or DN Pulse-Width High	$t_{PWH}$		80			ns
UP or DN Pulse-Width Low	$t_{PWL}$		80			ns
UP or DN Glitch Immunity	$t_{IMMU}$		20			ns
UP Fall to DN Rise Setup or DN Fall to UP Rise Setup	$t_{MS1}$		80			ns
Before Entering NVM-Write Mode, UP Fall to UP Rise	$t_{MS2}$		80			ns
UP Rise to DN Rise Setup when Entering NVM-Write	$t_{WS}$		80			ns
UP Fall to DN Fall Hold or DN Fall to UP Fall Hold during NVM-Write	$t_{WH}$		0			ns

# 128タップ、不揮発性、リニアテーパディジタルポテンショメータ、2mm x 2mmの $\mu$ DFNパッケージ

MAX5128

## TIMING CHARACTERISTICS (continued)

( $V_{CC} = +2.7V$  to  $+5.25V$ ,  $H = V_{CC}$ ,  $L = GND$ ,  $T_A = -40^{\circ}C$  to  $+85^{\circ}C$ . Typical values are at  $V_{CC} = +5.0V$ ,  $T_A = +25^{\circ}C$ , unless otherwise noted.)  
(See Figures 1, 2, 3, and 4).

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
NVM-Write Mode Pulse-Width High	$t_{WP}$		80			ns
Write NV Register Busy Time	$t_{BUSY}$				14	ms
Power-Up Settling Time	$t_{ACC}$	(Note 8)		2		$\mu$ s

**Note 1:** All devices are production tested at  $T_A = +25^{\circ}C$  and are guaranteed by design for  $T_A = -40^{\circ}C$  to  $+85^{\circ}C$ .

**Note 2:** The DNL and INL are measured with the potentiometer configured as a voltage-divider with  $H = V_{CC}$  and  $L = GND$ . The wiper terminal is unloaded and measured with a high input-impedance voltmeter.

**Note 3:** The DNL and INL are measured with the potentiometer configured as a variable resistor.  $H$  is unconnected and  $L = GND$ . For the  $+5V$  condition, the wiper terminal is driven with a source current of  $200\mu A$  and for the  $+2.7V$  condition, the wiper terminal is driven with a source current of  $100\mu A$ .

**Note 4:** The wiper resistance is measured using the source currents given in Note 3.

**Note 5:** The device draws higher supply current when the digital inputs are driven with voltages between  $(V_{CC} - 0.5V)$  and  $(GND + 0.5V)$ . See Supply Current vs. Digital Input Voltage in the *Typical Operating Characteristics*.

**Note 6:** Wiper at midscale with a  $10pF$  load,  $L = GND$ , an AC source is applied to  $H$ , and the output is measured as 3dB lower than the DC W/H value in dB.

**Note 7:** Wiper-settling time is the worst-case 0 to 50% rise time measured between consecutive wiper positions.  $H = V_{CC}$ ,  $L = GND$ , and the wiper terminal is unloaded and measured with a  $10pF$  oscilloscope probe. See the Tap-to-Tap Switching Transient in the *Typical Operating Characteristics* section.

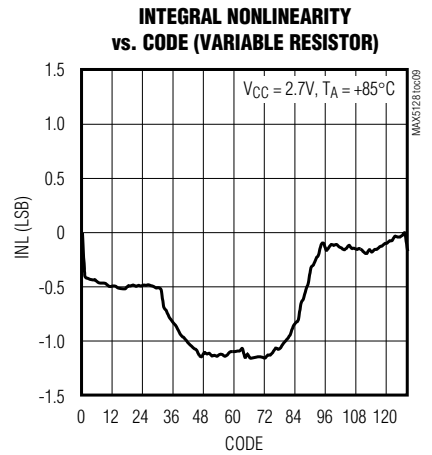
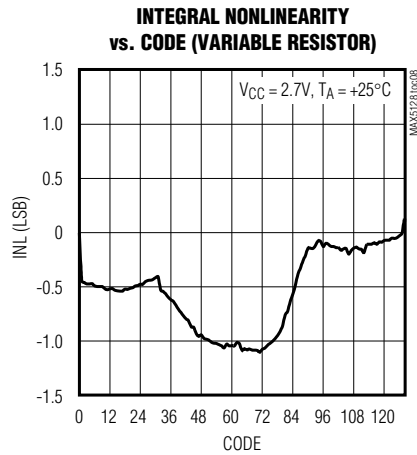
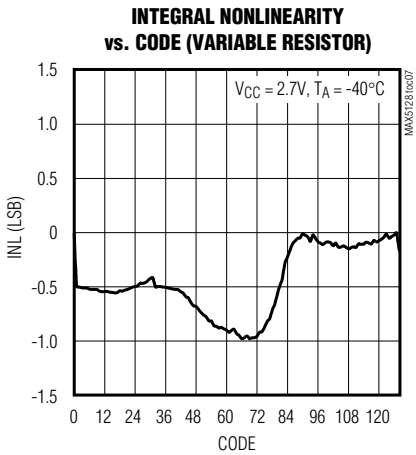
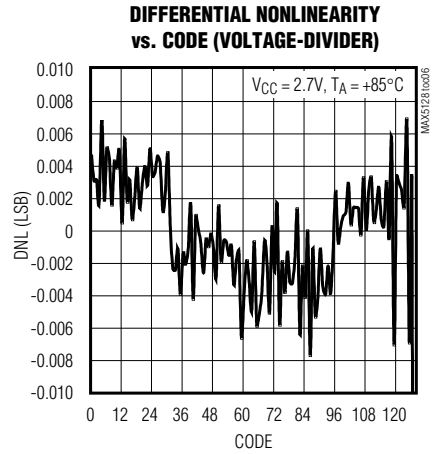
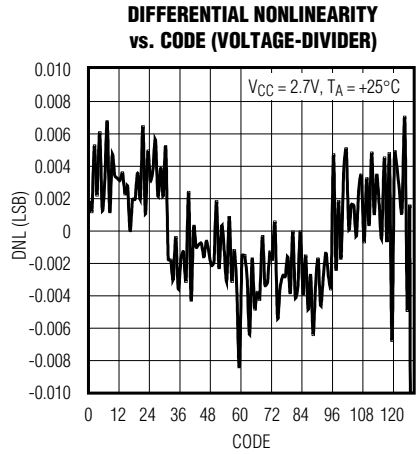
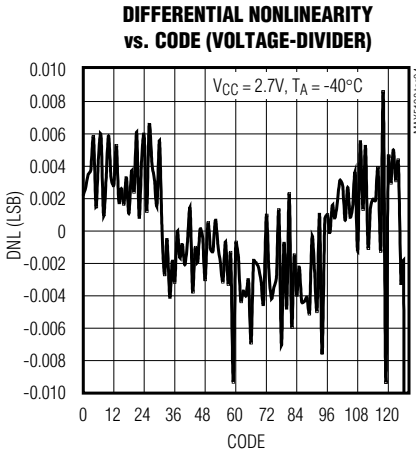
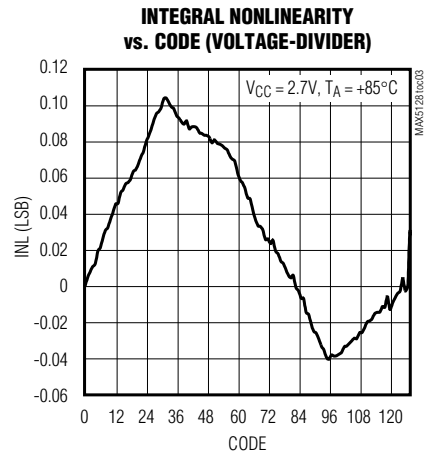
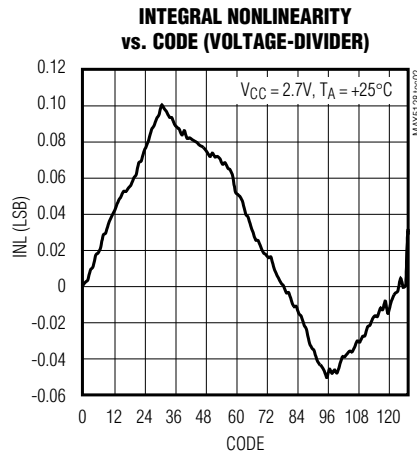
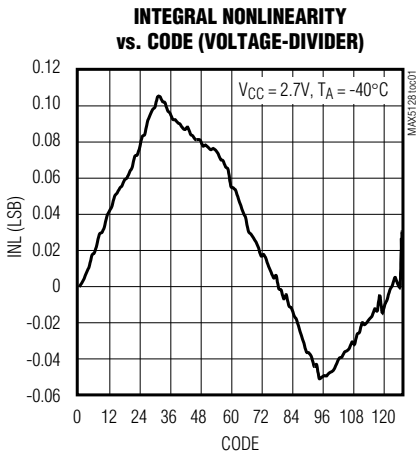
**Note 8:** Power-up settling time is measured from the time  $V_{CC} = 2.7V$  to the wiper settling to 1 LSB of the final value.

# 128タップ、不揮発性、リニアテーパディジタルポテンショメータ、2mm x 2mmの $\mu$ DFNパッケージ

MAX5128

## 標準動作特性

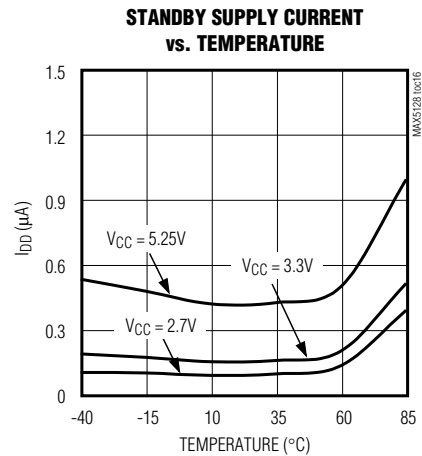
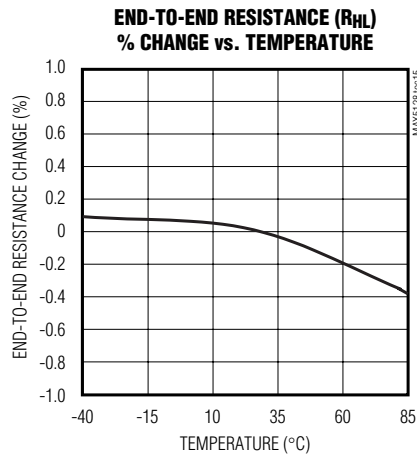
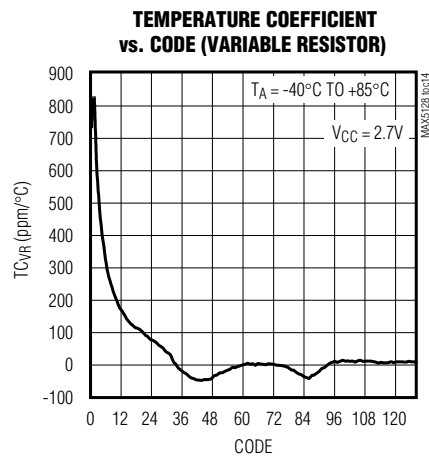
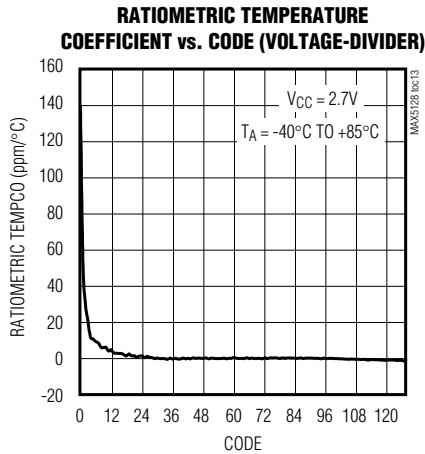
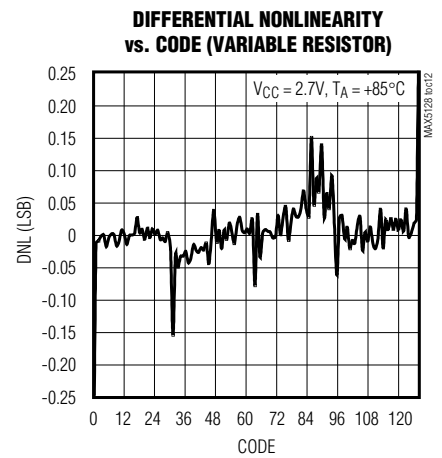
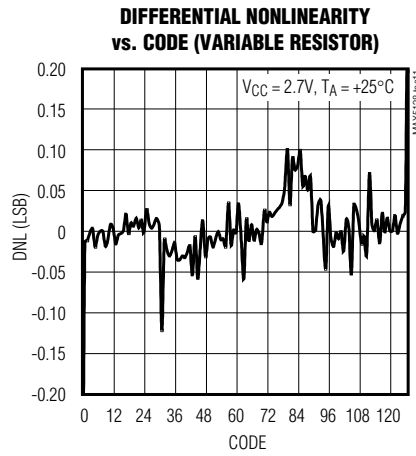
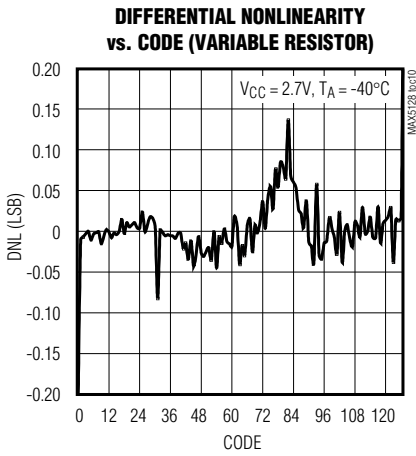
( $V_{CC} = +5.0V$ ,  $T_A = +25^\circ C$ , unless otherwise noted.)



# 128タップ、不揮発性、リニアテーパディジタルポテンショメータ、2mm x 2mmの $\mu$ DFNパッケージ

## 標準動作特性(続き)

( $V_{CC} = +5.0V$ ,  $T_A = +25^\circ C$ , unless otherwise noted.)

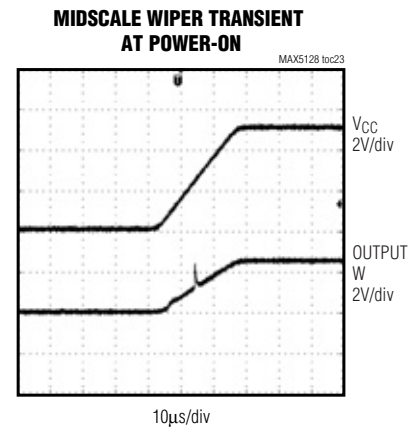
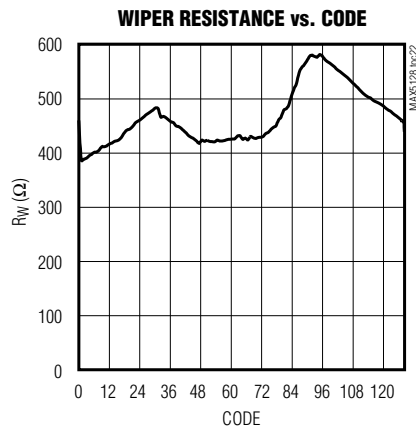
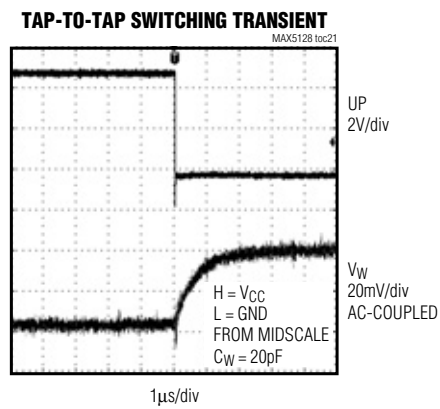
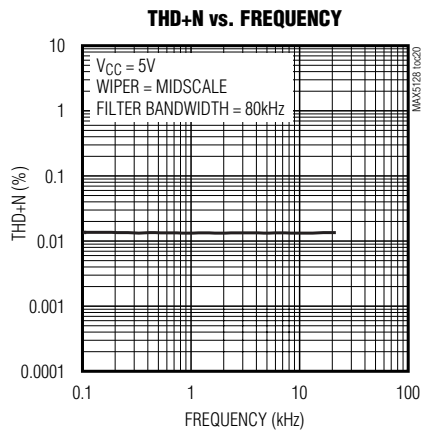
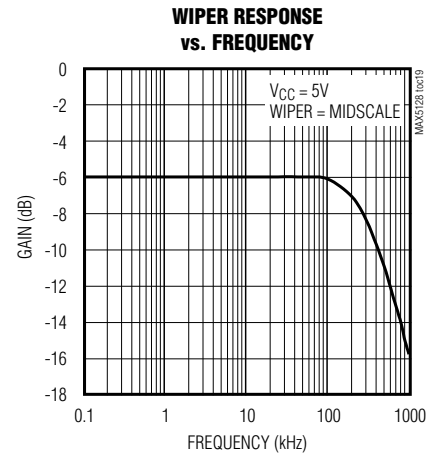
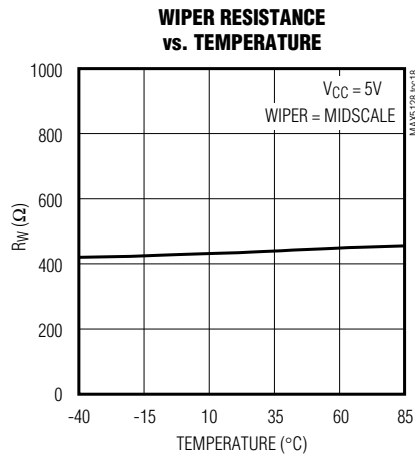
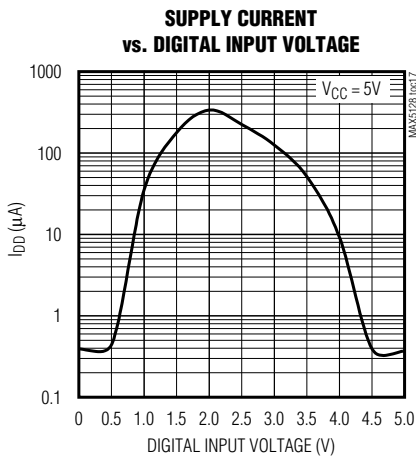


# 128タップ、不揮発性、リニアテーパディジタルポテンショメータ、2mm x 2mmの $\mu$ DFNパッケージ

MAX5128

## 標準動作特性(続き)

( $V_{CC} = +5.0V$ ,  $T_A = +25^\circ C$ , unless otherwise noted.)



# 128タップ、不揮発性、リニアテーパデジタルポテンシオメータ、2mm x 2mmの $\mu$ DFNパッケージ

## 端子説明

端子	名称	機能
1	VCC	電源。VCCを0.1 $\mu$ Fのコンデンサによってデバイスのできる限り近くでGNDにバイパスしてください。正しい動作のためには電源電圧の立上り時間を $\geq 10\mu$ sとなるように遅くしてください。
2	H	ハイ端子。H端子の電圧はL端子の電圧よりも高くも低くもすることができます。電流はH端子に流入、またはH端子から流出が可能です。
3	W	ワイバ端子
4	L	ロー端子。L端子の電圧はH端子の電圧よりも高くも低くもすることができます。電流はLに流入、またはL端子から流出が可能です。
5	GND	グラウンド
6	DN	ダウン入力
7	UP	アップ入力
8	N.C.	接続なし。内部で接続されていません。

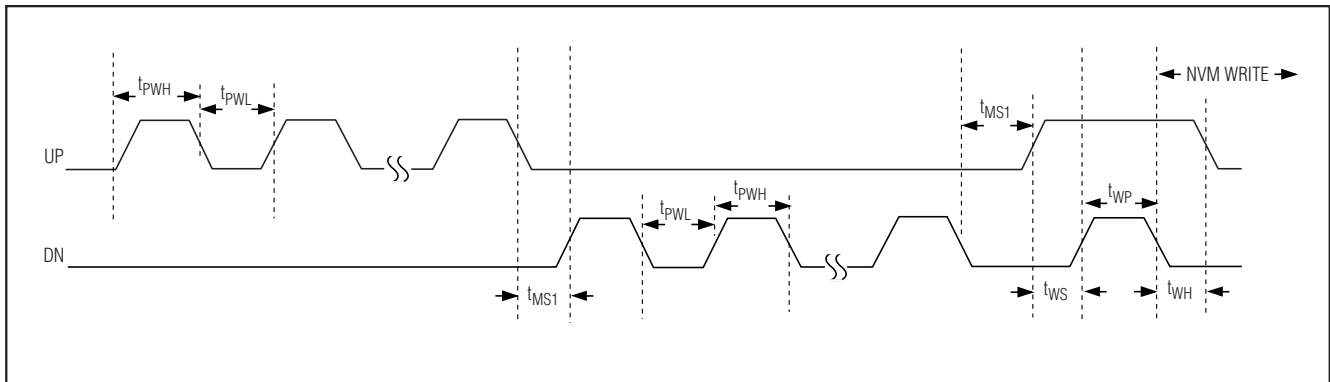


図1. デジタルインタフェースタイミング図

## 詳細

不揮発性、シングル、リニアテーパ、デジタルポテンシオメータのMAX5128は、機械的ポテンシオメータまたは可変抵抗器の機能を実行し、機械的操作をシンプルな2線式デジタルインタフェースに置き換えています。このデバイスは、128個のタップとレシオメトリック温度係数が5ppm/°Cの22k $\Omega$ の全抵抗を備えています。MAX5128は、+2.7V~+5.25Vの電源で動作し、スタンバイ消費電流がわずか0.5 $\mu$ A (typ)です。MAX5128は、デジタルポテンシオメータの記憶されたワイバ位置を呼び出す不揮発性メモリを内蔵しています。シンプルな2線式アップ/ダウンインタフェースを通じてワイバ位置が設定されます。

## アナログ回路

MAX5128は、127個の抵抗エレメントを備えた1個の抵抗器アレイで構成され、HとLの間の抵抗器列に沿った128個のタップポイントがワイバWに接続されます。2線式(UP、DN)インタフェースを通じてポテンシオメータを設定してワイバのタップポイントを選択してください。

MAX5128は、電源投入時に不揮発性メモリからワイバ位置をロードするパワーオンリセット回路を備えています。

不揮発性メモリは出荷時にミッドスケールに設定されています。



# 128タップ、不揮発性、リニアテーパディジタルポテンショメータ、2mm x 2mmの $\mu$ DFNパッケージ

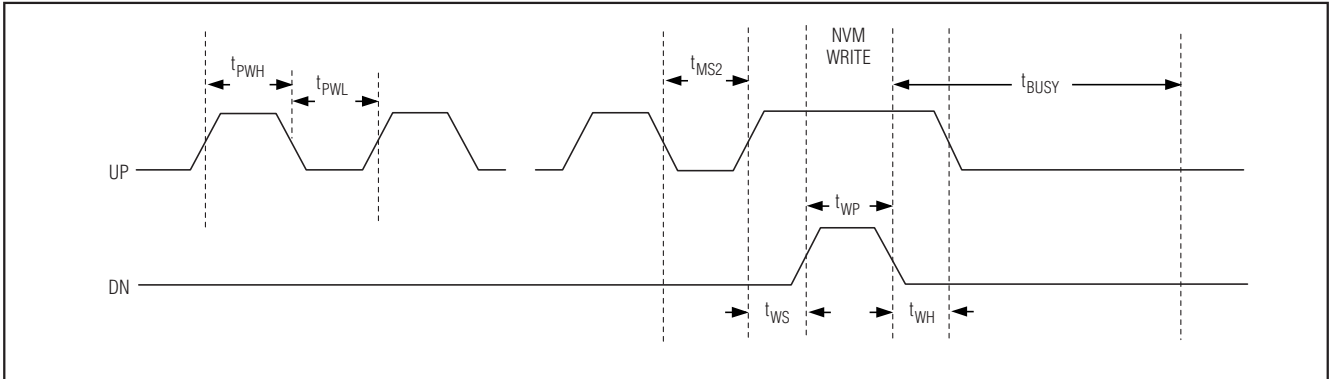


図2.  $t_{BUSY}$ を備えたデジタルインタフェースタイミング図

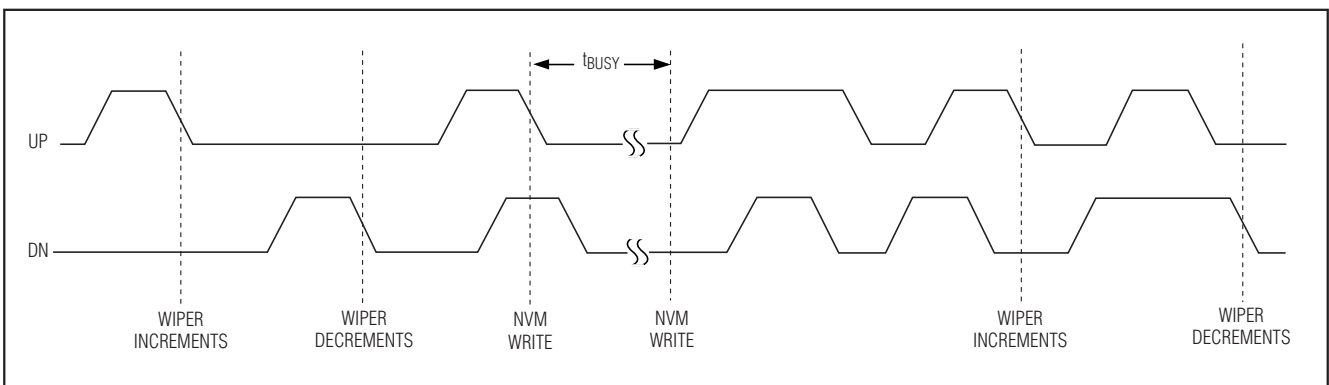


図3. デジタルインタフェースコマンド図

## デジタルインタフェース

MAX5128は2つのロジック入力(UPとDN)からなる2線式インタフェースを備えています。ロジック入力のUPとDNは、ワイパ位置を制御しその位置を不揮発性メモリに設定します。ワイパ位置をインクリメントするためには、DNをローにしてUPをハイからローに遷移させてください。ワイパ位置をデクリメントするためには、UPをローにしてDNをハイからローに遷移させてください(図1、2、および3参照)。ワイパがデクリメントすると、WとLの間の抵抗が減少し、HとWの間の抵抗が増加します。

不揮発性メモリを設定するためには、UPをハイに強制した後DNをハイに強制し、さらにどちらかの入力(UP/DN)をハイからローに遷移させてください(図3参照)。

ワイパの遷移はメークビフォアブレイクで行われ、1つの抵抗器タップから別の抵抗器タップへの遷移の間に開路が起こりません。ワイパは抵抗器アレイのいずれかの端点(最大/最小)に達しても循環しません。さらに端点の方向に遷移させようとしてもタップ位置は変わりません。

また、ロジック入力はパルスグリッチ耐性(20ns)も備えており、グリッチによるワイパの遷移を防止します(図4参照)。

MAX5128をモーメンタリコンタクトスイッチとともに使用する場合は、MAX6817を使用してロジック入力(UP/DN)をデバウンスしてください(図5参照)。

## NVレジスタへの書込み

内部EEPROMは、電源切断後もこれに書き込まれた値を保持する7ビットの不揮発性メモリで構成されます。不揮発性メモリを設定するためには、UPをハイに強制した後DNをハイに強制し、さらにどちらかの入力(UP/DN)をハイからローに遷移させてください。不揮発性メモリの書込みには、14ms (max)のビジータイムが必要です。ビジータイムの間、すべての不揮発性書込み要求はワイパ位置のインクリメントやデクリメントに対する要求と同様に無視されます。電源を投入すると、ワイパは不揮発性レジスタに記憶された位置に戻ります。MAX5128の出荷時デフォルト位置は、ミッドスケールです。

# 128タップ、不揮発性、リニアテーパディジタルポテンシオメータ、2mm x 2mmの $\mu$ DFNパッケージ

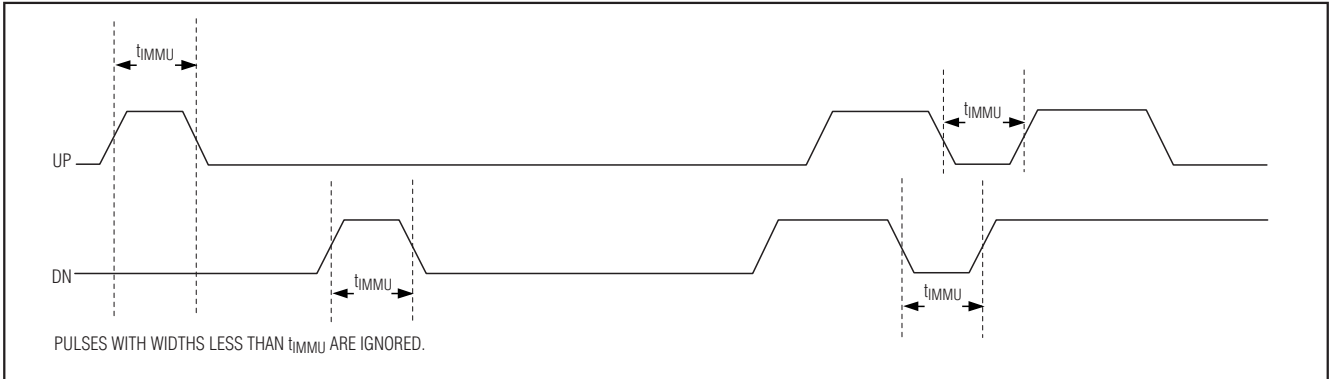


図4. グリッチ耐性のタイミング図

## スタンバイモード

MAX5128は、シリアルインタフェースが非アクティブの間、スタンバイモードで動作します。MAX5128の設定中は、平均動作電流が400 $\mu$ A (max)に増加します。スタンバイモードでは、定常消費電流が0.5 $\mu$ A (typ)未満に減少します。

## 電源投入

電源投入の際、MAX5128は不揮発性メモリに記憶されたデータでワイパ位置を更新します。この初期化には2 $\mu$ s (typ)を要します。正しく動作させるためには、電源電圧の立上り時間を $\geq 10\mu$ sとなるように遅くしてください。

## アプリケーション情報

LCDのコントラスト制御(電圧バイアスでディスプレイのコントラストを調整する場合)、または可変出力のDC-DCコンバータなど、ディジタル制御の可変抵抗や電圧を必要とするアプリケーションにはMAX5128を使用してください。22k $\Omega$ の全抵抗は、各々が172 $\Omega$ の128タップポイントに分割されています。分圧器や可変抵抗器の設定にMAX5128を使用してください。

## V<sub>COM</sub>発生器

図6はMAX4238とMAX5128を使用してLCDパネル用のV<sub>COM</sub>電圧を発生するアプリケーションを示します。MAX5128の抵抗値を調整すると、V<sub>COM</sub>電圧が変わります。V<sub>COM</sub>電圧を調整すると、LCDパネルのコントラストが変わります。

## DC-DCコンバータアプリケーション

図7と8は、MAX5128を使ってDC-DCコンバータの出力電圧を調整する2つのアプリケーションを示します。図7はグランド接続ポテンシオメータ構成のMAX5128を示します。図8はフローティングポテンシオメータ構成のMAX5128を示します。グランド接続ポテンシ

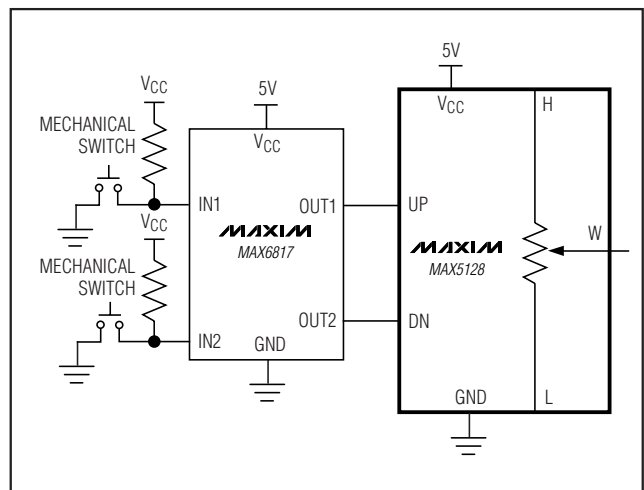


図5. MAX5128ディジタル入力のデバウンシング

メータ構成では、DC-DCコンバータの出力電圧範囲がMAX5128の電源電圧範囲内に入るように調整されます。

DC-DCコンバータの出力がMAX5128の電源電圧範囲を超えるようにするためには、フローティングポテンシオメータ構成を採用してください。フローティングポテンシオメータ構成では、出力電圧範囲が広がり、出力電圧調整範囲の精度が向上します。

## LEDバイアス調整

図9はMAX1574が駆動するLEDの電流をMAX5128によって設定するLEDバイアス調整アプリケーションを示します。10mA~60mAの可変LED電流駆動にはMAX5128を使用してください。

## チップ情報

PROCESS: BiCMOS

# 128タップ、不揮発性、リニアテーパディジタルポテンショメータ、2mm x 2mmの $\mu$ DFNパッケージ

MAX5128

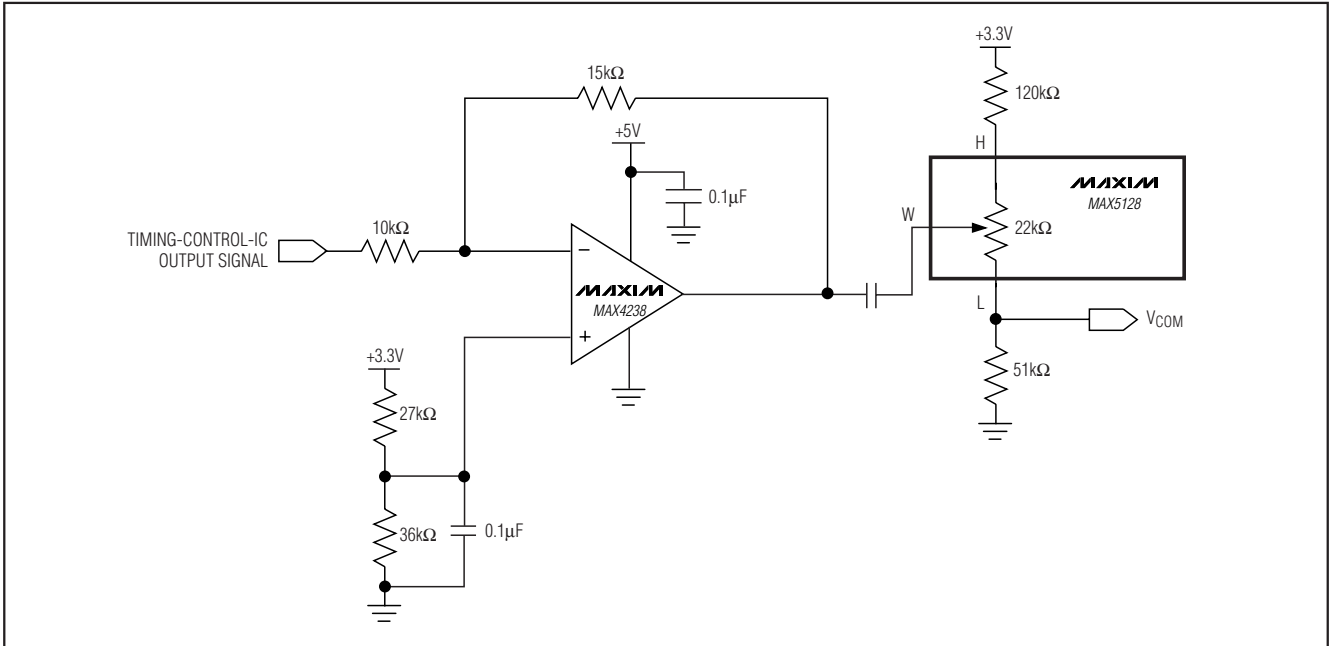


図6. LCDパネル用 $V_{COM}$ 発生器回路

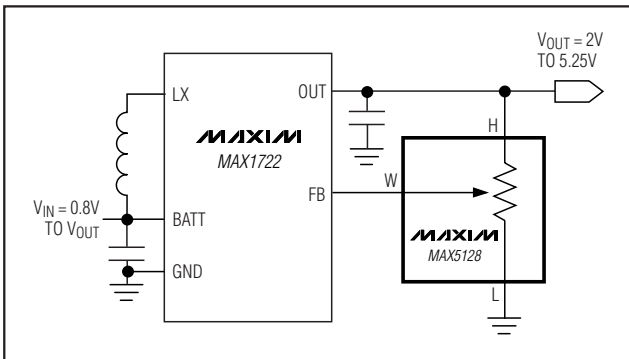


図7. グランド接続ポテンショメータを使用したDC-DCコンバータ

# 128タップ、不揮発性、リニアテーパデジタルポテンシオメータ、2mm x 2mmのμDFNパッケージ

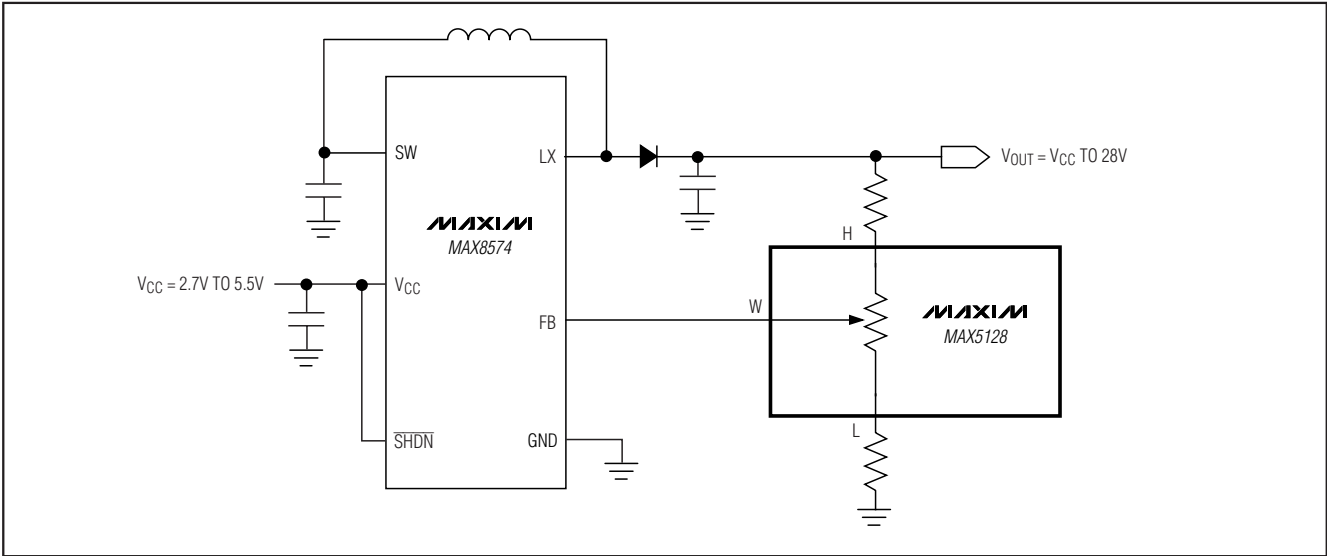


図8. フローティングポテンシオメータを使用したDC-DCコンバータ

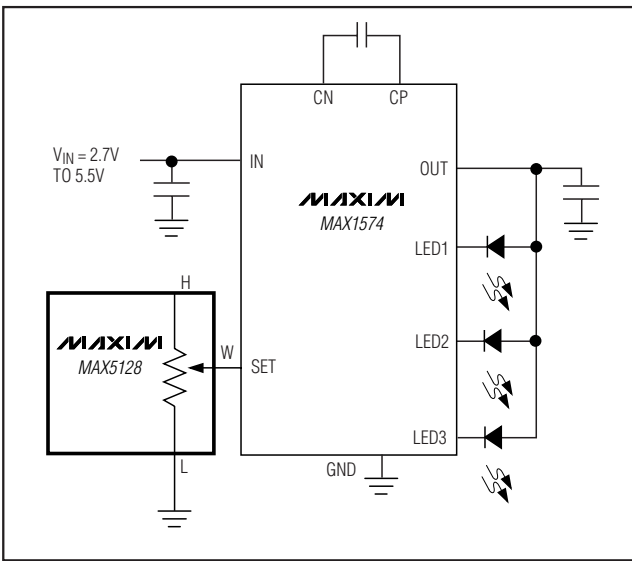
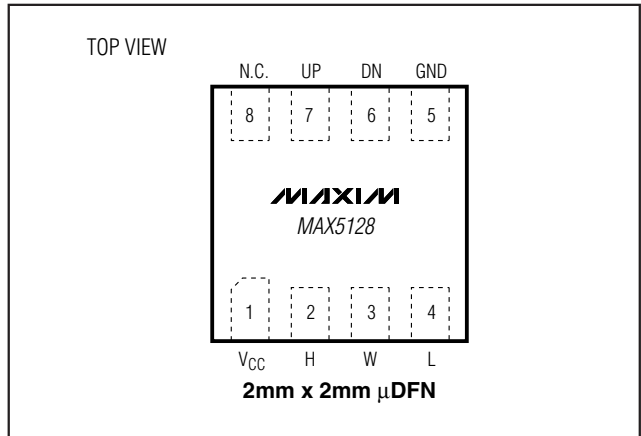


図9. MAX5128を使用したLEDバイアス調整

## ピン配置

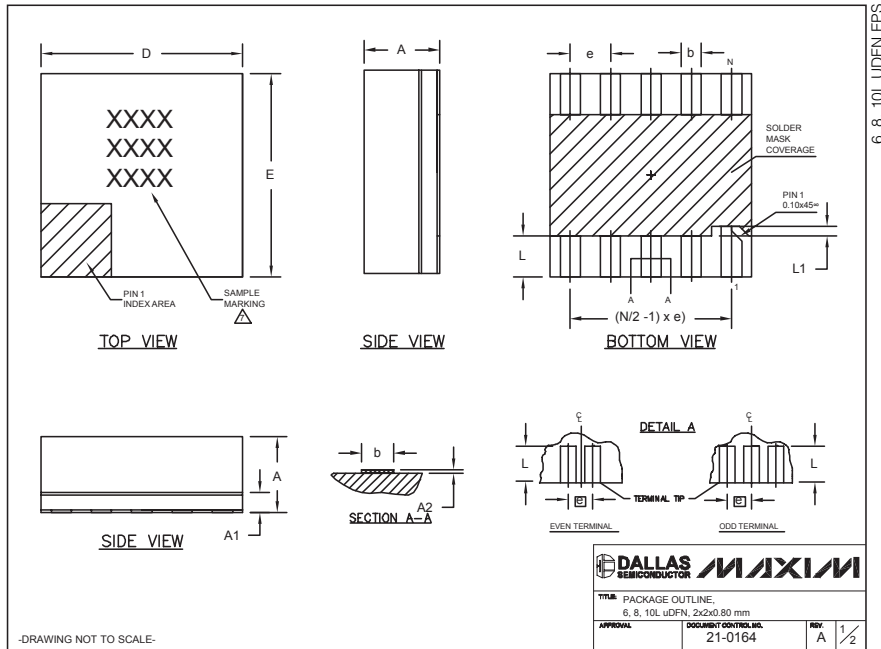


# 128タップ、不揮発性、リニアテーパディジタルポテンショメータ、2mm x 2mmの $\mu$ DFNパッケージ

MAX5128

## パッケージ

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、[japan.maxim-ic.com/packages](http://japan.maxim-ic.com/packages)をご参照下さい。)



COMMON DIMENSIONS			
SYMBOL	MIN.	NOM.	MAX.
A	0.70	0.75	0.80
A1	0.15	0.20	0.25
A2	0.020	0.025	0.035
D	1.95	2.00	2.05
E	1.95	2.00	2.05
L	0.30	0.40	0.50
L1	0.10 REF.		

PACKAGE VARIATIONS				
PKG. CODE	N	e	b	(N/2 - 1) x e
L622-1	6	0.65 BSC	0.30±0.05	1.30 REF.
L822-1	8	0.50 BSC	0.25±0.05	1.50 REF.
L1022-1	10	0.40 BSC	0.20±0.03	1.60 REF.

NOTES:

1. ALL DIMENSIONS ARE IN mm. ANGLES IN DEGREES.
2. COPLANARITY SHALL NOT EXCEED 0.08mm.
3. WARPAGE SHALL NOT EXCEED 0.10mm.
4. PACKAGE LENGTH/PACKAGE WIDTH ARE CONSIDERED AS SPECIAL CHARACTERISTIC(S).
5. "N" IS THE TOTAL NUMBER OF LEADS.
6. NUMBER OF LEADS SHOWN ARE FOR REFERENCE ONLY.
7. MARKING IS FOR PACKAGE ORIENTATION REFERENCE ONLY.

-DRAWING NOT TO SCALE-

APPROVAL	DOCUMENT CONTROL NO.	REV.	
	21-0164	A	2/2

**マキシム・ジャパン株式会社**

〒169-0051 東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)  
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

**Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600** \_\_\_\_\_ 13

© 2006 Maxim Integrated Products, Inc. All rights reserved. **MAXIM** is a registered trademark of Maxim Integrated Products, Inc.