

MAXIM

低 R_{ON} FET内蔵、 過電圧保護コントローラ

MAX4970/MAX4971/MAX4972

概要

過電圧保護デバイスのMAX4970/MAX4971/MAX4972ファミリは、40m Ω (typ)の低 R_{ON} FETを内蔵し、最大+28Vの電圧障害に対する低電圧システムを保護する機能を備えています。また、各デバイスは、逆極性の入力電圧に対する保護のために、外付けしたpFETを駆動することもできます。入力電圧が過電圧スレッショルドを超過した場合、内蔵FETがオフし、保護対象部品の損傷を防止します。

各デバイスのスイッチは、2.3A (min)の電流制限保護機能を備えています。短絡状態の発生期間に障害が除去されたことを確認するため、内蔵MOSFETのオン時に、デバイスはオートリトライモードで動作します。オートリトライの時間間隔は15msで、障害が除去されると、MOSFETのオン状態は持続します。

MAX4970/MAX4971/MAX4972は、オプションの外付けpFETと内蔵のnFETの動作を制御するイネーブル入力(EN)を備えています。ENを使用することで、外付けpFETが出力において供給されるあらゆる信号から独立した逆電圧の遮断が可能となります。

過電圧スレッショルド(OVLO)は、4.65V (MAX4972)、5.8V (MAX4970)、または6.35V (MAX4971)にプリセットされています。低電圧スレッショルド(UVLO)は、2.45Vにプリセットされています。入力電圧がUVLO以下に低下した場合、デバイスは低電流待機モードに入ります。

各デバイスは、小型の12ピンWLPパッケージで提供され、-40°Cから+85°Cの拡張温度範囲で動作します。

アプリケーション

携帯電話

デジタルスチルカメラ

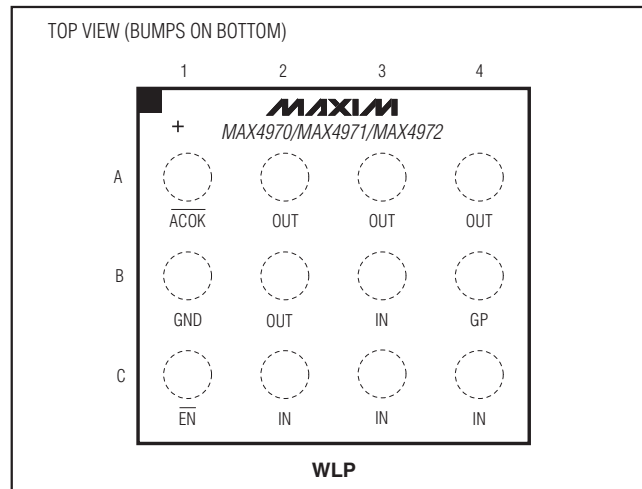
PDAおよび携帯機器

MP3プレーヤ

特長

- ◆ 入力電圧保護：最大+28V
- ◆ nFETスイッチ内蔵
- ◆ 外付けpFETによる逆電圧保護
- ◆ イネーブル入力
- ◆ プリセット過電圧保護トリップレベル
5.8V (MAX4970)
6.35V (MAX4971)
4.65V (MAX4972)
- ◆ 低電流、低電圧ロックアウトモード
- ◆ 短絡回路保護(オートリトライ)
- ◆ 内部で固定された15msのスタートアップ遅延およびリトライ時間
- ◆ 入力電圧、パワーグッドロジック出力
- ◆ 熱シャットダウン保護
- ◆ 2mm x 1.5mmの12ピンWLPパッケージ

ピン配置



型番/選択ガイド

PART	PIN-PACKAGE	TOP MARK	PACKAGE CODE	UVLO (V)	OVLO (V)	ACOK ACTION
MAX4970EWC+T	12 WLP	AAA	W121A2+1	2.45	5.8	UVLO only
MAX4971EWC+T	12 WLP	AAB	W121A2+1	2.45	6.35	UVLO only
MAX4972EWC+T	12 WLP	AAC	W121A2+1	2.45	4.65	UVLO and OVLO

注：各デバイスは、-40°C～+85°Cの動作温度範囲で規定されています。

+は鉛フリー/RoHS準拠のパッケージを示します。

T = テープ&リールパッケージ

標準動作回路は、データシートの最後に記載されています。

MAXIM

Maxim Integrated Products 1

本データシートに記載された内容はMaxim Integrated Productsの公式な英語版データシートを翻訳したものです。翻訳により生じる相違及び誤りについては責任を負いかねます。正確な内容の把握には英語版データシートをご参照ください。

無料サンプル及び最新版データシートの入手には、マキシムのホームページをご利用ください。http://japan.maxim-ic.com

低 R_{ON} FET内蔵、 過電圧保護コントローラ

MAX4970/MAX4971/MAX4972

ABSOLUTE MAXIMUM RATINGS

(Voltages referenced to GND.)

IN	-0.3V to +30V
IN-GP	(30V - 5.4V)
OUT	-0.3V to +(IN + 0.3)V
EN, ACOK	-0.3V to +6V
GP	-0.3V to +30V
Continuous Power Dissipation ($T_A = +70^\circ\text{C}$) for	
Multilayer Board:	
12-Bump WLP (derate 8.5mW/°C above +70°C)....	678mW

WLP Package Junction-to-Ambient Thermal Resistance (θ_{JA}) (Note 1)	118°C/W
Operating Temperature Range	-40°C to +85°C
Junction Temperature	+150°C
Storage Temperature Range	-65°C to +150°C
Lead Temperature (soldering)	+300°C

Note 1: Package thermal resistances were obtained using the method described in JEDEC specification JESD51-7, using a four-layer board. For detailed information on package thermal considerations, refer to www.maxim-ic.com/thermal-tutorial.

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

($V_{IN} = +2.2\text{V}$ to +28V, $T_A = -40^\circ\text{C}$ to +85°C, unless otherwise noted. Typical values are at $T_A = +25^\circ\text{C}$.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS	
Input Voltage Range	V_{IN}		2.2		28	V	
Input Supply Current	I_{IN}	$\overline{EN} = 0\text{V}$ $V_{IN} = 12\text{V}$; GP clamp on	$T_A = +25^\circ\text{C}$	176	230	μA	
			$T_A = T_{MIN}$ to T_{MAX}		250		
		$\overline{EN} = 0\text{V}$ $V_{IN} = 5\text{V}$ (MAX4970), $V_{IN} = 5.5\text{V}$ (MAX4971), $V_{IN} = 3.8\text{V}$ (MAX4972)	$T_A = +25^\circ\text{C}$	60	107	μA	
			$T_A = T_{MIN}$ to T_{MAX}		150		
		$\overline{EN} = 1.4\text{V}$		50	100		
UVLO Supply Current	I_{UVLO}	$V_{IN} < V_{UVLO}$; $V_{IN} = 2.2\text{V}$			40	μA	
IN Undervoltage Lockout	V_{UVLO}	V_{IN} falling	2.20	2.45	2.65	V	
		V_{IN} rising	2.25	2.5	2.7		
IN Undervoltage Lockout Hysteresis				1		%	
Overvoltage Trip Level	V_{OVLO}	V_{IN} rising	MAX4970	5.6	5.9	6.2	V
			MAX4971	6.0	6.4	6.8	
			MAX4972	4.35	4.70	5.05	
		V_{IN} falling	MAX4970	5.50	5.80	6.15	
			MAX4971	6.00	6.35	6.70	
			MAX4972	4.30	4.65	5.00	
IN Overvoltage Lockout Hysteresis				1		%	

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = +2.2V$ to $+28V$, $T_A = -40^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Switch On-Resistance	R_{ON}	$V_{IN} = 5V$ (MAX4970), $V_{IN} = 5.5V$ (MAX4971), $V_{IN} = 3.8V$ (MAX4972); $I_{OUT} = 400mA$		40	90	m Ω
Overcurrent Protection Threshold	I_{LIM}	$V_{IN} = 5V$ (MAX4970), $V_{IN} = 5.5V$ (MAX4971), $V_{IN} = 3.8V$ (MAX4972)	2.30	3.36		A
GP Clamp Voltage	V_{GPC}	$V_{IN} - V_{GP}$, V_{IN} up to 28V	5.4	7.0	8.5	V
GP Pulldown Resistor	R_{GPPD}	$\overline{EN} = \text{low}$, $V_{GP} = V_{IN} = 5V$ (MAX4970), $V_{GP} = V_{IN} = 5.5V$ (MAX4971), $V_{GP} = V_{IN} = 3.8V$ (MAX4972)	16	36	54	k Ω
GP Pullup Resistor to IN	R_{GPPU}	$\overline{EN} = \text{high}$, $V_{IN} = 5V$	9	15	25	k Ω
\overline{EN} Input-Voltage High	V_{IH}		1.4			V
\overline{EN} Input-Voltage Low	V_{IL}				0.4	V
\overline{EN} Input Leakage Current	I_{EN}	$V_{\overline{EN}} = 5V$			1	μA
\overline{ACOK} Output-Low Voltage	V_{OL}	$I_{SINK} = 1mA$			0.4	V
\overline{ACOK} High Leakage Current		$V_{\overline{ACOK}} = 5.5V$, \overline{ACOK} deasserted			1	μA
Thermal Shutdown				+150		$^{\circ}C$
Thermal-Shutdown Hysteresis				40		$^{\circ}C$
Maximum Output Capacitance	C_{OUT}				1000	μF
TIMING CHARACTERISTICS (Figure 1)						
Debounce Time	t_{INDBC}	Time from $V_{UVLO} < V_{IN} < V_{OVLO}$, $R_{LOAD} = 100\Omega$, $C_{LOAD} = 1\mu F$ to charge-pump enable		15		ms
Switch Turn-On Time	t_{ON}	$V_{UVLO} < V_{IN} < V_{OVLO}$, $R_{LOAD} = 100\Omega$, $C_{LOAD} = 1\mu F$ from \overline{EN} low to 90% of V_{OUT}		13		ms
\overline{ACOK} Assertion Time	$t_{\overline{ACOK}}$	$V_{UVLO} < V_{IN}$ to \overline{ACOK} low (MAX4970/MAX4971)		15		ms
		$V_{UVLO} < V_{IN} < V_{OVLO}$ to \overline{ACOK} low (MAX4972)				
Switch Turn-Off Time	t_{OFF}	$V_{IN} < V_{UVLO}$ to internal switch off		4	8	μs
		$V_{IN} > V_{OVLO}$ to internal switch off, $R_{LOAD} = 100\Omega$		5	11	
Current Limit Turn-Off Time	t_{BLANK}	Overcurrent fault to internal switch off		10		μs
Autoretry Time	t_{RETRY}	From overcurrent fault to internal switch turn-on, Figure 2		15		ms

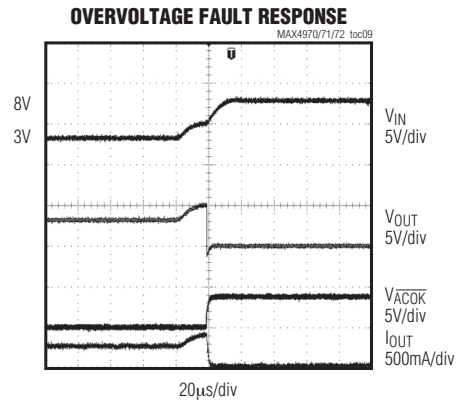
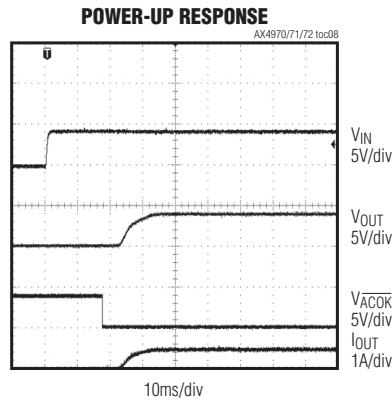
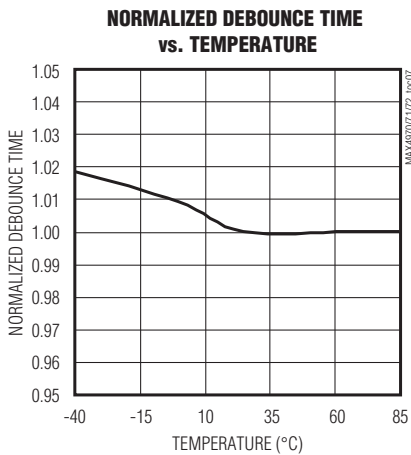
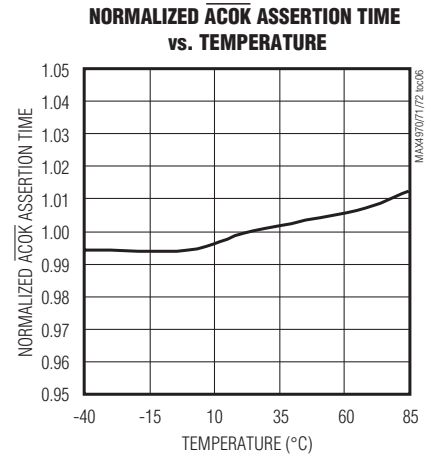
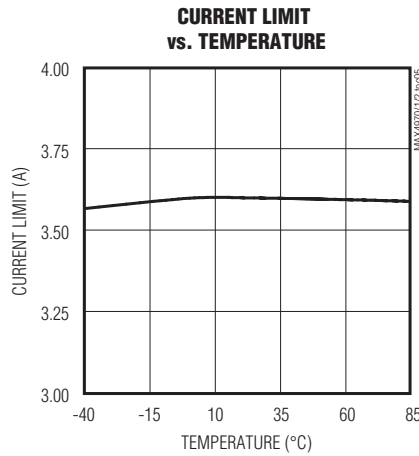
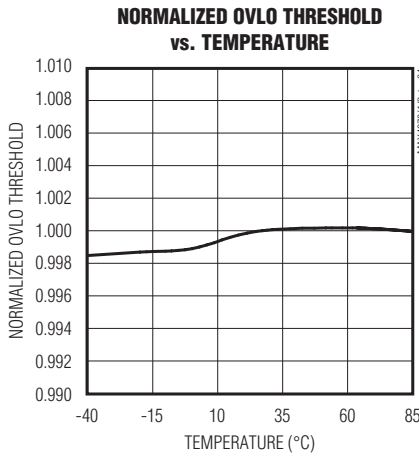
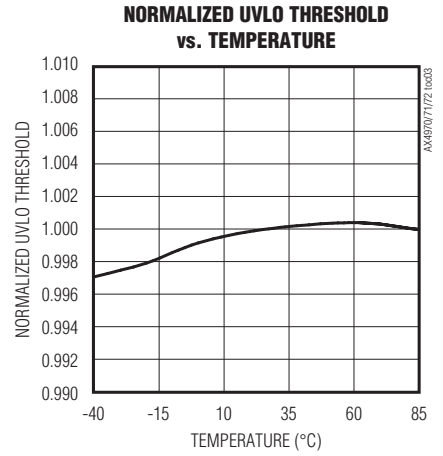
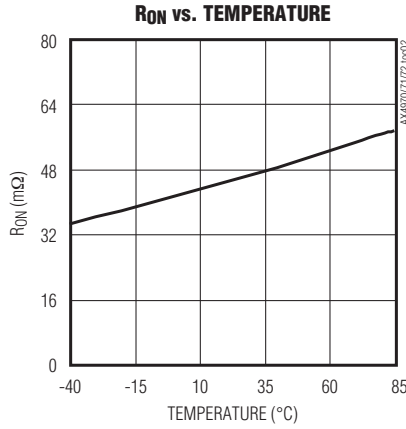
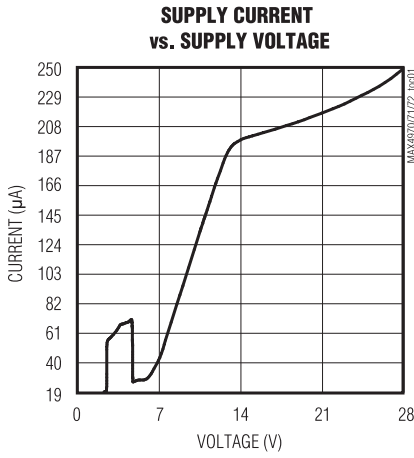
Note 2: All specifications are 100% production tested at $T_A = +25^{\circ}C$, unless otherwise noted. Specifications are over $-40^{\circ}C$ to $+85^{\circ}C$ and are guaranteed by design.

低 R_{ON} FET内蔵、 過電圧保護コントローラ

MAX4970/MAX4971/MAX4972

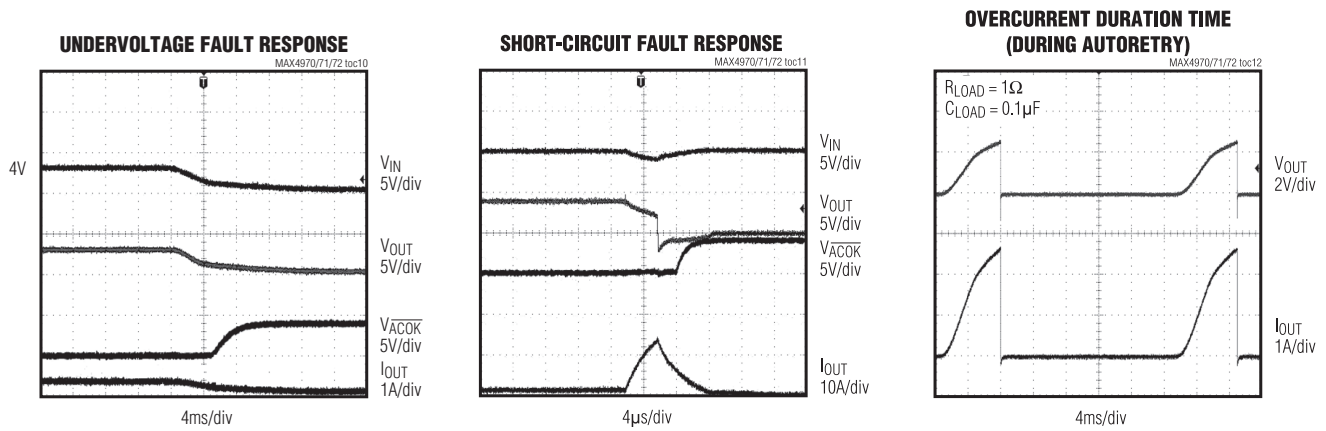
標準動作特性

($T_A = +25^\circ\text{C}$, unless otherwise noted.)



標準動作特性(続き)

($T_A = +25^\circ\text{C}$, unless otherwise noted.)



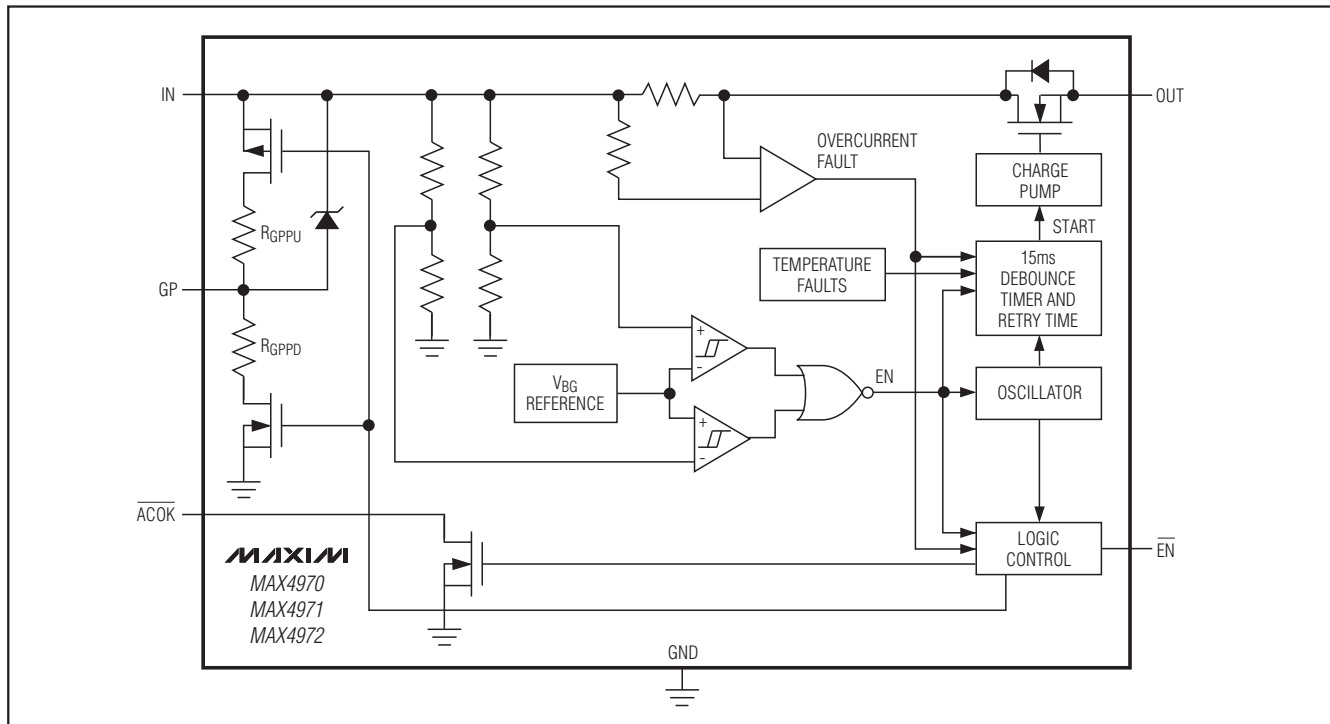
端子説明

端子	名称	機能
A1	$\overline{\text{ACOK}}$	アクティブロー、オープンドレインのアダプタ電圧表示出力。アダプタ電圧がUVLOおよびOVLO間で15ms (typ) (MAX4972)の期間で安定、またはアダプタ電圧が安定してUVLO以上で15ms (typ) (MAX4970/MAX4971)の間で安定であった後に、 $\overline{\text{ACOK}}$ はローに駆動されます。 $\overline{\text{ACOK}}$ からホストシステムのロジックI/O電圧へ、プルアップ抵抗を接続してください。
A2, A3, A4, B2	OUT	電圧出力。内蔵スイッチの出力。正常動作のために、すべてのOUT出力を一緒に接続してください。
B1	GND	グラウンド
B3, C2, C3, C4	IN	電圧入力。±15kVのヒューマンモデル(HBM)のESD保護を行うためには、1µFのセラミックコンデンサで、デバイスに可能な限り近くでINをバイパスしてください。±2kV (HBM)のESD保護には、コンデンサは必要ありません。正常に動作させるには、すべてのIN入力を一緒に接続してください。
B4	GP	外付けpFETゲートドライブ出力。入力が上記のUVLO以上でかつ $\overline{\text{EN}}$ がアクティブ(ロー)の場合、GPは外付けpFETのゲートをローに駆動します。
C1	$\overline{\text{EN}}$	イネーブル入力。GPのプルダウンをオン、GPのプルアップをオフ、およびチャージポンプをオンにするには、 $\overline{\text{EN}}$ をローに駆動してください。デバイスをオフにするには、 $\overline{\text{EN}}$ をハイに駆動してください。

低 R_{ON} FET内蔵、 過電圧保護コントローラ

MAX4970/MAX4971/MAX4972

機能図



詳細

過電圧保護デバイスMAX4970/MAX4971/MAX4972は、低 R_{ON} の内蔵FETを備え、最大+28Vまでの電圧障害から低電圧システムを保護します。入力電圧が過電圧スレッシュホールドを超えた場合、内蔵MOSFETは、保護対象部品の損傷を防止するためにオフにされます。また、各デバイスは、逆極性の入力電圧に対する保護のために、外付けしたpFETを駆動することもできます。15msのデバウンス時間によって、スタートアップ期間に内蔵nFETが誤ってオンすることを防止します。

デバイス動作

MAX4970/MAX4971/MAX4972は、内蔵のnFETのターンオンを制御するタイミングロジックを持っています。このタイミングロジックは、チャージポンプのターンオンおよびオープンドレインのACOK出力の状態を制御します。 $V_{IN} < V_{UVLO}$ 、または $V_{IN} > V_{OVLO}$ の場合、タイミングロジックはチャージポンプをディセーブルします。 $V_{UVLO} < V_{IN} < V_{OVLO}$ の場合、内蔵のチャージポンプをイネーブルします。15msのデバウンス遅延後、チャージポンプは動作を開始し、内蔵のnFET (「機能図」を参照)がオンします。スタートアップ期間中、ACOKの15msのデバウンス期間が経過するまでACOKはハイインピーダンスです。この時点で、デバイスはオン状態にあります。どの時点においても、 V_{IN} が V_{UVLO} 以下に低下、または V_{OVLO} 以上に上昇した場合、チャージポンプはディセーブルされます。

内蔵nFET

MAX4970/MAX4971/MAX4972は、 R_{ON} が40m Ω (typ)の内蔵nFETを備えています。このnFETは内部において、 V_{IN} より5V高い電圧を発生させるチャージポンプによって駆動されます。この内蔵nFETには、過電流障害状態中に、10 μ s (typ)以内にnFETをオフする2.3A (min)の電流制限保護が付加されています。

オートリトライ

MAX4970/MAX4971/MAX4972は、15ms (typ)のリトライ時間(図2を参照)経過後に再度nFETをオンする、過電流オートリトライ機能を持っています。電力消費量を低く保つために、高速なターンオフ時間、および15msのリトライ時間は非常に低いデューティサイクルです。異常な負荷条件が存在しない場合、このnFETはオン状態を維持します。

GPゲート駆動

GPゲート駆動は、内蔵のロジック、および \overline{EN} 入力によって制御されます。 \overline{EN} がハイの時はGPとIN間の内蔵プルアップはアクティブで、これによって外付けのpFETをディセーブルし、負荷は、外付けのpFETの定格電圧までの負極性の電圧から保護されます。 \overline{EN} がアクティブ(ロー)で、INにおける入力電圧がUVLOスレッシュホールド以上の時、GPとIN間のプルダウンはアクティブとなり、これによって外付けのpFETをイネーブルします。

低 R_{ON} FET内蔵、 過電圧保護コントローラ

MAX4970/MAX4971/MAX4972

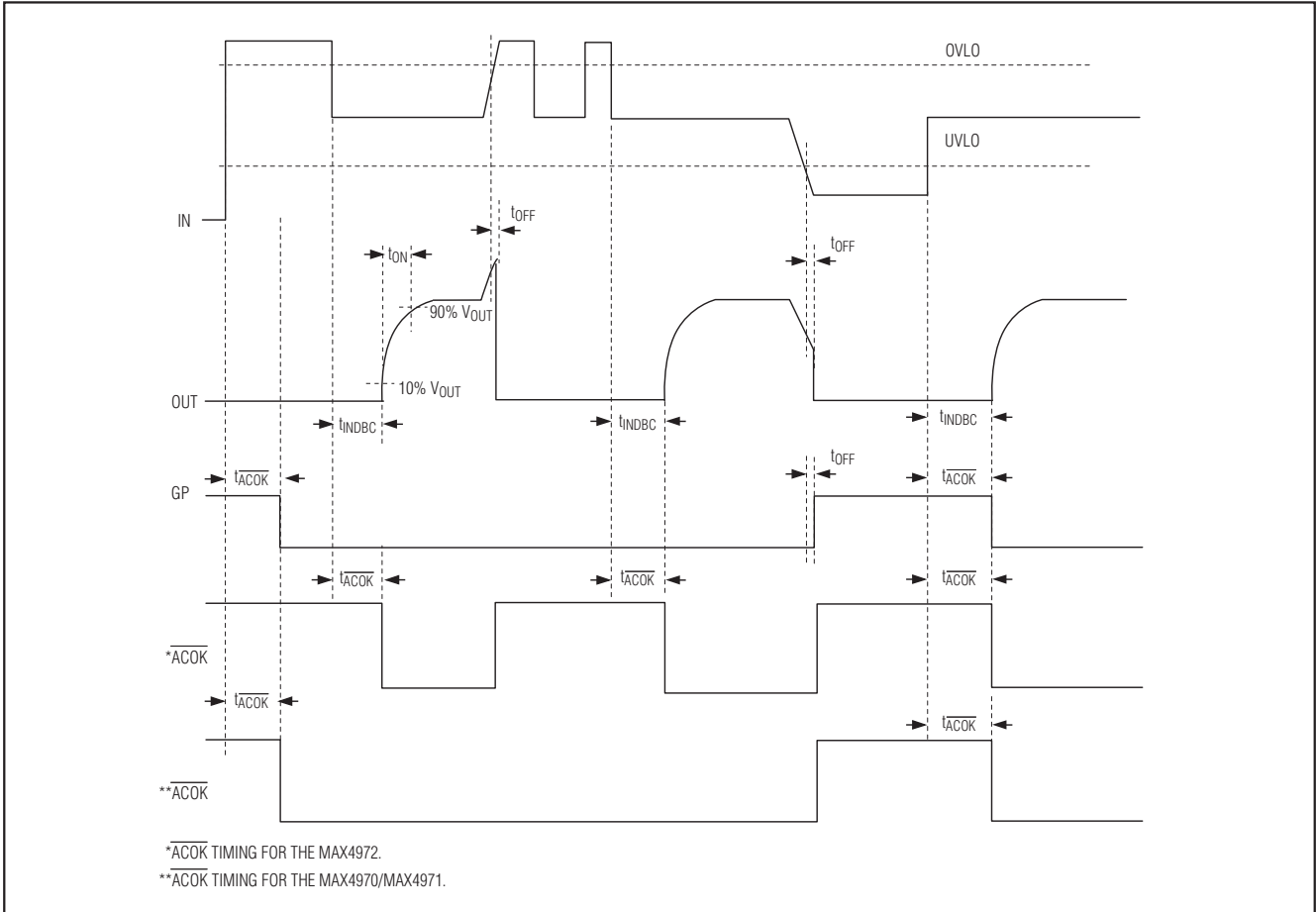


図1. MAX4970/MAX4971/MAX4972のタイミング図

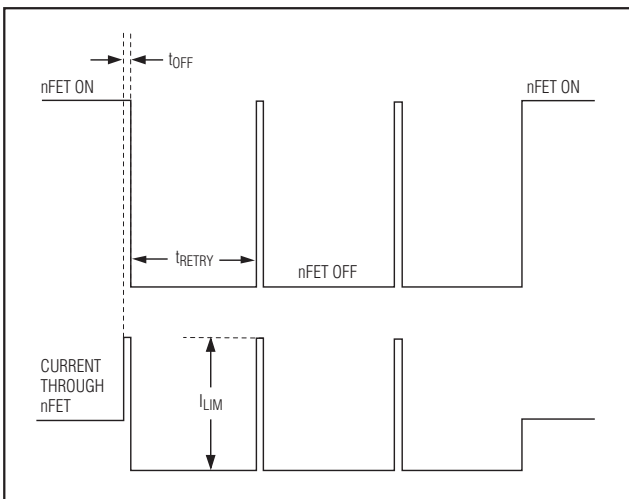


図2. オートリトライのタイミング図

入力電圧は外付けのpFETのドレインに印加されますが、UVLOスレッショルドはINにおいて設定されることに注意してください。外付けpFETのボディダイオードは、UVLOスレッショルドの値を $V_{BODYDIODE} + V_{UVLO}$ に増加させます。内蔵のクランプダイオードは、外付けpFETの過電圧障害期間の保護のために、このpFETのゲートソース間電圧を7.0V (typ)に制限します。

低電圧ロックアウト(UVLO)

MAX4970/MAX4971/MAX4972は、2.45Vの低電圧ロックアウトスレッショルド(UVLO)を持っています。 V_{IN} が V_{UVLO} 以下の場合、 \overline{ACOK} はハイインピーダンスになります。

過電圧ロックアウト(OVLO)

MAX4970は5.8V (typ)の過電圧スレッショルド(OVLO)、MAX4971は6.35V (typ)のOVLOスレッショルド、MAX4972は4.65V (typ)のOVLOスレッショルドを持っています。 V_{IN} が V_{OVLO} 以上の場合、MAX4972については、 \overline{ACOK} はハイインピーダンスとなります。

低 R_{ON} FET内蔵、 過電圧保護コントローラ

MAX4970/MAX4971/MAX4972

ACOK

MAX4972のACOKは、 $V_{UVLO} < V_{IN} < V_{OVLO}$ の時、15ms (typ)の期間、ローにアサートされるアクティブロー、オープンドレインの出力です。MAX4970とMAX4971のACOKは、 $V_{IN} > V_{UVLO}$ の時、15ms (typ)の期間、アサートされます。プルアップ抵抗は、ACOKからホストシステムのロジックI/O電圧に接続してください。短絡障害中、ACOKは、大電流により V_{IN} が V_{UVLO} 以下に低下することによってデアサートされる可能性があります。

熱シャットダウン保護

MAX4970/MAX4971/MAX4972は、熱シャットダウン回路を内蔵しています。接合部温度が $+150^{\circ}\text{C}$ (typ)を超えた時、内蔵のnFETはオフになります。接合部温度が 40°C (typ)まで低下した後、デバイスは熱シャットダウンから抜け出します。

アプリケーション情報

逆極性保護

pチャンネルMOSFETを外付けすることで、pFETの電圧定格までの逆極性に対し保護されます。

INバイパスコンデンサ

ほとすべてのアプリケーションについて、INピンの $\pm 15\text{kV}$ (HBM)のESD保護を有効にするために、デバイスに可能な限り近くに $1\mu\text{F}$ のセラミックコンデンサを配置してINをGNDにバイパスしてください。外付けのpFETを使用する場合、 $1\mu\text{F}$ のコンデンサをドレインとグラウンド間に接続する必要があります。 $\pm 15\text{kV}$ (HBM)のESDが不要の場合、INのコンデンサは必要ありません。電源の長い配線長による過大なインダクタンスがある場合、LCタンク回路によるオーバシュートを防止し、必要ならば $+30\text{V}$ のINの絶対最大定格の超過を防止するための保護を追加してください。

OUT出力コンデンサ

遅いターンオン時間によって、MAX4970/MAX4971/MAX4972が過電流条件によってオフすることなく最大 $1000\mu\text{F}$ までの出力コンデンサを充電することを可能にする、ソフトスタート機能が備えられています。

ESDテスト条件

ESD性能は、多くの条件に依存します。MAX4970/MAX4971/MAX4972は、 $1\mu\text{F}$ のセラミックコンデンサでINをグラウンドにバイパスした場合のINの $\pm 15\text{kV}$ (HBM)の標準ESD耐圧について規定されています。

HBM ESD保護

図3はヒューマンモデルを示し、図4は低インピーダンスに対して放電した時に発生する電流波形を示します。このモデルは、 $1.5\text{k}\Omega$ の抵抗を通してデバイスへ放電される、測定対象のESD電圧に充電される 100pF のコンデンサで構成されています。

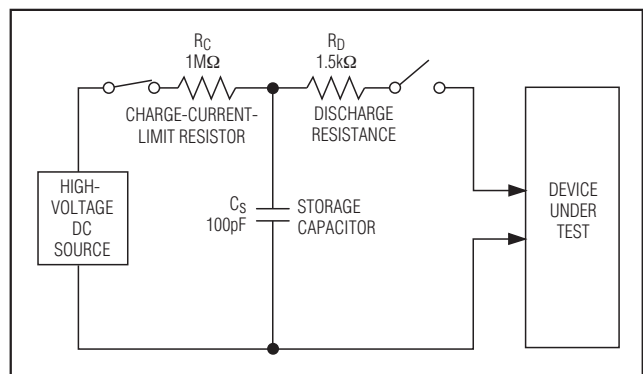


図3. ヒューマンボディのESD試験モデル

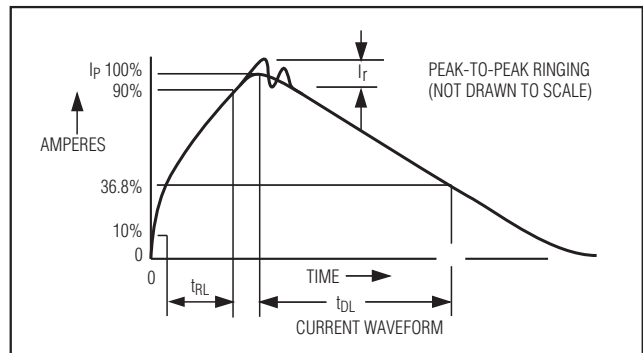
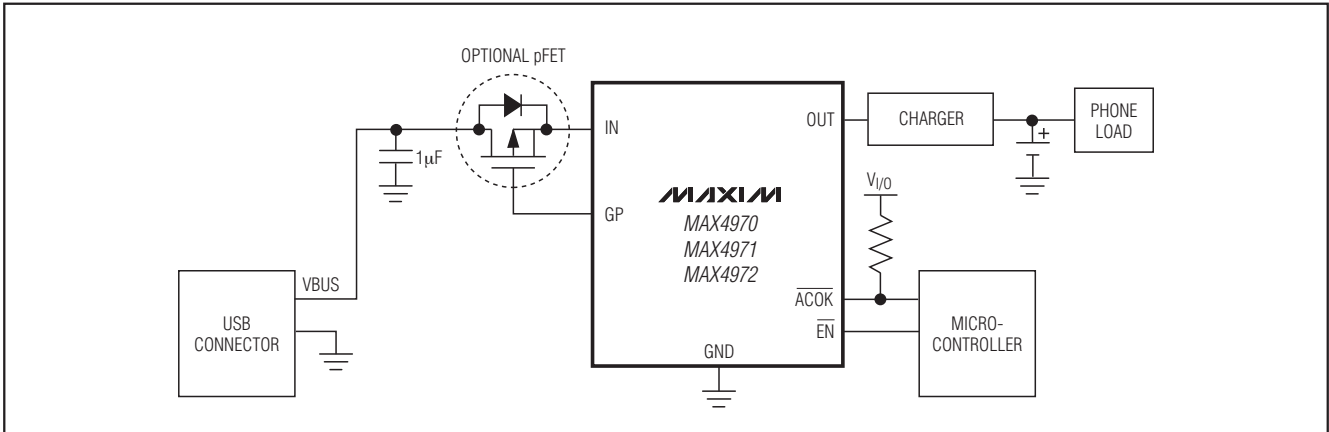


図4. ヒューマンボディの電流波形

低 R_{ON} FET内蔵、 過電圧保護コントローラ

MAX4970/MAX4971/MAX4972

標準動作回路



チップ情報

PROCESS: BiCMOS

パッケージ

最新のパッケージ情報は、japan.maxim-ic.com/packagesをご参照ください。

パッケージタイプ	パッケージコード	ドキュメントNo.
12 WLP	W121A2+1	21-0009

マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組み込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600 _____ 9