

イコライザ機能付きの1.5/3.0/6.0GT/s SAS/SATAクワッドリドドライブ

概要

MAX4952クワッドチャネルリドライバは、最高6.0GT/s (1秒当リギガ転送)までのSASまたはSATA信号の2本のフルレーンをリドライブするように設計されており、単一+3.3V電源で動作します。

MAX4952は、独立した入力イコライザと出力プリエンファシス機能を備えています。MAX4952は、入力の信号をイコライズすることと、デバイスの出力でプリエンファシスを行うことによってレシーバーの信号完全性を高めます。SAS、そして、SATA OOB (帯域外) 信号は、入力で高速振幅検出と、対応出力のスケルチを使用してサポートされます。入力と出力は、全て内部的に50Ωで終端されており、SAS/SATAコントローラICとSAS/SATAデバイスをAC結合する必要があります。

MAX4952は、フローズルー配線によるレイアウトが容易な小型42ピンTQFNパッケージ(3.5mm x 9mm)で提供されます。このデバイスは、温度範囲0℃～+70℃での動作が保証されています。

アプリケーション

サ-ノ-

データ記憶/ワークステーション

ドッキングステーション

特長

- ◆ 単一+3.3V電源動作
- ◆ 6.0GT/sまでのSAS Gen I/II
- ◆ 優れた反射減衰量
3.0GT/sで8dB
- ◆ SAS/SATA OOB (帯域外)信号をサポート
非常に高速なエントリおよびイグジット時間
5ns (typ)
- ◆ 入出力50Ω終端抵抗内蔵
- ◆ 選択可能な入力イコライザ
0、3dB
- ◆ 選択可能な標準1000mV_{P-P} (typ)出力
- ◆ 選択可能なプリエンファシス
0、3dB
- ◆ フロースルーレイアウト用インライン信号配線
- ◆ 省スペースパッケージ：TQFN (3.5mm x 9mm)

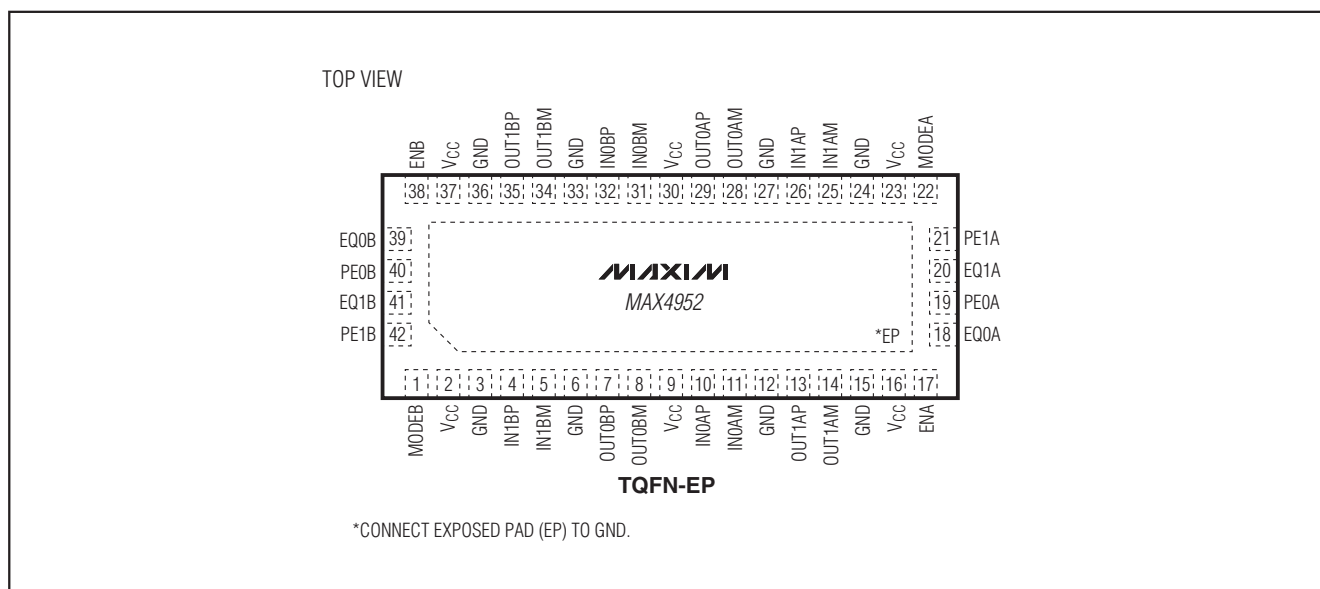
型番

PART	PIN-PACKAGE	TEMP RANGE
MAX4952CTO+	42 TQFN-EP*	0°C to +70°C

+は鉛(Pb)フリー/RoHS準拠のパッケージを表します。

*EP = エクスポーズドパッド

ピン配置



イコライザ機能付きの1.5/3.0/6.0GT/s SAS/SATAクワッドドライバ

ABSOLUTE MAXIMUM RATINGS

(Voltages referenced to GND.)

V _{CC}	-0.3V to +4.0V
All Other Pins	-0.3V to (V _{CC} + 0.3V)
Continuous Current (PE ₋ , EQ ₋ , MODE ₋)	±15mA
Peak Current (for 10kHz, 1% duty cycle) (IN ₋ , OUT ₋)	±100mA
Continuous Power Dissipation (T _A = +70°C) 42-Pin TQFN (derate 35.7mW/°C above +70°C)	2857mW

Junction-to-Case Thermal Resistance (θ_{JC}) (Note 1)

42-Pin TQFN	2°C/W
Junction-to-Ambient Thermal Resistance (θ _{JA}) (Note 1)	
42-Pin TQFN	28°C/W
Operating Temperature Range	0°C to +70°C
Storage Temperature Range	-55°C to +150°C
Junction Temperature	+150°C
Lead Temperature (soldering, 10s)	+300°C

Note 1: Package thermal resistances were obtained using the method described in JEDEC specification JESD51-7, using a four-layer board. For detailed information on package thermal considerations refer to www.maxim-ic.com/thermal-tutorial.

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V_{CC} = +3.0V to +3.6V, C_{COUPLE} = 12nF, R_L = 50Ω, T_A = 0°C to +70°C, unless otherwise noted. Typical values are at V_{CC} = +3.3V, T_A = +25°C.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Operating Power-Supply Range	V _{CC}		3.0		3.6	V
Operating Supply Current	I _{CC}	EQ ₋ = PE ₋ = GND		280	350	mA
		EQ ₋ = PE ₋ = V _{CC}		350	440	
Standby Supply Current	I _{STBY}	EN ₋ = GND		32	40	mA
Input Termination	R _{RX-SE}	Single-ended to V _{CC}	42.5		57.5	Ω
Output Termination	R _{TX-SE}	Single-ended to V _{CC}	42.5		57.5	Ω
AC PERFORMANCE						
Differential Input Return Loss (Note 3)	SDD11	0.1GHz ≤ f ≤ 0.3GHz	-10			dB
		0.3GHz ≤ f ≤ 3.0GHz	-7.9			
		3.0GHz ≤ f ≤ 6.0GHz	0			
Common-Mode Input Return Loss (Note 3)	SCC11	0.1GHz ≤ f ≤ 0.3GHz	-6			dB
		0.3GHz ≤ f ≤ 3.0GHz	-5			
		3.0GHz ≤ f ≤ 6.0GHz	0			
Differential Output Return Loss (Note 3)	SDD22	0.1GHz ≤ f ≤ 0.3GHz	-10			dB
		0.3GHz ≤ f ≤ 3.0GHz	-7.9			
		3.0GHz ≤ f ≤ 6.0GHz	0			
Common-Mode Output Return Loss (Note 3)	SCC22	0.1GHz ≤ f ≤ 0.3GHz	-6			dB
		0.3GHz ≤ f ≤ 3.0GHz	-5			
		3.0GHz ≤ f ≤ 6.0GHz	0			
Differential Input Voltage	V _{IN-DIFF}	SAS 1.5, 3.0, or 6.0GT/s, MODE ₋ = GND	275		1600	mV _{P-P}
		SATA 1.5, 3.0, or 6.0GT/s, MODE ₋ = V _{CC}	225		1600	
Input Equalization	EQ	EQ ₋ = V _{CC} (Note 4)		3		dB
Differential Output Voltage	V _{OUT-DIFF}	f = 750MHz, PE ₋ = GND	800		1200	mV _{P-P}
Output Preemphasis	PE	PE ₋ = V _{CC} , Figure 1		3		dB

イコライザ機能付きの1.5/3.0/6.0GT/s SAS/SATAクワッドリドライバ

MAX4952

ELECTRICAL CHARACTERISTICS (continued)

(V_{CC} = +3.0V to +3.6V, C_{COUPLE} = 12nF, R_L = 50Ω, T_A = 0°C to +70°C, unless otherwise noted. Typical values are at V_{CC} = +3.3V, T_A = +25°C.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Propagation Delay	t _{PD}	PE ₋ = EQ ₋ = GND		300		ps
Output Transition Time	T _{TX-RF}	PE ₋ = GND, 20% to 80%	40			ps
Differential Output Skew Same Pair	T _{SK}			10		ps
Deterministic Jitter	T _{DJ}	K28.5 pattern, 6.0GT/s, PE ₋ = EQ ₋ = GND (Note 3)			20	pSP-P
Random Jitter	T _{RJ}	D10.2 pattern, 6.0GT/s, PE ₋ = EQ ₋ = GND			1.8	pSRMS
OOB Squelch Threshold	V _{SQ-DIFF}	MODE ₋ = GND, f = 0.75GHz	120		220	mVp-p
		MODE ₋ = V _{CC} , f = 0.75GHz	50		150	
OOB Squelch Entry Time	T _{OOB,SQ}	f = 0.75GHz (Note 3)			5	ns
OOB Exit Time	T _{OOB,EX}	f = 0.75GHz (Note 3)			9	ns
OOB Differential Offset Delta	ΔV _{OOB,DIFF}	Difference between OOB and active-mode output offset	-50		+50	mV
OOB Common-Mode Offset Delta	ΔV _{OOB,CM}	Difference between OOB and active-mode output common-mode voltage	-30		+30	mV
OOB Output Disable	V _{OOB,OUT}	OOB disabled output level			30	mVp-p
CONTROL LOGIC INPUTS						
Input Logic-High	V _{IH}		1.4			V
Input Logic-Low	V _{IL}				0.6	V
Input Logic Hysteresis	V _{HYST}			75		mV
Input Leakage Current	I _{IN}	V _{CC} = 3.3V, V _{IN} = 0.5V or 1.5V	-50		+50	μA

Note 2: All devices are 100% production tested at T_A = +70°C. All temperature limits are guaranteed by design.

Note 3: Guaranteed by design.

Note 4: EQ (input equalization) as employed in this device refers to the equivalent of adding preemphasis before the input. For example, input EQ of 3dB would show the same waveform as output PE of 3dB (see Figure 1).

タイミング図

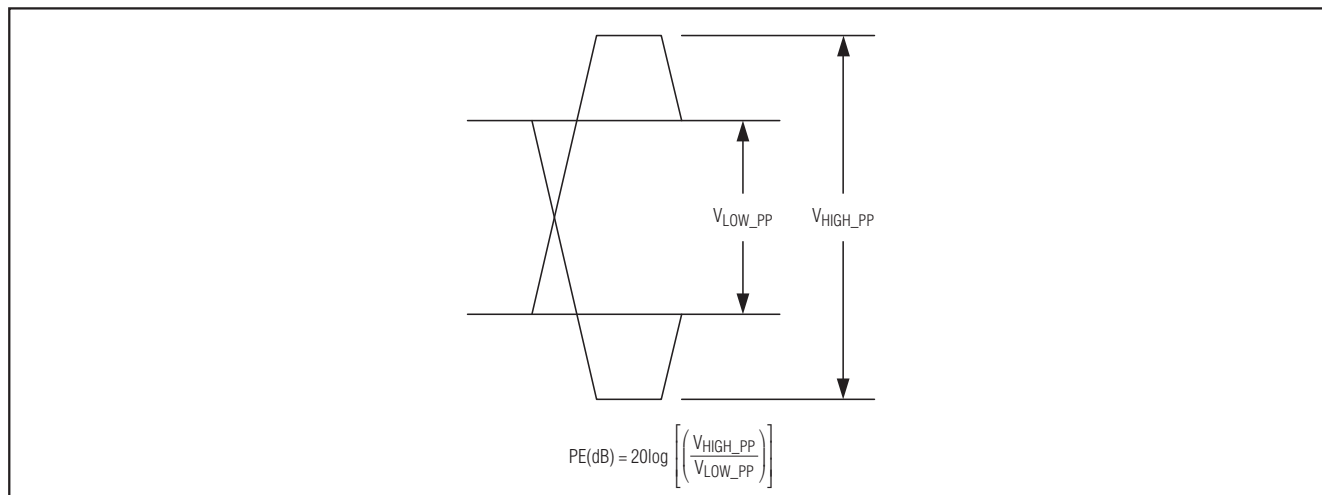


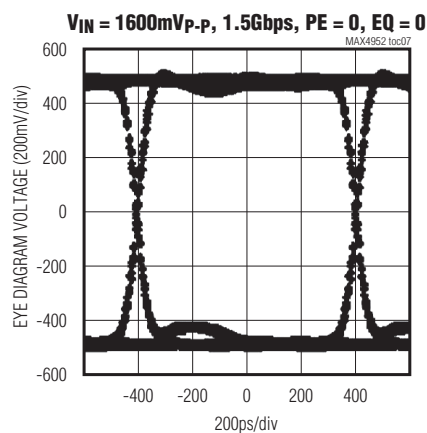
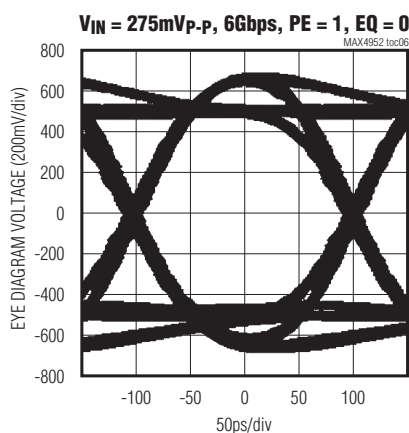
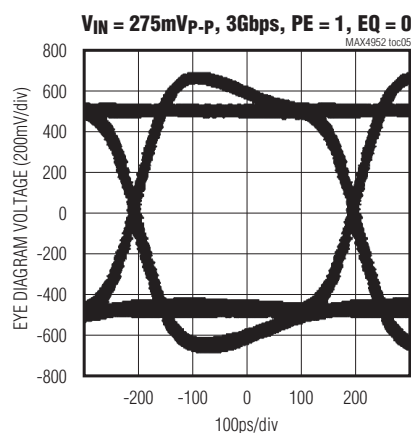
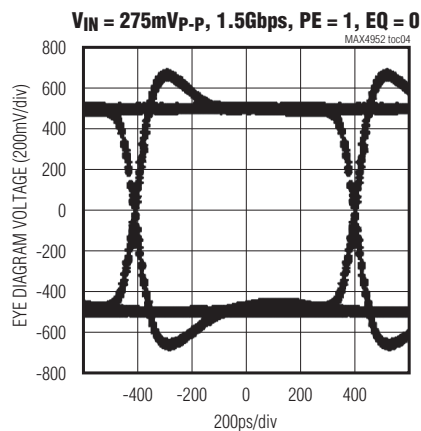
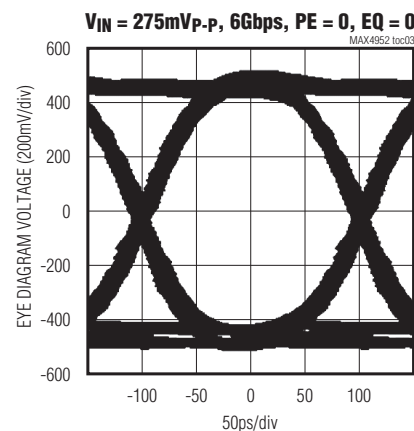
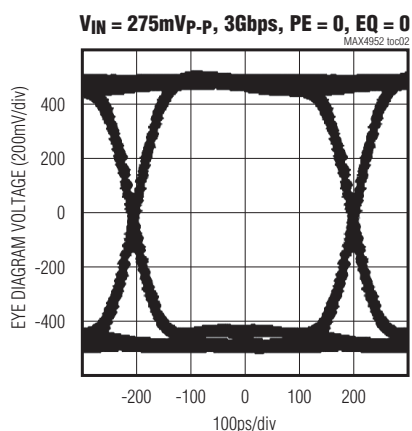
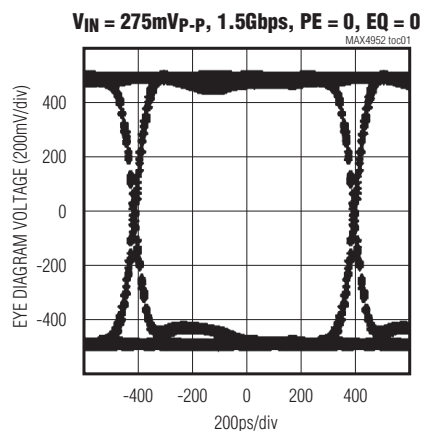
図1. 出力プリエンファシス

イコライザ機能付きの1.5/3.0/6.0GT/s SAS/SATAクワッドリドライバ

MAX4952

標準動作特性

($V_{CC} = +3.3V$, $T_A = +25^\circ C$, all eye diagrams measured using K28.5 pattern.)

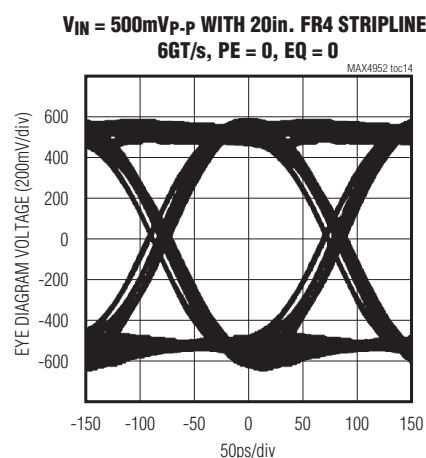
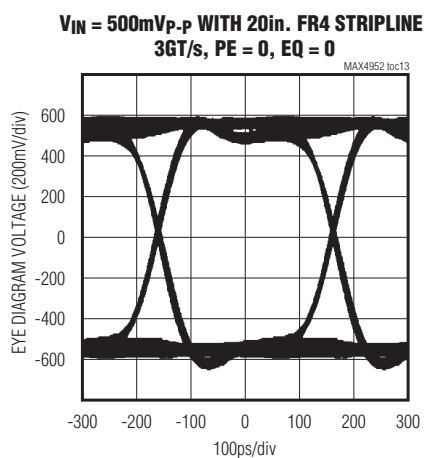
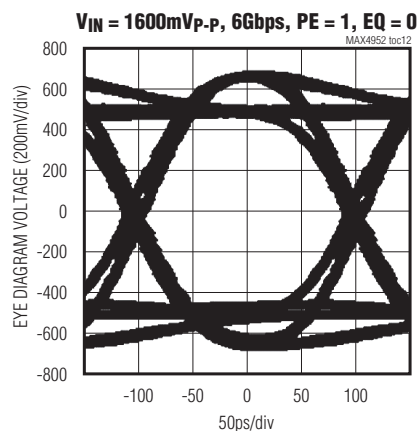
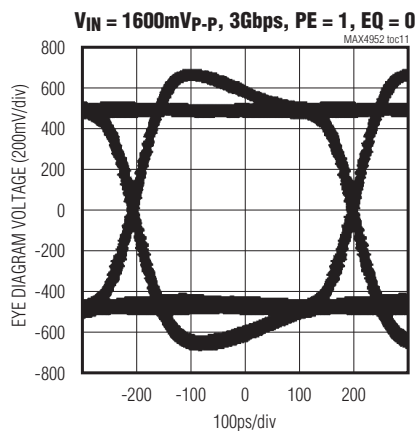
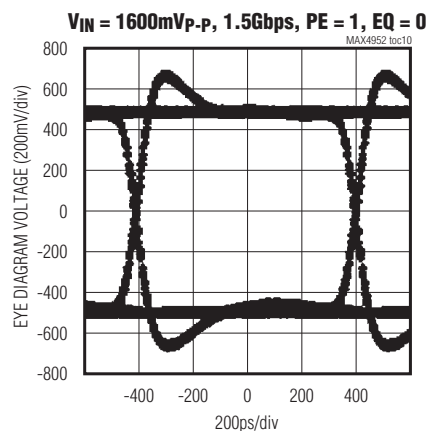
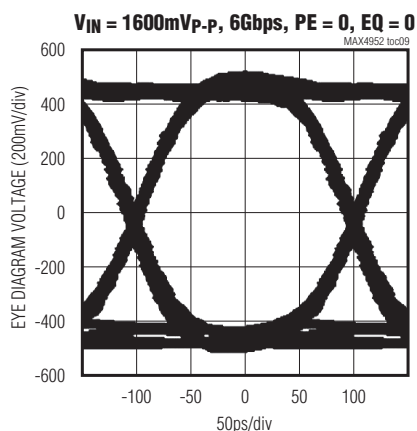
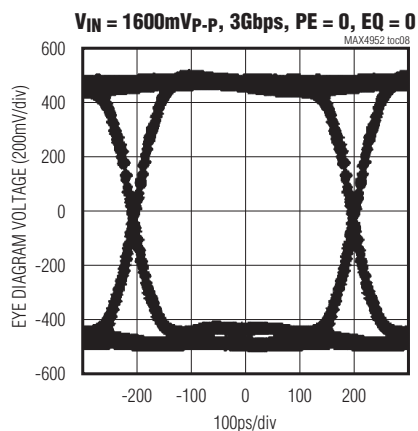


イコライザ機能付きの1.5/3.0/6.0GT/s SAS/SATAクワッドリドライバ

MAX4952

標準動作特性(続き)

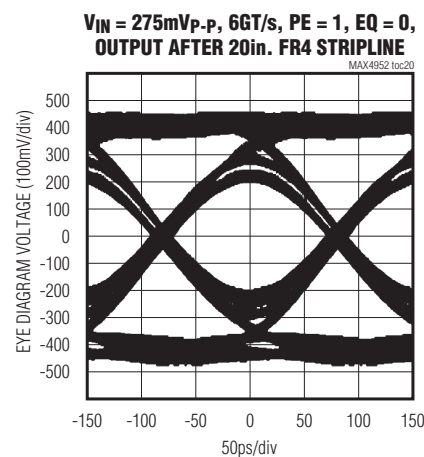
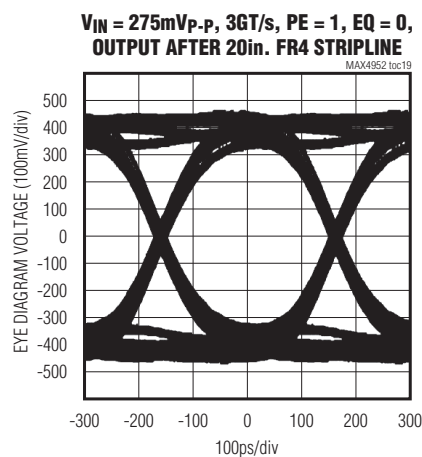
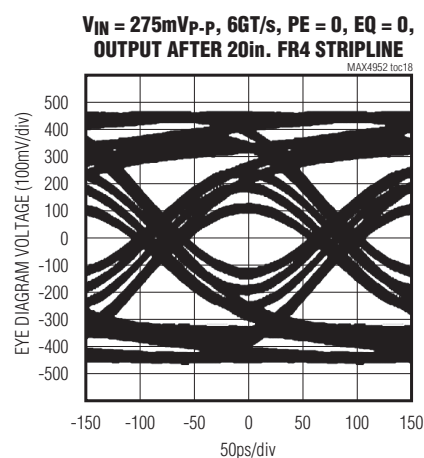
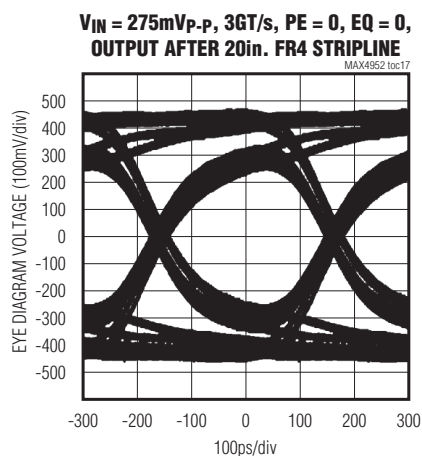
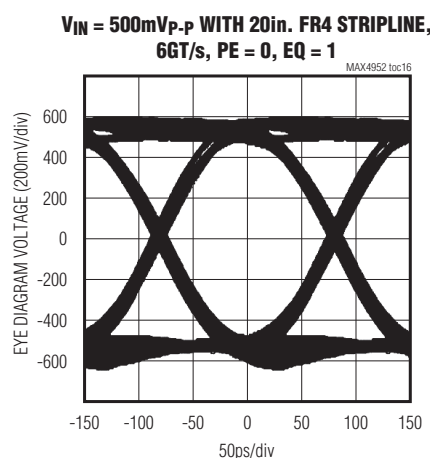
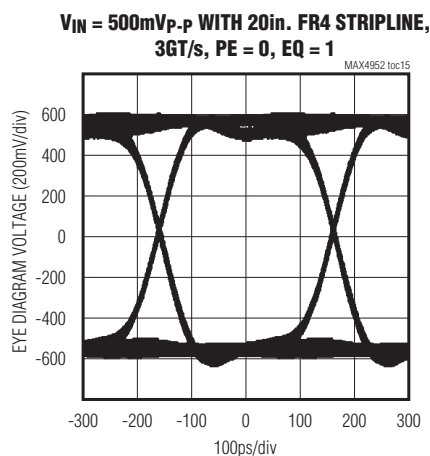
($V_{CC} = +3.3V$, $T_A = +25^\circ C$, all eye diagrams measured using K28.5 pattern.)



イコライザ機能付きの1.5/3.0/6.0GT/s SAS/SATAクワッドリドライバ

標準動作特性(続き)

($V_{CC} = +3.3V$, $T_A = +25^\circ C$, all eye diagrams measured using K28.5 pattern.)



イコライザ機能付きの1.5/3.0/6.0GT/s SAS/SATAクワッドリドライバ

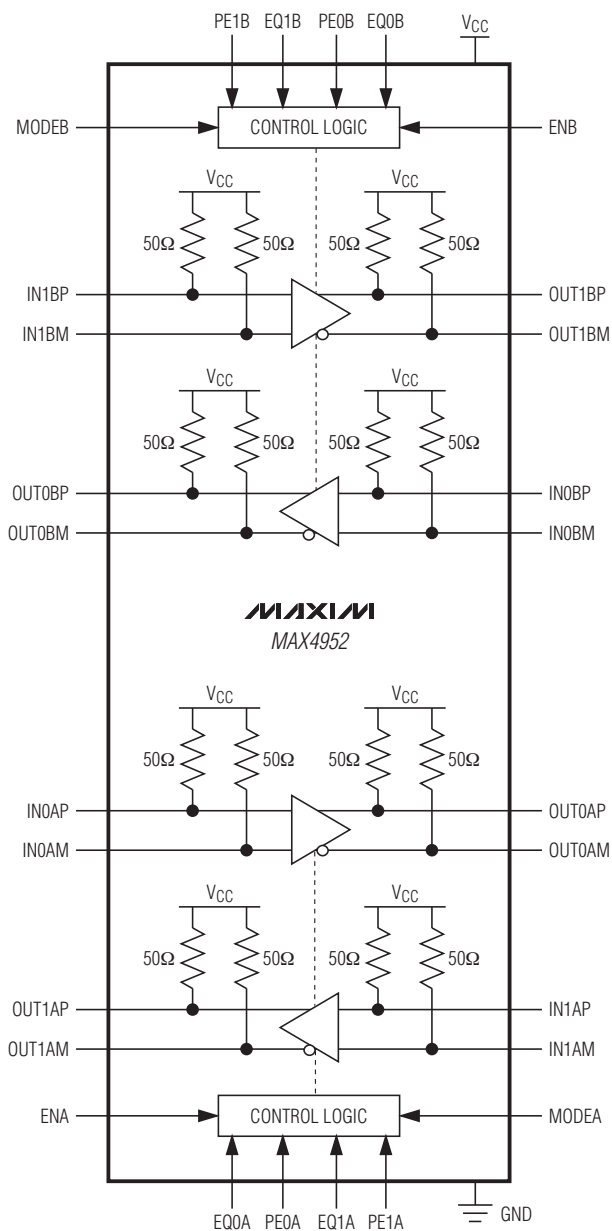
MAX4952

端子説明

端子	名称	機能
1	MODEB	OOBスレッショルド論理入力B。MODEBは、内部的にプルダウンされています。
2, 9, 16, 23, 30, 37	V _{CC}	正電源電圧入力。できるだけデバイスの近くで並列に接続した2.2μFと0.01μFのコンデンサで、GNDとV _{CC} をバイパスしてください。各V _{CC} ピンで推奨されます。
3, 6, 12, 15, 24, 27, 33, 36	GND	グランド
4	IN1BP	非反転入力1B
5	IN1BM	反転入力1B
7	OUT0BP	非反転出力0B
8	OUT0BM	反転出力0B
10	IN0AP	非反転入力0A
11	IN0AM	反転入力0A
13	OUT1AP	非反転出力1A
14	OUT1AM	反転出力1A
17	ENA	アクティブハイイネーブル入力A。AチャンネルをスタンバイモードにするにはENAをローに駆動してください。Aチャンネルを通常動作にするにはENAをハイに駆動してください。ENAIは、内部的にプルダウンされています。
18	EQ0A	チャンネル0A入力イコライザ論理入力。EQ0AIは、内部でプルダウンされています。
19	PE0A	チャンネル0A出力プリアンファシス論理入力。PE0AIは、内部でプルダウンされています。
20	EQ1A	チャンネル1A入力イコライザ論理入力。EQ1AIは、内部でプルダウンされています。
21	PE1A	チャンネル1A出力プリアンファシス論理入力。PE1AIは、内部でプルダウンされています。
22	MODEA	OOBスレッショルド論理入力A。MODEAIは、内部でプルダウンされています。
25	IN1AM	反転入力1A
26	IN1AP	非反転入力1A
28	OUT0AM	反転出力0A
29	OUT0AP	非反転出力0A
31	IN0BM	反転入力0B
32	IN0BP	非反転入力0B
34	OUT1BM	反転出力1B
35	OUT1BP	非反転出力1B
38	ENB	アクティブハイイネーブル入力B。BチャンネルをスタンバイモードにするにはENBをローに駆動してください。Bチャンネルを通常動作にするにはENBをハイに駆動してください。ENBIは、内部でプルダウンされています。
39	EQ0B	チャンネル0B入力イコライザ論理入力。EQ0BIは、内部でプルダウンされています。
40	PE0B	チャンネル0B出力プリアンファシス論理入力。PE0BIは、内部でプルダウンされています。
41	EQ1B	チャンネル1B入力イコライザ論理入力。EQ1BIは、内部でプルダウンされています。
42	PE1B	チャンネル1B出力プリアンファシス論理入力。PE1BIは、内部でプルダウンされています。
—	EP	エクスポーズドパッド。内部でGNDに接続されています。EPIは、適切な熱および電気的動作をさせるために、グランドプレーンに電気的に接続されなければなりません。EPを唯一のアース接続用として使用しないでください。

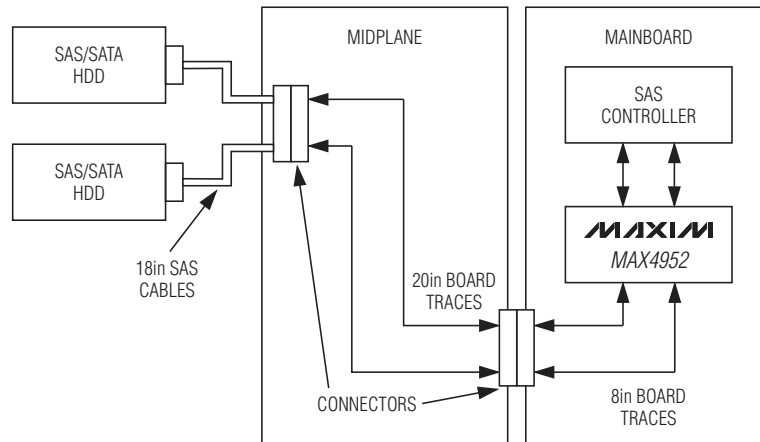
イコライザ機能付きの1.5/3.0/6.0GT/s SAS/SATAクワッドリドライバ

ファンクションダイアグラム



イコライザ機能付きの1.5/3.0/6.0GT/s SAS/SATAクワッドリドライバ

標準アプリケーション回路



MAX4952

イコライザ機能付きの1.5/3.0/6.0GT/s SAS/SATAクワッドリドライバ

詳細

MAX4952は、6.0GT/sまでのSASまたはSATA信号に有用な入力イコライザと出力プリアンパシス付きの4個の同一のリドライバから構成されています。

入出力終端

入力と出力は、内部で50ΩでV_{CC}に終端され(「ファンクションダイアグラム」を参照)、適切な動作をさせるためにSAS/SATAコントローラICとSAS/SATAデバイスに12nF (最大)のコンデンサを使用してAC結合しなければなりません。

イネーブル入力(ENA、ENB)

MAX4952は、2つのアクティブハイのイネーブル入力(ENA、ENB)を備えています。ENAとENBには、70kΩ (typ)の内部プルダウン抵抗があります。ENAまたはENBがローに駆動されるか、未接続のままにされる場合、AまたはBチャンネルは低消費電力スタンバイモードに入り、リドライバは動作不能になります。

チャンネルAまたはBを通常動作に設定するには、ENAまたはENBをハイに駆動してください(表1を参照)。

帯域外スレッショルドセクタ (MODEA、MODEB)

MAX4952は、高速の振幅検出回路によってフルOOB信号をサポートします。内部OOBスレッショルド(V_{SQ-DIFF})未満のOOB差動入力信号は、OFFとして検出されて、出力に伝わりません。これによって、システムが不必要な雑音への反応するのを防ぎます。V_{SQ-DIFF}より高いOOB差動入力信号はONとして検出され、出力に通過し、OOB信号はMAX4952に伝達されます。MODE入力の論理レベルは、V_{SQ-DIFF}をSASまたはSATA OOB信号に設定します(表2を参照)。MODEAとMODEBには、70kΩ (typ)の内部プルダウン抵抗があります。

表1. イネーブル入力(ENA、ENB)

ENA	ENB	CHANNEL 1A	CHANNEL 0A	CHANNEL 1B	CHANNEL 0B
0	0	STANDBY	STANDBY	STANDBY	STANDBY
0	1	STANDBY	STANDBY	ENABLED	ENABLED
1	0	ENABLED	ENABLED	STANDBY	STANDBY
1	1	ENABLED	ENABLED	ENABLED	ENABLED

表2. 帯域外のロジックスレッショルド(MODEA、MODEB)

MODEA	MODEB	CHANNEL 1A	CHANNEL 0A	CHANNEL 1B	CHANNEL 0B
0	0	SAS	SAS	SAS	SAS
0	1	SAS	SAS	SATA	SATA
1	0	SATA	SATA	SAS	SAS
1	1	SATA	SATA	SATA	SATA

イコライザ機能付きの1.5/3.0/6.0GT/s SAS/SATAクワッドリドライバ

MAX4952

入カイコライザ (EQ0A、EQ1A、EQ0B、EQ1B)

MAX4952は、各チャネルのイネーブル入カイコライザにコントロール論理入力(EQ0A、EQ1A、EQ0B、EQ1B)を備えているのが特長で、3dBのブーストを備えています(「Electrical Characteristics (電気的特性)」表のNote 4を参照)。入カイコライザをイネーブルするためには、EQ_をハイに駆動してください。入カイコライザをディセーブルにするにはEQ_をローに駆動してください(表3を参照)。EQ0A、EQ1A、EQ0BおよびEQ1Bには、70kΩ (typ)の内部プルダウン抵抗があります。

表3. 入カイコライザ(EQ0_、EQ1_)

EQ1_	EQ0_	CHANNEL 1_ (dB)	CHANNEL 0_ (dB)
0	0	0	0
0	1	0	3 (typ)
1	0	3 (typ)	0
1	1	3 (typ)	3 (typ)

出力プリアンファシス (PE0A、PE1A、PE0B、PE1B)

MAX4952は、どのチャネルでも出力プリアンファシスを可能にするためのコントロール論理入力(PE0A、PE1A、PE0B、PE1B)を特長とし、3dBのブーストを備えています。MAX4952の正確なプリアンファシス：移行信号はビット変化の後で増加し、したがって、プリアンファシスを使用されるとき信号の全体のエネルギー含有量が増加します。出力プリアンファシスをイネーブルにするには、PE_をハイに駆動してください。出力プリアンファシスをディセーブルにするには、PE_をローに駆動してください(表4を参照)。PE0A、PE1A、PE0BとPE1Bは、70kΩ (typ)の内部プルダウン抵抗があります。

表4. 出力プリアンファシス(PE0_、PE1_)

PE1_	PE0_	CHANNEL 1_ (dB)	CHANNEL 0_ (dB)
0	0	0	0
0	1	0	3 (typ)
1	0	3 (typ)	0
1	1	3 (typ)	3 (typ)

アプリケーション情報

エクスポーズドパッドパッケージ

エクスポーズドパッド、42ピンTQFNパッケージは、ICから除熱するための、極めて低い熱抵抗経路を備えていることを特長とします。MAX4952のエクスポーズドパッドは、適切な温度および電氣的動作をさせるために、GNDにはんだ付けする必要があります。エクスポーズドパッドパッケージの詳細について、マキシムのアプリケーションノート「HFAN-08.1: Thermal Considerations of QFN and Other Exposed-Paddle Packages」(英文)を参照してください。

レイアウト

MAX4952の高速入力と出力とのインターフェースに制御されたインピーダンス伝送線路を使用してください。V_{CC}にできるだけ近くに、2.2μFと0.01μFの電源バイパスコンデンサを配置してください。各V_{CC}ピンでの配置が推奨されます。

電源供給シーケンス

警告：表記された定格を越えた電圧によってデバイスに恒久的障害が起きるかもしれませんので絶対最大定格を超えないようにしてください。

適切な電源供給シーケンスは全てのデバイスに推薦されます。特に信号が電流制限されてない場合には、常に信号印加の前に、V_{CC}を印加してください。

チップ情報

PROCESS: BiCMOS

パッケージ

最新のパッケージ情報とランドパターンは、japan.maxim-ic.com/packagesをご参照ください。

パッケージタイプ	パッケージコード	ドキュメントNo.
42 TQFN-EP	T423590M-1	21-0181

マキシム・ジャパン株式会社

〒169-0051東京都新宿区西早稲田3-30-16(ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600

11