

イコライザ機能付きの1.5/3.0/6.0GT/s SAS/SATAデュアルリドライバ

概要

デュアルチャネルリドライバのMAX4952Aは、最高6.0GT/s (秒当りギガ転送)までSASまたはSATA信号の1本のフルレーンをリドライブするように設計されていて、単一の+3.3Vの電源で動作します。

MAX4952Aは、独立した入力イコライザと出力プリエンファシスの特徴とします。MAX4952Aは、入力で信号をイコライズして、デバイスの出力でプリエンファシスを行うことによって、レシーバーの信号完全性を高めます。SASとSATA OOB (帯域外)信号は、入力での高速振幅検出と、対応出力のスケルチを使用してサポートされます。

入力と出力は、全て内部的に50Ωで終端されており、SAS/SATAコントローラICとSAS/SATAデバイスをAC結合する必要があります。

MAX4952Aは、フロースルー配線でレイアウトが簡単な小型28ピンTQFNパッケージ(3.5mm x 5.5mm)で提供されます。このデバイスは、温度範囲0°C~+70°Cでの動作が保証されています。

アプリケーション

サーバー

データ記憶/ワークステーション

ドッキングステーション

特長

- ◆ 単一+3.3V電源動作
- ◆ 最高6.0GT/sまでのSAS Gen I/II
- ◆ 優れた反射減衰量
3.0GT/sで8dB
- ◆ SAS/SATA OOB (帯域外)信号をサポート
非常に高速なエントリとイグジットタイム
5ns (typ)
- ◆ 入出力50Ω終端抵抗内蔵
- ◆ 選択可能な入力イコライザ
0、3dB
- ◆ 標準1000mV_{p-p} (typ)出力
- ◆ 選択可能な出力プリエンファシス
0、3dB
- ◆ フロースルーレイアウト用インライン信号配線
- ◆ 省スペースのTQFNパッケージ(3.5mm x 5.5mm)

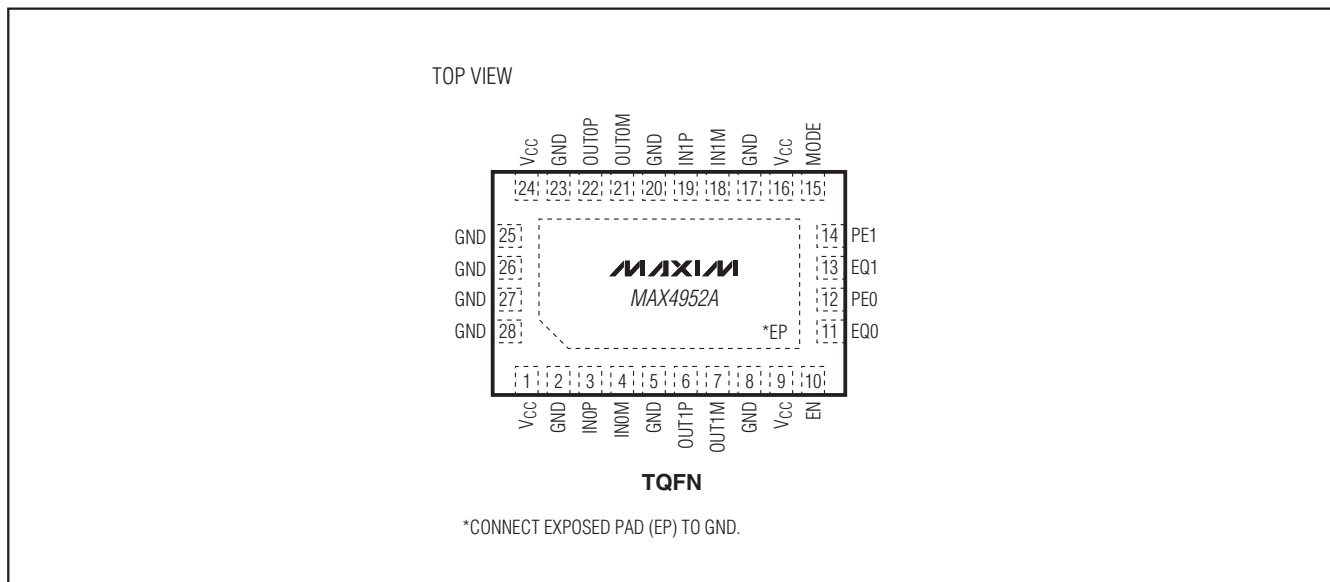
型番

PART	TEMP RANGE	PIN-PACKAGE
MAX4952ACTI+	0°C to +70°C	28 TQFN-EP*

+鉛(Pb)フリー/RoHS準拠のパッケージを表します。

*EP = エクスポーズドパッド

ピン配置



イコライザ機能付きの1.5/3.0/6.0GT/s SAS/SATAデュアルリドライバ

MAX4952A

ABSOLUTE MAXIMUM RATINGS

(Voltages referenced to GND.)

V _{CC}	-0.3V to +4.0V
All Other Pins.....	-0.3V to (V _{CC} + 0.3V)
Continuous Current (PE ₋ , EQ ₋ , MODE).....	±15mA
Peak Current (for 10kHz, 1% duty cycle) (IN ₋ , OUT ₋).....	±100mA
Continuous Power Dissipation (T _A = +70°C) 28-Pin TQFN (derate 28.6mW/°C above +70°C).....	2286mW

Junction-to-Case Thermal Resistance (θ_{JC}) (Note 1)

28-Pin TQFN.....	2.7°C/W
Junction-to-Ambient Thermal Resistance (θ _{JA}) (Note 1)	
28-Pin TQFN.....	35°C/W
Operating Temperature Range.....	0°C to +70°C
Storage Temperature Range.....	-55°C to +150°C
Junction Temperature.....	+150°C
Lead Temperature (soldering, 10s).....	+300°C

Note 1: Package thermal resistances were obtained using the method described in JEDEC specification JESD51-7, using a four-layer board. For detailed information on package thermal considerations, refer to www.maxim-ic.com/thermal-tutorial.

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V_{CC} = +3.0V to +3.6V, C_{COUPLE} = 12nF, R_L = 50Ω, T_A = 0°C to +70°C, unless otherwise noted. Typical values are at V_{CC} = +3.3V, T_A = +25°C.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Operating Power-Supply Range	V _{CC}		3.0		3.6	V
Operating Supply Current	I _{CC}	EQ ₋ = PE ₋ = GND		140	175	mA
		EQ ₋ = PE ₋ = V _{CC}		175	220	
Standby Supply Current	I _{STBY}	EN = GND		16	20	mA
Input Termination	R _{RX-SE}	Single-ended to V _{CC}	42.5		57.5	Ω
Output Termination	R _{TX-SE}	Single-ended to V _{CC}	42.5		57.5	Ω
AC PERFORMANCE						
Differential Input Return Loss (Note 3)	S _{DD11}	0.1GHz ≤ f ≤ 0.3GHz	-10			dB
		0.3GHz ≤ f ≤ 3.0GHz	-7.9			
		3.0GHz ≤ f ≤ 6.0GHz	0			
Common-Mode Input Return Loss (Note 3)	S _{CC11}	0.1GHz ≤ f ≤ 0.3GHz	-6			dB
		0.3GHz ≤ f ≤ 3.0GHz	-5			
		3.0GHz ≤ f ≤ 6.0GHz	0			
Differential Output Return Loss (Note 3)	S _{DD22}	0.1GHz ≤ f ≤ 0.3GHz	-10			dB
		0.3GHz ≤ f ≤ 3.0GHz	-7.9			
		3.0GHz ≤ f ≤ 6.0GHz	0			
Common-Mode Output Return Loss (Note 3)	S _{CC22}	0.1GHz ≤ f ≤ 0.3GHz	-6			dB
		0.3GHz ≤ f ≤ 3.0GHz	-5			
		3.0GHz ≤ f ≤ 6.0GHz	0			
Differential Input Voltage	V _{IN-DIFF}	SAS 1.5, 3.0, or 6.0GT/s MODE = GND	275		1600	mV _{P-P}
		SATA 1.5, 3.0, or 6.0GT/s MODE = V _{CC}	225		1600	
Input Equalization	EQ	EQ ₋ = V _{CC} (Note 4)		3		dB
Differential Output Voltage	V _{OUT-DIFF}	f = 750MHz, PE ₋ = GND	800		1200	mV _{P-P}
Output Preemphasis	PE	PE ₋ = V _{CC} , Figure 1		3		dB
Propagation Delay	t _{PD}	PE ₋ = EQ ₋ = GND		300		ps
Output Transition Time	T _{TX-RF}	PE ₋ = GND, 20% to 80%	30			ps

イコライザ機能付きの1.5/3.0/6.0GT/s SAS/SATAデュアルリドライバ

MAX4952A

ELECTRICAL CHARACTERISTICS (continued)

(V_{CC} = +3.0V to +3.6V, C_{COUPLE} = 12nF, R_L = 50Ω, T_A = 0°C to +70°C, unless otherwise noted. Typical values are at V_{CC} = +3.3V, T_A = +25°C.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Differential Output Skew Same Pair	T _{SK}			10		ps
Deterministic Jitter	T _{DJ}	K28.5 pattern, 6.0GT/s, PE ₋ = EQ ₋ = GND (Note 3)			20	pSP-P
Random Jitter	T _{RJ}	D10.2 pattern, 6.0GT/s, PE ₋ = EQ ₋ = GND			1.5	pSRMS
OOB Squelch Threshold	V _{SQ-DIFF}	MODE = GND, f = 0.75GHz	120		220	mVP-P
		MODE = V _{CC} , f = 0.75GHz	50		150	
OOB Squelch Entry Time	T _{OOB,SQ}	f = 0.75GHz (Note 3)			5	ns
OOB Squelch Exit Time	T _{OOB,EX}	f = 0.75GHz (Note 3)			9	ns
OOB Differential Offset Delta	ΔV _{OOB,DIFF}	Difference between OOB and active-mode output offset	-50		+50	mV
OOB Common-Mode Offset Delta	ΔV _{OOB,CM}	Difference between OOB and active-mode output common-mode voltage	-30		+30	mV
OOB Output Disable	V _{OOB,OUT}	OOB disabled output level			30	mVP-P
CONTROL LOGIC INPUTS						
Input Logic-High	V _{IH}		1.4			V
Input Logic-Low	V _{IL}				0.6	V
Input Logic Hysteresis	V _{HYST}			75		mV
Input Leakage Current	I _{IN}	V _{CC} = +3.3V, V _{IN} = +0.5V or +1.5V	-50		+50	μA

Note 2: All devices are 100% production tested at T_A = +70°C. All temperature limits are guaranteed by design.

Note 3: Guaranteed by design.

Note 4: EQ (input equalization) as employed in this device refers to the equivalent of adding preemphasis before the input. For example, input EQ of 3dB would show the same waveform as output PE of 3dB (see Figure 1).

タイミング図

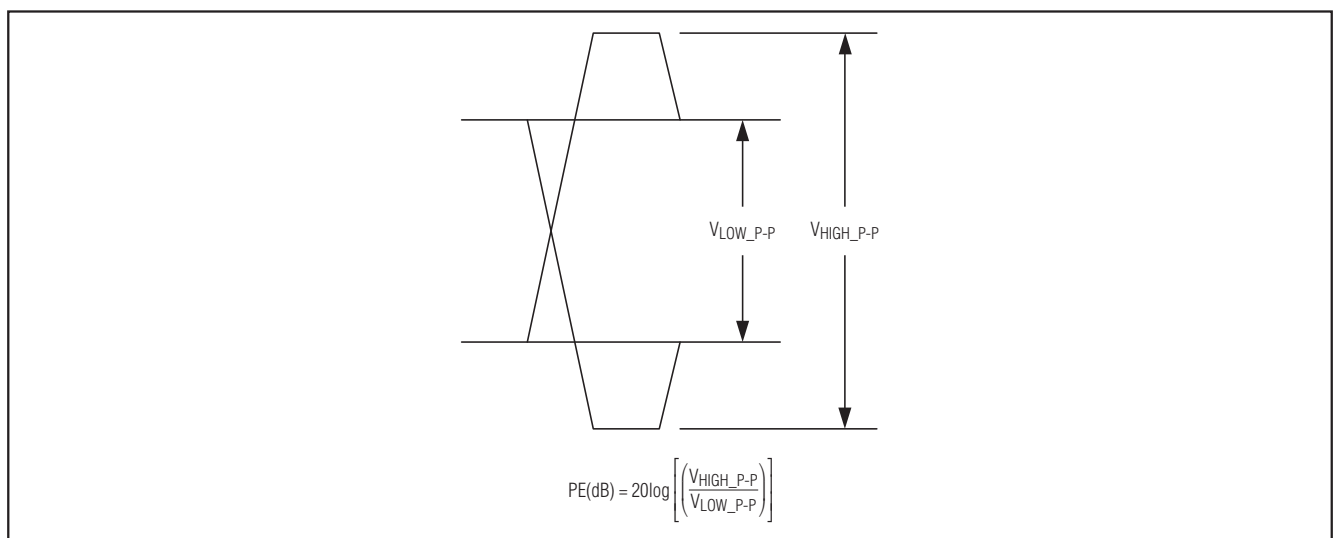


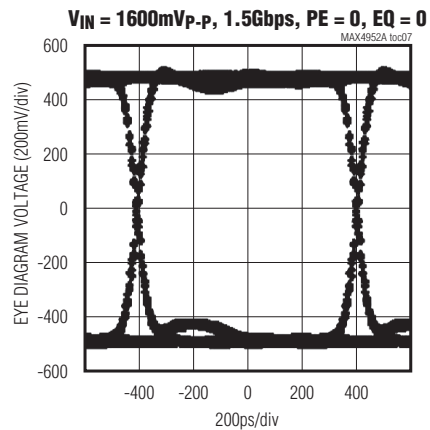
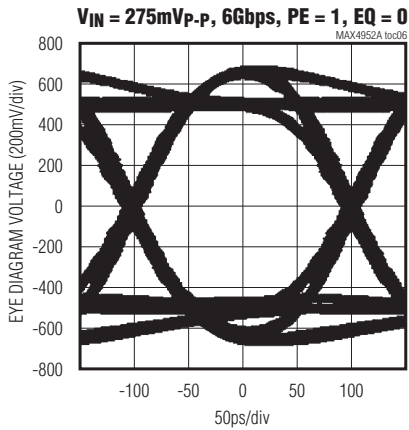
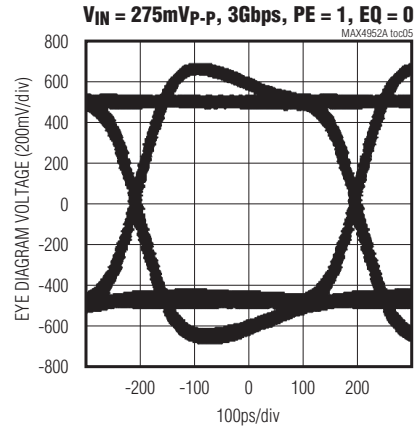
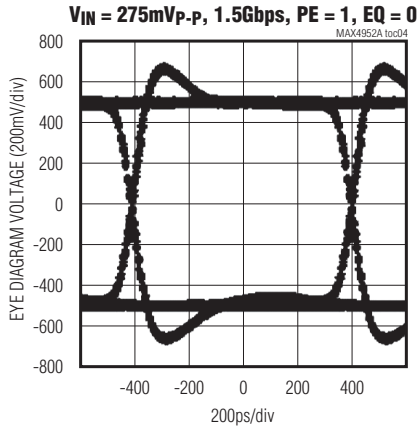
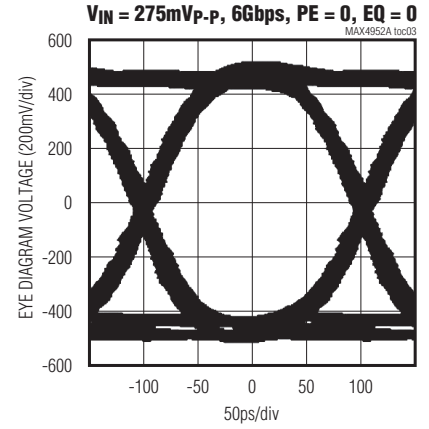
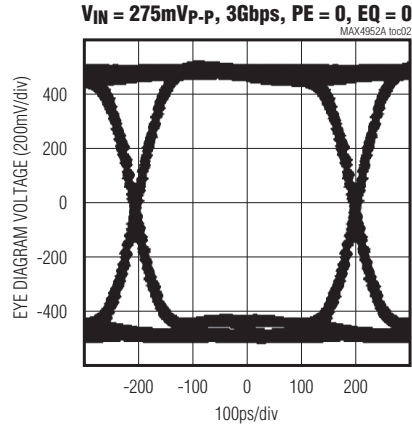
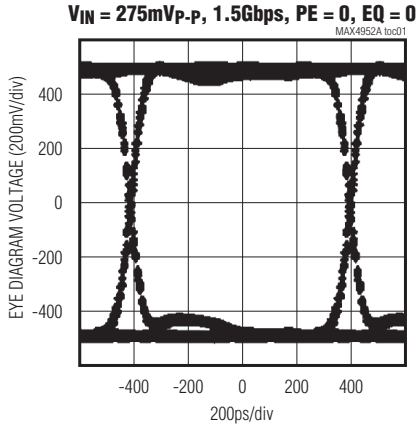
図1. 出力プリエンファシス

イコライザ機能付きの1.5/3.0/6.0GT/s SAS/SATAデュアルリドライバ

MAX4952A

標準動作特性

($V_{CC} = +3.3V$, $T_A = +25^\circ C$, all eye diagrams measured using K28.5 pattern.)

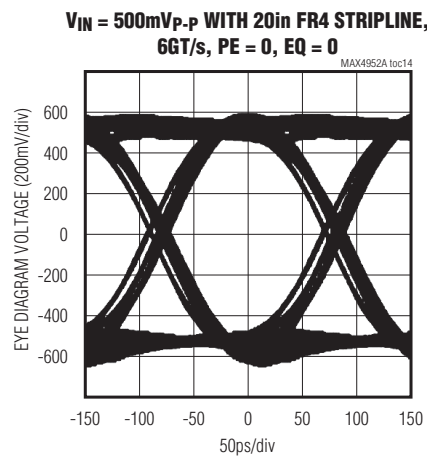
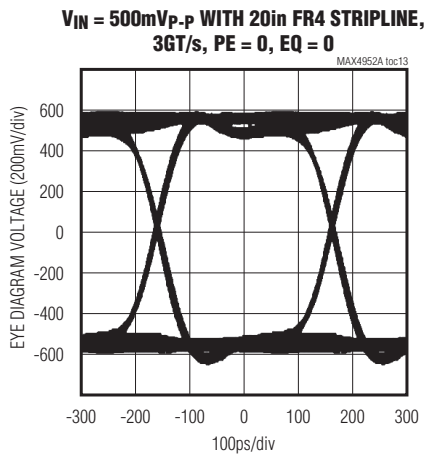
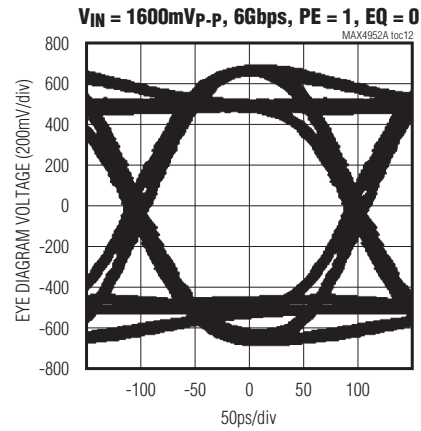
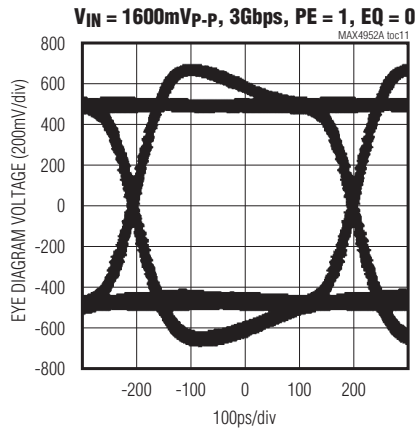
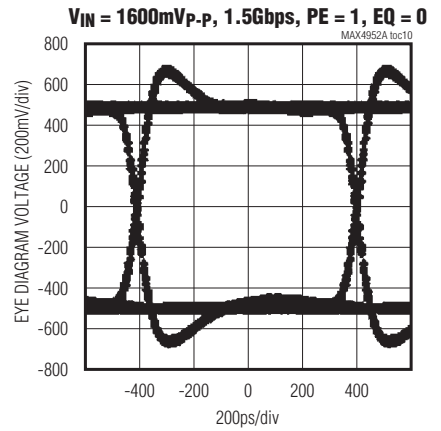
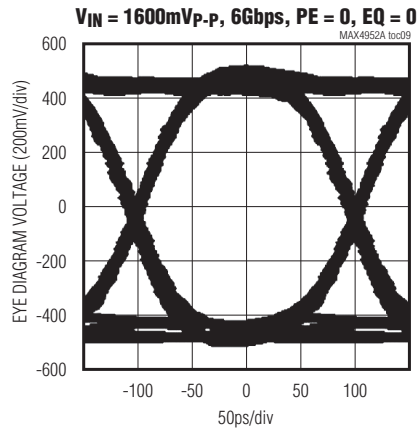
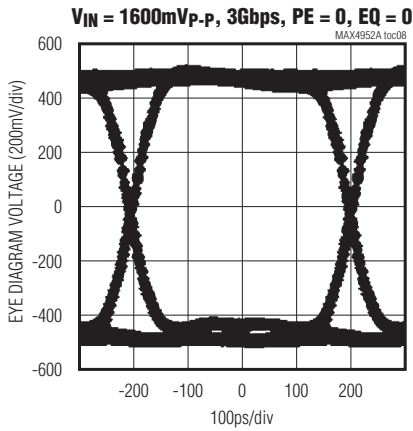


イコライザ機能付きの1.5/3.0/6.0GT/s SAS/SATAデュアルリドライバ

MAX4952A

標準動作特性(続き)

($V_{CC} = +3.3V$, $T_A = +25^\circ C$, all eye diagrams measured using K28.5 pattern.)

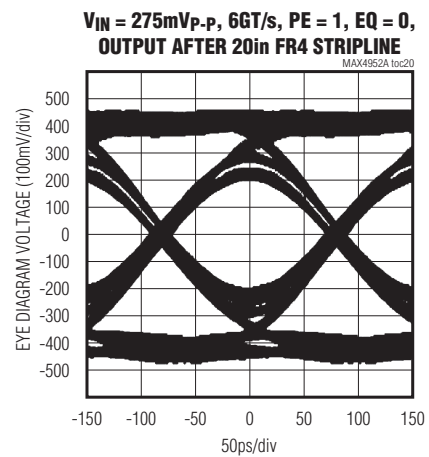
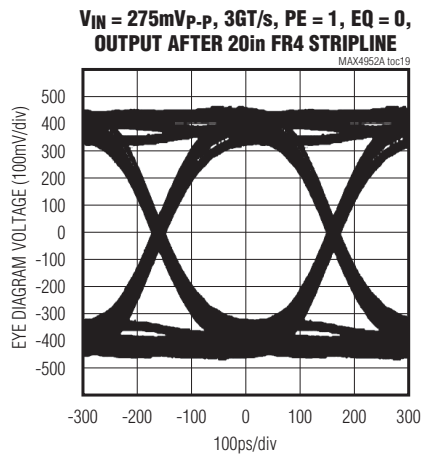
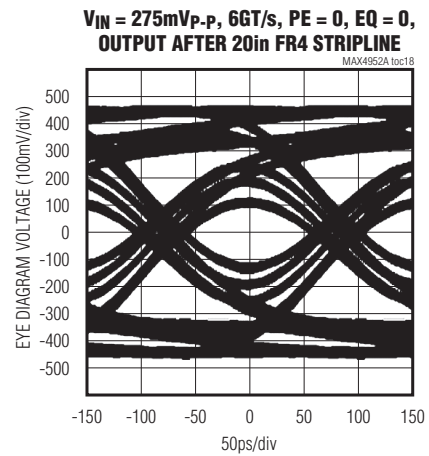
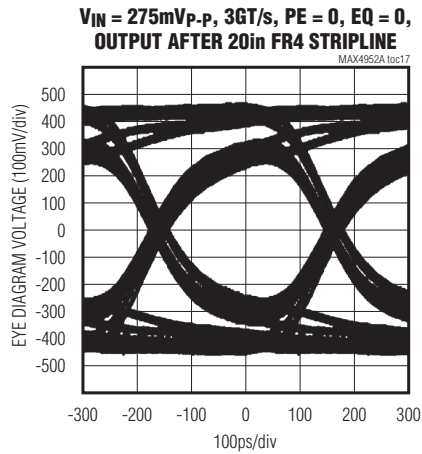
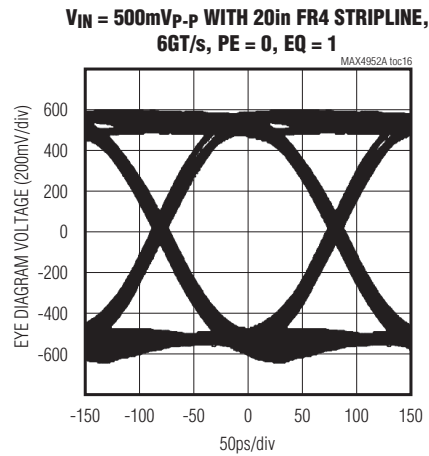
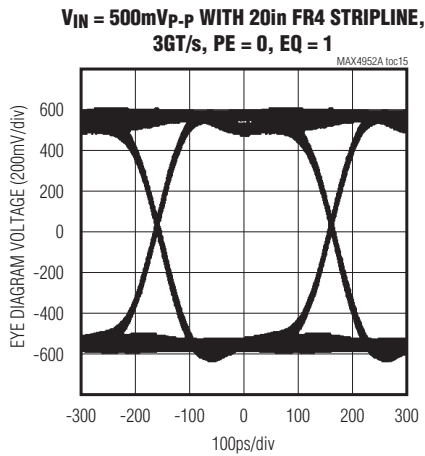


イコライザ機能付きの1.5/3.0/6.0GT/s SAS/SATAデュアルリドライバ

MAX4952A

標準動作特性(続き)

(V_{CC} = +3.3V, T_A = +25°C, all eye diagrams measured using K28.5 pattern.)



イコライザ機能付きの1.5/3.0/6.0GT/s SAS/SATAデュアルリドライバ

MAX4952A

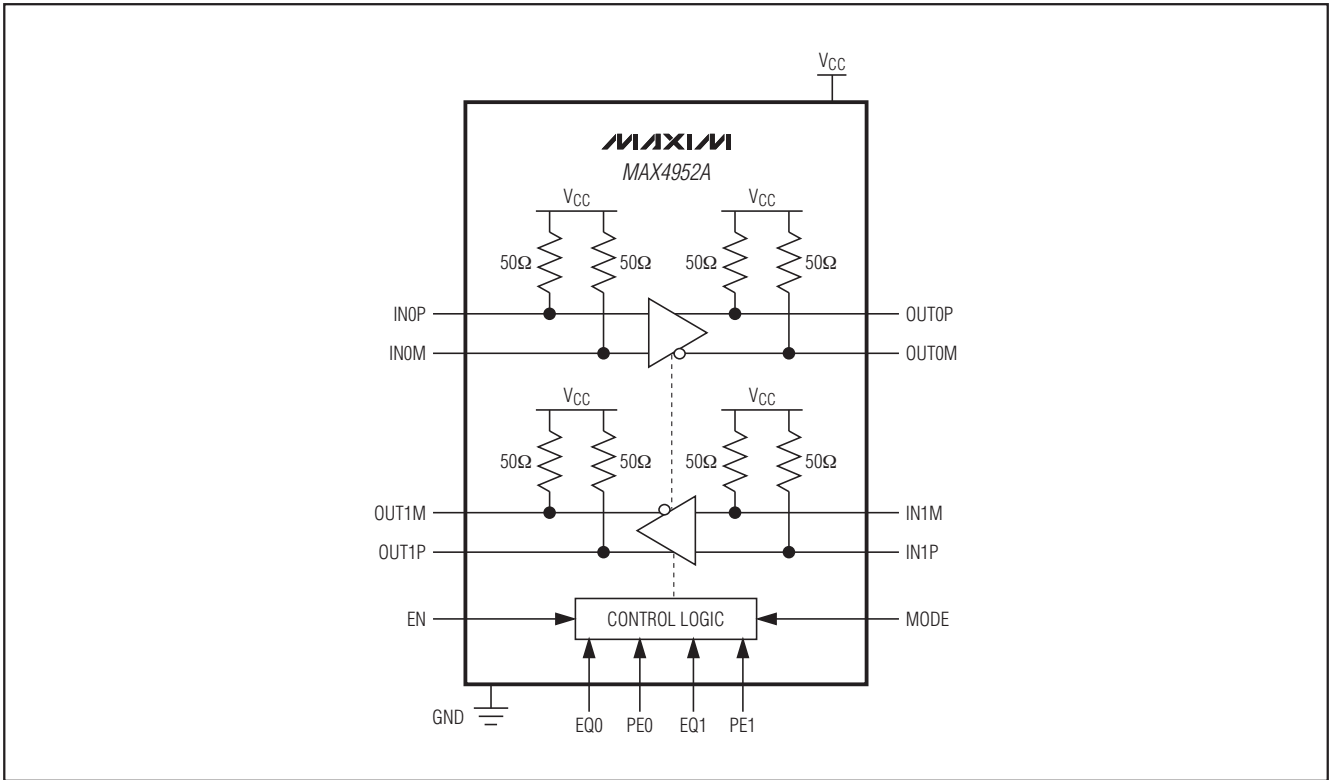
端子説明

端子	名称	機能
1, 9, 16, 24	VCC	正電源電圧入力。並列の2.2 μ Fと0.01 μ Fのコンデンサによってデバイスにできるだけ近くでVCCからGNDへバイパスしてください、各VCC端子で推薦されます。
2, 5, 8, 17, 20, 23, 25-28	GND	グラウンド
3	IN0P	非反転入力0
4	IN0M	反転入力0
6	OUT1P	非反転出力1
7	OUT1M	反転出力1
10	EN	アクティブハイネーブル入力。デバイスをスタンバイモードにするには、ENをローに駆動してください。通常動作にするにはENをハイに駆動してください。ENは、内部的にプルダウンされています。
11	EQ0	チャンネル0入力イコライザ理論入力。EQ0は、内部的にプルダウンされています。
12	PE0	チャンネル0出力プリエンファシス理論入力。PE0は、内部的にプルダウンされています。
13	EQ1	チャンネル1入力イコライザ理論入力。EQ1は、内部的にプルダウンされています。
14	PE1	チャンネル1出力プリエンファシス理論入力。PE1は、内部的にプルダウンされています。
15	MODE	OOBスレッショルド理論入力。MODEは、内部的にプルダウンされています。
18	IN1M	反転入力1
19	IN1P	非反転入力1
21	OUT0M	反転出力0
22	OUT0P	非反転出力0
—	EP	エクスポーズドパッド。内部でGNDに接続されています。EPは、適切な熱および電氣的動作をさせるために、グラウンドプレーンに電氣的に接続されなければなりません。EPを唯一のアース接続用として使用しないでください。

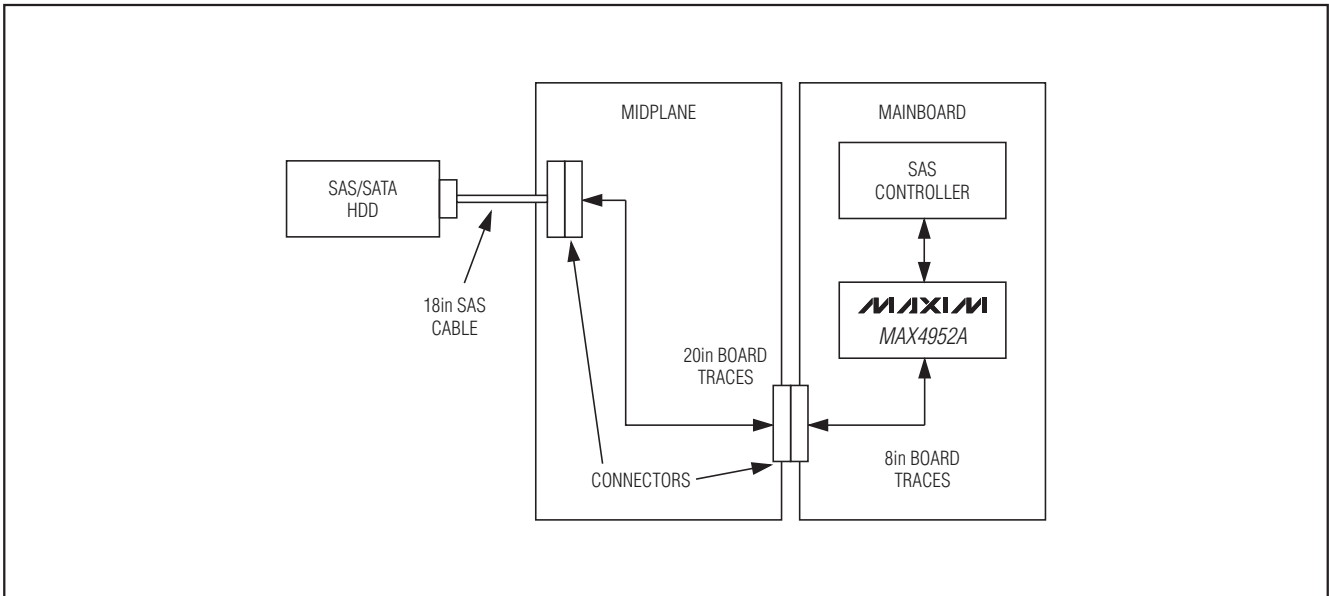
イコライザ機能付きの1.5/3.0/6.0GT/s SAS/SATAデュアルリドライバ

MAX4952A

ファンクションダイアグラム



標準アプリケーション回路



イコライザ機能付きの1.5/3.0/6.0GT/s SAS/SATAデュアルリドライバ

MAX4952A

詳細

MAX4952Aは、最高6.0GT/s信号のSASまたはSATAに有用な入カイコライザと出力プリアンファシス付きの同一の2個のリドライバから構成されています。

入出力終端

入力と出力は、内部で50ΩでV_{CC}に終端されていて(「ファンクションダイアグラム」を参照)、適切な動作のためにSAS/SATAコントローラICとSAS/SATAデバイスの間を12nF(最大)のコンデンサを使用してAC結合されなければなりません。

イネーブル入力(EN)

MAX4952Aは、アクティブハイのイネーブル入力(EN)を備えています。ENには、70kΩ (typ)の内部プルダウン抵抗があります。ENがローに駆動されるかまたは未接続の場合、MAX4952Aは低出力スタンバイモードに入り、リドライバはディセーブルになります。通常動作にするには、ENをハイに駆動してください。

帯域外スレッショルドセクタ(MODE)

MAX4952Aは、高速の振幅検出回路によってフルOOB信号をサポートします。内部OOBスレッショルド(V_{SQ-DIFF})未満のOOB差動入力信号は、OFFとして検出されて、出力に伝わりません。これによって、システムが不必要な雑音へ反応するのが防げます。V_{SQ-DIFF}より高いOOB差動入力信号はONとして検出され、出力に通過し、OOB信号はMAX4952Aに伝達されます。MODE入力の論理レベルは、V_{SQ-DIFF}をSASまたはSATA OOB信号に設定します(表1を参照)。MODEは、70kΩ (typ)の内部プルダウン抵抗があります。

表1. 帯域外のロジックスレッショルド(MODE)

MODE	OOB MODE
0	SAS
1	SATA

入カイコライザ(EQ0、EQ1)

MAX4952Aは、各チャンネルにイネーブル入カイコライザのコントロール論理入力(EQ0、EQ1)を持つことを特徴とし、3dBのブーストを備えています(「Electrical Characteristics (電気的特性)」表のNote 4を参照)。チャンネル0またはチャンネル1の入カイコライザをイネーブルするには、EQ0またはEQ1をハイに駆動してください。チャンネル0またはチャンネル1の入カイコライザをディセーブルにするには、EQ0またはEQ1をローに駆動してください(表2を参照)。EQ0とEQ1には、70kΩ (typ)の内部プルダウン抵抗があります。

表2. 入カイコライザ(EQ0、EQ1)

EQ1	EQ0	CHANNEL 1 (dB)	CHANNEL 0 (dB)
0	0	0	0
0	1	0	3 (typ)
1	0	3 (typ)	0
1	1	3 (typ)	3 (typ)

出力プリアンファシス(PE0、PE1)

MAX4952Aは、どのチャンネルの出力プリアンファシスもイネーブルするためのコントロール論理入力(PE0、PE1)を持つのを特長とし、3dBのブーストを備えています。MAX4952Aは正確なプリアンファシスを行い、それで移行信号はビット変化の後で増加し、したがって、プリアンファシスが使用されるとき信号の全体のエネルギー含有量が増加します。チャンネル0またはチャンネル1で出力プリアンファシスをイネーブルするには、PE0またはPE1をハイに駆動してください。チャンネル0またはチャンネル1で出力プリアンファシスをディセーブルにするには、PE0またはPE1をローに駆動してください(表3を参照)。PE0とPE1には、70kΩ (typ)の内部プルダウン抵抗があります。

表3. 出力プリアンファシス(PE0、PE1)

PE1	PE0	CHANNEL 1 (dB)	CHANNEL 0 (dB)
0	0	0	0
0	1	0	3 (typ)
1	0	3 (typ)	0
1	1	3 (typ)	3 (typ)

イコライザ機能付きの1.5/3.0/6.0GT/s SAS/SATAデュアルリドライバ

MAX4952A

アプリケーション情報

エクスポーズドパッドパッケージ

エクスポーズドパッド、28ピンTQFNパッケージは、ICから除熱するための、極めて低い熱抵抗経路を備えることを特長とします。MAX4952Aのエクスポーズドパッドは、適切な温度および電気的動作をさせるために、GNDにはんだ付けする必要があります。エクスポーズドパッドパッケージの詳細について、マキシムのアプリケーションノート「HFAN-08.1: Thermal Considerations of QFN and Other Exposed-Paddle Packages」(英文)を参照してください。

レイアウト

MAX4952Aの高速入力と出力とのインターフェースに制御されたインピーダンス伝送線路を使用してください。V_{CC}にできるだけ近くに、2.2 μ Fと0.01 μ Fの電源バイパスコンデンサを配置してください。各V_{CC}ピンでの配置が推薦されます。

電源供給シーケンス

警告:表記された定格を越えた電圧によってデバイスに恒久的障害が起きるかもしれませんので絶対最大定格を超えないようにしてください。

適切な電源供給シーケンスは全てのデバイスに推薦されます。特に信号が電流制限されていない場合には、常に信号印加の前に、V_{CC}を印加してください。

チップ情報

PROCESS: BiCMOS

パッケージ

最新のパッケージ情報とランドパターンは、japan.maxim-ic.com/packagesをご参照ください。

パッケージタイプ	パッケージコード	ドキュメントNo.
28 TQFN	T283555-1	21-0184

マキシム・ジャパン株式会社

〒169-0051東京都新宿区西早稲田3-30-16(ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

10 **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600**