

# 入カイコライゼーションおよびプリアンファシス内蔵、 SATA I/II/III双方向リドライバ

## 概要

デュアルチャネルバッファMAX4951BEは、シリアルATA (SATA) I、SATA II、およびSATA III信号の再駆動に最適であり、 $\pm 8\text{kV}$ ヒューマンボディモデル(HBM)の高い静電気放電(ESD)保護を備えています。MAX4951BEはマザーボード上のほぼ任意の場所に配置することができるため、ボードの損失に対処してeSATA対応の信号レベルを生成することが可能です。このデバイスはSATA仕様v.2.6 (ゴールドスタンダード)に準拠するとともに、PCBとeSATAコネクタの損失に対処します。

MAX4951BEは、電力に敏感なアプリケーションに適する非常に低いスタンバイ電流を特長としています。このデバイスはハードウェアSATAドライブケーブル検出を備えており、スタンバイモードでは電力を低い値に保ちます。またこのデバイスは、入力信号が存在しない場合に電力消費を低減するチャネル別の動的なパワーダウンモードも備えています。

MAX4951BEは完全な出力レベルを再確立することによってレシーバにおける信号の完全性を維持し、入力カイコライゼーションの提供によって総システムジッタ(TJ)の低減が可能です。このデバイスは、より長いトレース長でのSATA出力の駆動またはeSATA仕様への適合のために、チャネル別のデジタルプリアンファシス制御を備えています。入力における高速OOB (Out-Of-Band)信号検出および対応する出力におけるスケルチの使用によって、SATA OOB信号方式がサポートされます。入力および出力はすべて内部で50 $\Omega$ 終端されており、SATAコントローラICおよびSATAデバイスに対してAC結合する必要があります。

MAX4951BEは+3.3V (typ)単一電源で動作して、レイアウトを容易にするフロースルートレースを備えた小型、4mm x 4mmのTQFNパッケージで提供されます。このデバイスは0 $^{\circ}\text{C}$  ~ +70 $^{\circ}\text{C}$ の動作温度範囲での動作が保証されています。

## アプリケーション

ラップトップコンピュータ  
サーバ  
デスクトップコンピュータ  
ドッキングステーション  
データストレージ/ワークステーション

## 特長

- ◆ +3.3V単一電源動作
- ◆ 低電力、500 $\mu\text{A}$  (typ) eSATAケーブル検出
- ◆ ドライブ検出
- ◆ ダイナミックパワーリダクション  
アクティブモードでの電力消費を低減
- ◆ 固定入カイコライゼーション  
デバイスへのトレースを長くすることが可能
- ◆ 選択可能な出力プリアンファシス  
出力アイの改善
- ◆ SATA I (1.5Gbps)およびSATA II (3.0Gbps)準拠
- ◆ SATA III (6.0Gbps)対応可能
- ◆ SATA I、II入力/出力反射減衰量マスク適合
- ◆ eSATA出力レベルをサポート
- ◆ SATA OOB信号方式サポート
- ◆ OOB検出: 8ns (max)
- ◆ 入力/出力50 $\Omega$ 終端抵抗内蔵
- ◆ フロースルーレイアウトのためのインライン信号トレース
- ◆ エクスポートパッドを備えた省スペース、  
4mm x 4mm TQFNパッケージ
- ◆ すべての端子を高ESD保護:  $\pm 8\text{kV}$  (HBM)

## 型番

PART	TEMP RANGE	PIN-PACKAGE	TOP MARK
MAX4951BECTP+	0 $^{\circ}\text{C}$ to +70 $^{\circ}\text{C}$	20 TQFN-EP*	ABD

+は鉛(Pb)フリー/RoHS準拠のパッケージを表します。

\*EP = エクスポートパッド

# 入カイコライゼーションおよびプリエンファシス内蔵、 SATA I/II/III双方向リドライバ

## ABSOLUTE MAXIMUM RATINGS

(All voltages referenced to GND unless otherwise noted.)  
 $V_{CC}$  ..... -0.3V to +4.0V  
 $A_{INP}$ ,  $A_{INM}$ ,  $B_{INP}$ ,  $B_{INM}$ ,  $\overline{C_{AD}}$ ,  
 $PA$ ,  $PB$  (Note 1) ..... -0.3V to ( $V_{CC}$  +0.4V)  
 Short-Circuit Output Current  
 ( $B_{OUTP}$ ,  $B_{OUTM}$ ,  $A_{OUTP}$ ,  $A_{OUTM}$ ) .....  $\pm 30mA$   
 Continuous Current at Inputs  
 ( $A_{INP}$ ,  $A_{INM}$ ,  $B_{INP}$ ,  $B_{INM}$ ) .....  $\pm 5mA$   
 Continuous Power Dissipation ( $T_A = +70^\circ C$ )  
 20-Pin TQFN (derate 25.6mW/ $^\circ C$  above  $+70^\circ C$ ) ..... 2051mW

ESD Protection on All Pins (HBM) .....  $\pm 8kV$   
 Junction-to-Case Thermal Resistance  
 $\theta_{JC}$  (Note 2) .....  $+6^\circ C/W$   
 Junction-to-Ambient Thermal Resistance  
 $\theta_{JA}$  (Note 2) .....  $+39^\circ C/W$   
 Operating Temperature Range .....  $0^\circ C$  to  $+70^\circ C$   
 Storage Temperature Range .....  $-55^\circ C$  to  $+150^\circ C$   
 Lead Temperature (soldering, 10s) .....  $+300^\circ C$

**Note 1:** All I/O pins are clamped by internal diodes.

**Note 2:** Package thermal resistances were obtained using the method described in JEDEC specification JESD51-7, using a four-layer board. For detailed information on package thermal considerations, refer to [japan.maxim-ic.com/thermal-tutorial](http://japan.maxim-ic.com/thermal-tutorial).

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

## ELECTRICAL CHARACTERISTICS

( $V_{CC} = +3.0V$  to  $+3.6V$ ,  $C_L = 12nF$ ,  $R_L = 50\Omega$ ,  $T_A = 0^\circ C$  to  $+70^\circ C$ , unless otherwise noted. Typical values are at  $V_{CC} = +3.3V$ ,  $T_A = +25^\circ C$ .) (Note 3)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Operating Power-Supply Range	$V_{CC}$		3.0		3.6	V
Operating Supply Current	$I_{CC}$	$PA = PB = V_{CC}$ ; D10.2 pattern, $f = 1.5Gbps$		77	92	mA
		$PA = PB = GND$ ; D10.2 pattern, $f = 1.5Gbps$		62	76	
Average Supply Current in Normal Operation		Duty cycle is 25% active, 75% idle; D10.2 pattern		Preemphasis on	30	mA
				Preemphasis off	26	
Standby Supply Current	$I_{STBY}$	$EN = GND$ or $\overline{C_{AD}} = V_{CC}$		500	750	$\mu A$
Dynamic Power-Down Current	$I_{DYNPD}$			14	20	mA
Single-Ended Input Resistance	$Z_{RX-SE-DC}$	Single-ended to $V_{CC}$ (Note 4)	40	50		$\Omega$
Differential Input Resistance	$Z_{RX-DIFF-DC}$	(Note 4)	85	100	115	$\Omega$
Single-Ended Output Resistance	$Z_{TX-SE-DC}$	Single-ended to $V_{CC}$ (Note 4)	40	50		$\Omega$
Differential Output Resistance	$Z_{TX-DIFF-DC}$	(Note 4)	85	100	115	$\Omega$
<b>AC PERFORMANCE</b>						
Differential Input Return Loss (Notes 4, 5)	$RL_{RX-DIFF}$	$f = 150MHz$ to $300MHz$	18			dB
		$f = 300MHz$ to $600MHz$	14			
		$f = 600MHz$ to $1200MHz$	10			
		$f = 1.2GHz$ to $2.4GHz$	8			
		$f = 2.4GHz$ to $3.0GHz$	3			
		$f = 3.0GHz$ to $5.0GHz$	1			

# 入カイコライゼーションおよびプリエンファシス内蔵、 SATA I/II/III双方向リドライバ

MAX4951BE

## ELECTRICAL CHARACTERISTICS (continued)

(V<sub>CC</sub> = +3.0V to +3.6V, C<sub>L</sub> = 12nF, R<sub>L</sub> = 50Ω, T<sub>A</sub> = 0°C to +70°C, unless otherwise noted. Typical values are at V<sub>CC</sub> = +3.3V, T<sub>A</sub> = +25°C.) (Note 3)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Common-Mode Input Return Loss (Notes 4, 5)	RLRX-CM	f = 150MHz to 300MHz	5			dB
		f = 300MHz to 600MHz	5			
		f = 600MHz to 1200MHz	2			
		f = 1.2GHz to 2.4GHz	1			
		f = 2.4GHz to 3.0GHz	1			
		f = 3.0GHz to 5.0GHz	1			
Differential Output Return Loss (Notes 4, 5)	RLTX-DIFF	f = 150MHz to 300MHz	14			dB
		f = 300MHz to 600MHz	8			
		f = 600MHz to 1200MHz	6			
		f = 1.2GHz to 2.4GHz	6			
		f = 2.4GHz to 3.0GHz	3			
		f = 3.0GHz to 5.0GHz	1			
Common-Mode Output Return Loss (Notes 4, 5)	RLTX-CM	f = 150MHz to 300MHz	8			dB
		f = 300MHz to 600MHz	5			
		f = 600MHz to 1200MHz	2			
		f = 1.2GHz to 2.4GHz	1			
		f = 2.4GHz to 3.0GHz	1			
		f = 3.0GHz to 5.0GHz	1			
Common-Mode to Differential Input Return Loss (Notes 4, 5)	RLRX-CM-DM	f = 150MHz to 300MHz	30			dB
		f = 300MHz to 600MHz	20			
		f = 600MHz to 1200MHz	10			
		f = 1.2GHz to 2.4GHz	10			
		f = 2.4GHz to 3.0GHz	4			
		f = 3.0GHz to 5.0GHz	4			
Common-Mode to Differential Output Return Loss (Notes 4, 5)	RLTX-CM-DM	f = 150MHz to 300MHz	30			dB
		f = 300MHz to 600MHz	30			
		f = 600MHz to 1200MHz	20			
		f = 1.2GHz to 2.4GHz	10			
		f = 2.4GHz to 3.0GHz	4			
		f = 3.0GHz to 5.0GHz	4			
Differential Input Signal Range	V <sub>RX-DFF-PP</sub>	SATA I, SATA II (Note 4)		225	1600	mV <sub>P-P</sub>
Differential Output Swing	V <sub>TX-DFF-PP</sub>	f = 750MHz (Note 4)	PA = PB = GND		425 525 625	mV <sub>P-P</sub>
Output Preemphasis	T <sub>X-DFF-PP-PE<sub>DB</sub></sub>	f = 750MHz	PA = PB = V <sub>CC</sub>		2.8	dB
Input Equalization		V <sub>RX-DFF-PP</sub> = 300mV <sub>P-P</sub> , t <sub>IN,RISE/FALL</sub> = 20ps		2.7		dB
Preemphasis Time Period	t <sub>PE</sub>	f = 750MHz	PA = PB = V <sub>CC</sub>		150	ps
Propagation Delay	t <sub>PD</sub>			150		ps

# 入カイコライゼーションおよびプリエンファシス内蔵、 SATA I/II/III双方向リドライバ

## ELECTRICAL CHARACTERISTICS (continued)

(V<sub>CC</sub> = +3.0V to +3.6V, C<sub>L</sub> = 12nF, R<sub>L</sub> = 50Ω, T<sub>A</sub> = 0°C to +70°C, unless otherwise noted. Typical values are at V<sub>CC</sub> = +3.3V, T<sub>A</sub> = +25°C.) (Note 3)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Output Rise/Fall Time (Notes 5, 6)	t <sub>R</sub> , t <sub>F</sub>	PA = PB = GND SATA I/II (Note 7)	67		130	ps
		PA = PB = GND SATA III (Note 8)	40		68	
Deterministic Jitter (Notes 5, 9)	t <sub>TX-DJ-DD</sub>	PA = PB = GND			20	psp-p
Random Jitter (Notes 5, 9)	t <sub>TX-RJ-DD</sub>	PA = PB = GND			1.5	psRMS
OOB Detector Threshold		SATA OOB pattern, f = 750MHz	50		150	mVp-p
OOB Output Startup/Shutdown Time		(Note 10)		4	8	ns
OOB Differential-Offset Delta	ΔV <sub>OOB,DIFF</sub>	Difference between OOB and active-mode output offset	-120		120	mV
OOB Common-Mode Delta	ΔV <sub>OOB,CM</sub>	Difference between OOB and active common-mode voltage	-15		+15	mV
OOB Output Disable	V <sub>OOB,OUT</sub>	V <sub>IN</sub> < 50mVp-p, output voltage in squelch			30	mVp-p
<b>LOGIC INPUT</b>						
Input Logic-High	V <sub>IH</sub>		1.4			V
Input Logic-Low	V <sub>IL</sub>				0.6	V
Input Logic Hysteresis	V <sub>HYST</sub>			0.1		V
Input Pullup Resistance	R <sub>PU</sub>	Pin: $\overline{\text{CAD}}$	200	330		kΩ
Input Pulldown Resistance	R <sub>PD</sub>	Pins: EN, PA, PB	200	330		kΩ
<b>ESD PROTECTION</b>						
All Pins		HBM		±8		kV

**Note 3:** All devices are 100% production tested at T<sub>A</sub> = +70°C. All temperature limits are guaranteed by design.

**Note 4:** This specification meets SATA v.2.6, gold standard.

**Note 5:** Guaranteed by design.

**Note 6:** Rise and fall times are measured using 20% and 80% levels.

**Note 7:** For SATA 2.0, refer to *SATA 2.6-Gold Specification*, page 111, Figure 191.

**Note 8:** For SATA 3.0, refer to *SATA Revision 3.0 Release Candidate*, page 222, Figure 124.

**Note 9:** DJ measured using a K28.5 pattern; RJ measured using a D10.2 pattern.

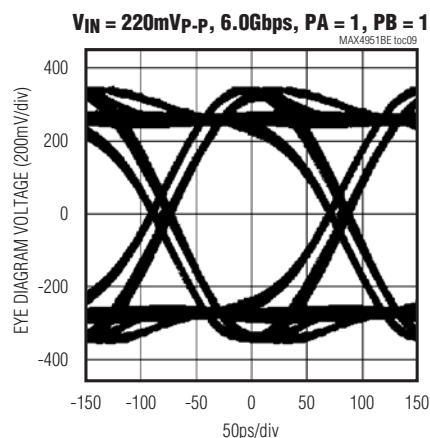
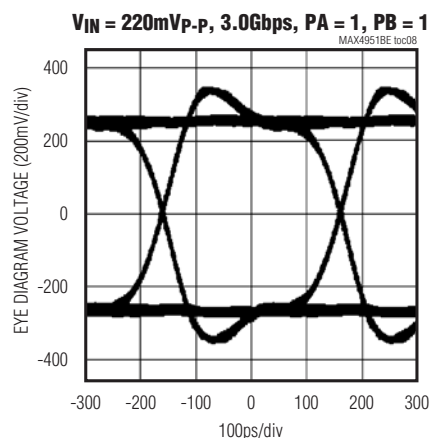
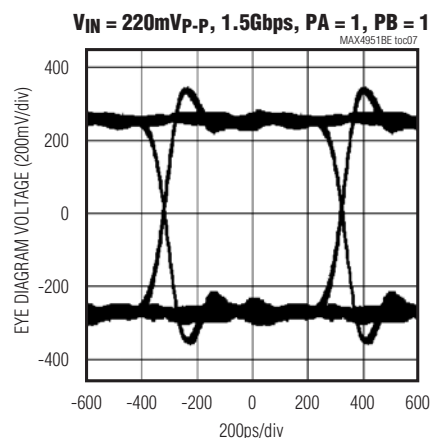
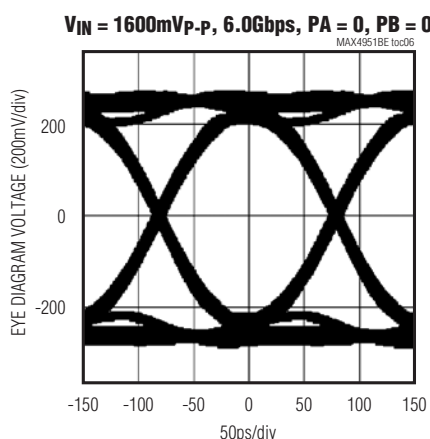
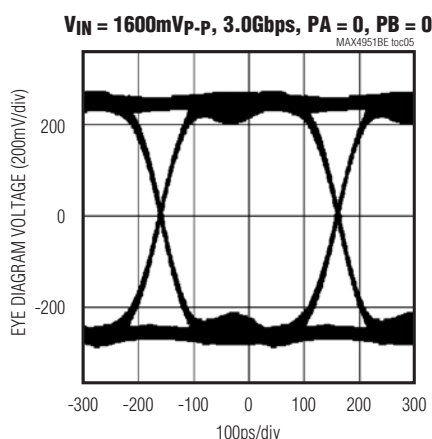
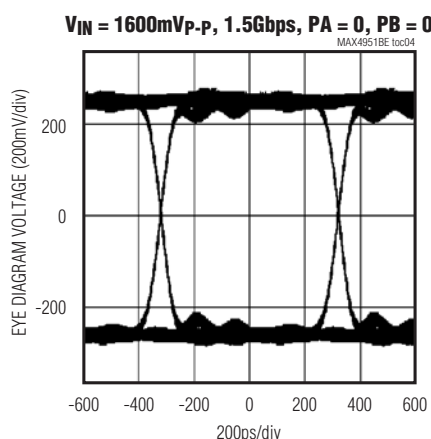
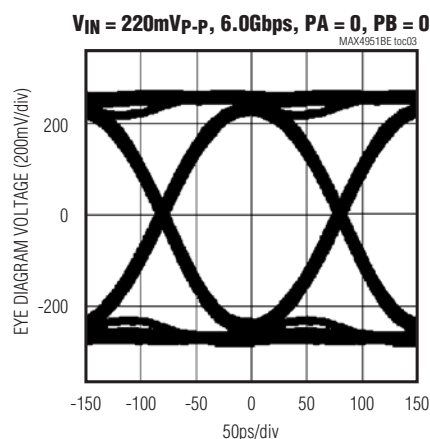
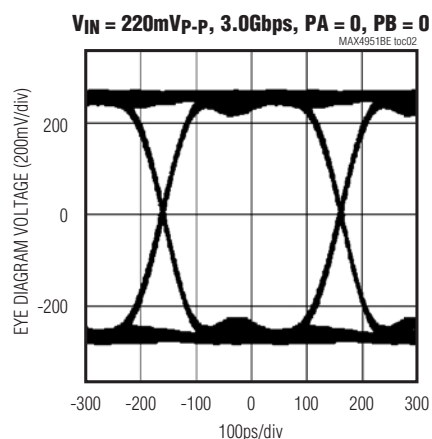
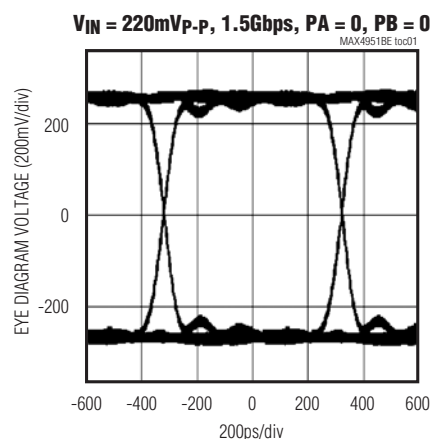
**Note 10:** Total time for OOB detection circuit to enable/squelch the output.

# 入カイコライゼーションおよびプリエンファシス内蔵、 SATA I/II/III双方向リドライバ

## 標準動作特性

( $T_A = +25^\circ\text{C}$ , unless otherwise noted.)

MAX4951BE

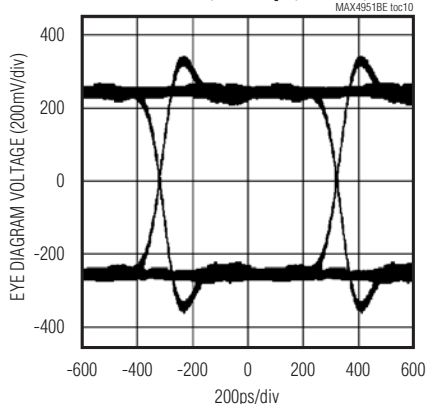


# 入カイコライゼーションおよびプリエンファシス内蔵、 SATA I/II/III双方向リドライバ

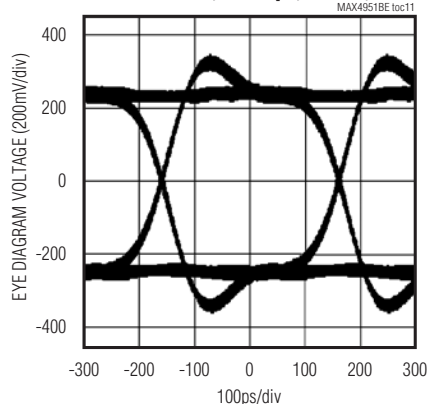
## 標準動作特性(続き)

( $T_A = +25^\circ\text{C}$ , unless otherwise noted.)

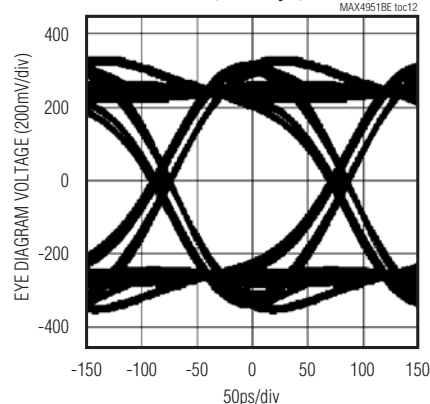
$V_{IN} = 1600\text{mVp-p}$ , 1.5Gbps, PA = 1, PB = 1



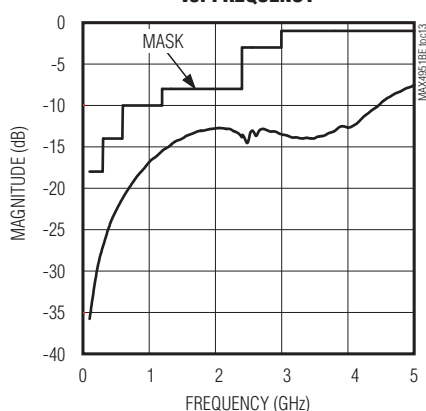
$V_{IN} = 1600\text{mVp-p}$ , 3.0Gbps, PA = 1, PB = 1



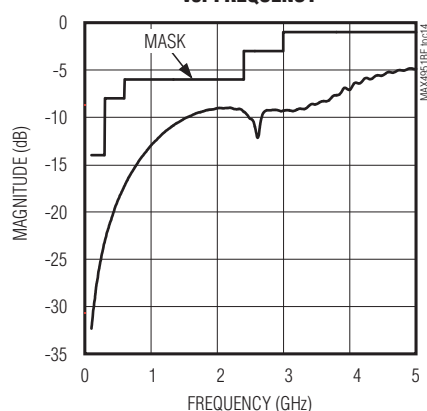
$V_{IN} = 1600\text{mVp-p}$ , 6.0Gbps, PA = 1, PB = 1



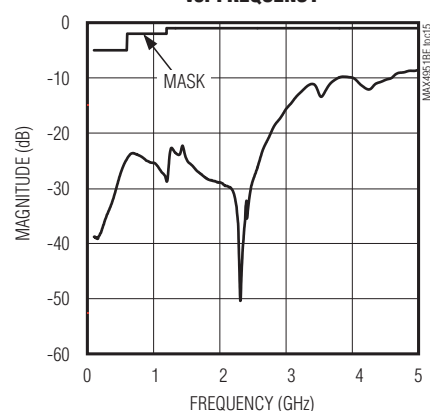
DIFFERENTIAL INPUT RETURN LOSS  
vs. FREQUENCY



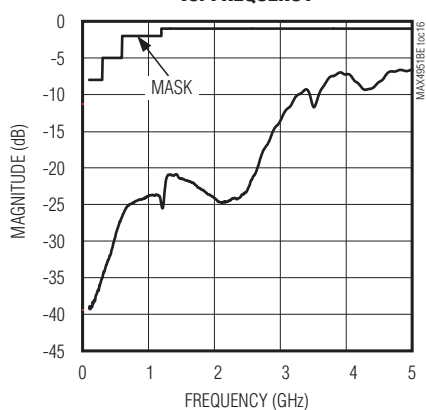
DIFFERENTIAL OUTPUT RETURN LOSS  
vs. FREQUENCY



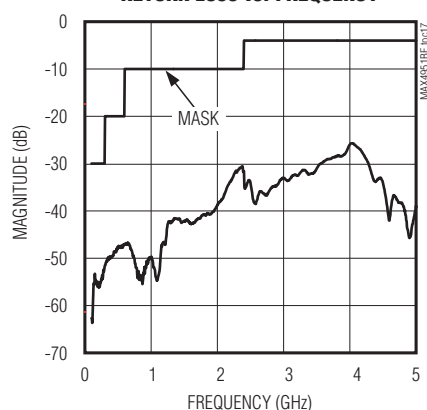
COMMON-MODE INPUT RETURN LOSS  
vs. FREQUENCY



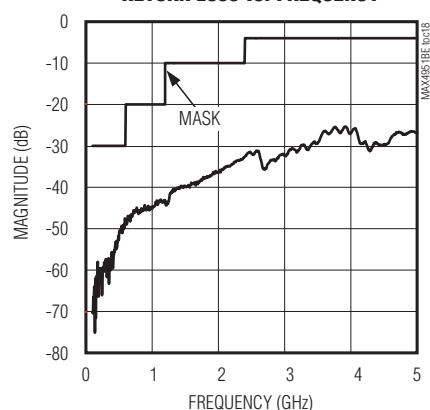
COMMON-MODE OUTPUT RETURN LOSS  
vs. FREQUENCY



COMMON-MODE TO DIFFERENTIAL INPUT  
RETURN LOSS vs. FREQUENCY



COMMON-MODE TO DIFFERENTIAL OUTPUT  
RETURN LOSS vs. FREQUENCY

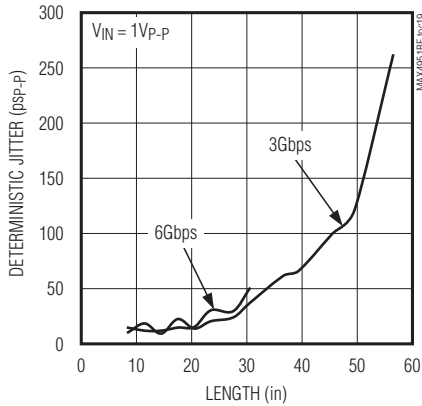


# 入カイコライゼーションおよびプリエンファシス内蔵、 SATA I/II/III双方向リドライバ

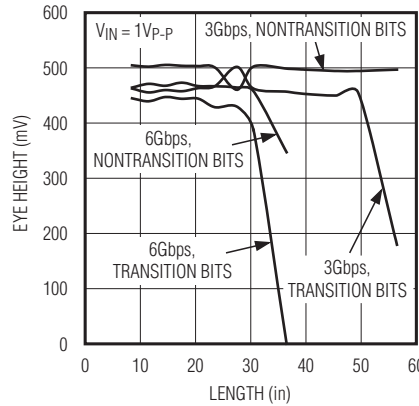
## 標準動作特性(続き)

( $T_A = +25^\circ\text{C}$ , unless otherwise noted.)

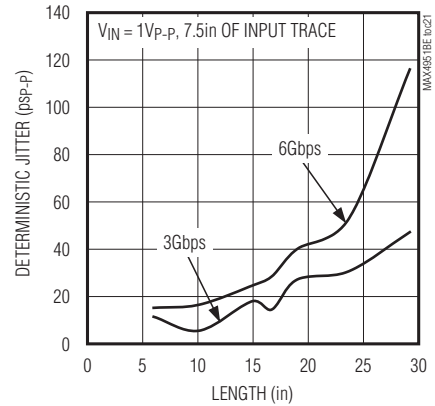
**DETERMINISTIC JITTER vs. INPUT LENGTH,  
PA = 0, PB = 0**



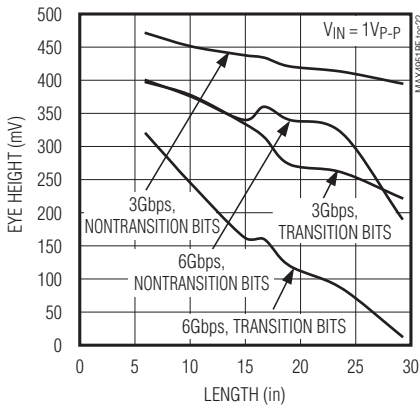
**EYE HEIGHT vs. INPUT LENGTH,  
PA = 0, PB = 0**



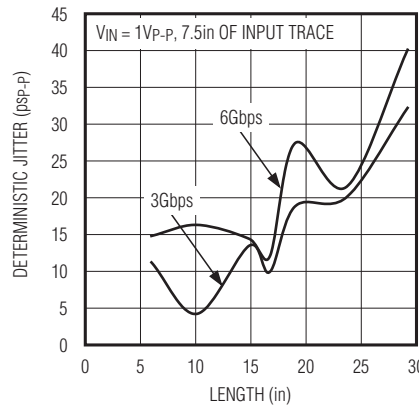
**DETERMINISTIC JITTER vs. OUTPUT LENGTH,  
PA = 0, PB = 0**



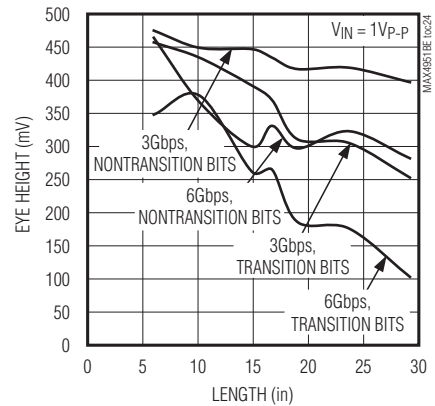
**EYE HEIGHT vs. OUTPUT LENGTH,  
PA = 0, PB = 0 (7.5in OF INPUT TRACE)**



**DETERMINISTIC JITTER vs. OUTPUT LENGTH,  
PA = 1, PB = 1**



**EYE HEIGHT vs. OUTPUT LENGTH,  
PA = 1, PB = 1 (7.5in OF INPUT TRACE)**

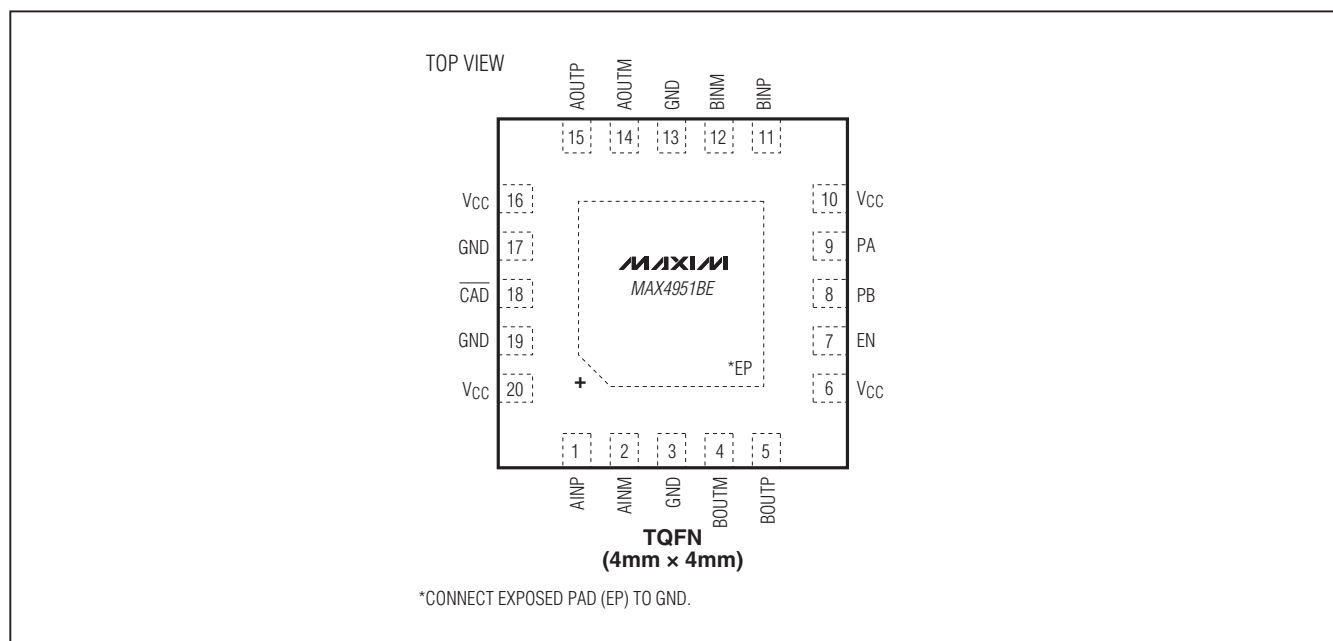


MAX4951BE



# 入カイコライゼーションおよびプリエンファシス内蔵、 SATA I/II/III双方向リドライバ

## ピン配置



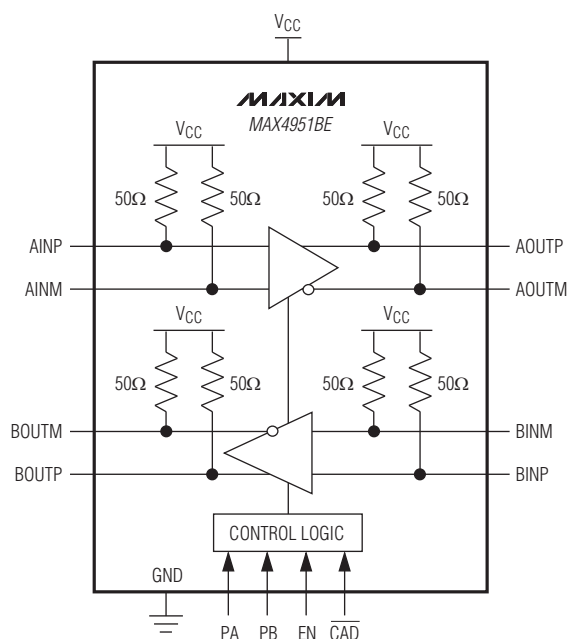
## 端子説明

端子	名称	機能
1	AINP	ホストのチャンネルAからの非反転入力
2	AINM	ホストのチャンネルAからの反転入力
3, 13, 17, 19	GND	グラウンド
4	BOUTM	ホストのチャンネルBへの反転出力
5	BOUTP	ホストのチャンネルBへの非反転出力
6, 10, 16, 20	VCC	正の電源電圧入力。できる限りデバイスの近くに配置した並列の1 $\mu$ Fと0.01 $\mu$ FのコンデンサでVCCをGNDにバイパスしてください。
7	EN	アクティブハイのイネーブル入力。デバイスをスタンバイモードにするには、ENをローに駆動してください。通常動作の場合は、ENをハイに駆動してください。ENは330k $\Omega$ (typ)の抵抗によって内部でプルダウンされています。
8	PB	チャンネルBプリエンファシスイネーブル入力。チャンネルBの出力プリエンファシスをイネーブルするには、PBをハイに駆動してください。標準のSATA出力レベルにするには、PBをローに駆動してください。PBは330k $\Omega$ (typ)の抵抗によって内部でプルダウンされています。
9	PA	チャンネルAプリエンファシスイネーブル入力。チャンネルAの出力プリエンファシスをイネーブルするには、PAをハイに駆動してください。標準のSATA出力レベルにするには、PAをローに駆動してください。PAは330k $\Omega$ (typ)の抵抗によって内部でプルダウンされています。
11	BINP	デバイスのチャンネルBからの非反転入力
12	BINM	デバイスのチャンネルBからの反転入力
14	AOUTM	デバイスのチャンネルAへの反転出力
15	AOUTP	デバイスのチャンネルAへの非反転出力
18	CAD	アクティブローのケーブル検出入力。デバイスをスタンバイモードにするには、CADをハイに駆動してください。通常動作の場合は、CADをローに駆動してください。CADは330k $\Omega$ (typ)の抵抗によって内部でプルアップされています。
—	EP	エクスポーズドパッド。内部でGNDに接続されています。熱的および電氣的に正しく動作させるために、EPを電氣的にグラウンドプレーンに接続する必要があります。



# 入カイコライゼーションおよびプリエンファシス内蔵、 SATA I/II/III双方向リドライバ

## ファンクションダイアグラム/真理値表



EN	$\overline{\text{CAD}}$	STATUS
0	0	Low-Power Standby
0	1	Low-Power Standby
1	0	Active
1	1	Low-Power Standby

EN	PA	PB	CHANNEL A	CHANNEL B
0	X	X	Standby	Standby
1	0	0	Standard SATA	Standard SATA
1	1	0	Preemphasis	Standard SATA
1	0	1	Standard SATA	Preemphasis
1	1	1	Preemphasis	Preemphasis

注：PA、PB、ENは330kΩの抵抗によって内部でGNDにプルダウンされています。 $\overline{\text{CAD}}$ は330kΩの抵抗によって内部でV<sub>CC</sub>にプルアップされています。

X = 任意

## 詳細

MAX4951BEは、受信したSATA入力信号を完全な出力レベルに復元するとともに、±8kV (HBM)の高いESDに対して保護された、同一仕様の2つのバッファで構成されています。このデバイスはSATA I/II仕様に適合しており、SATA III仕様への適合が可能です。

## 入力/出力の終端

入力と出力は内部でV<sub>CC</sub>に50Ω終端されており(「ファンクションダイアグラム/真理値表」を参照)、適切な動作のためにはSATAコントローラICおよびSATAデバイスに対してAC結合する必要があります。

# 入カイコライゼーションおよびプリアンファシス内蔵、SATA I/II/III双方向リドライバ

## OOB信号検出

MAX4951BEは、高速のOOB検出回路を通して完全なOOB信号サポートを提供します。50mV<sub>p-p</sub>以下のSATA OOB差動入力信号はOFFとして検出され、出力に伝達されません。これによって、システムが不要なノイズにตอบสนองするのを防止します。150mV<sub>p-p</sub>以上のSATA OOB差動入力信号はオンとして検出され、出力に伝達されます。これによって、MAX4951BEを通したOOB信号の伝送が可能になります。OOB検出回路によるインアクティブなSATA OOB入力の検出から付随する出力のスケルチまで、またはアクティブなSATA OOB入力の検出から出力のイネーブルまでの時間は、4ns (typ)未満です。

## イネーブル入力

MAX4951BEは、アクティブハイのイネーブル入力(EN)を備えています。ENは330k $\Omega$  (typ)のプルダウン抵抗を内蔵しています。ENがローに駆動されるか未接続のままの場合、MAX4951BEは低電力スタンバイモードに移行して、バッファがディセーブルされ、消費電流が500 $\mu$ A (typ)に低減します。通常動作の場合は、ENをハイに駆動してください。

## ケーブル検出入力

MAX4951BEは、アクティブローのケーブル検出入力(CAD)を備えています。CADは330k $\Omega$  (typ)のプルアップ抵抗を内蔵しています。CADがハイに駆動されるか未接続のままの場合、MAX4951BEは低電力スタンバイモードに移行してバッファがディセーブルされ、消費電流が500 $\mu$ A (typ)に低減します。この信号は、通常は適切に配線されたソケットにeSATAケーブルを挿入することによってローに駆動されます(図3を参照)。ケーブル検出機能が不要な場合は、単にこの端子をグランドに接続してください。

## 動的パワーダウンモード

MAX4951BEは動的なパワーダウンモードを備えており、デバイスが主要な電源消費回路をシャットダウンします。

MAX4951BEは4 $\mu$ s (typ)の間入力信号が存在しないことを検出します。入力でOOBスレッショルドレベル以上の信号が検出された場合、通常の電力と通常動作に復帰します。この機能は、両方のチャンネルについて独立に実装されています。

## 出力プリアンファシス選択入力

MAX4951BEはPAとPBの2つのプリアンファシス制御ロジック入力を備えています。PAおよびPBは330k $\Omega$  (typ)のプルダウン抵抗を内蔵しています。PAおよびPBは、それに対応するバッファの出力に対するプリアンファシスをイネーブルします(「ファンクションダイアグラム/真理値表」を参照)。標準のSATA出力レベルの場合は、PAまたはPBをローに駆動するか、未接続のままにしてください。出力にプリアンファシスを与える場合は、PAまたはPBをハイに駆動してください。プリアンファシス出力信号によって、より長いトレース長による減衰の補正またはeSATA仕様への適合が可能になります。

## ESD保護

すべてのMaxim製デバイスと同様、取扱い中や組立て中に発生する静電気放電に対する保護のために、すべての端子にESD保護構造が組み込まれています。MAX4951BEは、ESD  $\pm$ 8kV (HBM)に対して保護されています。このESD構造は、通常動作時およびパワーダウン状態において $\pm$ 8kVに耐えます。ESDの発生後、MAX4951BEはラッチアップなしで動作を継続します。

## HBM

MAX4951BEは、HBM (MIL-STD-883, Method 3015)を使用した場合で $\pm$ 8kVのESD保護が保証されています。HBMを図1に、ローインピーダンス状態に対して放電した場合に生成される電流波形を図2に示します。このモデルは、目的のESD電圧まで充電された100pFのコンデンサで構成され、それが1.5k $\Omega$ の抵抗を通してデバイスに放電されます。

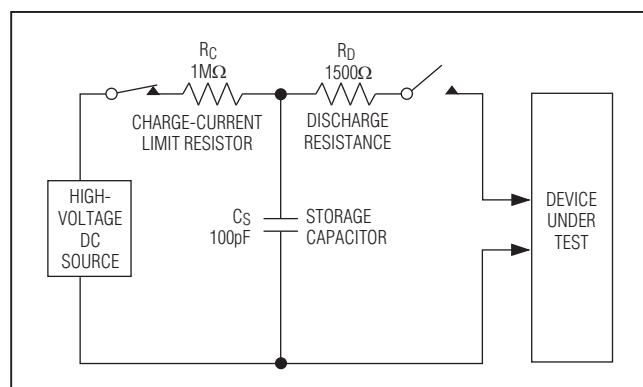


図1. ヒューマンボディESD試験モデル

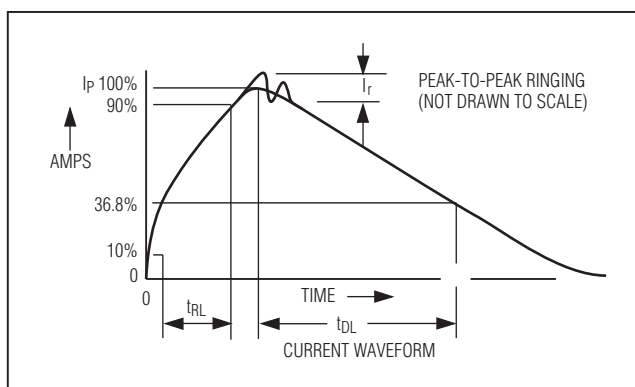


図2. ヒューマンボディの電流波形

# 入カイコライゼーションおよびプリエンファシス内蔵、SATA I/II/III双方向リドライバ

## アプリケーション情報

図3に、MAX4951BEを使用してeSATA出力を駆動する標準アプリケーションを示します。この図では、MAX4951BEがSATAホストコントローラの近くに位置していることを想定しています。PBをローに設定することでホストに対して標準SATAレベルの駆動を行い、PAをハイに設定することでデバイスに対してeSATAレベルの駆動を行っています。MAX4951BEがコントローラから離れている場合は、PBをハイに設定して減衰を補正してください。MAX4951BEは、MAX4951のピン配列に対して後方互換性があります(図4を参照)。

## エクスポーズドパッドパッケージ

エクスポーズドパッドの20ピンTQFNパッケージは、ICの放熱用の非常に低熱抵抗の経路を提供する機能を採用しています。適正な熱的および電気的性能を得るために、MAX4951BEのエクスポーズドパッドをGNDにはんだ付け

する必要があります。エクスポーズドパッドパッケージの詳細については、アプリケーションノート862「HFAN-08.1: Thermal Considerations of QFN and Other Exposed-Paddle Packages」を参照してください。

## レイアウト

MAX4951BEの高速入力および出力とのインタフェースには、インピーダンス整合された伝送ラインを使用してください。電源デカップリングコンデンサはできる限りV<sub>CC</sub>端子の近くに配置してください。

## 電源シーケンス

注意：記載された定格を超える負荷はデバイスに永続的な損傷を与える可能性があるため、絶対最大定格を超えないようにしてください。

すべてのデバイスについて適切な電源シーケンスが推奨されます。常に、信号を印加する前にV<sub>CC</sub>を印加してください(特に、信号が電流制限されていない場合)。

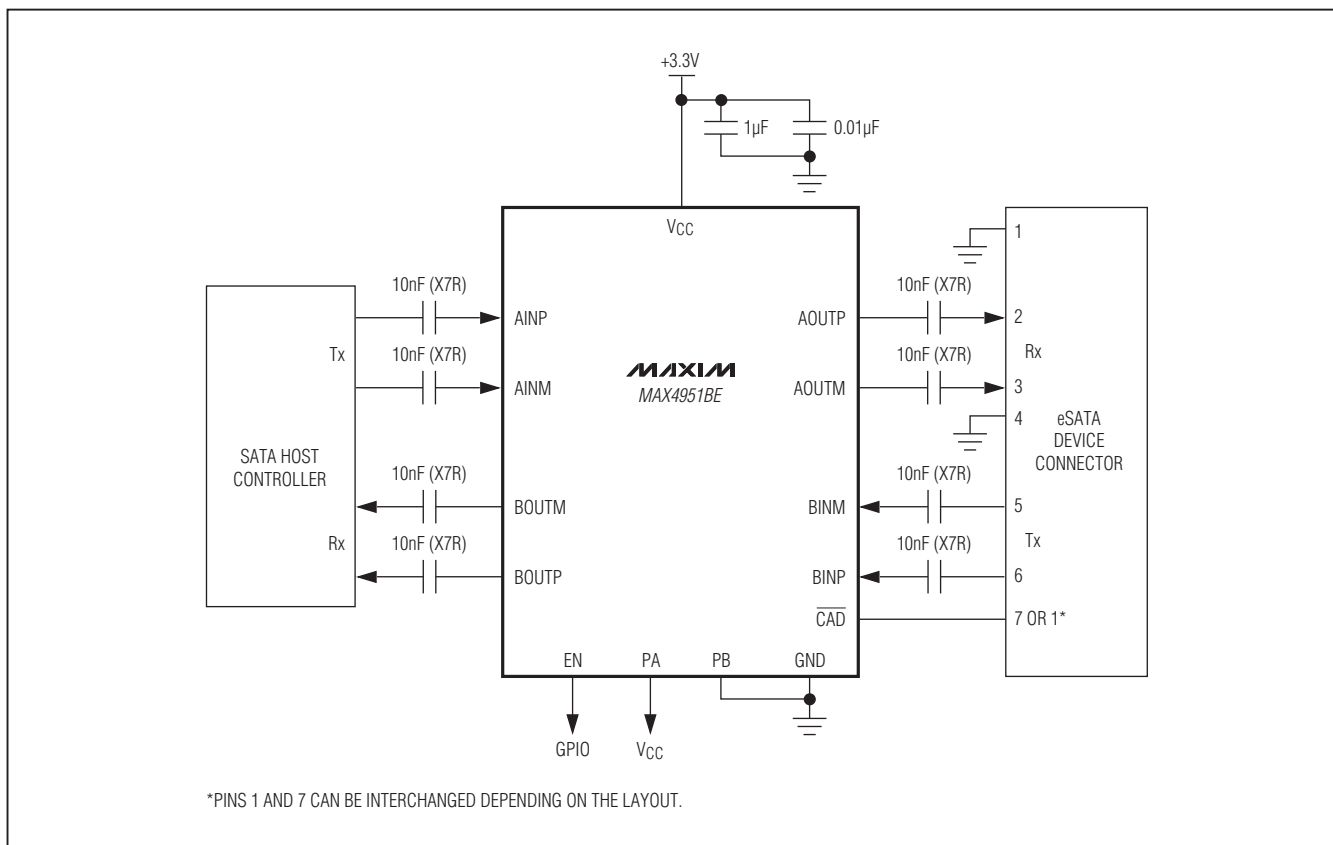


図3. 標準アプリケーション回路(MAX4951BEによるeSATA出力の駆動)

# 入カイコライゼーションおよびプリアンプ内蔵、 SATA I/II/III双方向リドライバ

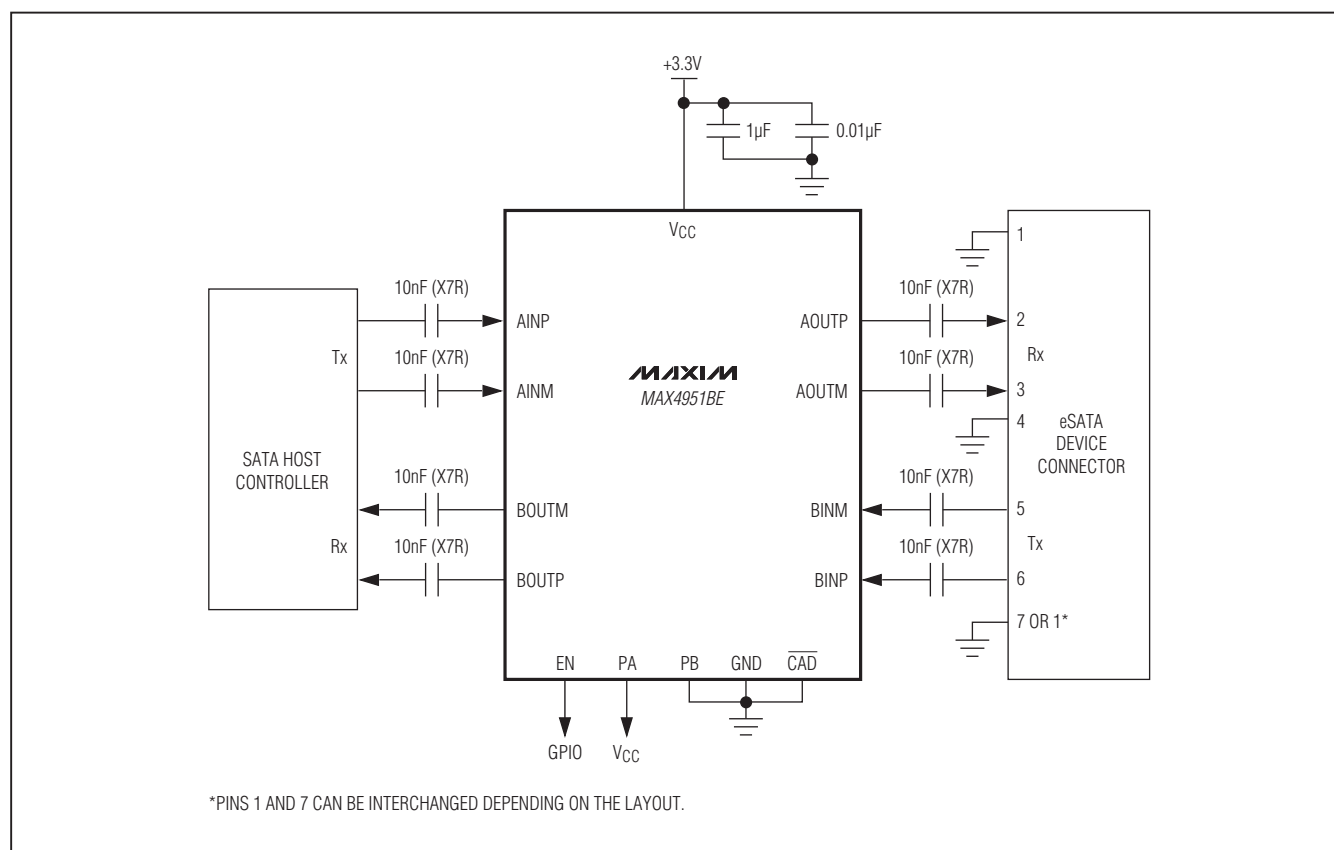


図4. 標準アプリケーション回路(MAX4951のピン配列との後方互換性)

## チップ情報

PROCESS: BiCMOS

## パッケージ

最新のパッケージ図面情報およびランドパターンは[japan.maxim-ic.com/packages](http://japan.maxim-ic.com/packages)を参照してください。なお、パッケージコードに含まれる「+」、「#」、または「-」はRoHS対応状況を表したものでしかありません。パッケージ図面はパッケージそのものに関するものでRoHS対応状況とは関係がなく、図面によってパッケージコードが異なることがある点に注意してください。

パッケージタイプ	パッケージコード	ドキュメントNo.
20 TQFN-EP	T2044+2	<b>21-0139</b>

# マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)  
TEL. (03)3232-6141 FAX. (03)3232-6149

Maximは完全にMaxim製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。Maximは随時予告なく回路及び仕様を変更する権利を留保します。

12 **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600**

© 2009 Maxim Integrated Products

Maxim is a registered trademark of Maxim Integrated Products, Inc.