

DVI/HDMI 2:4低周波ファンアウトスイッチ

概要

高画質マルチメディアインタフェース(HDMI™)スイッチのMAX4814Eは、低周波信号の経路設定を提供します。MAX4814Eは、+5.0V ±10%の単一電源で動作し、複数のHDMIソースを複数の負荷に接続する場合に最適です。

MAX4814Eは、双方向2:4 HDMIスイッチです。各スイッチは、5個の単極/単投(SPST)チャンネルで構成されます。2つのチャンネルは、低い3Ω (typ)オン抵抗を備え、+5Vとドレイン(グラウンドリターン)を経路設定し、3つのチャンネルは、データを経路設定します。このデバイスは、I²Cインタフェースまたはダイレクト制御ロジック入力によってデバイスを制御するモード入力を備えています。

MAX4814Eは、10mm x 10mmの64ピンTQFPパッケージで提供され、-40°C ~ +85°Cの拡張温度範囲で動作します。

アプリケーション

民生/産業用 HDMI/DVI™ (Digital Visual Interface) スイッチボックス

ハイエンド民生用スイッチャ

スイッチング付きAVレシーバ

HDMIはHDMI Licensing, LLCの商標です。

DVIはDigital Display Working Groupの商標です。

特長

- ◆ +5V/ドレインの切替え
- ◆ HPD (ホットプラグ検出)スイッチング
- ◆ DDC (ディスプレイデータチャンネル)スイッチング
- ◆ ダイレクトエントリまたはI²C制御
- ◆ 低静止回路電流: 1μA
- ◆ スイッチI/Oに±6kVヒューマンボディモデル(HBM) ESD保護
- ◆ MAX3845のコンパニオンIC
- ◆ MAX3845用のI²C制御機能を提供
- ◆ 10mm x 10mmの小型64ピンTQFPパッケージ
- ◆ 2個のデバイスを使って、4:4または2:8構成対応に最適化されたレイアウト

型番

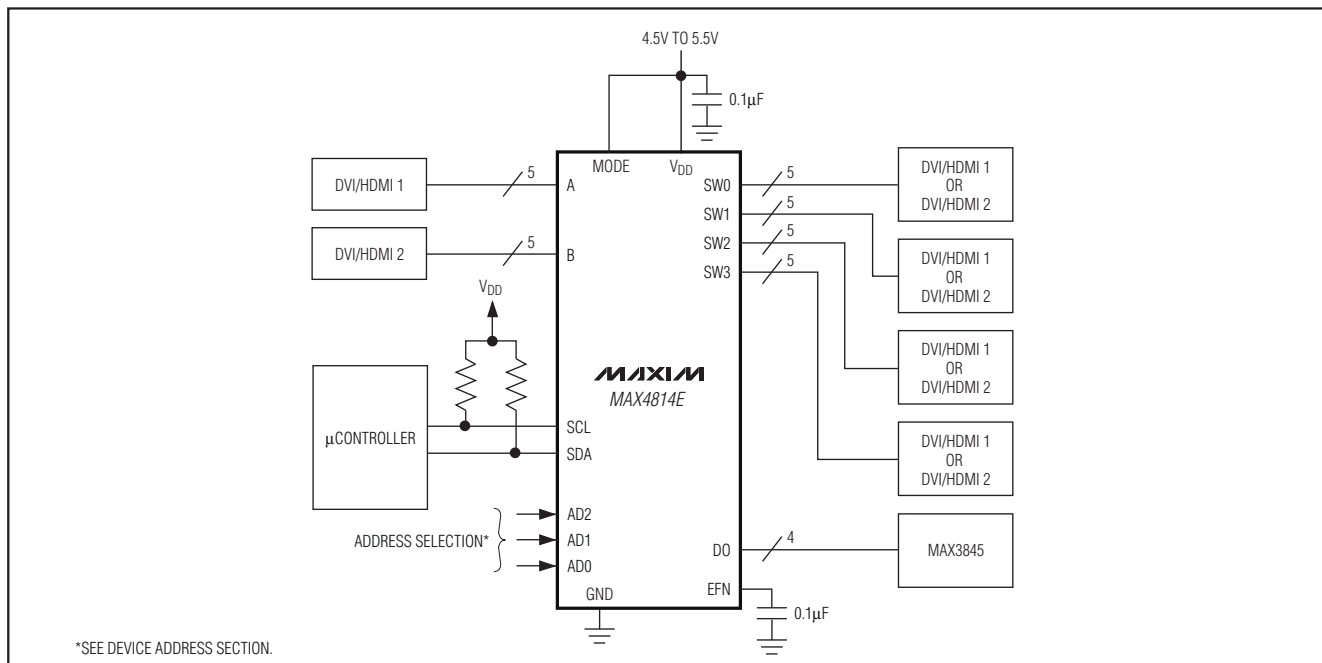
PART	TEMP RANGE	PIN-PACKAGE	PKG CODE
MAX4814EECB+	-40°C to +85°C	64 TQFP-EP*	C64E-10

+は鉛フリーパッケージを示します。

*EP = エクスポートパッド。

ピン配置はデータシートの最後に記載されています。

標準I²C動作回路



DVI/HDMI 2:4低周波ファンアウトスイッチ

MAX4814E

ABSOLUTE MAXIMUM RATINGS

(Voltages referenced to GND. Note 1.)

V _{DD} , A ₋ , B ₋ , SW ₋ , EFN.....	-0.3V to +6.0V
All Other Pins (except GND).....	-0.3V to V _{DD} + 0.3V
Continuous Current, A ₋ , B ₋	±60mA
Continuous Current, V _{DD} or GND.....	±100mA

Continuous Power Dissipation (T_A = +70°C)

64-Pin TQFP (derate 31.3mW/°C above +70°C).....	2508mW
Operating Temperature Range	-40°C to +85°C
Junction Temperature.....	+150°C
Storage Temperature Range	-65°C to +150°C
Lead Temperature (soldering).....	+300°C

Note 1: EFN must be either connected to V_{DD} or left unconnected. EFN must not be connected to ground.

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V_{DD} = +5V ±10%, T_A = -40°C to +85°C, unless otherwise noted. Typical values are at T_A = +25°C, V_{DD} = +5V. Note 2.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNIT
Power-Supply Voltage	V _{DD}		4.5	5	5.5	V
Power-Supply Current	I _{DD}	EFN = unconnected; all inputs = 0; all outputs high or low, no loads			10	μA
EFN Leakage Current	I _L	V _{EFN} = V _{DD} - 0.2V	-2		+2	μA
LOGIC INPUTS (DA₋, DB₋, MODE, AD₋)						
Input Low Voltage DA ₋ , DB ₋	V _{IL}	MODE = 0V			0.8	V
Input High Voltage DA ₋ , DB ₋	V _{IH}	MODE = 0V	2			V
Input-Voltage Hysteresis DA ₋ , DB ₋	V _{HYST}	MODE = 0V		150		mV
Input Low Voltage AD ₋	V _{IL}	MODE = V _{DD}			0.8	V
Input High Voltage AD ₋	V _{IH}	MODE = V _{DD}	2			V
Input-Voltage Hysteresis AD ₋	V _{HYST}	MODE = V _{DD}		150		mV
Input Low Voltage MODE	V _{IL}				0.8	V
Input High Voltage MODE	V _{IH}		2			V
Input-Voltage Hysteresis MODE	V _{HYST}			150		mV
Input Leakage Current DA ₋ , DB ₋	I _L	MODE = 0V			±1	μA
Input Leakage Current AD ₋	I _L	MODE = V _{DD}			±1	μA
Input Leakage Current MODE	I _L				±1	μA
LOGIC OUTPUTS DO₋						
Output-Voltage Low	V _{OL}	MODE = V _{DD} , I _{SINK} = 30μA			0.5	V
Output-Voltage High	V _{OH}	MODE = V _{DD} , I _{SOURCE} = 26μA	2			V
Output Leakage Current	I _L	MODE = V _{DD} , output at high impedance, V _{IN} = 1.5V			±1	μA
Output Rise Time	t _R	V _{OUT} from 0.8V to 2.2V, C _{LOAD} = 10pF		600		ns
Output Short-Circuit Current	I _{SC}	I _{SOURCE}			-1	mA
		I _{SINK}			+3	

DVI/HDMI 2:4低周波ファンアウトスイッチ

MAX4814E

ELECTRICAL CHARACTERISTICS (continued)

($V_{DD} = +5V \pm 10\%$, $T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$, unless otherwise noted. Typical values are at $T_A = +25^\circ\text{C}$, $V_{DD} = +5V$. Note 2.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNIT
ANALOG SWITCHES						
On-Resistance Standard Switches: A[1], A[2], A[3], B[1], B[2], B[3]	R_{ON}	$V_{IN} = 2.5V$, $I_{IN} = \pm 10\text{mA}$		12		Ω
On-Resistance-Flatness Standard Switches: A[1], A[2], A[3], B[1], B[2], B[3]	R_{FLAT}	$V_{IN} = 0.8V, 2.5V, 3.7V$		2.5		Ω
On-Channel -3dB Bandwidth Standard Switches: A[1], A[2], A[3], B[1], B[2], B[3]	BW	$R_S = R_L = 50\Omega$, $C_L = 35\text{pF}$, Figure 1		190		MHz
Off-Isolation Standard Switches: A[1], A[2], A[3], B[1], B[2], B[3]	V_{ISO}	$R_S = R_L = 50\Omega$, $f = 1\text{MHz}$, Figure 1		65		dB
Crosstalk Standard Switches: A[1], A[2], A[3], B[1], B[2], B[3]	V_{CT}	$R_S = R_L = 50\Omega$, $f = 1\text{MHz}$, Figure 1		75		dB
On-Capacitance Standard Switches: A[1], A[2], A[3], B[1], B[2], B[3]	C_{ON}	$V_{DD} = 4.5V$, $f = 1\text{MHz}$, Figure 2		37		pF
Off-Capacitance Standard Switches: A[1], A[2], A[3], B[1], B[2], B[3]	C_{OFF}	$V_{DD} = 4.5V$, $f = 1\text{MHz}$, Figure 2		15		pF
Charge Injection	Q	$V_{GEN} = 1.5V$, $R_{GEN} = 0\Omega$, $C_L = 100\text{pF}$, Figure 3		13		pC
On-Resistance +5V/Drain: A[0], A[4], B[0], B[4]	R_{ON}	$V_{DD} = 4.5V$, $V_{IN} = 0V$ or V_{DD}		3		Ω
Switch Leakage Current	I_L				± 10	μA
I²C SPECIFICATIONS (SDA, SCL, MODE = V_{DD})						
Input Low Voltage	V_{IL}				0.8	V
Input High Voltage	V_{IH}		2.4			V
Input-Voltage Hysteresis	V_{HYST}			450		mV
Input Leakage Current	I_L				± 1	μA
Output-Voltage Low SDA	V_{OL}	$I_{SINK} = 3\text{mA}$			0.4	V
TIMING CHARACTERISTICS (Figure 4), MODE = V_{DD}						
Serial Clock Frequency	f_{SCL}	$V_{DD} = 4.5V$	100	400		kHz
Hold Time (Repeated) START Condition (after this period the first clock pulse is generated)	$t_{HD,STA}$	$f_{SCL} = 100\text{kHz}$	4			μs
Low Period of the SCL Clock	t_{LOW}	$f_{SCL} = 100\text{kHz}$	4.7			μs

DVI/HDMI 2:4低周波ファンアウトスイッチ

MAX4814E

ELECTRICAL CHARACTERISTICS (continued)

(V_{DD} = +5V ±10%, T_A = -40°C to +85°C, unless otherwise noted. Typical values are at T_A = +25°C, V_{DD} = +5V. Note 2.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNIT
High Period of the SCL Clock	t _{HIGH}	f _{SCL} = 100kHz	4			μs
Setup Time for a Repeated START Condition	t _{SU,STA}	f _{SCL} = 100kHz	4.7			μs
Data Hold Time	t _{HD,DAT}	f _{SCL} = 100kHz	25			μs
Data Setup Time	t _{SU,DAT}	f _{SCL} = 100kHz	250			ns
ESD PROTECTION (HUMAN BODY MODEL)						
SW_, A_, B_	ESD	Referenced to GND	±6			kV
All Other I/Os			±2			

Note 2: Limits at T_A = -40°C are guaranteed by design.

DVI/HDMI 2:4低周波ファンアウトスイッチ

MAX4814E

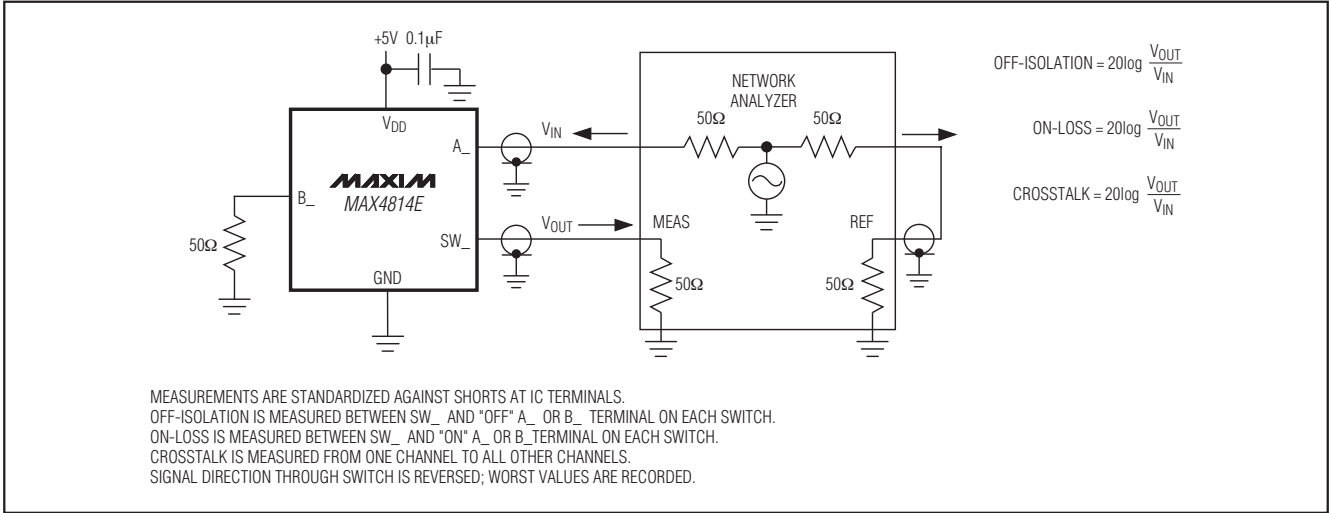


図1. オンロス、オフアイソレーション、およびクロストーク

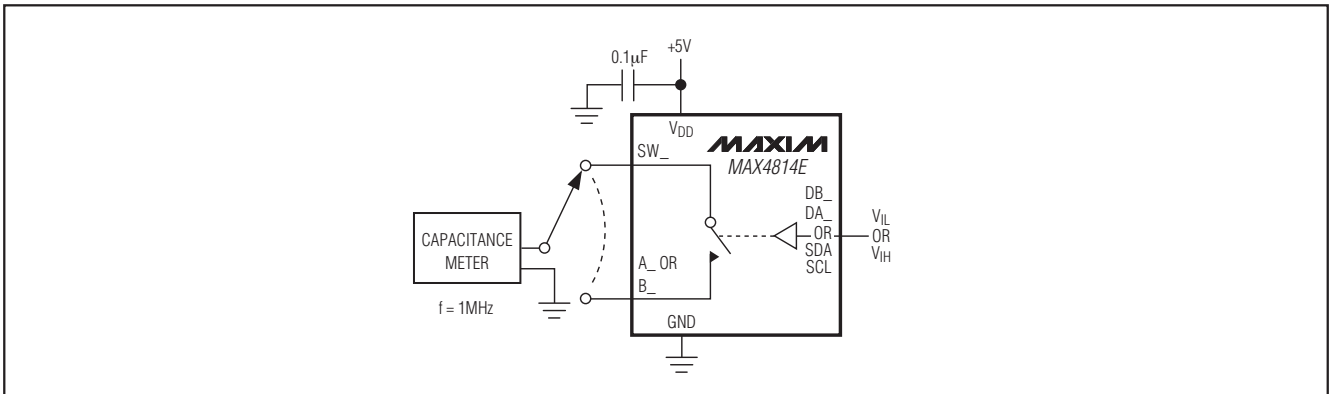


図2. チャネルオフ/オン容量

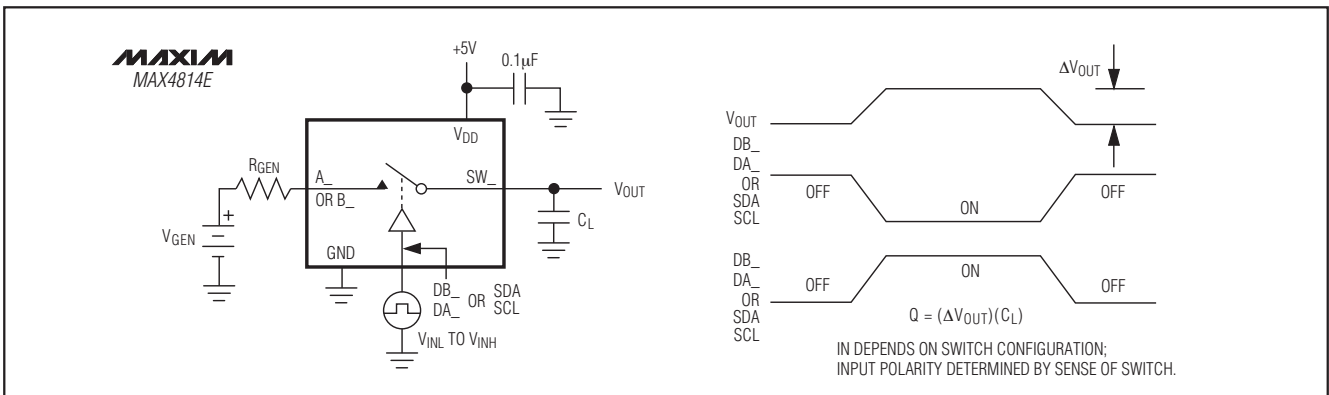


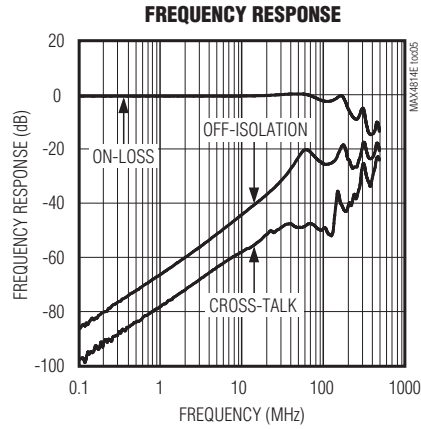
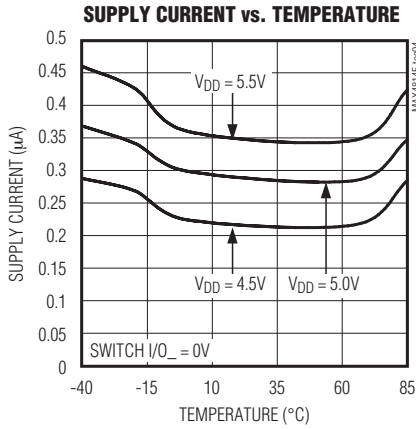
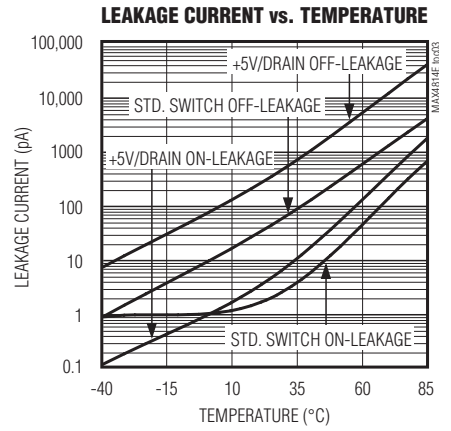
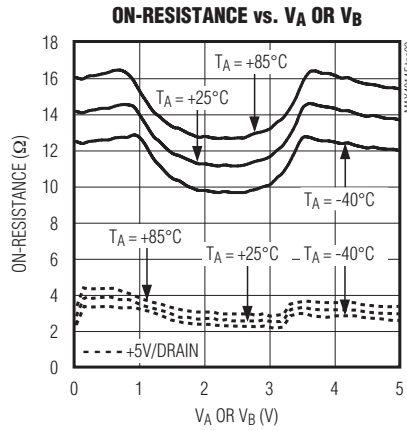
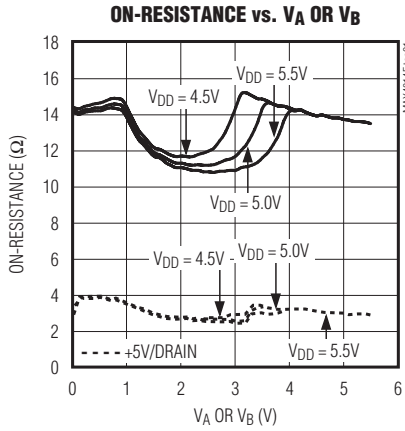
図3. チャージインジェクション

DVI/HDMI 2:4低周波ファンアウトスイッチ

MAX4814E

標準動作特性

($V_{DD} = +5V$, $T_A = +25^\circ C$, unless otherwise noted.)



DVI/HDMI 2:4低周波ファンアウトスイッチ

MAX4814E

端子説明

端子	名称	機能
1, 16, 24, 25, 33, 48, 56, 57	GND	グラウンド。すべてのGND端子をともに接続する必要があります。
2, 15, 34	I.C.	内部で接続されています。I.C.を未接続のままにします。
3	A[0]	スイッチA I/O 0。A[0]は3Ω (typ)抵抗を備え、5Vまたはドレインを切り替えます。
4	A[1]	スイッチA I/O 1。A[1]は12Ω (typ)抵抗を備え、データを切り替えます。
5	A[2]	スイッチA I/O 2。A[2]は12Ω (typ)抵抗を備え、データを切り替えます。
6	A[3]	スイッチA I/O 3。A[3]は12Ω (typ)抵抗を備え、データを切り替えます。
7	A[4]	スイッチA I/O 4。A[4]は3Ω (typ)抵抗を備え、5Vまたはドレインを切り替えます。
8, 9, 17, 32, 40, 41, 49, 64	V _{DD}	正の電源電圧入力。V _{DD} を+5V電源電圧に接続します。0.1μFのコンデンサでV _{DD} をGNDにバイパスします。すべてのV _{DD} 端子をともに接続する必要があります。
10	B[0]	スイッチB I/O 0。B[0]は3Ω (typ)抵抗を備え、5Vまたはドレインを切り替えます。
11	B[1]	スイッチB I/O 1。B[1]は12Ω (typ)抵抗を備え、データを切り替えます。
12	B[2]	スイッチB I/O 2。B[2]は12Ω (typ)抵抗を備え、データを切り替えます。
13	B[3]	スイッチB I/O 3。B[3]は12Ω (typ)抵抗を備え、データを切り替えます。
14	B[4]	スイッチB I/O 4。B[4]は3Ω (typ)抵抗を備え、5Vまたはドレインを切り替えます。
18	MODE	MODE選択入力。I ² C制御モードを選択するには、MODEをV _{DD} (MODE = 1)に接続します。ダイレクト制御モードを選択するには、MODEをGND (MODE = 0)に接続します。
19	SDA	I ² C対応シリアルデータI/O
20	SCL	I ² C対応シリアルクロック入力
21	AD0	プログラマブルI ² Cアドレスビット。AD[0]はデバイスのI ² Cアドレスを設定します。ユーザ選択可能なデバイスアドレスビット、LSB、LSB+1、MSB (図5参照)
22	AD1	プログラマブルI ² Cアドレスビット。AD[1]はデバイスのI ² Cアドレスを設定します。ユーザ選択可能なデバイスアドレスビット、LSB、LSB+1、MSB (図5参照)
23	AD2	プログラマブルI ² Cアドレスビット。AD[2]はデバイスのI ² Cアドレスを設定します。ユーザ選択可能なデバイスアドレスビット、LSB、LSB+1、MSB (図5参照)
26	SW3[4]	スイッチ3 I/O 4
27	SW3[3]	スイッチ3 I/O 3
28	SW3[2]	スイッチ3 I/O 2
29	SW3[1]	スイッチ3 I/O 1
30	SW3[0]	スイッチ3 I/O 0
31, 50	EFN	ESD保護。±15kV ESD HBM保護には、外付け0.1μFコンデンサでEFNをGNDに接続します。EFNからGNDへのコンデンサは、ESDエネルギー用の追加の放電経路を提供します。
35	SW2[4]	スイッチ2 I/O 4
36	SW2[3]	スイッチ2 I/O 3
37	SW2[2]	スイッチ2 I/O 2
38	SW2[1]	スイッチ2 I/O 1
39	SW2[0]	スイッチ2 I/O 0
42	SW1[4]	スイッチ1 I/O 4
43	SW1[3]	スイッチ1 I/O 3
44	SW1[2]	スイッチ1 I/O 2

DVI/HDMI 2:4低周波ファンアウトスイッチ

MAX4814E

端子説明(続き)

端子	名称	機能
45	SW1[1]	スイッチ1 I/O 1
46	SW1[0]	スイッチ1 I/O 0
47	N.C.	接続なし。内部で接続されていません。
51	SW0[4]	スイッチ0 I/O 4
52	SW0[3]	スイッチ0 I/O 3
53	SW0[2]	スイッチ0 I/O 2
54	SW0[1]	スイッチ0 I/O 1
55	SW0[0]	スイッチ0 I/O 0
58	DA0/DO0	ダイレクト制御ビットI/O。モード0では、DA0/DO0は、入力、DA0として設定され、スイッチ接続を制御します。モード1では、DA0/DO0は、出力、DO0として設定されます。出力ビットは、MAX3845を駆動するために使用されます。
59	DA1/DO1	ダイレクト制御ビットI/O。モード0では、DA1/DO1は、入力、DA1として設定され、スイッチ接続を制御します。モード1では、DA1/DO1は、出力、DO1として設定されます。出力ビットは、MAX3845を駆動するために使用されます。
60	DA2/DO2	ダイレクト制御ビットI/O。モード0では、DA2/DO2は、入力、DA2として設定され、スイッチ接続を制御します。モード1では、DA2/DO2は、出力、DO2として設定されます。出力ビットは、MAX3845を駆動するために使用されます。
61	DB0/DO3	ダイレクト制御ビットI/O。モード0では、DB0/DO3は、入力、DB0として設定され、スイッチ接続を制御します。モード1では、DB0/DO3は、出力、DO3として設定されます。出力ビットは、MAX3845を駆動するために使用されます。
62	DB1	ダイレクト制御ビットI/O。モード0では、DB1は、入力として設定されます。モード1では、DB1はハイインピーダンスです。
63	DB2	ダイレクト制御ビットI/O。モード0では、DB2は、入力として設定されます。モード1では、DB2はハイインピーダンスです。
EP	EP	エクスポーズドパッド。エクスポーズドパッドをグラウンドに接続します。放熱特性を高めるため、EPをできる限り広い銅面積に接続します。EPを唯一のグラウンド接続として使用しないでください。

詳細

MAX4814Eは、低周波DVI/HDMI信号の経路設定を提供します。MAX4814Eは、双方向2:4 DVI/HDMIスイッチです。各スイッチは、5個の単極/単投(SPST)チャンネルで構成されます。これらのチャンネルは、低い3Ω (typ)オン抵抗を備え、+5Vとドレインを経路設定し、3つのチャンネルは、データを経路設定します。チャンネルA0、A4、B0、B4、SW_0、およびSW_4は、3Ω (typ)オン抵抗を備え、+5Vとドレインを経路設定します。残りのチャンネルA1~A3、B1~B3、SL0_3、およびSW_1は、12Ω (typ)オン抵抗を備え、データを経路設定します。このデバイスは、ダイレクト制御ロジック入力またはI²Cインタフェースによってデバイスを制御するモード入力を備えています。ダイレクト制御ビットを使用しデバイスを制御するには、MODEをGNDに接続します。I²Cを使用してデバイスを制御するには、MODEをV_{DD}に接続します。I²Cモードでは、MAX4814EはMAX3845を制御します(図5参照)。

アナログ信号のレベル

全電圧範囲(0V~V_{DD})の信号入力は、最小変化のオン抵抗によって、スイッチをパススルーします(「標準動作特性」を参照)。各スイッチは双方向です。そのため、スイッチA__n、スイッチB__n、およびスイッチSW__nは、入力または出力にすることができます。

スイッチ制御

MAX4814Eは、I²Cインタフェースまたはダイレクト制御ロジック入力によってデバイスを制御するモード入力を備えています。ダイレクト制御入力DA__nおよびDB__nを使用してデバイスを制御するには、MODEをGND (モード0)に接続します(表1と図6を参照)。I²Cインタフェースを使用してデバイスを制御するには、MODEをV_{DD} (モード1)に接続します。

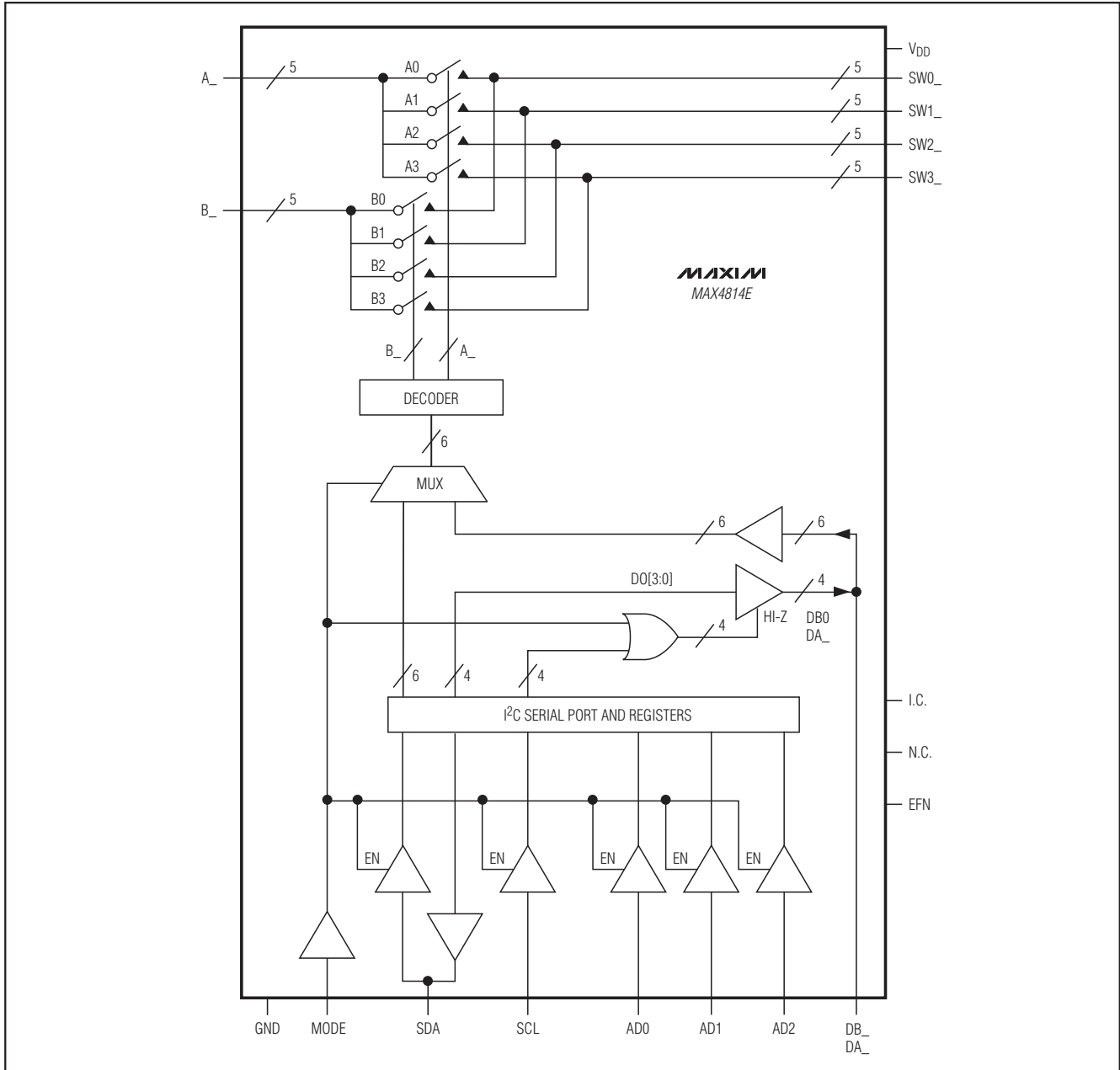
ダイレクト制御方式(モード0)

モード0では、DA0/DO0は、入力DA0となり、DA1/DO1は入力DA1となり、DA2/DO2は入力DA2となり、DB0/DO3は入力DB0となります。入力DB1とDB2はイネーブルにされます。

DVI/HDMI 2:4低周波ファンアウトスイッチ

MAX4814E

ファンクションダイアグラム



モード0では、ダイレクト制御入力DA₋とDB₋は、スイッチの接続を制御するために使用されます。DA₂は、スイッチAのイネーブルとして使用され、DB₂は、スイッチBのイネーブルとして使用されます。DA₂をV_{DD}に接続すると、スイッチAがイネーブルにされ、DA₂をGNDに接続すると、スイッチAがディセーブルにされます。DB₂をV_{DD}に接続すると、スイッチBがイネーブルに

され、DB₂をGNDに接続すると、スイッチBがディセーブルにされます。入力DA₀とDA₁は、スイッチAのスイッチSW₋と入力DB₀とDB₁への接続を選択します。スイッチBのSW₋への接続を選択します。ピン配置については、表3aを参照してください。詳細については、表3bを参照してください。

DVI/HDMI 2:4低周波ファンアウトスイッチ

MAX4814E

I²Cインタフェース方式(モード1)

モード1では、スイッチ接続はI²Cインタフェースを通じて制御されます。入力SDAとSCLは、レジスタR0とR1をプログラムします。レジスタR0、ビット[7~2]は、スイッチAとスイッチBのスイッチSW_への接続を選択します(「I²Cレジスタとビットの説明」の項を参照)。

レジスタR1のビットは、データを出力DO_に伝送します。出力DO_のデータは、MAX3845との通信に使用されます。モード1では、DA0/DO0は、出力DO0となり、DA1/DO1は出力DO1となり、DA2/DO2は出力DO2となり、DB0/DO3は出力DO3となります。DB1とDB2はハイインピーダンスです。ピン配置については、表3aを参照してください。R1のDO_出力マッピングについては、表4を参照してください。

I²Cレジスタとビットの説明

2つの内蔵レジスタ(R0とR1)は、MAX4814Eをプログラムします。表2は、両方のレジスタ、各アドレス、およびパワーアップデフォルト状態を示しています。レジスタはともに、読取り/書き込みレジスタです。

レジスタR0では、ビットBAENは、スイッチAのイネーブルとして使用され、ビットBBENは、スイッチBのイネーブルとして使用されます。1をビットBAENに書き込むとスイッチAがイネーブルにされ、0をビットBAENに書き込むとスイッチAがディセーブルにされます。1をビットBBENに書き込むとスイッチBがイネーブルにされ、0をビットBBENに書き込むとスイッチBがディセーブルにされます。BASEL1とBASEL0は、スイッチAのスイッチSW_への接続を選択し、BBSEL1とBBSEL0は、スイッチBのスイッチSW_への接続を選択します(表6参照)。

I²CレジスタR0の2個のLSBビット

2個のLSBは、00としてハードコードされます。レジスタR0は、2個のLSBに書き込まれる任意の値を無視します。レジスタR0が読み取られると、ハードコーディングされた値が返されます。

バンクAイネーブル(BAEN)とバンクBイネーブル(BBEN)ビット

1 = イネーブル
0 = ディセーブル

バンクA選択(BASEL1/BASEL0)とバンクB選択(BBSEL1/BBSEL0)ビット

ビットBASEL1とBASEL0は、スイッチAの接続先のスイッチSW_を選択します。ビットBBSEL1とBBSEL0は、スイッチBの接続先のスイッチSW_を選択します(表6参照)。

パワーオンデフォルト状態

パワーがMAX4814Eの内蔵パワーオンリセット(POR)に供給されると、回路は、レジスタR0とR1をそのデフォルト状態に設定します。レジスタR0は、すべてゼロ、または00hに設定され、レジスタR1は、10101010、またはAAhに設定されます(表2参照)。

レジスタR0がすべてゼロの場合、バンクAとBの両方がディセーブルにされます。レジスタR0がマッピングを切り替えるには、表6を参照してください。レジスタR1をAAhに設定すると、DO_の出力はハイインピーダンスに強制されます。

注：出力DO_は、MAX4814Eがコンパニオンなしで使用されるとき、MAX3845と通信するために使用されます。MAX3845とMAX4814Eは、I²Cインタフェース(MODE = 1)を使用します。すべてのDO_出力は、10kΩ抵抗を通じてGNDに接続される必要があります。

表1. モード設定

INPUT PIN	OPERATION
MODE	
0	Puts the device in mode 0. The direct-control inputs DA_ and DB_ control the switches.
1	Puts the device in mode 1. The switches are controlled by the I ² C interface. DO_ becomes an active output. Inputs DB1 and DB2 are high impedance.

表2. I²Cレジスタマップ

REGISTER	BIT								ADDRESS	POWER-UP	
	7	6	5	4	3	2	1	0		BINARY	HEX
R0	BBEN	BBSEL1	BBSEL0	BAEN	BASEL1	BASEL0	X	X	0x00	0000 0000	00
R1	DO3 High Impedance	DO3 Data	DO2 High Impedance	DO2 Data	DO1 High Impedance	DO1 Data	DO0 High Impedance	DO0 Data	0x01	1010 1010	AA

X = ハードワイヤードコード、ユーザによるプログラム不可。

DVI/HDMI 2:4低周波ファンアウトスイッチ

MAX4814E

表3a. DA_、DB_、およびDO_の入力/出力設定

MODE	PIN CONFIGURATION					
	DA0/DO0	DA1/DO1	DA2/DO2	DB0/DO3	DB1	DB2
0	DA0, Input	DA1, Input	DA2, Input	DB0, Input	DB1, Input	DB2, Input
1	DO0, Output	DO1, Output	DO2, Output	DO3, Output	High Impedance	High Impedance

表3b. モード0ダイレクト制御設定

PIN CONNECTION	OPERATION
DA2	
0	Bank A switches are disabled
1	Bank A switches are enabled. Switch A connections depend on the DA0 and DA1 inputs.

PIN CONNECTION	OPERATION
DB2	
0	Bank B switches are disabled
1	Bank B switches are enabled. Switch B connections depend on the DB0 and DB1 inputs.

PIN CONNECTION				OPERATION	
DB1	DB0	DA1	DA0		
0	0	0	0	Connect A to SW0	B is high impedance
0	0	0	1	Connect A to SW1	Connect B to SW0
0	0	1	0	Connect A to SW2	Connect B to SW0
0	0	1	1	Connect A to SW3	Connect B to SW0
0	1	0	0	Connect A to SW0	Connect B to SW1
0	1	0	1	Connect A to SW1	B is high impedance
0	1	1	0	Connect A to SW2	Connect B to SW1
0	1	1	1	Connect A to SW3	Connect B to SW1
1	0	0	0	Connect A to SW0	Connect B to SW2
1	0	0	1	Connect A to SW1	Connect B to SW2
1	0	1	0	Connect A to SW2	B is high impedance
1	0	1	1	Connect A to SW3	Connect B to SW2
1	1	0	0	Connect A to SW0	Connect B to SW3
1	1	0	1	Connect A to SW1	Connect B to SW3
1	1	1	0	Connect A to SW2	Connect B to SW3
1	1	1	1	Connect A to SW3	B is high impedance

注：スイッチAとスイッチBが同じSW_nに接続された場合、スイッチAが優先され、スイッチBはハイインピーダンスとなります。

I²C対応インタフェース

MAX4814Eは、反復スタートを使用するI²Cインタフェースを備えています。MAX4814EのI²Cインタフェースは、I²Cバス規格(バージョン2.1、2000年1月)を指します。

デバイスアドレス

MAX4814Eは、外部入力によって選択可能なデバイスアドレスを持っています。スレーブアドレスは、4個の固定ビット(B7~B4、0111に設定)、および3個のピンプログラマブルビット(AD2~AD0)で構成されています(表7参照)。

DVI/HDMI 2:4低周波ファンアウトスイッチ

MAX4814E

表4. I²CレジスタR1 (0X01)のDO_マッピング

PIN MODE	REGISTER R1 (0x01)								OUTPUT PIN CONFIGURATION	
	BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0		
1	—	—	—	—	—	—	0	0	DO0	0
1	—	—	—	—	—	—	0	1	DO0	1
1	—	—	—	—	—	—	1	X	DO0	Hi-Z
1	—	—	—	—	0	0	—	—	DO1	0
1	—	—	—	—	0	1	—	—	DO1	1
1	—	—	—	—	1	X	—	—	DO1	Hi-Z
1	—	—	0	0	—	—	—	—	DO2	0
1	—	—	0	1	—	—	—	—	DO2	1
1	—	—	1	X	—	—	—	—	DO2	Hi-Z
1	0	0	—	—	—	—	—	—	DO3	0
1	0	1	—	—	—	—	—	—	DO3	1
1	1	X	—	—	—	—	—	—	DO3	Hi-Z

X = 任意。

表5. I²CレジスタR0 (0x00)

REGISTER R0 (0x00)							
BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
BBEN	BBSSEL1	BBSSEL0	BAEN	BASEL1	BASEL0	X	X

X = ハードワイヤード、ユーザによるプログラム不可。

たとえば、AD0、AD1、およびAD2がグランドにハードワイヤードされている場合、完全アドレスは、0111000です。この完全アドレスは、最上位(MSB)の7ビット、および後続の読取り/書込みビットとして定義されます。MAX4814Eを読取りモードに設定するには、読取り/書取りビットを1に設定します。MAX4814Eを書込みモードに設定するには、読取り/書取りビットを0に設定します。このアドレスは、START条件の後にMAX4814Eに送信される情報の最初のバイトです。

アプリケーション情報

ESD保護

すべてのマキシムデバイスと同様、すべての端子にはESD保護構造が組み込まれており、取扱いや組立て時に発生する静電放電から保護します。スイッチA、スイッチB、およびスイッチSW_は、静電気からさらに保護されています。マキシムの技術者たちは、損傷なく±6kVのESDからこれらの端子を保護する最先端技術の構造を開発しました。ESD構造は、通常動作やデバイスのパ

ワーダウン時の高ESDに耐えます。ESD保護は、さまざまな方法で試験することができます。スイッチA、スイッチB、およびスイッチSW_のESD保護は、MIL-STD-883を使った±6kV (ヒューマンボディモデル)を特長とします。

ESD試験条件

ESD性能は、さまざまな条件によって決まります。試験のセットアップ、試験方法、および試験結果を記載した信頼性レポートについては、マキシムまでお問い合わせください。

ヒューマンボディモデル

図7は、ヒューマンボディモデルを示し、図8は、ローインピーダンスに放電されたときにヒューマンボディモデルが生成する電流波形を示しています。このモデルは、100pFのコンデンサで構成され、測定対象のESD電圧まで充電された後、1.5kΩの抵抗を通じて試験機器に放電されます。

DVI/HDMI 2:4低周波ファンアウトスイッチ

MAX4814E

表6. スイッチ選択真理値表

DA_, DB_ INPUTS/REGISTER R0 BITS						SWITCH A AND B TO SW_ CONNECTIONS							
DB2/ BBEN	DB1/ BBSEL1	DB0/ BBSEL0	DA2/ BAEN	DA1/ BASEL1	DA0/ BASEL0	B TO SW3	B TO SW2	B TO SW1	B TO SW0	A TO SW3	A TO SW2	A TO SW1	A TO SW0
0	X	X	0	X	X	—	—	—	—	—	—	—	—
0	X	X	1	0	0	—	—	—	—	—	—	—	1
0	X	X	1	0	1	—	—	—	—	—	—	1	—
0	X	X	1	1	0	—	—	—	—	—	1	—	—
0	X	X	1	1	1	—	—	—	—	1	—	—	—
1	0	0	0	X	X	—	—	—	1	—	—	—	—
1	0	0	1	0	0	—	—	—	0	—	—	—	1
1	0	0	1	0	1	—	—	—	1	—	—	1	—
1	0	0	1	1	0	—	—	—	1	—	1	—	—
1	0	0	1	1	1	—	—	—	1	1	—	—	—
1	0	1	0	X	X	—	—	1	—	—	—	—	—
1	0	1	1	0	0	—	—	1	—	—	—	—	1
1	0	1	1	0	1	—	—	0	—	—	—	1	—
1	0	1	1	1	0	—	—	1	—	—	1	—	—
1	0	1	1	1	1	—	—	1	—	1	—	—	—
1	1	0	0	X	X	—	1	—	—	—	—	—	—
1	1	0	1	0	0	—	1	—	—	—	—	—	1
1	1	0	1	0	1	—	1	—	—	—	—	1	—
1	1	0	1	1	0	—	0	—	—	—	1	—	—
1	1	0	1	1	1	—	1	—	—	1	—	—	—
1	1	1	0	X	X	1	—	—	—	—	—	—	—
1	1	1	1	0	0	1	—	—	—	—	—	—	1
1	1	1	1	0	1	1	—	—	—	—	—	1	—
1	1	1	1	1	0	1	—	—	—	—	1	—	—
1	1	1	1	1	1	1	—	—	—	1	—	—	—
1	1	1	1	1	1	0	—	—	—	1	—	—	—

— = 接続なしを示します。
 1 = スイッチ接続を示します。
 0 = スイッチBがハイインピーダンスであることを示します。
 X = 任意。

表7. MAX4814Eデバイスアドレス

B7	B6	B5	B4	B3	B2	B1	B0
0	1	1	1	AD2	AD1	AD0	R/W
Fixed				User Selected			—

電源バイアスとシーケンス

すべてのCMOSデバイスに適切な電源シーケンスが推奨されます。絶対最大定格を超えないでください。リストされた定格を上回るストレスはデバイスへの永久的な損傷を引き起こす可能性があります。常に、まずV_{DD}、

続いて、スイッチ入力、およびロジック入力の順にシーケンスします。できる限りデバイス近くに配置した0.1μFのコンデンサを使用し、1つ以上のV_{DD}入力をグラウンドにバイパスします。最適な性能を得るために可能な最小物理サイズを使用します。

DVI/HDMI 2:4低周波ファンアウトスイッチ

MAX4814E

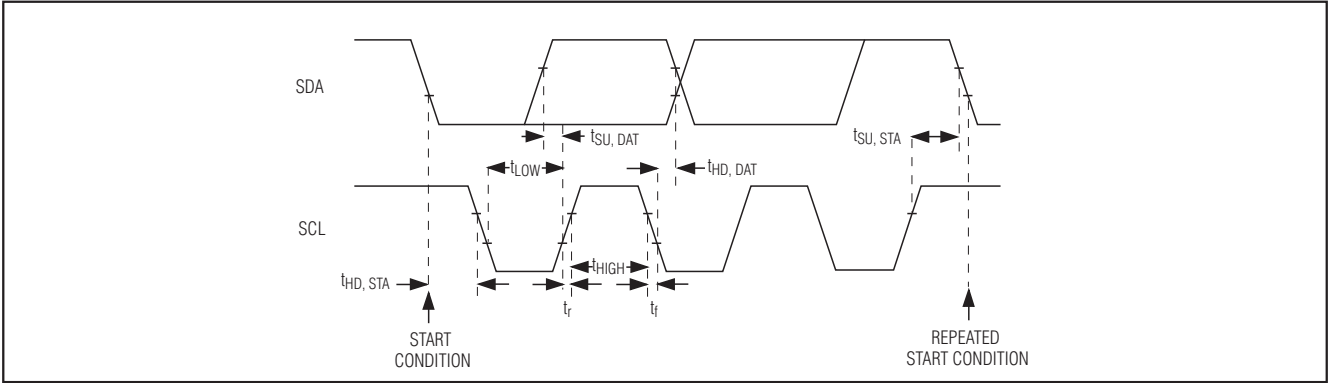


図4. 2線式シリアルインタフェースタイミング図

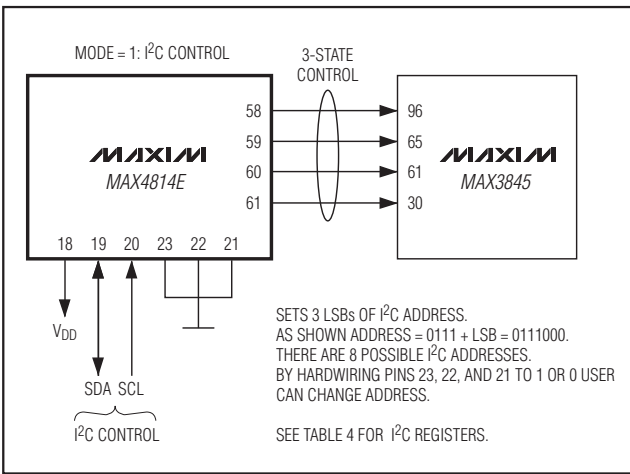


図5. モード1：I²C制御

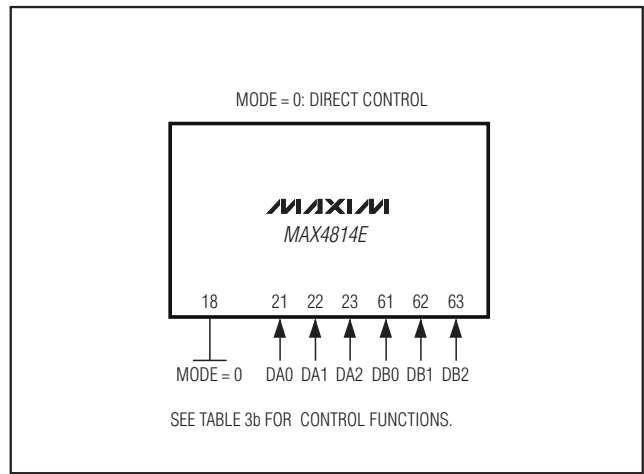


図6. モード0：ダイレクト制御

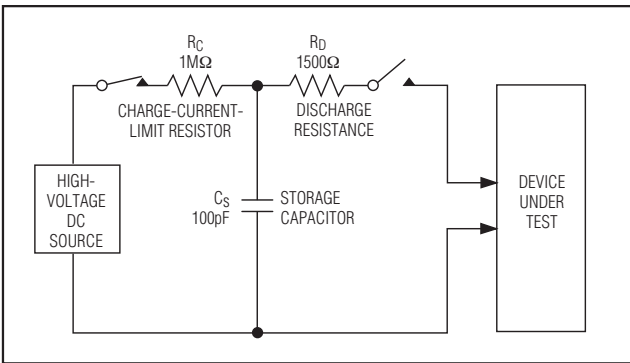


図7. ヒューマンボディのESD試験モデル

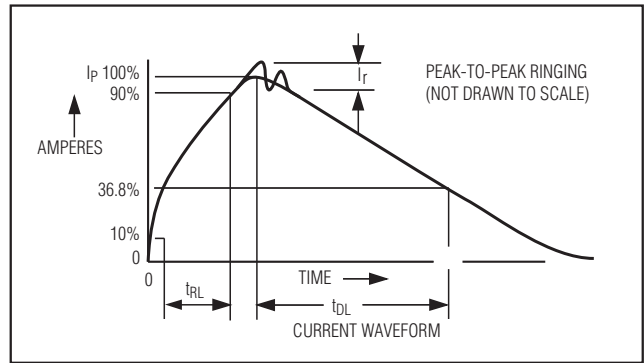
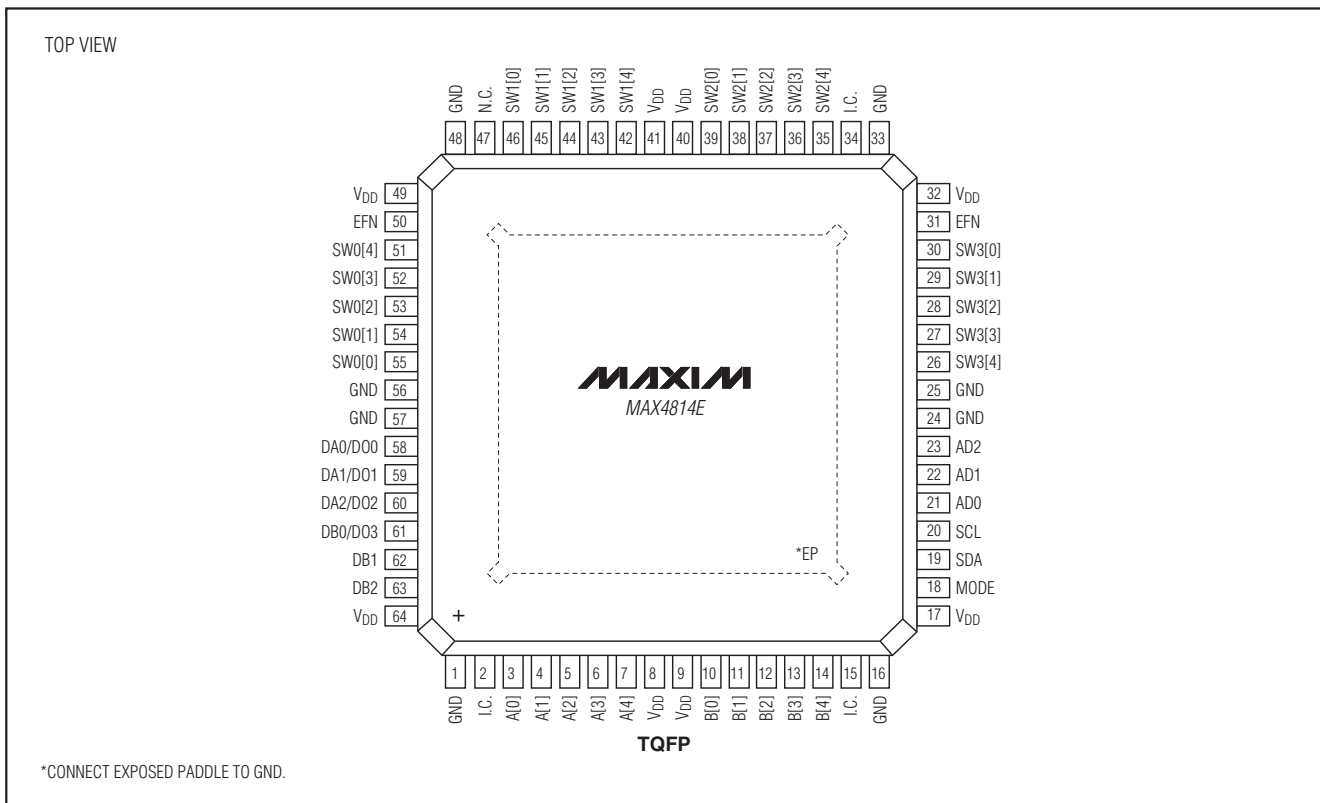


図8. ヒューマンボディの電流波形

DVI/HDMI 2:4低周波ファンアウトスイッチ

MAX4814E

ピン配置



また、複数の V_{DD} 入力をバイパスすることが推奨されます。優れた方法は、 $0.1\mu\text{F}$ のコンデンサで1つの V_{DD} 入力をバイパスし、 $1\text{nF}\sim 10\text{nF}$ のコンデンサ(0603以下の物理サイズのセラミックコンデンサ使用)で2つ目以降の V_{DD} をバイパスする方法です。

チップ情報

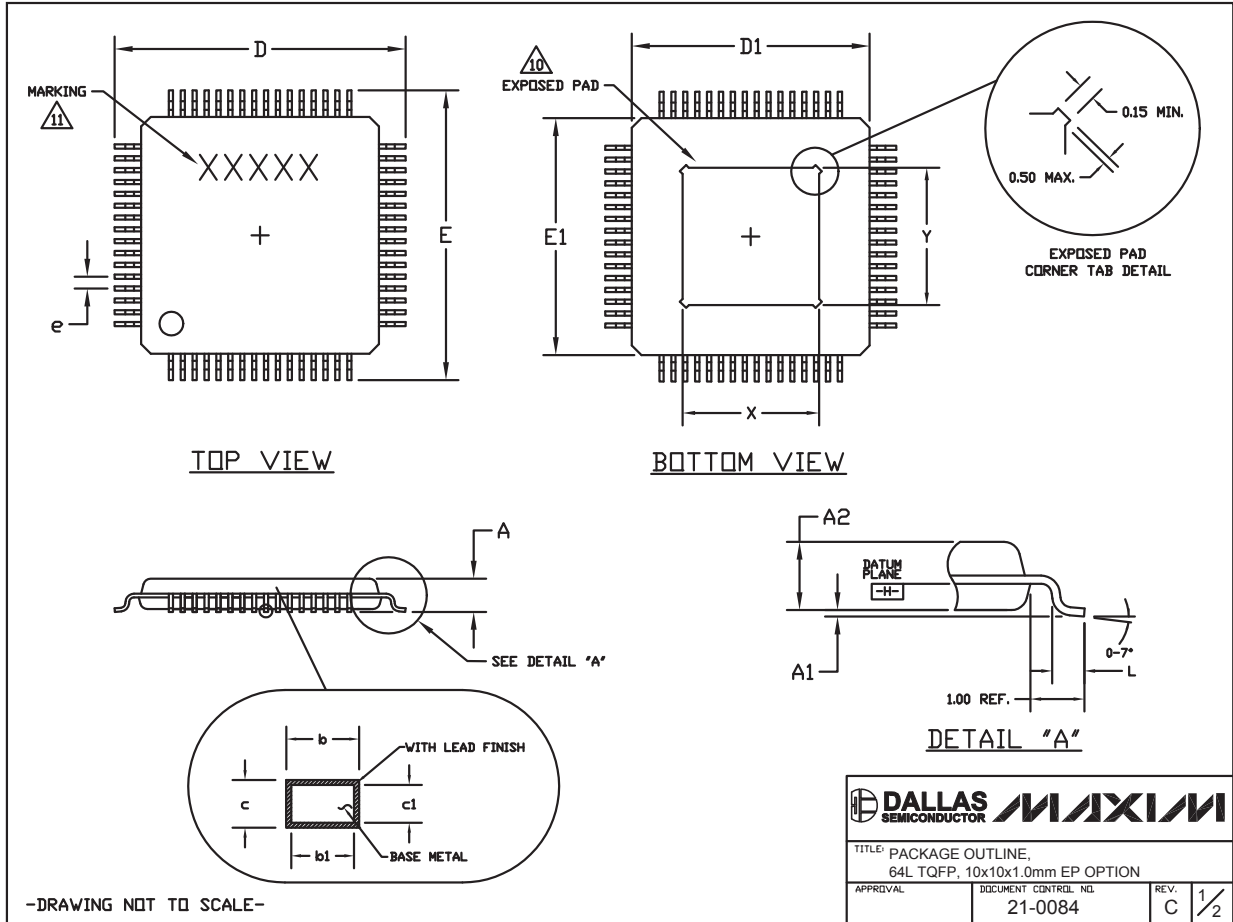
PROCESS: BiCMOS

DVI/HDMI 2:4低周波ファンアウトスイッチ

MAX4814E

パッケージ

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、japan.maxim-ic.com/packagesをご参照下さい。)



64L, TQFP:EPS

DVI/HDMI 2:4低周波ファンアウトスイッチ

MAX4814E

パッケージ(続き)

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、japan.maxim-ic.com/packagesをご参照下さい。)

NOTES:

1. ALL DIMENSIONS AND TOLERANCING CONFORM TO ANSI Y14.5-1982.
2. DATUM PLANE \square -H- \square IS LOCATED AT MOLD PARTING LINE AND COINCIDENT WITH LEAD, WHERE LEAD EXITS PLASTIC BODY AT BOTTOM OF PARTING LINE.
3. DIMENSIONS D1 AND E1 DO NOT INCLUDE MOLD PROTRUSION.
ALLOWABLE MOLD PROTRUSION IS 0.25 MM ON D1 AND E1 DIMENSIONS.
4. THE TOP OF PACKAGE IS SMALLER THAN THE BOTTOM OF PACKAGE BY 0.15 MILLIMETERS.
5. DIMENSION b DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL BE 0.08 MM TOTAL IN EXCESS OF THE b DIMENSION AT MAXIMUM MATERIAL CONDITION.
6. CONTROLLING DIMENSION: MILLIMETER.
7. THIS OUTLINE CONFORMS TO JEDEC PUBLICATION 95 REGISTRATION MS-026, VARIATION ACD.
8. LEADS SHALL BE COPLANAR WITHIN .004 INCH.
9. EXPOSED DIE PAD SHALL BE COPLANAR WITH BOTTOM OF PACKAGE WITHIN 2 MILS (.05 MM).
10. DIMENSIONS X & Y APPLY TO EXPOSED PAD (EP) VERSIONS ONLY. SEE INDIVIDUAL PRODUCT DATASHEET TO DETERMINE IF A PRODUCT USES EXPOSED PAD PACKAGE.
11. MARKING SHOWN IS FOR PACKAGE ORIENTATION REFERENCE ONLY.

SYMBOL	JEDEC VARIATION ALL DIMENSIONS IN MILLIMETERS	
	ACD-HD	
	MIN.	MAX.
A	\approx	1.20
A ₁	0.05	0.15
A ₂	0.95	1.05
D	11.80	12.20
D ₁	9.80	10.20
E	11.80	12.20
E ₁	9.80	10.20
L	0.45	0.75
N	64	
e	0.50 BSC.	
b	0.17	0.27
b ₁	0.17	0.23
c	0.09	0.20
c ₁	0.09	0.16
X	4.70	5.30
Y	4.70	5.30

-DRAWING NOT TO SCALE-

		
TITLE: PACKAGE OUTLINE, 64L TQFP, 10x10x1.0mm EP OPTION		
APPROVAL	DOCUMENT CONTROL NO.	REV.
	21-0084	C 2/2

マキシム・ジャパン株式会社

〒169-0051東京都新宿区西早稲田3-30-16(ホリゾン1ビル)
 TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組み込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600 _____ 17