

低電圧、高アイソレーション、 デュアル、4チャンネルRF/ビデオマルチプレクサ

MAX4588

概要

MAX4588は、50Ω及び75Ω機器において最大180MHzの周波数でRF及びビデオ信号を処理するために設計された低電圧デュアル4チャンネルマルチプレクサです。フレキシブルなデジタルインタフェースにより、パラレルインタフェース又はSPI™/MICROWIRE™シリアルポートを通じて内部の制御が可能です。

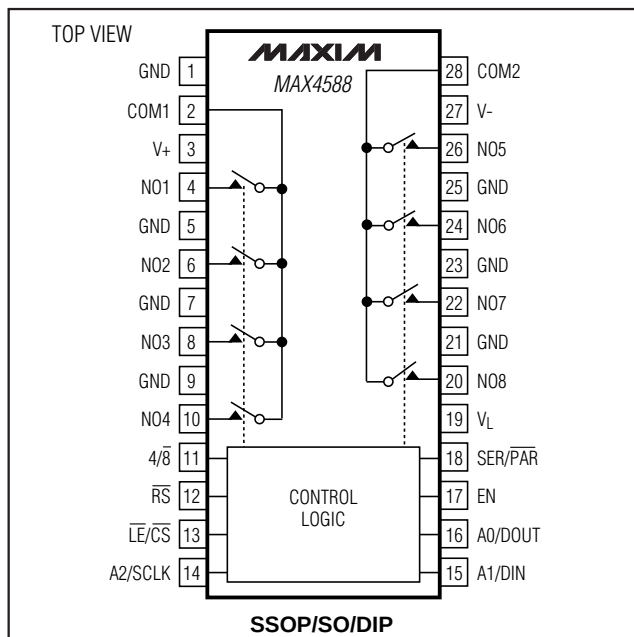
MAX4588の各チャンネルはT型スイッチ構成を使って設計されているため、優れた高周波数オフアイソレーションを提供します。MAX4588はオン抵抗が60Ω(max)と低く、全チャンネルのオン抵抗マッチングが4Ω(max)となっています。さらに、オン抵抗は指定信号範囲にわたって平坦(2Ω max)です。オフリーク電流はT_A = +25°Cで1nA以下、T_A = +85°Cで10nA以下です。

MAX4588は+2.7V~+12V単一電源又は±2.7V~±6Vデュアル電源で動作します。+5V電源で動作する場合、入力はTTL及びCMOSとコンパチブルです。MAX4588は28ピンナローDIP、ワイドSOP及び省スペースのSSOPパッケージで供給されています。

アプリケーション

RFスイッチング 自動試験機器
ビデオ信号分配 ネットワーク
高速データ収集

ピン配置



特長

- ◆ 低インサーションロス: -2.5dB(100MHzまで)
- ◆ 高オフアイソレーション: -74dB(10MHz)
- ◆ 低クロストーク: -70dB(10MHzまで)
- ◆ -0.1dB信号帯域幅: 16MHz
- ◆ -3dB信号帯域幅: 180MHz
- ◆ オン抵抗(±5V電源): 60Ω(max)
- ◆ オン抵抗マッチング(±5V電源): 4Ω(max)
- ◆ オン抵抗平坦性(±5V電源): 2Ω(max)
- ◆ 電源: +2.7V~+12V単一
±2.7V~±6Vデュアル
- ◆ 低消費電力: < 20μW
- ◆ 双方向のレイルトゥレイル®信号に対応
- ◆ パラレル又はSPI/MICROWIREコンパチブルのシリアルインタフェース
- ◆ ESD保護: ±2kV以上(3015.7法)
- ◆ TTL/CMOSコンパチブル入力(V_L = +5V)

型番

PART	TEMP. RANGE	PIN-PACKAGE
MAX4588CAI	0°C to +70°C	28 SSOP
MAX4588CWI	0°C to +70°C	28 Wide SO
MAX4588CPI	0°C to +70°C	28 Narrow Plastic DIP
MAX4588EAI	-40°C to +85°C	28 SSOP
MAX4588EWI	-40°C to +85°C	28 Wide SO
MAX4588EPI	-40°C to +85°C	28 Narrow Plastic DIP

SPIはMotorola, Inc.の商標です。

MICROWIREはNational Semiconductor Corp.の商標です。

レイルトゥレイルは日本モトローラの登録商標です。

低電圧、高アイソレーション、 デュアル、4チャンネルRF/ビデオマルチプレクサ

ABSOLUTE MAXIMUM RATINGS

(Voltages referenced to GND)

V+	-0.3V to +13.0V
V _L	-0.3V to (V+ + 0.3V) or 7V (whichever is lower)
V-	-13.0V to +0.3V
V+ to V-	-0.3V to +13.0V
V _{NO} , V _{COM} (Note 1)	(V- - 0.3V) to (V+ + 0.3V)
4/ $\overline{R_S}$, $\overline{LE/CS}$, A2/SCLK, A1/DIN, A0/DOUT, EN, SER/ $\overline{PAR}$ to GND	-0.3V to (V+ + 0.3V)
Continuous Current into Any Terminal	 ± 20 mA
Peak Current into Any Terminal (pulsed at 1ms, 10% duty cycle)	 ± 40 mA

ESD per Method 3015.7	 ± 2 kV
Continuous Power Dissipation (T _A = +70°C)	
SSOP (derate 9.52mW/°C above +70°C)	762mW
Wide SO (derate 12.50mW/°C above +70°C)	1.00W
Plastic DIP (derate 14.29mW/°C above +70°C)	1.14W
Operating Temperature Ranges	
MAX4588C_ I	0°C to +70°C
MAX4588E_ I	-40°C to +85°C
Storage Temperature Range	-65°C to +150°C
Lead Temperature (soldering, 10sec)	+300°C

Note 1: Voltages on these pins exceeding V+ or V- are clamped by internal diodes. Limit forward diode current to maximum current rating.

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS—Dual Supplies

(V+ = V_L = +4.5V to +5.5V, V- = -4.5V to -5.5V, V_{INH} = +2.4V, V_{INL} = +0.8V, T_A = T_{MIN} to T_{MAX}, unless otherwise noted. Typical values are at T_A = +25°C, V+ = V_L = +5V, V- = -5V.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	T _A	MIN	TYP	MAX	UNITS
ANALOG SWITCH							
Analog Signal Range (Note 3)	V _{COM} , V _{NO}			V-		V+	V
On-Resistance	R _{ON}	V+ = 5V, V- = -5V, V _{NO} = ± 2 V, I _{COM} = 4mA	+25°C C, E	40	60	75	Ω
On-Resistance Match Between Channels (Note 4)	ΔR_{ON}	V+ = 5V, V- = 5V, V _{NO} = ± 2 V, I _{COM} = 4mA	+25°C C, E	1	4	5	Ω
On-Resistance Flatness (Note 5)	R _{FLAT(ON)}	V+ = 5V; V- = -5V; V _{NO} = 1V, 0, -1V; I _{COM} = 1mA	+25°C C, E	0.5	2.5	3	Ω
NO_ Off-Leakage Current (Note 6)	I _{NO(OFF)}	V+ = 5.5V, V- = -5.5V, V _{COM} = ± 4.5 V, V _{NO} = ∓ 4.5 V	+25°C C, E	-1	0.01	1	nA
COM_ Off-Leakage Current (Note 6)	I _{COM(OFF)}	V+ = 5.5V, V- = -5.5V, V _{COM} = ± 4.5 V, V _{NO} = ∓ 4.5 V	+25°C C, E	-2	0.01	2	nA
COM_ On-Leakage Current (Note 6)	I _{COM(ON)}	V+ = 5.5V, V- = -5.5V, V _{COM} = ± 4.5 V, V _{NO} = ± 4.5 V or floating	+25°C C, E	-2	0.01	2	nA
LOGIC INPUTS (4/$\overline{R_S}$, $\overline{LE/CS}$, A2/SCLK, A1/DIN, A0/DOUT, EN, SER/$\overline{PAR}$)							
Input Logic Threshold High	V _{INH}		C, E	2.4	1.7		V
Input Logic Threshold Low	V _{INL}		C, E		1.5	0.8	V
Input Threshold Hysteresis					0.2		V
Input Current	I _{IN}	V _{IN} = 0 or V _L	C, E	-1	0.03	1	μ A
LOGIC OUTPUT (SERIAL INTERFACE)							
DOUT Logic Low Output	V _{OL}	I _{SINK} = 3.2mA	C, E			0.4	V
DOUT Logic High Output	V _{OH}	I _{SOURCE} = -1mA	C, E	V _L - 1			V

低電圧、高アイソレーション、 デュアル、4チャネルRF/ビデオマルチプレクサ

MAX4588

ELECTRICAL CHARACTERISTICS—Dual Supplies (continued)

(V+ = VL = +4.5V to +5.5V, V- = -4.5V to -5.5V, VINH = +2.4V, VINL = +0.8V, TA = TMIN to TMAX, unless otherwise noted. Typical values are at TA = +25°C, V+ = VL = +5V, V- = -5V.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS		T _A	MIN	TYP	MAX	UNITS
SWITCH DYNAMIC CHARACTERISTICS								
Turn-On Time	t _{ON}	V _{NO_} = 3V, V ₊ = 4.5V, V ₋ = -4.5V, Figure 1		+25°C	380	550	ns	
				C, E	600			
Turn-Off Time	t _{OFF}	V _{NO_} = 3V, V ₊ = 4.5V, V ₋ = -4.5V, Figure 1		+25°C	150	300	ns	
				C, E	350			
Break-Before-Make Time Delay (Note 3)	t _{BBM}	V _{NO_} = ±3V, V ₊ = 5.5V, V ₋ = -5.5V, Figure 2		C, E	10	180	ns	
Charge Injection	Q	C _L = 1.0nF, V _{NO_} = 0, R _S = 0, Figure 3		+25°C	15		pC	
NO_ Off-Capacitance	C _{NO_(OFF)}	V _{NO_} = 0, f _{IN} = 1MHz, Figure 4		+25°C	2		pF	
COM_ Off-Capacitance	C _{COM_(OFF)}	V _{COM_} = 0, f _{IN} = 1MHz, Figure 4		+25°C	4		pF	
COM_ On-Capacitance	C _{COM_(ON)}	V _{COM_} = 0, f _{IN} = 1MHz, Figure 4		+25°C	7		pF	
Off-Isolation (Note 7)	V _{ISO}	V _{NO_} = 1V _{RMS} , f = 10MHz, all channels off, Figure 5		+25°C	-74		dB	
Channel-to-Channel Crosstalk	V _{CT}	V _{NO_} = 1V _{RMS} , f = 10MHz, Figure 5		+25°C	-70		dB	
-3dB Bandwidth	BW	Figure 5	4-channel mode	+25°C	180		MHz	
			8-channel mode		140			
-0.1dB Bandwidth	BW	Figure 5	4-channel mode	+25°C	16		MHz	
			8-channel mode		11			
PARALLEL-INTERFACE TIMING								
A ₊ , EN to $\overline{\text{LE}}$ Rise Setup Time	t _{DS}	Figure 6		C, E	80	ns		
A ₊ , EN to $\overline{\text{LE}}$ Rise Hold Time	t _{DH}	Figure 6		C, E	0	ns		
$\overline{\text{LE}}$ Low Pulse Width	t _L	Figure 6		C, E	80	ns		
$\overline{\text{RS}}$ Low Pulse Width	t _{RS}	Figure 6		C, E	80	ns		
SERIAL-INTERFACE TIMING								
Operating Frequency	f _{CLK}	Figure 7		C, E	6.25		MHz	
SCLK Pulse Width High	t _{CH}	Figure 7		C, E	80	ns		
SCLK Pulse Width Low	t _{CL}	Figure 7		C, E	80	ns		
DIN to SCLK Rise Setup Time	t _{DS}	Figure 7		C, E	60	ns		
DIN to SCLK Rise Hold Time	t _{DH}	Figure 7		C, E	0	ns		
$\overline{\text{CS}}$ Fall to SCLK Rise Setup Time	t _{CSS0}	Figure 7		C, E	50	ns		
SCLK Rise to DOUT Valid	t _{DO}	C _L = 50pF, Figure 7		C, E	150		ns	
$\overline{\text{CS}}$ Rise to SCLK Rise Hold Time	t _{CSH1}	Figure 7		C, E	0	ns		
$\overline{\text{CS}}$ Rise to SCLK Rise Setup Time	t _{CSS1}	Figure 7		C, E	80	ns		
$\overline{\text{CS}}$ Fall to SCLK Rise Hold Time	t _{CSS1}	Figure 7		C, E	80	ns		
$\overline{\text{RS}}$ Low Pulse Width	t _{RS}	Figure 6		C, E	80	ns		

低電圧、高アイソレーション、 デュアル、4チャンネルRF/ビデオマルチプレクサ

MAX4588

ELECTRICAL CHARACTERISTICS—Dual Supplies (continued)

($V_+ = V_L = +4.5V$ to $+5.5V$, $V_- = -4.5V$ to $-5.5V$, $V_{INH} = +2.4V$, $V_{INL} = +0.8V$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $T_A = +25^\circ C$, $V_+ = V_L = +5V$, $V_- = -5V$.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	T_A	MIN	TYP	MAX	UNITS
POWER SUPPLY							
Power-Supply Range	V_+ , V_-			± 2.7		± 6	V
	V_L			2.7		V_+	
V_+ Supply Current	I_+	$V_+ = 5.5V$, $V_- = -5.5V$	$+25^\circ C$	-1	0.0001	1	μA
			C, E	-10		10	
V_- Supply Current	I_-	$V_+ = 5.5V$, $V_- = -5.5V$	$+25^\circ C$	-1	0.0001	1	μA
			C, E	-10		10	
V_L Supply Current	I_L	$V_L = 5.5V$, all $V_{IN_} = 0$ or V_L	C, E	-10	2	10	μA

ELECTRICAL CHARACTERISTICS—Single +5V Supply

($V_+ = V_L = +4.5V$ to $+5.5V$, $V_- = 0$, $V_{INH} = +2.4V$, $V_{INL} = +0.8V$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $T_A = +25^\circ C$, $V_+ = V_L = +5V$.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	T _A	MIN	TYP	MAX	UNITS
ANALOG SWITCH							
Analog Signal Range (Note 3)	V _{COM_} , V _{NO_}			0		V+	V
On-Resistance	R _{ON}	V+ = 5V, V _{NO_} = 3V, I _{COM_} = 4mA	+25°C	80	120	Ω	
			C, E	150			
On-Resistance Match Between Channels (Note 4)	ΔR _{ON}	V+ = 5V, V _{NO_} = 3V, I _{COM_} = 4mA	+25°C	1	8	Ω	
			C, E	10			
On-Resistance Flatness (Note 5)	R _{FLAT(ON)}	V+ = 5V, I _{COM_} = 4mA, V _{NO_} = 2V, 3V, 4V	+25°C	4	10	Ω	
			C, E	12			
NO_ Off Leakage Current (Notes 6, 9)	I _{NO_(OFF)}	V+ = 5.5V; V _{COM_} = 4.5V, 1V; V _{NO_} = 1V, 4.5V	+25°C	-1	0.005	1	nA
			C, E	-10	10		
COM_ Off Leakage Current (Notes 6, 9)	I _{COM_(OFF)}	V+ = 5.5V; V _{COM_} = 4.5V, 1V; V _{NO_} = 1V, 4.5V	+25°C	-2	0.005	2	nA
			C, E	-20	20		
COM_ On Leakage Current (Notes 6, 9)	I _{COM_(ON)}	V+ = 5.5V; V _{COM_} = 4.5V, 1V; V _{NO_} = 4.5V, 1V, or floating	+25°C	-2	0.005	2	nA
			C, E	-20	20		
LOGIC INPUTS (4/8, RS, LE/CS, A2/SCLK, A1/DIN, A0/DOUT, EN, SER/PAR)							
Input Logic Threshold High	V _{INH}		C, E	2.4	1.7		V
Input Logic Threshold Low	V _{INL}		C, E		1.5	0.8	V
Input Threshold Hysteresis					0.2		V
Input Current	I _{IN}	V _{IN} = 0 or V _L	C, E	-1		1	μA
LOGIC OUTPUT (SERIAL INTERFACE)							
DOUT Logic Low Output	V _{OL}	I _{SINK} = 3.2mA	C, E			0.4	V
DOUT Logic High Output	V _{OH}	I _{SOURCE} = -1mA	C, E	V _L - 1			V

低電圧、高アイソレーション、 デュアル、4チャンネルRF/ビデオマルチプレクサ

MAX4588

ELECTRICAL CHARACTERISTICS—Single +5V Supply (continued)

($V_+ = V_L = +4.5V$ to $+5.5V$, $V_- = 0$, $V_{INH} = +2.4V$, $V_{INL} = +0.8V$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $T_A = +25^\circ C$, $V_+ = V_L = +5V$.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS		T _A	MIN	TYP	MAX	UNITS
SWITCH DYNAMIC CHARACTERISTICS								
Turn-On Time	t _{ON}	V _{NO_} = 3V, V+ = 4.5V, Figure 1		+25°C	550	800	ns	
				C, E	900			
Turn-Off Time	t _{OFF}	V _{NO_} = 3V, V+ = 4.5V, Figure 1		+25°C	150	300	ns	
				C, E	350			
Break-Before-Make Time Delay (Note 3)	t _{BBM}	V _{NO_} = 3V, V+ = 5.5V, Figure 2		C, E	10	200	ns	
Charge Injection	Q	C _L = 1.0nF, V _{NO_} = 2.5V, R _S = 0, Figure 3		+25°C	5		pC	
Off-Isolation	V _{ISO}	V _{NO_} = 1V _{RMS} , f = 10MHz, all channels off, Figure 5		+25°C	-65		dB	
Channel-to-Channel Crosstalk	V _{CT}	V _{NO_} = 1V _{RMS} , f = 10MHz, Figure 5		+25°C	-70		dB	
-3dB Bandwidth	BW	Figure 5	4-channel mode	+25°C	100		MHz	
			8-channel mode		75			
-0.1dB Bandwidth	BW	Figure 5	4-channel mode	+25°C	10		MHz	
			8-channel mode		7			
PARALLEL-INTERFACE TIMING								
A ₋ , EN to $\overline{LE}$ Rise Setup Time	t _{DS}	Figure 6		C, E	80		ns	
A ₋ , EN to $\overline{LE}$ Rise Hold Time	t _{DH}	Figure 6		C, E	0		ns	
$\overline{LE}$ Low Pulse Width	t _L	Figure 6		C, E	80		ns	
$\overline{RS}$ Low Pulse Width	t _{RS}	Figure 6		C, E	80		ns	
SERIAL-INTERFACE TIMING								
Operating Frequency	f _{CLK}	Figure 7		C, E	6.25		MHz	
SCLK Pulse Width High	t _{CH}	Figure 7		C, E	80		ns	
SCLK Pulse Width Low	t _{CL}	Figure 7		C, E	80		ns	
DIN to SCLK Rise Setup Time	t _{DS}	Figure 7		C, E	60		ns	
DIN to SCLK Rise Hold Time	t _{DH}	Figure 7		C, E	0		ns	
$\overline{CS}$ Fall to SCLK Rise Setup Time	t _{CSS0}	Figure 7		C, E	50		ns	
$\overline{CS}$ Fall to SCLK Rise Hold Time	t _{CSS1}	Figure 7		C, E	80		ns	
$\overline{CS}$ Rise to SCLK Rise Hold Time	t _{CSH1}	Figure 7		C, E	0		ns	
$\overline{CS}$ Rise to SCLK Rise Setup Time	t _{CSS1}	Figure 7		C, E	80		ns	
SCLK Rise to DOUT Valid	t _{DO}	C _L = 50pF, Figure 7		C, E	150		ns	
$\overline{RS}$ Low Pulse Width	t _{RS}	Figure 6		C, E	80		ns	

低電圧、高アイソレーション、 デュアル、4チャンネルRF/ビデオマルチプレクサ

ELECTRICAL CHARACTERISTICS—Single +5V Supply (continued)

($V_+ = V_L = +4.5V$ to $+5.5V$, $V_- = 0$, $V_{INH} = +2.4V$, $V_{INL} = +0.8V$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $T_A = +25^\circ C$, $V_+ = V_L = +5V$.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	T_A	MIN	TYP	MAX	UNITS
POWER SUPPLY							
Power-Supply Range	V_+			2.7		12	V
	V_L	$V_+ \leq 6.5V$		2.7		V_+	
		$V_+ > 6.5V$		2.7		6.5	
V_+ Supply Current	I_+	$V_+ = 5.5V$, $V_{IN} = 0$ or V_L	$+25^\circ C$	-1		1	μA
			C, E	-10		10	
V_L Supply Current	I_L	$V_L = 5.5V$, all $V_{IN} = 0$ or V_L	C, E	-10	2	10	μA

ELECTRICAL CHARACTERISTICS—Single +3V Supply

($V_+ = V_L = +2.7V$ to $+3.6V$, $V_- = 0$, $V_{INH} = +2V$, $V_{INL} = +0.5V$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $T_A = +25^\circ C$, $V_+ = V_L = +3.0V$.)

PARAMETER	SYMBOL	CONDITIONS	T _A	MIN	TYP	MAX	UNITS
ANALOG SWITCH							
Analog Signal Range	V _{COM_} , V _{NO_}			0		V+	V
On-Resistance	R _{ON}	V+ = 2.7V, V _{NO_} = 1V, I _{COM_} = 1mA	+25°C	240	350	Ω	
			C, E		450		
LOGIC INPUTS (4/8, RS, LE/CS, A2/SCLK, A1/DIN, A0/DOUT, EN, SER/PAR)							
Input Logic Threshold High	V _{INH}		C, E	2.0			V
Input Logic Threshold Low	V _{INL}		C, E		0.5		V
Input Current	I _{IN}	V _{IN_} = 0 or V _L	C, E	-1	1		μA
SWITCH DYNAMIC CHARACTERISTICS							
Turn-On Time	t _{ON}	V _{NO_} = 1.5V, V+ = 2.7V, Figure 1	+25°C	700	1000	ns	
			C, E		200		
Turn-Off Time	t _{OFF}	V _{NO_} = 1.5V, V+ = 2.7V, Figure 1	+25°C	250	400	ns	
			C, E		500		
Break-Before-Make Time Delay (Note 3)	t _{BBM}	V _{NO_} = 1.5V, V+ = 3.6V, Figure 2	+25°C	10	350		ns
PARALLEL-INTERFACE TIMING							
A ₊ , EN to LE Rise Setup Time	t _{DS}	Figure 6	C, E	200			ns
A ₊ , EN to LE Rise Hold Time	t _{DH}	Figure 6	C, E	0			ns
LE Low Pulse Width	t _L	Figure 6	C, E	200			ns
RS Low Pulse Width	t _{RS}	Figure 6	C, E	200			ns
SERIAL-INTERFACE TIMING							
Operating Frequency	f _{CLK}	Figure 7	C, E		2.1		MHz
SCLK Pulse Width High	t _{CH}	Figure 7	C, E	200			ns
SCLK Pulse Width Low	t _{CL}	Figure 7	C, E	200			ns
DIN to SCLK Rise Setup Time	t _{DS}	Figure 7	C, E	100			ns
DIN to SCLK Rise Hold Time	t _{DH}	Figure 7	C, E	0			ns
RS Low Pulse Width	t _{RS}	Figure 6	C, E	200			ns

低電圧、高アイソレーション、 デュアル、4チャンネルRF/ビデオマルチプレクサ

MAX4588

ELECTRICAL CHARACTERISTICS—Single +3V Supply (continued)

($V_+ = V_L = +2.7V$ to $+3.6V$, $V_- = 0$, $V_{INH} = +2V$, $V_{INL} = +0.5V$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $T_A = +25^\circ C$, $V_+ = V_L = +3.0V$.)

PARAMETER	SYMBOL	CONDITIONS	T_A	MIN	TYP	MAX	UNITS
$\overline{CS}$ Fall to SCLK Rise Setup Time	t_{CSS0}	Figure 7	C, E	100			ns
$\overline{CS}$ Rise to SCLK Rise Hold Time	t_{CSH1}	Figure 7	C, E	0			ns
$\overline{CS}$ Rise to SCLK Rise Setup Time	t_{CSS1}	Figure 7	C, E	200			ns
$\overline{CS}$ Fall to SCLK Rise Hold Time	t_{CSS1}	Figure 7	C, E	200			ns
SCLK Rise to DOUT Valid	t_{DO}	$C_L = 50pF$, Figure 7	C, E			250	ns
POWER SUPPLY							
V_+ Supply Current	I_+	$V_+ = 3.6V$, $V_{IN} = 0$ or V_L	$+25^\circ C$	-1		1	μA
			C, E	-10		10	
V_L Supply Current	I_L	$V_L = 3.6V$, all $V_{IN} = 0$ or V_L	C, E	-10	1	10	μA

Note 2: The algebraic convention is used in this data sheet; the most negative value is shown in the minimum column.

Note 3: Guaranteed by design.

Note 4: $\Delta R_{ON} = \Delta R_{ON(MAX)} - \Delta R_{ON(MIN)}$.

Note 5: Resistance flatness is defined as the difference between the maximum and the minimum value of on-resistance as measured over the specified analog-signal range.

Note 6: Leakage parameters are 100% tested at maximum rated hot temperature and guaranteed by correlation at $T_A = +25^\circ C$.

Note 7: Off isolation = $20\log_{10} [V_{COM_} / (V_{NC_} \text{ or } V_{NO_})]$, $V_{COM_}$ = output, $V_{NC_}$ or $V_{NO_}$ = input to off switch.

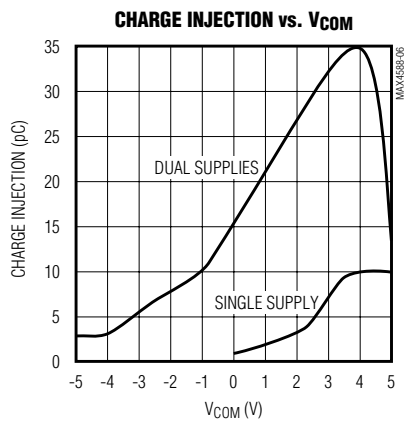
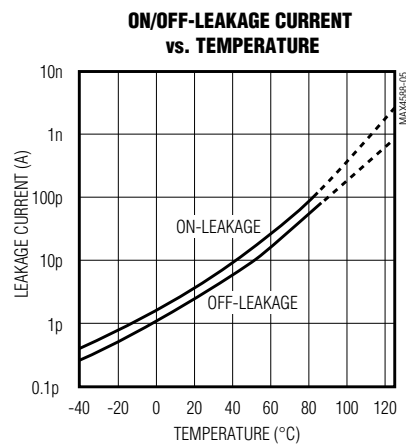
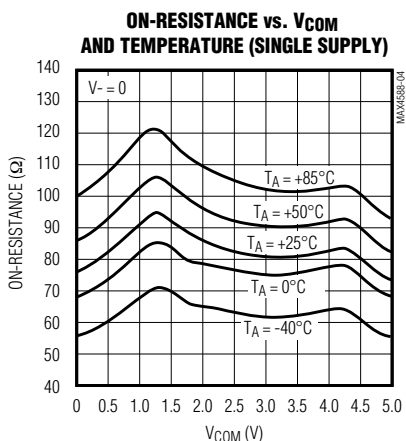
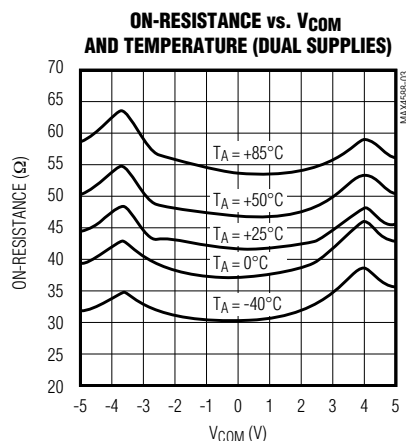
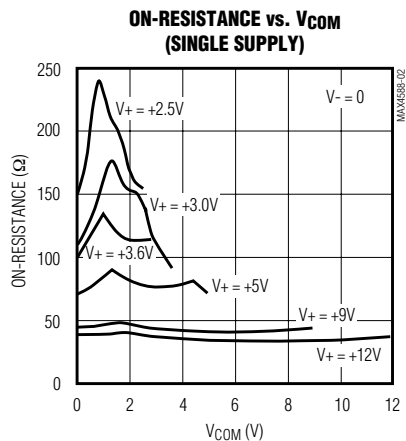
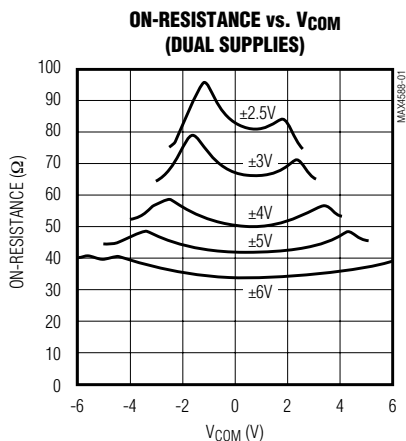
Note 8: Between any two switches.

Note 9: Leakage testing for single-supply operation is guaranteed by testing with dual supplies.

低電圧、高アイソレーション、 デュアル、4チャンネルRF/ビデオマルチプレクサ

標準動作特性

($V_+ = V_L = +5V$, $V_- = -5V$, $T_A = +25^\circ\text{C}$, unless otherwise noted.)

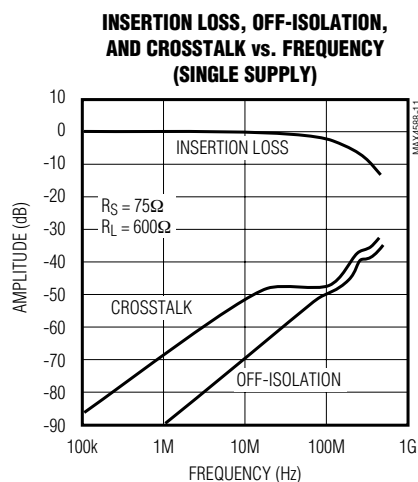
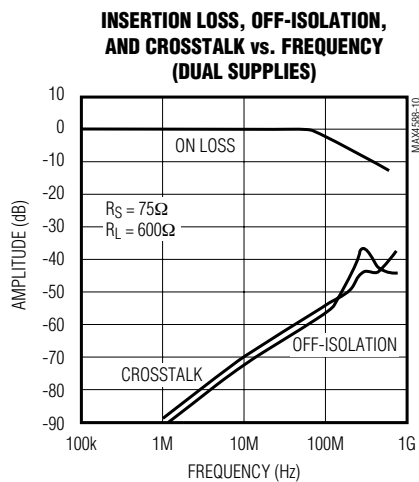
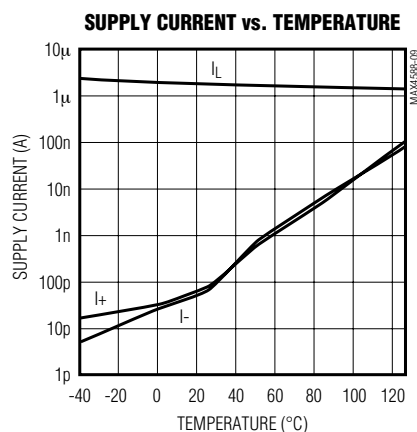
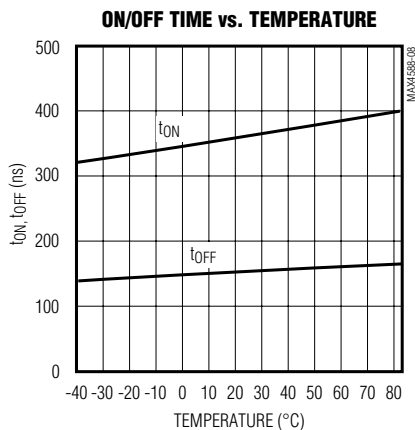
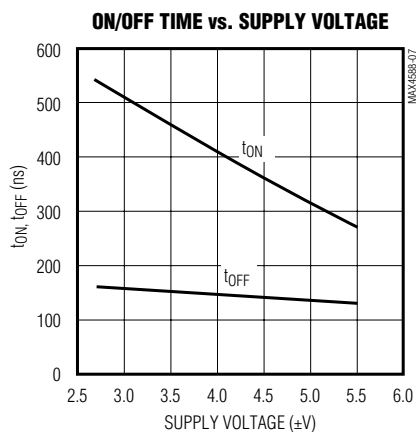


低電圧、高アイソレーション、 デュアル、4チャンネルRF/ビデオマルチプレクサ

MAX4588

標準動作特性(続き)

($V_+ = V_L = +5V$, $V_- = -5V$, $T_A = +25^\circ C$, unless otherwise noted.)



低電圧、高アイソレーション、 デュアル、4チャンネルRF/ビデオマルチプレクサ

端子説明

端子	名称	機能
1, 5, 7, 9, 21, 23, 25	GND	グラウンド。全てのグラウンドピンはグラウンドプレーンに接続して下さい。「グラウンディング」の項を参照して下さい。
2	COM1	アナログスイッチのコモン端子。「真理値表」を参照して下さい。
3	V+	アナログ正電源電圧入力
4	NO1	ノーマリオープンのアナログ入力端子。「真理値表」を参照して下さい。
6	NO2	ノーマリオープンのアナログ入力端子。「真理値表」を参照して下さい。
8	NO3	ノーマリオープンのアナログ入力端子。「真理値表」を参照して下さい。
10	NO4	ノーマリオープンのアナログ入力端子。「真理値表」を参照して下さい。
11	$4/\overline{8}$	マルチプレクサ構成制御。 V_L に接続するとデュアル2チャンネルモードが選択されます。GNDに接続すると、シングル4チャンネルマルチプレクサ動作になります。「真理値表」を参照して下さい。
12	$\overline{RS}$	アクティブローリセット入力。シリアルモードにおいて、 $\overline{RS}$ をローにすると、ラッチとシフトレジスタが強制的にパワーオンリセット状態になり、全てのスイッチが強制的にオープンになります。パラレルモードにおいては、 $\overline{RS}$ をローにするとラッチがパワーダウンリセット状態になり、全てのスイッチが強制的にオープンになります。「真理値表」を参照して下さい。
13	$\overline{LE}/\overline{CS}$	パラレルモードにおいては、このピンはトランスペアレントなラッチイネーブルです。シリアルモードにおいては、このピンはチップセレクト入力です。「真理値表」を参照して下さい。
14	A2/SCLK	$4/\overline{8}$ がローの時、このピンはパラレルモードの最上位アドレスビットです。 $4/\overline{8}$ がハイの時、このピンは無視されます。シリアルモードにおいては、これがシリアルシフトクロック入力です。データはSCLKの立上がりエッジでロードされます。「真理値表」を参照して下さい。
15	A1/DIN	パラレルモードにおいてはアドレス入力。シリアルモードにおいてはシリアルデータ入力。シリアルモードではデータはSCLKの立上がりエッジでロードされます。
16	A0/DOUT	パラレルモードにおける最下位アドレス入力。シリアルモードではこれは内部4ビットシフトレジスタからの出力です。DOUTはデジタイゼーション・カスケード接続に使えるようになっています。DOUTは $\overline{CS}$ によってスリープ状態になりません。「シリアル動作」を参照して下さい。
17	EN	スイッチイネーブル。ENをローにすると、全てのチャンネルが強制的にオフになります。ハイにすると、通常のマルチプレクサ動作が可能になります。シリアルモードでは非同期で動作します。パラレルモードでは、 $\overline{LE}$ 信号がハイの時にENがラッチされます。
18	SER/ $\overline{PAR}$	インタフェース選択入力。ローにすると、パラレルデータインタフェース動作になります。ハイにすると、シリアルデータインタフェース動作となり、DOUTドライバがイネーブルされます。
19	V_L	ロジック電源入力。DOUTドライバ及びその他のデジタル回路を駆動します。 V_L はデジタル入力及び出力ロジックレベルの両方を設定します。
20	NO8	ノーマリオープンのアナログ入力端子。「真理値表」を参照して下さい。
22	NO7	ノーマリオープンのアナログ入力端子。「真理値表」を参照して下さい。
24	NO6	ノーマリオープンのアナログ入力端子。「真理値表」を参照して下さい。
26	NO5	ノーマリオープンのアナログ入力端子。「真理値表」を参照して下さい。
27	V-	アナログ負電源電圧入力。単一電源動作の場合はグラウンドプレーンに接続して下さい。
28	COM2	アナログスイッチのコモン端子。「真理値表」を参照して下さい。

低電圧、高アイソレーション、 デュアル、4チャンネルRF/ビデオマルチプレクサ

MAX4588

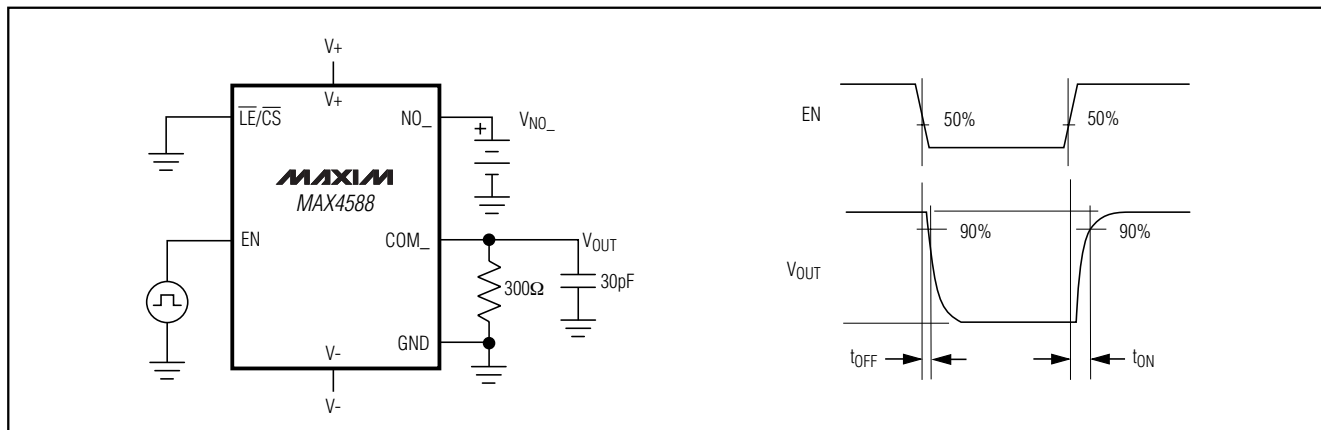


図1. ターンオン/ターンオフ時間

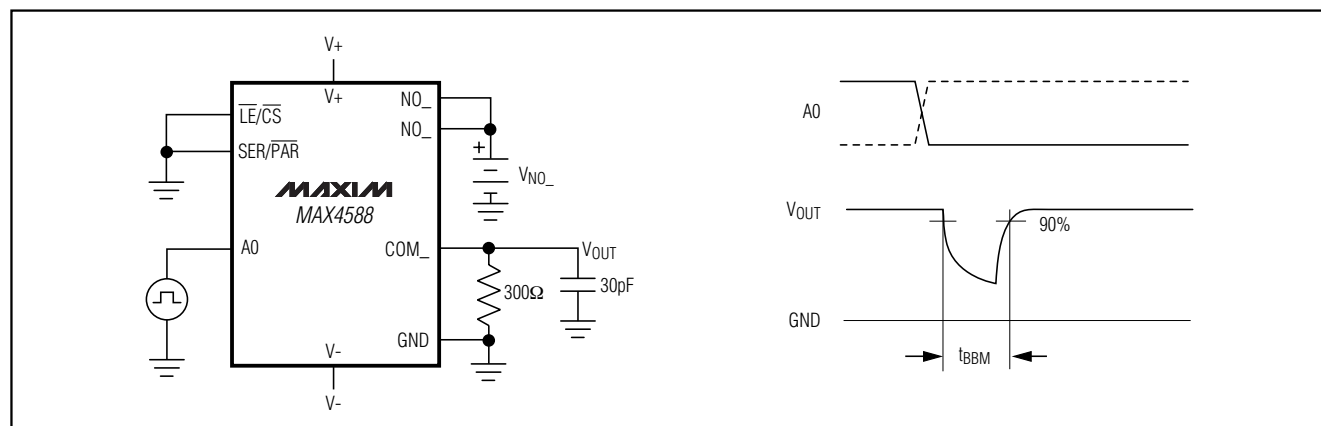


図2. ブレーク・ビフォ・メークタイムディレイ

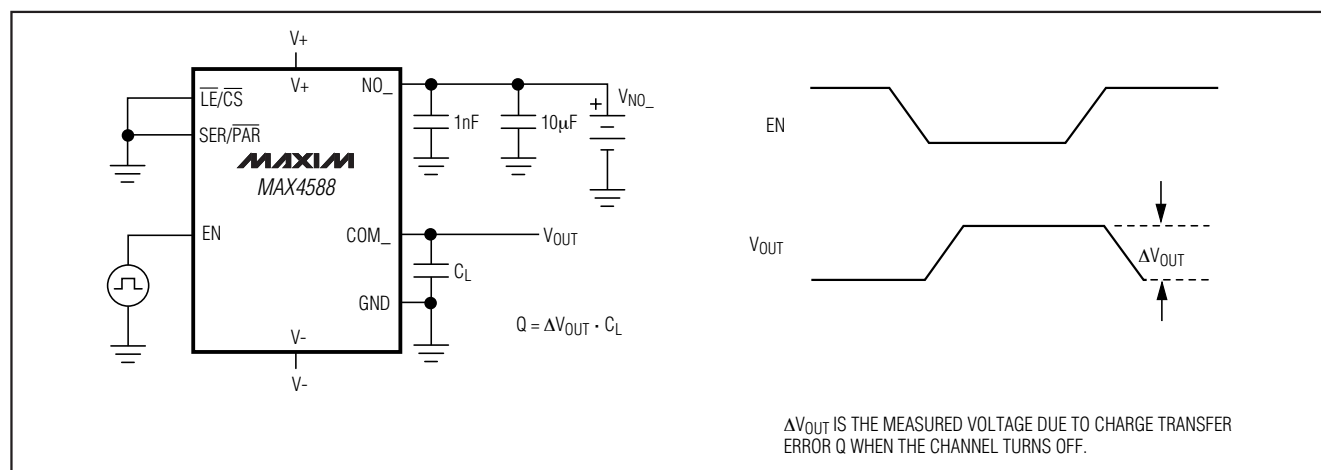


図3. チャージインJECTION

低電圧、高アイソレーション、 デュアル、4チャンネルRF/ビデオマルチプレクサ

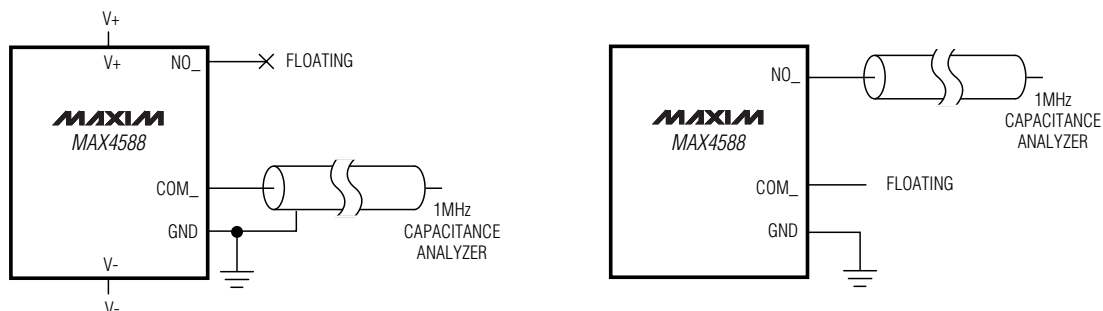


図4. NO_、COM_容量

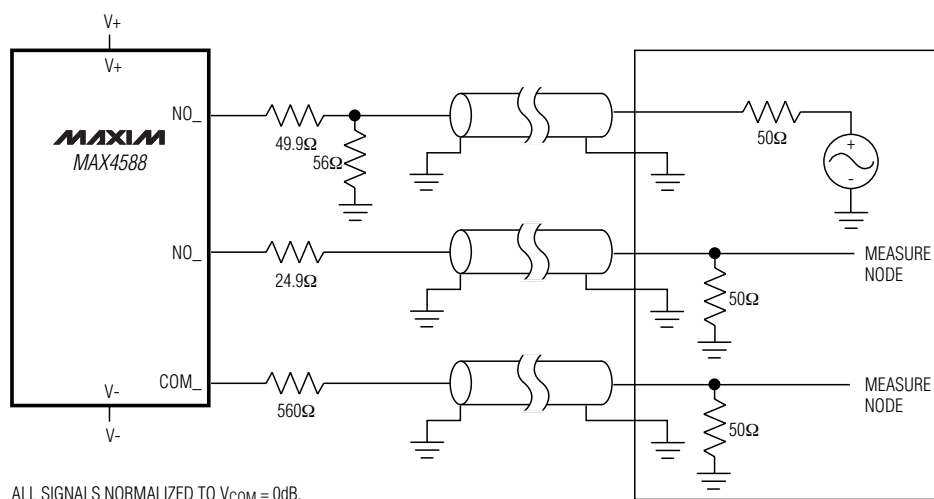
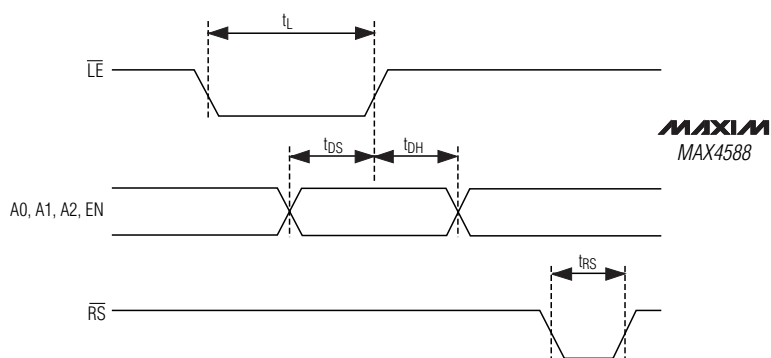


図5. オフアイソレーション、クロストーク及び帯域幅



NOTE: ALL INPUT SIGNALS ARE SPECIFIED WITH t_R AND $t_F < 10\text{ns}$. TIMING IS MEASURED FROM 50% OF DIGITAL SIGNAL.

図6. パラレルタイミング図

低電圧、高アイソレーション、 デュアル、4チャンネルRF/ビデオマルチプレクサ

MAX4588

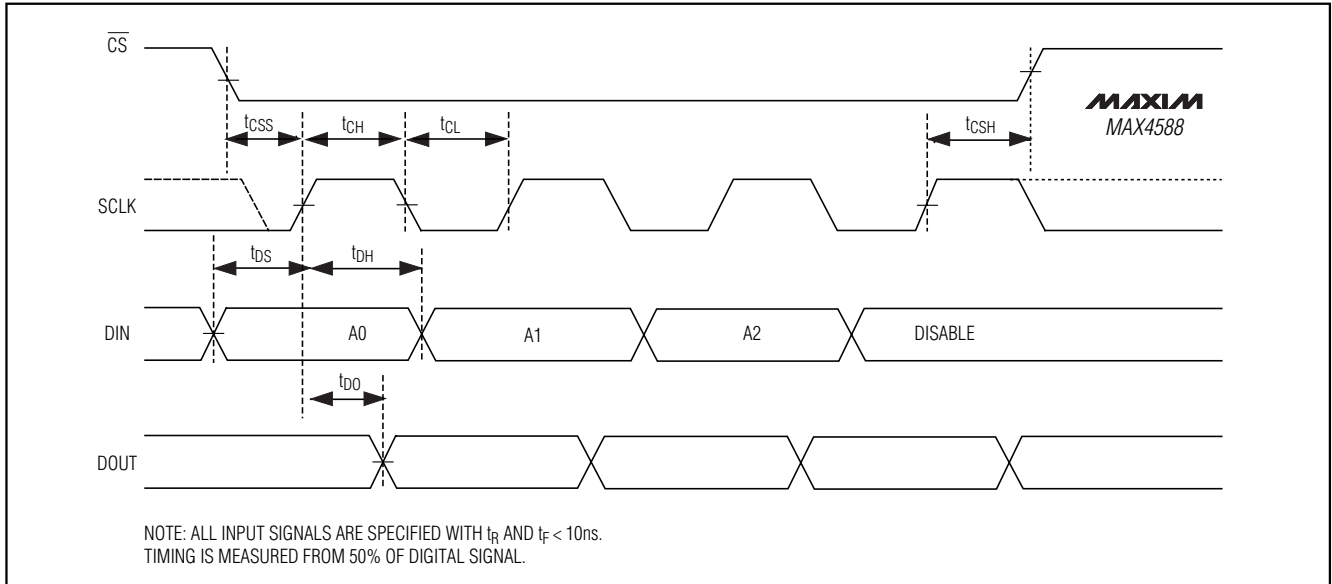


図7. シリアルタイミング図

詳細

ロジックレベルトランスレータ

MAX4588は、図8に示すように高周波"T"スイッチとして構成されています。ロジックレベル入力はアンプA1によって V_+ ～ V_- のロジック信号に変換され、それによってアンプA2を駆動します。アンプA2は、NチャンネルMOSFET N1及びN2のゲートを V_+ ～ V_- の範囲で駆動して完全にターンオン又はターンオフします。同じ信号により、インバータA3はPチャンネルMOSFET P1及びP2を V_+ ～ V_- の範囲で駆動して完全にターンオン又はターンオフします。またNチャンネルMOSFET N3をターンオン/オフします。ロジックレベルスレッシュホールドは V_L 及びGNDによって決定されます。

スイッチオン状態

スイッチがオンの場合、MOSFET N1、N2、P1及びP2はオンで、MOSFET N3はオフとなります(図8)。信号経路はCOM_からNO_で、Nチャンネル及びPチャンネルのMOSFETがいずれも純粋の抵抗として動作するため、対称となっています(信号を両方向に流すことができます)。オフ状態のMOSFET N3はDC電流を全く流しませんが、GNDに対して小さな容量があります。4つのオン状態のMOSFETもやはりグランドに対して容量を持っているため、直列抵抗と共にローパスフィルタを形成します。これらの容量は直列抵抗に沿って均等に配分されているため、単純なRCフィルタではなく伝送ラインとして動作します。スイッチがオン時のMAX4588の帯域幅が180MHzと優秀であるのはこの構造のためです。

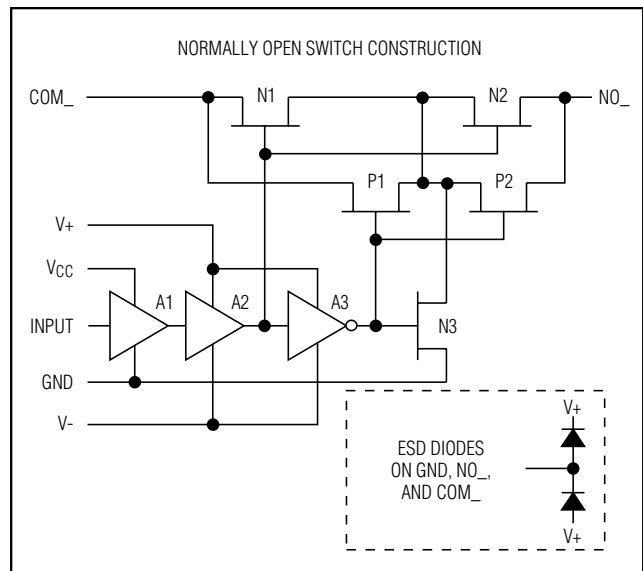


図8. T型スイッチの構造

75Ωシステムの標準的な減衰は-2.5dBで、50MHzまで比較的平坦です。これよりインピーダンスの高い回路は減衰がさらに小さくなります(この逆も成り立ちます)が、内部及び外部容量とスイッチの内部抵抗の効果が増大するために帯域幅がやや小さくなります。

MAX4588は、±5V動作用に最適化されています。電源電圧を低くしたり、単一電源を使用するとスイッチング時間が増加し、オン抵抗が(従ってオン状態の減衰も)増大し、非直線性も増大します。

低電圧、高アイソレーション、デュアル、4チャネルRF/ビデオマルチプレクサ

スイッチオフ状態

スイッチがオフの時、MOSFETのN1、N2、P1及びP2はオフで、MOSFET N3はオンとなります(図8)。信号経路は直列MOSFETの寄生オフ容量を通りますが、N3によってグラウンドにシャントされます。これによりハイパスフィルタが形成されますが、その特性はソース及び負荷インピーダンスに依存します。75Ωシステム及び10MHz以下の場合、減衰が80dBを超えることがあります。周波数及び回路インピーダンスが増加するに従って、この値は減少します。全体的な性能には、外部容量及び基板レイアウトが大きく影響します。

アプリケーション情報

電源に関する考慮

概要

MAX4588はCMOSアナログスイッチの標準的な構造になっており、V₊、V₋、V_L及びGNDの4つの電源端子を備えています。V₊とV₋は内部CMOSスイッチを駆動するため、及び個々のスイッチのアナログ電圧制限を設定するために使用されます。各アナログ信号ピンとV₊及びV₋の間には、逆ESD保護ダイオードが内部で接続されています。任意のピンの電圧がV₊又はV₋を超えると、これらのダイオードの1つに電流が通ります。通常動作中は、これらの逆バイアスESDダイオードのリークのみが、V₋及びV₊から消費される電流となります。

アナログリーク電流の殆ど全てがESDダイオードを通じて生じます。1つの信号ピンに接続されている2つのESDダイオードは互いに同等であるため、かなりバランスがとれています。逆バイアスが互いに異なっています。各々がV₊又はV₋とアナログ信号によってバイアスされています。つまり、信号が異なるとリーク電流も異なります。2つのダイオードによる信号経路からV₊ピンとV₋ピンへのリーク電流の差がアナログ信号経路リーク電流となります。アナログリーク電流は全て電源端子に流れ込み、他のスイッチ端子には流れません。このため、1つのスイッチの両側のリーク電流極性は同じかあるいは反対になります。

アナログ信号経路とGNDの間には接続がありません。アナログ信号経路は、互いのソース同士とドレイン同士が並列に接続されたNチャネル及びPチャネルMOSFETからなり、これらのMOSFETのゲートはロジックレベルトランスレータによって互いに逆位相でV₊及びV₋に駆動されます。

V_LとGNDは内部ロジック及びロジックレベルトランスレータを駆動し、入力ロジックスレッシュホールドを設定します。ロジックレベルトランスレータはロジックレベルをV₊及びV₋にスイッチングされた信号に変換し、アナログスイッチのゲートを駆動します。ロジック電源と

アナログ電源は、この駆動信号によってのみ接続されています。

バイポーラ電源動作

MAX4588は、±2.7V〜±6Vのバイポーラ電源で動作します。V₊及びV₋の電源が対称である必要はありませんが、合計電圧が最大定格の13.0Vを超えることは許されません。MAX4588のV₊ピンを+3Vに接続した状態で、ロジックレベル入力ピンを+5Vロジックレベル信号に接続しないで下さい。このレベルは絶対最大定格を超過するため、デバイス又は外部回路を損傷する恐れがあります。

注意：V₊とV₋の電圧差の絶対最大定格は13.0Vです。通常の公差±10%の±6V又は12V電源は最大13.2Vに達する可能性があります。この電圧は、MAX4588を損傷させる恐れがあります。公差が±5%の電源でも、オーバシュートやノイズスパイクによって13.0Vを超える可能性があります。

単一電源動作

V₋をGNDに接続すると、MAX4588は+2.7V〜+12Vの単一電源で動作します。「バイポーラ電源動作」の注意事項に従って下さい。但し、これらのデバイスは±5V動作用に最適化されているため、±5V以下で使用した場合、AC及びDC特性にかなりの劣化が見られることに注意して下さい。全体的な電源電圧(V₊とV₋の差)が小さくなると、スイッチング速度、オン抵抗、オフアイソレーション及び歪みが劣化します(「標準動作特性」を参照)。

単一電源動作の場合は信号レベルも制限され、接地された信号への干渉が生じます。V₋ = 0Vの場合、AC信号は-0.3Vまでに制限されます。-0.3V以下の電圧は内部ESD保護ダイオードによってクランプされ、過剰な電流が流れるとデバイスが損傷します。

電源オフ

「絶対最大定格」は、MAX4588の電源がオフの場合(即ちV₊ = 0VかつV₋ = 0V)にも適用されます。これは、MAX4588のいかなるピンも、±0.3Vを超えることが許されないことを意味します。±0.3V以上の電圧がかかると内部ESD保護ダイオードが電流を通し、破壊的な結果を招く恐れがあります。

電源シーケンス

MAX4588の電源を投入する時は、V₊、V₋(グラウンド以外の電位にバイアスされている場合)、V_Lそしてロジック入力という順番で行って下さい。V₊、V₋及びGNDの電圧が設定された後は、いつでもアナログNO_i及びCOM_iピンに信号を印加することができます。回路設計で同時パワーアップが保証されている場合に限り、全てのピンを同時にターンオンすることが許されます。

低電圧、高アイソレーション、デュアル、4チャネルRF/ビデオマルチプレクサ

MAX4588

パワーダウンシーケンスはパワーアップシーケンスの逆です。すなわち、 V_L 及びロジック入力がまずゼロ電位になり、その後(あるいは同時に) V_- 、そして次に V_+ の順番でゼロ電位になる必要があります。適正な動作を保証するためには、常に「絶対最大定格」を守って下さい。

グラウンディング

DCグラウンドの考慮

良好な高周波動作を得るには、グラウンディングに注意深い配慮が必要です。殆どのアプリケーションではグラウンドプレーンの使用が推奨されます。また、全てのGNDピンを銅の導体でグラウンドプレーンに接続して下さい。 V_+ 及び V_- 電源ピンはパッケージ内の全てのスイッチに共通ですが、各入力はい互いに内部で接続されていないグラウンドピンによって分離されています。これにより、チャネル間のクロストークが低減され、全体的な高周波性能が向上します。全てのGNDピンはESDダイオードを通じて V_+ 及び V_- に接続されています。

デジタルグラウンドとアナログ(信号)グラウンドが別になったシステムでは、全てのGNDピンをアナログ信号グラウンドに接続して下さい。良好なデジタルグラウンドを確保するよりも良好な信号グラウンドを確保することの方がずっと重要です。グラウンド電流は僅か数nAです。

デジタル入力の電圧スレッシュホールドは、 V_+ 及びGNDで決まります(V_- はロジックレベルスレッシュホールドには影響しません)。 V_L に+5Vが印加された状態のスレッシュホールドは約1.6Vであるため、TTL及びCMOSロジックドライバとのコンパチビリティが保証されます。

ACグラウンド及びバイパス

高周波数で十分な性能を発揮させるには、グラウンドプレーンが必須です。試作の際に手で配線したり、ワイヤラップボードを使用するのは避けて下さい。全てのGNDピンは銅の導体でグラウンドプレーンに接続して下さい。(GNDピンにより高周波グラウンドがパッケージのワイヤフレームを通じてシリコンそのものにまで延長されるため、アイソレーションが改善されます。)デバイスの下のグラウンドプレーンは隙間や穴のない金属にして下さい。デバイスの下にトレースが来ないようにして下さい。DIPパッケージの場合、これは配線ボードの両面について適用されます。これを怠ると、スイッチの高周波におけるオン特性には殆ど影響がありませんが、オフアイソレーションとクロストークが劣化します。

MAX4588のSOPパッケージをグラウンドプレーンが埋もれているプリント基板で使用する場合は、各GNDピンを別々のビアでグラウンドプレーンに接続して下さい。このビアを他のグラウンド経路と共有しないで下さい。SMTランドの両側にグラウンドビアを設けると、寄生インダク

タンスが小さくなり、オフアイソレーションがさらに改善されます。DIPパッケージの場合、スルーホールを埋もれたプレーンに直接接続するか、あるいは製造上の条件を満たすために必要に応じてスルーホールに耐熱用リリーフを設けて下さい。ここでも、スルーホールパッドを他の部品の電流経路として使わないようにして下さい。

全ての V_+ 及び V_- ピンは、表面実装0.01 μ Fコンデンサでグラウンドプレーンにバイパスして下さい。コンデンサはデバイスと同じ側のこれらのピンのできるだけ近くに取り付けて下さい。バイパスコンデンサには、フィードスルーやビアは使用しないで下さい。基板レイアウトの関係でバイパスコンデンサを基板の反対側に取り付ける場合は、 V_+ 及び V_- ピンの直下で、短いフィードスルー又はビアを使用して下さい。可能であれば複数のビアを使って下さい。 V_- が0Vの場合は、銅の導体でグラウンドプレーンに直接接続して下さい。全てのトレースを短くして下さい。

信号配線

全ての信号リードをできるだけ短くして下さい。全ての信号リードをお互い及びその他の干渉しそうなトレースから分離して下さい。信号トレース同士の間を大きめのサイズのグラウンドワイヤで隔離すると干渉を抑えることができます。MAX4588のできるだけ近くで終端処理された同軸ケーブルを使って信号を配線すると最高のアイソレーションが得られます。

基板レイアウト

ICソケットは高周波性能を劣化させるため、信号帯域幅が5MHz以上の場合は使用しないで下さい。表面実装デバイスは内部リードフレームが短いため、最良の高周波性能を実現します。全てのバイパスコンデンサはデバイスの近くに配置し、全ての信号リードはグラウンドプレーンで分離して下さい。この様なグラウンドはデバイスに近くなるに従ってくさび形になります。ボードの両側のグラウンドプレーン同士を接続するにはビアを使用して下さい。このビアは、信号リード同士を分離するくさび形のグラウンドの頂点に配置して下さい。ロジックレベル信号リードの配置は重要ではありません。

インピーダンスマッチング

MAX4588は(入力がICの外で終端処理され、COM端子から見たインピーダンスが600 Ω 以上の)75 Ω 機器で使用するよう設計されています。MAX4588はICを通した終端処理を施した50 Ω 及び75 Ω 機器でも動作しますが、オン抵抗及びオン抵抗平坦性の変動により非直線性が生じます。

低電圧、高アイソレーション、デュアル、4チャンネルRF/ビデオマルチプレクサ

クロストーク及びオフアイソレーション

「標準動作特性」に示すクロストークとオフアイソレーションのグラフは隣接するチャンネルについて測定されたものです。隣接チャンネルは最悪の条件です。例えば、NO1はCOM1との間のオフアイソレーションが最悪ですが、これは互いに近接しているためです。さらに、NO1はNO2とのクロストークが最も大きく、NO4とのクロストークは最も小さくなっています。チャンネルの賢明な選定には、最も敏感なチャンネルを最も有害なチャンネルから分離することが必須です。これはNO5～NO8入力とCOM2ピンについても成り立ちます。

パワーオンリセット(POR)

MAX4588はパワーアップ時に既知の状態になることを保証する内部回路を備えています。デフォルト状態においては、A0 = A1 = A2 = 0、ディセーブル=1、及び全てのスイッチがオフになります。この状態は通常動作においてRSを発生した場合と同じです。

シリアル動作

シリアルモードはSER/ $\overline{\text{PAR}}$ 入力ピンをロジックハイに駆動することによって起動されます。データは通常のSPI/MICROWIRE書き込み動作を使って入力されます。

真理値表

パラレル動作

SER/ $\overline{\text{PAR}}$	A2	A1	A0	EN	$\overline{\text{LE}}$	$\overline{\text{RS}}$	4/8	SWITCH STATES
0	x	x	x	x	1	1	x	Maintain previous state.
x	x	x	x	x	x	0	x	All switches off, latches are cleared.
1	x	x	x	x	x	1	x	Serial Mode. Refer to <i>Serial Operation Truth Table</i> .
0	x	x	x	0	0	1	x	All switches off.
0	0	0	0	1	0	1	0	Connects NO1 to COM1
0	0	0	1	1	0	1	0	Connects NO2 to COM1
0	0	1	0	1	0	1	0	Connects NO3 to COM1
0	0	1	1	1	0	1	0	Connects NO4 to COM1
0	1	0	0	1	0	1	0	Connects NO5 to COM2
0	1	0	1	1	0	1	0	Connects NO6 to COM2
0	1	1	0	1	0	1	0	Connects NO7 to COM2
0	1	1	1	1	0	1	0	Connects NO8 to COM2
0	x	0	0	1	0	1	1	Connect NO1 to COM1 and NO5 to COM2
0	x	0	1	1	0	1	1	Connect NO2 to COM1 and NO6 to COM2
0	x	1	0	1	0	1	1	Connect NO3 to COM1 and NO7 to COM2
0	x	1	1	1	0	1	1	Connect NO4 to COM1 and NO8 to COM2

x = 任意

Note: 4/8 is not latched when LE is high. When LE is low, all latches are transparent. A2, A1, A0, and EN are latched. Connect COM1 to COM2 externally for 1-of-8 single-ended operation.

シリアルインタフェースロジックの詳細は図7を参照して下さい。シフトレジスタ内に4つのフリップフロップがあり、4番目のシフトレジスタの出力がDOUTピンの出力になっています。注：DOUTはSCLKの立上がりエッジで変化します。

これにより、ただ1本のチップセレクトラインを使って複数のMAX4588をカスケード接続することができます。例えば、1つの16ビット書き込みにより4つのカスケード接続されたMAX4588のシフトレジスタにロードすることができます。シフトレジスタからのデータは $\overline{\text{CS}}$ の立上がりエッジでのみ内部制御ラッチに移されるため、4つのMAX4588の全ての状態が同時に変化します。

パラレル動作

パラレルモードはSER/ $\overline{\text{PAR}}$ をロジックローに駆動することによって起動されます。MAX4588はラッチ付パラレルバス方式でプログラムされます。パラレルインタフェースロジックの詳細については図6を参照して下さい。4/8はラッチされないことに注意して下さい。希望の動作モードになるように4/8を既知の状態にハード配線するか、あるいは専用のマイクロコントローラポートピンを使って下さい。

低電圧、高アイソレーション、 デュアル、4チャンネルRF/ビデオマルチプレクサ

MAX4588

真理値表(続き)

シリアル動作

SER/PA $\overline{R}$	$\overline{CS}$	SCLK	DIN	EN	$\overline{RS}$	DOUT	ON SWITCHES/STATES
1	x	x	x	x	0	0	All switches off. Latches and shift register are cleared. This is the power-on reset (POR) state.
0	x	x	x	x	x	High-Z	Parallel Mode. Refer to <i>Parallel Operation Truth Table</i> .
1	x	x	x	0	1	*	All switches off.
1	1	x	x	1	1	*	Chip unselected.
1	0		0	1	1	*	Input shift register loads one bit from DIN. DOUT updates on SCLK's rising edge.
1	0		1	1	1	*	Input shift register loads one bit from DIN. DOUT updates on SCLK's rising edge.
1		x	x	1	1	*	Contents of shift register transferred to control latches.

x = 任意

*DOUT is delayed by 4 clock cycles from DIN.

制御ビット及び4/8ロジック

DISABLE BIT	A2 BIT	A1 BIT	A0 BIT	4/8 PIN	ON SWITCHES/STATES
1	x	x	x	x	All switches off.
0	0	0	0	0	Connect NO1 to COM1
0	0	0	1	0	Connect NO2 to COM1
0	0	1	0	0	Connect NO3 to COM1
0	0	1	1	0	Connect NO4 to COM1
0	1	0	0	0	Connect NO5 to COM2
0	1	0	1	0	Connect NO6 to COM2
0	1	1	0	0	Connect NO7 to COM2
0	1	1	1	0	Connect NO8 to COM2
0	x	0	0	1	Connect NO1 to COM1 and NO5 to COM2
0	x	0	1	1	Connect NO2 to COM1 and NO6 to COM2
0	x	1	0	1	Connect NO3 to COM2 and NO7 to COM2
0	x	1	1	1	Connect NO4 to COM2 and NO8 to COM2

x = 任意

Note: DISABLE, A2, A1, and A0 are the 4 bits latched into the MAX4588 with a MICROWIRE/SPI write. A0 is the LSB (first bit in time). DISABLE is the MSB (last bit in time).

低電圧、高アイソレーション、 デュアル、4チャンネルRF/ビデオマルチプレクサ

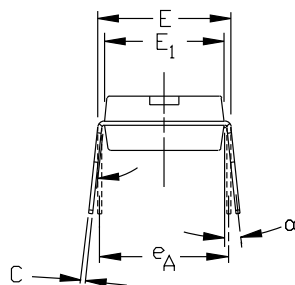
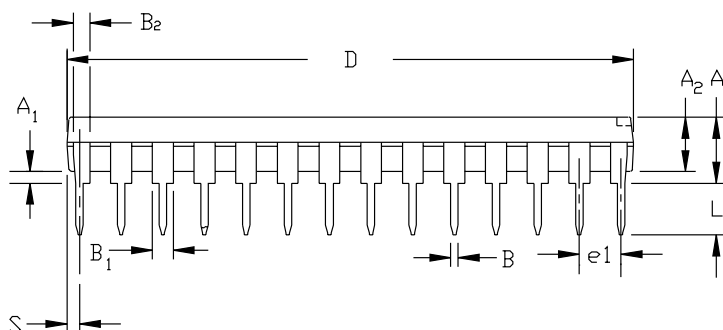
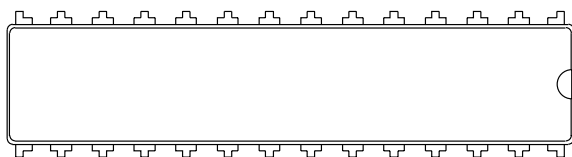
チップ情報

TRANSISTOR COUNT: 1033

パッケージ

NOTES:

1. D&E DO NOT INCLUDE MOLD FLASH.
2. MOLD FLASH OR PROTRUSIONS NOT TO EXCEED .254mm(.010").
3. CONTROLLING DIMENSION: MILLIMETER.
4. MEETS JEDEC MO-095-AH.



DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	---	0.180	---	4.572
A1	0.020	---	0.508	---
A2	0.125	0.150	3.175	3.810
B	0.015	0.022	0.381	0.559
B1	0.045	0.060	1.143	1.524
B2	0.035	0.045	0.889	1.143
C	0.008	0.012	0.203	0.305
D	1.350	1.380	34.290	35.052
E	0.300	0.325	7.620	8.255
E1	0.275	0.295	6.985	7.493
e1	.100 BSC		2.540 BSC	
eA	.300 BSC		7.62 BSC	
L	0.115	0.150	2.921	3.810
α	0°	15°	0°	15°

MAXIM

PROPRIETARY INFORMATION

TITLE:

28L(NAR) PDIP OUTLINE

APPROVAL

DOCUMENT CONTROL NO.
21-0400

REV

A

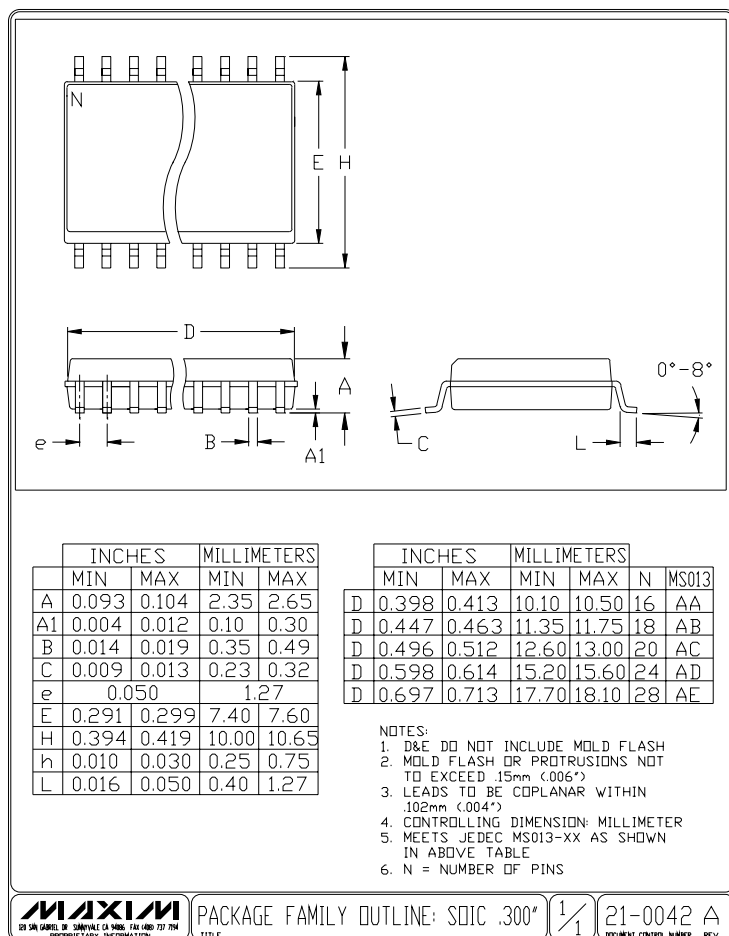
1/1

28LNDIPLEPS

低電圧、高アイソレーション、 デュアル、4チャンネルRF/ビデオマルチプレクサ

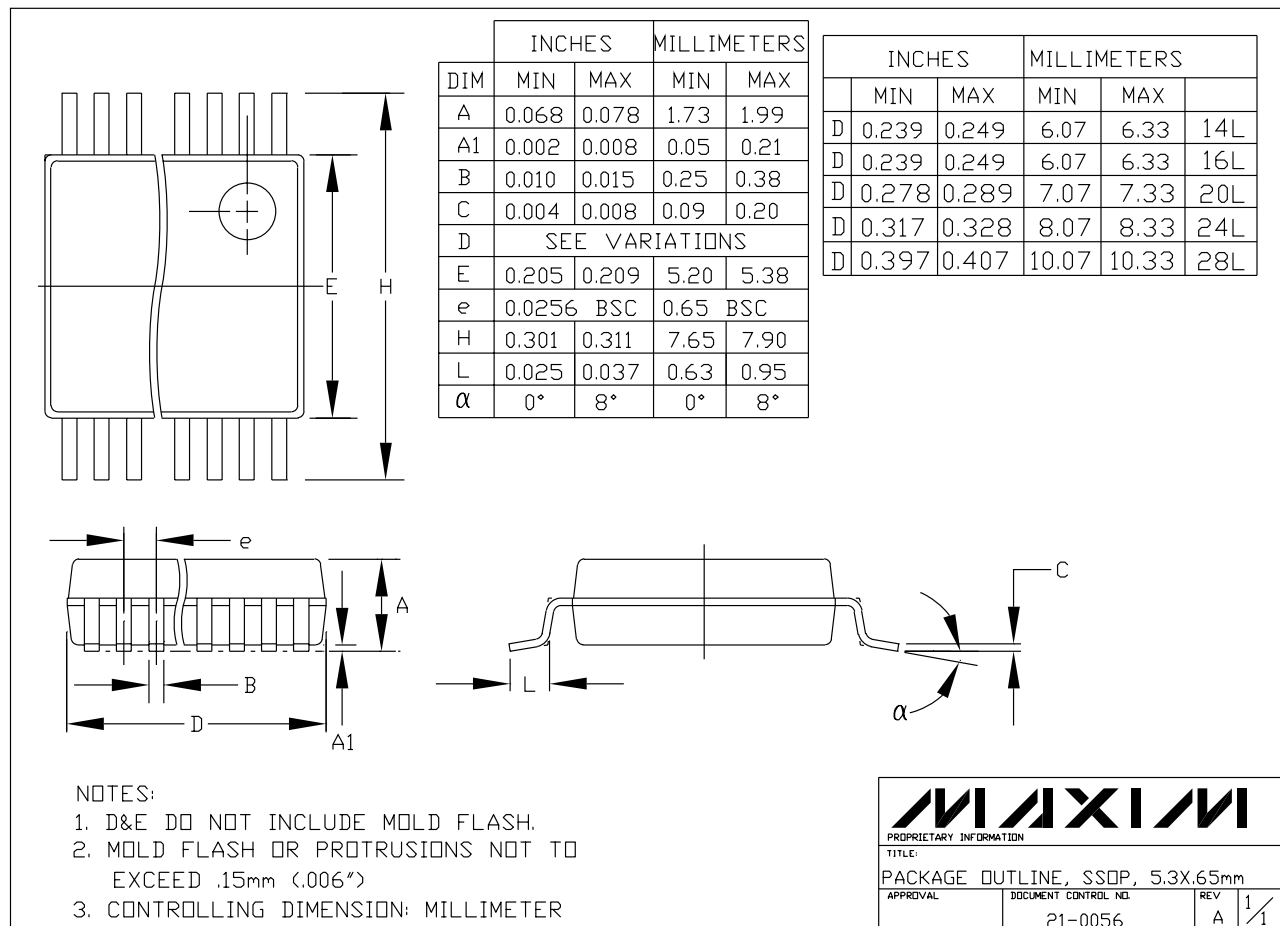
パッケージ(続き)

MAX4588



低電圧、高アイソレーション、 デュアル、4チャンネルRF/ビデオマルチプレクサ

パッケージ(続き)



販売代理店

マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシム社では全体がマキシム社製品で実現されている回路以外の回路の使用については責任を持ちません。回路特許ライセンスは明言されていません。マキシム社は随時予告なしに回路及び仕様を変更する権利を保留します。

20 Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600