

シリアル制御、低電圧
8チャンネル、SPSTスイッチ

概要

MAX395は、独立に制御された8個のスイッチを備えた8チャンネル、シリアル制御の単極/単投(SPST)アナログスイッチです。これらのスイッチはどちらの方向へでも電流を流すことができます。オン抵抗は100Ω(max)でスイッチ間マッチングは5Ω(max)、平坦性は全信号範囲で10Ω(max)です。

これらのCMOSデバイスは $\pm 2.7V \sim \pm 8V$ のデュアル電源又は $+2.7V \sim +16V$ の単一電源で連続動作します。各スイッチは電源電圧範囲内のアナログ信号を扱うことができます。オフリーク電流は+25 で僅か0.1nA、+85 で5nAです。

パワーアップ時には全てのスイッチがオフで、内部シフトレジスタはゼロにリセットされます。MAX395はシリアルインタフェースで制御されたMAX391クワッドスイッチ2個と電氣的に同等です。また、MAX335とピンコンパチブルになっています。

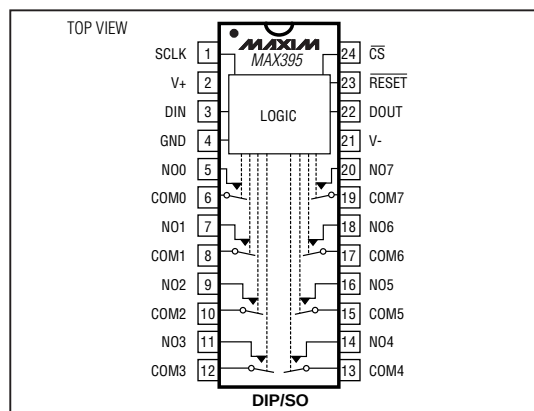
シリアルインタフェースはSPI™/QSPI™及びMicrowire™とコンパチブルで、シフトレジスタとして機能し、DINに入力されたデータをクロック(SCLK)の立上がりエッジに同期してクロックインします。シフトレジスタの出力(DOUT)は複数のMAX395をデジタイゼーション接続できるようにしています。

デジタル入力は全て0.8V~2.4Vのロジックスレッシュ
 ホルドを備えているため、±5V電源又は+5V単一電源を使用
 した場合にTTL及びCMOSロジックコンパチブルです。

アプリケーション

シリアルデータ収集機器	工業プロセス制御機器
航空電子工学	ATE機器
オーディオ信号分配	ネットワーク

ピン配置



SPI及びOSPIはMotorola Inc.の商標です。MicrowireはNational Semiconductor Corp.の商標です。

特長

- ◆ SPI™/QSPI™及びMicrowire™とコンパチブルなシリアルインタフェース
- ◆ 独立に制御された8個のSPSTスイッチ
- ◆ 100Ωの信号経路(±5V電源)
- ◆ 電源電圧範囲内の信号電圧
- ◆ 非同期RESET入力
- ◆ 工業標準のMAX335とピンコンパチブル
- ◆ 電源: ±2.7V ~ ±8Vのデュアル電源
+2.7V ~ +16Vの単一電源
- ◆ ESD保護: 2kV以上(3015.7法)
- ◆ ロジック入力: TTL/CMOSコンパチブル
(+5V又は±5V電源)

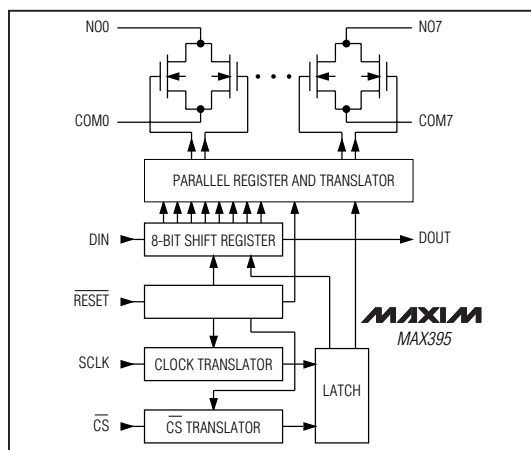
型番

PART	TEMP. RANGE	PIN-PACKAGE
MAX395CNG	0°C to +70°C	24 Narrow Plastic DIP
MAX395CWG	0°C to +70°C	24 Wide SO
MAX395C/D	0°C to +70°C	Dice*
MAX395ENG	-40°C to +85°C	24 Narrow Plastic DIP
MAX395EWG	-40°C to +85°C	24 Wide SO
MAX395MRG	-55°C to +125°C	24 Narrow Cerdip**

* Contact factory for dice specifications.

** *Contact factory for availability.*

ファンクションダイアグラム



シリアル制御、低電圧 8チャンネル、SPSTスイッチ

ABSOLUTE MAXIMUM RATINGS

Voltages Referenced to GND

V+	-0.3V, +17V
V-	-17V, +0.3V
V+ to V-	-0.3V, +17V
SCLK, $\overline{\text{CS}}$, DIN, DOUT, RESET	-0.3V to (V+ + 0.3V)
NO, COM	(V- - 2V) to (V+ + 2V)
Continuous Current into Any Terminal	±30mA
Peak Current, NO ₁ or COM ₁ (pulsed at 1ms, 10% duty cycle)	±100mA

Continuous Power Dissipation (T_A = +70°C)

Narrow Plastic DIP (derate 13.33mW/°C above +70°C)	1067mW
Wide SO (derate 11.76mW/°C above +70°C)	941mW
Narrow CERDIP (derate 12.50mW/°C above +70°C)	1000mW
Operating Temperature Ranges	
MAX395C_G	0°C to +70°C
MAX395E_G	-40°C to +85°C
MAX395MRG	-55°C to +125°C
Storage Temperature Range	-65°C to +150°C
Lead Temperature (soldering, 10sec)	+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS—Dual Supplies

(V+ = +4.5V to +5.5V, V- = -4.5V to -5.5V, T_A = T_{MIN} to T_{MAX}, unless otherwise noted. Typical values are at T_A = +25°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP (Note 1)	MAX	UNITS
ANALOG SWITCH						
Analog Signal Range	V _{COM} , V _{NO}	C, E, M	V-		V+	V
COM, NO On-Resistance	R _{ON}	V+ = 5V, V- = -5V, V _{COM} = ±3V, I _{NO} = 1mA	T _A = +25°C	60	100	Ω
			C, E, M		125	
COM, NO On-Resistance Match Between Channels (Note 2)	ΔR _{ON}	V+ = 5V, V- = -5V, V _{COM} = ±3V, I _{NO} = 1mA	T _A = +25°C		5	Ω
			C, E, M		10	
COM, NO On-Resistance Flatness (Note 2)	R _{FLAT(ON)}	V+ = 5V, V- = -5V, I _{NO} = 1mA, V _{COM} = -3V, 0V, 3V	T _A = +25°C		10	Ω
			C, E, M		15	
NO Off Leakage Current (Note 3)	I _{NO(OFF)}	V+ = 5.5V, V- = -5.5V, V _{COM} = -4.5V, V _{NO} = 4.5V	T _A = +25°C	-0.1	0.002	0.1
			C, E, M	-10		10
		V+ = 5.5V, V- = -5.5V, V _{COM} = 4.5V, V _{NO} = -4.5V	T _A = +25°C	-0.1	0.002	0.1
			C, E, M	-10		10
COM Off Leakage Current (Note 3)	I _{COM(OFF)}	V+ = 5.5V, V- = -5.5V, V _{COM} = -4.5V, V _{NO} = 4.5V	T _A = +25°C	-0.1	0.002	0.1
			C, E, M	-10		10
		V+ = 5.5V, V- = -5.5V, V _{COM} = 4.5V, V _{NO} = -4.5V	T _A = +25°C	0.1	0.002	0.1
			C, E, M	-10		10
COM On Leakage Current (Note 3)	I _{COM(ON)}	V+ = 5.5V, V- = -5.5V, V _{COM} = V _{NO} = ±4.5V	T _A = +25°C	-0.2	0.01	0.2
			C, E, M	-20		20
DIGITAL I/O						
DIN, SCLK, $\overline{\text{CS}}$, RESET Input Voltage Logic Threshold High	V _{IH}		C, E, M	2.4		V
DIN, SCLK, $\overline{\text{CS}}$, RESET Input Voltage Logic Threshold Low	V _{IL}		C, E, M		0.8	V
DIN, SCLK, $\overline{\text{CS}}$, RESET Input Current Logic High or Low	I _{IH} , I _{IL}	V _{DIN} , V _{SCLK} , V $\overline{\text{CS}}$ = 0.8V or 2.4V	C, E, M	-1	0.03	1
DOUT Output Voltage Logic High	V _{DOUT}	I _{DOUT} = 0.8mA	C, E, M	2.8		V+
DOUT Output Voltage Logic Low	V _{DOUT}	I _{DOUT} = -1.6mA	C, E, M	0		0.4
SCLK Input Hysteresis	SCLK _{HYST}		C, E, M	100		mV

シリアル制御、低電圧 8チャネル、SPSTスイッチ

MAX395

ELECTRICAL CHARACTERISTICS—Dual Supplies (continued)

(V+ = +4.5V to +5.5V, V- = -4.5V to -5.5V, T_A = T_{MIN} to T_{MAX}, unless otherwise noted. Typical values are at T_A = +25°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP (Note 1)	MAX	UNITS
SWITCH DYNAMIC CHARACTERISTICS						
Turn-On Time	t _{ON}	From rising edge of $\overline{CS}$	T _A = +25°C	200	400	ns
			C, E, M		500	
Turn-Off Time	t _{OFF}	From rising edge of $\overline{CS}$	T _A = +25°C	90	400	ns
			C, E, M		500	
Break-Before-Make Delay	t _{BBM}	From rising edge of $\overline{CS}$	T _A = +25°C	5	15	ns
Charge Injection (Note 4)	V _{CTE}	C _L = 1nF, V _{NO} = 0V, R _S = 0Ω	T _A = +25°C	2	10	pC
NO Off Capacitance	C _{NO(OFF)}	V _{NO} = GND, f = 1MHz	T _A = +25°C	2		pF
COM Off Capacitance	C _{COM(OFF)}	V _{COM} = GND, f = 1MHz	T _A = +25°C	2		pF
Switch On Capacitance	C _(ON)	V _{COM} = V _{NO} = GND, f = 1MHz	T _A = +25°C	8		pF
Off Isolation	V _{ISO}	R _L = 50Ω, C _L = 15pF, V _{NO} = 1V _{RMS} , f = 100kHz	T _A = +25°C	-90		dB
Channel-to-Channel Crosstalk	V _{CT}	R _L = 50Ω, C _L = 15pF, V _{NO} = 1V _{RMS} , f = 100kHz	T _A = +25°C	<-90		dB
POWER SUPPLY						
Power-Supply Range	V+, V-		C, E, M	±3	±8	V
V+ Supply Current	I+	DIN = $\overline{CS}$ = SCLK = 0V or V+, RESET = 0V or V+	T _A = +25°C	7	20	μA
			C, E, M		30	
V- Supply Current	I-	DIN = $\overline{CS}$ = SCLK = 0V or V+, RESET = 0V or V+	T _A = +25°C	-1	0.1	μA
			C, E, M	-2	2	

シリアル制御、低電圧 8チャンネル、SPSTスイッチ

TIMING CHARACTERISTICS—Dual Supplies (Figure 1)

(V+ = +4.5V to +5.5V, V- = -4.5V to -5.5V, T_A = T_{MIN} to T_{MAX}, unless otherwise noted. Typical values are at T_A = +25°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP (Note 1)	MAX	UNITS
SERIAL DIGITAL INTERFACE						
SCLK Frequency	fSCLK	C, E, M	0		2.1	MHz
Cycle Time	t _{CH} + t _{CL}	C, E, M	480			ns
$\overline{CS}$ Lead Time	t _{CSS}	C, E, M	240			ns
$\overline{CS}$ Lag Time	t _{CSH2}	C, E, M	240			ns
SCLK High Time	t _{CH}	C, E, M	190			ns
SCLK Low Time	t _{CL}	C, E, M	190			ns
Data Setup Time	t _{DS}	C, E, M	200	17		ns
Data Hold Time	t _{DH}	C, E, M	0	-17		ns
DIN Data Valid after Falling SCLK (Note 4)	t _{DO}	50% of SCLK to 10% of DOUT, C _L = 10pF	T _A = +25°C	85		ns
		C, E, M		400		
Rise Time of DOUT (Note 4)	t _{DR}	20% of V+ to 70% of V+, C _L = 10pF	C, E, M		100	ns
Allowable Rise Time at DIN, SCLK (Note 4)	t _{SCR}	20% of V+ to 70% of V+, C _L = 10pF	C, E, M		2	μs
Fall Time of DOUT (Note 4)	t _{DF}	20% of V+ to 70% of V+, C _L = 10pF	C, E, M		100	ns
Allowable Fall Time at DIN, SCLK (Note 4)	t _{SCF}	20% of V+ to 70% of V+, C _L = 10pF	C, E, M		2	μs
RESET Minimum Pulse Width	t _{RW}	T _A = +25°C		70		ns

Note 1: The algebraic convention is used in this data sheet; the most negative value is shown in the minimum column.

Note 2: $\Delta R_{ON} = R_{ON(max)} - R_{ON(min)}$. On-resistance match between channels and on-resistance flatness are guaranteed only with specified voltages. Flatness is defined as the difference between the maximum and minimum value of on-resistance as measured over the specified analog signal range.

Note 3: Leakage parameters are 100% tested at maximum rated hot temperature and guaranteed by correlation at room temp.

Note 4: Guaranteed by design.

Note 5: Leakage testing at single supply is guaranteed by testing with dual supplies.

Note 6: See Figure 6. Off isolation = $20 \log_{10} V_{COM}/V_{NO}$. V_{COM} = output. NO = input to off switch.

Note 7: Between any two switches. See Figure 3.

シリアル制御、低電圧 8チャネル、SPSTスイッチ

MAX395

ELECTRICAL CHARACTERISTICS—Single +5V Supply

(V+ = +4.5V to +5.5V, V- = 0V, T_A = T_{MIN} to T_{MAX}, unless otherwise noted. Typical values are at T_A = +25°C.)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP (Note 2)		MAX	UNITS
ANALOG SWITCH								
Analog Signal Range	V _{COM} , V _{NO}		C, E, M	V-		V+	V	
COM, NO On-Resistance	R _{ON}	V+ = 5V, V _{COM} = 3.5V, I _{NO} = 1mA	T _A = +25°C	125		175	Ω	
			C, E, M	225				
NO Off Leakage Current (Notes 4, 5)	I _{NO} (OFF)	V+ = 5.5V, V _{COM} = 4.5V, V _{NO} = 0V	T _A = +25°C	-0.1	0.002	0.1	nA	
			C, E, M	-10	10			
		V+ = 5.5V, V _{COM} = 0V, V _{NO} = 4.5V	T _A = +25°C	-0.1	0.002	0.1		
			C, E, M	-10	10			
COM Off Leakage Current (Notes 4, 5)	I _{COM} (OFF)	V+ = 5.5V, V _{COM} = 4.5V, V _{NO} = 0V	T _A = +25°C	-0.1	0.002	0.1	nA	
			C, E, M	-10	10			
		V+ = 5.5V, V _{COM} = 0V, V _{NO} = 4.5V	T _A = +25°C	-0.1	0.002	0.1		
			C, E, M	-10	10			
COM On Leakage Current (Notes 4, 5)	I _{COM} (ON)	V+ = 5.5V, V _{COM} = V _{NO} = 4.5V	T _A = +25°C	-0.2	0.002	0.2	nA	
			C, E, M	-20	20			
DIGITAL I/O								
DIN, SCLK, $\overline{\text{CS}}$, $\overline{\text{RESET}}$ Input Voltage Logic Threshold High	V _{IH}		C, E, M	2.4			V	
DIN, SCLK, $\overline{\text{CS}}$, $\overline{\text{RESET}}$ Input Voltage Logic Threshold Low	V _{IL}		C, E, M			0.8	V	
DIN, SCLK, $\overline{\text{CS}}$, $\overline{\text{RESET}}$ Input Current Logic High or Low	I _{IH} , I _{IL}	V _{DIN} , V _{SCLK} , V $\overline{\text{CS}}$ = 0.8V or 2.4V	C, E, M	-1	0.03	1	μA	
DOUT Output Voltage Logic High	V _{DOUT}	I _{DOUT} = -0.8mA	C, E, M	2.8		V+	V	
DOUT Output Voltage Logic Low	V _{DOUT}	I _{DOUT} = 1.6mA	C, E, M	0		0.4	V	
SCLK Input Hysteresis	SCLK _{HYST}		C, E, M	100			mV	
SWITCH DYNAMIC CHARACTERISTICS								
Turn-On Time	t _{ON}	From rising edge of $\overline{\text{CS}}$	T _A = +25°C	200		400	ns	
			C, E, M	500				
Turn-Off Time	t _{OFF}	From rising edge of $\overline{\text{CS}}$	T _A = +25°C	90		400	ns	
			C, E, M	500				
Break-Before-Make Delay	t _{BBM}	From rising edge of $\overline{\text{CS}}$	T _A = +25°C	15			ns	
Charge Injection (Note 4)	V _{CTE}	C _L = 1nF, V _{NO} = 0V, R _S = 0Ω	T _A = +25°C	2		10	pC	
Off Isolation (Note 6)	V _{ISO}	R _L = 50Ω, C _L = 15pF, V _{NO} = 1V _{RMS} , f = 100kHz	T _A = +25°C	-90			dB	
Channel-to-Channel Crosstalk (Note 7)	V _{CT}	R _L = 50Ω, C _L = 15pF, V _{NO} = 1V _{RMS} , f = 100kHz	T _A = +25°C	< -90			dB	
POWER SUPPLY								
V+, V- Supply Current	I+	DIN = $\overline{\text{CS}}$ = SCLK = 0V or V+, $\overline{\text{RESET}}$ = 0V or V+	T _A = +25°C	7		20	μA	
			C, E, M	30				

シリアル制御、低電圧 8チャンネル、SPSTスイッチ

TIMING CHARACTERISTICS—Single +5V Supply (Figure 1)

(V+ = +4.5V to +5.5V, V- = 0V, T_A = T_{MIN} to T_{MAX}, unless otherwise noted. Typical values are at T_A = +25°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP (Note 2)	MAX	UNITS
SERIAL DIGITAL INTERFACE						
SCLK Frequency	f _{SCLK}	C, E, M	0		2.1	MHz
Cycle Time (Note 4)	t _{CH} + t _{CL}	C, E, M	480			ns
CS Lead Time (Note 4)	t _{CSL}	C, E, M	240			ns
CS Lag Time (Note 4)	t _{CSH2}	C, E, M	240			ns
SCLK High Time (Note 4)	t _{CH}	C, E, M	190			ns
SCLK Low Time (Note 4)	t _{CL}	C, E, M	190			ns
Data Setup Time (Note 4)	t _{DS}	C, E, M	200	17		ns
Data Hold Time (Note 4)	t _{DH}	C, E, M	0	-17		ns
DIN Data Valid after Falling SCLK (Note 4)	t _{DO}	50% of SCLK to 10% of DOUT, C _L = 10pF	T _A = +25°C	85		ns
			C, E, M		400	
Rise Time of DOUT (Note 4)	t _{DR}	20% of V+ to 70% of V+, C _L = 10pF	C, E, M		100	ns
Allowable Rise Time at DIN, SCLK (Note 4)	t _{SCR}	20% of V+ to 70% of V+, C _L = 10pF	C, E, M		2	μs
Fall Time of DOUT (Note 4)	t _{DF}	20% of V+ to 70% of V+, C _L = 10pF	C, E, M		100	ns
Allowable Fall Time at DIN, SCLK (Note 4)	t _{SCF}	20% of V+ to 70% of V+, C _L = 10pF	C, E, M		2	μs
RESET Minimum Pulse Width	t _{RW}	T _A = +25°C		70		ns

Note 1: The algebraic convention is used in this data sheet; the most negative value is shown in the minimum column.

Note 2: ΔRON = RON(max) - RON(min). On-resistance match between channels and on-resistance flatness are guaranteed only with specified voltages. Flatness is defined as the difference between the maximum and minimum value of on-resistance as measured over the specified analog signal range.

Note 3: Leakage parameters are 100% tested at maximum rated hot temperature and guaranteed by correlation at room temp.

Note 4: Guaranteed by design.

Note 5: Leakage testing at single supply is guaranteed by testing with dual supplies.

Note 6: See Figure 6. Off isolation = 20log₁₀ V_{COM}/V_{NO}. V_{COM} = output. NO = input to off switch.

Note 7: Between any two switches. See Figure 3.

シリアル制御、低電圧 8チャネル、SPSTスイッチ

MAX395

ELECTRICAL CHARACTERISTICS—Single +3V Supply

(V+ = +3.0V to +3.6V, V- = 0V, T_A = T_{MIN} to T_{MAX}, unless otherwise noted. Typical values are at T_A = +25°C.)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP (Note 2)	MAX	UNITS
ANALOG SWITCH							
Analog Signal Range	V _{COM} , V _{NO}		C, E, M	V-		V+	V
COM, NO On-Resistance	R _{ON}	V+ = 3.0V, V _{COM} = 1.5V, I _{NO} = 1mA	T _A = +25°C	270		500	Ω
			C, E, M			600	
NO Off Leakage Current (Notes 4, 5)	I _{NO(OFF)}	V+ = 3.0V, V _{COM} = 3V, V _{NO} = 0V	T _A = +25°C	-0.1	0.002	0.1	nA
			C, E, M	-5		5	
		V+ = 3.6V, V _{COM} = 0V, V _{NO} = 3V	T _A = +25°C	-0.1	0.002	0.1	
			C, E, M	-5		5	
COM Off Leakage Current (Notes 4, 5)	I _{COM(OFF)}	V+ = 3.6V, V _{COM} = 3V, V _{NO} = 0V	T _A = +25°C	-0.1	0.002	0.1	nA
			C, E, M	-5		5	
		V+ = 3.6V, V _{COM} = 0V, V _{NO} = 3V	T _A = +25°C	0.1	0.002	0.1	
			C, E, M	-5		5	
COM On Leakage Current (Notes 4, 5)	I _{COM(ON)}	V+ = 3.6V, V _{COM} = 3V, V _{NO} = 0V	T _A = +25°C	-0.1	0.002	0.1	nA
			C, E, M	-10		10	
		V+ = 3.6V, V _{COM} = 0V, V _{NO} = 3V	T _A = +25°C	-0.1	0.002	0.1	
			C, E, M	-10		10	
DIGITAL I/O							
DIN, SCLK, $\overline{\text{CS}}$, $\overline{\text{RESET}}$ Input Voltage Logic Threshold High	V _{IH}		C, E	2.4			V
DIN, SCLK, $\overline{\text{CS}}$, $\overline{\text{RESET}}$ Input Voltage Logic Threshold Low	V _{IL}		C, E			0.8	V
DIN, SCLK, $\overline{\text{CS}}$, Input Current Logic High or Low	I _{IH} , I _{IL}	V _{DIN} , V _{SCLK} , V $\overline{\text{CS}}$ = 0.8V or 2.4V	C, E	-1	0.03	1	μA
DOUT Output Voltage Logic High	V _{DOUT}	I _{DOUT} = 0.1mA	C, E, M	2.8		V+	V
DOUT Output Voltage Logic Low	V _{DOUT}	I _{DOUT} = -1.6mA	C, E, M	0		0.4	V
SCLK Input Hysteresis	SCLK _{HYST}		C, E, M		100		mV
SWITCH DYNAMIC CHARACTERISTICS							
Turn-On Time	t _{ON}	From rising edge of $\overline{\text{CS}}$	T _A = +25°C	260	600	ns	
			C, E, M		800		
Turn-Off Time	t _{OFF}	From rising edge of $\overline{\text{CS}}$	T _A = +25°C	90	300	ns	
			C, E, M		400		
Break-Before-Make Delay	t _{BBM}	From rising edge of $\overline{\text{CS}}$	T _A = +25°C	15			ns
Charge Injection (Note 4)	V _{CTE}	C _L = 1nF, V _{NO} = 0V, R _S = 0Ω	T _A = +25°C	2		10	pC
Off Isolation (Note 6)	V _{ISO}	R _L = 50Ω, C _L = 15pF, V _{NO} = 1V _{RMS} , f = 100kHz	T _A = +25°C	-90			dB
Channel-to-Channel Crosstalk (Note 7)	V _{CT}	R _L = 50Ω, C _L = 15pF, V _{NO} = 1V _{RMS} , f = 100kHz	T _A = +25°C	<-90			dB
POWER SUPPLY							
V+ Supply Current	I+	DIN = $\overline{\text{CS}}$ = SCLK = 0V or V+, $\overline{\text{RESET}}$ = 0V or 5V	T _A = +25°C	6	20	μA	
			C, E, M		30		

シリアル制御、低電圧 8チャンネル、SPSTスイッチ

TIMING CHARACTERISTICS—Single +3V Supply (Figure 1)

(V+ = +3.0V to +3.6V, V- = 0V, T_A = T_{MIN} to T_{MAX}, unless otherwise noted. Typical values are at T_A = +25°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP (Note 2)	MAX	UNITS
SERIAL DIGITAL INTERFACE						
SCLK Frequency	f _{SCLK}	C, E, M	0	2.1		MHz
Cycle Time (Note 4)	t _{CH} + t _{CL}	C, E, M	480			ns
CS Lead Time (Note 4)	t _{CSS}	C, E, M	240			ns
CS Lag Time (Note 4)	t _{CSH2}	C, E, M	240			ns
SCLK High Time (Note 4)	t _{CH}	C, E, M	190			ns
SCLK Low Time (Note 4)	t _{CL}	C, E, M	190			ns
Data Setup Time (Note 4)	t _{DS}	C, E, M	200	38		ns
Data Hold Time (Note 4)	t _{DH}	C, E, M	0	-38		ns
DIN Data Valid after Falling SCLK (Note 4)	t _{DO}	50% of SCLK to 10% of DOUT, C _L = 10pF	T _A = +25°C	150		ns
			C, E, M	400		
Rise Time of DOUT (Note 4)	t _{DR}	20% of V+ to 70% of V+, C _L = 10pF	C, E, M		300	ns
Allowable Rise Time at DIN, SCLK (Note 4)	t _{SCR}	20% of V+ to 70% of V+, C _L = 10pF	C, E, M		2	μs
Fall Time of DOUT (Note 4)	t _{DF}	20% of V+ to 70% of V+, C _L = 10pF	C, E, M		300	ns
Allowable Fall Time at DIN, SCLK (Note 4)	t _{SCF}	20% of V+ to 70% of V+, C _L = 10pF	C, E, M		2	μs
RESET Minimum Pulse Width	t _{RW}		T _A = +25°C	105		ns

Note 1: The algebraic convention is used in this data sheet; the most negative value is shown in the minimum column.

Note 2: $\Delta R_{ON} = R_{ON(max)} - R_{ON(min)}$. On-resistance match between channels and on-resistance flatness are guaranteed only with specified voltages. Flatness is defined as the difference between the maximum and minimum value of on-resistance as measured over the specified analog signal range.

Note 3: Leakage parameters are 100% tested at maximum rated hot temperature and guaranteed by correlation at room temp.

Note 4: Guaranteed by design.

Note 5: Leakage testing at single supply is guaranteed by testing with dual supplies.

Note 6: See Figure 6. Off isolation = $20 \log_{10} V_{COM}/V_{NO}$, V_{COM} = output. NO = input to off switch.

Note 7: Between any two switches. See Figure 3.

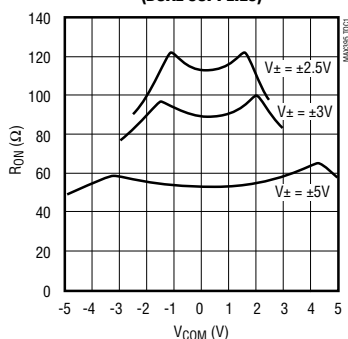
シリアル制御、低電圧 8チャンネル、SPSTスイッチ

MAX395

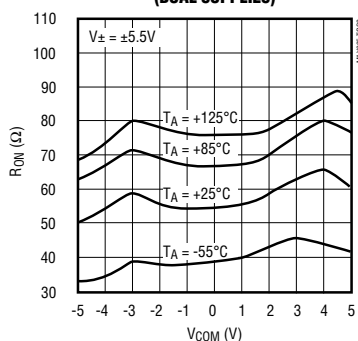
標準動作特性

($V_+ = +5V$, $V_- = -5V$, $GND = 0V$, $T_A = +25^\circ C$, unless otherwise noted.)

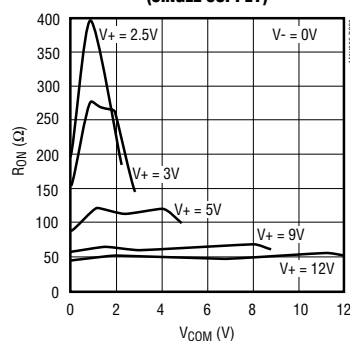
ON-RESISTANCE vs. V_{COM}
(DUAL SUPPLIES)



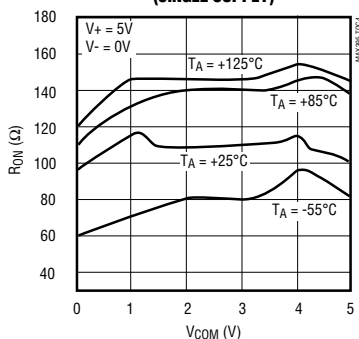
ON-RESISTANCE vs. V_{COM}
AND TEMPERATURE
(DUAL SUPPLIES)



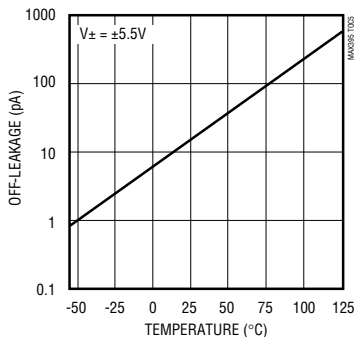
ON-RESISTANCE vs. V_{COM}
(SINGLE SUPPLY)



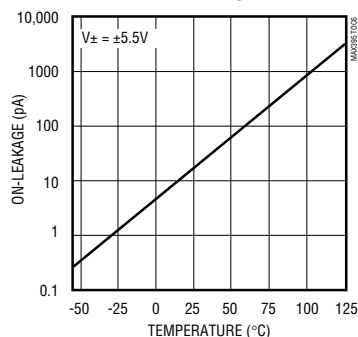
ON-RESISTANCE vs. V_{COM}
AND TEMPERATURE
(SINGLE SUPPLY)



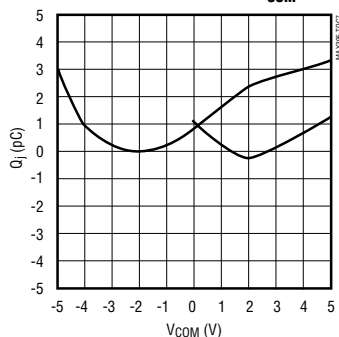
OFF-LEAKAGE vs.
TEMPERATURE



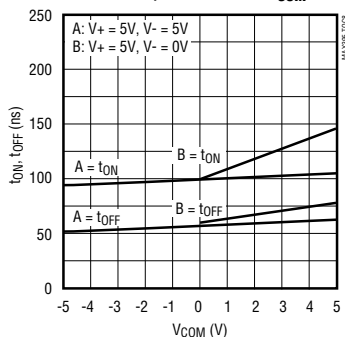
ON-LEAKAGE vs.
TEMPERATURE



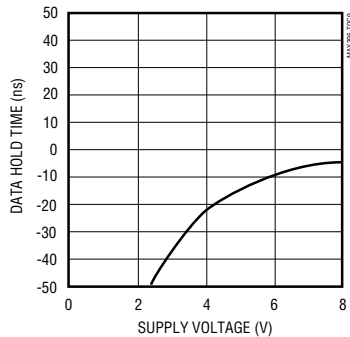
CHARGE INJECTION vs. V_{COM}



TURN-ON/OFF TIMES vs. V_{COM}



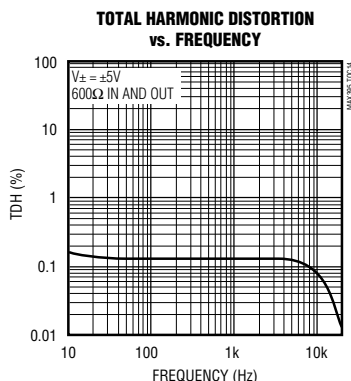
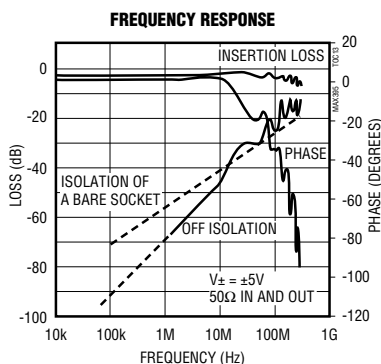
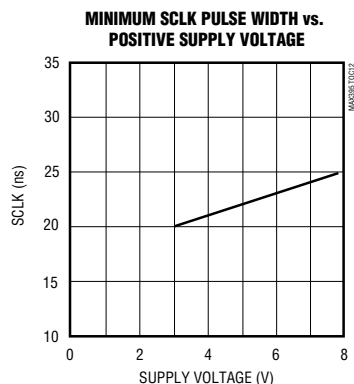
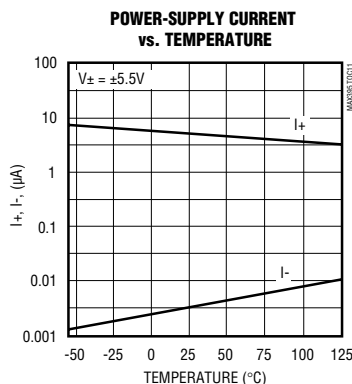
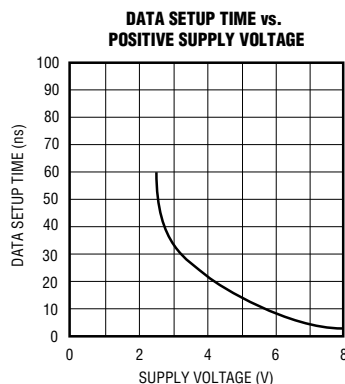
DATA HOLD TIME vs.
POWER-SUPPLY VOLTAGE



シリアル制御、低電圧 8チャンネル、SPSTスイッチ

標準動作特性(続き)

($V_+ = +5V$, $V_- = -5V$, $GND = 0V$, $T_A = +25^\circ C$, unless otherwise noted.)



端子説明

端 子	名 称	機 能
1	SCLK	シリアルクロックのデジタル入力
2	V+	アナログ正電源電圧入力
3	DIN	シリアルデータのデジタル入力
4	GND	グラウンド。デジタルグラウンドに接続してください。(アナログ信号はグラウンドリファレンスを持っておらず、 $V_+ \sim V_-$ に制限されています。)
5, 7, 9, 11, 14, 16, 18, 20	NO0-NO7	ノーマリオープンのアナログスイッチ端子0~7
6, 8, 10, 12, 13, 15, 17, 19	COM0-COM7	アナログスイッチのコモン端子0~7
21	V-	アナログ負電源電圧入力。単一電源動作ではGNDに接続してください。
22	DOUT	シリアルデータのデジタル出力。(ハイのソースは V_+)
23	RESET	リセット入力。デジタル(ロジック)電源(又は V_+)に接続してください。ローにすると全スイッチがオフになり、内部シフトレジスタが0に設定されます。
24	CS	チップセレクトのデジタル入力(図1)

注) NO_及びCOM_は同一で入替可能です。どちらも入力及び出力になり得ます。信号は双方向に良く通すことができます。

シリアル制御、低電圧 8チャンネル、SPSTスイッチ

MAX395

詳細

基本動作

MAX395のインタフェースは $\overline{CS}$ によって制御される8ビットのシフトレジスタと考えることができます(図2)。 $\overline{CS}$ がローの時は、DINへの入力データはSCLKの立上がりエッジに同期してシフトレジスタにクロックインされます。データは8ビットワードで、各ビットがMAX395の8個のスイッチのうちの1個を制御します(表1)。DOUTはシフトレジスタの出力で、データはSCLKの立下がりエッジに同期して出力されます。DOUTでのデータは単に入力データを8クロックサイクルだけ遅らせたものです。

入力データをシフトする時、D7がシフトレジスタに入入りする最初のビットになります。データをシフトする間、スイッチは以前の設定に留まります。8ビットのデータがシフトインされた後、 $\overline{CS}$ をハイにします。これによってスイッチ設定が更新され、それ以上のデータがシフトレジスタに入るのが禁止されます。 $\overline{CS}$ がハイである間はDIN及びSCLKの遷移は無視され、DOUTでは最初の入力ビット(D7)が保持されます。

$\overline{CS}$ がローの間に8個以外のクロックサイクルを入力することができます。その場合、シフトレジスタは、いつ入力されたかに関係なく、最後の8個のシリアルデータ

ビットのみを保持します。 $\overline{CS}$ の立上がりエッジで、全てのスイッチがその時の状態に設定されます。

MAX395の3線シリアルインタフェースはSPI™、QSPI™及びMicrowire™規格とコンパチブルです。Motorolaのプロセッサのシリアルインタフェースとインタフェースする場合は、CPOLを0に設定してください。MAX395はスレーブデバイスとしてみなされます(図2及び図3)。パワーアップ時のシフトレジスタの内容は全てゼロで、スイッチは全てオフです。

アナログスイッチを駆動するラッチは、SCLKの状態に関係なく、 $\overline{CS}$ の立上がりエッジで更新されます。これによって、SPI及びQSPIの必要条件がすべて満たされます。

デジチェーン

複数のMAX395を用いてシンプルなインタフェースを使用したい場合は、図5に示すようにしてシフトレジスタをデジチェーン接続してください。ここでは全てのデバイスの $\overline{CS}$ が一緒にまとめて接続されており、データストリームはシフトされながら各MAX395を順番に通過します。 $\overline{CS}$ をハイにすると、全てのスイッチが同時に更新されます。MAX395のデータチェーンと直列に、シフトレジスタを任意の場所に追加することができます。

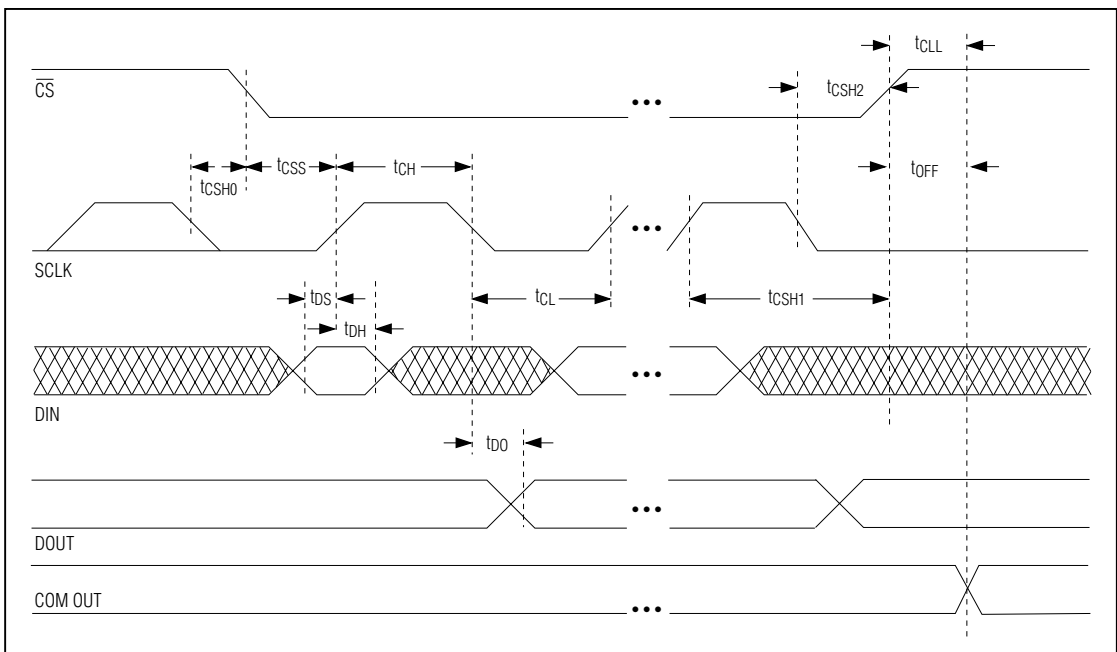


図1. タイミング図

シリアル制御、低電圧 8チャンネル、SPSTスイッチ

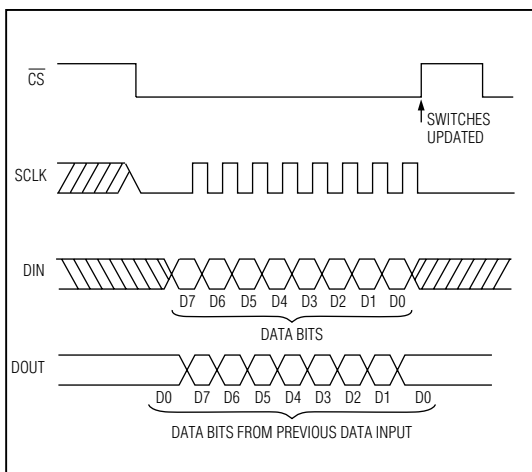


図2. 3線インタフェースのタイミング

アドレス指定可能なシリアルインタフェース

いくつかのシリアルデバイスが、プロセッサからのアドレス指定が可能なスレーブとして設定されている場合、各デコードロジックのDINピンが各スレーブデバイスの $\overline{CS}$ を個別に制御します。1つのスレーブが選択されると、そのスレーブの $\overline{CS}$ ピンはローになり、データはシフトインし、 $\overline{CS}$ はハイになってデータをラッチします。通常、一度にアドレス指定されるスレーブは1つだけです。DOUTは使用されません。

アプリケーション情報

マルチプレクサ

MAX395はマルチプレクサとしても使用できますが、MAX349の8チャンネルマルチプレクサ又はMAX350のデュアル4チャンネルマルチプレクサ(どちらも18ピンパッケージ)を用いた方が、多少改善されたプログラミング速度で同じ電気性能を得られます。

表1. シリアルインタフェーススイッチプログラミング

RESET	DATA BITS								FUNCTION
	D7	D6	D5	D4	D3	D2	D1	D0	
0	X	X	X	X	X	X	X	X	All switches open, D7-D0 = 0
1	0	X	X	X	X	X	X	X	Switch 7 open (off)
1	1	X	X	X	X	X	X	X	Switch 7 closed (on)
1	X	0	X	X	X	X	X	X	Switch 6 open (off)
1	X	1	X	X	X	X	X	X	Switch 6 closed (on)
1	X	X	0	X	X	X	X	X	Switch 5 open (off)
1	X	X	1	X	X	X	X	X	Switch 5 closed (on)
1	X	X	X	0	X	X	X	X	Switch 4 open (off)
1	X	X	X	1	X	X	X	X	Switch 4 closed (on)
1	X	X	X	X	0	X	X	X	Switch 3 open (off)
1	X	X	X	X	1	X	X	X	Switch 3 closed (on)
1	X	X	X	X	X	0	X	X	Switch 2 open (off)
1	X	X	X	X	X	1	X	X	Switch 2 closed (on)
1	X	X	X	X	X	X	0	X	Switch 1 open (off)
1	X	X	X	X	X	X	1	X	Switch 1 closed (on)
1	X	X	X	X	X	X	X	0	Switch 0 open (off)
1	X	X	X	X	X	X	X	1	Switch 0 closed (on)

シリアル制御、低電圧 8チャンネル、SPSTスイッチ

MAX395

8 x 1マルチプレクサ

MAX395を8 x 1マルチプレクサとして使用する場合は、共通端子(COM0 ~ COM7)を全て一緒にまとめてマルチプレクサ出力とします。マルチプレクサ入力はNO0 ~ NO7です。

マルチプレクサは、8クロックパルス毎にチャンネルが1つだけ選択される通常モードでプログラムすることもできますし、あるいは各クロックパルス毎にチャンネルが変わる高速モードでプログラムすることもできます。高速モードの場合は、単一のハイパルス(選択されたチャンネルに対応する)をDINに送り、そして対応するCSローパルスを8クロックパルス毎に送ることでチャンネルの選択を行います。このパルスはSCLKによってクロックされてレジスタを通るため、各スイッチ共7チャンネルから始めて、一度に1つのチャンネルのシーケンスを行います。

デュアル差動4チャンネルマルチプレクサ

MAX395をデュアル(4 x 2)マルチプレクサとして使用する場合は、COM0 ~ COM3及びCOM4 ~ COM7をそれぞれまとめて接続し、2つの出力とします。マルチプレクサの入力ペアはNO0/NO4、NO1/NO5、NO2/NO6及びNO3/NO7となります。

マルチプレクサは8クロックパルス毎に差動チャンネルが1つだけ選択される通常モードでプログラムすることもできますし、あるいは各クロックパルス毎にチャンネルが変わる高速モードでプログラムすることもできます。

高速モードでは、4クロックパルス間隔の2つのハイパルス(選択された2つのチャンネルに対応する)をDINに送り、そして対応するCSローパルスを最初の8クロックパルス毎に送ることによって、チャンネルの選択を行います。

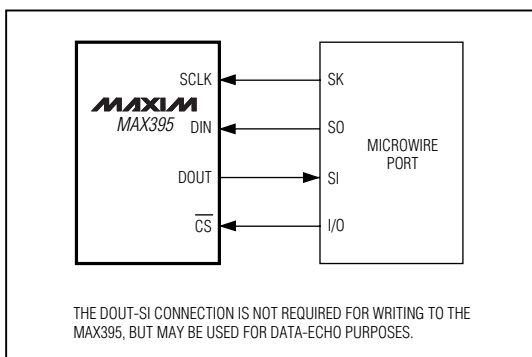


図3. Microwire用の接続

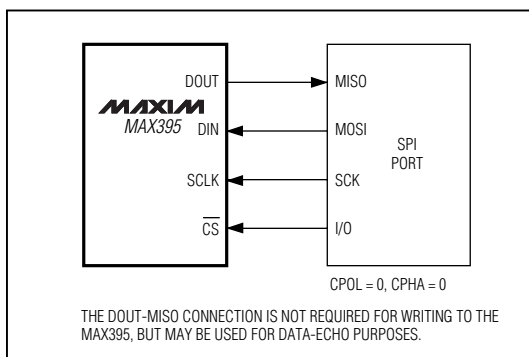


図4. SPI及びQSPI用の接続

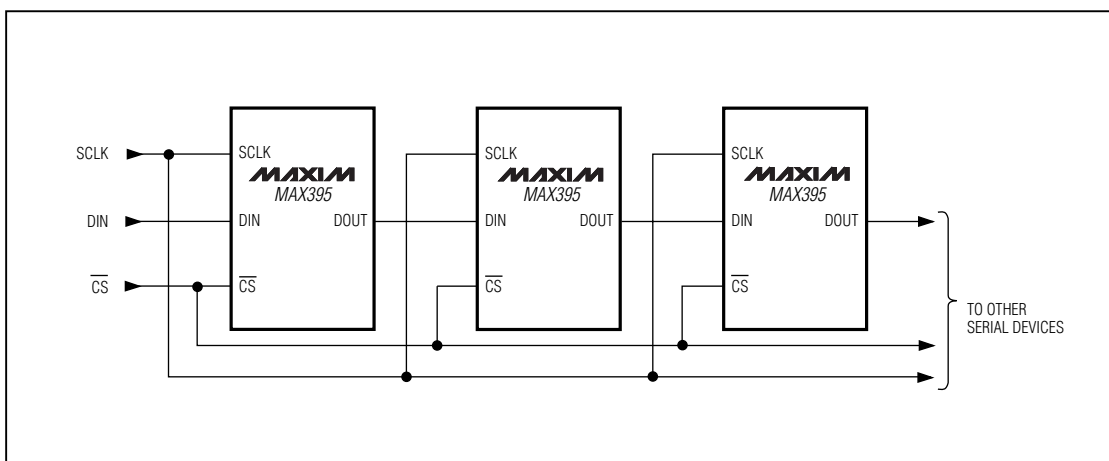


図5. デイジーチェーン接続

シリアル制御、低電圧 8チャンネル、SPSTスイッチ

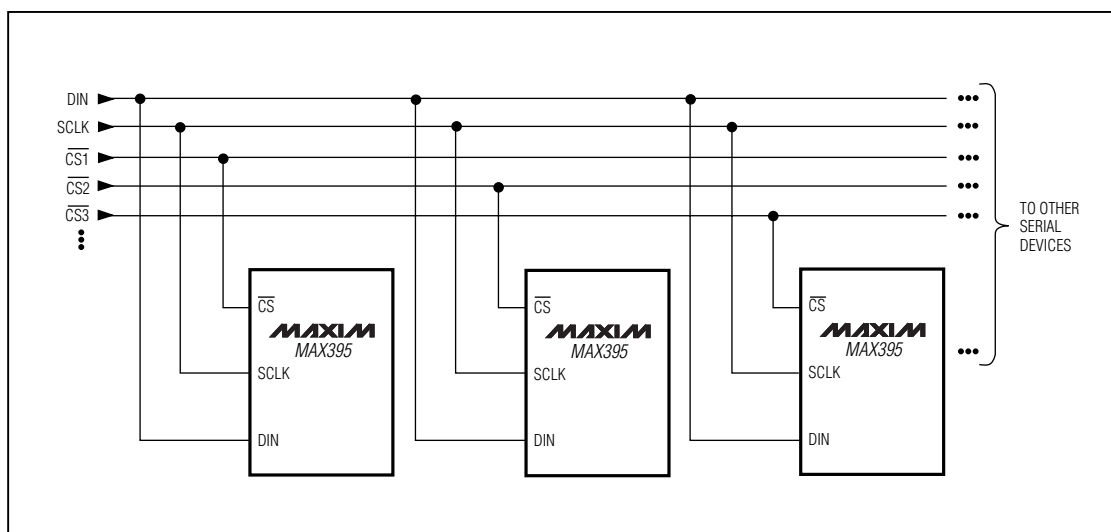


図6. アドレス指定可能なシリアルインタフェース

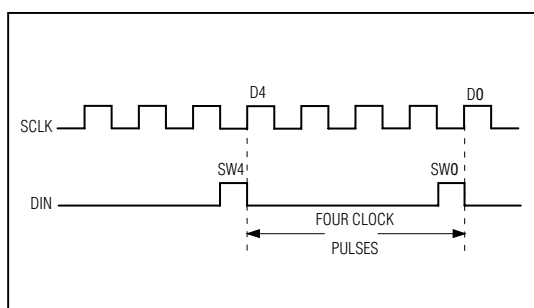


図7. 差動マルチプレクサの入力制御

SCLKによってレジスタを通してクロックされた時に、各スイッチはチャンネル7/0から始めて一度に1つの差動チャンネルのシーケンスを行います。最初の8ビットが送られた後のチャンネルのシーケンスは、同じシーケンスが繰り返されるか、あるいはより速い方法として、4クロックパルス毎にDINハイパルスが1つとCSローパルスが1つずつ送られます。

SPDTスイッチ

MAX395をクワッド単極/双投(SPDT)スイッチとして使用する場合は、COM0をNO1に、COM2をNO3に、COM4をNO5に、そしてCOM6をNO7に接続し、4つの「共通」端子とします。これら4つのスイッチは表2に従ってプログラムしてください。

リセット機能

RESETは内部リセットピンで、通常はロジック信号又はV₊に接続されています。RESETをローにすると全てのスイッチがオープンになり、内部シフトレジスタの内容が同時にゼロになります。RESETがハイの場合、デバイスは通常動作となり、DOUTのソースはV₊になります。RESETはV₊又はGNDを超えて駆動しないようにしてください。

電源に関する考慮

概要

MAX395はCMOSアナログスイッチの標準的な構造になっています。V₊、V₋及びGNDの3つの電源端子を備えています。V₊及びV₋は内部CMOSスイッチを駆動するため、そして個々のスイッチのアナログ電圧の制限を設定するために用いられます。各アナログ信号ピンとV₊及びV₋の間には、逆ESD保護ダイオードが内部的に接続されています。アナログ信号がV₊又はV₋を超えると、これらのダイオードの内の1つが電流を通します。通常動作中は、これら(及びその他)の逆バイアスESDダイオードのリークのみが、V₊又はV₋から消費される電流となります。

アナログリーク電流の殆ど全てがESDダイオードを通して生じます。1つの信号ピンに接続されている2つのESDダイオードは互いに同等であるため、かなりバランスがとれていますが、逆バイアスが互いに異なっています。各々がV₊又はV₋とアナログ信号によってバイアスされています。つまり、信号が異なればリーク電流も

シリアル制御、低電圧 8チャンネル、SPSTスイッチ

MAX395

表2. SPDTスイッチのプログラミング

RESET	DATA BITS								FUNCTION
	D7	D6	D5	D4	D3	D2	D1	D0	
0	X	X	X	X	X	X	X	X	All switches open, D7-D0 = 0
1	0	1	X	X	X	X	X	X	Switch 7 off and 6 on
1	1	0	X	X	X	X	X	X	Switch 6 off and 7 on
1	X	X	0	1	X	X	X	X	Switch 5 off and 4 on
1	X	X	1	0	X	X	X	X	Switch 4 off and 5 on
1	X	X	X	X	0	1	X	X	Switch 3 off and 2 on
1	X	X	X	X	1	0	X	X	Switch 2 off and 3 on
1	X	X	X	X	X	X	0	1	Switch 1 off and 0 on
1	X	X	X	X	X	X	1	0	Switch 0 off and 1 on

異なります。2つのダイオードのV₊ピンとV₋ピンへのリーク電流の差がアナログ信号経路リーク電流となります。アナログリーク電流は全て電源端子に流れ込み、他のスイッチ端子には流れません。このため、1つのスイッチの両側のリーク電流の極性は同じかあるいは反対になります。

アナログ信号経路とGNDの間には接続がありません。

V₊とGNDは内部ロジック及びロジックレベルトランスレータを駆動し、入出力のロジック制限を設定します。ロジックレベルトランスレータはアナログ信号ゲートを駆動するために、ロジックレベルをV₊及びV₋にスイッチングされた信号に変換します。ロジック電源(及び信号)とアナログ電源はこの駆動信号によってのみ接続されます。V₊及びV₋とGNDの間にはESD保護ダイオードが接続されています。ロジックレベル入力及び出力のESD保護はV₊とGNDに接続されています。

V₊が+5Vの場合、ロジックレベルスレッショルドはCMOS及びTTLコンパチブルです。V₊を上げるとスレッショルドも少し上がります。V₊が+12Vに達すると、スレッショルドは約3.1Vとなります。これはTTLで保証されるハイレベル最低電圧の2.8Vよりは少し高くなりますが、CMOS出力とはまだコンパチブルです。

バイポーラ電源

MAX395は±3.0V ~ ±8Vのバイポーラ電源で動作します。V₊及びV₋の電源が対照的である必要はありませんが、合計電圧が最大定格の17Vを超えることは許されません。MAX395のV₊を+3Vに接続した状態でロジックレベルピンをTTLロジックレベル信号に接続しないでください。絶対最大定格を超過するため、デバイス又は外部回路を損傷する恐れがあります。

単一電源

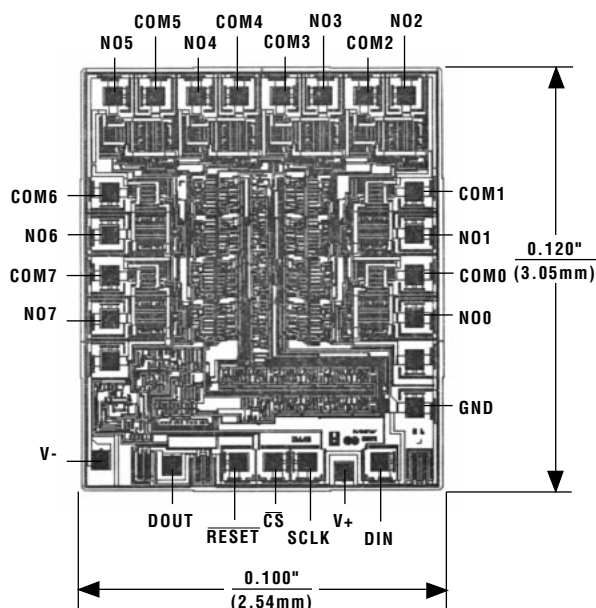
V₋をGNDに接続すると、MAX395は+3V ~ +16Vの単一電源で動作します。バイポーラの場合と同じ注意事項を守ってください。

高周波性能

50Ωシステムでは、信号応答は50MHzまではかなり平坦です(「標準動作特性」を参照)。20MHz以上ではオン応答にいくつかの小さなピークが生じますが、これらはレイアウトに強く依存します。問題はスイッチをターンオンする場合でなく、ターンオフする場合です。オフ状態のスイッチはコンデンサのような動作を示し、高周波はあまり減衰せずに通過します。10MHzでのオフアイソレーションは50Ωシステムで約-45dBですが、周波数が増加するにつれて悪化します(10倍で20dB)。回路のインピーダンスが高くなるとオフアイソレーションはさらに悪化します。隣接チャネルの減衰は裸のICソケットより約3dB上で、これは全て容量性カップリングに起因します。

シリアル制御、低電圧 8チャンネル、SPSTスイッチ

チップ構造図



TRANSISTOR COUNT: 500

SUBSTRATE CONNECTED TO V+.

販売代理店

マキシム・ジャパン株式会社

〒169 東京都新宿区西早稲田3-30-16(ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

Maxim cannot assume responsibility for use of any circuitry other than circuitry entirely embodied in a Maxim product. No circuit patent licenses are implied. Maxim reserves the right to change the circuitry and specifications without notice at any time.

16 **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 (408) 737-7600**

© 1995 Maxim Integrated Products

MAXIM is a registered trademark of Maxim Integrated Products.