

# 2.5Gbps、+3V~+5.5V、広ダイナミックレンジ トランスインピーダンスプリアンプ

## 概要

MAX3864は、最高2.5Gbpsで動作するSDH/SONETシステムのアプリケーション用トランスインピーダンスプリアンプです。MAX3864は490nA(typ)の入力換算ノイズ、2.0GHzの帯域幅、及び2mAの入力過負荷を特長としています。

MAX3864は単一の+3.0V~+5.5V電源で動作し、統合された低周波数補償コンデンサ及び750Ωの抵抗を介して正のバイアスをV<sub>CC</sub>に提供するフィルタ接続を備えています。これらの機能により外付部品を使用する必要性が排除され、設計及びフォトダイオードを用いたTO-46ヘッダへの組立を簡素化しています。

MAX3864は、PINフォトディテクタを使用して-24dBm~0dBm(typ)の光入力ダイナミックレンジを実現しています。

## アプリケーション

- SDH/SONET伝送システム
- PINプリアンプレシーバ
- APDプリアンプレシーバ
- 2.5Gbps ATMLレシーバ
- SDH/SONET用再生器

## 特長

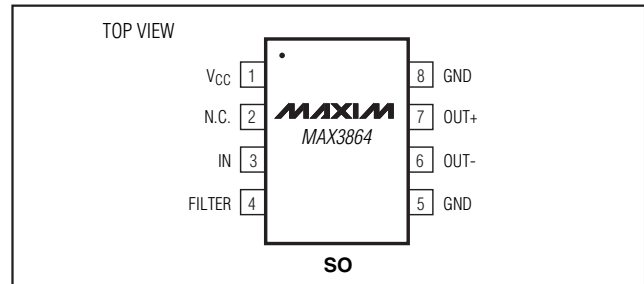
- ◆ 入力換算ノイズ：490nA (typ)
- ◆ 帯域幅：2000MHz
- ◆ 入力過負荷：2mA
- ◆ 差動出力インピーダンス：100Ω
- ◆ 消費電力：+3.3Vで112mW
- ◆ フィルタ抵抗内蔵
- ◆ CML出力
- ◆ 電源：+3.0V~+5.5V単一

## 型番

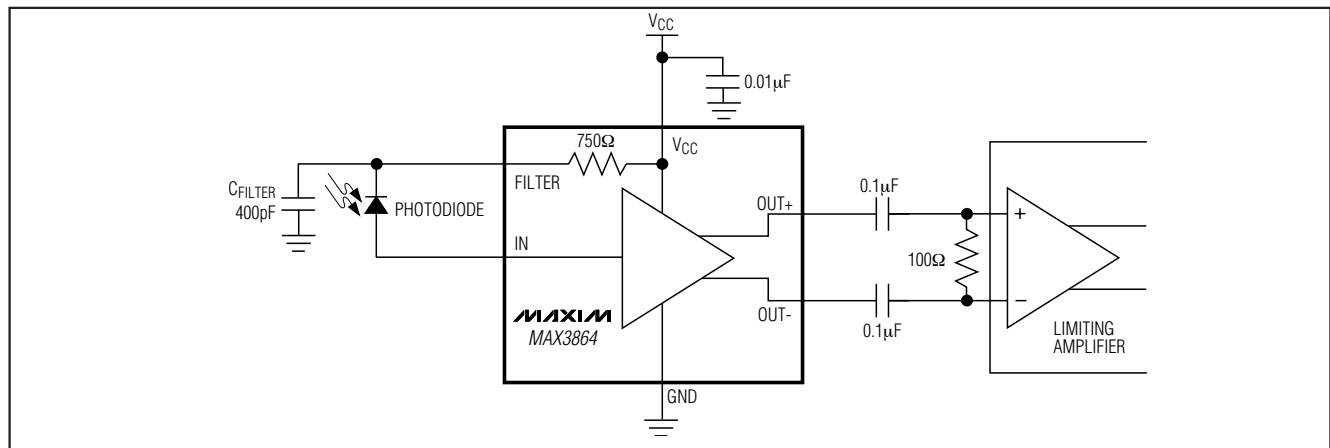
PART	TEMP RANGE	PIN-PACKAGE
MAX3864ESA	-40°C to +85°C	8 SO
MAX3864E/D	-40°C to +85°C	Dice*

\* チップは-40°C~+140°Cのジャンクション温度で動作するように設計されていますが、試験はT<sub>A</sub> = +25°Cでのみ実施されており、この条件でのみの動作が保証されています。

## ピン配置



## 標準アプリケーション回路



# 2.5Gbps、+3V~+5.5V、広ダイナミックレンジ トランスインピーダンスプリアンプ

## ABSOLUTE MAXIMUM RATINGS

Supply Voltage ( $V_{CC} - GND$ ) .....-0.5V to +6.0V  
 IN Current.....-4mA to +4mA  
 FILTER Current.....-8mA to +8mA  
 Voltages at OUT+, OUT- .....( $V_{CC} - 1.5V$ ) to ( $V_{CC} + 0.5V$ )  
 Continuous Power Dissipation ( $T_A = +85^\circ\text{C}$ )  
 8-Pin SO package (derate 6.7mW/ $^\circ\text{C}$  above  $+85^\circ\text{C}$ ) ..436mW

Storage Temperature Range .....-55 $^\circ\text{C}$  to +150 $^\circ\text{C}$   
 Operating Junction Temperature .....-55 $^\circ\text{C}$  to +150 $^\circ\text{C}$   
 Processing Temperature (die) .....+400 $^\circ\text{C}$   
 Lead Temperature (soldering, 10s) .....+300 $^\circ\text{C}$

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

## ELECTRICAL CHARACTERISTICS

( $V_{CC} = +3.0V$  to  $+5.5V$ , 100 $\Omega$  load between OUT+ and OUT-, 0.1 $\mu\text{F}$  coupling capacitors on OUT+ and OUT-,  $T_A = -40^\circ\text{C}$  to  $+85^\circ\text{C}$ , unless otherwise noted. Typical values are at  $+3.3V$ , source capacitance = 0.85pF, and  $T_A = +25^\circ\text{C}$ .) (Note 1)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Input Bias Voltage		0.66	0.83	0.99	V
Supply Current			34	63	mA
Transimpedance	Differential, measured with 40 $\mu\text{A}_{P-P}$ input	2100	2750	3400	$\Omega$
Output Impedance	Single ended (per side)	48	50	52	$\Omega$
Maximum Differential Output Voltage	Input = 2mAp-p with 100 $\Omega$ differential output termination	220	380	575	mV <sub>P-P</sub>
Filter Resistor		600	750	930	$\Omega$
AC Input Overload		2			mAp-p
DC Input Overload		1			mA
Input-Referred RMS Noise			490	668	nA
Input-Referred Noise Density	Bandwidth = 2.0GHz (Note 2)		11		pA/ $\sqrt{\text{Hz}}$
Small-Signal Bandwidth		1525	2000		MHz
Low-Frequency Cutoff	-3dB, input $\leq 20\mu\text{ADC}$		30		kHz
Transimpedance Linear Range	Gain at 40 $\mu\text{A}_{P-P}$ is within 5% of the small-signal gain	40			$\mu\text{A}_{P-P}$
Deterministic Jitter	3.13V < $V_{CC}$ < 5.5V (Note 3)		24	67	ps
	3.0V $\leq V_{CC} \leq 3.13V$ (Note 3)		24	77	
Power-Supply Rejection Ratio (PSRR)	Output referred, $f < 2\text{MHz}$ , PSRR = $-20\log(\Delta V_{OUT}/\Delta V_{CC})$		50		dB

**Note 1:** Source capacitance represents the total capacitance at the IN pin during characterization of noise and bandwidth parameters. Noise and bandwidth will be affected by the source capacitance. See the *Typical Operating Characteristics* for more information.

**Note 2:** Input-referred noise is calculated as (RMS output noise) / (Gain at  $f = 10\text{MHz}$ ). Noise density is (Input-Referred Noise) / (Bandwidth)<sup>1/2</sup>. No external filters are used for the noise measurements.

**Note 3:** Deterministic jitter is defined as the arithmetic sum of pulse-width distortion and pattern dependent jitter measured with a repeating 20-bit pattern of 00111110101100000101 (K28.5). See *Typical Operating Characteristics*.

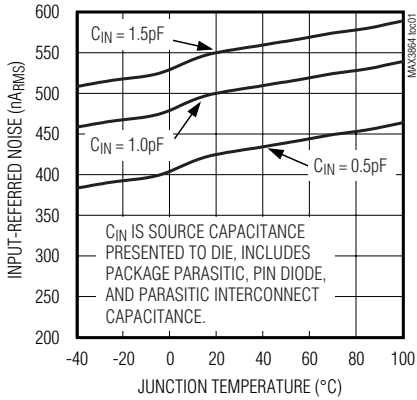
# 2.5Gbps、+3V~+5.5V、広ダイナミックレンジ トランスインピーダンスプリアンプ

MAX3864

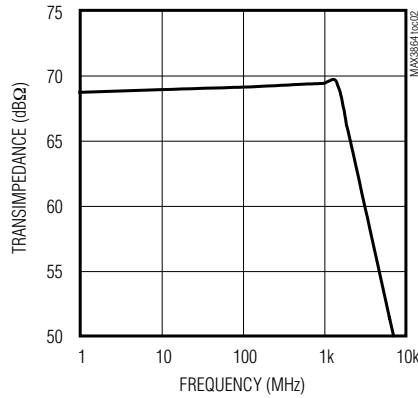
## 標準動作特性

( $V_{CC} = 3.3V$ ,  $T_A = +25^\circ C$  and MAX3864 EV kit source capacitance = 0.85pF, unless otherwise noted).

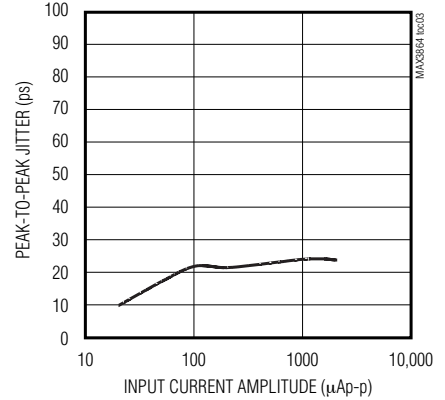
**INPUT-REFERRED RMS NOISE vs. TEMPERATURE**



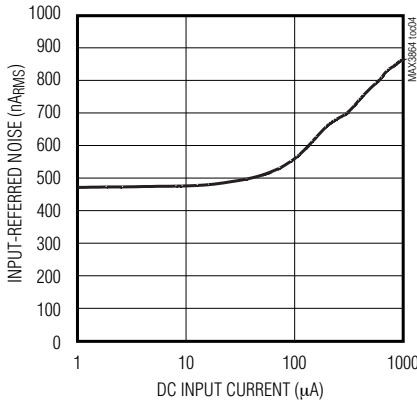
**FREQUENCY RESPONSE**



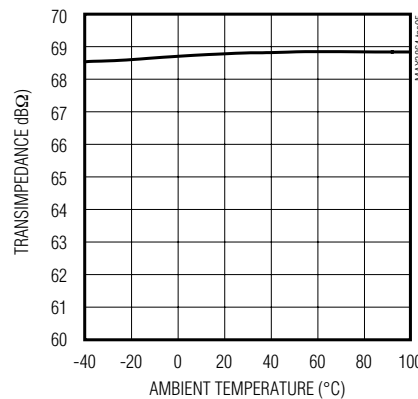
**DETERMINISTIC JITTER vs. INPUT AMPLITUDE**



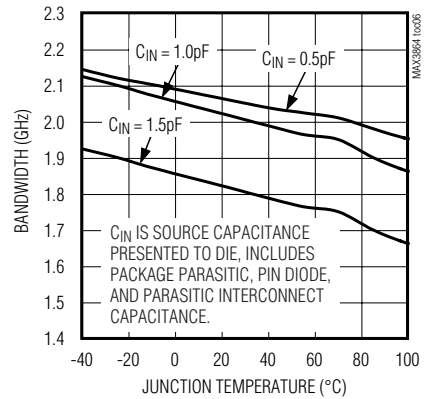
**INPUT-REFERRED RMS NOISE CURRENT vs. DC INPUT CURRENT**



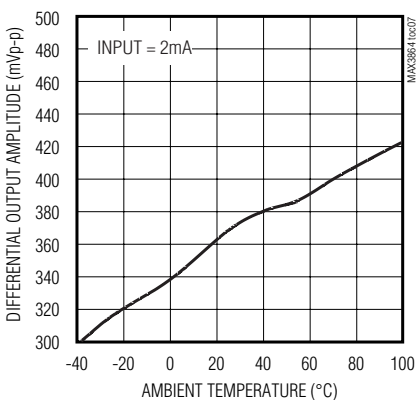
**SMALL-SIGNAL TRANSIMPEDANCE vs. TEMPERATURE**



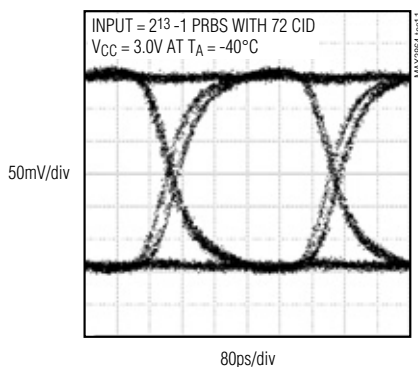
**BANDWIDTH vs. TEMPERATURE**



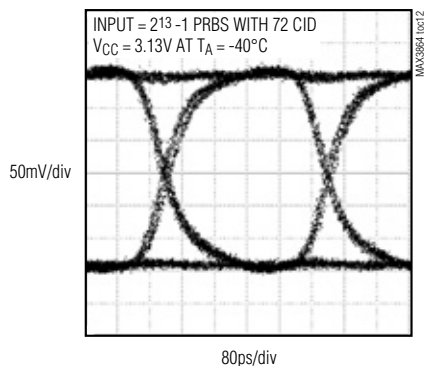
**DIFFERENTIAL OUTPUT AMPLITUDE vs. TEMPERATURE**



**EYE DIAGRAM (INPUT = 2mAp-p)**



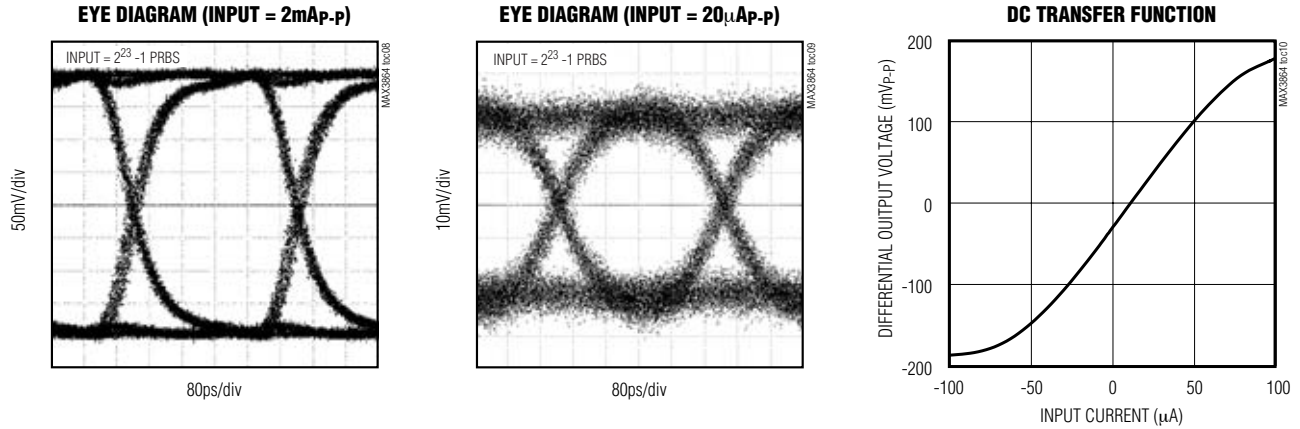
**EYE DIAGRAM (INPUT = 2mAp-p)**



# 2.5Gbps、+3V~+5.5V、広ダイナミックレンジ トランスインピーダンスプリアンプ

## 標準動作特性(続き)

( $V_{CC} = 3.3V$ ,  $T_A = +25^\circ C$  and MAX3864 EV kit source capacitance = 0.85pF, unless otherwise noted).



## 端子説明

端子	名称	機能
1	$V_{CC}$	電源電圧
2	N.C.	無接続
3	IN	アンプ入力
4	FILTER	750Ωの抵抗を介してフォトダイオード用のバイアス電圧を $V_{CC}$ に提供します。グランド接続されている時、このピンはDCキャンセルアンプをディセーブルし、INからOUT+及びOUT-へのDC経路を試験のために使用できるようにします。
5	GND	グランド
6	OUT-	反転出力。INに流れる電流はVOUT-を減少させます。
7	OUT+	非反転出力。INに流れる電流はVOUT+を増加させます。
8	GND	グランド

## 詳細

MAX3864トランスインピーダンスアンプは、2.5Gbpsの光ファイバアプリケーション用に設計されています。図1に示すように、MAX3864はトランスインピーダンスアンプ、電圧アンプ、出力バッファ、出力フィルタ及びDCキャンセル回路で構成されています。

### トランスインピーダンスアンプ

入力における信号電流は高利得アンプの加算ノードに流れます。 $R_F$ を介したシャントフィードバックがこの電流を電圧に変換します。ショットキダイオードが大きな入力電流に対して出力電圧をクランプします(図2)。

### 電圧アンプ

電圧アンプはシングルエンドの信号を差動信号に変換し、電圧利得をもたらします。

### 出力バッファ

出力バッファは逆終端された電圧出力を提供します。このバッファはOUT+及びOUT-の間の100Ωの差動負荷を駆動するよう設計されています。出力電圧は内部50Ω負荷抵抗と外部負荷抵抗に分割されます。標準動作回路では、これにより1/2の比率を持つ分圧器が形成されます。MAX3864はより高い出力インピーダンスで終端することも可能です。この場合、利得と出力電圧のスイングが増加します。

# 2.5Gbps、+3V~+5.5V、広ダイナミックレンジ トランスインピーダンスプリアンプ

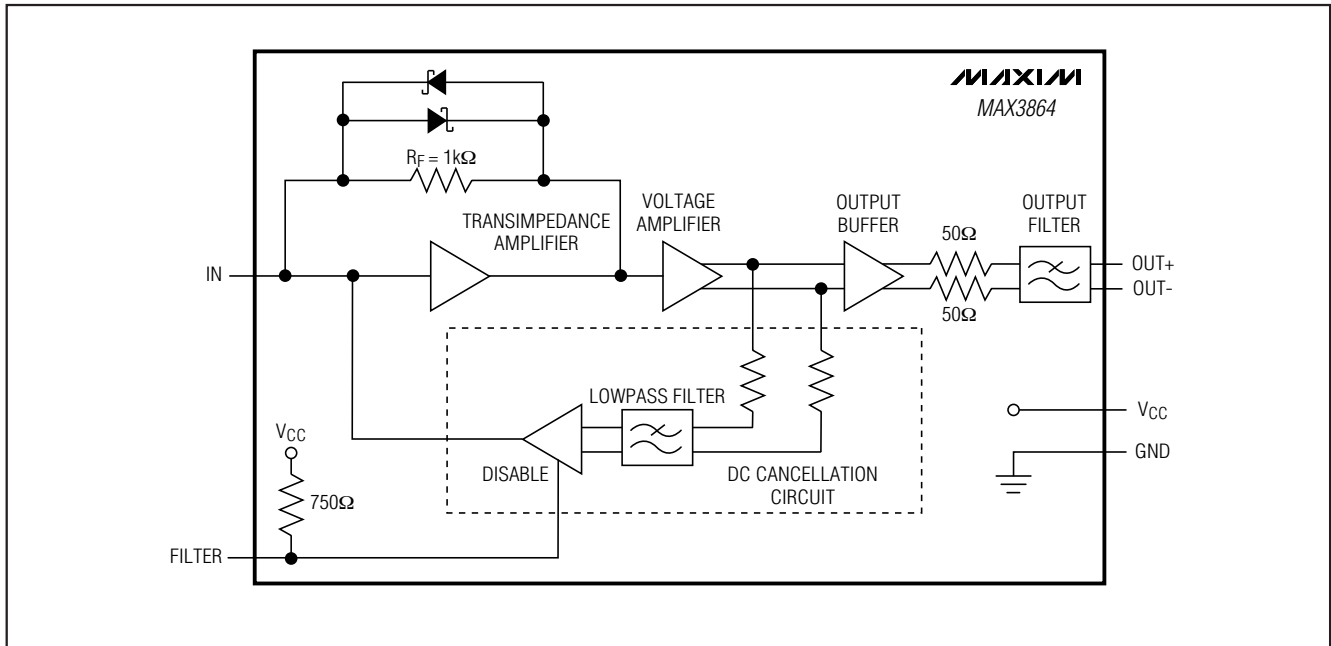


図1. ファンクションダイアグラム

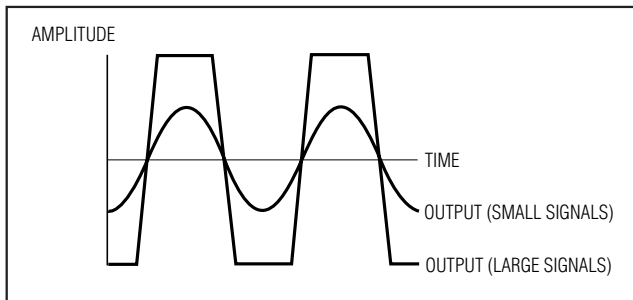


図2. 制限された出力

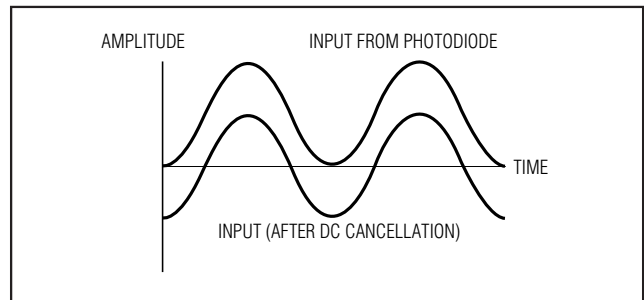


図3. 入力に対するDCキャンセル効果

電源ノイズの除去を最適化するには、MAX3864を差動負荷で終端します。シングルエンドの出力が必要な場合は、未使用の出力を50ΩでV<sub>CC</sub>に終端します。MAX3864は、DC結合の、50Ωでグランド接続された負荷を駆動しません。

## 出力フィルタ

MAX3864は回路の帯域幅を制限し、ノイズ性能を向上させる単極ローパスフィルタを備えています。

## DCキャンセル回路

DCキャンセル回路は低周波数フィードバックを使用して、入力信号用のDC成分を除去しています(図3)。この機能により、入力信号はトランスインピーダンスアンプの

リニア範囲内でセンタリングされるため、大きな入力信号に対するパルス幅の歪み(PWD)が削減されます。

DCキャンセル回路は内部で補償されるため、外部コンデンサは必要ありません。この回路は、50%のデューティサイクルとマーク密度を示すデータシーケンスに対するPWDを最小化します。50%から大きくかけ離れたデューティサイクル又はマーク密度が存在すると、MAX3864にPWDが発生します。

DCキャンセル電流は入力から発生し、ノイズを形成します。DC成分が全くないか僅かである場合の低レベル信号では、これは問題にはなりません。DC成分を多く含む信号では、アンプのノイズが増加します(「標準動作特性」を参照)。

# 2.5Gbps、+3V~+5.5V、広ダイナミックレンジ トランスインピーダンスプリアンプ

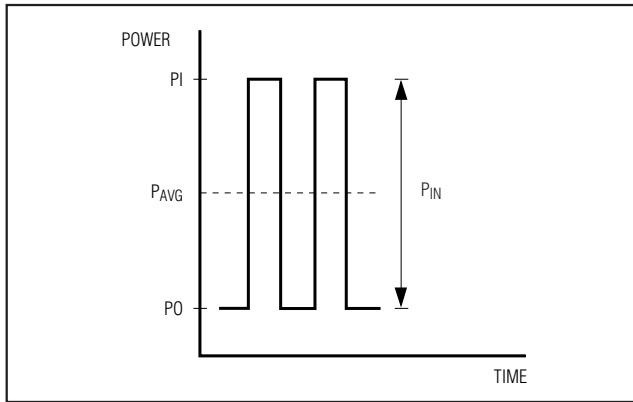


図4. 光パワーの関係

表1. 光パワーの関係

PARAMETER	SYMBOL	RELATION
Average Power	$P_{AVE}$	$P_{AVE} = (P_0 + P_1) / 2$
Extinction Ratio	$r_e$	$r_e = P_1 / P_0$
Optical Power of a 1	$P_1$	$P_1 = 2P_{AVE}r_e / (r_e + 1)$
Optical Power of a 0	$P_0$	$P_0 = 2P_{AVE} / (r_e + 1)$
Signal Amplitude	$P_{IN}$	$P_{IN} = P_1 - P_0 = 2P_{AVE} (r_e - 1) / (r_e + 1)$

**Note:** Assuming a 50% average input duty cycle and mark density.

## アプリケーション情報

### 光パワーの関係

MAX3864仕様の多くは入力信号の振幅に関係します。光ファイバレシーバを使用する場合、通常入力 は平均光パワー及び消光比で表されます。図4に、MAX3864を使用した設計を行う上で、光パワーを入力信号に変換する際に役立つ関係を示します。

光パワーの関係は表1に示されています。入力データの平均デューティサイクル及びマーク密度が50%である時にこの定義が成り立ちます。

### 光感度の計算

MAX3864の入力換算RMSノイズ電流( $I_N$ )は、通常レシーバの感度を決定します。1E-10のシステムビット誤り率(BER)を求めるための最小信号対ノイズ率(SNR)は12.7です。平均電力で表される入力感度は次の式により見積もることができます。

$$\text{感度} = 10 \log \left( \frac{\text{SNR} \times I_N (r_e + 1)}{2\rho(r_e - 1) \times 1000} \right) \text{dBm}$$

ここで、 $\rho$ はフォトダイオードの応答性で、A/W単位のファイバ/フォトダイオード結合効率及び $\mu\text{A}$ 単位の $I_N$ を考慮しています。例えば、 $\text{SNR} = 12.7$ 、 $I_N = 0.490\mu\text{A}$ 、 $r_e = 10$ 、 $\rho = 1$ の場合、感度は-24dBmになります。

### 入力の光学過負荷

過負荷とは、MAX3864が確定的ジッタ仕様を満たすことのできる範囲において対応できる最大の入力です。光学過負荷は次式を使用して、平均電力として見積もることができます( $r_e = \infty$ を仮定)。

$$\text{過負荷} = 10 \log \left( \frac{2mAp - p \times 1000}{2\rho} \right) \text{dBm}$$

### 光学リニア範囲

MAX3864には高利得があり、入力信号が $40\mu\text{A}_{p-p}$ を超えると出力が制限されます。MAX3864は以下を超えないリニア範囲の入力で動作します。

$$\text{リニア範囲} = 10 \log \left( \frac{40\mu\text{A}_{p-p} (r_e + 1) \times 1000}{2\rho(r_e - 1)} \right) \text{dBm}$$

### レイアウトに関する考慮

質の高い高周波数設計及びレイアウト技術を使用して下さい。個別のグランドプレーン及びパワープレーンを持つ複数レイヤの回路基板を使用することを推奨します。GNDピンはできるだけ短い配線でグランドプレーンに接続して下さい。

ノイズ性能と帯域幅はINピンにおける容量によって悪影響を受けます。このピンの容量を最小化し、低容量のフォトダイオードを選択して下さい。素子及びワイヤ技術を使用してチップのフォームでMAX3864を組み立てると最高の性能を達成できます。図5に、奨励されるTOヘッダのレイアウトを示します。

MAX3864のSOPパッケージ版は、回路を特徴付けし、回路の動作に慣れるための簡単な手段として提供されていますが、最適な性能は得られません。MAX3864のSOP版を使用する場合、パッケージ容量により約0.3pFが入力に追加されます。MAX3864の入力とフォトダイオード間のPC基板によっても寄生容量が追加されます。入力ラインは短く保ち、その下のパワープレーンとグランドプレーンを取り除いて下さい。

# 2.5Gbps、+3V~+5.5V、広ダイナミックレンジ トランスインピーダンスプリアンプ

MAX3864

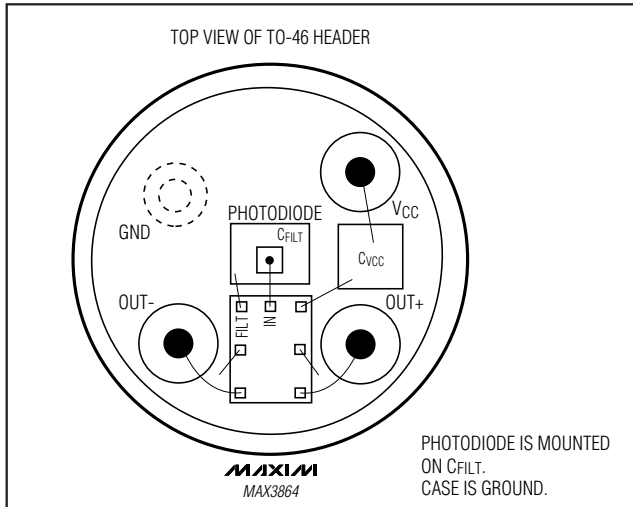


図5. TO-46ヘッダの奨励レイアウト

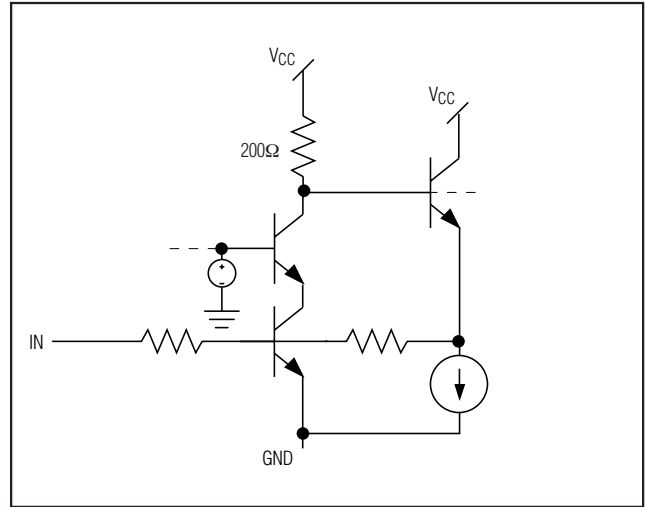


図6. 等価入力回路

## GND

GNDは、フォトディテクタダイオードのACグラウンドにできるだけ近づけて接続して下さい。フォトディテクタのACグラウンドは、通常フォトディテクタのカソードからのフィルタコンデンサのグラウンドになります。総ループ(バイパスコンデンサとダイオードを介してGNDからINに戻るまで)は波長の約1/5以下になるようにして下さい。

## フォトダイオードフィルタ

フォトダイオードのカソードにおける電源ノイズは  $I = C_{PD} \Delta V / \Delta t$  の電流を発生させ、レーザの感度を低下させます( $C_{PD}$ はフォトダイオードの容量)。MAX3864のフィルタ抵抗を外付コンデンサと組み合わせると、このノイズを低減できます(「標準アプリケーション回路」を参照)。電源ノイズ電圧が生成する電流は  $C_{FILTER}$  と  $C_{PD}$  の間で分割されます。電源ノイズによる入力ノイズ電流は次の通りです(フィルタコンデンサがフォトダイオードコンデンサよりもかなり大きいことを仮定した場合)。

$$I_{NOISE} = \frac{(V_{NOISE})(C_{PD})}{(R_{FILTER})(C_{FILTER})}$$

許容ノイズ量がわかっている場合、フィルタコンデンサは次のように容易に選択できます。

$$C_{FILTER} = \frac{(V_{NOISE})(C_{PD})}{(R_{FILTER})(I_{NOISE})}$$

例えば、最大ノイズ電圧が100mV<sub>p-p</sub>と同等で、 $C_{PD} = 0.85\text{pF}$ 、 $R_{FILTER} = 750\Omega$ 、選択された  $I_{NOISE} = 250\text{nA}$  (MAX3864の入力ノイズの半分)の場合、次のようになります。

$$C_{FILTER} = \frac{(100\text{mV})(0.85\text{pF})}{(750\Omega)(250\text{nA})} = 453\text{pF}$$

## ワイヤボンディング

MAX3864は、電流密度及び信頼性を高めるために金メタライゼーションを行っています。チップへの接続は金ワイヤのみで行い、ボールボンディング法を用いて下さい。エッジボンディングは推奨できません。チップの厚さは0.375mm(typ)です。

# 2.5Gbps、+3V~+5.5V、広ダイナミックレンジ トランスインピーダンスプリアンプ

MAX3864

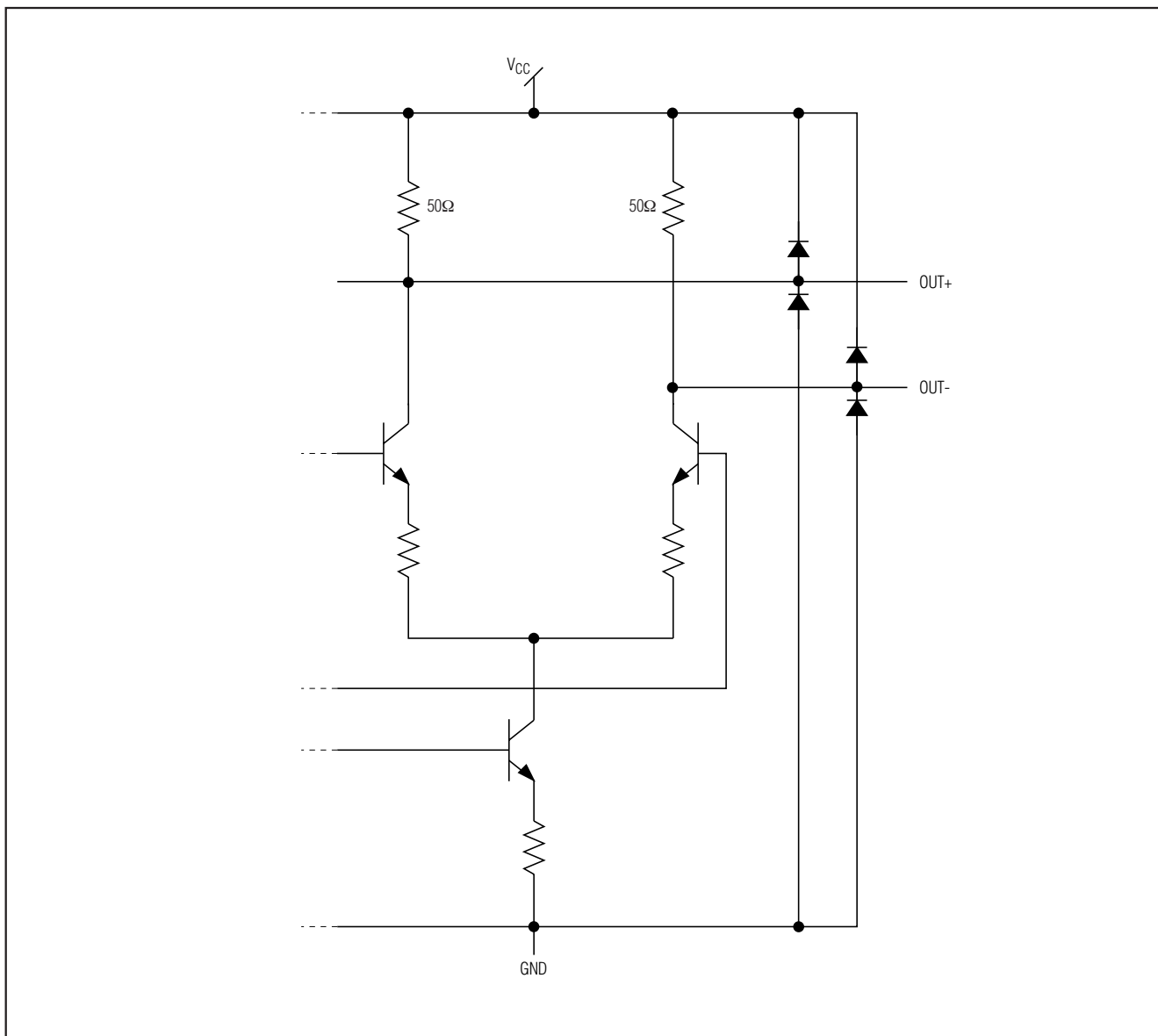
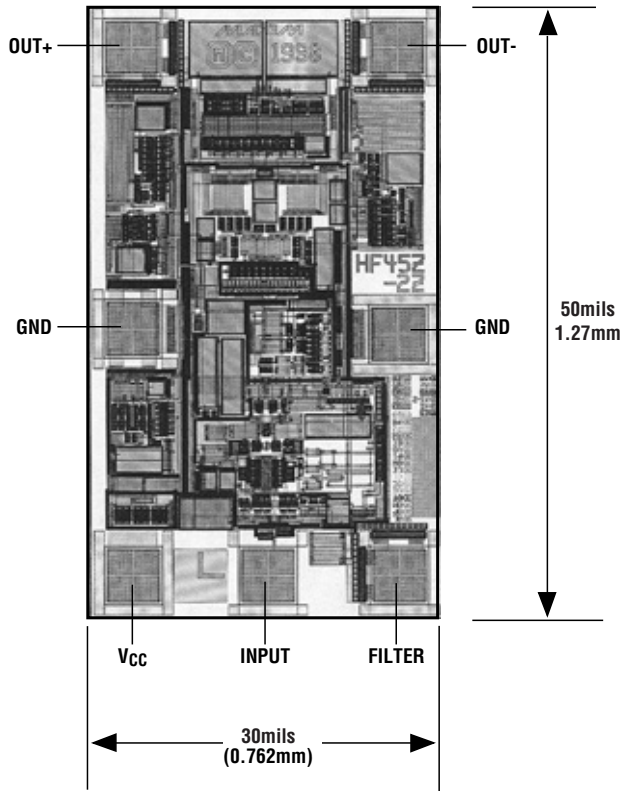


図7. 等価出力回路



# 2.5Gbps、+3V~+5.5V、広ダイナミックレンジ トランスインピーダンスプリアンプ

## チップ構造図



## チップ情報

TRANSISTOR COUNT: 320

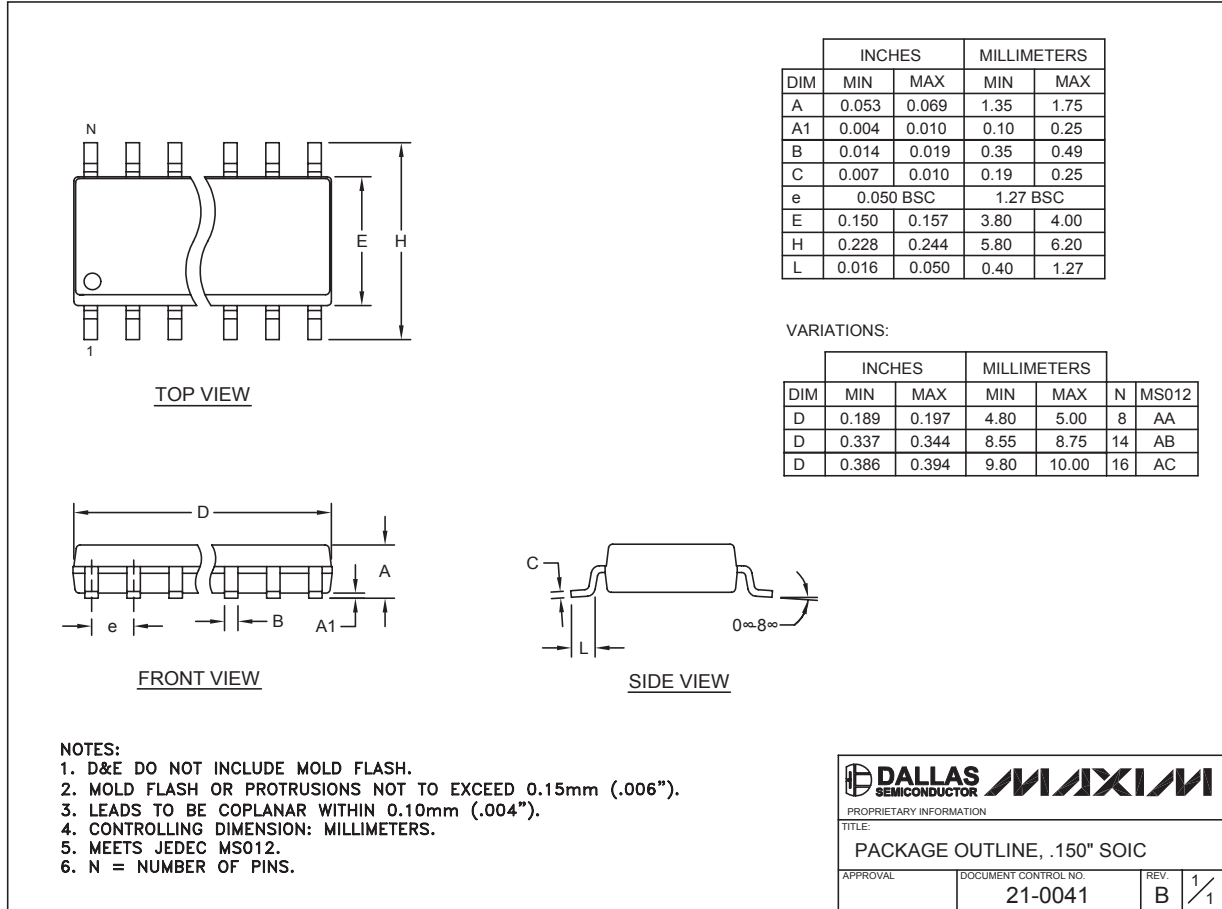
PROCESS: BIPOLAR (SILICON GERMANIUM)

MAX3864

# 2.5Gbps、+3V~+5.5V、広ダイナミックレンジ トランスインピーダンスプリアンプ

## パッケージ

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、[japan.maxim-ic.com/packages](http://japan.maxim-ic.com/packages)をご参照下さい。)



SOICN EPSS

## マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)  
 TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組み込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

10 **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600**

© 2005 Maxim Integrated Products, Inc. All rights reserved. **MAXIM** is a registered trademark of Maxim Integrated Products, Inc.