

LAN及びWAN光レシーバ用622Mbps、 低ノイズ、トランスインピーダンスプリアンプ

概要

MAX3760は、622Mbps ATMアプリケーション用に設計されたトランスインピーダンスプリアンプです。このデバイスは+5Vの単一電源で動作し、消費電力は僅か100mW(typ)です。このプリアンプは微小なフォトダイオード電流を差動電圧に変換します。内蔵されたDCキャンセレーション回路によって、幅広い入力電流レベル範囲で真の差動出力シングが維持され、パルス幅歪みが低減されます。

6.5k のトランスインピーダンス利得及び560MHz帯域幅という特性に加えて、入力換算ノイズが73nAに低く抑えられているので、1300nmレシーバにおいて-31.5dBm(typ)の入力感度が確保されます。この回路は1mA-p-pの入力電流を受け付けるので、光過負荷は-3dBm(typ)になります。このデバイスは-40 から+85 までの拡張工業用温度範囲で動作します。

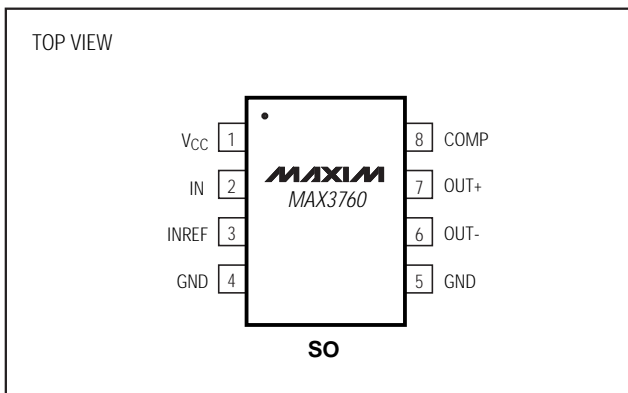
MAX3760は内部補償が施されているので、僅かな数の外付部品を用意するだけで十分です。ダイの形状では省スペースのフィルタ接続が組み込まれているので、1k 抵抗とV_{CC}間の接続を通してフォトダイオードに正のバイアスがかけられます。このような特長に加えてダイのアスペクト比及び超小型寸法という利点によって、MAX3760のダイとフォトダイオードをTOスタイルのヘッダパッケージの中に容易にアセンブリすることが可能です。

MAX3760は、リミティングアンプICのMAX3761又はMAX3762のいずれかと組み合わせて使用するように設計されています。この各デバイスをフォトダイオードと組み合わせてチップセットを構成すると、必要な機能が全て用意された5V電源動作の622Mbps光レシーバ回路が形成されます。MAX3760はダイ形状又は8ピンSOPパッケージで供給されます。

アプリケーション

- 622Mbps ATM LAN光レシーバ
- 622Mbps WAN光レシーバ

ピン配置



特長

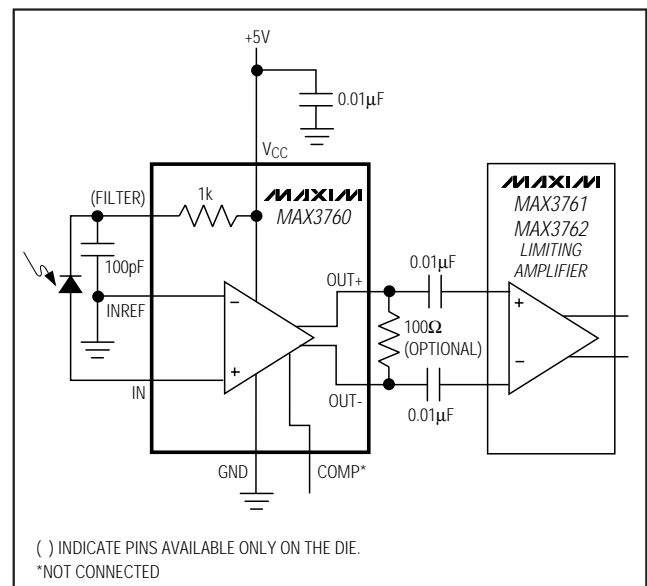
- ◆ 73nA RMS入力換算ノイズ
- ◆ 560MHz帯域幅
- ◆ 1mAピーク入力電流
- ◆ 6.5k 利得
- ◆ -40 +85 の動作温度範囲
- ◆ 100mW(typ)の消費電力
- ◆ +5V単一電源

型番

PART	TEMP. RANGE	PIN-PACKAGE
MAX3760ESA	-40°C to +85°C	8 SO
MAX3760E/D	-40°C to +85°C	Dice*

*Dice are designed to operate over a -40°C to +100°C junction temperature (T_j) range, but are tested and guaranteed at $T_A = +25^\circ\text{C}$.

標準アプリケーション回路



LAN及びWAN光レシーバ用622Mbps、 低ノイズ、トランスインピーダンスプリアンプ

MAX3760

ABSOLUTE MAXIMUM RATINGS

V _{CC}	-0.5V to +7.0V	Continuous Power Dissipation (T _A = +85°C)	
Continuous Current		SO (derate 5.88mW/°C above +85°C)	383mW
IN, FILTER	-5mA to +5mA	Storage Temperature Range	-65°C to +160°C
OUT+, OUT-	-25mA to +25mA	Lead Temperature (soldering, 10sec)	+300°C
Voltage at INREF	-0.5V to +0.5V	Operating Junction Temperature Range (die)	-55°C to +150°C
Voltage at COMP	-0.5V to (V _{CC} + 0.5V)	Processing Temperature (die)	+400°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

DC ELECTRICAL CHARACTERISTICS

(V_{CC} = +4.5V to +5.5V, COMP = GND, 100Ω load between OUT+ and OUT-, T_A = -40°C to +85°C, unless otherwise noted. Typical values are at V_{CC} = +5.0V, T_A = +25°C.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Input Bias Voltage	V _{IN}	Input = open		0.8	0.95	V
Supply Current	I _{CC}	Input = open		20	30	mA
Small-Signal Transimpedance	Z ₂₁	Differential output, input < 10μA	5.2	6.5	7.8	kΩ
Output Common-Mode Level				V _{CC} - 2.0		V
Differential Output Offset	V _{OS}	I _{IN} = 500μA, COMP = open	-25		25	mV
Output Impedance (per side)	Z _{OUT}		40	50	60	Ω
Maximum Differential Output Voltage	V _{OUT(MAX)}	I _{IN} = 500μA, total peak-to-peak, differential signal		550	950	mV
FILTER Resistance	R _{FILTER}		800	1000	1200	Ω
Power-Supply Rejection Ratio	PSRR	f < 1MHz, referred to output	20	45		dB

Note 1: Dice are tested at T_A = +25°C.

AC ELECTRICAL CHARACTERISTICS

(V_{CC} = +4.5V to +5.5V, COMP = open, C_{IN} = 0.75pF, outputs terminated differentially into 100Ω, 8-pin SO package in MAX3760 EV kit, T_A = +25°C, unless otherwise noted. Typical values are at V_{CC} = +5V.) (Notes 2, 3)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Small-Signal Bandwidth	BW		455	565		MHz
Low-Frequency Cutoff		20μA average input current		50		kHz
Pulse-Width Distortion	PWD	(Note 4)		75	200	ps
RMS Noise Referred to Input	i _n	C _{IN} = 0.75pF (Notes 3, 5)		73	93.5	nA
Data-Dependent Jitter	DDJ			200		ps

Note 2: AC characteristics are guaranteed by design and characterization.

Note 3: C_{IN} is the source capacitance presented to the die. Includes package parasitic, photo diode, and parasitic interconnect capacitance.

Note 4: Input is a 622Mbps 1-0 pattern, signal amplitude = 0 to 1mA, extinction ratio (r_e) = 10.

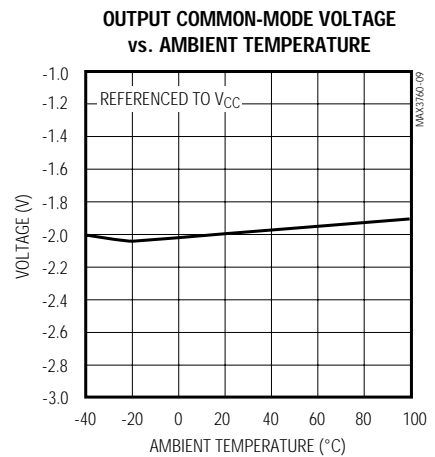
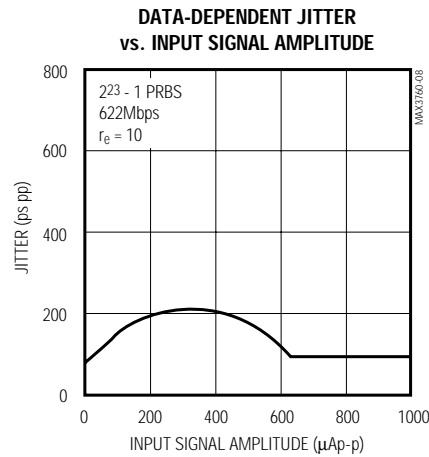
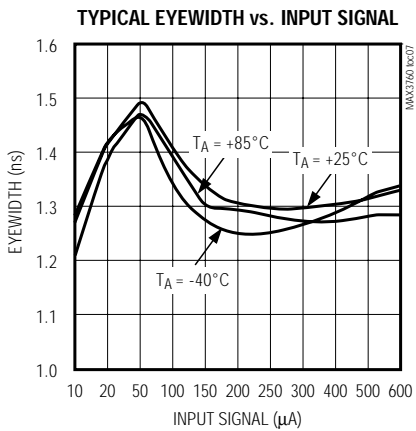
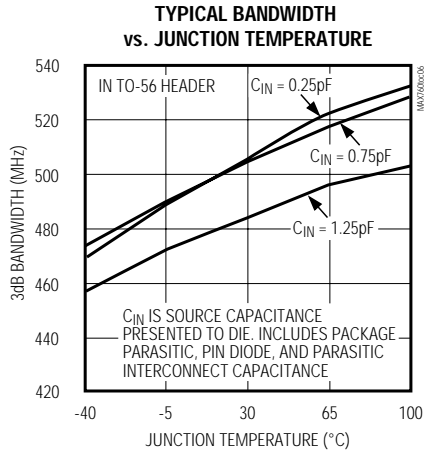
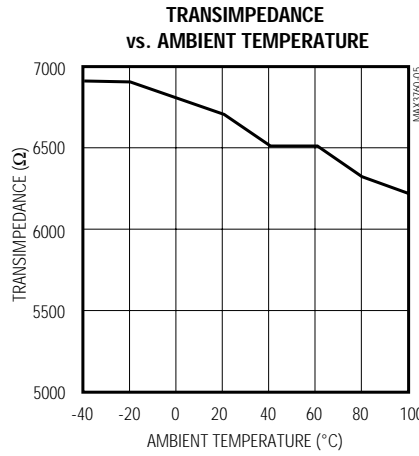
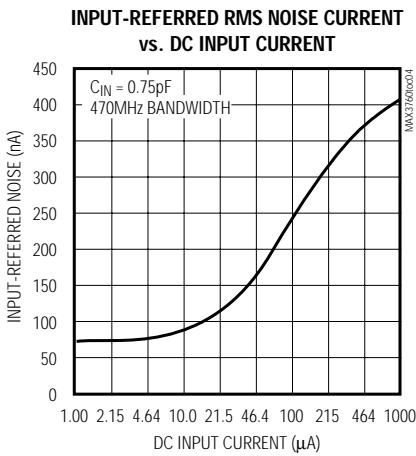
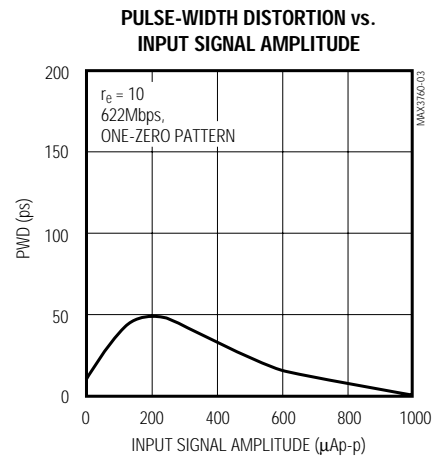
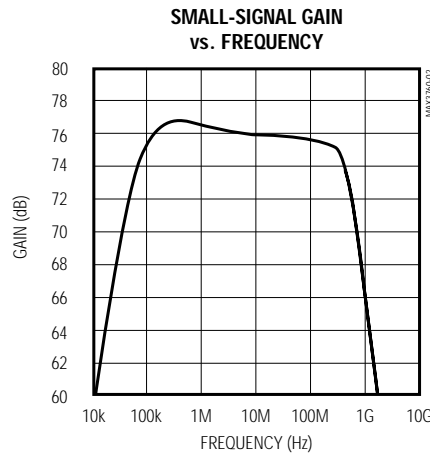
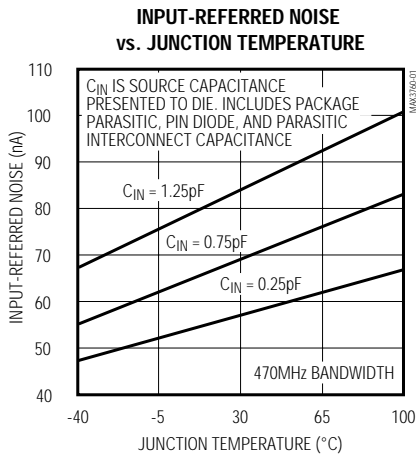
Note 5: Measured with a 4-pole, 470MHz Bessel filter.

LAN及びWAN光レシーバ用622Mbps、 低ノイズ、トランスインピーダンスプリアンプ

MAX3760

標準動作特性

(MAX3760 EV kit, $V_{CC} = +5.0V$, COMP = open, $T_A = +25^\circ C$, unless otherwise noted.)

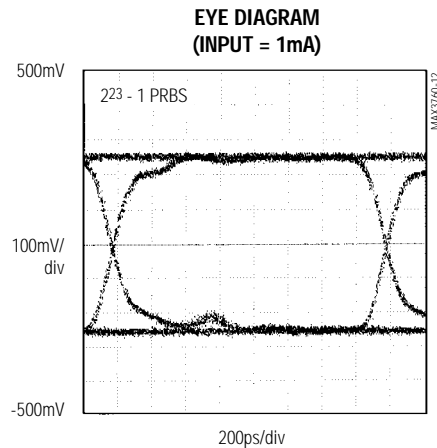
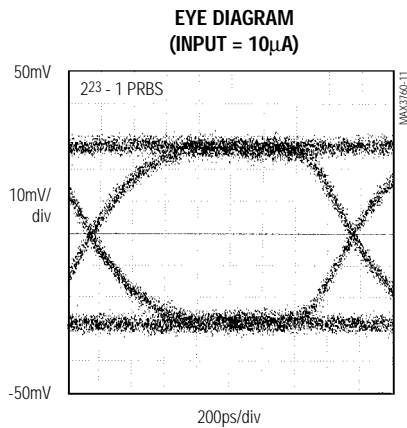
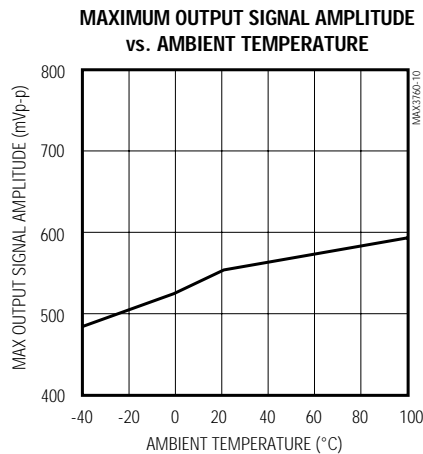


LAN及びWAN光レシーバ用622Mbps、 低ノイズ、トランスインピーダンスプリアンプ

MAX3760

標準動作特性(続き)

(MAX3760 EV kit, $V_{CC} = +5.0V$, COMP = open, $T_A = +25^{\circ}C$, unless otherwise noted.)



端子説明

端子	名称	機能
1	V _{CC}	電源電圧入力
2	IN	信号入力
3	INREF	入力リファレンス接続ピン。フォト検出器のACグラウンドに接続します。
4, 5	GND	グラウンド
6	OUT-	反転電圧出力。入りに電流が流れ込むと、OUT-電圧出力が減少します。
7	OUT+	非反転電圧出力。入りに電流が流れ込むと、OUT+電圧出力が増加します。
8	COMP	補償コンデンサ接続ピン。DCキャンセレーション回路用に外付するオプションの補償コンデンサをこのピンに接続します。このピンに容量を追加して、DCキャンセレーション回路の低周波数カットオフを低減します。DCキャンセレーション回路をディセーブルするときには、このピンをGNDに直接接続してください。
—	FILTER	フィルタ接続ピン。V _{CC} に接続された1k 抵抗を通してフォトダイオードに正のバイアスを与えます。(「フィルタの設計」のセクションを参照)。ダイのみに用意されています。

LAN及びWAN光レシーバ用622Mbps、 低ノイズ、トランスインピーダンスプリアンプ

MAX3760

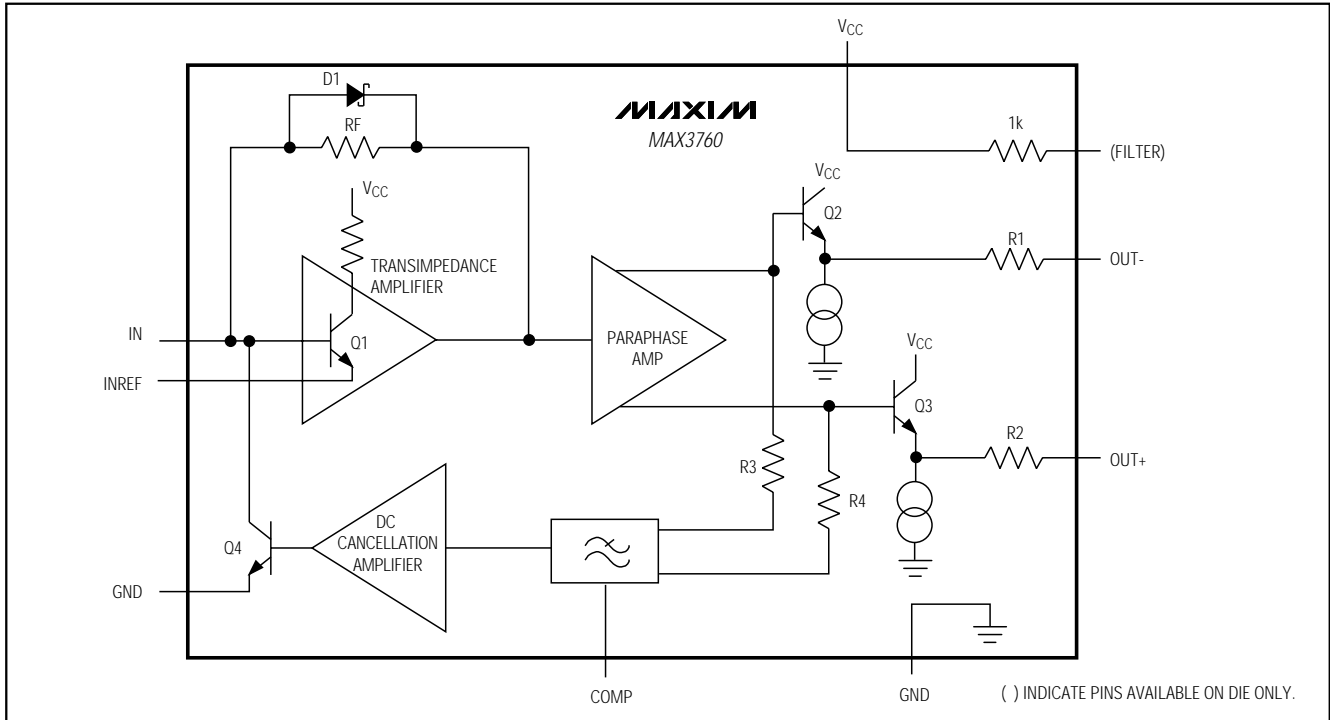


図1. ファンクションダイアグラム

詳細

MAX3760は、622Mbpsの光ファイバ通信アプリケーション用に設計されたトランスインピーダンスアンプです。ファンクションダイアグラム(図1)に示すように、このデバイスはトランスインピーダンスアンプ、エミッタフォロア出力のバラフェーズアンプ及びDCキャンセレーション回路で構成されています。

トランスインピーダンスアンプ

入力信号電流は、高利得アンプのサミングノードに流れ込みます。RFを通したシャントフィードバックによって、この電流は6.5k の利得で電圧に変換されます。大きな入力電流の場合には、ダイオードD1によって出力電圧がクランプされます。INREFピンは入力トランジスタのエミッタに直接接続されており、最良の性能を確保するためにはこのピンをフォト検出器のACグランドリターンに直接接続する必要があります。

バラフェーズアンプ

バラフェーズアンプはシングルエンド信号を差動信号に変換し、2の電圧利得を導きます。この信号によって、出力段を形成する内部バイアスされたエミッタフォロアQ2及びQ3のペアを駆動します。R1及びR2は出力の逆終端抵抗であり、100 の差動出力インピーダンス特性を備えています。出力エミッタフォロアは、OUT+とOUT-の各出力ピン間で100 の差動負荷を駆動するように設計されています。もっと高い出力インピーダンス

でMAX3760を終端して、利得と出力電圧スイングを更に大きくすることも可能です。MAX3760はグラウンドに接続する50 負荷を駆動しません。最良のノイズ除去性能を確保するためには、MAX3760を差動負荷で終端してください。

DCキャンセレーション回路

DCキャンセレーション回路は、低周波数フィードバック方式の採用によって入力信号のDC成分を除去します。この機能はトランスインピーダンスアンプのダイナミックレンジの中心に入力信号を配置することによって、大きな入力信号のパルス幅歪みを低減します。

バラフェーズアンプの出力は抵抗R3及びR4を通して検出され、その後フィルタ及び増幅され、そしてトランジスタQ4のベースにフィードバックされます。このトランジスタが、トランスインピーダンスアンプのサミングノードから入力信号のDC成分を引き込みます。

MAX3760のDCキャンセレーションループは内部補償が施されているので、殆どの622Mbpsアプリケーションで外部コンデンサを必要としません。但し、DCキャンセレーション回路の周波数応答性を落して、データ依存ジッタ性能を改善するためには、COMPピンにコンデンサを外付けしてください。COMPピンをGNDに直接接続すると、DCキャンセレーション回路はディセーブルになります。DCキャンセレーション回路は、1mAまでの入力電流をシンクする能力を備えています。

LAN及びWAN光レシーバ用622Mbps、 低ノイズ、トランスインピーダンスプリアンプ

MAX3760

データシーケンスが50%のデューティサイクルを示すときに、MAX3760のパルス幅歪みが最小限に抑えられます。デューティサイクルが50%よりも大幅に異なると、MAX3760がパルス幅歪みを発生する原因になります。DCキャンセレーション電流が入力に流れ込むと、ノイズが発生します。DC成分が非常に少ないか、又は全く存在しない低レベル信号の場合には、この発生ノイズが問題になることはありません。DC成分が非常に高い信号の場合には、プリアンプのノイズが増加します(「標準動作特性」を参照)。

「標準アプリケーション回路」に示すように、MAX3760はフォト検出器のカソードをV_{CC}に接続した状態で動作します。フォト検出器のアノードをGNDに接続し、カソードをINに接続すると、DCキャンセレーション回路の動作が無効になり、パルス幅歪みが発生する結果になります。

入力リファレンス

INREFピンは信号入力INの基準ポイントです。このピンをフォト検出器ダイオードのACグラウンドに可能な限り近接させて接続してください。フォト検出器のACグラウンドは通常、フォト検出器のフィルタコンデンサのグラウンドになります。INREFピンからフィルタコンデンサ及びダイオードを通過して入力に帰還するまでのトータル配線パターン長が2cmを超えないように必ず注意してください。

アプリケーション情報

光パワーの定義

MAX3760の仕様は、その多くが入力信号振幅に関連しています。光ファイバレシーバの回路設計を実施する場合、光入力は一般的に平均光パワーと消滅比を基準にして表わされます。MAX3760を使用して回路を設計する際には、表1に記載している関係式を利用して光パワーを入力信号に変換してください。

感度、過負荷及び線形範囲の計算

感度の計算

MAX3760の入力換算RMSノイズ電流(i_n)が一般的にレシーバの感度を支配します。ビットエラーレート(BER)が $1E-10$ のシステムでは、信号雑音比が常に12.7を超えることが要求されます。平均パワーで表わす感度は、下記の数式からその概算値を求めることができます。

$$\text{感度} = 10 \log \left(\frac{12.7 i_n (r_e + 1)}{2 \rho (r_e - 1)} 1000 \right) \text{dBm}$$

ここで、 ρ はA/Wを単位として表わすフォトダイオードの応答性です。

入力過負荷

過負荷とは、MAX3760の仕様に適合して受け入れられる入力の中で最大の入力を指します。この値は、以下に示す数式から算出できます。

$$\text{過負荷} = 10 \log \left(\frac{1 \text{mA}}{2 \rho} 1000 \right) \text{dBm}$$

線形範囲

MAX3760は高利得なので、入力信号が $20 \mu\text{A}_{p-p}$ を超えると出力が制限されます。MAX3760は、以下に示す数値を超えない入力に対して90%の直線性で動作します。

$$10 \log \left(\frac{20 \mu\text{A} (r_e + 1)}{\rho (r_e - 1)} 1000 \right) \text{dBm}$$

表1. 光パワーの関係式

パラメータ	記号	関係式
平均パワー	P_{AVE}	$P_{AVE} = (P_0 + P_1) / 2$
消滅比	r_e	$r_e = P_1 / P_0$
“1”の光パワー	P_1	$P_1 = 2 P_{AVE} \frac{r_e}{(r_e + 1)}$
“0”の光パワー	P_0	$P_0 = 2 P_{AVE} / (r_e + 1)$
信号振幅	P_{IN}	$P_{IN} = P_1 - P_0 = 2 P_{AVE} \frac{(r_e - 1)}{(r_e + 1)}$

注：平均入力デューティサイクルを50%と仮定。

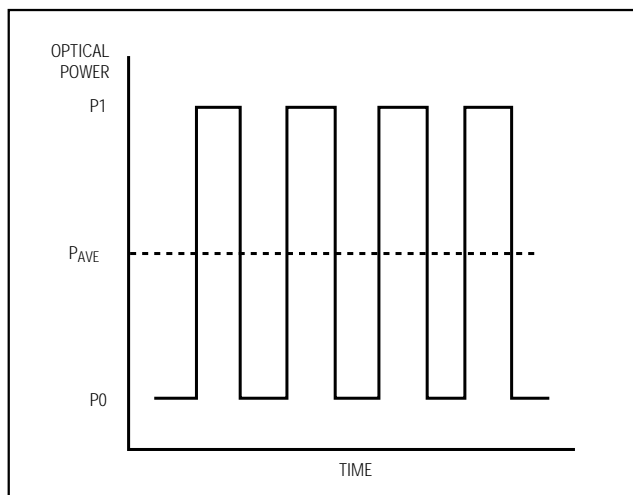


図2. 光パワーの定義

LAN及びWAN光レシーバ用622Mbps、 低ノイズ、トランスインピーダンスプリアンプ

MAX3760

電源

MAX3760は4.5Vから5.5Vまでの範囲の電源電圧(V_{CC}-GND)動作が可能です。GNDについては、ECLインタフェースレベルを使用する数多くのシステムで見られるように、-5.0Vを含む安定した任意の電圧にしてください。

レイアウト上の留意事項

良好な高周波数設計及びレイアウト技術を適用してください。グランドプレーンとV_{CC}電源プレーンを分離した多層回路基板の使用を推奨します。V_{CC}のバイパス及びGNDピンのグランドプレーンへの接続には細心の注意を払い、配線パターン長を可能な限り短くしてください。

容量の低い入力設計

ノイズ性能と帯域幅は、INピンの浮遊容量による悪影響を受けます。従って、このノードの容量を最小限に抑えるように努めてください。そのためには容量の低いフォトダイオードを選択し、良好な高周波数設計及びレイアウト技術を採用します。MAX3760の性能は0.75pFの入力容量に対して最適化されていますが、これはヘッダの中にパッケージされる低価格フォト検出器の容量と殆ど同じ値です。

SOPパッケージのMAX3760を使用する場合には、パッケージの容量が約0.3pFである点に注意してください。MAX3760の入力とフォト検出器の間に使用するPCボードが起因して、寄生容量が増加します。入力ラインの配線長を短くし、更に入力ラインの真下に電源プレーンとグランドプレーンを配置しないでください。

可能な限り良好な性能を確保するには、チップアンドワイヤ技術を利用してMAX3760をダイ形状でアセンブリするか、あるいはダイをTOヘッダの中にパッケージします。このような技術の適用によって寄生容量が最小限に抑えられ、その結果としてノイズが最低レベルまで低減されます。

フィルタの設計

MAX3760のノイズ性能は、回路の帯域幅によって大きく影響されます。回路の帯域幅は温度変動に応じて変化し、しかも各製造ロット間でも異なります。フィルタを追加してこの帯域幅を制限することによって、レシーバの感度を改善することが可能です。フィルタの設計には、1個のコンデンサを使用して構成する単極フィルタから、インダクタを使用して構成するもっと複雑なフィルタまで各種の構成方法があります。単純な構成のフィルタでは最小限の部品数で適度なロールオフ特性

が確保されますが、フィルタの構成を複雑にすると急峻なロールオフ特性が確保されると同時に、トランジェント応答性が改善されます。OUT+とOUT-の各ピン間に1個の6pFコンデンサを外付けすると、簡単な構成の530MHzフィルタを形成できます。

フォトダイオードのカソードで発生する電源ノイズによって電流 $I = C_{\text{PHOTO}} \frac{V}{t}$ が生成され、これが原因でレシーバの感度が劣化します(C_{PHOTO}はフォトダイオードの容量)。MAX3760のFILTER抵抗に加えて、1個のコンデンサを外付けすると、このノイズを低減することができます(「標準アプリケーション回路」を参照)。電源ノイズ電圧によって発生する電流はC_{FILTER}とC_{PHOTO}間に分割されます。電源ノイズが起因して発生する入力ノイズ電流は、次式から求められます(フィルタコンデンサの容量がフォトダイオードの容量よりも大幅に大きいと仮定)。

$$I_{\text{NOISE}} = \frac{(V_{\text{NOISE}})(C_{\text{PHOTO}})}{(R_{\text{FILTER}})(C_{\text{FILTER}})}$$

許容可能なノイズ量が既知であれば、以下の関係式からフィルタコンデンサの容量を簡単に選択できます。

$$C_{\text{FILTER}} > \frac{(V_{\text{NOISE}})(C_{\text{PHOTO}})}{(R_{\text{FILTER}})(I_{\text{NOISE}})}$$

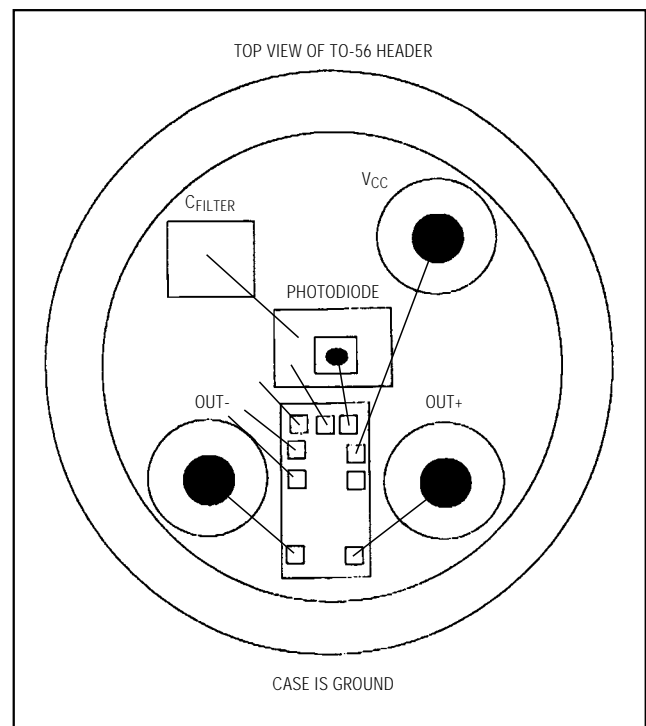


図3. TO-56ヘッダの推奨レイアウト

LAN及びWAN光レシーバ用622Mbps、 低ノイズ、トランスインピーダンスプリアンプ

MAX3760

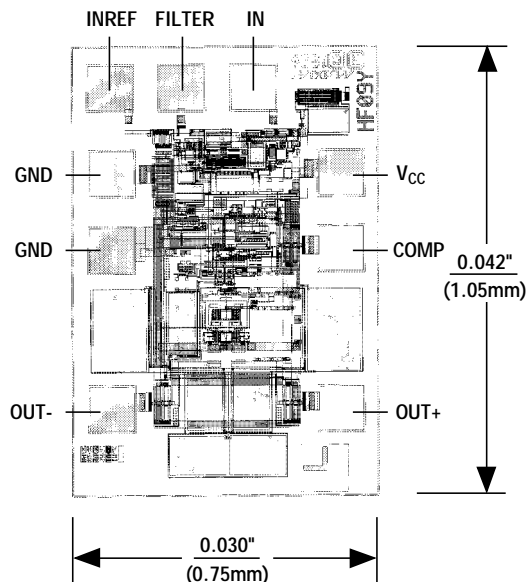
例えば、最大ノイズ電圧=10mV_{RMS}、C_{PHOTO}=0.75pF、R_{FILTER}=1k、そしてI_{NOISE}を30nA(MAX3760の入力ノイズの1/2)として選択すると、フィルタコンデンサの容量は下記の値になります。

$$C_{\text{FILTER}} = \frac{(10\text{mV})(0.75\text{pF})}{(1000)(30\text{E}-9)} = 250\text{pF}$$

ワイヤボンディング

高い電流密度と高信頼性動作を保証するために、MAX3760には金メタライゼーション技術が適用されています。ダイへの結線には金線のみを使用し、ボールボンディング技術を利用してください。ウェッジボンディングは推奨しません。ダイパッドのサイズは4平方milで、ピッチは6milとなっています。ダイの厚さは15milです。

チップ構造図



TRANSISTOR COUNT: 131

SUBSTRATE CONNECTED TO GND

パッケージ

