

UCSPパッケージの±15kV ESD保護付 USBトランシーバ

MAX3346E

概要

MAX3346Eは、ロジックレベル信号をUSB信号に、USB信号をロジックレベル信号に変換する双方向トランシーバです。MAX3346Eは1.5kΩのUSBプルアップ抵抗を内蔵し、フルスピード(12Mbps)及びロースピード(1.5Mbps)のUSB動作に対応しています。このデバイスは、USB I/O端子、D+、及びD-を保護する±15kV ESD保護回路を内蔵しています。

MAX3346Eは1.65Vと低いV_L電圧で動作し、低電圧ASICと同じ電源を使用できます。このデバイスは、40μA以下に電流消費を低減するロジック信号で選択可能なサスペンドモードを備えています。MAX3346Eは、プラグインされたままで、デバイスを論理的に切断することが可能なエニユメレート機能を備えています。MAX3346Eは、USB規格1.1、及びUSB規格2.0のフルスピード/ロースピード動作に完全準拠しています。MAX3346Eは、超小型、4 x 4、チップスケールパッケージ(UCSP™)及び小型14ピンTSSOPパッケージで提供され、-40℃～+85℃の拡張温度範囲が定格です。

アプリケーション

セル電話
PC周辺機器
データクレードル
PDA
MP3プレーヤ

特長

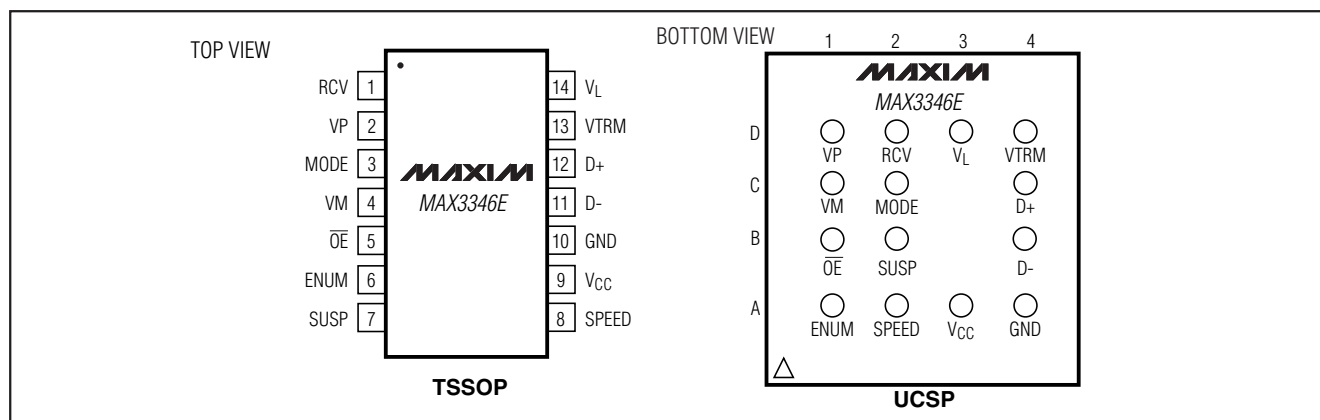
- ◆ D+とD-の±15kV ESD保護
- ◆ リニアレギュレータを内蔵しているのでUSBケーブルからの直接給電で動作
- ◆ ロースピード/フルスピード動作用に1.5kΩの抵抗を内蔵
- ◆ ロースピード及びフルスピードのUSB通信に対応
- ◆ USB規格改訂1.1及び2.0(ロースピード/フルスピード)に準拠
- ◆ スリーステート出力
- ◆ エニユメレート入力機能を装備 —— ソフトウェアによるUSB接続が可能
- ◆ 電源シーケンス不要
- ◆ V_Lは1.65V～3.6Vで動作し、低電圧ASICと電源共用可能
- ◆ 超小型チップスケールパッケージで提供

型番

PART	TEMP RANGE	PIN-PACKAGE
MAX3346EEUD	-40°C to +85°C	14 TSSOP
MAX3346EEBE-T	-40°C to +85°C	4 x 4 UCSP

UCSPはMaxim Integrated Products, Inc.の商標です。

ピン配置



UCSPパッケージの±15kV ESD保護付 USBトランシーバ

MAX3346E

ABSOLUTE MAXIMUM RATINGS

(All voltages referenced to GND, unless otherwise noted.)

Supply Voltage (V _{CC})	-0.3V to +6V
Output of Internal Regulator (V _{TRM})	-0.3V to (V _{CC} + 0.3V)
Input Voltage (D+, D-)	-0.3V to +6V
System Supply Voltage (V _L)	-0.3V to +6V
RCV, SUSP, VM, VP, MODE, OE, SPEED, ENUM	-0.3V to (V _L + 0.3V)
Short-Circuit Current (D+, D-) to V _{CC} or GND (Note 1)	Continuous
Maximum Continuous Current (all other pins)	±15mA

Continuous Power Dissipation (T_A = +70°C)

4 x 4 UCSP (derate 7.4mW/°C above +70°C)	589mW [B16-2]
14-Pin TSSOP (derate 9.1mW/°C above +70°C)	727mW [U14-1]
Operating Temperature Range	-40°C to +85°C
Junction Temperature	+150°C
Storage Temperature Range	-65°C to +150°C
Lead Temperature (soldering, 10s)	+300°C
Bump Temperature (soldering) Reflow	+235°C

Note 1: External 23.7Ω resistors connected to D+ and D-.

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V_{CC} = +4V to +5.5V, GND = 0, V_{TRM} = +3.0V to +3.6V, V_L = +1.65V to +3.6V, T_A = T_{MIN} to T_{MAX}, unless otherwise noted. Typical values are at V_{CC} = +5V, V_L = +2.5V, T_A = +25°C.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
SUPPLY INPUTS (V_{CC}, V_{TRM}, V_L)						
Regulated Supply Voltage	V _{TRM}	Internal regulator	3.0	3.3	3.6	V
V _L Input Range			1.65		3.60	V
V _{CC} Input Range			4.0		5.5	V
Operating V _{CC} Supply Current	I _{VCC}	Full-speed transmitting/receiving at 12Mbps, C _L = 50pF on D+ and D-			8	mA
Operating V _L Supply Current	I _{VL}	Full-speed transmitting/receiving at 12Mbps			6	mA
Full-Speed Idle and SE0 Supply Current	I _{VCC(IDLE)}	Full-speed idle: V _{D+} > 2.7V, V _{D-} < 0.3V		340	450	μA
		SE0: V _{D+} < 0.3V, V _{D-} < 0.3V		390	500	
Static V _L Supply Current	I _{VL(STATIC)}	Full-speed idle, SE0, or suspend mode			5	μA
Suspend Supply Current	I _{VCC(SUSP)}	SUSP = OE = high			40	μA
Disable-Mode Supply Current	I _{VCC(DIS)}	V _L = GND or open			20	μA
D+/D- Disable-Mode Load Current	I _{D_(DIS)}	V _L = GND or open, V _{D-} = 0 or +5.5V			5	μA
Sharing-Mode V _L Supply Current	I _{VL(SHARING)}	V _{CC} = GND or open, OE = low, SUSP = high			20	μA
D+/D- Sharing-Mode Load Current	I _{D_(SHARING)}	V _{CC} = GND or open, V _{D-} = 0 or +5.5V			20	μA
LINEAR REGULATOR						
External Capacitor	C _{OUT}	Compensation of linear regulator	1			μF

UCSPパッケージの±15kV ESD保護付 USBトランシーバ

MAX3346E

ELECTRICAL CHARACTERISTICS (continued)

(V_{CC} = +4V to +5.5V, GND = 0, V_{TRM} = +3.0V to +3.6V, V_L = +1.65V to +3.6V, T_A = T_{MIN} to T_{MAX}, unless otherwise noted. Typical values are at V_{CC} = +5V, V_L = +2.5V, T_A = +25°C.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
ESD PROTECTION (D+, D-)						
Human Body Model				±15		kV
IEC 1000-4-2 Air-Gap Discharge				±10		kV
IEC 1000-4-2 Contact Discharge				±8		kV
LOGIC-SIDE I/O						
Input High Voltage	V _{IH}	VP, VM, SUSP, SPEED, $\overline{OE}$, MODE, ENUM	(2/3) × V _L			V
Input Low Voltage	V _{IL}	VP, VM, SUSP, SPEED, $\overline{OE}$, MODE, ENUM			0.4	V
Output High Voltage	V _{OH}	I _{SOURCE} = +2mA, RCV, VP, VM	V _L - 0.4			V
Output Low Voltage	V _{OL}	I _{SINK} = -2mA, RCV, VP, VM			0.4	V
Input Leakage Current		VP, VM, SUSP, ENUM, $\overline{OE}$, MODE = 0 or V _L			±1	μA
USB-SIDE I/O						
Output-Voltage Low	V _{OLD}	R _L = 1.5kΩ from D+ or D- to 3.6V			0.3	V
Output-Voltage High	V _{OHD}	R _L = 15kΩ from D+ and D- to GND	2.8		3.6	V
Input Impedance	Z _{IN}	V _{D-} = 0 or +3.6V, ENUM = 0, three-state driver	1			MΩ
Single-Ended Input-Voltage High	V _{IH}		2.0			V
Single-Ended Input-Voltage Low	V _{IL}				0.8	V
D+, D- Receiver Hysteresis				200		mV
Driver Output Impedance	R _{OUT}		4.6		16.0	Ω
Internal Resistor	R _{PULLUP}		1.410	1.5	1.540	kΩ
Input Common-Mode Voltage			0.8		2.5	V
Differential Input Sensitivity			200			mV

TIMING CHARACTERISTICS

(V_{CC} = +4V to +5.5V, GND = 0, V_{TRM} = +3.0V to +3.6V, V_L = +1.65V to +3.6V, T_A = T_{MIN} to T_{MAX}, unless otherwise noted. Typical values are at V_{CC} = +5V, V_L = +2.5V, T_A = +25°C.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
SPEED INDEPENDENT TIMING CHARACTERISTICS						
$\overline{OE}$ to VP/VM Three-State Delay Disable Time	tpvZ	Figures 1a and 4a			20	ns
$\overline{OE}$ to VP/VM Delay Enable Time	tpzV	Figures 1a and 4a			25	ns
D+/D- to RCV Propagation Delay	tPLH	C _L = 25pF, Figures 4b and 5			18	ns
D+/D- to RCV Propagation Delay	tPHL	C _L = 25pF, Figures 4b and 5			18	ns

UCSPパッケージの±15kV ESD保護付 USBトランシーバ

MAX3346E

TIMING CHARACTERISTICS (continued)

(V_{CC} = +4V to +5.5V, GND = 0, V_{TRM} = +3.0V to 3.6V, V_L = +1.65V to +3.6V, T_A = T_{MIN} to T_{MAX}, unless otherwise noted. Typical values are at V_{CC} = +5V, V_L = +2.5V, T_A = +25°C.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
D+/D- to VP/VM Propagation Delay	tPLH	CL = 25pF, Figures 4b and 5			18	ns
	tPHL	CL = 25pF, Figures 4b and 5			18	
FULL-SPEED TIMING CHARACTERISTICS						
OE to Transmit Delay Enable Time	tpZD	(Figures 1b, 4d)			20	ns
OE to Driver Three-State Delay Disable Time	tpDZ	(Figures1b, 4d)			20	ns
VP/VM to D+/D- Propagation Delay (MODE = 1)	tPLH	(Figures 3, 4c)			18	ns
	tPHL	(Figures 3, 4c)			18	
VP to D+/D- Propagation Delay (MODE = 0)	tPHL0	CL = 50pF (Figures 2, 4c)			20	ns
	tPLH0	CL = 50pF (Figures 2, 4c)			20	
D+, D- Rise Time	tR	CL = 50pF, 10% to 90% of IVOH - VOL	4		20	ns
D+, D- Fall Time	tF	CL = 50pF, 90% to 10% of IVOH - VOL	4		20	ns
Rise- and Fall-Time Matching (Note 3)	tR/tF	CL = 50pF	90		110	%
Output-Signal Crossover Voltage (Note 3)	VCRS	CL = 50pF	1.3		2.0	V
LOW-SPEED TIMING CHARACTERISTICS						
VP/VM to D+/D- Propagation Delay (MODE = 1)	tPLH	Figures 3 and 4c, CL = 50pF to 600pF	30		250	ns
	tPHL	Figures 3 and 4c, CL = 50pF to 600pF	30		250	
VP to D+/D- Propagation Delay (MODE = 0)	tPHL0	Figures 2 and 4c, CL = 50pF to 600pF	30		250	ns
	tPLH0	Figures 2 and 4c, CL = 50pF to 600pF	30		250	
D+/D- Rise Time	tR	CL = 50pF to 600pF	75		300	ns
D+/D- Fall Time	tF	CL = 50pF to 600pF	75		300	ns
Rise- and Fall-Time Matching	tR/tF	CL = 50pF to 600pF	80		125	%
Output-Signal Crossover Voltage	VCRS	CL = 50pF to 600pF	1.3		2.0	V

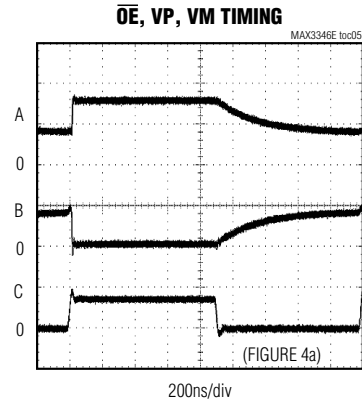
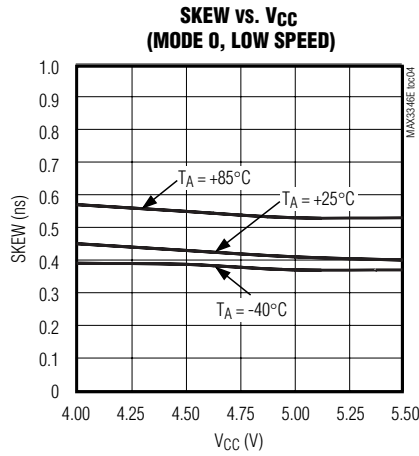
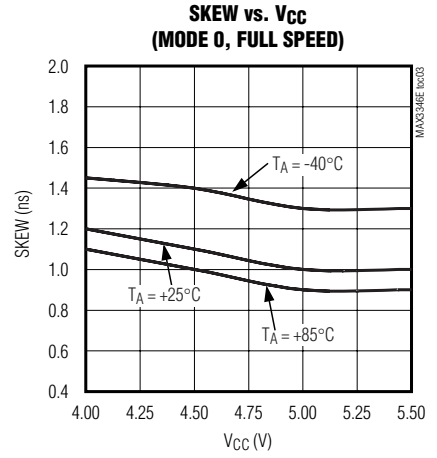
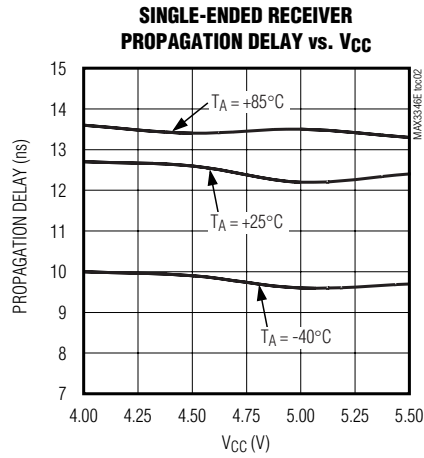
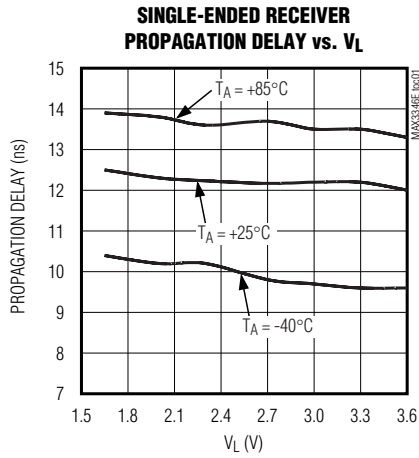
Note 2: Parameters are 100% production tested at +25°C, limits over temperature are guaranteed by design.

Note 3: Guaranteed by design, not production tested.

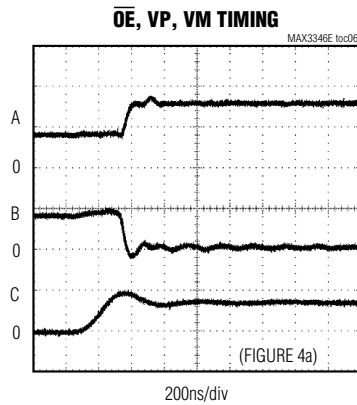
UCSPパッケージの±15kV ESD保護付 USBトランシーバ

標準動作特性

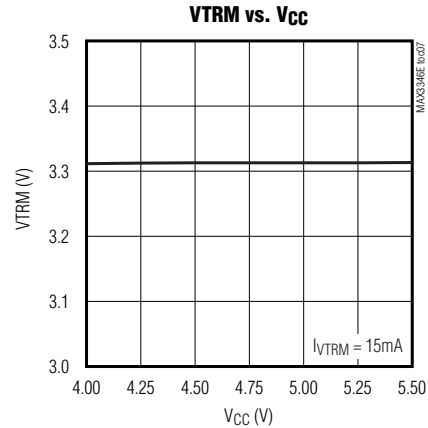
($V_{CC} = +5V$, $V_L = +3.3V$, $T_A = +25^\circ C$, unless otherwise noted.)



A: VP, 2V/div
B: VM, 2V/div
C: $\overline{OE}$, 5V/div



A: VP, 2V/div
B: VM, 2V/div
C: $\overline{OE}$, 5V/div



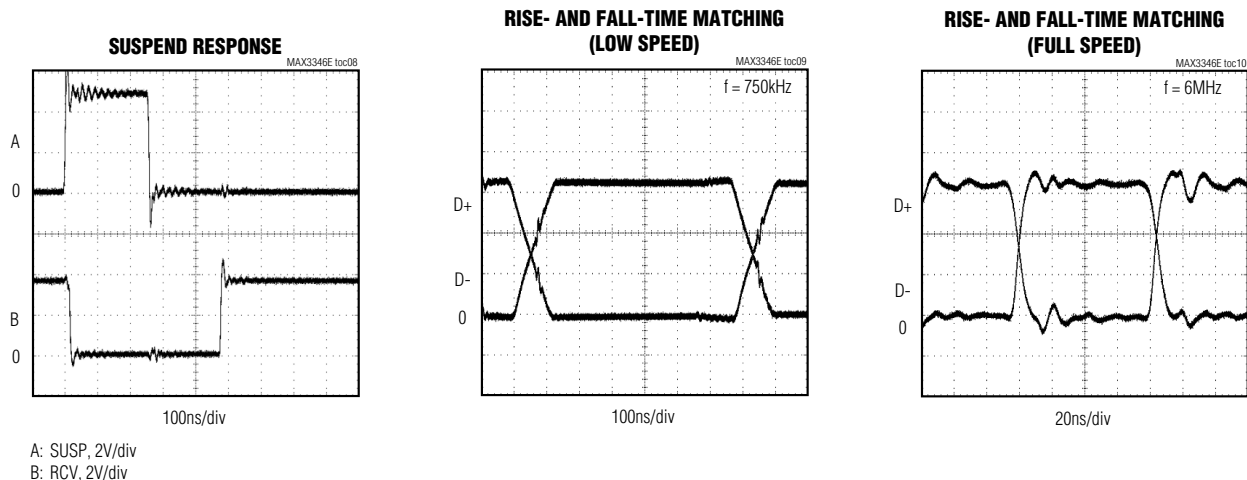
MAX3346E

UCSPパッケージの±15kV ESD保護付 USBトランシーバ

MAX3346E

標準動作特性(続き)

($V_{CC} = +5V$, $V_L = +3.3V$, $T_A = +25^\circ C$, unless otherwise noted.)



端子説明

端子		名称	入力/出力	機 能
TSSOP	UCSP			
1	D2	RCV	出力	レシーバ出力。シングルエンドCMOS出力。RCVIは、D+とD-の差動入力に応答します(表3を参照)。
2	D1	VP	入力/出力	システム側データ入力/出力。VPをレシーバ出力にするには、 $\overline{OE}$ をハイにしてください。VPをドライバ入力にするには、 $\overline{OE}$ をローにしてください(表3を参照)。
3	C2	MODE	入力	モード制御入力。ロジックレベル信号をUSBレベル信号に変換するときに、システム側の入力としてシングルエンド(モード0)入力か、または差動(モード1)入力かを選択します。MODEをハイにすると、モード1が選択されます。MODEをローにすると、モード0が選択されます(表3を参照)。
4	C1	VM	入力/出力	システム側のデータ入力/出力。VMをレシーバ出力にするには、 $\overline{OE}$ をハイにしてください。VMをドライバ入力にするには、 $\overline{OE}$ をローにしてください(表3を参照)。
5	B1	$\overline{OE}$	入力	出力イネーブル。レシーバをイネーブルするには、 $\overline{OE}$ をハイにしてください。ドライバ入力をイネーブルするには、 $\overline{OE}$ をローにしてください。
6	A1	ENUM	入力	エニユメレート入力。ENUMをローにすると、内蔵1.5k Ω 抵抗が分離され、USBをエニユメレートします。ENUMがハイの場合は、内蔵1.5k Ω 抵抗は、SPEEDの設定状態に応じてD+またはD-に接続されています。

UCSPパッケージの±15kV ESD保護付 USBトランシーバ

MAX3346E

端子説明(続き)

端子		名称	入力/出力	機 能
TSSOP	UCSP			
7	B2	SUSP	入力	サスペンド入力。通常動作にするには、SUSPをローにしてください。低電力状態にするには、SUSPをハイにしてください。低電力状態では、VP/VMはアクティブ出力で、OEがフローティング状態の場合は、RCVはローで、D+/D-はハイインピーダンスです。
8	A2	SPEED	入力	USB転送速度選択入力。SPEEDをハイとすると、フルスピード(12Mbps)が選択され、内蔵1.5kΩプルアップ抵抗はD+に接続されます。SPEEDをローにすると、ロースピード(1.5Mbps)が選択され、内蔵1.5kΩプルアップ抵抗はD-に接続されます。
9	A3	VCC	電源	USB側電源電圧入力。VCCを入力されるUSB電源に接続してください。1μFセラミックコンデンサでVCCをGNDにバイパスしてください。
10	A4	GND	電源	グランド
11	B4	D-	入力/出力	USB差動データ入力/出力。24.3Ω ±1%抵抗を通してUSBのD-信号に接続してください。
12	C4	D+	入力/出力	USB差動データ入力/出力。24.3Ω ±1%抵抗を通してUSBのD+信号に接続してください。
13	D4	VTRM	電源	安定化出力電圧。VCC入力から作成される3.3V出力。セラミックまたはプラスチックフィルムタイプなどの1μF(またはそれ以上の)低ESRコンデンサでVTRMをGNDにバイパスしてください。
14	D3	VL	電源	システム側電源電圧入力。システムのロジックレベル電源1.65V~3.6Vに接続してください。0.1μFコンデンサでGNDにバイパスしてください。
—	B3, C3	—	—	未実装。半田用ボールは、これらの場所から取り除かれています(「パッケージ」を参照)。

詳細

MAX3346Eは、シングルエンドまたは差動ロジックレベル信号を差動USB信号に、差動USB信号をシングルエンドまたは差動ロジックレベル信号に変換する双方向トランシーバです。MAX3346Eは、フルスピードまたはロースピード動作にD+か、D-のどちらかに接続可能な1.5kΩプルアップ抵抗を内蔵しています(「ファンクションダイアグラム」を参照)。MAX3346Eは、電源シーケンスを懸念することなく電源を印加することができます。また、USBのI/O、D+、及びD-は、最大±15kVまでESD保護されています。MAX3346EはUSBに接続することにより、直接USB側からの電源電圧、

VCCを得ることができ、最低1.65Vのシステム側電源電圧、VLで動作可能で、なおかつUSB物理層規格に適合しています。MAX3346Eは、フルスピード(12Mbps)及びロースピード(1.5Mbps)、USB規格1.1の動作が可能です。

MAX3346Eは、電源をオンとした状態で動作するエニユメレート機能を備えています。ENUMをローにすると、内蔵1.5kΩプルアップ抵抗がD+及びD-から切り離され、USBが再びエニユメレートされます。これは、電源印加時及びUSBケーブル接続時に、通信プロトコルの変更が必要な場合には、有効です。

UCSPパッケージの±15kV ESD保護付 USBトランシーバ

アプリケーション情報

電源設定

標準動作モード

V_L と V_{CC} をシステム電源に接続してください(表1)。 V_L を+1.65V~+3.6Vの電源に接続してください。 V_{CC} を+4.0V~+5.5Vの電源に接続してください。または、MAX3346Eは、Li+単一バッテリーから電源を得ることもできます。この場合は、バッテリーを V_{CC} に接続してください。 V_{CC} が+3.1Vの低さまで、 V_{TRM} は+3.0V以上を維持します。

また、MAX3346Eは、3.3V ±10%の電圧レギュレータから電源を得ることができます。 V_{CC} と V_{TRM} を+3.3Vの外部の電圧レギュレータ出力に接続してください。

ディセーブルモード

V_{CC} をシステム電源に接続して、 V_L を未接続またはGNDに接続するとD+とD-はトライステートモードに入り、 V_{CC} の消費電流は20μA以下になります。ディセーブルモードでは、D+とD-は、最大+5.5Vの外部信号に対する耐圧を持ちます(表2)。

共有モード

V_L をシステム電源に接続して、 V_{CC} (または V_{CC} 及び V_{TRM})を未接続またはGNDに接続してください。すると、D+とD-はトライステートモードに入り、他の回路とUSBのD+とD-ラインを共有することができ、 V_L の消費電流は20μA以下になります。D+とD-は、共有モードにおいて最大+5.5Vの外部信号に対する耐圧を持ちます(表2)。

デバイス制御

$\overline{OE}$

$\overline{OE}$ は、このデバイスを経由する通信の方向を制御します。 $\overline{OE}$ がローの場合は、MAX3346Eはシステム側からUSB側にデータを転送します。 $\overline{OE}$ がハイの場合は、MAX3346EはUSB側からシステム側にデータを転送します。

ENUM

MAX3346Eを使うと、USBエニユメレーションをソフトウェア制御することができます。USB規格1.1は、D+とD-のどちらに1.5kΩプルアップ抵抗を接続するかによって、転送速度を設定することを要求しています([SPEED]の項参照)。USBをエニユメレートするには回路から1.5kΩ抵抗を分離する必要があり、MAX3346Eでは、ENUMをローにすることで、これが実現されます。ENUMがハイの場合は、SPEED端子の電圧によって内蔵抵抗の接続状態が決定されます([ファンクションダイアグラム]を参照)。

MODE

MODEは、MAX3346Eのシステム側が差動またはシングルエンドロジック信号のどちらを認識するかを選択する制御入力です(表3)。

MODEがハイにされている場合は、差動入力を選択されます。差動入力を選択されている場合は、出力D+とD-はVPとVMの差動入力に従います。VPとVMの両方がローの場合は、USBにおけるSEO状態となります。

シングルエンド入力モードにするには、MODEとVMをローにします。シングルエンド入力を選択されている場合は、D+とD-の差動信号はVPによって制御されます。MODEがローのときにVMがハイの場合は、D+とD-はともにローとなり、SEO状態となります。

表1. 電源設定

V_{CC} (V)	V_{TRM} (V)	V_L (V)	CONFIGURATION	NOTES
+4.0 to +5.5	+3.3 Output	+1.65 to +3.6	Normal mode	—
+3.1 to +4.5	+3.3 Output	+1.65 to +3.6	Battery supply	—
+3.0 to +3.6	+3.0 to +3.6 Input	+1.65 to +3.6	Voltage regulator supply	—
GND or floating	Output	+1.65 to +3.6	Sharing mode	Table 2
+3.0 to +5.5	Output	GND or floating	Disable mode	Table 2

表2. ディセーブルモード及び共有モードの設定

INPUTS/OUTPUTS	DISABLE MODE	SHARING MODE
V_{CC}/V_{TRM}	+5V input/+3.3V output +3.3V input/+3.3V output +3.7V input/+3.3V output	Floating or connected to GND
V_L	Floating or connected to GND	+1.65V to +3.6V input
D+ and D-	High impedance	High impedance
SPEED, SUSP, $\overline{OE}$, ENUM	High impedance	High impedance

UCSPパッケージの±15kV ESD保護付 USBトランシーバ

MAX3346E

タイミング図

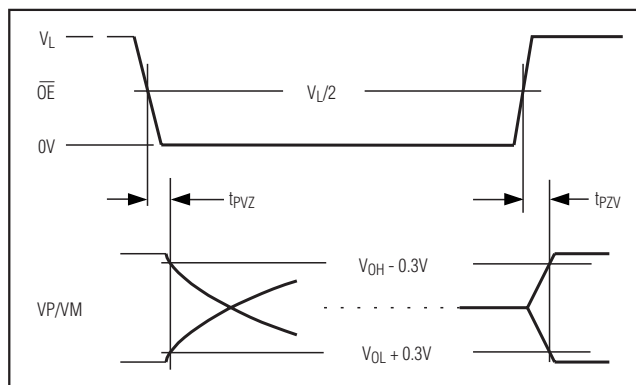


図1a. イネーブル及びディセーブルのタイミング、レシーバ

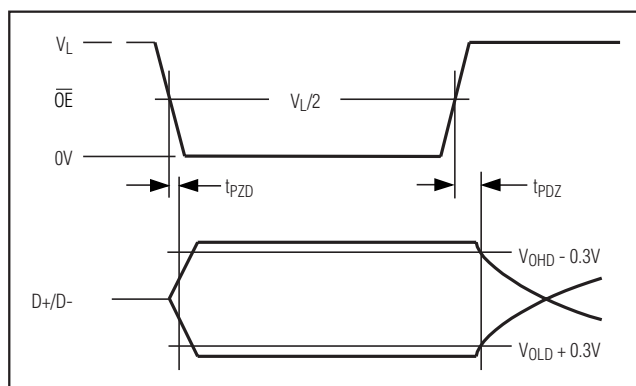


図1b. イネーブル及びディセーブルのタイミング、トランスミッタ

SUSP

SUSP、これはサスペンドであり、制御入力です。SUSPがハイにされると、MAX3346Eは低電力状態になります。この状態では、 V_{CC} に流れる自己消費電流は40 μ A以下です。このモードでは、RCVはローとなり、D+とD-はハイインピーダンス入力となります(表3d)。サスペンドモードでは、データをフルスピードのスロープ制御でのみ送信することができます。

SPEED

SPEEDは、ロースピード(1.5Mbps)またはフルスピード(12Mbps)USB転送を選択する制御入力です。内部で、1.5k Ω プルアップ抵抗をD+(フルスピード)またはD-(ロースピード)に接続するかをSPEEDによって選択します(「ファンクションダイアグラム」参照)。フルスピードを選択するにはSPEEDをハイにして、ロースピードを選択するにはSPEEDをローにしてください。

VTRM

VTRMは、内蔵リニア電圧レギュレータの3.3V出力です。このレギュレータはMAX3346EのUSB側の内部回路に

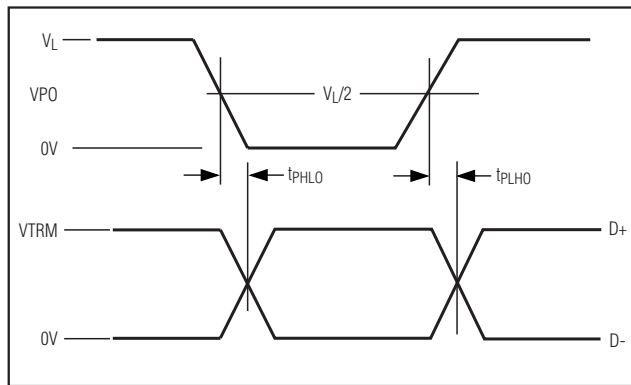


図2. モード0のタイミング

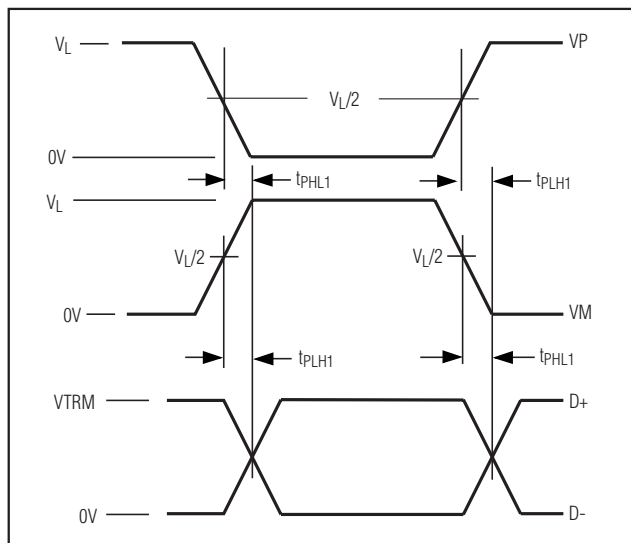


図3. モード1のタイミング

電源供給するのに使われます。VTRMレギュレータの電源電圧入力は V_{CC} です。VTRMにできるだけ近接して、1.0 μ F(またはそれ以上の)セラミック/プラスチックコンデンサをVTRMとGNDの間に接続してください。VTRMを外部回路に電源供給しないでください。

D+とD-

D+とD-はトランシーバI/O接続用で、ヒューマンボディモデルによる ± 15 kVまでESD保護されているので、MAX3346Eは堅牢なトランスミッタが必要なアプリケーションに最適です。

V_{CC}

1 μ Fコンデンサで V_{CC} をGNDにバイパスしてください。1 μ FコンデンサはMAX3346Eにできるだけ近接して配置してください。

UCSPパッケージの±15kV ESD保護付 USBトランシーバ

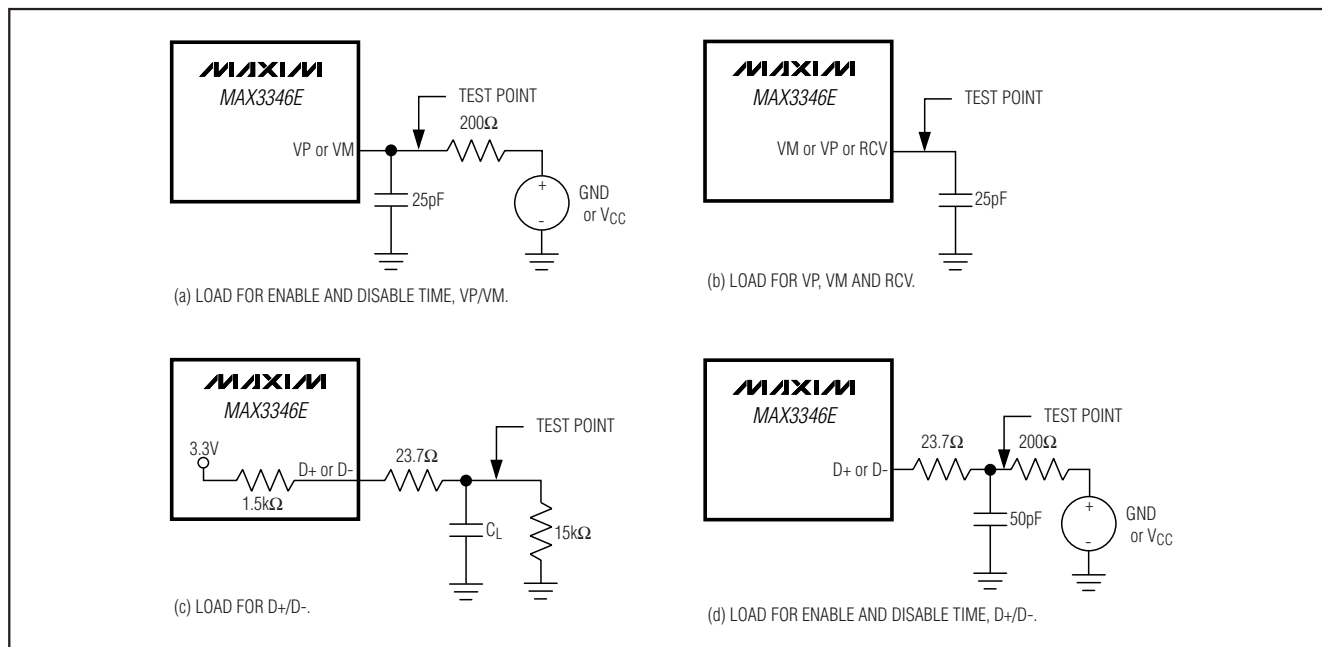


図4. 試験回路

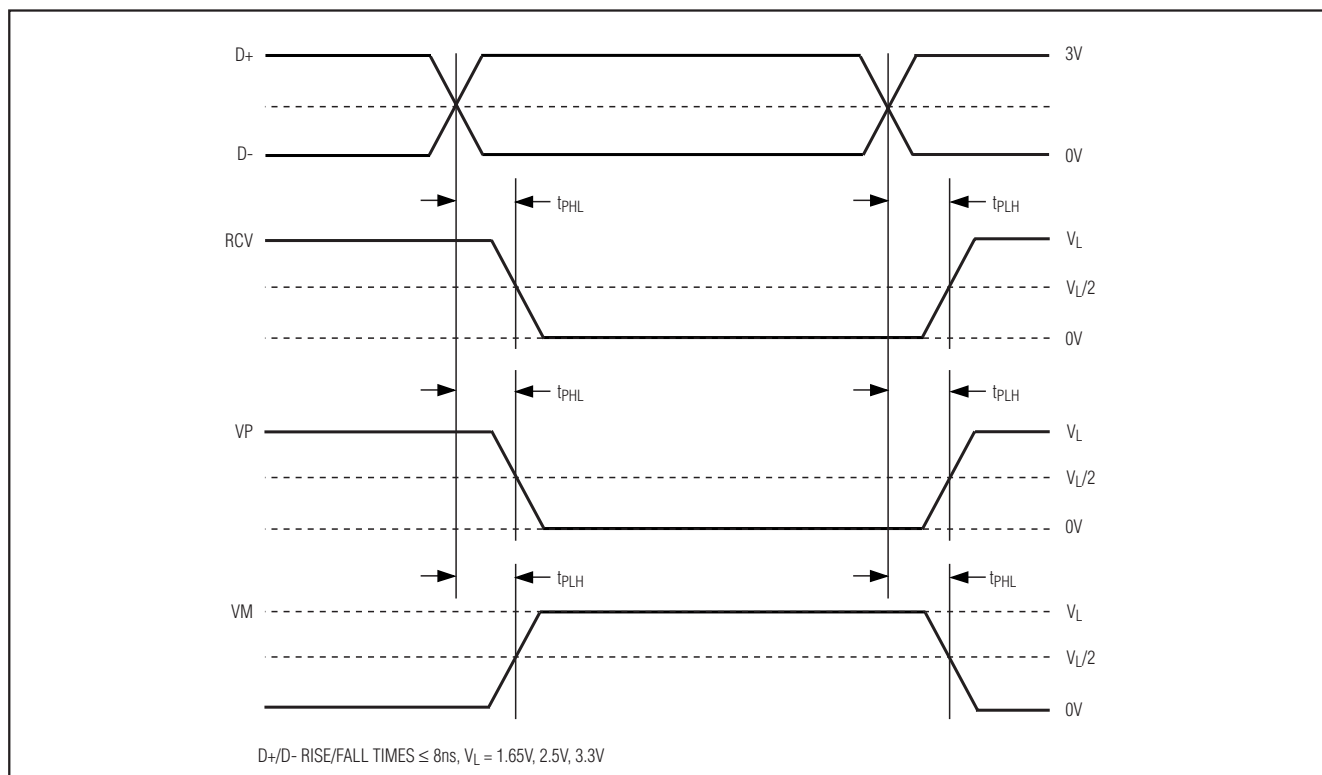


図5. D+/D-からRCV、VP、VMまでの伝搬遅延時間

UCSPパッケージの±15kV ESD保護付 USBトランシーバ

MAX3346E

表3a. 真理値表、送信(MODE = 0)

$\overline{OE} = 0$ (TRANSMIT)					
INPUT		OUTPUT			RESULT
VP	VM	D+	D-	RCV	
0	0	0	1	0	Logic 0
0	1	0	0	RCV*	SE0
1	0	1	0	1	Logic 1
1	1	0	0	X	SE0

*RCVは、SE0状態が生じる直前の出力RCVの信号レベルを表します。このレベルはSE0の間安定しています。

表3b. 真理値表、送信(MODE = 1)

$\overline{OE} = 0$ (TRANSMIT)					
INPUT		OUTPUT			RESULT
VP	VM	D+	D-	RCV	
0	0	0	0	RCV*	SE0
0	1	0	1	0	Logic 0
1	0	1	0	1	Logic 1
1	1	1	1	X	Undefined

*RCVは、SE0状態が生じる直前の出力RCVの信号レベルを表します。このレベルはSE0の間安定しています。

表3c. 真理値表、受信

$\overline{OE} = 1$ (RECEIVE)					
INPUT		OUTPUT			RESULT
D+	D-	VP	VM	RCV	
0	0	0	0	RCV*	SE0
0	1	0	1	0	Logic 0
1	0	1	0	1	Logic 1
1	1	1	1	X	Undefined

*RCVは、SE0状態が生じる直前の出力RCVの信号レベルを表します。このレベルはSE0の間安定しています。

表3d. 機能の選択

SUSP	ENUMERATE	$\overline{OE}$	D+/D-	RCV	VP/VM	FUNCTION
0	0	0	Driving	Active	High-Z	Normal driving
0	0	1	High-Z	Active	Active	Normal receiving, RPULLUP disconnected
0	1	0	Driving	Active	High-Z	Normal driving
0	1	1	High-Z	Active	Active	Normal receiving, RPULLUP connected
1	0	0 or 1	High-Z	0	Active	Suspend mode, RPULLUP disconnected
1	1	0 or 1	High-Z	0	Active	Suspend mode, RPULLUP connected

UCSPパッケージの±15kV ESD保護付 USBトランシーバ

外付け部品

外付け抵抗

USB接続には、それぞれ $23.7\Omega \pm 1\% \sim 27.4\Omega \pm 1\%$ 、 $1/2W$ (またはそれ以上)の2個の外付け抵抗が必要です。MAX3346EのD+とUSBコネクタのD+の間に1個の直列抵抗を配置してください。もう1個の抵抗はMAX3346EのD-とUSBコネクタのD-の間に配置してください。「標準動作回路」は、これらの接続状態を示しています。

外付けコンデンサ

正常に動作させるためには、4個の外付けコンデンサを使用することを推奨します。 V_L のデカップリングには $0.1\mu F$ セラミック、 V_{CC} のデカップリングには $1\mu F$ セラミックコンデンサ、VTRMには $1.0\mu F$ (またはそれ以上の)セラミックまたはプラスチックフィルタコンデンサを使用してください。すべてのコンデンサのリターンはGNDとしてください。

USBからのデータ受信

USBから受信したデータは、差動またはシングルエンドのいずれかの方式でVP/VM及びRCVに出力されます。USBからデータを受信するには、 $\overline{OE}$ をハイにして、SUSPをローにしてください。D+/D-に到来する差動データはVP/VMでは差動ロジック信号として現れ、RCVではシングルエンドロジック信号として現れます。D+とD-がともにローの場合は、VPとVMはローで、バス上にSEO状態を通知します。この場合、RCVは、SEOの直前の状態を維持しています(表3を参照)。

USBへのデータ送信

MAX3346Eは、D+とD-によりデータをUSBに差動出力します。信号を駆動するロジックは、差動またはシングルエンドのどちらかにすることができます。差動ロジックを送信するには、MODEをハイにして、 $\overline{OE}$ 及びSUSPをローにして、データをVPとVMに印加します。シングルエンドロジックを送信するには、MODE、SUSP、 $\overline{OE}$ 及びVMをローにして、データをVPに印加します。VPがローの場合は、D+はローで、D-はハイとなるので、ロジック0状態になります。VPがハイの場合は、D+はハイで、D-はローとなるので、ロジック1状態になります(表3を参照)。

ESD保護

MAX3346EをESDから保護するために、D+とD-は静電気に対する特別な保護能力を持ち、最大±15kVまでデバイスを保護します。このESD保護機構は、標準動作、サスペンド、パワーダウンのどの状態でも高ESDに対する耐性を備えています。15kV ESD保護機構が適切に機能するには、 $1\mu F$ 以上のコンデンサをVTRMとGNDの間に接続する必要があります。

ESD保護性能は各種方法で試験することができます。D+及びD-入力/出力端子は、次に示す限界までの保護性能を持っています。

- 1) ヒューマンボディモデルによる±15kV耐圧
- 2) IEC 1000-4-2で規定されている接触放電法による±8kV耐圧
- 3) IEC 1000-4-2で規定されているエアギャップ法による±10kV耐圧

ESD試験条件

ESD保護性能は、各種の条件に依存します。試験のセットアップ、試験方法論、及び試験結果を記載した信頼性レポートについては、マキシムにお問い合わせください。

ヒューマンボディモデル

図6aはヒューマンボディモデルを示し、図6bは低インピーダンス回路に対して放電する場合のヒューマンボディモデルが生成する電流波形を示しています。このモデルは、測定対象のESD電圧まで充電された $100pF$ のコンデンサから構成されます。この電圧が充電された後、 $1.5k\Omega$ の抵抗を通じて試験デバイスに放電されます。

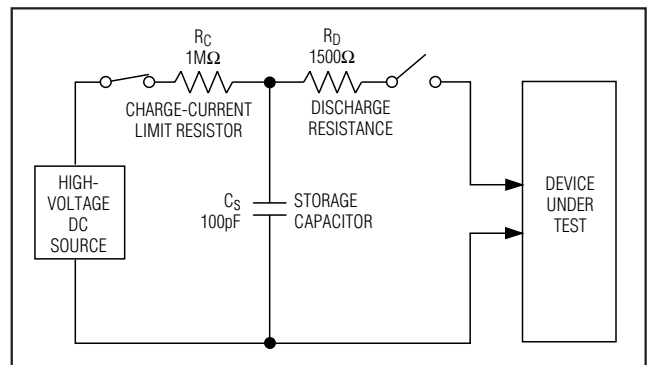


図6a. ヒューマンボディによるESD試験モデル

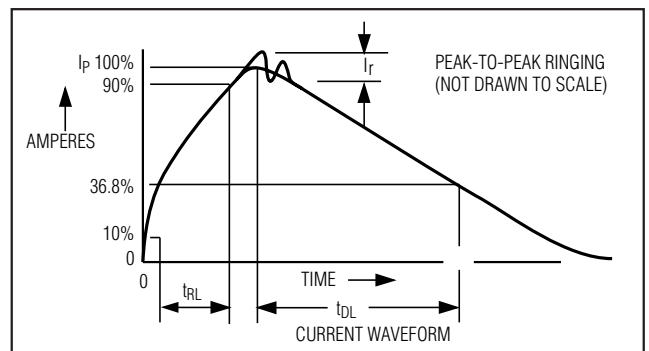


図6b. ヒューマンボディモデルによる電流波形

UCSPパッケージの±15kV ESD保護付 USBトランシーバ

MAX3346E

IEC 1000-4-2

IEC 1000-4-2規格は完成品のESD試験及び性能については規定していますが、ICについては対象としていません。MAX3346Eを使用すると、ESD保護部品を追加せずに、IEC1000-4-2のレベル2に適合する機器を設計することが容易となります。

ヒューマンボディモデルによる試験とIEC1000-4-2による試験の主な相違は、IEC1000-4-2の方が、ピーク電流が大きいことです。これは、IEC 1000-4-2モデルの方が、直列抵抗が小さいためです。このため、IEC 1000-4-2に従って測定されたESD耐圧は、ヒューマンボディモデルによって測定された耐圧よりも通常は低くなっています。図7aは、IEC 1000-4-2モデルを示しています。

エアギャップ放電試験は、充電したプローブをデバイスに近づけることによって行います。接触放電法では、プローブを充電する前にプローブをデバイスに接触させます。

マシンモデル

ESDのマシンモデルでは、200pFのストレージコンデンサとゼロ放電抵抗を使って、すべての端子を試験します。その目的は、製造時の取り扱いとアセンブリで発生する接触がもたらすストレスをエミュレートすることです。当然、製造時には、USB入出力だけでなく、すべての端子はこのようなESDに対する保護が

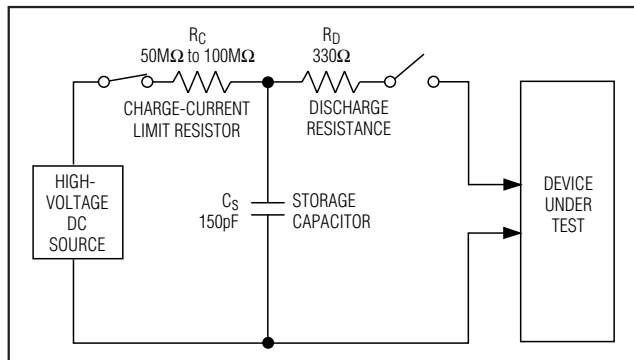


図7a. IEC 1000-4-2規格によるESD試験モデル

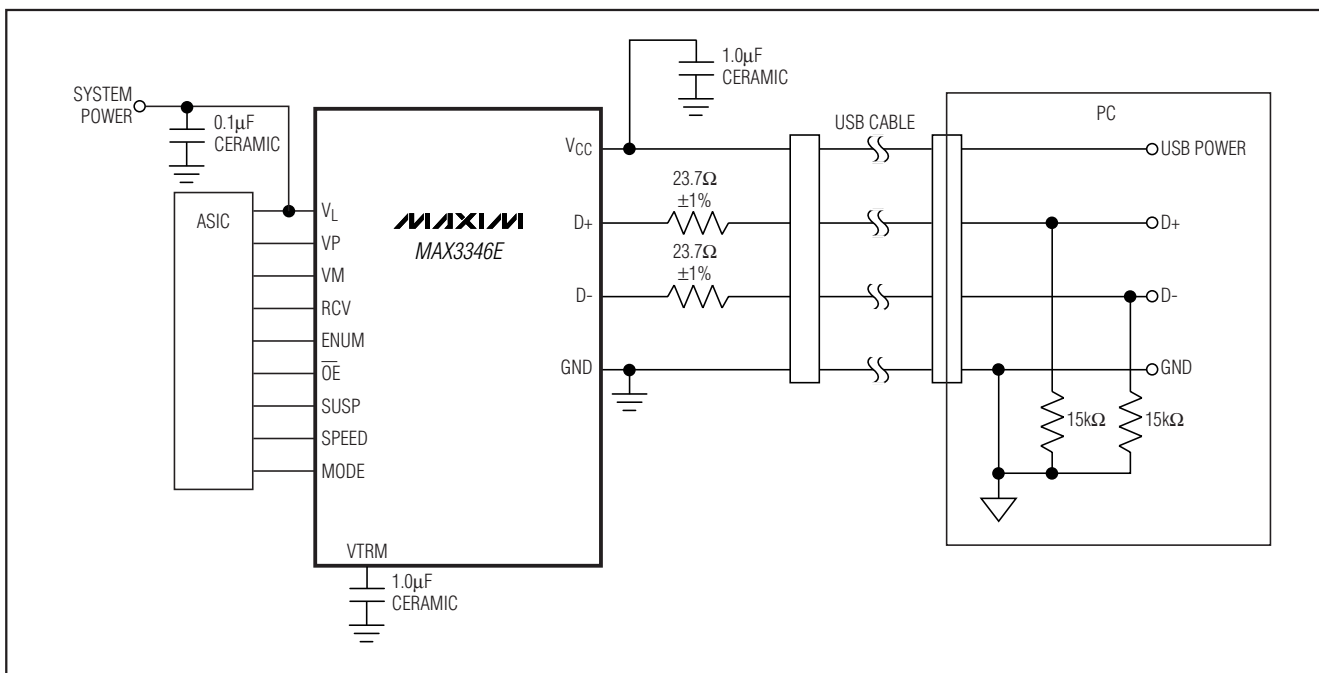
必要です。従って、プリント基板のアセンブリの後では、マシンモデルはI/Oポートには、あまり適切ではありません。

UCSPアプリケーション情報

信頼性試験結果の最新情報や、UCSP構造の最新アプリケーションの詳細、サイズ、テープキャリア情報、プリント基板技術、バンプパッドレイアウト、及び推奨リフロー温度プロファイルについては、マキシムのウェブサイト(<http://japan.maxim-ic.com/ucsp>)にアクセスし、アプリケーションノート「UCSP—ウェハレベルチップスケールパッケージ」を参照してください。

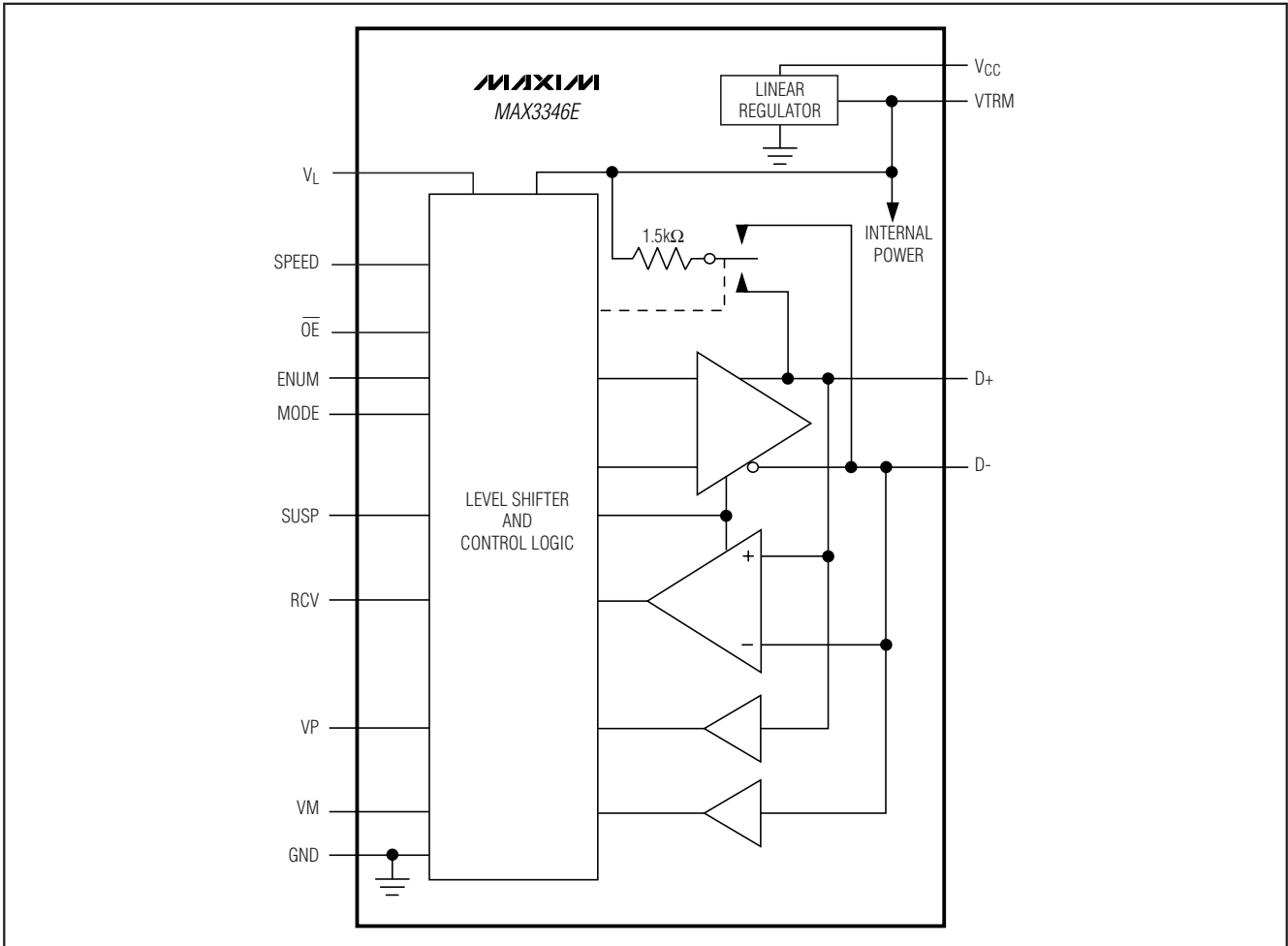
UCSPパッケージの±15kV ESD保護付 USBトランシーバ

標準動作回路



UCSPパッケージの±15kV ESD保護付 USBトランシーバ

ファンクションダイアグラム



MAX3346E

チップ情報

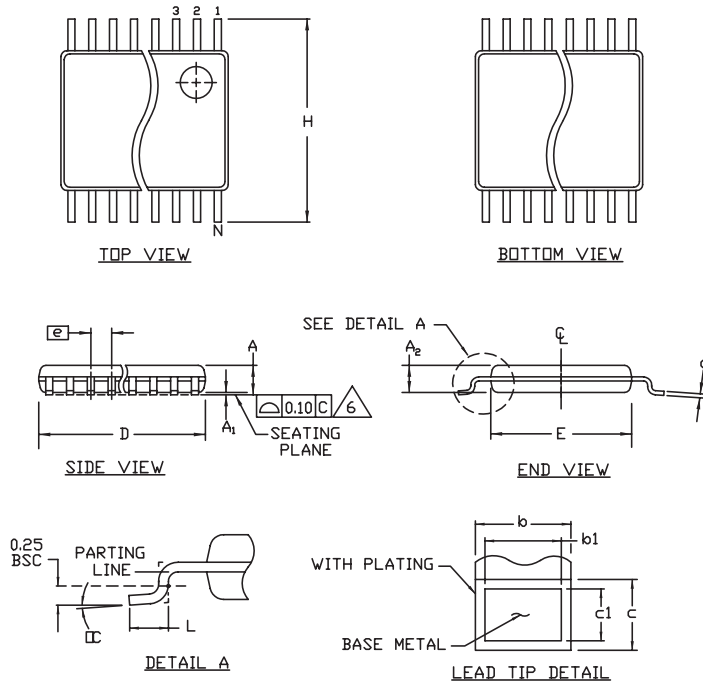
TRANSISTOR COUNT: 2162

PROCESS: BiCMOS

UCSPパッケージの±15kV ESD保護付 USBトランシーバ

パッケージ

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、japan.maxim-ic.com/packagesをご参照下さい。)



NOTES:

1. DIMENSIONS D AND E DO NOT INCLUDE FLASH
2. MOLD FLASH OR PROTRUSIONS NOT TO EXCEED 0.15mm PER SIDE
3. CONTROLLING DIMENSION: MILLIMETER
4. MEETS JEDEC OUTLINE MO-153. SEE JEDEC VARIATIONS TABLE
5. "N" REFERS TO NUMBER OF LEADS
6. THE LEAD TIPS MUST LIE WITHIN A SPECIFIED ZONE. THIS TOLERANCE ZONE IS DEFINED BY TWO PARALLEL PLANES. ONE PLANE IS THE SEATING PLANE, DATUM [-C-]; THE OTHER PLANE IS AT THE SPECIFIED DISTANCE FROM [-C-] IN THE DIRECTION INDICATED

	COMMON DIMENSIONS			
	MILLIMETERS		INCHES	
	MIN.	MAX.	MIN.	MAX.
A	—	1.10	—	.043
A ₁	0.05	0.15	.002	.006
A ₂	0.85	0.95	.033	.037
b	0.19	0.30	.007	.012
b ₁	0.19	0.25	.007	.010
c	0.09	0.20	.004	.008
c ₁	0.09	0.14	.004	.006
D	SEE VARIATIONS		SEE VARIATIONS	
E	4.30	4.50	.169	.177
e	0.65 BSC		.026 BSC	
H	6.25	6.55	.246	.258
L	0.50	0.70	.020	.028
N	SEE VARIATIONS		SEE VARIATIONS	
α	0°		8°	

JEDEC			VARIATIONS			
			MILLIMETERS		INCHES	
			MIN.	MAX.	MIN.	MAX.
MO-153	N					
AB-1	14	D	4.90	5.10	.193	.201
AB	16	D	4.90	5.10	.193	.201
AC	20	D	6.40	6.60	.252	.260
AD	24	D	7.70	7.90	.303	.311
AE	28	D	9.60	9.80	.378	.386

 DALLAS SEMICONDUCTOR			
PROPRIETARY INFORMATION			
TITLE: PACKAGE OUTLINE, TSSOP 4.40mm BODY			
APPROVAL	DOCUMENT CONTROL NO. 21-0066	REV. F	1/1

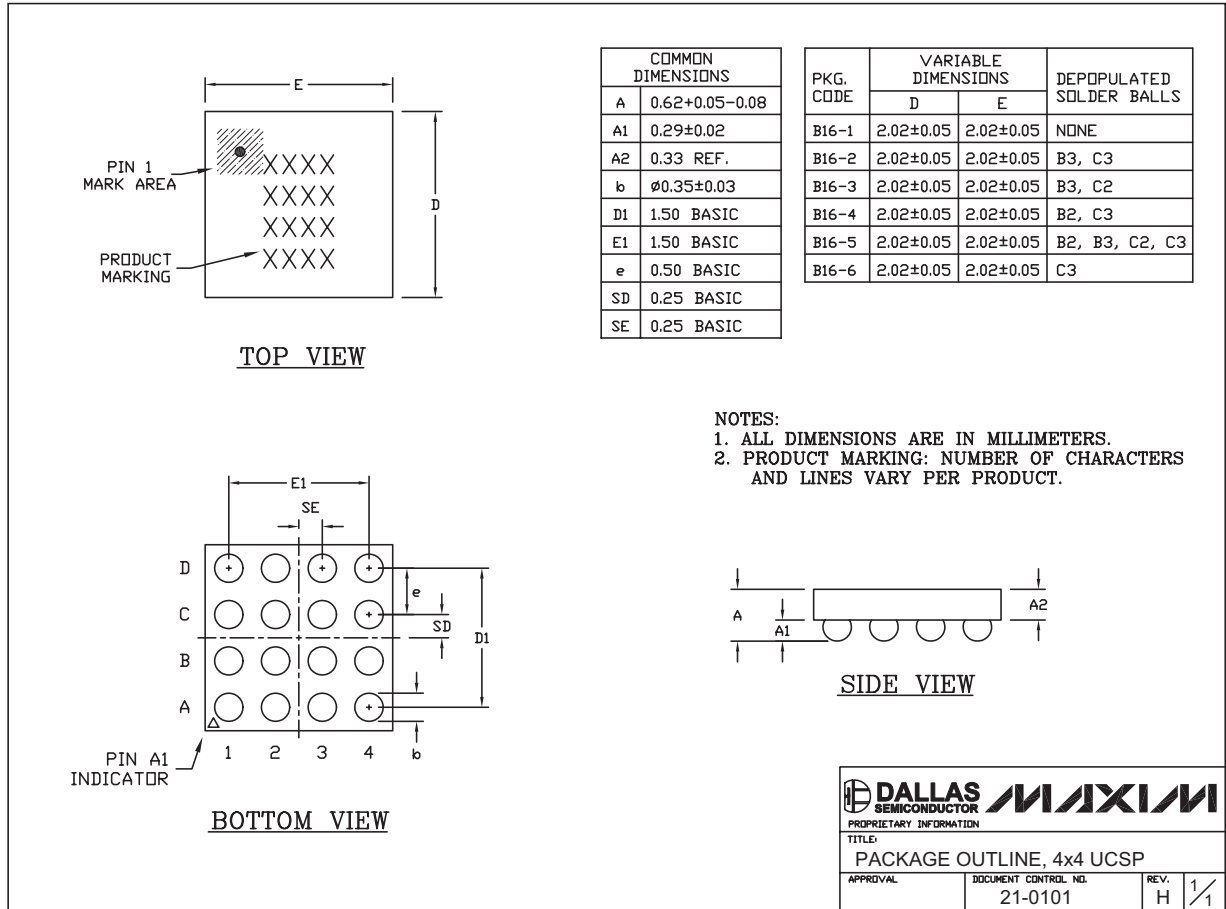
TSSOP4.40mm EPS

UCSPパッケージの±15kV ESD保護付 USBトランシーバ

MAX3346E

パッケージ(続き)

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、japan.maxim-ic.com/packagesをご参照下さい。)



マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600 17