

USCPパッケージの±15kVESD保護付 USBレベルトランスレータ

概要

MAX3340E双方向性レベルトランスレータはロジックレベル信号をUSB信号に変換し、USB信号をロジックレベル信号に変換します。内部に1.5kΩUSB終端抵抗を備えており、フルスピード(12Mbps)及び低スピード(1.5Mbps)USB動作の両方をサポートします。本デバイスはUSB I/Oピン、D+とD-を保護するために+15kV ESD保護回路を内蔵しています。

MAX3340Eは、 V_L を使って最低1.8Vの電圧まで動作し、低電圧ASICとの互換性を保証します。MAX3340Eは、消費電流を200μA以下に低下させる、ロジック選択可能サスペンドモードが特長です。MAX3340Eには、電源が入っている間、USBコミュニケーションプロトコルを変更できる、ユニークなリエニューメレート機能があります。MAX3340Eは、USB仕様の1.1、及びUSB仕様2.0でのフルスピードと低スピード動作に完全に適合しています。

MAX3340Eは、超小型4x4チップスケールパッケージ及び小型14ピンTSSOPで提供されており、-40 から +85 の幅広い温度範囲の定格となっています。

アプリケーション

携帯電話
PC周辺機器
データ通信機
PDA
MP3プレーヤ

特長

- ◆ D+及びD-の+15kVESD保護
- ◆ シングルエンドまたは差動ロジックI/Oが可能
- ◆ 内部リニアレギュレータによりUSBから直接電源供給が可能
- ◆ 低スピード/フルスピード用内部1.5kΩ終端抵抗
- ◆ 低スピード/フルスピードUSBコミュニケーションをサポート
- ◆ USB規準1.1に適合
- ◆ スリーステート出力
- ◆ 適用電力を使ってリエニューメレート
- ◆ 外部回路駆動用に+3.3Vリニアレギュレータから最高15mA提供
- ◆ 電源シーケンシング不要
- ◆ デュアル機能ロジックによりシステム接続を最小限に
- ◆ 低電圧ASICとの互換性保証のため、1.8V~3.6Vの V_L で動作
- ◆ ミニアチュアチップスケールパッケージで提供

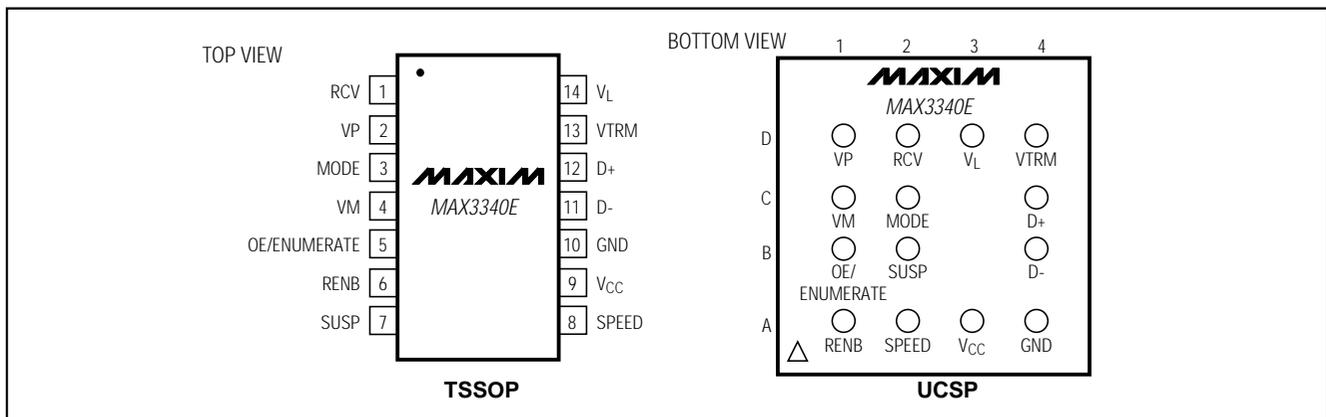
型番

PART	TEMP. RANGE	PIN-PACKAGE
MAX3340EEUD	-40°C to +85°C	14 TSSOP
MAX3340EEBE*	-40°C to +85°C	16 UCSP**

*Future product—contact factory for availability.

**UCSP reliability is integrally linked to the user's assembly methods, circuit board material, and environment. Refer to the UCSP Reliability Notice in the UCSP Reliability section of this data sheet for more information.

ピン配置



USCPパッケージの±15kVESD保護付 USBレベルトランスレータ

MAX3340E

ABSOLUTE MAXIMUM RATINGS

(All voltages refer to GND unless otherwise noted)

V _{CC}	-0.3V to +6V	Continuous Power Dissipation (T _A = +70°C)
V _L	-0.3V to +5.5V	14-Pin TSSOP (derate 9.1mW/°C above +70°C)
D+, D-	-0.3V to (V _{TRM} + 0.3V)	16-Pin UCSP (derate 7.4mW/°C above +70°C)
VP, VM, SUSP, OE/ENUMERATE, MODE, SPEED, REN, RCV	-0.3V to (V _L + 0.3V)	Operating Temperature Range
V _{TRM}	-0.3V to (V _{CC} + 0.3V)	Storage Temperature Range
Maximum Continuous Output Current	±50mA	Junction Temperature
Short-Circuit Duration (D+, D- to V _{CC} or GND)	Continuous	Solder Profile (MAX3340EEBE)
		Lead Temperature (soldering 10s)

Note 1: For UCSP solder profile information visit www.maxim-ic.com/1st_pages/UCSP.htm

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V_{CC} = +4V to +5.5V, GND = 0, V_L = +1.8V to +3.6V, D+ to GND = 15kΩ, D- to GND = 15kΩ, T_A = T_{MIN} to T_{MAX}, unless otherwise noted. Typical values are at V_{CC} = +5V, V_L = +3.3V, T_A = +25°C.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
USB Supply Voltage	V _{CC}		4		5.5	V
USB Supply Current	I _{CC}	Transmitter-enabled, OE/ENUMERATE low, output static		3	5	mA
USB Supply Current (Suspend Mode)	I _{CC}	SUSP high, OE/ENUMERATE floating, D+, D- static		90	200	μA
LINEAR REGULATOR						
V _{TRM} Voltage		I _{VTRM} = 0 or 15mA, C _{OUT} = 1μF	3.0	3.3	3.6	V
PSRR		10kHz, I _{VTRM} = 15mA, C _{OUT} = 1μF		55		dB
External Capacitor			1			μF
Continuous Output Current	I _{VTRM}		15			mA
ESD PROTECTION (D+, D-)						
Human Body Model				±15		kV
IEC1000-4-2 Air-Gap Discharge				±9		kV
IEC1000-4-2 Contact Discharge				±5		kV
LOGIC-SIDE I/O						
V _L Input Range	V _L		1.8		3.6	V
V _L Supply Current	I _L	RCV, VP, VM open, output static		40		μA
Input High Voltage (Note 3)	V _{IH}		(2/3) x V _L			V
Input Low Voltage (Note 3)	V _{IL}				0.4	V
Output High Voltage (Note 3)	V _{OH}	I _{SOURCE} = +1mA	(2/3) x V _L			V
Output Low Voltage (Note 3)	V _{OL}	I _{SINK} = -1mA			0.4	V
OE/ENUMERATE Input High Voltage	V _{EH}		V _L - 0.4			V
OE/ENUMERATE Input Low Voltage	V _{EL}				0.4	V
OE/ENUMERATE Input Impedance				400		kΩ
USB-SIDE I/O						
Output Voltage Low	V _{OLD}	D+, D-; 1.5kΩ from D+ or D- to 3.6V, I _{SINK} = 1mA			0.3	V

USCPパッケージの±15kVESD保護付 USBレベルトランスレータ

MAX3340E

ELECTRICAL CHARACTERISTICS (continued)

(V_{CC} = +4V to +5.5V, GND = 0, V_L = +1.8V to +3.6V, D+ to GND = 15kΩ, D- to GND = 15kΩ, T_A = T_{MIN} to T_{MAX}, unless otherwise noted. Typical values are at V_{CC} = +5V, V_L = +3.3V, T_A = +25°C.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Output Voltage High	V _{OHD}	D+, D-; 15kΩ from D+ and D- to GND, I _{SOURCE} = 1mA	2.8			V
Input Impedance	Z _{INP}	D+, D-, OE/ENUMERATE floating	300			kΩ
Single-Ended Input Voltage High	V _{IHD}	D+, D- for VP/VM	2.0			V
Single-Ended Input Voltage Low	V _{ILD}	D+, D- for VP/VM			0.8	V
D+, D- Receiver Hysteresis				200		mV
Driver Output Impedance (Note 4)	R _{OUT}	D+, D- steady state drive I _{VTRM} = 15mA	6		18	Ω
Internal Resistor	R _{PULLUP}		1.425	1.5	1.575	kΩ
Termination Voltage		I _{VTRM} = 0	3		3.6	V
High-Z State Input Leakage		D+, D-; SUSP high	-10		10	μA
Input Common-Mode Voltage Range			0.8		2.5	V

TIMING CHARACTERISTICS

(V_{CC} = +4V to +5.5V, GND = 0, V_L = +1.8V to +3.6V, D+ to GND = 15kΩ, D- to GND = 15kΩ, T_A = T_{MIN} to T_{MAX}, unless otherwise noted. Typical values are at V_{CC} = +5V, V_L = +3.3V, T_A = +25°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
SPEED INDEPENDENT TIMING CHARACTERISTICS						
RENB to Receive Three-State Delay Disable-Time	t _{pvz}	(Figure 1a)			17	ns
RENB to Receiver Delay Enable-Time	t _{pzv}	(Figure 1a)	15			ns
D+/D- RCV Propagation Delay	t _{PLH}	C _{LOAD} = 25pF			25	ns
D+/D- RCV Propagation Delay	t _{PHL}	C _{LOAD} = 25pF			25	ns
D+/D- to VP Propagation Delay	t _{PLH}	C _{LOAD} = 25pF			12	ns
D+/D- to VP Propagation Delay	t _{PHL}	C _{LOAD} = 25pF			12	ns
RCV Rise-Time	t _R	C _{LOAD} = 25pF			10	ns
RCV Fall-Time	t _F	C _{LOAD} = 25pF			10	ns
FULL-SPEED TIMING CHARACTERISTICS						
OE/ENUMERATE to Transmit Delay Enable-Time	t _{pzd}	(Figure 1b)	15			ns
OE/ENUMERATE to Driver Three-State Delay Disable-Time	t _{pdz}	(Figure 1b)			17	ns
VP/VM to D+/D- Propagation Delay (MODE 1)	t _{PLH}	(Figure 3)			25	ns

USCPパッケージの±15kVESD保護付 USBレベルトランスレータ

MAX3340E

TIMING CHARACTERISTICS (continued)

(V_{CC} = +4V to +5.5V, GND = 0, V_L = +1.8V to +3.6V, D+ to GND = 15kΩ, D- to GND = 15kΩ, T_A = T_{MIN} to T_{MAX}, unless otherwise noted. Typical values are at V_{CC} = +5V, V_L = +3.3V, T_A = +25°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
VM/VP to D+/D- Propagation Delay (MODE 1)	t _{PHL}	(Figure 3)			25	ns
VP and VM Rise-Time	t _R	Single-ended receiver, C _{LOAD} = 25pF			10	ns
VP and VM Fall-Time	t _F	Single-ended receiver, C _{LOAD} = 25pF			10	ns
D+, D- Rise-Time MODE = 1 (Note 5)	t _R	C _{LOAD} = 50pF	4		20	ns
D+, D- Fall-Time (Note 5) MODE = 1	t _F	C _{LOAD} = 50pF	4		20	ns
Rise- and Fall-Time Matching MODE = 1 (Note 5)	t _R /t _F	C _{LOAD} = 50pF	90		110	%
Output Signal Crossover Voltage MODE = 1 (Note 5)	V _{CRS}	C _{LOAD} = 50pF	1.3		2	V
Time to Ignore SE0			14			ns
VP to D+/D- Propagation Delay MODE = 0 (Note 5)	t _P	C _{LOAD} = 50pF (Figure 2)			30	ns
D+/D- Rise-Time MODE = 0 (Note 5)	t _R	C _{LOAD} = 50pF	4		20	ns
D+, D- Fall-Time MODE = 0 (Note 5)	t _F	C _{LOAD} = 50pF	4		20	ns
Rise- and Fall-Time Matching MODE = 0 (Note 5)	t _R /t _F	C _{LOAD} = 50pF	90		110	%
Output Signal Crossover MODE = 0 (Note 5)	V _{CRS}	C _{LOAD} = 50pF	1.3		2	V
LOW-SPEED TIMING CHARACTERISTICS						
OE/ENUMERATE to Transmit Delay Enable-Time	t _{PZD}	(Figure 1b)	15			ns
OE/ENUMERATE to Driver Three- State Delay Disable-Time	t _{PDZ}	(Figure 1b)			17	ns
VP/VM to D+/D- Propagation Delay (MODE = 1)	t _{PLH}	(Figure 3) C _{LOAD} = 50pF to 600pF	30		200	ns
VM/VP to D+/D- Propagation Delay (MODE = 1)	t _{PHL}	(Figure 3) C _{LOAD} = 50pF to 600pF	30		200	ns

USCPパッケージの±15kVESD保護付 USBレベルトランスレータ

MAX3340E

TIMING CHARACTERISTICS (continued)

(V_{CC} = +4V to +5.5V, GND = 0, V_L = +1.8V to +3.6V, D+ to GND = 15kΩ, D- to GND = 15kΩ, T_A = T_{MIN} to T_{MAX}, unless otherwise noted. Typical values are at V_{CC} = +5V, V_L = +3.3V, T_A = +25°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Transition Rise-Time MODE = 1 (Note 5)	t _R	C _{LOAD} = 50pF to 600pF	75		300	ns
Transition Fall-Time MODE = 1 (Note 5)	t _F	C _{LOAD} = 50pF to 600pF	75		300	ns
Rise- and Fall-Time Matching MODE = 1 (Note 5)	t _R /t _F	C _{LOAD} = 50pF to 600pF	80		125	%
Time to Ignore SE0			210			ns
Output Signal Crossover Voltage MODE = 1 (Note 5)	V _{CRS}	C _{LOAD} = 50pF to 600pF	1.3		2	V
VP to D+/D- Propagation Delay MODE = 0	t _p	(Figure 2) C _{LOAD} = 50pF to 600pF	30		200	ns
Transition Rise-Time MODE = 0 (Note 5)	t _R	C _{LOAD} = 50pF to 600pF	75		300	ns
Transition Fall-Time MODE = 0 (Note 5)	t _F	C _{LOAD} = 50pF to 600pF	75		300	ns
Rise- and Fall-Time Matching MODE = 0 (Note 5)	t _R /t _F	C _{LOAD} = 50pF to 600pF	80		125	%
Output Signal Crossover Voltage MODE = 0 (Note 5)	V _{CRS}	C _{LOAD} = 50pF to 600pF	1.3		2	V

Note 2: Limits are 100% production tested at T_A = +25°C. Limits over the entire operating temperature range are guaranteed by design and characterization but are not production tested.

Note 3: Logic side refers to RCV, VP, VM, SUSP, SPEED, MODE, and RENB.

Note 4: Excludes external resistors. In order to comply with USB specification 1.1, external 24Ω (±1%) series resistors are recommended at D+ and D-.

Note 5: Not guaranteed if VP = VM = high.

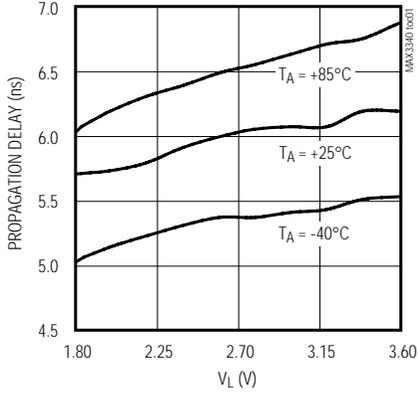
USCPパッケージの±15kVESD保護付 USBレベルトランスレータ

MAX3340E

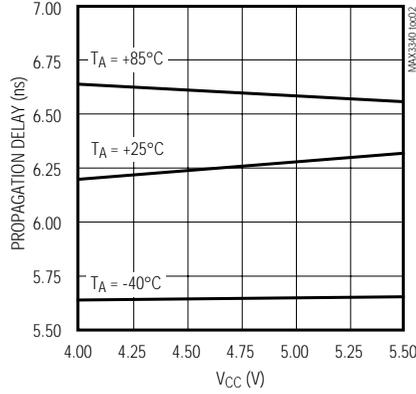
標準動作特性

($V_{CC} = +5V$, $V_L = +3.3V$, $T_A = +25^\circ C$, unless otherwise noted.)

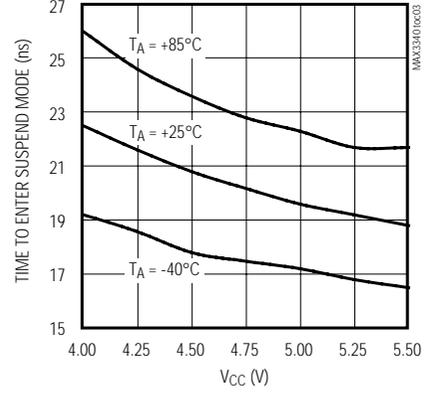
SINGLE-ENDED RECEIVER PROPAGATION DELAY vs. V_L



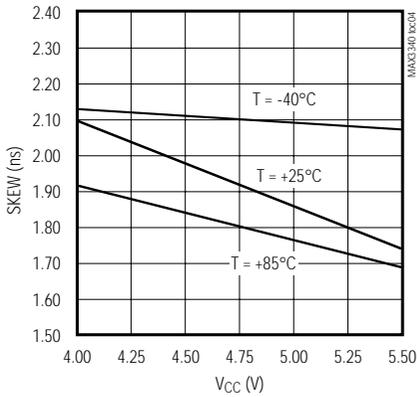
SINGLE-ENDED RECEIVER PROPAGATION DELAY vs. V_{CC}



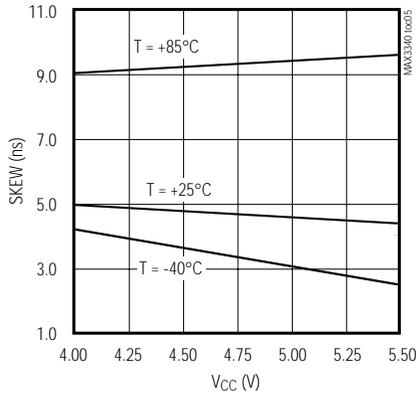
TIME TO ENTER SUSPEND MODE vs. V_{CC}



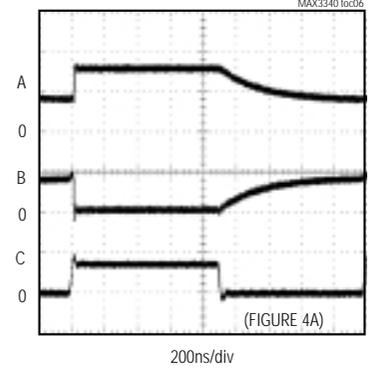
SKEW vs. V_{CC} (MODE 0) (HIGH SPEED)



SKEW vs. V_{CC} (MODE 0) (LOW SPEED)

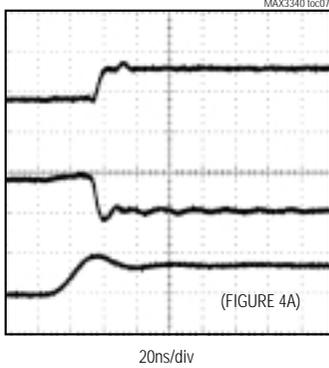


OE/ENUMERATE, VP, VM TIMING



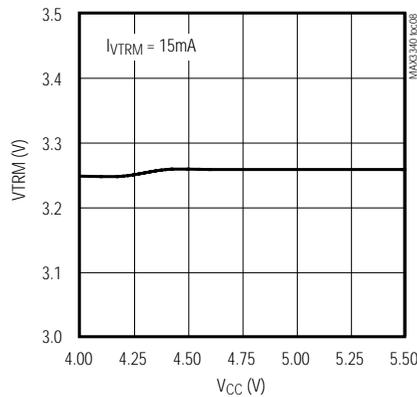
A: VP, 2V/div
B: VM, 2V/div
C: OE/ENUMERATE, 5V/div

OE/ENUMERATE, VP, VM TIMING

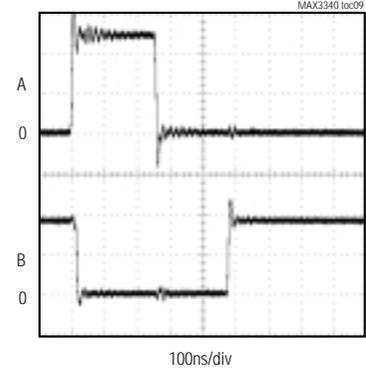


A: VP, 2V/div
B: VM, 2V/div
C: OE/ENUMERATE, 5V/div

VTRM vs. V_{CC}



SUSPEND RESPONSE



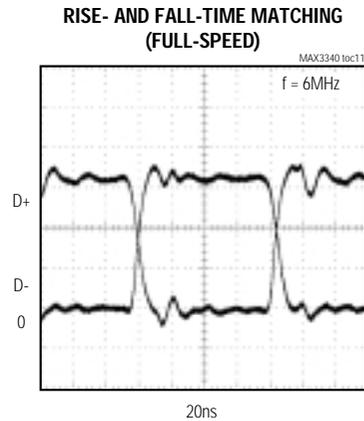
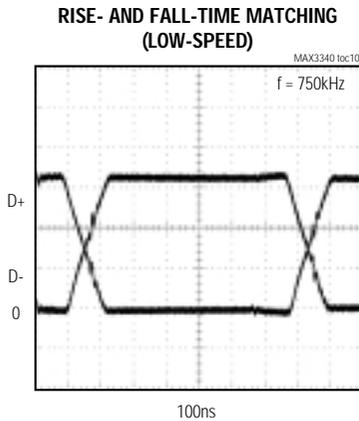
A: SUSP, 2V/div
B: RCV, 2V/div

USCPパッケージの±15kVESD保護付 USBレベルトランスレータ

MAX3340E

標準動作特性(続き)

($V_{CC} = +5V$, $V_L = +3.3V$ $T_A = +25^\circ C$, unless otherwise noted.)



端子説明

端子		名称	機能
TSSOP	CSP		
1	D2	RCV	レシーバ出力。シングルエンドのCMOS出力。RCVはD+及びD-での差動出力に対応します。(表1を参照)
2	D1	VP	システム側データ入力/出力。VPをレシーバ出力にするためにOE/ENUMERATEをハイに駆動して下さい。VPをドライバ入力にするためにOE/ENUMERATEをローに駆動して下さい。VPとVMは協同して作用します。詳細については表1を参照して下さい。
3	C2	MODE	モードコントロール入力。ロジックレベル信号をUSBレベル信号に変換する時システム側でシングルエンド(モードゼロ)または差動(モードワン)入力を選択して下さい。MODEは内部10 μ Aによって V_{CC} にプルされます。MODEが強制的にハイにされるか、または左にフロートしている場合、モードワンが選択されます。MODEが強制的にローにされる場合、モードゼロが選択されます。表1を参照して下さい。
4	C1	VM	システム側データ入力/出力。VMをレシーバ出力にするためにOE/ENUMERATEをハイに駆動して下さい。VMをドライバ入力にするためにOE/ENUMERATEをローに駆動して下さい。VMとVPと協同して作用します。詳細については表1を参照して下さい。
5	B1	OE/ ENUMERATE	出力イネーブル。VP/VM出力をイネーブルするためにはOE/ENUMERATEをハイに駆動します。R _{PULLUP} を切断するためにフロートします。
6	A1	RENB	レシーブイネーブル入力。RENBが強制的にハイにされる時、RCVとVM/VPはD+/D-で信号に応答します。RENBが強制的にローにされる時RCVだけがD+/D-で信号に応答します。VM/VPはハイインピーダンスです。通常OE/ENUMERATEに接続されます。
7	B2	SUSP	サスペンド入力。通常動作ではSUSPをローに駆動します。低電源状態ではSUSPをハイに駆動します。低電源状態ではRCVはローで、D+/D-はハイインピーダンスです。OE/ENUMERATEがフロートしている場合、VM/VPはアクティブ出力です。

USCPパッケージの±15kVESD保護付 USBレベルトランスレータ

MAX3340E

端子説明(つづき)

端子		名称	機能
TSSOP	CSP		
8	A2	SPEED	USB伝送スピード選択入力。SPEEDが強制的にハイにされているなら、フルスピード(12Mbps)が選択され、内部1.5kΩプルアップレジスタがD+に接続されます。SPEEDが強制的にローにされているなら、低速モード(1.5Mbps)が選択され、内部1.5kΩプルアップレジスタがD-に接続されます。
9	A3	V _{CC}	USB側電源供給入力。V _{CC} を流入USB電源に接続して下さい。0.1μFセラミックコンデンサと10μF電解質コンデンサを使ってV _{CC} をGNDにバイパスして下さい。
10	A4	GND	グラウンド
—	B3, C3	N.C.	接続なし。これらの位置にはんだ付け用のバンプはありません。
11	B4	D-	USB差動データ入力/出力。24.3Ω±1%のレジスタを使ってD-信号に接続して下さい。
12	C4	D+	USB差動データ入力/出力。24.3Ω±1%のレジスタを使ってD+信号に接続して下さい。
13	D4	VTRM	安定化出力電圧。V _{CC} 入力から派生した3.3V出力。セラミックまたはプラスチックフィルムタイプの1μF(もしくはこれ以上の)低ESRコンデンサを使ってVTRMをGNDにバイパスして下さい。外部部品に電源供給するために、15mAまでVTRMから引き込むことができます。
14	D3	V _L	システム側供給電源入力。システムのロジックレベル電源、1.8Vから3.6Vに接続します。

詳細

MAX3340Eは、シングルエンドまたは差動ロジックレベル信号を差動USB信号に変換し、差動USB信号をシングルエンドまたは差動ロジックレベル信号に変換する双方向性レベルトランスレータです。フルスピードまたは低速動作(機能ダイヤグラム)のためにD+及びD-のいずれかに接続できる、内部1.5kΩプルアップレジスタが含まれています。MAX3340Eは電源シーケンスの考慮をせずに電力の投入が可能です。更にUSB I/Oピン、D+及びD-は、+15kVまでESD保護されています。MAX3340EはUSB接続から直接、USB側電源V_{CC}を得ることができ、最低1.8Vまでシステム側電源V_Lを使って動作可能で、またUSB物理レイヤ仕様に適合することが可能です。MAX3340EはUSB仕様1.1動作のフルスピード(12Mbps)及び低速モード(1.5Mbps)両方をサポートします。

MAX3340Eは、電源投入時に作用する、ユニークなリエニユメレート機能を持っています。フローティングOE/ENUMERATEはD+及びD-の両方からの内部1.5kΩ終端抵抗との接続を切断し、USBをリエニユメレートします。これは、電源適用時及びUSBケーブルが接続されている時、コミュニケーションプロトコルの変更が必要な場合に有用です。

ESD保護

ESDに対してMAX3340Eを保護するため、D+及びD-には最高+15kVまでデバイスを保護する予備の静電気保護が備えられています。ESD構造はあらゆる状態での高ESDに絶えます；通常動作、サスペンド、及び電源ダウンなど。15kV ESD構造が適性に作用するために、1μFもしくはそれ以上のコンデンサがVTRMからGNDに接続される必要があります。

ESD保護は多様な方法でテストすることが可能です；D+及びD-入力/出力ピンは下記の保護特性を備えています。

- 1) ヒューマンボディモデル法：±15kV
- 2) IEC1000-4-2に指定される接触放電法：±5kV
- 3) IEC1000-4-2エアギャップ法：±9kV

ESDテスト条件

ESD性能は多様な条件に依存します。テスト条件の設定、テスト法、及びテスト結果を文書化した信頼性レポートについてはマキシム社にご連絡下さい。

USCPパッケージの±15kVESD保護付 USBレベルトランスレータ

MAX3340E

ヒューマンボディモデル

図5aはヒューマンボディモデルを示し、図5bは低インピーダンスへ放電される時に発生する電流波形を示しています。このモデルは測定の対象となるESD電圧へ充電された100pFのコンデンサで構成されています。そしてこのコンデンサが1.5kΩの抵抗を通してテストデバイスへ放電されます。

IEC1000-4-2

IEC1000-4-2規準は完成品のESD試験と最終装置の性能について述べていますが、集積回路については特にふれていません。MAX3340Eを使用することにより、ESD保護部品を追加する必要なく、IEC1000-4-2のレベル2に適合する装置を設計することができます。

ヒューマンボディモデルとIEC1000-4-2を使って行われる試験の大きな違いは、直列抵抗がIEC1000-4-2モデルでは低いことから、IEC1000-4-2の方が、ピーク電流が大きくなることです。つまり、IEC1000-4-2で測定されるESD耐用電圧は、一般にヒューマンボディモデルを使って測定されたものより低くなります。図6aはIEC1000-4-2モデルを示しています。

エアギャップ放電テストは、充電されたプローブをデバイスに近づけることによって行います。接触放電法では、プローブを充電する前に、プローブをデバイスに接触させます。

マシンモデル

ESDのマシンモデルは、200pFのストレージコンデンサとゼロ放電抵抗を使って全てのピンをテストします。その目的は、製造中の取扱いや組み立ての際に接触によって起きるストレスを仮想することです。もちろんこの保護はRS-232入力及び出力だけに限らず、全てのピンに必要です。従って、PCボードを組み立てた後では、このマシンモデルはI/Oポートにあまり関係がありません。

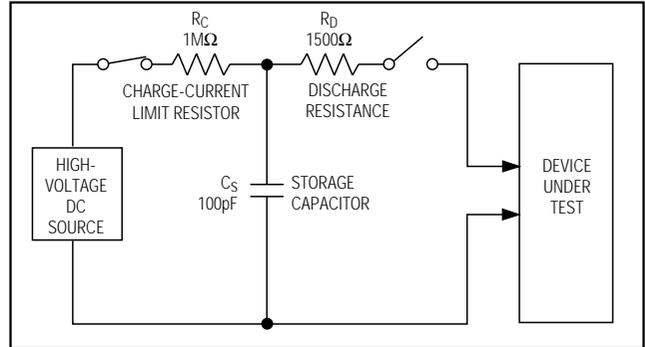


図5a. ヒューマンボディESD試験モデル

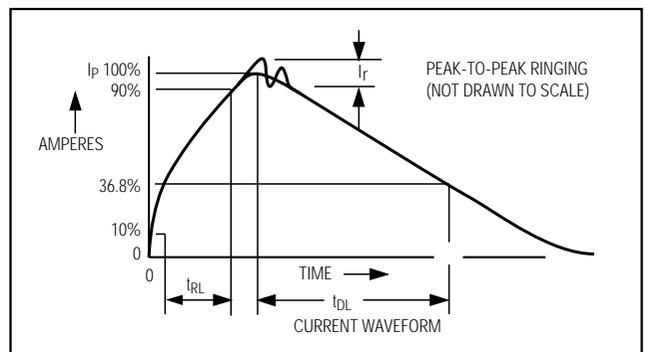


図5b. ヒューマンボディモデルの電流波形

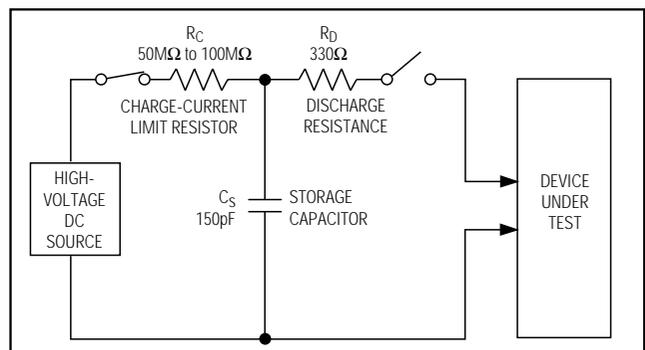


図6a. IEC1000-4-2 ESD試験モデル

USCPパッケージの±15kVESD保護付 USBレベルトランスレータ

MAX3340E

アプリケーション情報

デバイス制御

OE/ENUMERATE

OE/ENUMERATEはデュアル機能制御入力です。コミュニケーションの方向を制御し、またUSB上、デバイスを再構築するために使用できます。OE/ENUMERATEローで、MAX3340Eはデータをシステム側からUSB側に転送します。OE/ENUMERATEハイで、MAX3340EはデータをUSB側からシステム側に転送します。もしOE/ENUMERATEが200ns(typ)以上フロートしている場合、内部1.5kΩ抵抗はD+とD-の両方から切断され、デバイスをリエニューメレートするようUSBに信号を送ります。これは動作中にUSB転送プロトコールの変更が必要な場合に有効です。

モード

MODEは、差動またはシングルエンドロジック信号のいずれがMAX3340Eのシステム側(表1)によって認知されているかを選択する制御入力です。モードにはV_{CC}への内部プルアップがあります。

MODEがフローティングのままか、または強制的にハイにされる場合、差動入力を選択されます。差動入力を選択されると、VPとVMで出力D+とD-が差動入力の後に続きます。両方が強制的にローにされた場合、USBにSE0条件が強制されます。

シングルエンド入力モードにはMODEとVMをローに駆動して下さい。シングルエンド入力を選択されると、D+とD-上の差動信号はVPによって制御されます。MODEがローの時VMがハイなら、D+とD-は両方ともローでSE0条件が強制されます。

RENB

VPとVMをレシーブ出力とイネーブルするために、RENB(レシーブイネーブル)をハイに駆動して下さい。RENBが強制的にローにされている時VPとVMはハイインピーダンスです。RCVはRENBによって影響されません。正常動作にはRENBをOE/ENUMERATEに接続して下さい。

SUSP

SUSP、またはサスペンドは制御入力です。SUSPが強制的にハイの時MAX3340Eは低電力状態に入ります。この状態で、OE/ENUMERATEがフロートしD+とD-がスタティックの場合、V_{CC}への自己消費電流は200μA以下です。このモードではRCVは強制的にローでD+とD-はハイインピーダンス出力です(表1d)。

サスペンドモードでは、VPとVMはレシーブ出力として有効を保ち、VTRMはオンのままで、MAX3340EはUSBから連続してデータを受信します。

SPEED

SPEEDは、USB転送速度、低スピード(1.5Mbps)及びフルスピード(12Mbps)を選択する制御入力です。内部的に1.5kΩプルアップ抵抗がD+(フルスピード)あるいはD-(ロースピード)に接続されているかを選択します(ファンクションダイアグラム)。フルスピード選択には強制的にSPEEDハイに、ロースピード選択には強制的にSPEEDローにして下さい。

VTRM

VTRMは内部リニア電圧レギュレータの3.3V出力です。このレギュレータはMAX3340EのUSB側の内部に電力を供給するために使用されます。VTRMは15mAまで外部デバイス駆動用電源として使用可能です。VTRMレギュレータの電源入力はV_{CC}です。1.0μF(あるいはそれ以上)のセラミックまたはプラスチックコンデンサをVTRMにできるだけ近接させVTRMからGNDまで接続して下さい。

D+及びD-

D+及びD-はトランスミッタI/O接続で、ヒューマンボディモデルを使って+15kVまでESD保護されており、堅牢なトランスミッタが必要なアプリケーションにおいて、MAX3340Eを最適なものにしてあります。

V_{CC}

殆どのアプリケーションにおいて、V_{CC}はUSB+5V出力から派生されています。代用電源を使ってV_{CC}に電力供給する場合、入力範囲は4.0Vから5.5Vです。10μFおよび0.1μFコンデンサを使ってV_{CC}をGNDにバイパスして下さい。0.1μFコンデンサをMAX3340Eの一番近くに取り付けて下さい。

外付け部品

外付けレジスタ

USB接続にはそれぞれが24.3Ω、±1%、1/8W(あるいはそれ以上)の外付けレジスタが2つ必要です。1つをMAX3340EのD+とUSBコネクタのD+間に直列に設置して下さい。もう1つのレジスタをMAX3340EのD-とUSBコネクタのD-間に直列に設置して下さい。「標準動作回路」にこれらの接続が示されています。

外付けコンデンサ

適正な動作のために4つの外部コンデンサを使うことを推奨します。V_Lのデカップリングには0.1μFのセラミックを、V_{CC}のデカップリングには0.1μFのセラミック及び10μFの電解質コンデンサ、VTRM上には1.0μF(あるいはそれ以上)のセラミックまたはプラスチックフィルタコンデンサを使って下さい。全てのコンデンサをGNDに戻して下さい。

USCPパッケージの±15kVESD保護付 USBレベルトランスレータ

MAX3340E

VTRMを使って外付け部品に電力を供給

VTRMは内部3.3Vリニアレギュレータの出力で、前述のVTRM項目に詳細が記載されているように外付けセラミックコンデンサを必要とします。VTRMは3.3Vで15mAまで外付け部品の電力供給源として利用可能です。内部レギュレータの電力源は通常USBから提供される5Vであることを留意してください。この場合、VTRMから電力を供給されているデバイスは、USB接続が切断されると電力を失います。D+またはD-が+5Vにショート(障害状態)した場合、VTRMは下のダイオードドロップを起こします。外部回路がVTRMから電力供給されている場合、回路が公差+5であるか、または外部保護用ツェナーを使うことを推奨します。

データ転送

USBからデータを受信する

USBから受信されたデータは、差動またはシングルエンドの2つの方法のいずれかでVP/VMへ出力されます。USBからデータを受信するには、強制的にMODEをハイにするかまたはそれをフロートさせ、OE/ENUMERATE

及びRENBを強制的にハイにして、SUSPを強制的にローにして下さい。D+/D-に到着する差動データは、VP/VMでの差動ロジック信号、及びRCVでのシングルエンドロジック信号として現われます。D+及びD-が両方ともローの場合、VPとVMはローで、バスにSE0条件の信号を送ります；RCVは定義されていません。表1を参照して下さい。

USBへデータを送信する

MAX3340Eは、USBへD+/D-で差動でデータを出力します。ロジック駆動信号は、差動またはシングルエンドのいずれかの可能性があります。差動ロジックの送信にはMODEをハイに強制するかフロートさせ、OE/ENUMERATE、RENB及びSUSPをローに強制し、データをVP及びVMに適用します。シングルエンドのロジックを送信する場合、MODEをローに強制し、RENB、SUSP、OE/ENUMERATE、及びVMにローに強制し、VPにデータを適用します。VPがロー、D+がロー、D-がハイ、結果としてロジック0になります。VPがハイ、D+がハイ、D-がロー、結果としてロジック1になります。表1を参照して下さい。

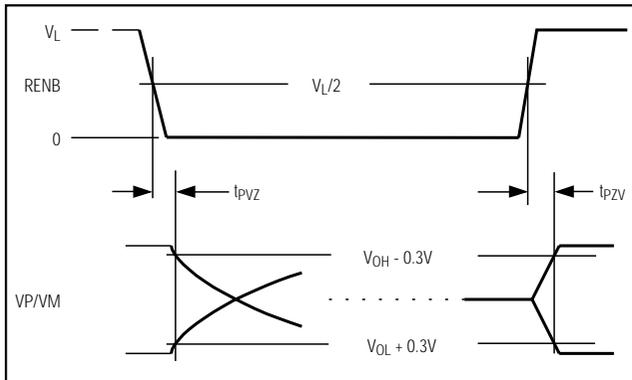


図1a. イネーブル及びディセーブルタイミング、レシーバ

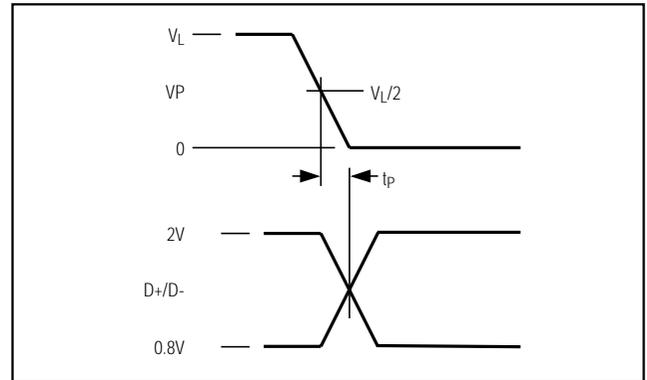


図2. モード0タイミング

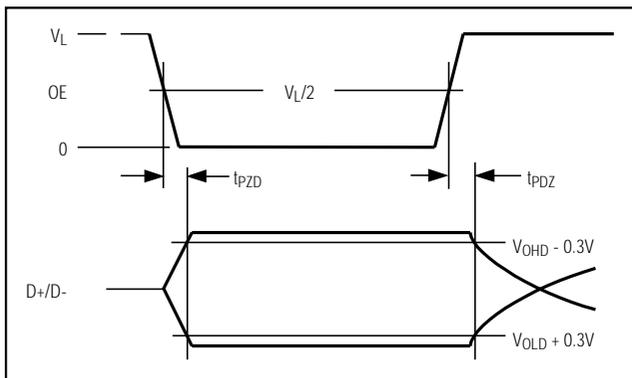


図1b. イネーブル及びディセーブルタイミング、トランスミッタ

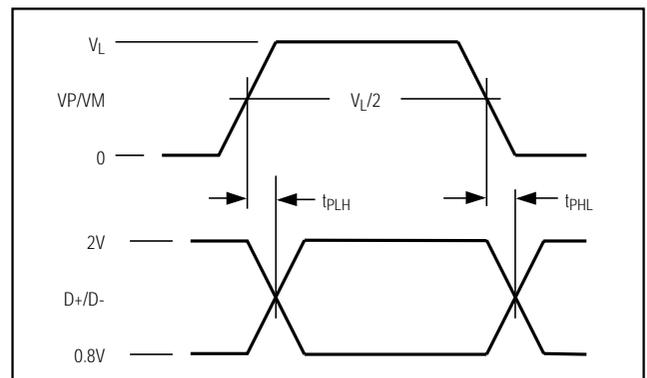


図3. モード1タイミング

USCPパッケージの±15kVESD保護付 USBレベルトランスレータ

MAX3340E

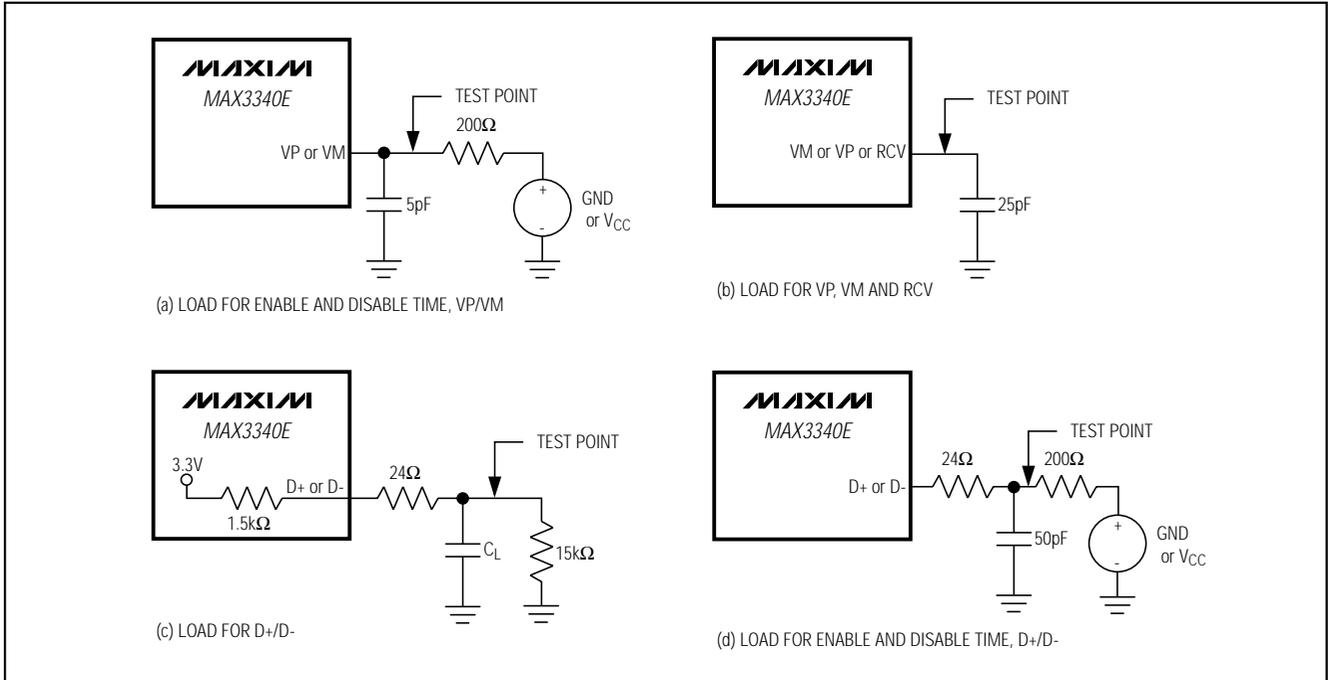


図4. 試験回路

USCPパッケージの±15kVESD保護付 USBレベルトランスレータ

MAX3340E

表1a. 真理値表 送信(モード = 0)

OE/ENUMERATE = 0 (TRANSMIT), RENB = 0					
INPUT		OUTPUT			RESULT
VP	VM	D+	D-	RCV	
0	0	0	1	0	Logic 0
0	1	0	0	X	SEO
1	0	1	0	1	Logic 1
1	1	0	0	X	SEO

表1b. 真理値表 送信(モード = 1)

OE/ENUMERATE = 0 (TRANSMIT), RENB = 0					
INPUT		OUTPUT			RESULT
VP	VM	D+	D-	RCV	
0	0	0	0	X	SEO
0	1	0	1	0	Logic 0
1	0	1	0	1	Logic 1
1	1	1	1	X	Undefined

表1c. 真理値表 受信

OE/ENUMERATE = 0 (RECEIVE), RENB = 1					
INPUT		OUTPUT			RESULT
D+	D-	VP	VM	RCV	
0	0	0	0	X	SEO
0	1	0	1	0	Logic 0
1	0	1	0	1	Logic 1
1	1	1	1	X	Undefined

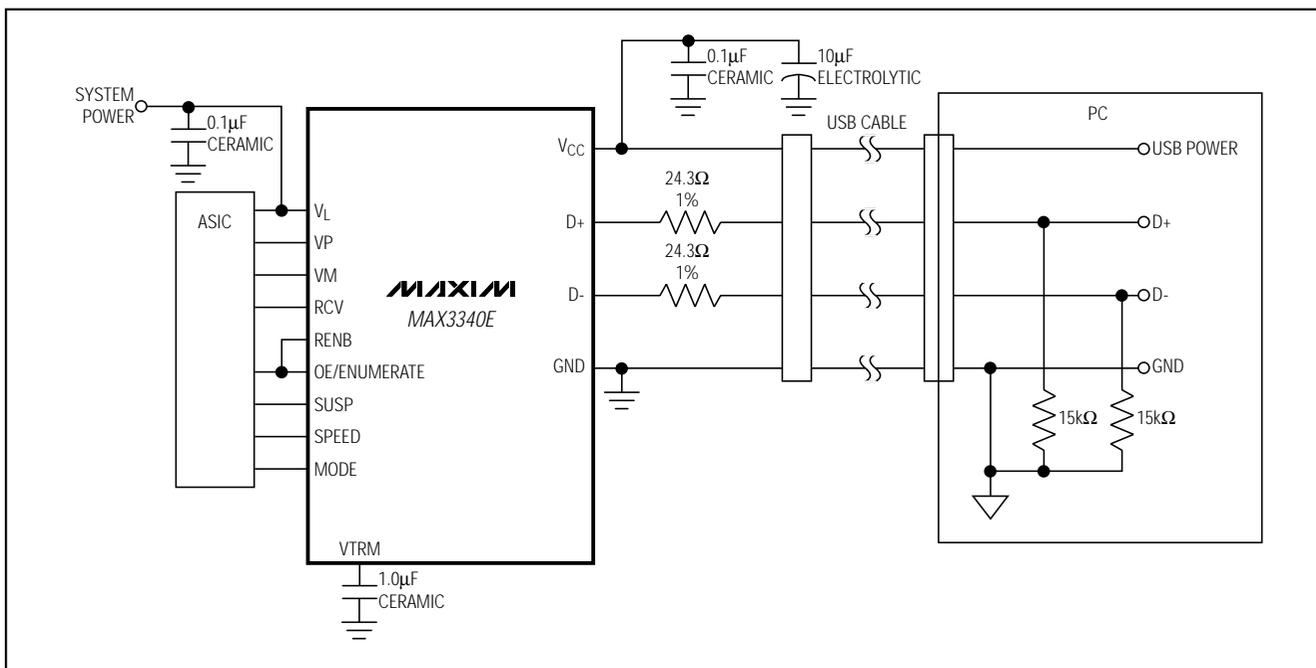
表1d. 機能選択

SUSP	OE/ENUMERATE	RENB	D+/D-	RCV	VP/VM	FUNCTION
0	0	0	Driving	Active	High-Z	Normal driving (differential receiver active)
0	0	1	Driving	Active	Active	Conflict state: not permitted
0	1	0	High-Z	Active	High-Z	Rpullup connected
0	1	1	High-Z	Active	Active	Receiving
1	0 or 1	0 or 1	High-Z	0	Active	Low-power state
0	Float	0 or 1	High-Z	Active	High-Z	Rpullup disconnected
1	Float	0 or 1	High-Z	0	Active	Rpullup disconnected

USCPパッケージの±15kVESD保護付 USBレベルトランスレータ

MAX3340E

標準動作回路



UCSP信頼性

UCSPはフォームファクタのユニークなパッケージ方法なので、従来の機械信頼性試験に他のパッケージ製品と同等な性能を示さないかもしれません。CSP信頼性は、ユーザーの組み立て法、回路ボードの材質、及び用途環境に密接に関連しています。CSPパッケージを使用することを考えている場合、上記の事項を注意深く検討する必要があります。動作寿命試験及び防水の性能は、主にウェハ製造過程によって決定されるので、障害が生じることはありません。

CSPパッケージに関しては、機械的応力に対する性能がより注意して考慮されるべき事項です。CSPはユーザーのPC基板に直接はんだ付けされるので、パッケージ製品のリードフレーム特有の応力緩和特性を放棄することになります。はんだ接合の接触強度を考慮しなければなりません。表2は、CSPの信頼性性能を特徴付けるために実施された試験を示しています。結論として、UCSPは、表中の結果に示されるとおり、環境応力に対して信頼性のおける性能を実現することが可能です。他の使用データと推奨に関する詳細はUCSPのアプリケーションノートに記載されています。アプリケーションノートはマキシム社のホームページ www.maxim-ic.com をご覧ください。

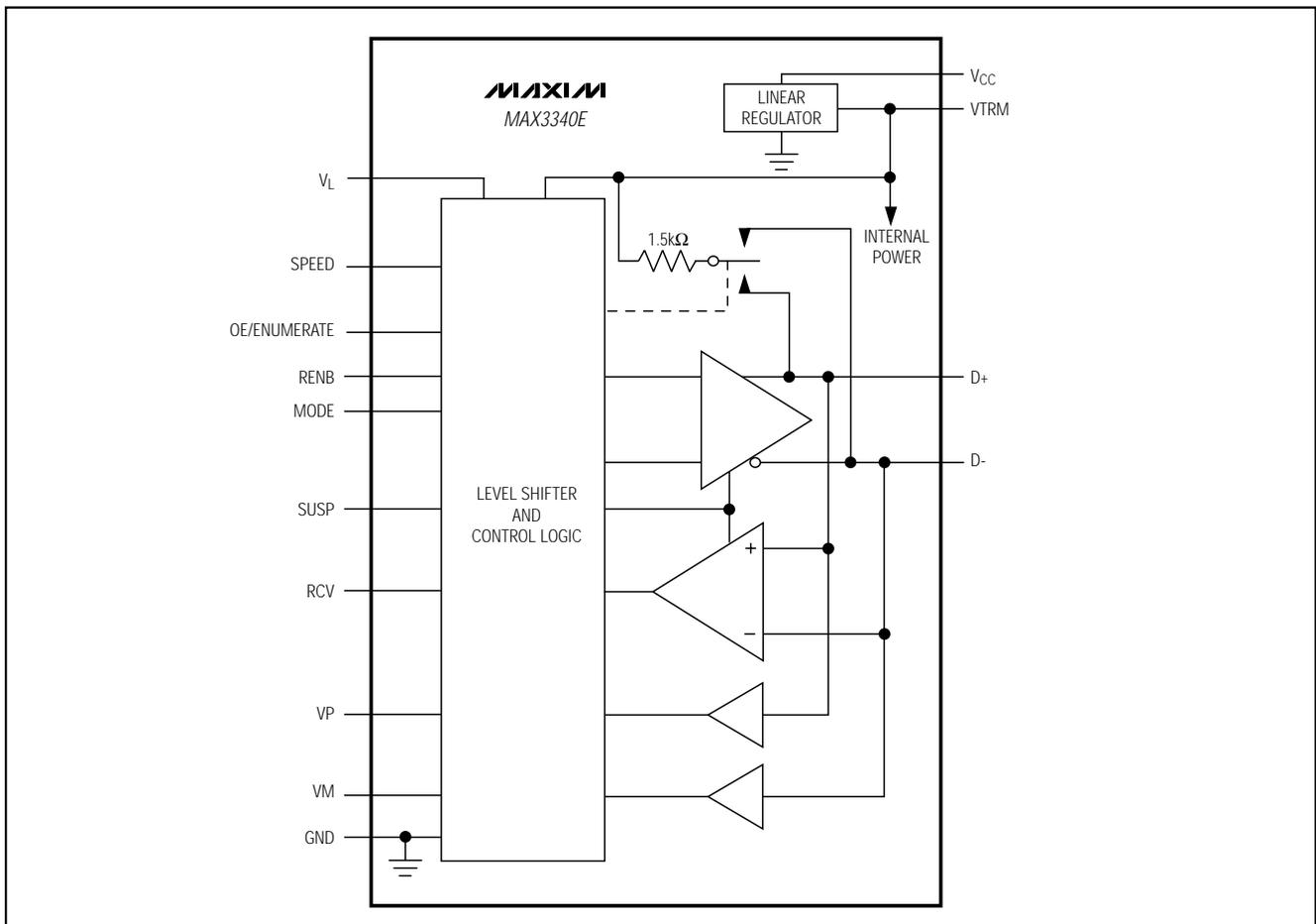
USCPパッケージの±15kVESD保護付 USBレベルトランスレータ

MAX3340E

表2. 信頼性試験データ

TEST	CONDITIONS	DURATION	NO. OF FAILURES PER SAMPLE SIZE
Temperature Cycle	-35°C to +85°C, -40°C to +100°C	150 cycles, 900 cycles	0/10, 0/200
Operating Life	T _A = +70°C	240hr	0/10
Moisture Resistance	+20°C to +60°C, 90% RH	240hr	0/10
Low-Temperature Storage	-20°C	240hr	0/10
Low-Temperature Operational	-10°C	24hr	0/10
Solderability	8hr steam age	—	0/15
ESD	±2000V, Human Body Model	—	0/5
High-Temperature Operating Life	T _J = +150°C	168hr	0/45

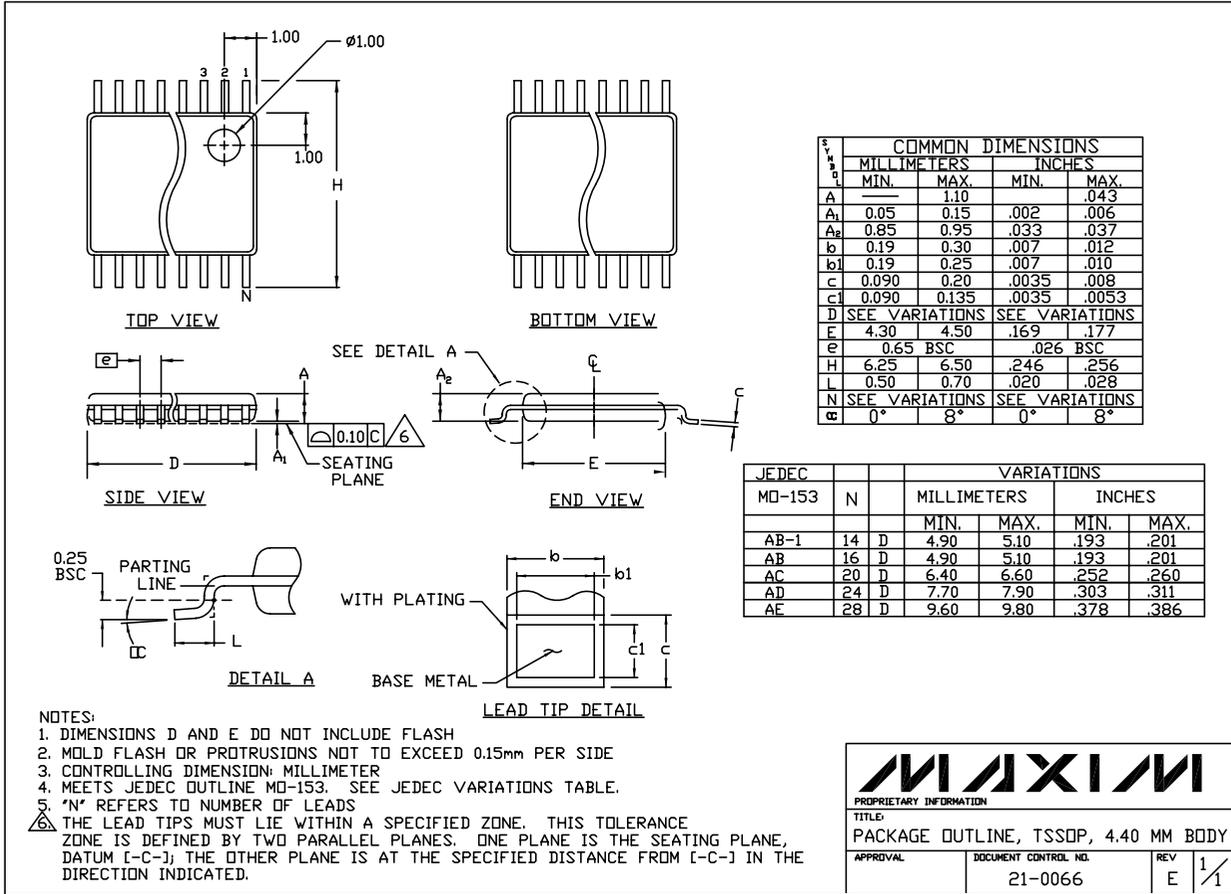
ファンクションダイアグラム



USCPパッケージの±15kVESD保護付 USBレベルトランスレータ

MAX3340E

パッケージ



TSSOP, NO PADS, EPS

MAXIM

PROPRIETARY INFORMATION

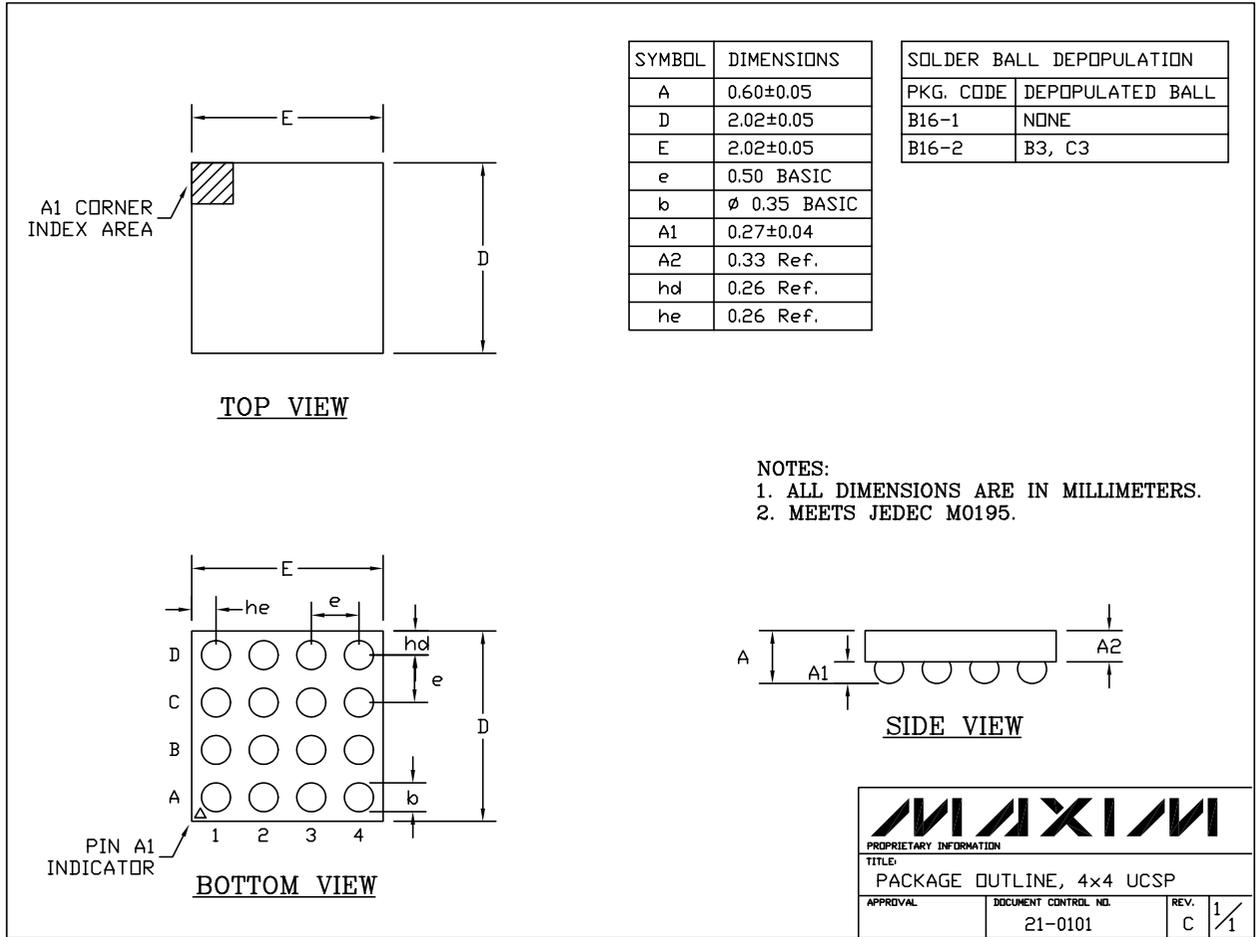
TITLE: PACKAGE OUTLINE, TSSOP, 4.40 MM BODY

APPROVAL	DOCUMENT CONTRL. NO.	REV	1/1
	21-0066	E	

USCPパッケージの±15kVESD保護付 USBレベルトランスレータ

パッケージ(続き)

MAX3340E



販売代理店

マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16(ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシム社では全体がマキシム社製品で実現されている回路以外の回路の使用については責任を持ちません。回路特許ライセンスは明言されていません。マキシム社は随時予告なしに回路及び仕様を変更する権利を保留します。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600 _____ 17