

MAX31915

産業用、オクタル(8回路)、デジタル入力トランスレータ

概要

MAX31915は、産業、プロセス、およびビルオートメーションで使用されるセンサーおよびスイッチの24Vデジタル出力から、マイクロコントローラが必要とする5V CMOS互換信号への変換および調整を行います。このデバイスは、プログラマブルロジックコントローラ(PLC)デジタル入力モジュールのフロントエンドインタフェース回路を提供します。

信号電圧変換は、入力電流制限およびローパスフィルタとの組合せで行われます。入力電流制限によって、従来のディスプレイ部品による抵抗分圧器の実装と比較して、フィールド電圧源から消費される電力の大幅な削減が可能になります。

選択可能な内蔵ローパスフィルタによって、アプリケーションに基づく柔軟なセンサー入力のデバウンスおよびフィルタ処理が可能です。いずれのフィルタ処理も選択されていない場合、ICはそのフィールド入力で最短0.75μsのパルスを検出することができます。

8つの全入力チャネルはCMOSロジックレベルに変換され、8つの出力端子に並列で出力されるため、コントローラASICまたはマイクロコントローラとの直接またはガルバニック絶縁されたインタフェースが可能です。

内蔵の5V電圧レギュレータを使用して、外付けフォトカプラ、デジタルアイソレータ、またはその他の外部5V回路に給電することができます。

超低電力アプリケーション向け、および発熱を可能な限り低く抑えるために、Maxim IntegratedはこのデバイスのピンコンパチブルバージョンであるMAX31914を提供する予定です。MAX31914は、特許出願中の回路技術を使用して、入力電流制限のみで可能なものを越えたさらなる省電力化を実現します。出荷時期については、お問い合わせください。

型番はデータシートの最後に記載されています。

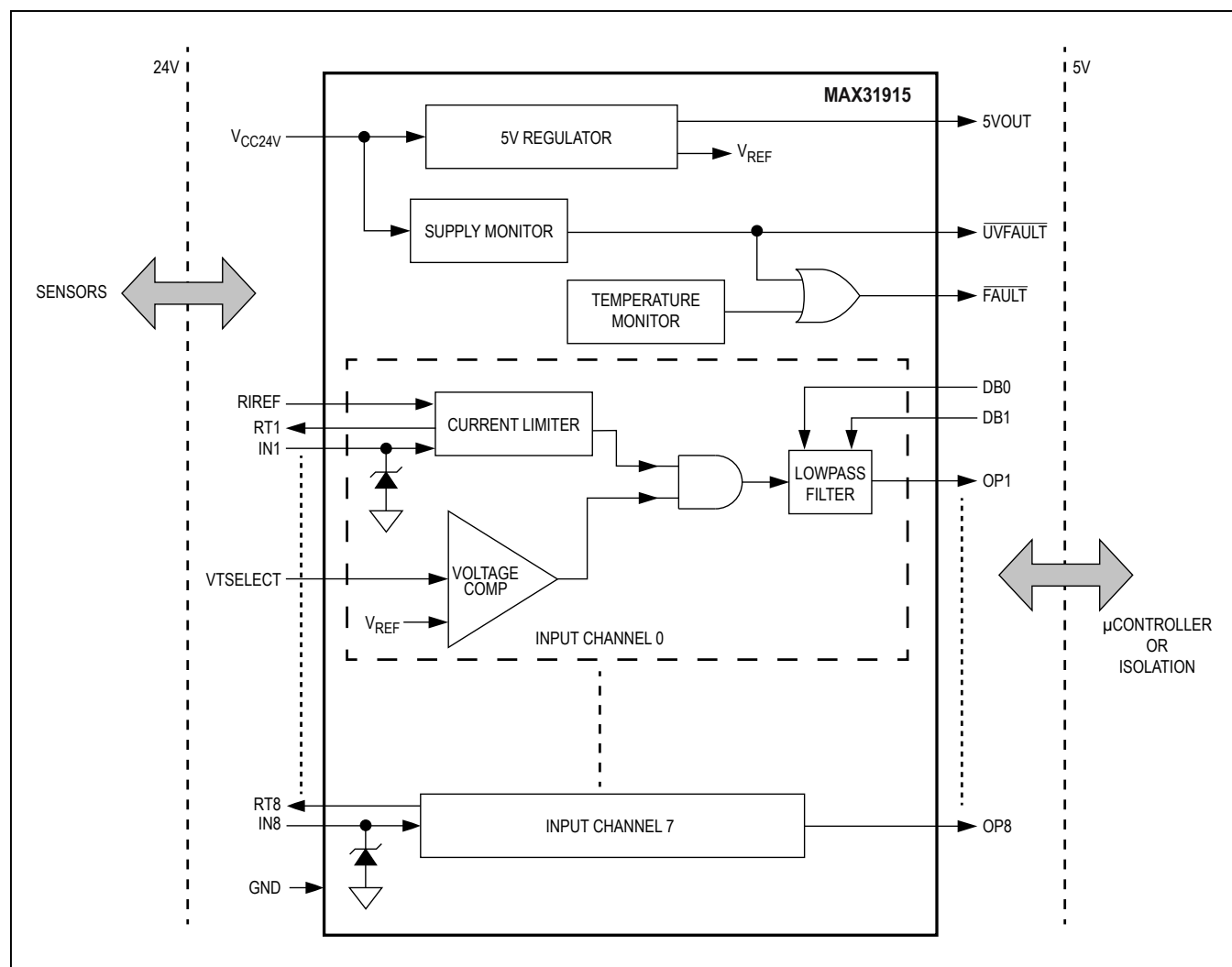
アプリケーション

- プログラマブルロジックコントローラ(PLC)用デジタル入力モジュール
- 産業オートメーション、ビルオートメーション
- プロセスオートメーション

利点と特長

- 柔軟な電源オプションによって、24V、12V、および5V電源システムで使用可能
 - 広い動作フィールド電源範囲：7V~36V
 - オプションで5V電源を使用するロジック側からデバイスへの給電が可能
- 低電力および低発熱
 - 超低自己消費電流
 - 非常に高い精度と安定性を備えた入力電流制限
- 高い設定自由度によって、広範囲の標準およびカスタムアプリケーションを実現
 - 設定可能な入力：IEC 61131-2入力タイプ1、2、および3または標準CMOSロジックレベル
 - 設定可能な入力電流制限：0.5mA~6mA
 - 選択可能な入力フィルタおよびデバウンス：0、25μs、0.75ms、および3msの設定
- 高集積によってBOM数および基板スペースを削減
 - 8つの高電圧入力チャネル：36V (max)
 - 8つのCMOSロジック出力によって全入力状態のコントローラへの高速同時伝送が可能
 - 5Vレギュレータ内蔵
 - 過熱インジケータ内蔵
 - フィールド電源電圧モニタ内蔵
 - すべてのフィールド入力端子で高いHBM ESD耐性：15kV HBM

ブロック図



Absolute Maximum Ratings

Voltage on V_{CC24V} Relative to GND -0.3V to +45V
 Voltage on IN1–IN8 Relative to GND
 through 2.2kΩ Resistors -45V to +45V
 Voltage on DB0/DB1,
 VTSELECT Relative to GND -0.3V to 6V
 Ambient Temperature Range -40°C to +125°C

Junction Temperature Range -40°C to +150°C
 Storage Temperature Range -55°C to +125°C
 Continuous Power Dissipation (T_A = +70°C)
 (derate 22.2mW above +70°C) 1773.8mW
 Soldering Temperature, Lead(Pb)-Free (reflow) 260°C
 Lead Temperature (soldering, 10s) 300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

Package Thermal Characteristics (Note 1)

TSSOP

Junction-to-Ambient Thermal Resistance (θ_{JA}) 45.10°C/W

Junction-to-Case Thermal Resistance (θ_{JC}) 1°C/W

Note 1: Package thermal resistances were obtained using the method described in JEDEC specification JESD51-7, using a four-layer board. For detailed information on package thermal considerations, refer to www.maximintegrated.com/jp/thermal-tutorial.

Recommended Operating Conditions

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Field-Supply Voltage	V _{CC24V}	Note 2	7		36	V
Field Inputs Voltage	V _{Inn}	Note 3	-0.3		+36	V
Logic Inputs Voltage	V _{LOGIC}		-0.3		+5.5	V
Current-Limit Setting Resistor	R _{REF}	VTSELECT = logic 1		15		kΩ
		VTSELECT = logic 0		150		

DC Electrical Characteristics

(T_A = -40°C to +125°C, T_J ≤ +150°C, V_{CC24V} = 7V to 36V, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Field-Supply Current	I _{CC24V}	IN1–IN8 = 24V, 5VOUT = open, OP1–OP8 and all logic inputs = open		1.6	2.3	mA
Field-Supply Low Alarm Off-On	V _{ONUVLO}		7	8		V
Field-Supply Low Alarm On-Off	V _{OFFUVLO}			9	10	V
Field Input Threshold, High to Low	V _{IN1-(INF)}	2.2kΩ external series resistor, VTSELECT = logic 1, R _{REF} = 15kΩ	7	8.4		V
Field Input Threshold, Low to High	V _{IN1+(INF)}	2.2kΩ external series resistor, VTSELECT = logic 1, R _{REF} = 15kΩ		9.4	10.5	V
Field Input Hysteresis	V _{HYS1(INF)}	2.2kΩ external series resistor, VTSELECT = logic 1, R _{REF} = 15kΩ		1		V
Field Input Threshold, High to Low	V _{IN0-(INF)}	2.2kΩ external series resistor, VTSELECT = logic 0, R _{REF} = 150kΩ	1.5	1.7		V

DC Electrical Characteristics (continued)(T_A = -40°C to +125°C, T_J ≤ +150°C, V_{CC24V} = 7V to 36V, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Field Input Threshold, Low to High	VIN0 ⁺ (INF)	2.2kΩ external series resistor, VTSELECT = logic 0, R _{REF} = 150kΩ		2.2	3.5	V
Field Input Hysteresis	VHYS0(INF)	2.2kΩ external series resistor, VTSELECT = logic 0, R _{REF} = 150kΩ		0.5		V
Input Threshold, High to Low (at IC Pin)	VTH1 ⁻ (INP)	VTSELECT = logic 1, R _{REF} = 15kΩ	3	3.4		V
Input Threshold, Low to High (at IC Pin)	VTH1 ⁺ (INP)	VTSELECT = logic 1, R _{REF} = 15kΩ		4.4	5	V
Input Threshold Hysteresis (at IC Pin)	VHYS1(INP)	VTSELECT = logic 1, R _{REF} = 15kΩ		1		V
Input Threshold, High to Low (at IC Pin)	VTH0 ⁻ (INP)	VTSELECT = logic 0, R _{REF} = 150kΩ	1.5	1.7		V
Input Threshold, Low to High (at IC Pin)	VTH0 ⁺ (INP)	VTSELECT = logic 0, R _{REF} = 150kΩ		2.2	3.5	V
Input Threshold Hysteresis (at IC Pin)	VHYS0(INP)	VTSELECT = logic 0, R _{REF} = 150kΩ		0.5		V
Field Pin Input Resistance	R _{INP}			0.8		kΩ
Field Input Current Limit	I _{INLIM}	R _{REF} = 15 kΩ (Note 4), VTSELECT = logic 1	2.26	2.45	2.72	mA
Filter Time Constant	t _{FILTER}	DB1/DB0 = 0/0: no filtering		0		ms
		DB1/DB0 = 0/1	0.008	0.025	0.038	
		DB1/DB0 = 1/0	0.25	0.75	1.1	
		DB1/DB0 = 1/1	1.0	3	4.5	
Linear Regulator Output	V _{5VOUT}	Max I _{LOAD} = 50mA	4.75	5.0	5.25	V
Regulator Line Regulation	dVREG _{LINE}	I _{LOAD} = 50mA		10		mV
Regulator Load Regulation	dVREG _{LOAD}	I _{LOAD} = 1mA to 50mA		20		mV
Logic-Low Output Voltage	V _{OL}	I _{OL} = 4mA		0.4	1.0	V
Logic-High Output Voltage	V _{OH}	I _{OH} = -4mA	4.0			V
Logic Input Leakage Current	I _{IL}	All inputs have internal pullups	-50	-30	-15	μA
Overtemperature Alarm	T _{ALRM}	(Note 5)		135		°C
LED On-State Current		R _{REF} = 15kΩ		2.2		mA

AC Electrical Characteristics

($T_A = -40^{\circ}\text{C}$ to $+125^{\circ}\text{C}$, $T_J \leq +150^{\circ}\text{C}$, $V_{CC24V} = 7V$ to $36V$, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Input Data Rate	f_{IN}	DB0, DB1 = 0, 0 (filters disabled)		0.5	1.3	Mbps
Input Pulse Width	PW_{IN}	DB0, DB1 = 0, 0 (filters disabled)	0.75			μs
Interchannel Propagation Delay Mismatch (Interchannel Jitter)	ϕ_{int}	(Note 6)			25	ns
Propagation Delay	t_{PROP}	12V input applied on the field-side through external 2.2k Ω resistors, R_{REF} set to 15k, VTSELECT = 1 (Notes 7, 8)		300	700	ns
Output Rise/Fall Times (on OPn Pins)	$t_{R/F}$	Internally slew limited (with $C_{LOAD} = 0\text{--}50\text{pF}$)		25		ns
ESD		HBM, all pins		± 2		kV
		HBM, IN1–IN8 with respect to GND		± 15		

Note 2: If a 24V supply is not available, the device can be powered through 5VOUT. In this mode of operation, the V_{CC24V} supply must be left unconnected. All other specifications remain identical. The field-supply alarms are asserted indicating the absence of the 24V supply in this mode of operation.

Note 3: When using suggested external 2.2k Ω series resistors, limits of -36V to +36V apply.

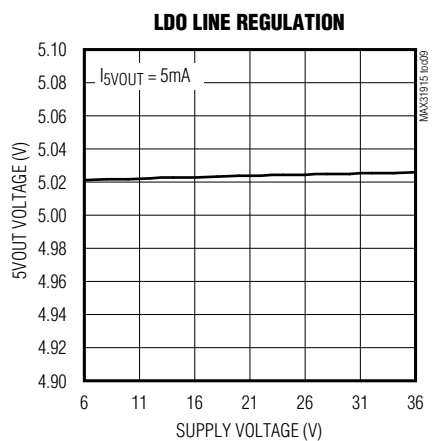
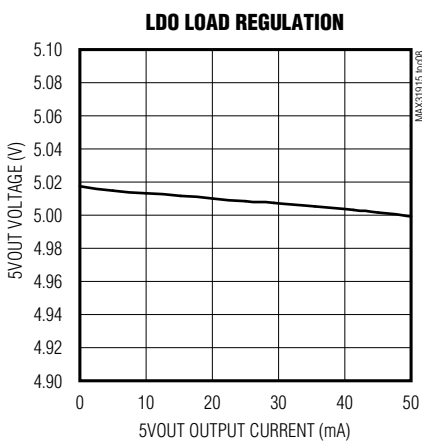
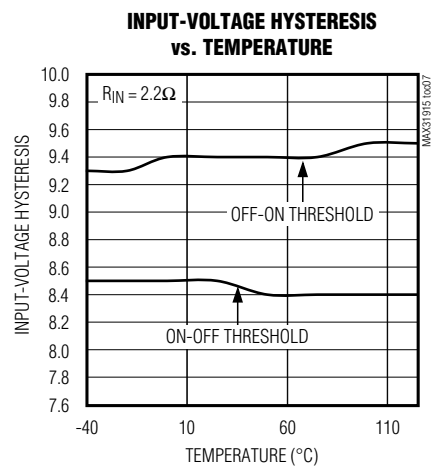
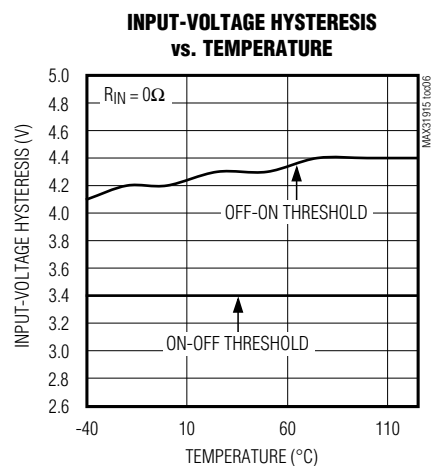
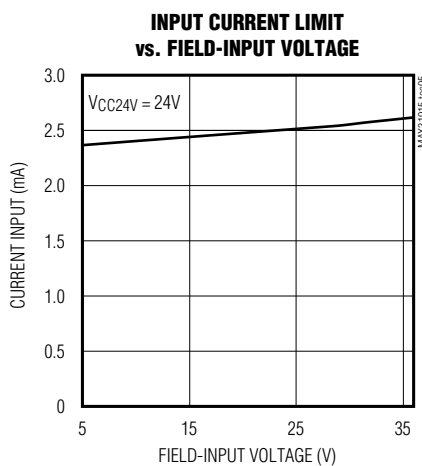
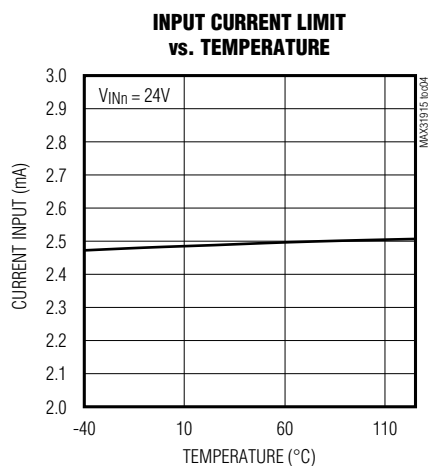
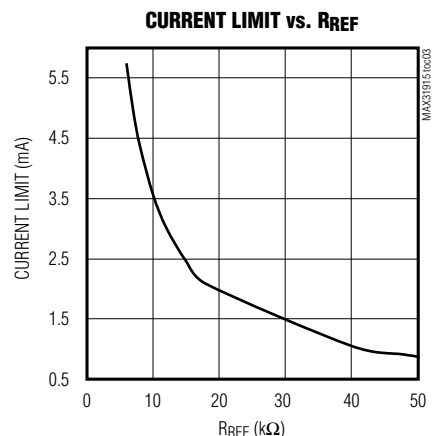
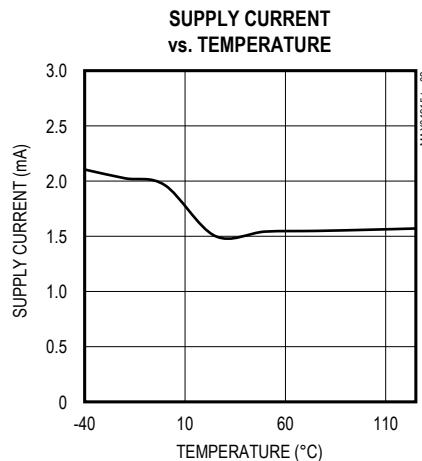
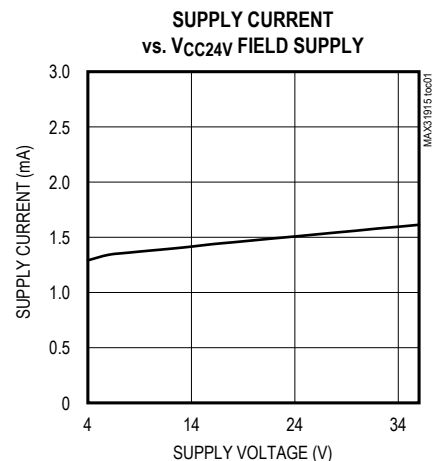
Note 4: External resistor R_{REF} can be adjusted to set any desired current limit between 0.5mA and 6mA.

Note 5: INn-to-OPn propagation delay difference between two channels on the same IC.

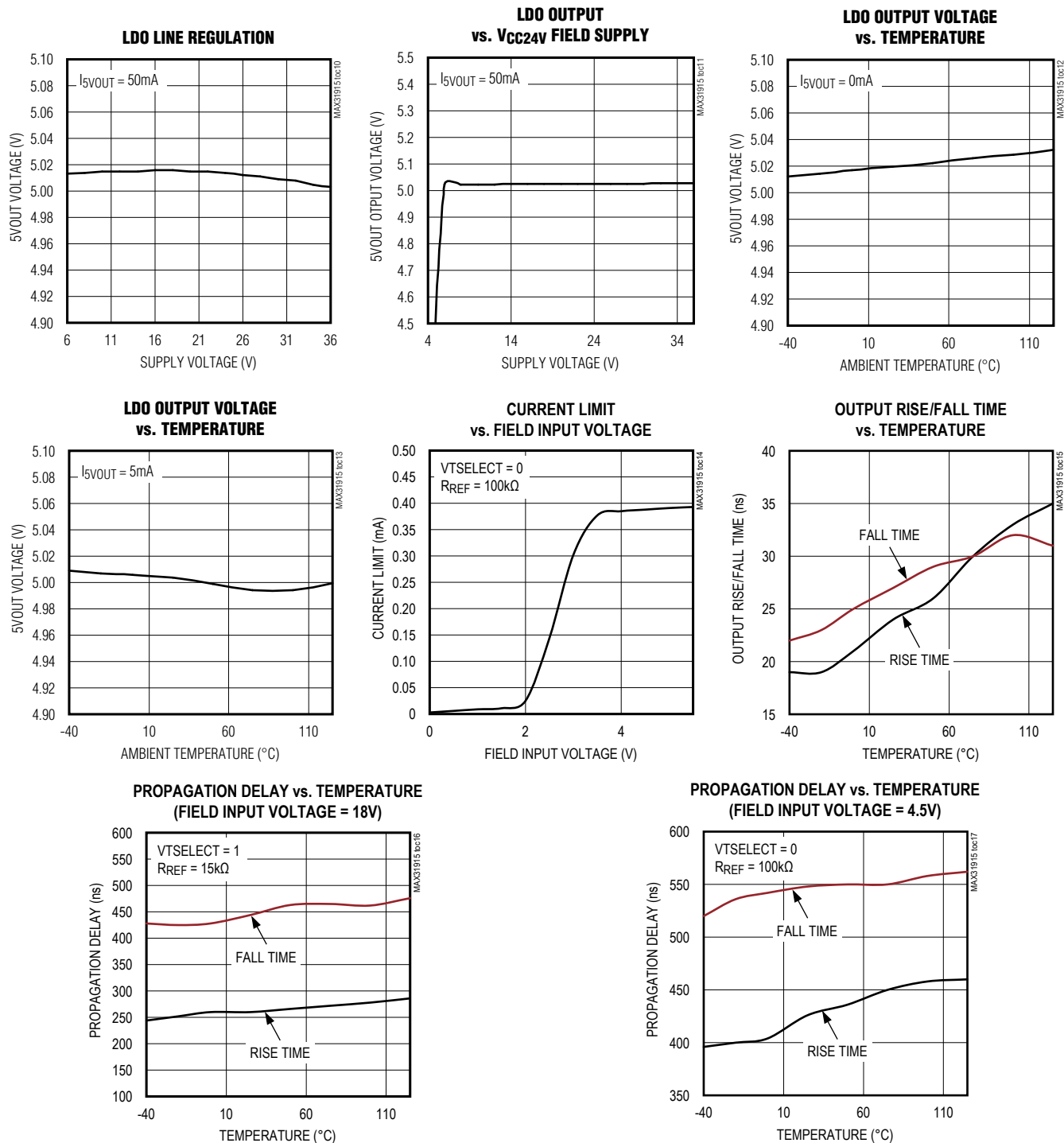
Note 6: Propagation delay from field input (INn) to CMOS output (OPn). Tested with a 6.5V pulse applied directly to the device INn pins. Propagation delay is measured between the 50% transitions of the rising and falling edges.

Note 7: The propagation delay limit is 1ms maximum when VTSEL = 0.

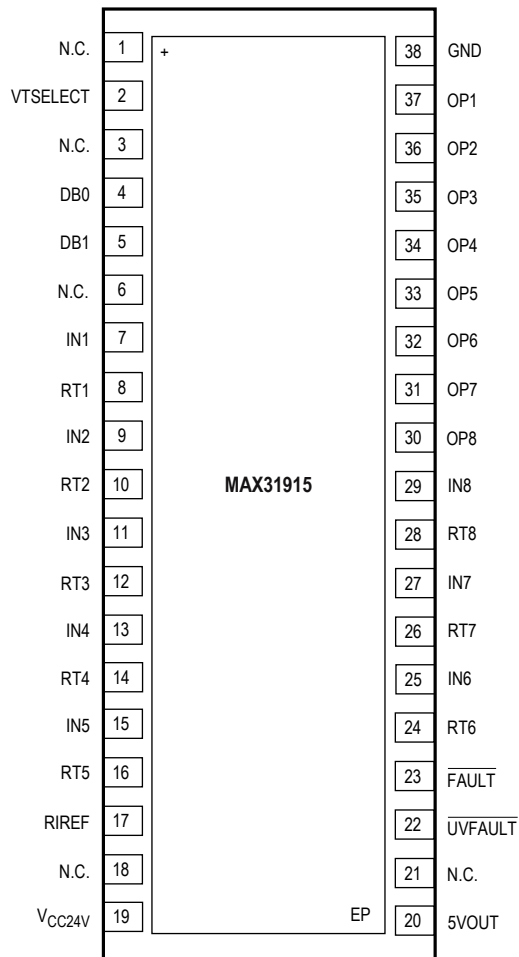
標準動作特性

(T_A = +25°C, R_{REF} = 15kΩ, unless otherwise noted.)

標準動作特性(続き)

(T_A = +25°C, R_{REF} = 15kΩ, unless otherwise noted.)

ピン配置



端子説明

端子	名称	機能		
1, 3, 6, 18, 21	N.C.	接続なし		
2	VTSELECT	入カトリップポイントがCMOSまたはIEC 61131-2準拠になるように選択します。 ロジック0 = CMOS準拠 ロジック1 = IEC 61131-2準拠		
4	DB0	デバウンス(フィルタリング)時間選択入力		
5	DB1	DB1	DB0	適用するフィルタの時定数
		0	0	0 (フィルタリングなし)
		0	1	0.025ms
		1	0	0.75ms
		1	1	3ms
7, 9, 11, 13, 15, 25, 27, 29	IN1-IN8	フィールド入力n。IN1はピン7で、IN8はピン29です。		
8, 10, 12, 14, 16, 24, 26, 28	RT1-RT8	エナジーレスLEDドライバ出力。LEDが不要な場合はGNDに接続してください。RT1はピン8で、RT8はピン28です。		
17	RIREF	電流リミッタリファレンス抵抗		
19	VCC24V	フィールド電源電圧		
20	5VOUT	5Vレギュレータ出力		
22	UVFAULT	低電源電圧アラーム表示(アクティブロー)		
23	FAULT	高温アラーム表示。UVFAULTインジケータとORされます(アクティブロー)。		
30-37	OP8-OP1	ロジック出力n。OP1はピン37です。OP8はピン30です。		
38	GND	フィールドグランド		
—	EP	エクスポーズドパッド。EPをPCBのグランドプレーンに接続する必要があります。		

詳細

動作原理

入力電流クランプ

入力端子(IN1~IN8)は、電圧とセンサー出力を流れる電流の両方を監視することによって、フィールドセンサーの状態(オンまたはオフ)を検出します。これらの入力端子を介してシンクされる電流は、電流クランプによって設定された上限に達するまで、入力電圧とともにリニアに上昇します。この点を超えて電圧が上昇しても、入力電流はそれ以上増大しません。

電流クランプの値は、RIREF端子とグランド間に接続する外付け抵抗を介して調整可能です。入力端子(IN1~IN8)の電圧が内部で設定された基準と比較され、センサーがオン(ロジック1)かオフ(ロジック0)かが決定されます。

センサーのオン/オフ状態を決定するトリップポイントは、以下のようにVTSELECT端子を介して選択することができます。

- VTSELECT = 1は、IEC 61131-2タイプ1、タイプ2、およびタイプ3スイッチの要件を満たすトリップポイントを選択します。
- VTSELECT = ロジック0は、CMOSロジック互換で約2.5Vをおよその中心とするトリップポイントを選択します。

視覚表示用のLEDが不要の場合、RT1~RT8の各端子をGNDに直接接続して入力電流のリターン経路を提供する必要があります。VTSELECT = ロジック0の場合、RT1~RT8はGNDに直接接続する必要があります。VTSELECT = ロジック0で視覚表示が必要な場合は、外付けの電流制限抵抗を介してLEDをOP1~OP8の各端子に接続することができます。

グリッチフィルタ

デジタルグリッチフィルタは、ノイズの多いセンサー信号のデバウンス処理とフィルタ処理を提供します。このフィルタの時定数は、0 (つまり、フィルタなし)、25 μ s、0.75ms、および3msから選択可能です。選択は、DB0およびDB1端子を介して行います。フィルタ処理されたコンパレータの出力は、ロジック出力端子(OP1~OP8)に出力されます。

デジタルグリッチフィルタを提供するために、デバイスは入力が少なくとも3クロックサイクルにわたり安定していることを確認します。1クロックサイクルの長さは、選択されたデバウンス時間の1/3です。入力が少なくとも3クロックサイクルにわたり安定しない場合、入力の変化は内部シフトレジスタに転送されません。

温度監視

ICの内部接合部温度が常に監視され、温度がT_{ALRM}を上回ると、FAULT端子をアサートすることによってアラームが発生します。

電源電圧監視

1次電源電圧監視回路は、フィールド電源電圧を常に監視します。この電圧がスレッショルド(V_{OFFUVLO})を下回ると、FAULTおよびUVFAULT端子をアサートすることによってアラームが発生し、デバイスが障害状態を検出しておりデータに信頼性がないことをマイクロコントローラに知らせます。フィールド電源電圧が回復してV_{ONUVLO}を上回ると、FAULTおよびUVFAULT端子が解除されます。

5VOUT端子を介したデバイスへの給電

このデバイスは、別の方法として5VOUT端子に接続した5V電源を使用して給電することも可能です。この場合、24V電源は不要になり、VCC24V電源は未接続のままにする必要があります(図1を参照)。

この構成では、デバイスは常にUVFAULTを示し、FAULT端子は常にアクティブ(ローに駆動)になります。電源電圧モニタリングと温度モニタリングによるフォルトは利用可能ではなくなります。

この構成は、内蔵5V電圧レギュレータがディセーブルされるため、消費電力と発熱が低減します。

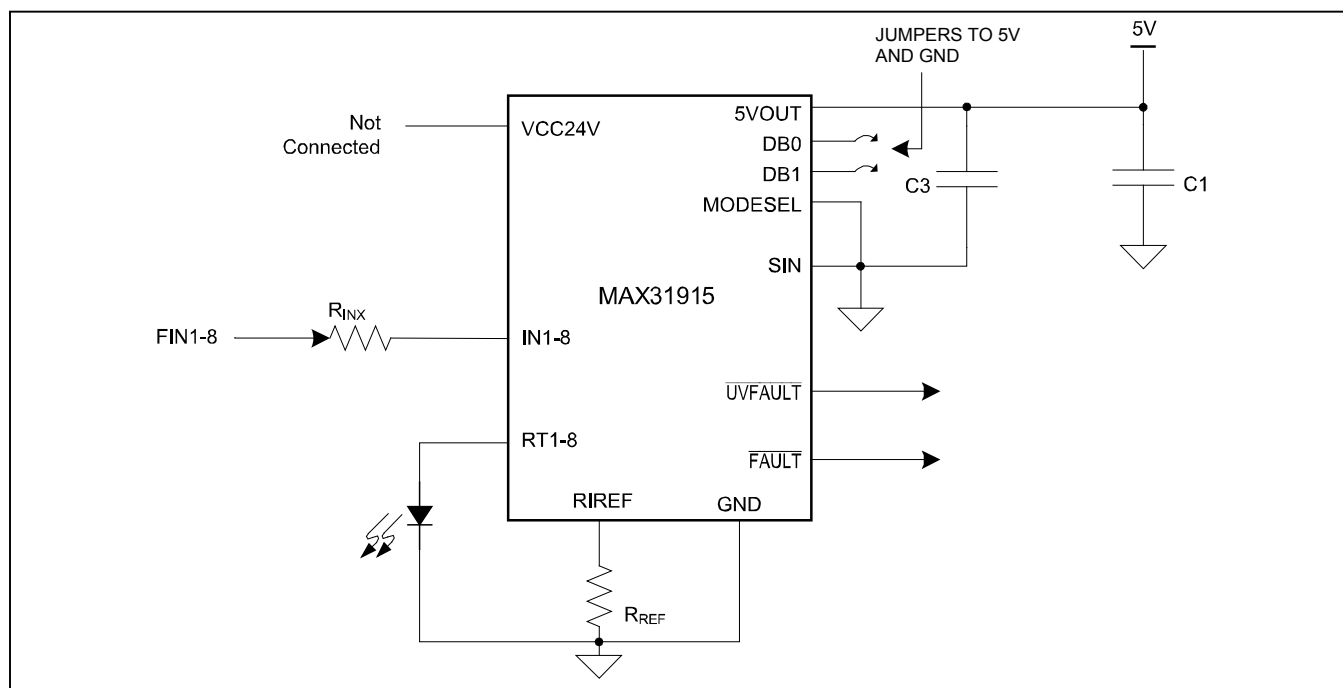


図 1: 5VOUT を介して給電される基本アプリケーション

COMPONENT	DESCRIPTION	REQUIRED/RECOMMENDED/OPTIONAL
C0, C5	4.7nF, 2kV polypropylene capacitor	Recommended
C1	10μF, 60V ceramic capacitor	Required
C2	100nF, 60V ceramic capacitor	Required
C3	100nF, 10V ceramic capacitor	Recommended
C4	4.7μF, 10V low-ESR ceramic capacitor	Required
D0	36V fast zener diode (ZSMB36)	Recommended
D1	General-purpose rectifier (IN4007)	Optional: For reverse-polarity protection.
LED1–LED8	LEDs for visual input status indication	Optional
R1	150Ω, 1/3W MELF resistor	Required
R _{INX}	2.2kΩ, 1/4W MELF resistor	Required
R _{REF}	15kΩ, 1/8W resistor	Required

Maxim Integrated | 11

型番

PART	TEMP RANGE	PIN-PACKAGE	CARRIER
MAX31915AUI+	-40°C to +125°C	38 TSSOP-EP*	Bulk
MAX31915AUI+T	-40°C to +125°C	38 TSSOP-EP*	Tape and reel

+は鉛(Pb)フリー/RoHS準拠パッケージを表します。

T = テープ&リール。

*EP = エクスポーズドパッド。

チップ情報

PROCESS: BiCMOS

パッケージ

最新のパッケージ図面情報およびランドパターン(フットプリント)は www.maximintegrated.com/jp/packaging を参照してください。なお、パッケージコードに含まれる「+」、「#」、または「-」はRoHS対応状況を表したものでしかありません。パッケージ図面はパッケージそのものに関するものでRoHS対応状況とは関係がなく、図面によってパッケージコードが異なることがある点に注意してください。

パッケージ タイプ	パッケージ コード	外形図 No.	ランド パターンNo.
38 TSSOP-EP	U38E+3	21-0714	90-0435

改訂履歴

版数	改訂日	説明	改訂ページ
0	12/14	初版	—
1	4/15	IECの図を修正、5VOUTの説明を追加	11-12



マキシム・ジャパン株式会社 〒141-0032 東京都品川区大崎1-6-4 大崎ニューシティ 4号館 20F TEL: 03-6893-6600

Maxim Integratedは完全にMaxim Integrated製品に組み込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。Maxim Integratedは随時予告なく回路及び仕様を変更する権利を留保します。「Electrical Characteristics (電気的特性)」の表に示すパラメータ値(min、maxの各制限値)は、このデータシートの他の場所で引用している値より優先されます。

Maxim Integrated 160 Rio Robles, San Jose, CA 95134 USA 1-408-601-1000

13