



# MAX2023の評価キット

Evaluates: MAX2023

## 概要

MAX2023の評価キット(EVキット)により、シングルおよびマルチキャリアの1500MHz~2300MHz GSM/EDGE、cdma2000®、およびWCDMAおよびベース基地アプリケーション用に設計されたダイレクトアップ変換(ダウン変換)の直交変調器(復調器) MAX2023の評価が容易になります。このキットは出荷時に完全実装および試験済みです。標準の50Ω SMAコネクタがEVキットの入力および出力ポートに備わっており、RF試験装置を使うテストベンチでの迅速で容易な評価が可能となります。このEVキットは鉛フリーおよびRoHSに準拠しています。

このドキュメントはデバイスの評価に必要な試験装置のリスト、機能を検証するための分かりやすい試験手順、EVキットの回路の説明、回路図、キットの部品表(BOM)、およびPCBの各層のアートワークを提供します。

cdma2000はTelecommunications Industry Associationの登録商標です。

## 特長

- ◆ 完全実装および試験済み
- ◆ 50ΩのSMAコネクタを入力および出力ポートに装備
- ◆ 1500MHz~2300MHzのRFレンジ
- ◆ ハイリニアリティおよび低ノイズ性能
- ◆ 広帯域のベースバンド入力/出力
- ◆ DC結合入力によって、ダイレクトDAC/ADCインタフェースを提供
- ◆ 鉛フリーおよびRoHS準拠

## 型番

PART	TEMP RANGE	IC PACKAGE
MAX2023EVKIT+	-40°C to +85°C	36 QFN-EP*

+は鉛フリーおよびRoHS準拠のEVキットであることを示しています。

\*EP = エクスポーズドパッド。

## 部品リスト

DESIGNATION	QTY	DESCRIPTION
C1, C6, C7, C10, C13	5	22pF ±5%, 50V C0G ceramic capacitors (0402) Murata GRM1555C1H220J
C2, C5, C8, C11, C12	5	0.1µF ±10%, 16V X7R ceramic capacitors (0603) Murata GRM188R71C104K
C3	1	8pF ±0.25pF, 50V C0G ceramic capacitor (0402) Murata GRM1555C1H8ROC
C9	1	2pF ±0.1pF, 50V C0G ceramic capacitor (0402) Murata GRM1555C1H2ROB
C14-C25	0	Not installed
J1-J6	6	PCB edge-mounted SMA RF connectors (flat-tab launch) Johnson 142-0741-856
J7, J8	2	Headers 1 x 3 (0.100 spacing 0.062in thick board)
L1-L4	0	Not installed
R1	1	432Ω ±1% resistor (0402) Any

DESIGNATION	QTY	DESCRIPTION
R2	1	562Ω ±1% resistor (0402) Any
R3	1	301Ω ±1% resistor (0402) Any
R4-R11	0	Not installed
TP1	1	Large test point for 0.062in PCB (red) Mouser 151-107-RC
TP2	1	Large test point for 0.062in PCB (black) Mouser 151-103-RC
TP3, TP4	2	Large test point for 0.062in PCB (white) Mouser 151-101-RC
U1	1	Mod/Demod IC (6mm x 6mm, 36-pin QFN exposed paddle) Maxim MAX2023ETX+ <b>Note: U1 has an exposed paddle conductor that requires it to be solder attached to a grounded pad on the circuit board to ensure a proper electrical/thermal design.</b>



# MAX2023の評価キット

## 部品メーカー

SUPPLIER	PHONE	WEBSITE
Johnson	507-833-8822	www.johnsoncomponents.com
M/A-COM	800-366-2266	www.macom.com
Murata	770-436-1300	www.murata.com

注：これらの部品メーカーにお問い合わせする際には、MAX2023を使用していることをお知らせください。

## クイックスタート

MAX2023のEVキットは完全実装済みで出荷時試験済みです。アップコンバータとして正しいデバイスの評価を行うためには、「接続と設定」の項の指示に従ってください。

### 必要な試験装置

この項ではアップコンバータとしてのMAX2023の動作を検証するために推奨する試験装置のリストを示します。それは指針としてのみ示すものであり、別の方法を取ることでも可能です。

- +5.0Vで350mAを供給可能なDC電源を1台
- 1GHz～3GHzの周波数帯で10dBmの出力パワーを供給可能な低ノイズRF信号発生器を1台(例、HP 8648)
- 位相がお互いに90度異なる、2.7V<sub>p-p</sub>差動振幅の2つの差動1MHz正弦波を生成可能なI/Q発生器を1台。
- 帯域幅が最低100MHzの4チャンネルオシロスコープを1台
- 低容量のオシロスコープのプロープ
- 100kHz～3GHzの周波数レンジのRFスペクトラムアナライザを1台(HP 8561E)
- RFパワーメータを1台(HP 437B)
- パワーセンサを1台(HP 8482A)

### 接続と設定

この項ではEVキットのアップコンバータとしての基本機能を試験するための順を追った指針を提供します。大きいVSWRの負荷を駆動して出力に損傷を与えることがないようにする一般的な注意は、すべての接続が完了しない間はDC電源またはRF信号発生器をオンにしないことです。

このアップコンバータの手順は1MHzのI/Qベースバンド入力信号の操作として、普通に行われる方法です。試験に使う周波数は対象システムの周波数計画に基づいて選択し、以下に示す手順に従ってください。試験の設定図に関しては図2を参照してください。

- 1) パワーメータを校正します。安全マージンを確保するために、最低+20dBm定格のパワーセンサを使用するか、またはパワーヘッドを保護するために、必要に応じてパディングを使用します。
- 2) RF信号発生器のSMAケーブルのDUT側に3dBのパッドを接続します。このパッドによってVSWRが改善され、不整合によるエラーが小さくなります。
- 3) 以下に従って、パワーメータを使ってRF信号発生器を設定します。
  - LO信号源：1850MHzで0dBmをDUTに入力（これは3dBパッドの前では約3dBmです）します。次のようにして、オシロスコープを使って、ベースバンドI/Q差動信号入力を校正します。
    - I+、I-、Q+、およびQ-がすべて50Ωのシングルエンド出力の信号源を使用します。I+/I-ポートおよびQ+/Q-ポートに50Ωの差動負荷を接続します。50Ωの差動負荷への電圧が2.7V<sub>p-p</sub>差動となるように電圧を設定します。50Ωの差動負荷を外します。DUTのI+/I-およびQ+/Q-ポートのインピーダンスはステップ10の差動負荷になることに留意してください。
- 4) 信号発生器の出力をディセーブルにします。
- 5) I/Q信号源を差動I/Qポートに接続します。
- 6) LO信号源をEVキットのLO入力に接続します。
- 7) RFポートに接続される3dBパッドおよびケーブルの損失を測定します。損失は周波数依存であるため、1850MHz (RF周波数)で試験します。この損失をすべての出力パワー/利得の計算でオフセットとして使用します。
- 8) この3dBのパッドをEVキットのRFポートコネクタに接続して、ケーブルをパッドとスペクトラムアナライザの間に接続します。
- 9) DC電源を+5.0Vに設定し、可能なら電流制限を350mA程度に設定します。その出力電圧はオフにして電源をEVキットに接続します(可能なら電流計を通します)。電源をオンにします。EVキット端で+5.0Vとなるように電源を調整します。デバイスに電流が流れていれば、電流計の両端間には電圧降下が生じます。
- 10) LOおよびI/Qソースをオンにします。

### ダイレクトアップコンバータの試験

スペクトラムアナライザのセンタとスパンをそれぞれ1850MHzと5MHzに設定します。LOのリーケージが1850MHzに現れ、1849MHzと1851MHzに2つの側帯波(LSBとUSB)があります。その側帯波の1つが選択

されるRF信号で、もうひとつがイメージです。QチャンネルがIチャンネルから90度進んでいるかまたは90度遅れているかに応じて、どちらの側帯波が選択されどちらが排除されるかが決まります。側帯波が所望の側帯波に比べておよそ45dB抑圧されていることに注目しましょう。所望の側帯波のパワーレベルはおよそ+3dBm (3dBのパッド損失を加えて+6dBmの出力パワー)になるはずですが、IとQ入力に位相および振幅の差があると、側帯波抑圧の性能が悪化します。スペクトラムアナライザの較正されていない絶対振幅精度は一般に±1dBより良くないことに注意してください。

## 詳細

MAX2023はベースバンドから1500MHz~2300MHzのRFへのアップ変換、または1500MHz~2300MHzからベースバンドへのダウン変換用として設計されています。アプリケーションにはマルチキャリアの1500MHz~2300MHzのGSM/EDGE、cdma2000、およびWCDMAがあります。ダイレクトアップ変換(ダウン変換)方式は多くの利点があります。それは送信器(受信器)コスト、部品数、および電力消費が従来のヘテロダイン変換システムに比べて大幅に削減されるからです。

MAX2023は内蔵バラン、LOバッファ、位相分割器、2個のLOドライバンプ、2個の整合2重バランス受動ミキサ、および広帯域直交結合器を集積化しています。MAX2023の高線形ミキサは、このデバイスの同相および直交チャネルマッチングと合わさって、このデバイスが優れたダイナミックレンジ、ACLR、1dBの圧縮ポイント、およびLOおよび側帯波抑圧特性を備えることを可能としています。これらの機能によって、MAX2023はcdma2000やWCDMAのようなマルチキャリア生成に最適となっています。

MAX2023のEVキット回路によって完全な解析と簡単なデザインインが可能です。

## 電源デカップリング用コンデンサ

MAX2023はさまざまなV<sub>CC</sub>端子を使用する幾つかのRF処理段を備えています。各V<sub>CC</sub>端子はデカップリング機能を内蔵していますが、各端子の外部での干渉が、利得、リニアリティ、キャリア抑圧、および出力パワーを悪化させます。正しく電源をバイパスすることは高周波回路の安定性を得るために必須です。

C1、C6、C7、C10、およびC13は22pFの電源デカップリングコンデンサであり、高周波ノイズをフィルタするために使われます。C2、C5、C8、C11、およびC12はそれより大きい0.1μFのコンデンサであり、電源の低周波ノイズを排除するために使われます。

## DCブロッキングコンデンサ

MAX2023はRF出力とLO入力にバランを内蔵しています。これらの入力はDCでは、ほぼ0Ωの抵抗であるため、外部バイアスが、じかにグラウンドにシャントされること

を防ぐためにDCブロッキングコンデンサのC3とC9が使われます。

## LOバイアス

内蔵LOバッファのバイアス電流は抵抗R1 (432Ω ±1%)で設定されます。抵抗R2 (562Ω ±1%)とR3 (301Ω ±1%)がLOドライバンプのバイアス電流を設定します。R1、R2、およびR3の値を大きくすると、電流が減りますが、デバイスの性能レベルは下がります。R1、R2、およびR3の値を2倍にすると、総合電流はおよそ140mA減少しますが、OIP3はおよそ6dB悪化します。

## IFバイアス

LOのリーケージをゼロにすることは通常外付けの駆動用DACを調整することで達成されますが、これはコモンモード電圧にオフセットを生成してI+~I-およびQ+~Q-の不平衡を補償することで行われます。

上述の方法が使えない場合のために、このEVキットにはLOリーケージをゼロにする機能が追加されています。この追加機能をイネーブルとするためには、最初に8kΩの抵抗をR8~R11 (回路の詳細は図3を参照してください)に取り付けてください。BB信号のクロス結合を最小化するためには、C22~C25にバイパスコンデンサの追加を検討してください。この方法を有効にするためには、8kΩのインジェクション抵抗と分圧回路を形成させるために、4つのベースバンド入力のすべてに現れるDC結合のソースインピーダンス(通常50Ω)が必要です。J7のピン1をJ7のピン2に接続するにはシャントを使用し、かつJ8のピン1をJ8のピン2に接続するためには、2番目のシャントを使用してください。2つのDC電源を0Vに設定して、その1つをQBIAS (TP4)に、そしてもう1つをIBIAS (TP3)に接続してください。RFポートからのLOのリーケージレベルを観測して、ゆっくりとQBIASを正の方向に設定して、LOリーケージが増加するか、減少するかを観測してください。LOリーケージが減少するならば、オフセットの極性は正しくなっています。LOリーケージが増えるようならば、QBIASを負に調整するか、またはJ8のシャントをピン2からピン3に移動することができます。IBIAS (TP3)電源に関しても、同じ調整と方法を実行してください。QBIASとIBIASを最適化すると、LOリーケージを調整してゼロにすることができます。

## 外部ダイプレクサ

RFポートでのLOのリーケージはIおよびQポートにDCオフセットを与えて-80dBmを下回るレベルにゼロ化することができます。しかし、RFポートでゼロにすることは適正でない終端のI/Q IFインタフェースとなることとの妥協となります。I/Qポートを駆動用DAC回路に整合する注意が必要です。整合されていない場合、LOの2次項(2f<sub>LO</sub>)は、変調器のI/Q入力ポートに漏れて戻り、そこで内部のLO信号とミックスされて、RF出力にさらにLOリーケージが生成されます。このリーケージがLOのゼロ

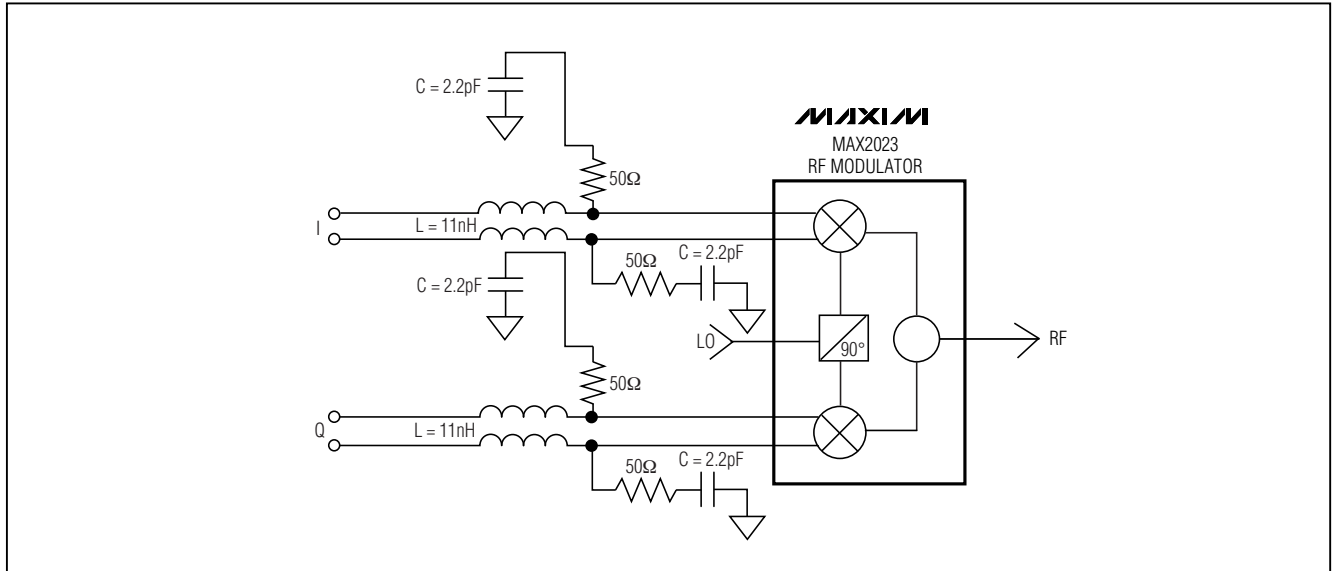


図1. GSM 1800/1900アプリケーション用のダイプレクサネットワークの例

化に実質的に影響します。それに加えて、I/Q IFポートに反射するLO信号がゼロ化を乱す残留DC項を生成します。

図1に示すように、I+、I-、Q+、Q-ポートのおおのにおのRC終端を施すと、温度、LO周波数、およびベースバンドの駆動条件が変わっても、RFポートに現れるLOリーケージの量が減少します。 $f_{LO}$ と $2f_{LO}$ のリーケージが十分に除去されるように50Ωに抵抗値を選んだコーナー周波数の $1 / (2\pi RC)$ としても、最高ベースバンド周波数でのベースバンド応答の平坦性には影響しないことに注意してください。I+/I-とQ+/Q-における共通モードの $f_{LO}$ と $2f_{LO}$ 信号は、実質的にRC回路網として見るため、 $25\Omega$  ( $R/2$ )で終端されたこととなります。RC回路網は $2f_{LO}$ と $f_{LO}$ のリーケージを吸収するための経路を提供し、他方、インダクタは $f_{LO}$ と $2f_{LO}$ でハイインピーダンスとなりダイプレクシングプロセスに役立ちます。

MAX2023のEVキットには必要に応じてダイプレクサ回路をインストールすることができる柔軟性が備わっています。EVキットの回路図に関する詳細は図3を参照してください。

## レイアウトについて

MAX2023の評価キットはボードレイアウトの指針とすることができます。熱設計には十分な配慮をして、部品はICに近づけて配置します。MAX2023のパッケージのエクスポートパッド(EP)は熱をデバイスから伝導し、グランドプレーンへの低インピーダンスの電氣的接続を提供します。EPは、低熱抵抗および低電氣的インピーダンスで、PCBのグランドプレーンに接続しなければなりません。理想的には、これはパッケージの背面をPCBの表面層のグランドプレーンにじかに半田付けすることによって達成されます。別の方法として、EPの下にじかにメッキしたビアアレイを使用してEPを内部または裏側のグランドプレーンに接続します。MAX2023のEVキットはEPを裏側のグランドプレーンに接続するのに、9個の等間隔に配置された直径0.016インチのメッキされたスルーホールを用いています。

グランドプレーンとの間隔によりますが、IF経路の大きな表面実装パッドは寄生シャント容量を削減するためにその下の部分のグランドプレーンを削除する必要があるかもしれません。

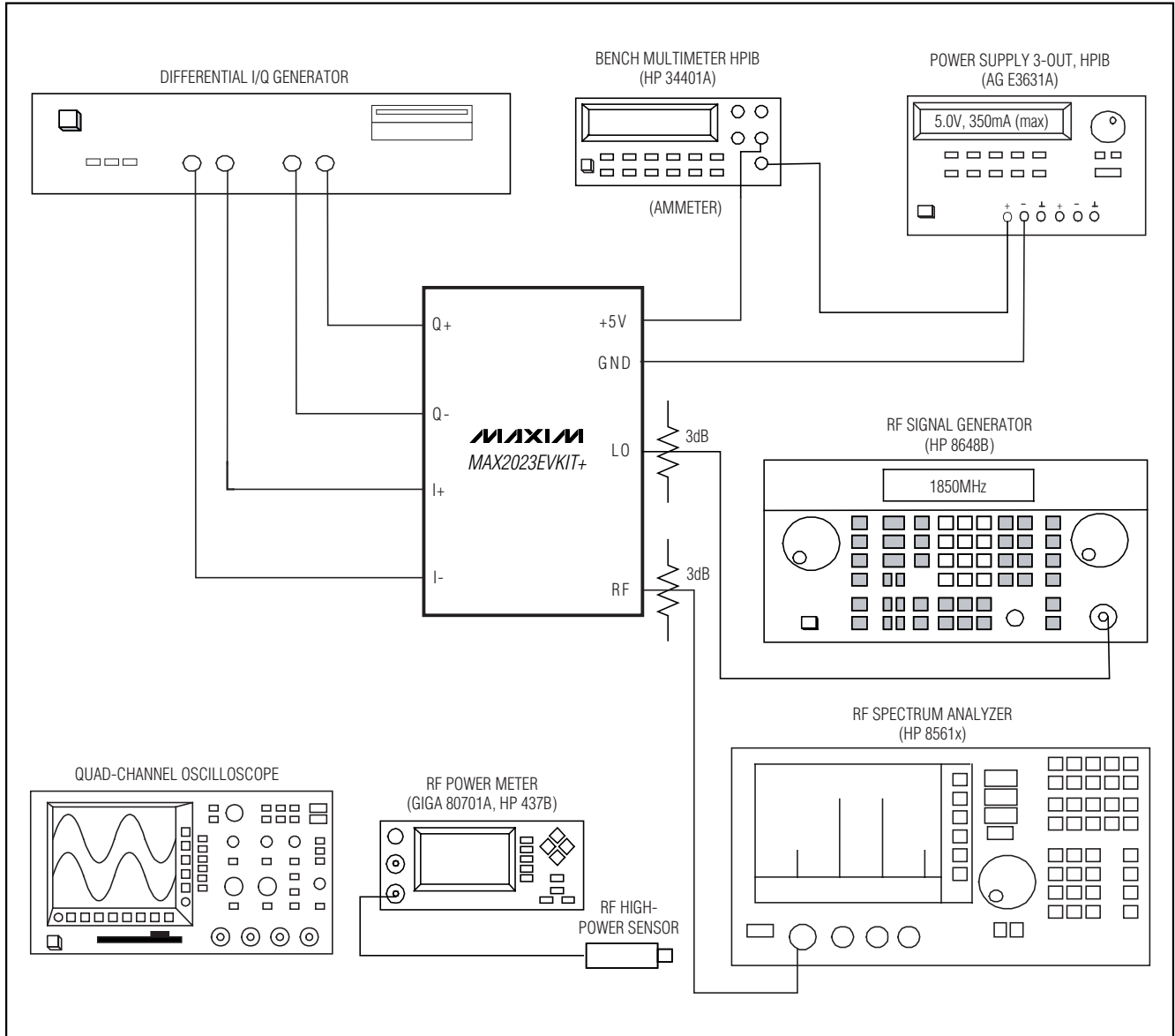


図2. 試験構成の図

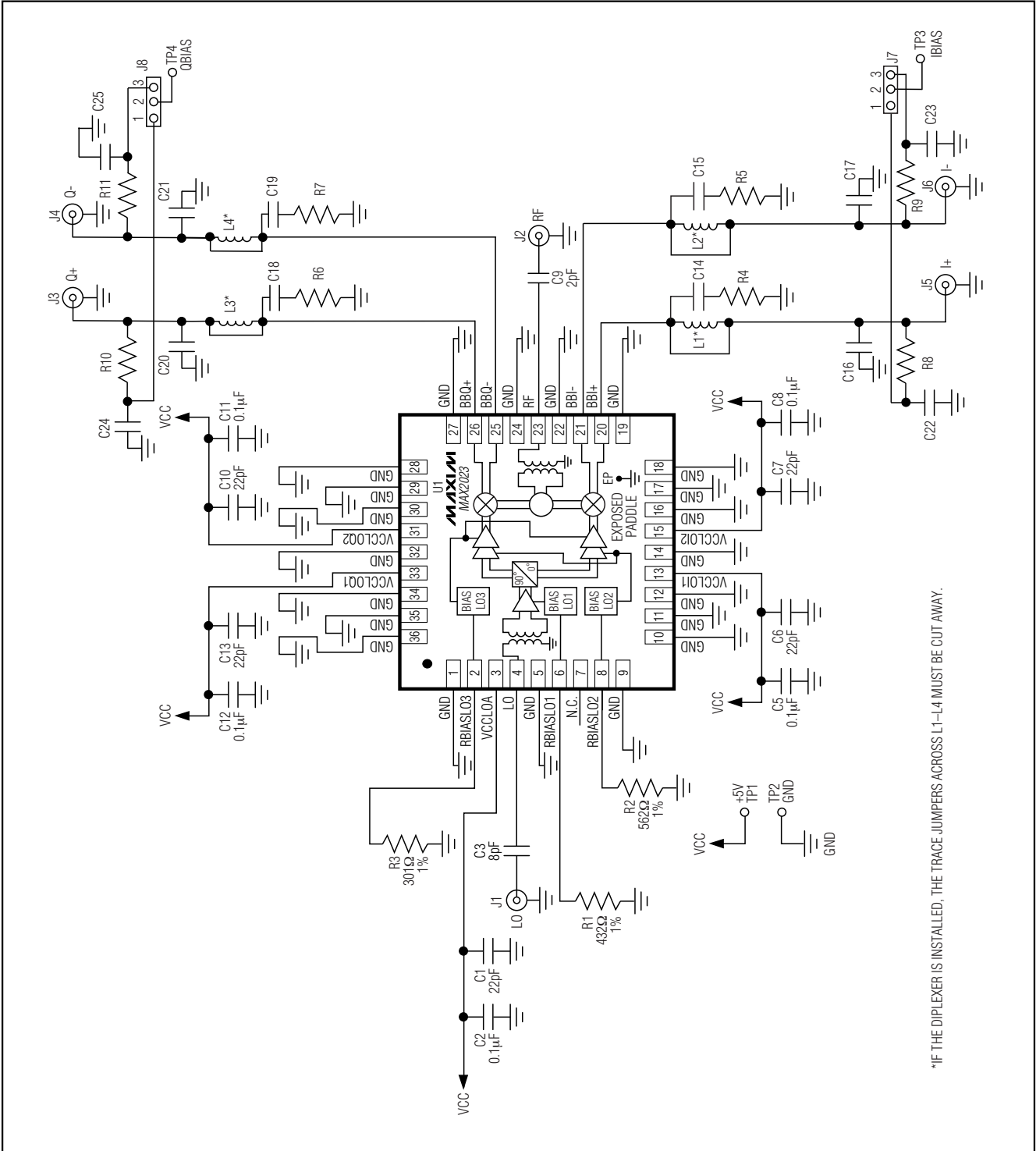


図3. MAX2023のEVキット回路図

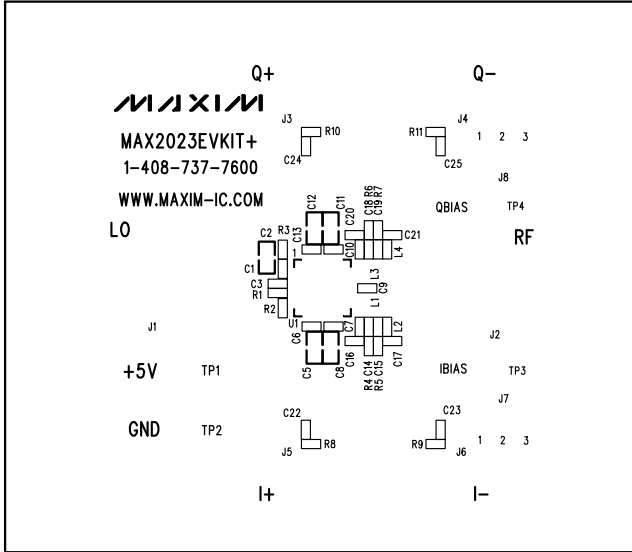


図4. MAX2023のEVキットのPCBレイアウト—表面層のシルクスクリン

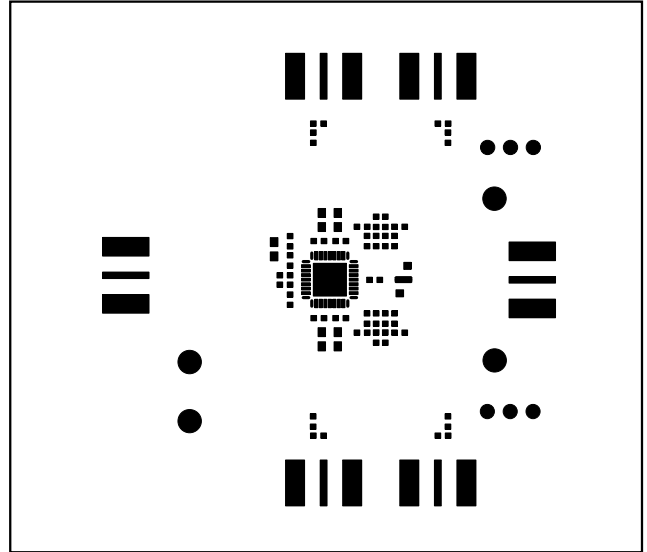


図5. MAX2023のEVキットのPCBレイアウト—表面層の半田マスク

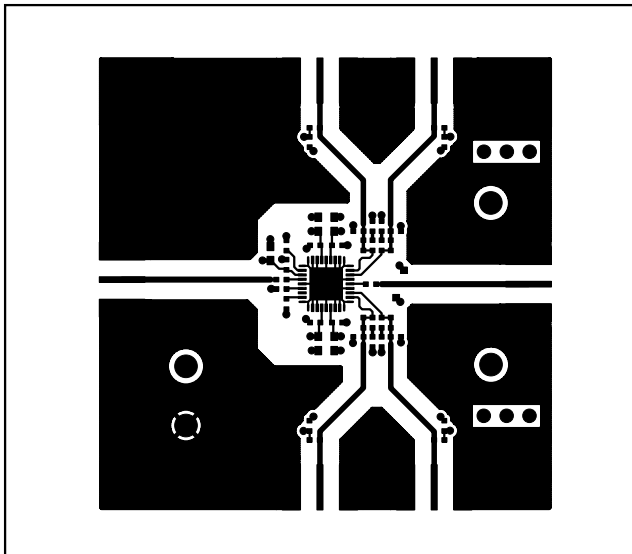


図6. MAX2023のEVキットのPCBレイアウト—表面層のメタル

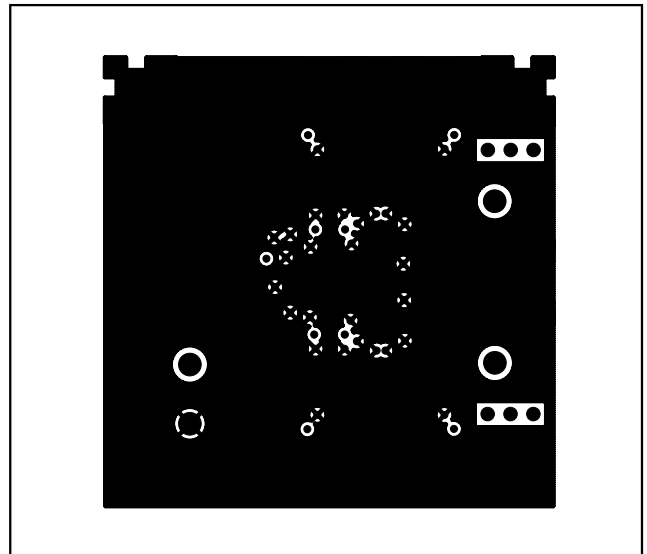


図7. MAX2023のEVキットのPCBレイアウト—第2内層 (GND)

# MAX2023の評価キット

Evaluates: MAX2023

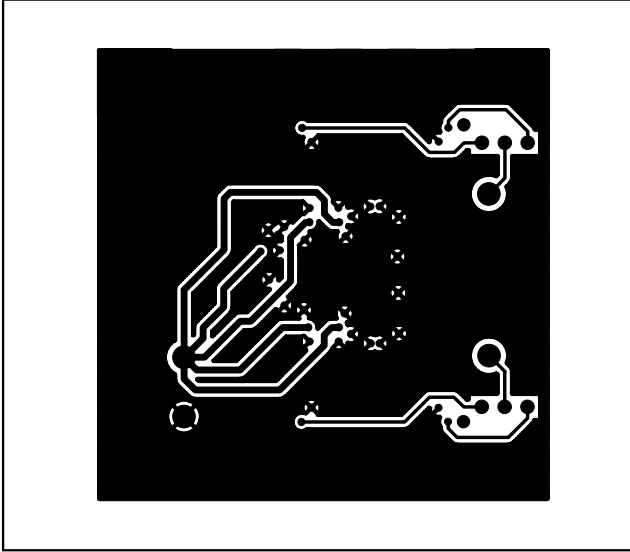


図8. MAX2023のEVキットのPCBレイアウト—第3内層 (ルート)

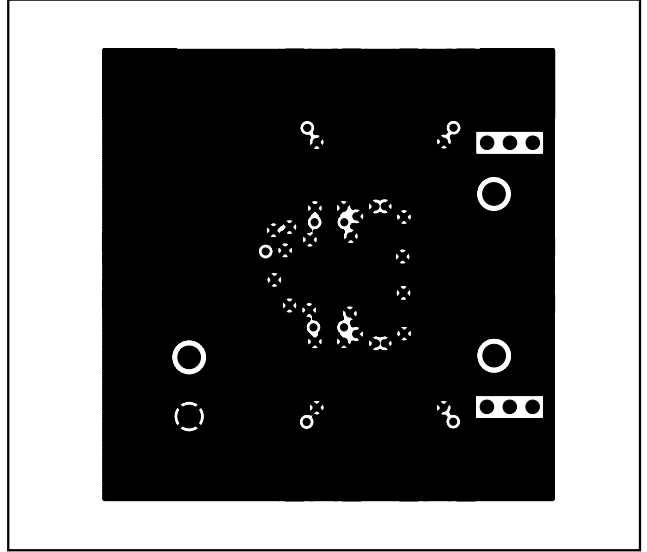


図9. MAX2023のEVキットのPCBレイアウト—裏面層(メタル)

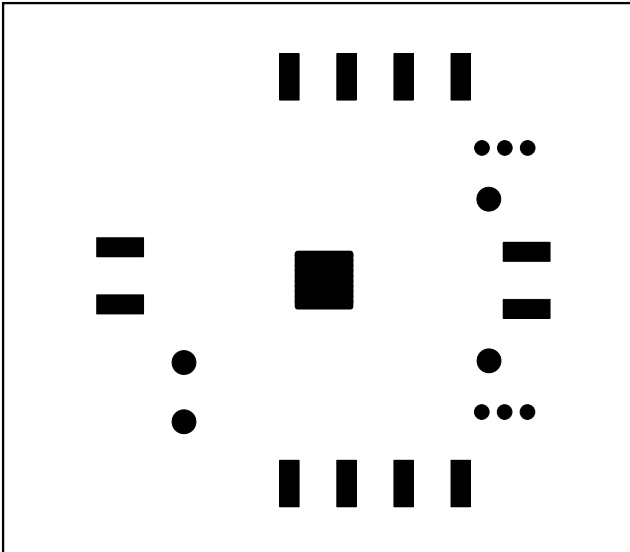


図10. MAX2023のEVキットのPCBレイアウト—裏面層の半田マスク

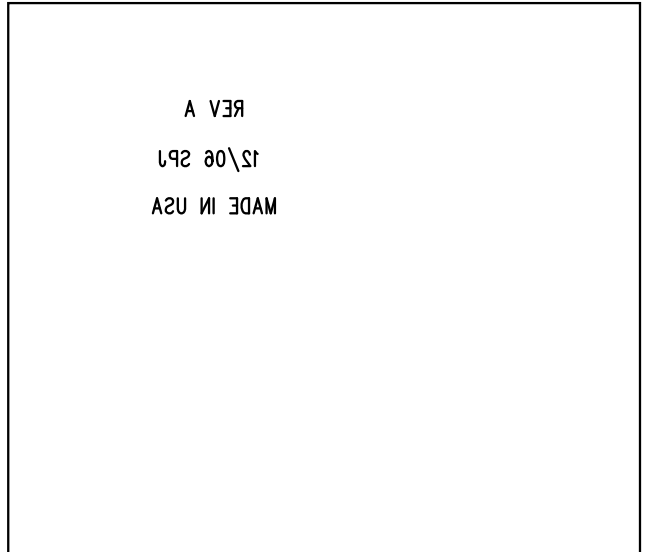


図11. MAX2023のEVキットのPCBレイアウト—裏面層のシルクスクリーン

## マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)  
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

8 \_\_\_\_\_ **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600**

© 2007 Maxim Integrated Products

**MAXIM** is a registered trademark of Maxim Integrated Products, Inc.