

## MAX20021/MAX20022

## 車載、クワッド、低電圧 ステップダウンDC-DCコンバータ

### 概要

パワーマネジメントIC (PMIC)のMAX20021/MAX20022は、4つの低電圧、高効率、ステップダウンDC-DCコンバータを備えています。4つの出力はそれぞれ、1.0V~4.0Vに出荷時または抵抗プログラム可能で、最大1.0Aの電流を供給可能です。これらのPMICは、3.0V~5.5Vで動作するため、車載のポイントオプロードおよびポストレギュレーションアプリケーションに最適です。

各PMICは、固定周波数PWMモード動作を備え、スイッチング周波数は2.2MHzまたは3.2MHzです。高周波動作によって、オールセラミックコンデンサの設計と小型外付け部品の使用が可能です。低抵抗の内蔵スイッチによって、クリティカルインダクタンスを最小限に抑える一方で、重負荷で高効率を実現し、ディスクリーツソリューションに比べてレイアウトの作業が非常に簡素化されます。内部電流検出およびループ補償によって、基板スペースとシステムコストが削減されます。

各PMICは、スペクトラム拡散オプションを提供し、放射妨害波を低減します。4つのバックコンバータのうち2つは、内部クロックの180°逆位相で動作します。この機能によって、必要な入力容量が低減し、EMIも改善されます。4つのバックコンバータはすべて、AM帯域外において一定PWMモードで動作します。これらのPMICは、SYNC入力を提供し、外部クロックに同期します。

各PMICは、個別のイネーブル入力とパワーグッド/リセット出力、および出荷時プログラム可能なRESET時間を提供します。

これらのPMICは、入力過電圧保護、入力低電圧監視、入力低電圧ロックアウト、サイクル単位の電流制限、および過熱シャットダウンなど、複数の重要な保護機能を提供しています。入力低電圧監視は、入力がUVMスレッショルドを下回るとPG<sub>-</sub>をローに駆動することによって、電圧低下状態を示します。

MAX20021/MAX20022 PMICは、エクスポーズドパッドを備えた28ピンTQFNパッケージで提供され、-40°C ~ +125°Cの自動車用温度範囲での動作が保証されています。

### アプリケーション

- 車載用
- 産業用

型番/選択ガイドはデータシートの最後に記載されています。

関連部品およびこの製品とともに使用可能な推奨製品については、[japan.maximintegrated.com/MAX20021.related](http://japan.maximintegrated.com/MAX20021.related)を参照してください。

19-6628; Rev 1; 4/13

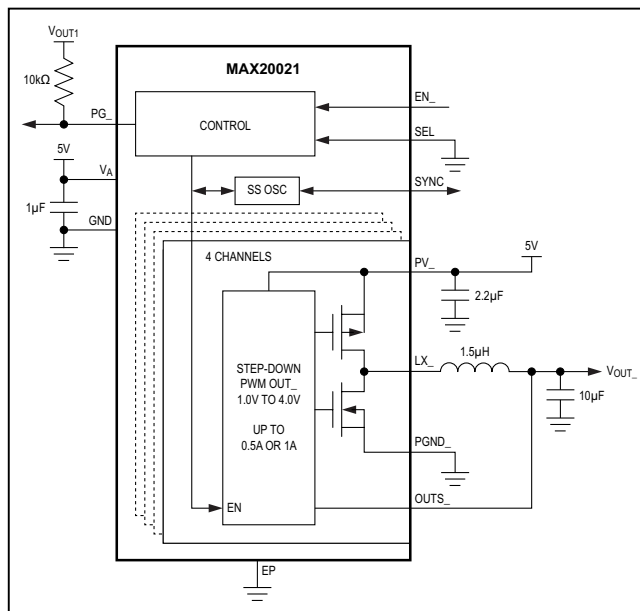
本データシートは日本語翻訳であり、相違及び誤りのある可能性があります。設計の際は英語版データシートを参照してください。

価格、納期、発注情報についてはMaxim Direct (0120-551056)にお問い合わせいただくか、Maximのウェブサイト ([japan.maximintegrated.com](http://japan.maximintegrated.com))をご覧ください。

### 利点および特長

- FET内蔵のクワッドステップダウンDC-DCコンバータ
- 動作電源電圧：3.0V~5.5V
- 固定または可変出力電圧：1.0V~4.0V
- スwitching周波数：2.2MHz (MAX20022)または3.2MHz (MAX20021)
- 各最大1A供給可能な4チャンネル
- 車載用EMI性能を改善する設計
  - 強制PWM動作
  - 180°逆位相の2チャンネル
  - SYNC入力
  - スペクトラム拡散オプション
- ソフトスタートと電源シーケンスによって突入電流を低減
- 個別のイネーブル入力とパワーグッド出力によってシーケンスを簡素化
- 0V/UV入力電圧監視
- 過熱および短絡保護
- 28ピンTQFN-EPパッケージ(5mm x 5mm x 0.8mm)
- 動作温度範囲：-40°C ~ +125°C

### 簡略ブロック図



Absolute Maximum Ratings

PV <sub>-</sub> to PGND <sub>-</sub> .....	-0.3V to +6.0V	ESD <sub>HB</sub> .....	±2kV
V <sub>A</sub> to GND.....	-0.3V to +6.0V	ESD <sub>MM</sub> .....	±200V
OUTS <sub>-</sub> , EN <sub>-</sub> , PG <sub>-</sub> , SYNC, SEL to GND.....	-0.3V to V <sub>A</sub> + 0.3V	Operating Temperature Range.....	-40°C to +125°C
PV <sub>-</sub> to PV <sub>-</sub> .....	-0.3V to +0.3V	Junction Temperature.....	+150°C
PGND <sub>-</sub> to GND.....	-0.3V to +0.3V	Storage Temperature Range.....	-65°C to +150°C
LX <sub>-</sub> to PGND.....	-1.0V to PV <sub>-</sub> + 0.3V	Lead Temperature (soldering, 10s).....	+300°C
LX <sub>-</sub> Continuous RMS Current.....	2.0A	Soldering Temperature (reflow).....	+260°C
Output Short-Circuit Duration.....	Continuous		
Continuous Power Dissipation (T <sub>A</sub> = +70°C) TQFN (derate 28.6mW/°C above +70°C).....	2285mW		

Package Thermal Characteristics (Note 1)

TQFN  
 Junction-to-Ambient Thermal Resistance (θ<sub>JA</sub>) .....35°C/W      Junction-to-Case Thermal Resistance (θ<sub>JC</sub>).....3°C/W

**Note 1:** Package thermal resistances were obtained using the method described in JEDEC specification JESD51-7, using a four-layer board. For detailed information on package thermal considerations, refer to [japan.maximintegrated.com/thermal-tutorial](http://japan.maximintegrated.com/thermal-tutorial).

*Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.*

Electrical Characteristics

(V<sub>A</sub> = V<sub>PV1</sub> = V<sub>PV2</sub> = V<sub>PV3</sub> = V<sub>PV4</sub> = 5.0V; T<sub>A</sub> = T<sub>J</sub> = -40°C to +125°C, unless otherwise noted. Typical values are at T<sub>A</sub> = +25°C under normal conditions, unless otherwise noted.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNIT		
<b>GENERAL</b>								
Supply Voltage Range	V <sub>PV-</sub>	Fully operational	3.0		5.5	V		
Supply Current	I <sub>PV0</sub>	No load, no switching, V <sub>EN1</sub> = V <sub>EN2</sub> = V <sub>EN3</sub> = V <sub>EN4</sub> = V <sub>PV-</sub>	2.5	3.8	5	mA		
Shut-Off Current	I <sub>VPSD</sub>	V <sub>EN1</sub> = V <sub>EN2</sub> = V <sub>EN3</sub> = V <sub>EN4</sub> = V <sub>GND</sub>	T <sub>A</sub> = +25°C		0.1	2	µA	
			T <sub>A</sub> = +125°C		2			
Overvoltage Threshold		Rising	5.6	5.8	6	V		
		Hysteresis	0.1					
Undervoltage Monitor Threshold		UVM option enabled	V <sub>PV-</sub> falling		4.15	4.3	4.45	V
			V <sub>PV-</sub> hysteresis		0.1			
UVLO Threshold		V <sub>PV-</sub> falling	2.68			V		
		V <sub>PV-</sub> rising	3.0					
PWM Switching Frequency	f <sub>SW</sub>	Switching frequency = 2.2MHz (see the <i>Selector Guide</i> )	2.0	2.2	2.4	MHz		
		Switching frequency = 3.2MHz (see the <i>Selector Guide</i> )	3.0	3.2	3.4			
Spread Spectrum	Df/f	Spread-spectrum option = enabled (see the <i>Selector Guide</i> )	+3			%		

## Electrical Characteristics (continued)

( $V_A = V_{PV1} = V_{PV2} = V_{PV3} = V_{PV4} = 5.0V$ ;  $T_A = T_J = -40^\circ\text{C}$  to  $+125^\circ\text{C}$ , unless otherwise noted. Typical values are at  $T_A = +25^\circ\text{C}$  under normal conditions, unless otherwise noted.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNIT
SYNC Input Frequency Range	$f_{\text{SYNC}}$	PWM switching frequency = 2.2MHz (see the <i>Selector Guide</i> )	1.7		2.5	MHz
		PWM switching frequency = 3.2MHz (see the <i>Selector Guide</i> )	2.8		3.5	
<b>OUT1, OUT2, OUT3, OUT4—SYNCHRONOUS STEP-DOWN DC-DC CONVERTERS</b>						
Fixed DC Output Accuracy		$I_{\text{LOAD}} = 0\text{mA}$		+1.5		%
		$I_{\text{LOAD}} = 0\text{mA}$ to $I_{\text{MAX}}$	-3		+3	
FB DC Set-Point Accuracy	$V_{\text{SFB}_-}$	MAX20022	$I_{\text{LOAD}} = 0\text{mA}$	1015		mV
			$I_{\text{LOAD}} = 0\text{mA}$ to $I_{\text{MAX}}$	970	1030	
Load Regulation		$I_{\text{LOAD}} = I_{\text{MAX}}$		-1.5	-2.5	%
Line Regulation		$I_{\text{LOAD}} = I_{\text{MAX}}/2$ , $V_{\text{PV}_-} = 4.5\text{V}$ to $5.5\text{V}$		+0.3		%
pMOS On-Resistance		$V_{\text{PV}_-} = 5.0\text{V}$ , $I_{\text{LX}_-} = 0.2\text{A}$		125	250	m $\Omega$
nMOS On-Resistance		$V_{\text{PV}_-} = 5.0\text{V}$ , $I_{\text{LX}_-} = 0.2\text{A}$		100	200	m $\Omega$
pMOS Current-Limit Threshold	$I_{\text{LIM}}$	1.0A channel output (see the <i>Selector Guide</i> )	1.4	1.65	2	A
		0.5A channel output (see the <i>Selector Guide</i> )	0.8	1.1	1.5	
Soft-Start Ramp Time				3272		Cycles
OUTS Leakage Current	$I_{\text{B\_OUTS}}$	Externally adjustable output		20		nA
LX Leakage Current		$V_{\text{PV}_-} = 5.0\text{V}$ , $\text{LX}_- = \text{VPGND}_-$ or $\text{V}_{\text{PV}_-}$		0.1		$\mu\text{A}$
Minimum On-Time				45	66	ns
LX Rise/Fall Time				4		ns
Duty Cycle Range					100	%
OUTS_ Discharge Resistance		$V_{\text{EN}_-} = \text{V}_{\text{GND}}$		35		$\Omega$
OUT1, OUT2 Phasing		(Note 3)		0		Degrees
OUT3, OUT4 Phasing		(Note 3)		180		Degrees
<b>THERMAL OVERLOAD</b>						
Thermal-Shutdown Temperature		$T_J$ rising (Note 4)		+185		$^\circ\text{C}$
Hysteresis		(Note 4)		15		$^\circ\text{C}$
<b>OUTPUT POWER-GOOD INDICATORS (PG_)</b>						
Output Overvoltage Threshold		$V_{\text{OUT}}$ rising (percentage of nominal output)	106	110	114	%
Output Undervoltage Threshold		$V_{\text{OUT}}$ falling (percentage of nominal output)	92.5	94	96	%
		$V_{\text{OUT}}$ rising (percentage of nominal output)	93.5	95	97	

**Electrical Characteristics (continued)**

( $V_A = V_{PV1} = V_{PV2} = V_{PV3} = V_{PV4} = 5.0V$ ;  $T_A = T_J = -40^\circ\text{C}$  to  $+125^\circ\text{C}$ , unless otherwise noted. Typical values are at  $T_A = +25^\circ\text{C}$  under normal conditions, unless otherwise noted.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNIT
UV/OV Propagation Delay				15		$\mu\text{s}$
PG_ Output High Leakage Current				0.1		$\mu\text{A}$
PG_ Output Low Level		$V_{PV\_} = 3.0V$ , sinking 3mA			0.22	V
<b>ENABLE INPUTS (EN_)</b>						
Input High Level		$V_{PV\_} = 5.0V$ , $V_{EN\_}$ rising	0.7	1.0	1.3	V
Hysteresis		$V_{PV\_} = 5.0V$ , $V_{EN\_}$ falling		50		mV
Pulldown Resistance				100		k $\Omega$
<b>DIGITAL INTERFACE (SYNC, SEL)</b>						
Input Voltage High	$V_{INH}$		1.5			V
Input Voltage Low	$V_{INL}$				0.5	V
Input Voltage Hysteresis				70		mV
Pulldown Resistance				100		k $\Omega$

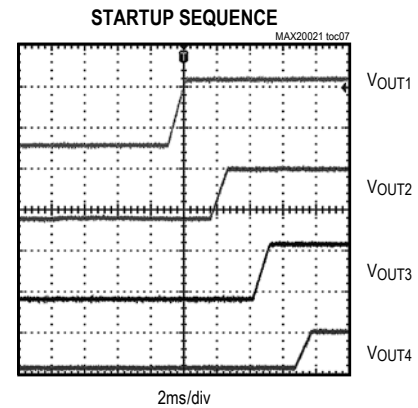
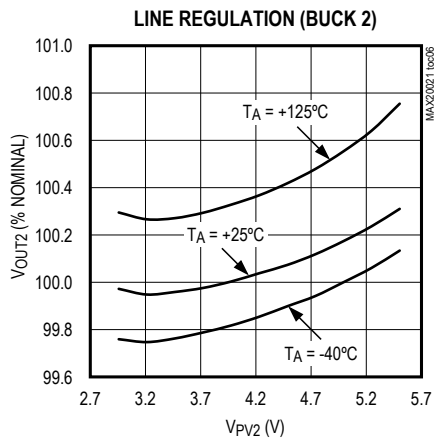
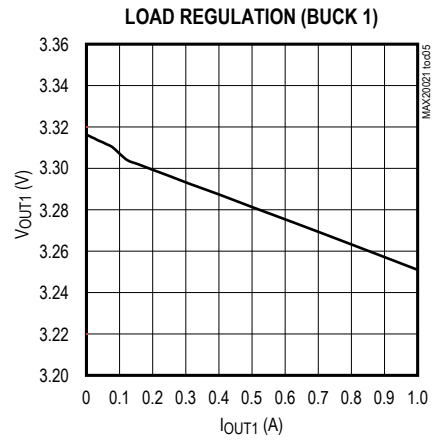
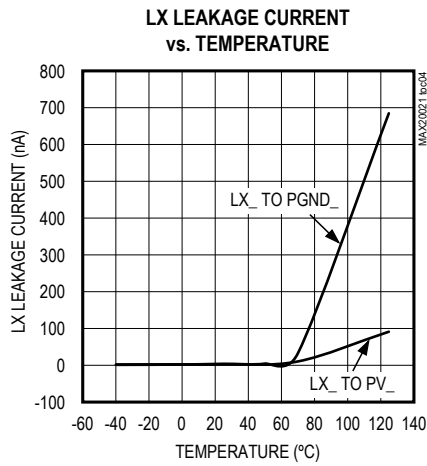
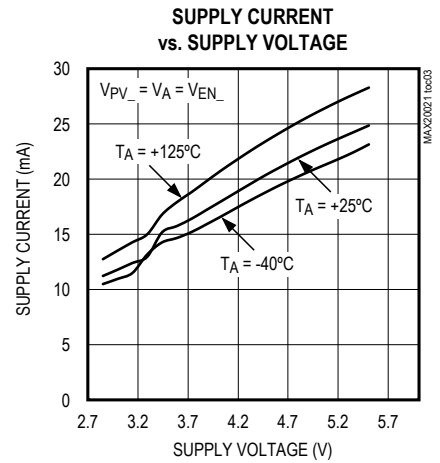
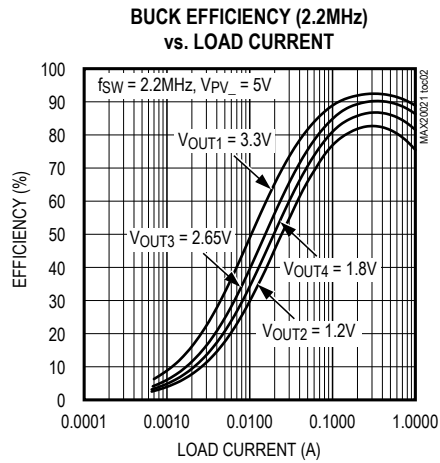
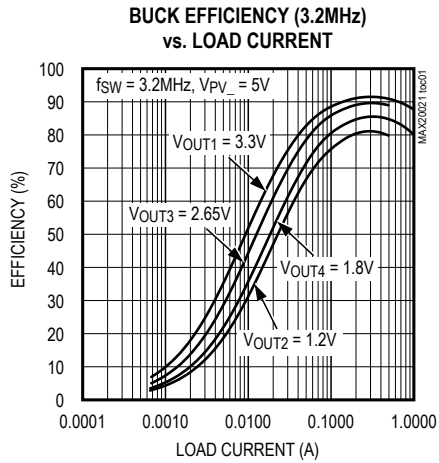
**Note 2:** All units are 100% production tested at  $+25^\circ\text{C}$ . All temperature limits are guaranteed by design.

**Note 3:** Phase measurement is in relation to the rising edge of  $V_{LX\_}$ .

**Note 4:** Guaranteed by design. Not production tested.

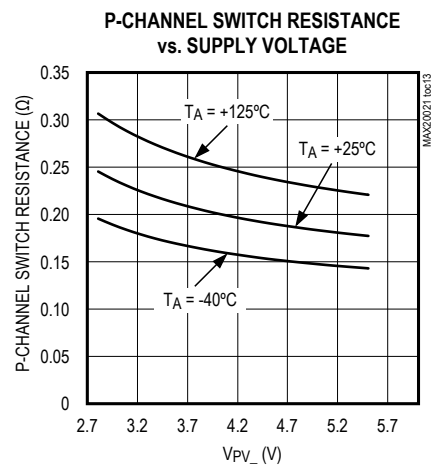
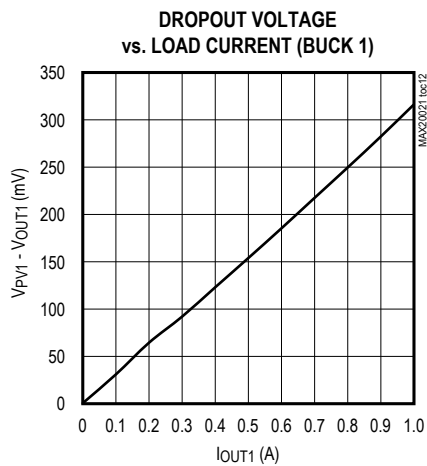
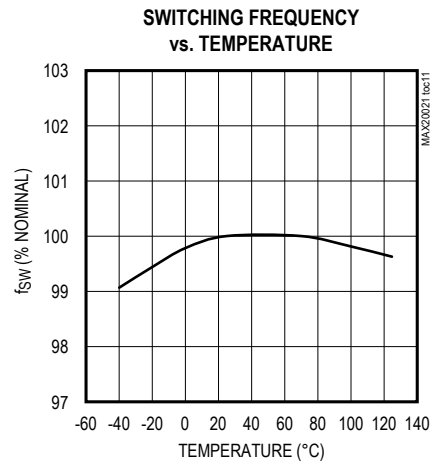
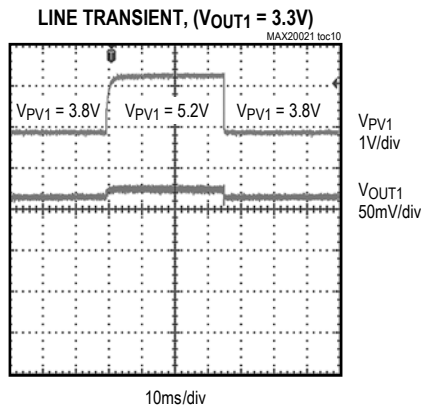
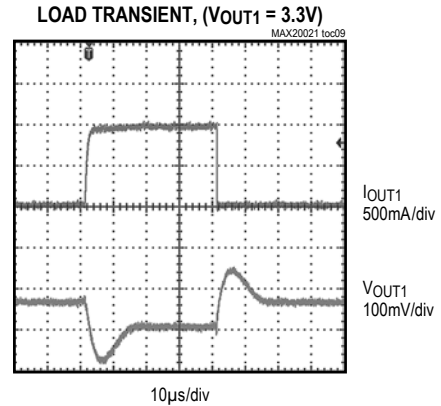
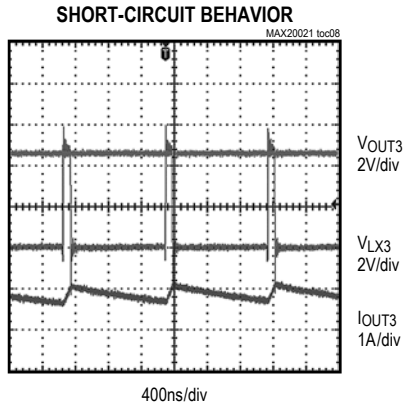
標準動作特性

( $V_A = V_{PV1} = V_{PV2} = V_{PV3} = V_{PV4} = 5.0V$ ;  $T_A = +25^\circ C$ , unless otherwise noted.)



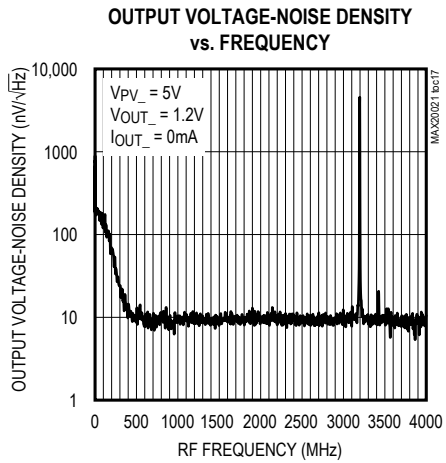
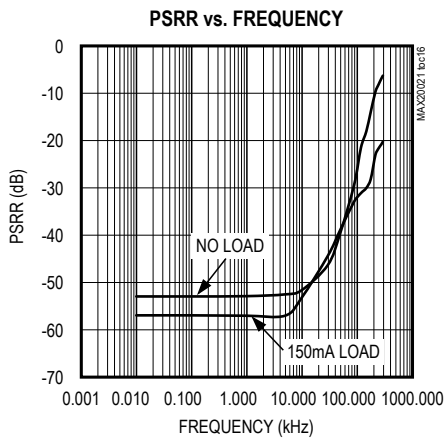
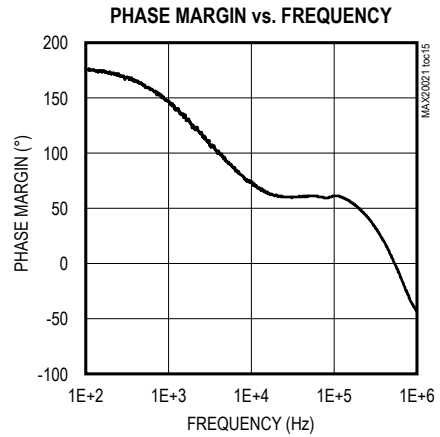
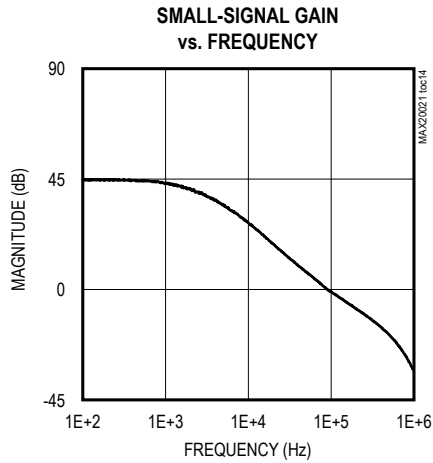
標準動作特性(続き)

( $V_A = V_{PV1} = V_{PV2} = V_{PV3} = V_{PV4} = 5.0V$ ;  $T_A = +25^\circ C$ , unless otherwise noted.)

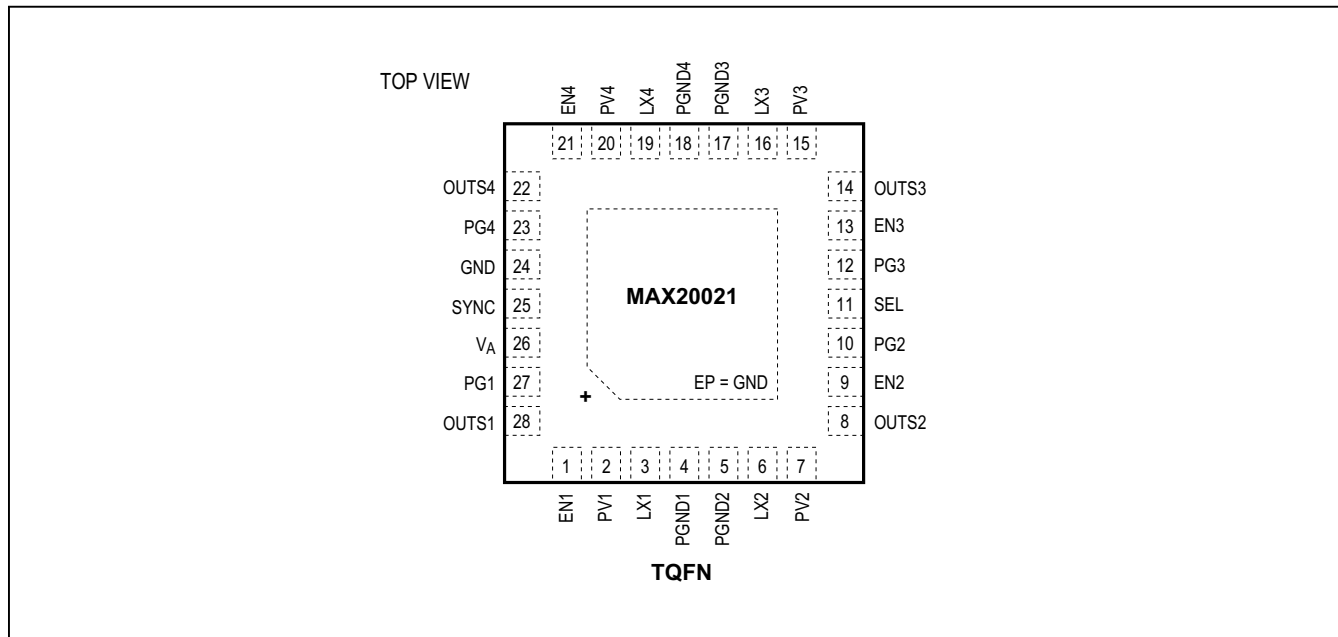


標準動作特性(続き)

( $V_A = V_{PV1} = V_{PV2} = V_{PV3} = V_{PV4} = 5.0V$ ;  $T_A = +25^\circ C$ , unless otherwise noted.)



ピン配置



端子説明

端子	名称	機能
1	EN1	バックコンバータ1のアクティブハイのデジタルイネーブル入力。EN1をハイに駆動するとバックコンバータ1がイネーブルされます。
2	PV1	バックコンバータ1の電圧入力。できる限りデバイスに近い位置で、PV1とPGND1間に2.2μFまたはそれ以上のセラミックコンデンサを接続してください。
3	LX1	バックコンバータ1のスイッチング端子。デバイスがオフのとき、LX1はハイインピーダンスです。
4	PGND1	バックコンバータ1の電源グランド
5	PGND2	バックコンバータ2の電源グランド
6	LX2	バックコンバータ2のスイッチング端子。デバイスがオフのとき、LX2はハイインピーダンスです。
7	PV2	バックコンバータ2の電圧入力。できる限りデバイスに近い位置で、PV2とPGND2間に2.2μFまたはそれ以上のセラミックコンデンサを接続してください。
8	OUTS2	バックコンバータ2の電圧検出入力
9	EN2	バックコンバータ2のアクティブハイのデジタルイネーブル入力。EN2をハイに駆動するとバックコンバータ2がイネーブルされます。
10	PG2	バックコンバータ2のオープンドレイン、アクティブハイのパワーグッド出力。ロジック信号を得るために、VAまたはそれ以下の正の電圧に接続した外付け抵抗でPG2をプルアップしてください。
11	SEL	バックコンバータ3の出力電圧選択入力。1.8V出力の場合は、SELをPGND <sub>1</sub> に接続してください。2.65V出力の場合は、SELをPV <sub>1</sub> に接続してください。通常動作中にトグルしないでください。
12	PG3	バックコンバータ3のオープンドレイン、アクティブハイのパワーグッド出力。ロジック信号を得るために、VAまたはそれ以下の正の電圧に接続した外付け抵抗でPG3をプルアップしてください。
13	EN3	バックコンバータ3のアクティブハイのデジタルイネーブル入力。EN3をハイに駆動するとバックコンバータ3がイネーブルされます。
14	OUTS3	バックコンバータ3の電圧検出入力

## 端子説明(続き)

端子	名称	機能
15	PV3	バックコンバータ3の電圧入力。できる限りデバイスに近い位置で、PV3とPGND3間に2.2 $\mu$ Fまたはそれ以上のセラミックコンデンサを接続してください。
16	LX3	バックコンバータ3のスイッチング端子。デバイスがオフのとき、LX3はハイインピーダンスです。
17	PGND3	バックコンバータ3の電源グランド
18	PGND4	バックコンバータ4の電源グランド
19	LX4	バックコンバータ4のスイッチング端子。デバイスがオフのとき、LX4はハイインピーダンスです。
20	PV4	バックコンバータ4の電圧入力。できる限りデバイスに近い位置で、PV4とPGND4間に2.2 $\mu$ Fまたはそれ以上のセラミックコンデンサを接続してください。
21	EN4	バックコンバータ4のアクティブハイのデジタルイネーブル入力。EN4をハイに駆動するとバックコンバータ4がイネーブルされます。
22	OUTS4	バックコンバータ4の電圧検出入力
23	PG4	バックコンバータ4のオープンドレイン、アクティブハイのパワーグッド出力。ロジック信号を得るために、V <sub>A</sub> またはそれ以下の正の電圧に接続した外付け抵抗でPG4をプルアップしてください。
24	GND	アナロググランド
25	SYNC	SYNC入力。外部クロックを供給してスイッチング周波数を制御してください。デフォルトのスイッチング周波数を使用する場合は、SYNCをPGND <sub>1</sub> に接続してください。
26	V <sub>A</sub>	アナログ電源電圧。できる限りデバイスに近い位置で、V <sub>A</sub> とGND間に1 $\mu$ Fまたはそれ以上のセラミックコンデンサを接続してください。PV_入力と同じ電源に接続してください。
27	PG1	バックコンバータ1のオープンドレイン、アクティブハイのパワーグッド出力。ロジック信号を得るために、V <sub>A</sub> またはそれ以下の正の電圧に接続した外付け抵抗でPG1をプルアップしてください。
28	OUTS1	バックコンバータ1の電圧検出入力
—	EP	エクスポーズドパッド。エクスポーズドパッドをグランドに接続してください。エクスポーズドパッドをグランドに接続しても、PGND1~PGND4およびGNDへの適切なグランド接続は必要です。エクスポーズドパッドはエポキシでダイの基板に接着されており、ICから熱を除去するための優れた経路になっています。

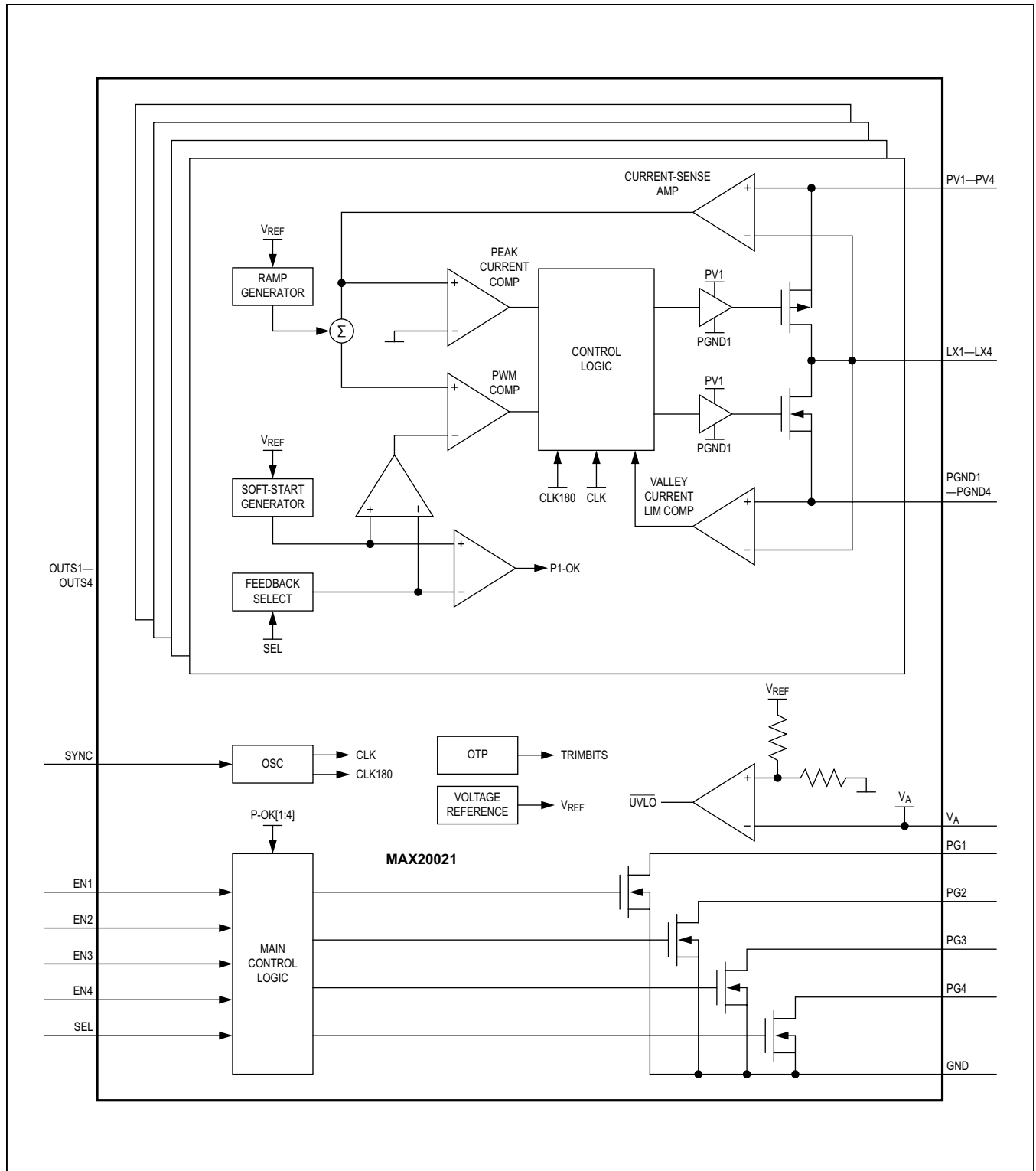


図 1. 内部ブロック図

## 詳細

PMICのMAX20021/MAX20022は、4つの、高効率、同期整流ステップダウンコンバータを備えています。これらのコンバータは3.0V~5.5Vの入力電圧範囲で動作し、1.0V~4.0Vの出力電圧範囲を提供します。これらのPMICは、出力当たり最大1.0Aの負荷電流を供給します。これらのPMICは、全負荷、ライン、および温度範囲にわたって±3%の出力誤差を達成します。

これらのPMICは固定周波数PWMモード動作を特長とし、スイッチング周波数は2.2MHzまたは3.2MHzです。オプションのスペクトラム拡散周波数変調によってスイッチング周波数に起因する電磁放射を最小限に抑えるとともに、出荷時設定可能な同期入力(SYNC)によってデバイスを外部クロックに同期させることが可能です。

内蔵の低R<sub>DS(on)</sub>スイッチは、重負荷時の効率損失を最小限に抑え、問題となるレイアウトの寄生インダクタンスを低減できることでディスクリートソリューションに比べてレイアウトが大幅に簡素化します。

これらのPMICは出力電圧を出荷時にプリセットして提供されるため、お客様は高価な0.1%の抵抗を使用せずに±3%の出力電圧精度を実現することができます。さらに、可変出力電圧バージョンは、外付け抵抗分圧器を使用して出力電圧1.0V~4.0Vの任意の希望する値に設定することができます。利用可能なオプションについては、「選択ガイド」を参照してください。

さらに、各コンバータはソフトスタート、PG\_出力、過電流、および過熱保護を備えています(図1を参照)。

## 制御方式

これらのPMICは、ピーク電流モード制御を使用します。これらのデバイスは、内部傾斜補償および内部ループ補償を備えており、その両方が基板スペースを削減して非常に小型のソリューションを可能にします。

## ハイブリッド負荷ラインアーキテクチャ

これらのPMICは、必要な出力容量を低減してシステムのコストとサイズの削減を可能にするハイブリッド負荷ラインアーキテクチャを備えています。その結果、適度な負荷過渡応答が得られます。

## 入力過電圧モニタリング(OV)

これらのPMICは、入力電源の入力過電圧モニタリング回路を備えています。入力が5.8V (typ)を超えると、全パワーグッドインジケータ(PG\_)がローになります。タイムアウト時間内に入力電源が5.7V (typ)以下の動作範囲内に復帰すると、パワーグッドインジケータはハイになります。

## 入力低電圧モニタリング(UVM)

MAX20021は、入力電源の入力低電圧モニタリング回路を備えています。入力が4.3V (typ)を下回ると、全パワーグッドインジケータ(PG\_)がローになって電圧低下状態が発生

している可能性を示します。UVLOスレッシュホールドに低下するまでデバイスは動作可能です。入力電圧が4.4V (typ)以上のUVスレッシュホールドを上回ったとき、PG\_は出荷時調整された「アクティブタイムアウト時間」の間はローのままです。UVMは出荷時選択可能なオプションです。

## 入力低電圧ロックアウト(UVLO)

これらのPMICは、立下り時2.77V (typ)に設定されたPV\_入力の低電圧ロックアウトを備えています。これは、全出力をシャットダウンすることによってデバイスの制御喪失を防止するものです。この回路は、少なくとも1つのバックコンバータがイネーブルされているときにのみアクティブになります。

## パワーグッド出力(PG\_)

これらのPMICは、4つのバックレギュレータのそれぞれに対してオープンドレインのパワーグッド出力を備えています。PG\_は、出力電圧が約15μsにわたって安定化電圧を6%下回るか10%上回るとローにアサートします。PG\_は、出力がレギュレーション電圧に戻ったあと固定20,480スイッチングサイクルの間アサートされたままになります。ソフトスタート中およびシャットダウン時には、PG\_はローにアサートします。Buck\_がレギュレーション状態のとき、PG\_はハイインピーダンスになります。10kΩの抵抗でPG\_をロジック電源に接続してください。

## ソフトスタート

これらのPMICは、3272スイッチングサイクルの固定期間のソフトスタート時間を内蔵しています。ソフトスタート時間は、出力電圧を強制的にレギュレーションポイントに向かって立ち上げることによって、起動時の突入電流を制限します。ソフトスタート中は、出力の放電を防ぐためにコンバータはスキップモードで動作します。

これらのPMICがUVLOまたはサーマルシャットダウンを終了するときには、4つの出力が同時にソフトスタートを実行するのを防ぐために、EN2~EN4に対する固定のブランキング時間が存在します。24,576スイッチングサイクルにわたってUVLOがハイで少なくとも1つのバックコンバータがイネーブルされている場合は、EN2~EN4のハイとソフトスタートの開始の間にブランキング時間は存在しません。

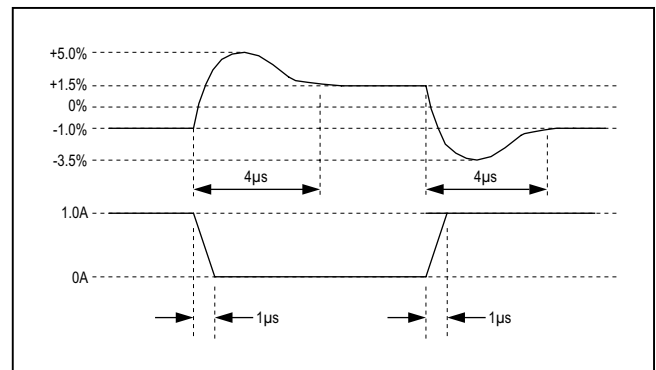


図 2. 負荷過渡応答

### 出力3の電圧の選択(SEL)

MAX20021はSEL入力を備え、OUT3の電圧の選択が可能です。固定出力バージョンの場合、1.8V出力の場合はSELをPGND\_に接続し、2.65V出力の場合はPV\_に接続してください。この2つの出力電圧の設定間にソフト遷移は存在しないため、通常動作中にSELをトグルしないでください。MAX20022の場合は、SELをPGND\_に接続するか未接続のままにしてください。

### スペクトラム拡散オプション

これらのPMICは、 $f_{sw} \sim (f_{sw} + 3\%)$ の範囲で内部動作周波数を変化させる、リニアスペクトラム拡散(SS)動作を備えています。内部発振器は1.5kHzのレートで周波数変動され、周波数偏差は3%です(図4を参照)。この機能は、SYNC端子を介して外部から印加される発振周波数には適用されません。スペクトラム拡散は、出荷時選択可能オプションです。利用可能なオプションについては、「選択ガイド」を参照してください。

### 同期(SYNC)

これらのPMICはSYNC入力を備え、内部発振器を外部クロックに同期させることが可能です。SYNCは、 $1.7\text{MHz} < f_{SYNC} < 2.5\text{MHz}$  (2.2MHzオプション)または $2.7\text{MHz} < f_{SYNC} < 3.5\text{MHz}$  (3.2MHzオプション)の範囲の信号周波数を受け付けます。SYNC機能を使用しない場合は、PGND\_に接続してください。

### 電流制限/短絡保護

これらのPMICは、各出力の短絡および過負荷状態からデバイス保護する電流制限機能を備えています。出力で短絡または過負荷状態が発生した場合、インダクタ電流がハイサイドMOSFETの電流制限スレッショルドに達するまで、

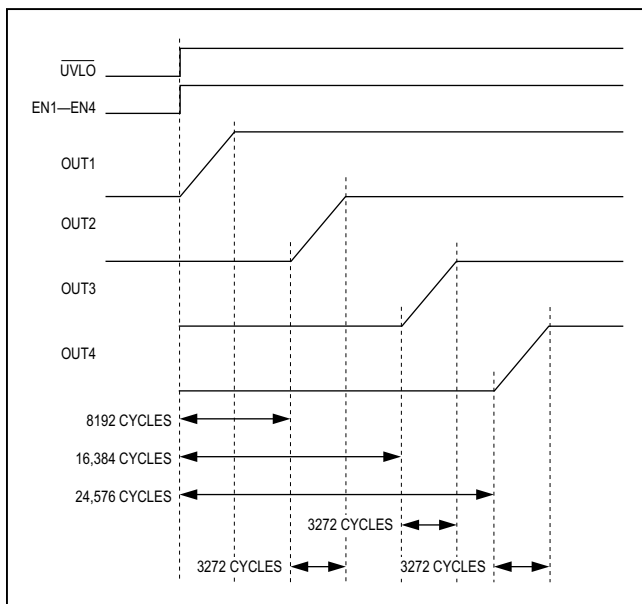


図 3. パワーアップソフトスタート遅延

ハイサイドMOSFETがオンのままになります。その後、コンバータはローサイドMOSFETをオンにして、インダクタ電流が減少します。コンバータは、インダクタ電流がローサイドMOSFETの電流スレッショルドまで低下した場合にのみ、ハイサイドMOSFETをオンにします。短絡または過負荷状態が除去されるまで、このサイクルが繰り返されます。

### 過熱保護

熱過負荷保護は、PMIC内の総消費電力を制限します。接合部温度が $185^{\circ}\text{C}$  (typ)を超えると、内蔵の温度センサーがステップダウンコンバータをシャットダウンして、ICの温度を低下させます。接合部温度が $15^{\circ}\text{C}$ 低下すると、温度センサーはICを再びオンにします。ICは、「ソフトスタート」の項で定義されている標準のパワーアップシーケンスを実行します。

### アプリケーション情報

#### 可変出力電圧オプション

MAX20022は可変出力電圧を備えており(詳細については「選択ガイド」を参照)、お客様が出力を $1.0\text{V} \sim V_{PV} - 0.5\text{V}$ の範囲の任意の電圧(最大 $4.0\text{V}$ )に設定することができます。出力電圧を設定するには、出力( $V_{OUT\_}$ )と $OUTS\_$ およびGNDの間に抵抗分圧器を接続してください(図5を参照)。 $R_2$  ( $OUTS\_$ とGND間の抵抗)には、 $100\text{k}\Omega$ 以下の値を選択してください。 $R_1$  ( $V_{OUT\_}$ と $OUTS\_$ 間の抵抗)は、次式を使用して計算してください。

$$R_1 = R_2 \left[ \left( \frac{V_{OUT\_}}{V_{OUTS\_}} \right) - 1 \right]$$

ここで、 $V_{OUTS\_} = 1000\text{mV}$ です(「Electrical Characteristics (電気的特性)」の表を参照)。出力電圧は、50%負荷電流時の公称値です。

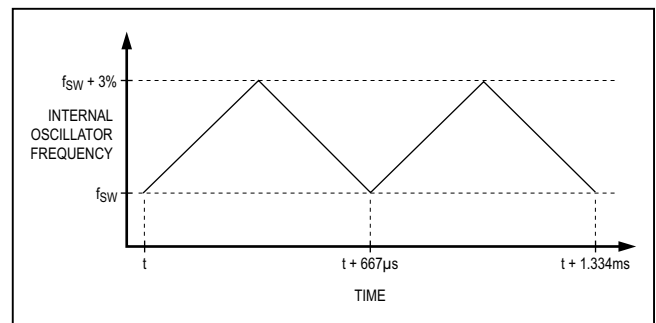


図 4. 内部発振器に対するスペクトラム拡散の効果

正常な動作のためには、外付けフィードバック抵抗分圧器の周波数補償が必要です。抵抗分圧器回路のR1と並列にコンデンサを配置してください。次式を使用してコンデンサの値を決定してください。

$$\text{If } \frac{R2}{R1} > 1, C1 = C \left( \frac{R2}{R1} \right)$$

$$\text{else } C1 = C, \text{ where } C = 15\text{pF}$$

固定1.0V出力電圧の場合は、OUTS\_をV<sub>OUT\_</sub>に接続してください。

### インダクタの選択

これらのPMICは、1.5μHのインダクタを使用した2.2MHzおよび3.2MHz動作用に最適化されています。チップインダクタを使用して基板スペースをさらに節約することが可能です。

### 入力コンデンサ

これらのPMICは、個々のPV\_入力に対して1つの2.2μFセラミックバイパスコンデンサを使用して動作するように設計されています。4つのバックコンバータを位相インターリーブすることによって入力リップル電流が低減され、必要な入力容量の低減に寄与します。最高のEMIおよびジッタ性能を確保するために、バイパスコンデンサはそれぞれに対応するPV\_入力にできる限り近くに配置してください。

### 出力コンデンサ

これらのPMICのすべての出力は、10μFのX7Rセラミックコンデンサを使用する場合に対して最適化されています。電圧リップルまたは負荷過渡応答を改善する必要がある場合は、追加の出力容量を使用することができます。ソフトスタートシーケンスがあるため、デバイスは無制限に大きい出力コンデンサを駆動することはできません。

### 熱について

パッケージがどれだけの電力を消費することができるかは、PCBへのICの実装方法および冷却のための銅面積に大きく依存します。JEDEC試験規格を使用した場合、

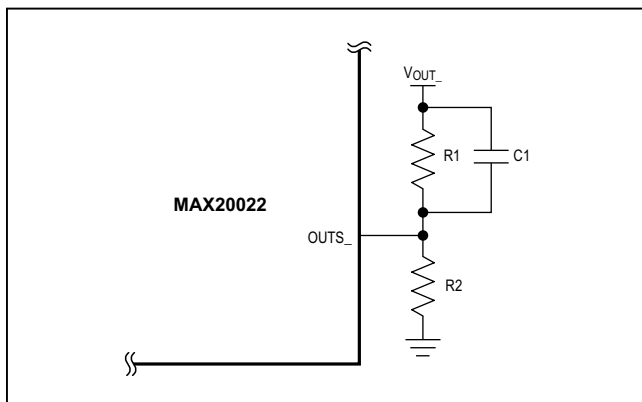


図 5. 可変出力電圧の設定

TQFNパッケージの最大許容消費電力は2285mWです。非常に注意してPCBレイアウトを行うことで、パッケージはより多くの消費電力を処理することができます。たとえば、表面および裏面の銅をヒートシンクとして使用し、中間層の1つ(GND)にサーマルビアを接続することによって、熱がより効率的にパッケージから基板に移送され、一部のPMICアプリケーションで大消費電力時の接合部温度が低下します。さらに、表面層と裏面層の両方でIC領域周囲のはんだマスクを除去することによって、熱を直接空気中に放射させることができます。ICの最大許容消費電力は、次のとおりです。

$$P_{MAX} = \frac{(T_{J(MAX)} - T_A)}{\theta_{JC} + \theta_{CA}}$$

ここで、T<sub>J(MAX)</sub>は最大接合部温度(+150°C)、T<sub>A</sub>は周囲の空気の温度、θ<sub>JC</sub> (28ピンTQFNの場合3°C/W)は接合部とケース間の熱抵抗、θ<sub>CA</sub>はPCB、銅トレース、およびパッケージ材質を介したケースと周囲の空気間の熱抵抗です。θ<sub>CA</sub>はシステムレベルの変数に直接関係し、最大消費電力を増大するために変更することができます。

TQFNパッケージは、裏面にエクスポーズドサーマルパッドを備えています。このパッドは、PCBへの熱伝導のための低熱抵抗の経路を提供します。この低熱抵抗の経路は、ICからの熱の大部分を搬送します。實際上、PCBはICにとってヒートシンクです。適切な熱的および電気的性能を得るために、エクスポーズドパッドは、大面積のグランドプレーンに接続してください。グランドプレーンの最小サイズは、多数のシステム変数に依存します。効率の良い経路を作るために、サーマルビアでグランドプレーンに接続されたサーマルランディングにエクスポーズドパッドをはんだ付けしてください。サーマルランディングは、少なくともエクスポーズドパッドと同じ大きさにして、エクスポーズドパッドと他の端子ランディング間の空きスペースの量に応じてさらに大きくすることができます。設計を迅速化するために、MAX20022の評価キットでレイアウト例が提供されています。

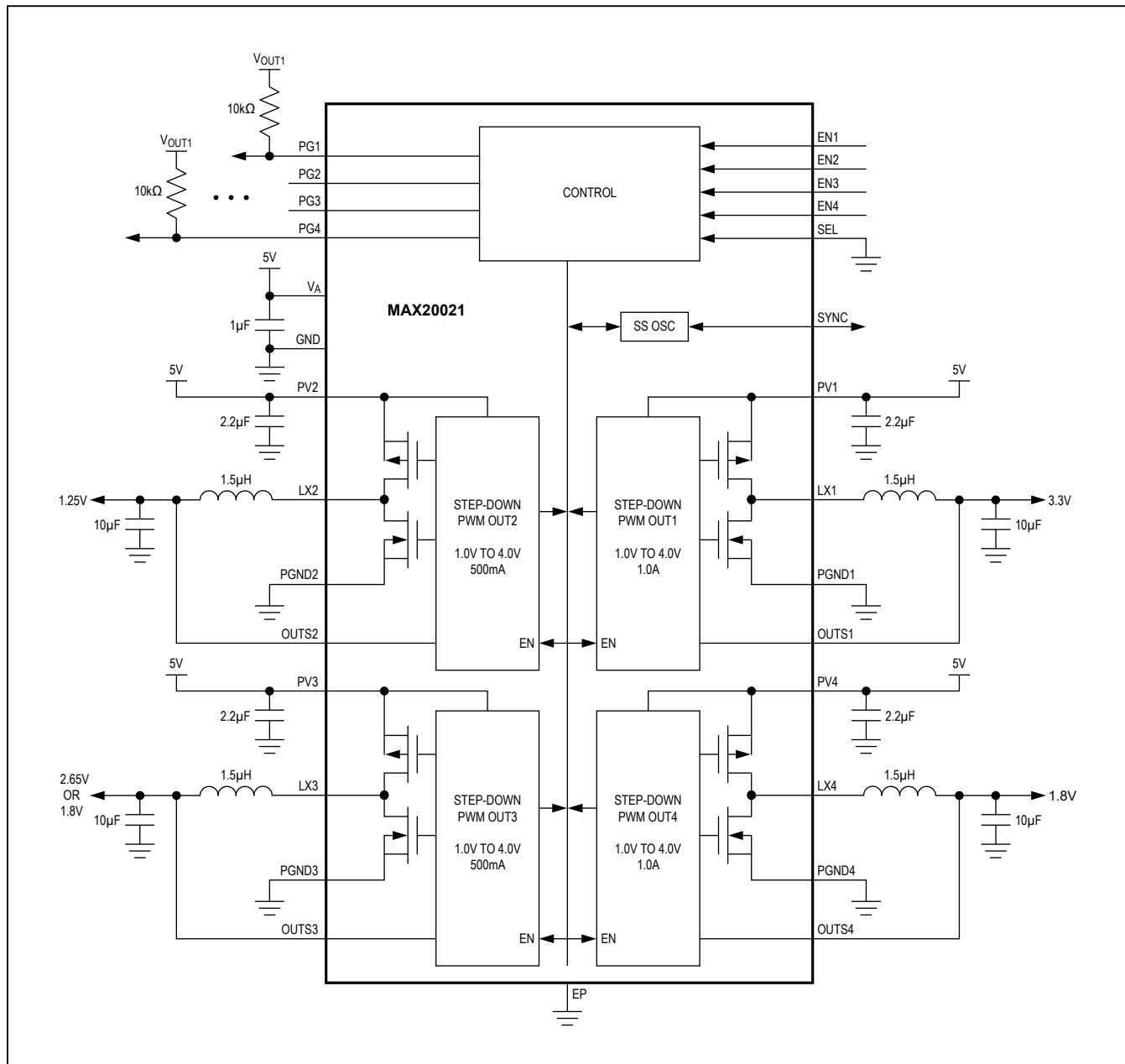
### PCBレイアウトのガイドライン

スイッチング損失の少ない、クリーンで安定した動作を実現するためには、注意深いPCBレイアウトが非常に重要です。ノイズイミュニティと電力消費を向上させるため、可能な限り多層基板を使用してください。適切なPCBレイアウトとするために、以下のガイドラインに従ってください。

- 1) PMICのパッケージの下には、連続した大面積のグランドプレーンを使用してください。すべての発熱部品について適切な冷却を確保してください。
- 2) 大電流の経路は、特にグランド端子について、常に短くしてください。この手法は、安定した、ジッタのない動作にとって不可欠です。入力コンデンサ、インダクタ、

- および出力コンデンサで構成される大電流の経路は、できる限り短くしてください。
- 電源配線および負荷との接続を短くしてください。この手法は、高効率の実現に不可欠です。全負荷効率を改善するために、厚い銅のPCB (1オンスより2オンス) を使用してください。
  - グラウンド電位差の可能性を低減するために、1つのグラウンドプレーンを使用してください。1つのグラウンドプレーンを使用する場合、アナログリターン信号と大電力信号の十分な分離を確保する必要があります。

標準動作回路



## 型番

PART	FREQUENCY	TEMP RANGE	PIN-PACKAGE
MAX20021ATI_/V+	3.2MHz	-40°C to +125°C	28 TQFN-EP*
MAX20022ATI_/V+	2.2MHz	-40°C to +125°C	28 TQFN-EP*

注：「選択ガイド」を参照し希望のサフィックス文字を空欄「\_」に入れて、出荷時選択可能な機能を指定してください。

/Vは車載認定製品を表します。

+は鉛(Pb)フリー/RoHS準拠パッケージを表します。

\*EP = エクスポートパッド

## 選択ガイド\*

PART	CURRENT CONFIGURATION				DC-DC1	DC-DC2	DC-DC3	DC-DC4	SPREAD SPECTRUM	FREQUENCY (MHz)	UVM	ACTIVE TIMEOUT PERIOD (CYCLES)
	CH1	CH2	CH3	CH4								
<b>MAX20021</b>												
MAX20021ATIA/V+	1.0A	0.5A	0.5A	1.0A	3.30	1.25	2.65/1.80	1.80	Disabled	3.2MHz	Enabled	20,480
MAX20021ATIB/V+	1.0A	0.5A	0.5A	1.0A	3.30	1.25	2.65/1.80	1.80	Enabled	3.2MHz	Enabled	20,480
<b>MAX20022</b>												
MAX20022ATIA+	1.0A	1.0A	1.0A	1.0A	Adjustable	Adjustable	Adjustable	Adjustable	Disabled	2.2MHz	Disabled	256
MAX20022ATIA/V+	1.0A	1.0A	1.0A	1.0A	Adjustable	Adjustable	Adjustable	Adjustable	Disabled	2.2MHz	Disabled	256
MAX20022ATIB+	1.0A	1.0A	1.0A	1.0A	Adjustable	Adjustable	Adjustable	Adjustable	Enabled	2.2MHz	Disabled	256
MAX20022ATIB/V+	1.0A	1.0A	1.0A	1.0A	Adjustable	Adjustable	Adjustable	Adjustable	Enabled	2.2MHz	Disabled	256

\*記載されていないオプションについては、お問い合わせください。出荷時に選択可能な機能には、以下のものが含まれます。

- DC-DC電圧：100mVステップで1.0V~4.0V
- スペクトラム拡散：イネーブルまたはディセーブル
- UVM：イネーブルまたはディセーブル
- アクティブタイムアウト時間のサイクル数
- 各チャンネルの個別の電流制限：最大1A

## パッケージ

最新のパッケージ図面情報およびランドパターン(フットプリント)は[japan.maximintegrated.com/packages](http://japan.maximintegrated.com/packages)を参照してください。なお、パッケージコードに含まれる「+」、「#」、または「-」はRoHS対応状況を表したものでしかありません。パッケージ図面はパッケージそのものに関するものでRoHS対応状況とは関係がなく、図面によってパッケージコードが異なることがある点に注意してください。

パッケージタイプ	パッケージコード	外形図No.	ランドパターンNo.
28 TQFN-EP	T2855+5	<a href="#">21-0140</a>	<a href="#">90-0025</a>

## 改訂履歴

版数	改訂日	説明	改訂ページ
0	3/13	初版	—
1	4/13	MAX20022についての開発中の製品の記述を削除	15



マキシム・ジャパン株式会社 〒141-0032 東京都品川区大崎1-6-4 大崎ニューシティ 4号館 20F TEL: 03-6893-6600

Maxim Integratedは完全にMaxim Integrated製品に組み込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。Maxim Integratedは随時予告なく回路及び仕様を変更する権利を留保します。「Electrical Characteristics (電気的特性)」の表に示すパラメータ値 (min、maxの各制限値)は、このデータシートの他の場所で引用している値より優先されます。

**Maxim Integrated 160 Rio Robles, San Jose, CA 95134 USA 1-408-601-1000**

16