

MAXIM

デジタルカメラ用 ステップダウン電源

MAX1802

概要

MAX1802は、2つの高効率ステップダウンDC-DCコンバータ、及び3つの補助ステップアップコントローラを統合した電源です。このデバイスは、3~4個のアルカリ又は2個のリチウムイオン(Li+)電池を使用するデジタル静止及びビデオカメラのアプリケーションに完全電源ソリューションを提供します。

メインステップダウンDC-DCコントローラは2.5V~11Vの入力を受け付け、抵抗により調整可能な2.7V~5.5Vの出力を安定化させます。このコントローラは、同期整流器を使用して最高94%の効率で出力を安定化させます。動作周波数(1MHzまで)は調整が可能であるため、サイズ、コスト及び効率を最適化した設計を実現できます。

コアステップダウンDC-DCコンバータは2.7V~5.5Vの入力を受け付け、抵抗により調整できる1.25V~5.5Vの出力を安定化させます。供給電流は500mA、効率は最高94%です。

3つの補助ステップアップコントローラは、デジタルカメラのCCD、LCD及びバックライトに電力を供給するために使用できます。MAX1802は拡張可能であり、ステップアップ、シングルエンドの主要インダクタンسコンバータ(SEPIC)及びフライバックコンフィギュレーションをサポートする低コストなMAX1801スレーブDC-DCコントローラに、電源、オシレータ信号及びリファレンスを提供できます。

MAX1802は省スペースの32ピンTQFPパッケージ(ボディ 5mm X 5mm)、MAX1801は8ピンSOT23パッケージで提供されています。設計作業をスピードアップするために、これら両デバイスの評価キット(MAX1802EVキット)も用意されています。

アプリケーション

デジタルスチルカメラ
デジタルビデオカメラ
ハンドヘルドデバイス
インターネットアクセスタブレット
PDA
DVDプレーヤ

ピン配置はデータシートの最後に記載されています。

特長

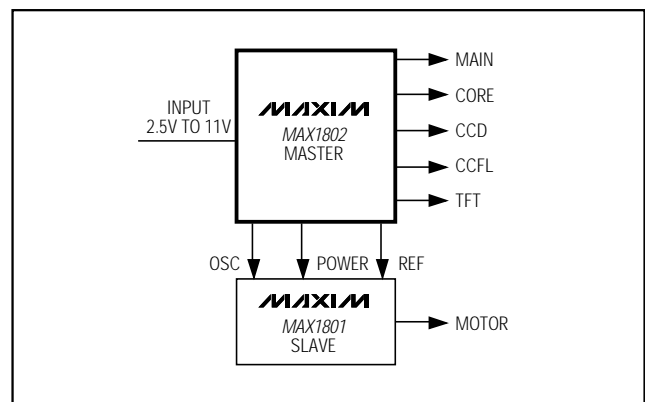
- ◆ 入力電圧範囲: 2.5V~11V
- ◆ メインDC-DCコントローラ
 - 効率: 94%
 - 可変出力電圧: +2.7V~+5.5V
 - デューティサイクル: 100%(max)
 - 個別のシャットダウン機能
- ◆ コアDC-DCコンバータ
 - 効率: 94%
 - 負荷能力: 500mA(max)
 - 可変出力電圧: 1.25V(min)
 - 独立したシャットダウン機能
- ◆ 3つの補助DC-DCコントローラ
 - 調整可能な最大デューティサイクル
 - 個別のシャットダウン機能
- ◆ 外付スレーブコントローラ(MAX1801)駆動用の電源、オシレータ及びリファレンス出力
- ◆ スイッチング周波数: 1MHz(max)
- ◆ シャットダウンモード消費電流: 3µA
- ◆ ソフトスタート内臓
- ◆ 全DC-DCコンバータに対する過負荷保護
- ◆ パッケージ: 小型32ピンTQFP

型番

PART	TEMP. RANGE	PIN-PACKAGE
MAX1802EHJ	-40°C to +85°C	32 TQFP

注: 8ピンSOTパッケージのMAX1801EKAについては、MAX1801のデータシートを参照して下さい。

標準動作回路



Maxim Integrated Products 1

本データシートに記載された内容は、英語によるマキシム社の公式なデータシートを翻訳したものです。翻訳により生じる相違及び誤りについての責任は負いかねます。正確な内容の把握にはマキシム社の英語のデータシートをご参照下さい。

無料サンプル及び最新版データシートの入手にはマキシム社のホームページをご利用下さい。www.maxim-ic.com

デジタルカメラ用 ステップダウン電源

MAX1802

ABSOLUTE MAXIMUM RATINGS

VDDM, VH, ONM to GND	-0.3V to +12V
PGNDM, PGND to GND	-0.3V to +0.3V
VH to VDDM	-6V to +0.3V
VL to VDDM	-12V to +0.3V
VL, ONC, ON1, FB ₋ , DCON ₋ to GND	-0.3V to +6V
VDDC, REF, OSC, COMP ₋ to GND	-0.3V to (VL + 0.3V)
DHM, DLM to PGNDM	-0.3V to (VDDM + 0.3V)
LXM to PGNDM	-0.6V to (VDDM + 0.6V)

DL1, DL2, DL3, LXC to PGND	-0.3V to (VDDC + 0.3V)
Continuous Power Dissipation (T _A = +70°C) 32-Pin TQFP (derate 11.1mW/°C above +70°C).....	889mW
Operating Temperature Range	-40°C to +85°C
Junction Temperature	+150°C
Storage Temperature Range	-65°C to +150°C
Lead Temperature (soldering, 10s)	+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(Circuit of Figure 1, V_{VDDM} = 6V, V_{VDDC} = 3V, PGNDM = PGND = GND, DCON1 = REF, V_{ONM} = 3V, V_{ONC} = V_{ON1} = V_{DCON2} = V_{DCON3} = 0, T_A = 0°C to +85°C, unless otherwise noted. Typical values are at T_A = +25°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
GENERAL						
Input Voltage Range	V _{IN}		2.5		11	V
SUPPLY CURRENT						
Shutdown Supply Current (from VDDM and VDDC)		V _{ONM} = 0		3	20	μA
Main DC-DC Converter Supply Current (from VDDM)		V _{FBM} = 1.5V, V _{VDDC} = 0		370	600	μA
		V _{FBM} = 1.5V, V _{VDDC} = 3V		35	55	
Main DC-DC Converter Supply Current (from VDDC)		V _{FBM} = 1.5V, V _{VDDC} = 3V		270	450	μA
Main plus Core Supply Current (from VDDC)		V _{FBM} = V _{FBC} = 1.5V, V _{ONC} = 3V		410	700	μA
Main plus Auxiliary 1 Supply Current (from VDDC)		V _{FBM} = V _{FB1} = 1.5V, V _{ON1} = 3V		470	750	μA
Main plus Auxiliary 2 Supply Current (from VDDC)		V _{FBM} = V _{FB2} = 1.5V, V _{DCON2} = 3V		470	750	μA
Main plus Auxiliary 3 Supply Current (from VDDC)		V _{FBM} = V _{FB3} = 1.5V, V _{DCON3} = 3V		470	750	μA
Total Supply Current (from VDDC)		V _{FBM} = V _{FBC} = V _{FB1} = V _{FB2} = V _{FB3} = 1.5V, V _{ONC} = V _{ON1} = V _{DCON2} = V _{DCON3} = 3V		960	1700	μA
VL REGULATOR						
VL Output Voltage		6V < V _{VDDM} < 11V, 0.1mA < I _{LOAD} < 10mA	2.83	3.00	3.12	V
VL Supply Rejection		3.5V < V _{VDDM} < 11V, V _{VDDC} = 0			3	%
VL Undervoltage Lockout Threshold		VL rising, 40mV hysteresis	2.25	2.40	2.50	V
VL Switchover Voltage to VDDC		VL rising, 100mV hysteresis	2.3	2.4	2.5	V
VL to VDDC Switch Resistance					7	Ω

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_{VDDM} = 6V$, $V_{VDDC} = 3V$, $PGNDM = PGND = GND$, $DCON1 = REF$, $V_{ONM} = 3V$, $V_{ONC} = V_{ON1} = V_{DCON2} = V_{DCON3} = 0$, $T_A = 0^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
REFERENCE						
Reference Output Voltage	V_{REF}	$I_{REF} = 20\mu A$	1.235	1.248	1.260	V
REF Load Regulation		$10\mu A < I_{REF} < 200\mu A$		5	9	mV
REF Line Rejection		$2.7V < V_{OUT} < 5.5V$		1	5	mV
REF Undervoltage Lockout Threshold		REF rising, 20mV hysteresis	0.9	1	1.1	V
OSCILLATOR						
OSC Discharge Trip Level		OSC rising	1.225	1.250	1.275	V
OSC Input Bias Current		$V_{OSC} = 1.1V$		0.2	100	nA
OSC Discharge Resistance		$V_{OSC} = 1.5V$		30	100	Ω
OSC Discharge Pulse Width				100		ns
LOGIC INPUTS (ONM, ONC, ON1)						
Input Low Level	V_{IL}				0.4	V
Input High Level	V_{IH}	ONM	1.8			V
		ONC, ON1	1.6			
Input Leakage Current		ONM: $V_{IN} = 0$ or $11V$; ONC, ON1: $V_{IN} = 0$ or $5V$		0.01	1	μA
MAIN DC-DC CONVERTER						
Main Output Voltage Adjust Range	V_{OUT}		2.7		5.5	V
Main Idle Mode™ Threshold		$V_{OSC} = 0.625V$, measured between VDDM and LXM	8	20	32	mV
Main Current-Sense Amplifier Voltage Gain	A_{VCSM}	Measured between VDDM and LXM	8.4	9.3	10.2	V/V
Main N Channel Turn-Off Threshold		Measured between LXM and PGNDM	-26	-17	-8	mV
Main Slope Compensation Gain	A_{VSWM}		0.16	0.20	0.24	V/V
MAIN ERROR AMPLIFIER						
FBM Regulation Voltage		Unity gain configuration, FBM = COMPM	1.233	1.248	1.263	V
FBM to COMPM Transconductance	G_{EA}	Unity gain configuration, FBM = COMPM, $-5\mu A < I_{LOAD} < 5\mu A$	70	100	160	μS
FBM Input Leakage Current		$V_{FBM} = 1.35V$		5	100	nA
COMPM Minimum Output Voltage		$V_{FBM} = 1.35V$, COMPM open	0.3			V
COMPM Maximum Output Voltage	$V_{COMPM(MAX)}$	$V_{FBM} = 1.15V$, COMPM open	2.00	2.14	2.27	V

Idle Mode is a trademark of Maxim Integrated Products.

デジタルカメラ用 ステップダウン電源

MAX1802

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_{VDDM} = 6V$, $V_{VDDC} = 3V$, $PGNDM = PGND = GND$, $DCON1 = REF$, $V_{ONM} = 3V$, $V_{ONC} = V_{ON1} = V_{DCON2} = V_{DCON3} = 0$, $T_A = 0^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
MAIN SOFT-START						
Soft-Start Interval		OSC falling edge		1024		OSC cycles
MAIN DRIVERS (DHM, DLM)						
Output Low Voltage		$I_{SINK} = 10mA$			0.11	V
Output High Voltage		$I_{SOURCE} = 10mA$	$V_{VDDM} - 0.11$			V
Driver Resistance		$I_{DHM} = 10mA$, $I_{DLM} = 10mA$		4	11	Ω
Drive Current		Sourcing or sinking, V_{DHM} or $V_{VL} = V_{VDDM} / 2$		400		mA
CORE DC-DC CONVERTER ($V_{ONC} = 3V$)						
Core Output Voltage Adjust Range	V_{OUT}		1.25		5.5	V
Core Idle Mode Threshold		$V_{OSC} = 0.625V$	70	190	320	mA
Core Current-Sense Amplifier Transresistance	R_{CSC}		0.7	1.0	1.3	V/A
Core Slope Compensation Gain	A_{VSWC}		0.16	0.20	0.24	V/V
CORE ERROR AMPLIFIER ($V_{ONC} = 3V$)						
FBC Regulation Voltage		Unity gain configuration, FBC = COMPC	1.233	1.248	1.263	V
FBC to COMPC Transconductance	G_{EA}	Unity gain configuration, FBC = COMPC, $-5\mu A < I_{LOAD} < 5\mu A$	70	100	160	μS
FBC Input Leakage Current		$V_{FBC} = 1.35V$		5	100	nA
COMPC Minimum Output Voltage		$V_{FBC} = 1.35V$, COMPC open	0.3			V
COMPC Maximum Output Voltage	$V_{COMPM(MAX)}$	$V_{FBC} = 1.15V$, COMPC open	2.00	2.14	2.27	V
CORE SOFT-START ($V_{ONC} = 3V$)						
Soft-Start Interval				1024		OSC cycles
CORE POWER SWITCHES ($V_{ONC} = 3V$)						
LXC Leakage Current		$V_{LXC} = 0, 5.5V$		0.01	20	μA
Switch On-Resistance	R_{DSN}	N-channel, $I_{LXC} = 0.75A$		150	350	m Ω
	R_{DSP}	P-channel, $I_{LXC} = 0.75A$		180	400	
P-Channel Current Limit		$V_{OSC} = 0.625V$		0.75		A
N-Channel Turn-Off Current			18	100	180	mA

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_{VDDM} = 6V$, $V_{VDDC} = 3V$, $PGNDM = PGND = GND$, $DCON1 = REF$, $V_{ONM} = 3V$, $V_{ONC} = V_{ON1} = V_{DCON2} = V_{DCON3} = 0$, $T_A = 0^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
AUXILIARY DC-DC CONTROLLERS 1, 2, 3 ($V_{ON1} = V_{CON_} = 3V$)						
INTERNAL CLOCK						
OSC Clock Low Trip Level		OSC falling edge	0.2	0.25	0.3	V
OSC Clock High Trip Level		$V_{DCON_} = 0.625V$	0.575	0.625	0.675	V
		$V_{DCON_} = 1.25V$ to V_{VL}	1.00	1.05	1.10	
Maximum Duty Cycle Adjustment Range			40		90	%
Maximum Duty Cycle		$V_{DCON_} = 0.625V$		43		%
Default Maximum Duty Cycle		$V_{DCON_} = 1.25V$ to V_{VL}		76		%
$DCON_$ Input Leakage Current		$V_{DCON_} = 0V$ to $3V$		0.01	1	μA
$DCON_$ Input Sleep-Mode Threshold		$V_{DCON_}$ rising, 50mV hysteresis	0.35	0.4	0.45	V
AUXILIARY ERROR AMPLIFIER						
$FB_$ Regulation Voltage		Unity gain configuration, $FB_ = COMP_$	1.233	1.248	1.263	V
$FB_$ to $COMP_$ Transconductance	G_{EA}	Unity gain configuration, $FB_ = COMP_$, $-5\mu A < I_{LOAD} < 5\mu A$	70	100	160	μs
$FB_$ Input Leakage Current		$V_{FB_} = 1.35V$		5	100	nA
AUXILIARY DRIVERS (DL1, DL2, DL3)						
$DL_$ Driver Resistance		Output high or low		4	11	Ω
$DL_$ Drive Current		Sourcing or sinking, $V_{DL_} = V_{VDDC} / 2$		400		mA
AUXILIARY SOFT-START						
Soft-Start Interval				1024		OSC cycles
AUXILIARY SHORT-CIRCUIT PROTECTION						
Fault Interval				1024		OSC cycles

デジタルカメラ用 ステップダウン電源

MAX1802

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_{VDDM} = 6V$, $V_{VDDC} = 3V$, $PGNDM = PGND = GND$, $DCON1 = REF$, $V_{ONM} = 3V$, $V_{ONC} = V_{ON1} = V_{DCON2} = V_{DCON3} = 0$, $T_A = -40^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
GENERAL						
Input Voltage Range	V_{IN}		2.5		11	V
SUPPLY CURRENT						
Shutdown Supply Current (from VDDM and VDDC)		$V_{ONM} = 0$			20	μA
Main DC-DC Converter Supply Current (from VDDM)		$V_{FBM} = 1.5V$, $V_{VDDC} = 0$			600	μA
		$V_{FBM} = 1.5V$, $V_{VDDC} = 3V$			55	
Main DC-DC Converter Supply Current (from VDDC)		$V_{FBM} = 1.5V$, $V_{VDDC} = 3V$			450	μA
Main plus Core Supply Current (from VDDC)		$V_{FBM} = V_{FBC} = 1.5V$, $V_{ONC} = 3V$			700	μA
Main plus Auxiliary 1 Supply Current (from VDDC)		$V_{FBM} = V_{FB1} = 1.5V$, $V_{ON1} = V_{DCON1} = 3V$			750	μA
Main plus Auxiliary 2 Supply Current (from VDDC)		$V_{FBM} = V_{FB2} = 1.5V$, $V_{DCON2} = 3V$			750	μA
Main plus Auxiliary 3 Supply Current (from VDDC)		$V_{FBM} = V_{FB3} = 1.5V$, $V_{DCON3} = 3V$			750	μA
Total Supply Current (from VDDC)		$V_{FBM} = V_{FBC} = V_{FB1} = V_{FB2} = V_{FB3} = 1.5V$, $V_{ONC} = V_{ON1} = V_{DCON1} = V_{DCON2} = V_{DCON3} = 3V$			1700	μA
VL REGULATOR						
VL Output Voltage		$6V < V_{VDDM} < 11V$, $0.1mA < I_{LOAD} < 10mA$	2.83		3.12	V
VL Supply Rejection		$3.5V < V_{VDDM} < 11V$, $V_{VDDC} = 0$			3	%
VL Undervoltage Lockout Threshold		V_L rising, 40mV hysteresis	2.25		2.50	V
VL Switchover Voltage to VDDC		V_L rising, 100mV hysteresis	2.3		2.5	V
VL to VDDC Switch Resistance					7	Ω
REFERENCE						
Reference Output Voltage	V_{REF}	$I_{REF} = 20\mu A$	1.230		1.262	V
REF Load Regulation		$10\mu A < I_{REF} < 200\mu A$			9	mV
REF Line Rejection		$2.7V < V_{OUT} < 5.5V$			5	mV
REF Undervoltage Lockout Threshold		REF rising, 20mV hysteresis	0.9		1.1	V
OSCILLATOR						
OSC Discharge Trip Level		OSC rising	1.225		1.275	V
OSC Input Bias Current		$V_{OSC} = 1.1V$			100	nA
OSC Discharge Resistance		$V_{OSC} = 1.5V$			100	Ω

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_{VDDM} = 6V$, $V_{VDDC} = 3V$, $PGNDM = PGND = GND$, $DCON1 = REF$, $V_{ONM} = 3V$, $V_{ONC} = V_{ON1} = V_{DCON2} = V_{DCON3} = 0$, $T_A = -40^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
LOGIC INPUTS (ONM, ONC, ON1)						
Input Low Level	V_{IL}				0.4	V
Input High Level	V_{IH}	ONM	1.8			V
		ONC, ON1	1.6			
Input Leakage Current		ONM: $V_{IN} = 0$ or $11V$; ONC, ON1: $V_{IN} = 0$ or $5V$			1	μA
MAIN DC-DC CONVERTER						
Main Output Voltage Adjust Range	V_{OUT}		2.7		5.5	V
Main Idle Mode Threshold		$V_{OSC} = 0.625V$, measured between V_{VDDM} and LXM	2		35	mV
Main Current-Sense Amplifier Voltage Gain	A_{VCSM}	Measured between V_{VDDM} and LXM	8.4		10.2	V/V
Main Zero-Crossing Threshold		Measured between LXM and $PGNDM$	-20		-8	mV
Main Slope Compensation Gain	A_{VSWM}		0.16		0.24	V/V
MAIN ERROR AMPLIFIER						
FBM Regulation Voltage		Unity gain configuration, FBM = COMPM	1.230		1.265	V
FBM to COMPM Transconductance	G_{EA}	Unity gain configuration, FBM = COMPM, $-5\mu A < I_{LOAD} < 5\mu A$	70		160	μS
FBM Input Leakage Current		$V_{FBM} = 1.35V$			100	nA
COMPM Minimum Output Voltage		$V_{FBM} = 1.35V$, COMPM open	0.3			V
COMPM Maximum Output Voltage	$V_{COMPM(MAX)}$	$V_{FBM} = 1.15V$, COMPM open	2.00		2.27	V
MAIN DRIVERS (DHM, DLM)						
Output Low Voltage		$I_{SINK} = 10mA$			0.11	V
Output High Voltage		$I_{SOURCE} = 10mA$		$V_{VDDM} - 0.11$		V
Driver Resistance		$I_{DHM} = 10mA$, $I_{DLM} = 10mA$			11	Ω
CORE DC-DC CONVERTER ($V_{ONC} = 3V$)						
Core Output Voltage Adjust Range	V_{OUT}		1.25		5.5	V
Core Idle Mode Threshold		$V_{OSC} = 0.625V$	40		360	mA
Core Current-Sense Amplifier Transresistance	R_{CSC}		0.7		1.3	V/A
Core Slope Compensation Gain	A_{VSWC}		0.16		0.24	V/V
CORE ERROR AMPLIFIER ($V_{ONC} = 3V$)						
FBC Regulation Voltage		Unity gain configuration, FBC = COMPC	1.230		1.265	V
FBC to COMPC Transconductance	G_{EA}	Unity gain configuration, FBC = COMPC, $-5\mu A < I_{LOAD} < 5\mu A$	70		160	μS

デジタルカメラ用 ステップダウン電源

MAX1802

ELECTRICAL CHARACTERISTICS (continued)

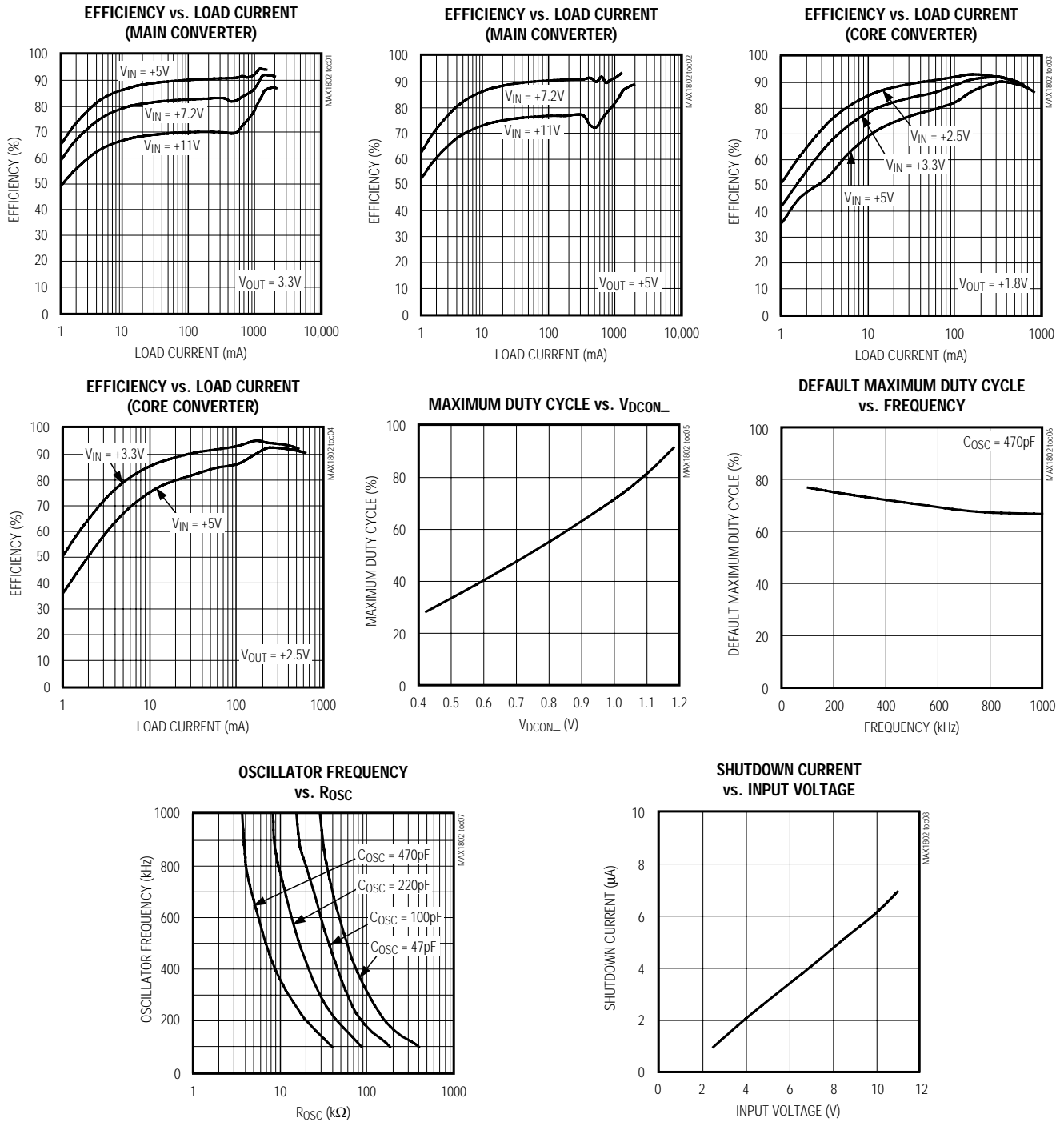
(Circuit of Figure 1, $V_{VDDM} = 6V$, $V_{VDDC} = 3V$, $PGNDM = PGND = GND$, $DCON1 = REF$, $V_{ONM} = 3V$, $V_{ONC} = V_{ON1} = V_{DCON2} = V_{DCON3} = 0$, $T_A = -40^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
FBC Input Leakage Current		$V_{FBC} = 1.35V$			100	nA
COMPC Minimum Output Voltage		$V_{FBC} = 1.35V$, COMPC open	0.3			V
COMPC Maximum Output Voltage	$V_{COMPC(MAX)}$	$V_{FBC} = 1.15V$, COMPC open	2.00		2.27	V
CORE POWER SWITCHES ($V_{ONC} = 3V$)						
LXC Leakage Current		$V_{LXC} = 0, 5.5V$			20	μA
Switch On-Resistance	R_{DSN}	N-channel, $I_{LXC} = 0.75A$			350	m Ω
	R_{DSP}	P-channel, $I_{LXC} = 0.75A$			400	
N-Channel Turn-Off Current			5		190	mA
AUXILIARY DC-DC CONTROLLERS 1, 2, 3 ($V_{ON1} = V_{DCON_} = 3V$)						
INTERNAL CLOCK						
OSC Clock Low Trip Level		OSC falling edge	0.2		0.3	V
OSC Clock High Trip Level		$V_{DCON_} = 0.625V$	0.575		0.675	V
		$V_{DCON_} = 1.25V$ to V_{VL}	1.00		1.10	
Maximum Duty Cycle Adjustment Range			40		90	%
$DCON_$ Input Leakage Current		$V_{DCON_} = 0V$ to $3V$			1	μA
$DCON_$ Input Sleep-Mode Threshold		$V_{DCON_}$ rising, 50mV hysteresis	0.35		0.45	V
AUXILIARY ERROR AMPLIFIER						
$FB_$ Regulation Voltage		Unity gain configuration, $FB_ = COMP_$	1.230		1.265	V
$FB_$ to $COMP_$ Transconductance	G_{EA}	Unity gain configuration, $FB_ = COMP_$, $-5\mu A < I_{LOAD} < 5\mu A$	70		160	μs
$FB_$ Input Leakage Current		$V_{FB_} = 1.35V$			100	nA
AUXILIARY DRIVERS (DL1, DL2, DL3)						
$DL_$ Driver Resistance		Output high or low			11	Ω

Note 1: Specifications to $-40^{\circ}C$ are guaranteed by design and not production tested.

標準動作特性

(Circuit of Figure 1, $V_{VDDM} = 6V$, $V_{VDDC} = 3.3V$, $V_{ONM} = 3V$, $V_{ONC} = V_{ON1} = V_{DCON2} = V_{DCON3} = 0$, $T_A = +25^\circ C$, unless otherwise noted.)

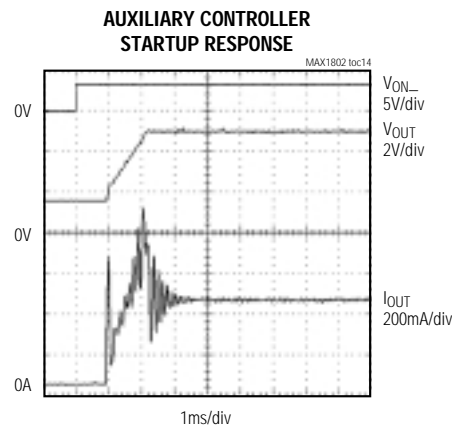
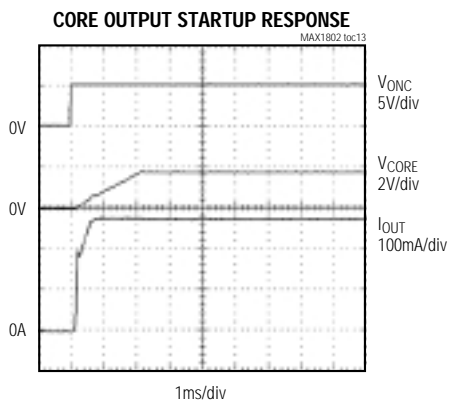
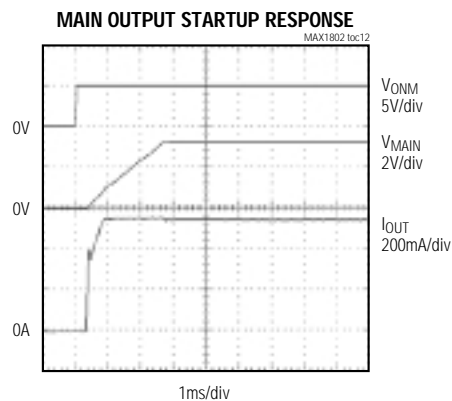
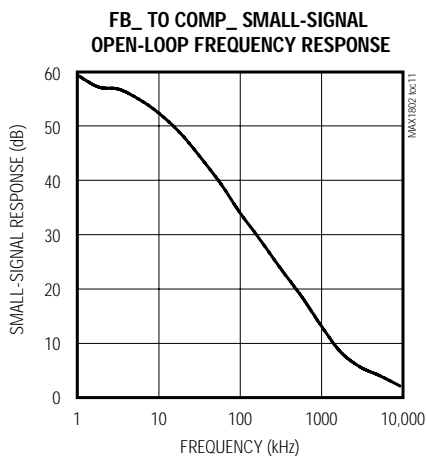
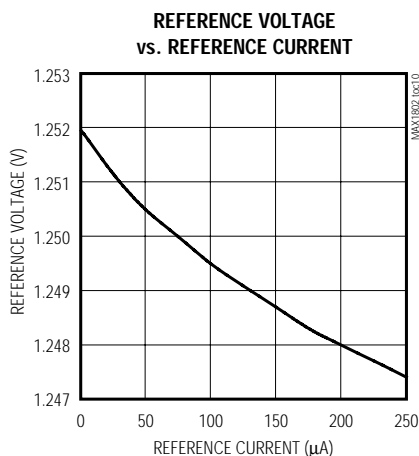
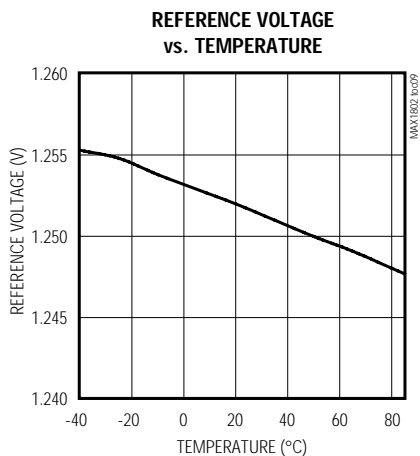


デジタルカメラ用 ステップダウン電源

MAX1802

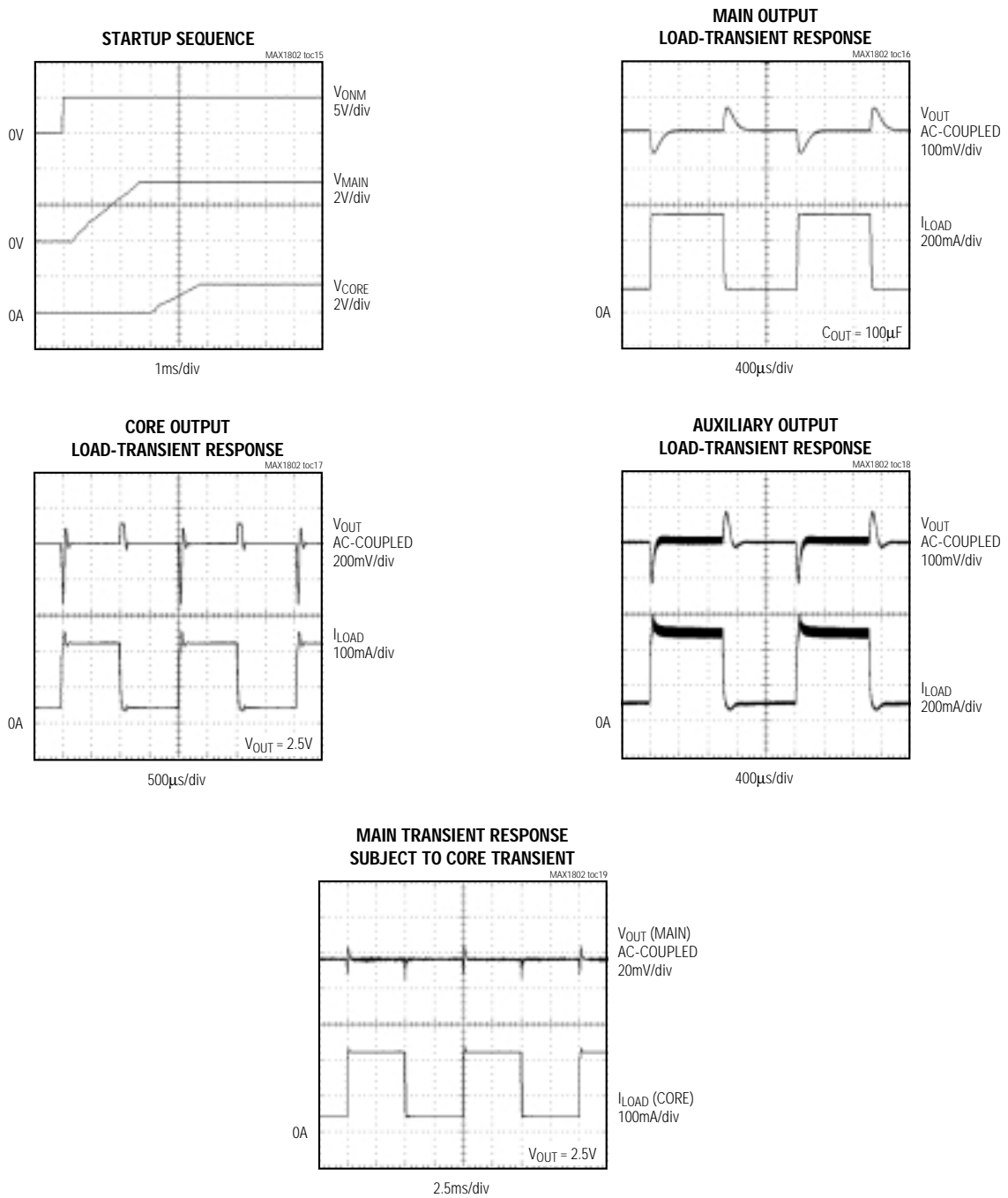
標準動作特性 (続き)

(Circuit of Figure 1, $V_{VDDM} = 6V$, $V_{VDDC} = 3.3V$, $V_{ONM} = 3V$, $V_{ONC} = V_{ON1} = V_{DCON2} = V_{DCON3} = 0$, $T_A = +25^\circ C$, unless otherwise noted.)



標準動作特性 (続き)

(Circuit of Figure 1, $V_{DDM} = 6V$, $V_{VDDC} = 3.3V$, $V_{ONM} = 3V$, $V_{ONC} = V_{ON1} = V_{DCON2} = V_{DCON3} = 0$, $T_A = +25^\circ C$, unless otherwise noted.)



デジタルカメラ用 ステップダウン電源

MAX1802

端子説明

端子	名称	機能
1	FBM	メインDC-DCコンバータフィードバック入力。フィードバック抵抗分圧器を出力とFBMの間に接続し、メイン出力電圧を設定します。レギュレーション電圧は V_{REF} (1.25V)です。
2	COMPM	メインコントローラ用補償。メイントランスコンダクタンスエラーアンプの出力。メイン制御ループを補償するには、直列抵抗及びコンデンサをGNDに接続します(「補償の設計」を参照)。
3	ONM	メインコンバータイネーブル入力。ハイレベルの時、メインコンバータとVLレギュレータがオンになります。ONMをVDDMに接続すると、コンバータが自動的に起動されます。メインコンバータがオフの時、その他の出力は全てディセーブルされます。
4	VH	内部バイアス電圧。VHはメインコントローラにバイアスを提供します。0.1 μ F以上のセラミックコンデンサで、VHをVDDMにバイパスして下さい。
5	VDDM	バッテリー入力。VDDMはICに電力を供給します。メインDC-DCコントローラ用のハイサイド電流検出入力としても機能します。VDDMは、メインコントローラ用外部PチャネルスイッチングMOSFETソースのできるだけ近くに接続して下さい。
6	DHM	メインコントローラ用外部PチャネルMOSFETゲート駆動出力。DHMはVDDM及びPGNDMの間を400mA (typ)の駆動電流でスイングします。DHMは、メインコントローラ用外部PチャネルスイッチングMOSFETのゲートに接続して下さい。
7	LXM	メインDC-DCコントローラ電流検出入力。LXMはメインコンバータ用外部Pチャネル及びNチャネルスイッチングMOSFETドレインに接続して下さい。LXMは、Pチャネル及びNチャネル両方のスイッチングMOSFET用電流検出入力として機能します。LXMはメインコントローラ用外部PチャネルスイッチングMOSFETのドレインのできるだけ近くに接続して下さい。
8	DLM	メインコントローラ用外部NチャネルMOSFETゲート駆動出力。DLMはVDDM及びPGNDM間を400mA (typ)の駆動電流でスイングします。DLMは、メインコントローラ用外部NチャネルスイッチングMOSFETのゲートに接続して下さい。
9	PGNDM	メインDC-DCコントローラ用パワーランド。PGNDMはメインDC-DCコントローラ用のローサイド電流検出入力としても機能します。PGNDMは、メインコントローラ用外部NチャネルスイッチングMOSFETのソースのできるだけ近くに接続して下さい。
10	OSC	オシレータ制御。OSCとGNDの間にタイミングコンデンサを接続し、OSCとVLの間にタイミング抵抗を接続して、スイッチング周波数を100kHz ~ 1MHzの範囲で設定して下さい(「スイッチング周波数の設定」を参照)。
11	DCON1	補助コントローラ1用最大デューティサイクル制御入力。DCON1をVLに接続してデフォルトの最大デューティサイクルを設定します。REFとDCON1の間に抵抗分圧器を接続して最大デューティサイクルを40% ~ 90%の範囲で設定します。DCON1を300mV以下に引き下げると、コントローラはオフになります。
12	DL1	補助コントローラ1用外部MOSFETゲート駆動出力。DL1はVDDC及びPGNDの間を400mA (typ)の駆動電流でスイングします。DL1は、補助コントローラ1用外部スイッチングNチャネルMOSFETのゲートに接続して下さい。
13	ON1	補助コントローラ1用イネーブル入力。ON1をVLに接続すると、補助コントローラ1が自動的に起動します。
14	COMP1	補助コントローラ1用補償。補助コントローラ1のトランスコンダクタンスエラーアンプの出力。補助コントローラ1の制御ループを補償するには、COMP1とGNDの間に直列抵抗及びコンデンサを接続します(「補償の設計」を参照)。
15	FB1	補助コントローラ1用フィードバック入力。補助コントローラ1の出力とFB1の間にフィードバック抵抗分圧器を接続して出力電圧を設定します。レギュレーション電圧は V_{REF} (1.25V)です。
16	FB2	補助コントローラ2用フィードバック入力。補助コントローラ2の出力とFB2の間にフィードバック抵抗分圧器を接続して出力電圧を設定します。レギュレーション電圧は V_{REF} (1.25V)です。

端子説明(続き)

端子	名称	機能
17	COMP2	補助コントローラ2用補償。補助コントローラ2のトランスコンダクタンスエラーアンプの出力。補助コントローラ2の制御ループを補償するには、COMP2とGNDの間に直列抵抗及びコンデンサを接続します(「補償の設計」を参照)。
18	DCON2	補助コントローラ2用最大デューティサイクル制御入力。DCON2をVLに接続してデフォルトの最大デューティサイクルを設定します。REFとDCON2の間に抵抗分圧器を接続して最大デューティサイクルを40%~90%の範囲で設定します。DCON2を300mV以下に引き下げると、コントローラはオフになります。
19	DL2	補助コントローラ2用外部MOSFETゲート駆動出力。DL2はVDDC及びPGNDの間を400mA(typ)の駆動電流でスイングします。DL2は、補助コントローラ2用外部スイッチングNチャネルMOSFETのゲートに接続して下さい。
20	DL3	補助コントローラ3用外部MOSFETゲート駆動出力。DL3はVDDC及びPGNDの間を400mA(typ)の駆動電流でスイングします。DL3は、補助コントローラ3用外部スイッチングNチャネルMOSFETのゲートに接続して下さい。
21	COMP3	補助コントローラ3用補償。補助コントローラ3のトランスコンダクタンスエラーアンプの出力。補助コントローラ3の制御ループを補償するには、COMP3とGNDの間に直列抵抗及びコンデンサを接続します(「補償の設計」を参照)。
22	FB3	補助コントローラ3用フィードバック入力。補助コントローラ3の出力とFB3の間にフィードバック抵抗分圧器を接続して出力電圧を設定します。レギュレーション電圧は $V_{REF}(1.25V)$ です。
23	DCON3	補助コントローラ3用最大デューティサイクル制御入力。DCON3をVLに接続してデフォルトの最大デューティサイクルを設定します。REFとDCON3の間に抵抗分圧器を接続して最大デューティサイクルを40%~90%の範囲で設定します。DCON3を300mV以下に引き下げるとコントローラはオフになります。
24	ONC	コアコンバータイネーブル入力。ハイレベルの時コアコンバータがオンになります。ONCをVLに接続すると、コアコンバータは自動的に起動します。
25	PGND	パワーグランド。内部NチャネルMOSFETパワースイッチのソース。ICのできるだけ近くでPGNDをGNDに接続して下さい。
26	LXC	コアパワースwitchングノード。コアコンバータ用内部Pチャネル及びNチャネルMOSFETスイッチのドレイン。
27	VDDC	コアDC-DCコンバータパワー入力。VDDCは、コアコンバータ用内部PチャネルMOSFETパワースイッチのソースに接続されており、5.5Vに制限されています。バッテリーの電圧が5.5Vよりも高い場合は、VDDCをメイン出力に接続して下さい。1F以上のセラミックコンデンサでVDDCをPGNDにバイパスして下さい。
28	VL	内部低電圧バイパス。内部回路はVLから電力を得ます。VDDCが2.4V以下の時は、内部リアレギュレータがVDDMからVLに電力を供給します。VDDCが2.4V以上になると、内部スイッチがVLをVDDCに接続します。1.0 μ F以上のセラミックコンデンサでVLをGNDにバイパスして下さい。
29	COMPC	コアコンバータ用補償。コアトランスコンダクタンスエラーアンプの出力。コア制御ループを補償するには、GNDに直列抵抗及びコンデンサを接続して下さい(「補償の設計」を参照)。
30	FBC	コアDC-DCコンバータフィードバック入力。コア出力とFBCの間にフィードバック抵抗分圧器を接続して出力電圧を設定します。レギュレーション電圧は $V_{REF}(1.25V)$ です。
31	REF	1.25Vのリファレンス出力。1.0 μ F以上のセラミックコンデンサでREFをGNDにバイパスして下さい。
32	GND	アナロググランド

デジタルカメラ用 ステップダウン電源

詳細

図1に、MAX1802の標準アプリケーション回路を示します。MAX1802は2つのステップダウンDC-DCコンバータ(メイン及びコア)、3つの補助ステップアップDC-DCコントローラ、及び複数の外部MAX1801スレーブDC-DCコントローラの制御能力を備えています。これらは一体となって、デジタル静止カメラ用の高効率な完全電源ソリューションを提供します。図2及び図3に、MAX1802のファンクションブロック図を示します。

マスタ/スレーブコンフィギュレーション

MAX1802は、MAX1801“スレーブ”コントローラをサポートします。MAX1801は、入力電源、電圧リファレンス及びオシレータ信号をMAX1802の“マスタ”DC-DCコンバータから直接取得します。このマスタ/スレーブコンフィギュレーションは、余計な回路を不要にし、また同期したコンバータのスイッチングによりノイズの高調波成分を制御し、システムコストを節減します。

メインDC-DCコンバータ

MAX1802メインステップダウンDC-DCコンバータは、バッテリー入力電圧2.5V~11Vから出力電圧2.7V~5.5Vを生成します。バッテリー電圧がメインレギュレーション電圧より低くなると、レギュレータはドロップアウト状態になり、Pチャネルスイッチはオンに留まります。この状態における出力電圧は入力電圧よりも若干低くなります。このコンバータは、外付PチャネルMOSFETパワースイッチ及び外付NチャネルMOSFET同期整流器を駆動します。低ノイズ、一定周波数のPWM電流モードで動作し、全ての負荷に渡って電圧を安定化させます。固定周波数動作により生成されたスイッチング高調波は一定であるため、簡単にフィルタリングできます。

外付PチャネルMOSFETスイッチは各サイクルの最初の部分でオンになり、電流を負荷に供給する一方で、インダクタ電流を上昇させてコイルにエネルギーを蓄えます。各サイクルの第2部分では、PチャネルMOSFETがオフになり、インダクタ両端の電圧が逆転し、外部Nチャネル同期整流器を通して出力フィルタコンデンサ及び負荷に強制的に電流が流れます。インダクタに蓄えられているエネルギーが消費するにつれて電流は減少します。同期整流器は、インダクタ電流がゼロに近づくか、又はPチャネルスイッチが再びオンになる新サイクルの始めにオフになります。

電流モードPWMコンバータはCOMPMPにおける電圧を使用してインダクタ電流を設定し、出力電圧を安定化

させます。コンバータは外部PチャネルMOSFETのソース及びドレインの電圧を検出することで、インダクタ電流を検出します。MAX1802のメイン出力は軽負荷ではアイドルモードに切り換わり、MOSFET両端の電圧がアイドルモードスレッシュホールドの20mVに達するまでPチャネルスイッチをオンに維持することにより効率を改善します。アイドルモードの電流は、20mVをMOSFETのオン抵抗で割った値になります。インダクタ電流を強制的にアイドルモードのスレッシュホールドよりも高くすると、負荷が必要とするより大きなエネルギーが出力コンデンサに供給されます。その時スイッチ及び同期整流器は、出力コンデンサがレギュレーション電圧レベルへと放電するまでオフに留まります。これにより軽負荷時のコンバータは、より低いスイッチング周波数で動作するようになり効率が向上します。

インダクタ電流がゼロ近くまで低下すると、内部コンバータはMOSFET両端の電圧を測定することによりNチャネル同期整流器をオフにします。NチャネルMOSFETのオン抵抗が低い(Pチャネルスイッチのオン抵抗より低い)場合、MOSFETが早くオフになりすぎて効率が劣化することがあります。これは、2個の直列Li+セル等の高入力電圧アプリケーションにおいて特に重大です。この場合は、Pチャネルスイッチよりも高いオン抵抗のNチャネルMOSFETの使用、又はNチャネルMOSFETゲートソース両端へのショットキ整流器の配置、又はその両方を行います。

COMPMPにおける電圧は通常 $V_{COMPMP(MAX)} = 2.14V$ にクランプされているため、インダクタ電流は制限されます。ピークインダクタ電流(I_{LIM})及び最大平均出力電流($I_{OUT(MAX)}$)は次式で決定されます。

$$I_{LIM} = \frac{V_{COMPMP(MAX)} - V_{REF} \left(1 + \frac{V_{OUT} A_{VSWM}}{V_{IN}} \right)}{A_{VCSM} R_{DSP}}$$

$$I_{OUT(MAX)} = I_{LIM} - \left[\frac{\left(1 - \frac{V_{OUT}}{V_{IN}} \right) V_{OUT}}{2f_{OSC} L} \right]$$

ここで、 A_{VSWM} はメインスローブ補償利得(0.20V/V)、 A_{VCSM} はメイン電流検出アンプの電圧利得(9.3V/V)、 R_{DSP} は外部PチャネルMOSFETスイッチのオン抵抗、 L はインダクタ値です。電流リミットは、入出力電圧比が増加するにつれて大きくなることに注意して下さい。

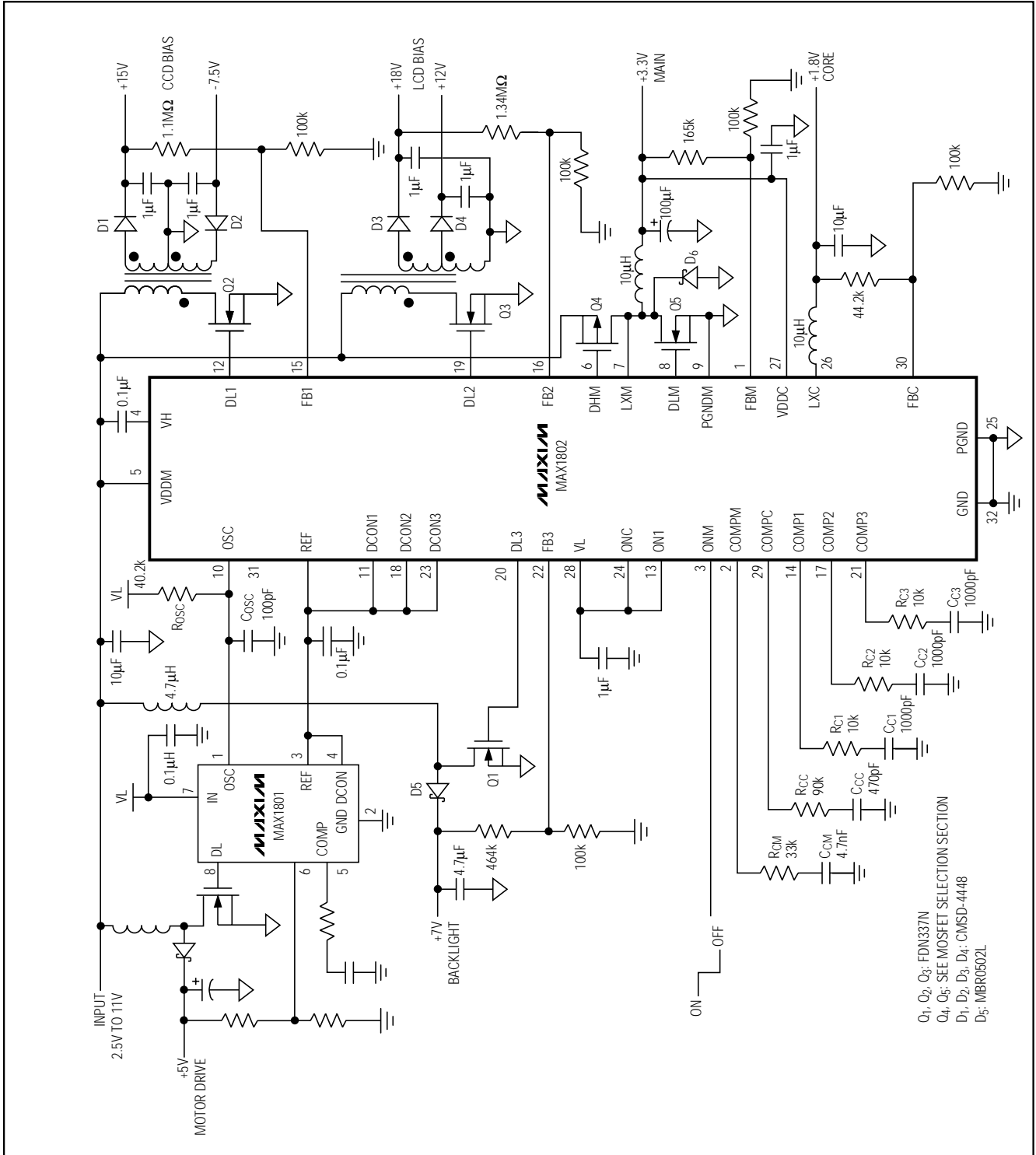


図1. 標準アプリケーション回路

デジタルカメラ用 ステップダウン電源

MAX1802

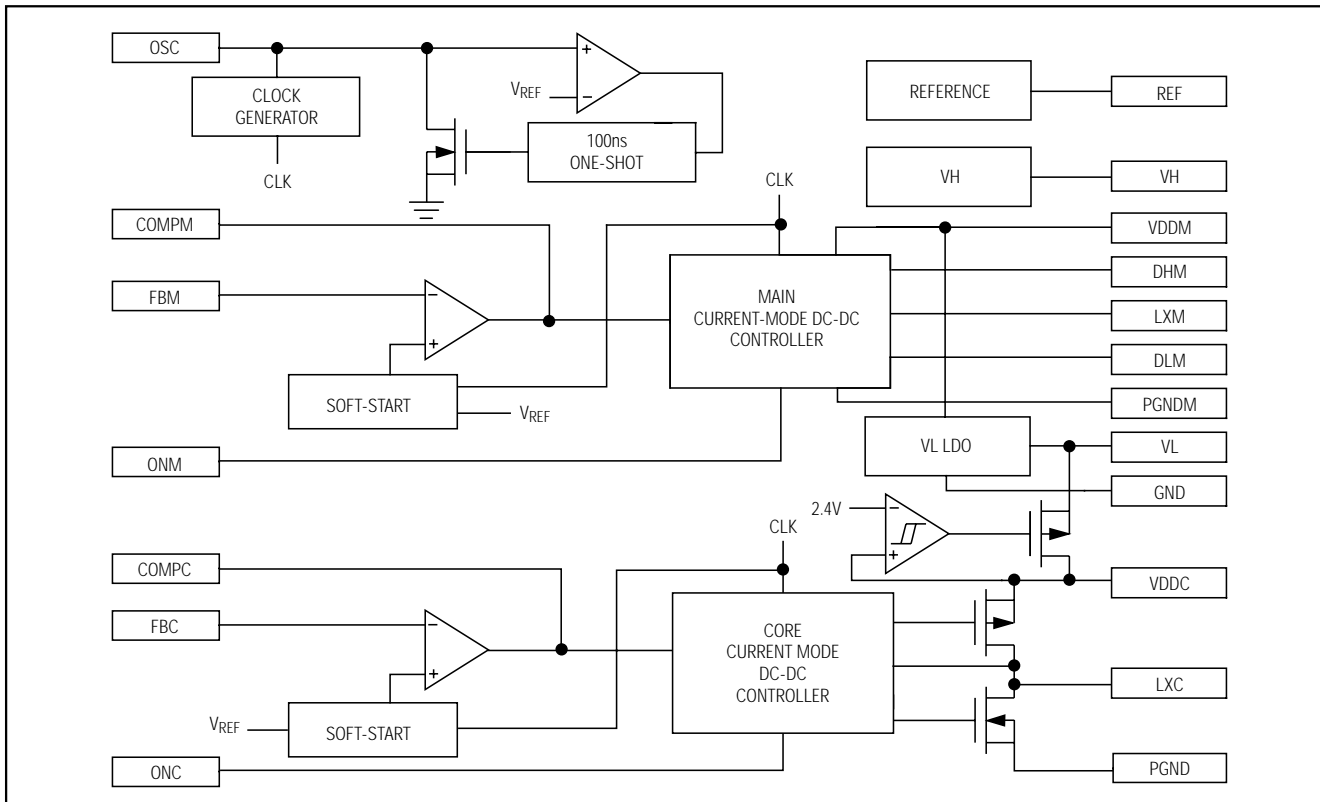


図2. メイン及びコアを含む簡略ブロック図

コアDC-DCコンバータ

MAX1802 コアステップダウンDC-DCコンバータは、メインコントローラ出力から出力電圧1.25V~5.5Vを生成します。コアコンバータはメインコントローラと同様の低ノイズ、一定周波数のPWM電流モード構造を持っていますが、内部PチャンネルMOSFETパワースイッチ及びNチャンネルMOSFET同期整流器を使用して効率を最大化し、回路サイズと外付部品点数を低減します。コアコンバータは、出力電圧の電流モードレギュレーション、過負荷保護及び自動アイドルモード切替えのためにインダクタ電流を内部で監視し、インダクタ電流がゼロに近づくとき同期整流器をオフにします。軽負荷ではアイドルモードに切り換えて、電流がゼロの時に同期整流器をオフにすると効率が向上します。コアコンバータはメイン出力が開始されるまで非アクティブのままになります。

COMPCにおける電圧は通常 $V_{COMPC(MAX)} = 2.14V$ にクランプされているため、インダクタ電流は制限されます。ピークインダクタ電流リミット (I_{LIM}) 及び最大平均出力電流 ($I_{OUT(MAX)}$) は次式で決定されます。

$$I_{LIM} = \frac{V_{COMPC(MAX)} - V_{REF} \left(1 + \frac{V_{OUT} A_{VSWC}}{V_{IN}} \right)}{R_{CSC}}$$

$$I_{OUT(MAX)} = I_{LIM} \left[\frac{\left(1 - \frac{V_{OUT}}{V_{IN}} \right) V_{OUT}}{2f_{OSC} L} \right]$$

ここで、 A_{VSWC} はコアスローブ補償利得 (0.20V/V)、 R_{CSC} はコア電流検出アンプ (1V/A) のトランス抵抗、 L はインダクタ値です。電流リミットは入出力比率が増加するにつれて高くなることに注意して下さい。

補助DC-DCコントローラ

MAX1802の3つの補助コントローラは、外付部品により制限される出力電力を使用して、低ノイズ、固定周波数のPWMモードで動作します。これらのコントローラ

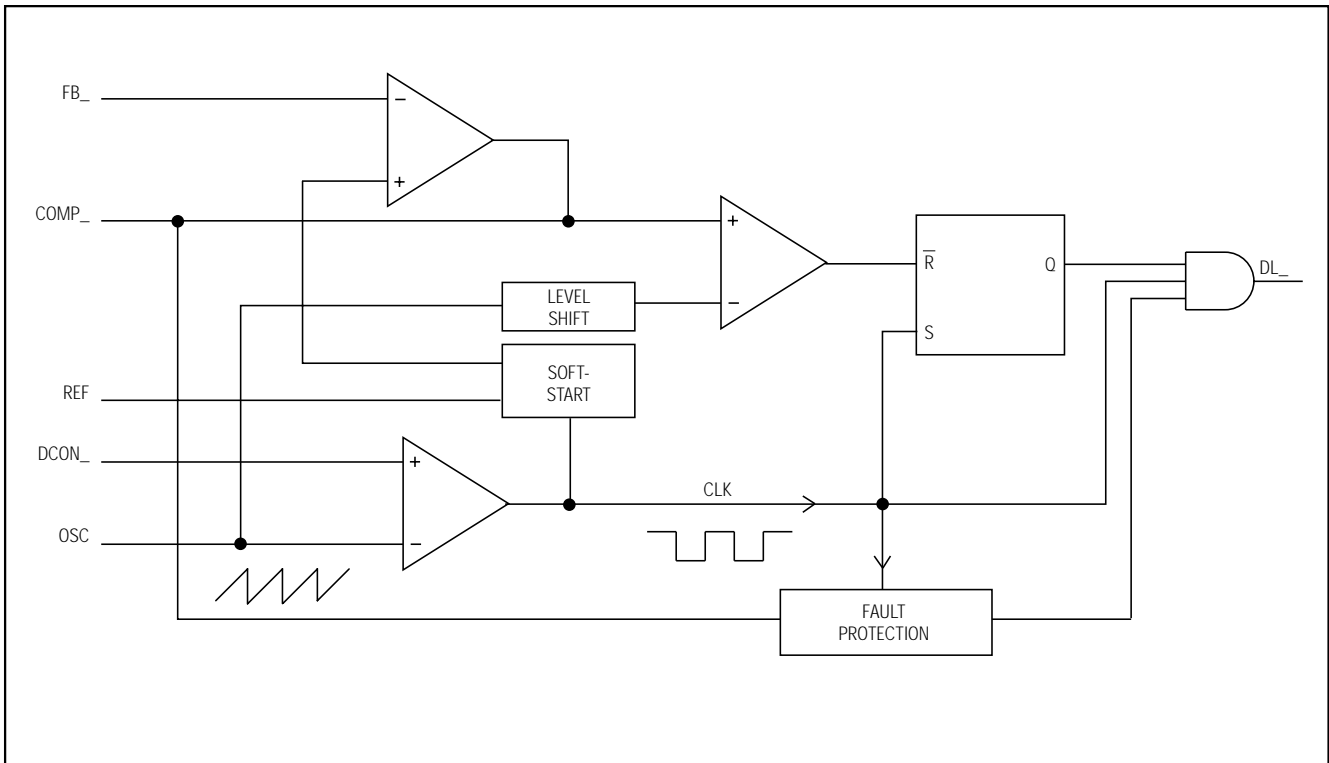


図3. 補助コントローラのブロック図

は、外部NチャンネルMOSFETスイッチ用駆動信号のパルス幅を変調することで、出力電圧を安定化させます。メイン出力が開始されるまで非アクティブのままになります。

図3に、MAX1802補助PWMコントローラのブロック図を示します。OSCにおける鋸波オシレータ信号は内部のタイミングを支配します。各サイクルの始めでは、DL_ がハイになって外部MOSFETスイッチをオンにします。MOSFETスイッチは、内部でレベルシフトされる鋸波がCOMP_ を超えるか、又は最大デューティサイクルを超過した時にオフになります。スイッチは次のサイクルが始まるまでオフに留まります。内部トランスコンダクタンスアンプはCOMP_ における統合エラー電圧を確立することにより、ループ利得を増加させてレギュレーション精度を改善します。

パワーアップシーケンス

MAX1802はONM入力がロー(1.3V以下)の時、全回路オフのシャットダウンモードになります。ONMがハイの時、内部リニアレギュレータがVL出力においてVDDM入力から3Vを生成して内部回路に電力を供給します。VLが2.4Vの低電圧ロックアウトスレッシュホールドを超えると、内部リファレンスとオシレータが機能し始め、メインDC-DCコンバータがソフトスタート動作を開始

します。メインDC-DC出力は、1024のソフトスタートオシレータサイクル後に完全なレギュレーション電圧に達します。メインDC-DCコンバータがソフトスタートを完了すると、コアDC-DCコンバータ及び補助DC-DCコントローラがイネーブルされます。

VDDCにおける電圧が2.4Vを超えると、内部リニアレギュレータがオフになり、3Ωの内部スイッチがVLを直接VDDCに接続します。VDDCは通常、メインDC-DCコンバータの出力に接続されます。

コアDC-DCコンバータ及び補助DC-DCコントローラは個別のオン/オフ制御及びソフトスタートを備えています。メインDC-DCコンバータはONMの入力がローの時にシャットダウンします。コアDC-DCコンバータはONCの入力がローの時にシャットダウンします。補助DC-DCコンバータ1をオフにするには、ON1又はDCON1をGNDまで駆動します。補助コントローラ2又は3をオフするには、DCON2又はDCON3をGNDまで駆動します。

リファレンス

MAX1802は、1.248V、1%の内部リファレンスを備えています。0.1μFのバイパスコンデンサをREFピンの5mm以内のところでREFとGNDの間に接続して下さい。REFは200μAまでの外部負荷電流を供給でき、ONMがハイでありVLが低電圧ロックアウトスレッシュホールドを

デジタルカメラ用 ステップダウン電源

MAX1802

超えるとイネーブルされます。内部コアコンバータ、補助コントローラ及びMAX1801スレープコントローラはそれぞれ30 μ AまでのREF電流をスタートアップ中にシンクします。複数のMAX1801コントローラを同時にオンにする場合は、マスタ電圧リファレンスが十分な電流を供給できるか、又は適切なユニティゲインアンプでリファレンスをバッファできることを確認して下さい。

オシレータ

オシレータは、コンパレータ、100nsのワンショット及び内部NチャネルMOSFETスイッチを外部タイミング抵抗及びコンデンサと関連させて使用し、OSCにおいてオシレータ信号を生成します(図4)。スイッチがオープンの時、コンデンサの電圧は $R_{OSC}C_{OSC}$ の積から得る時定数でゼロから急激にVLに近づきます。コンパレータ出力はコンデンサの電圧が V_{REF} (1.25V)に達するとハイになります。この時ワンショットが内部MOSFETスイッチを起動して100ns間隔以内にコンデンサを放電し、サイクルが繰り返されます。発振周波数は、スタートアップ中にVLが変化するにつれて変わることにご注意して下さい。発振周波数はVL電圧が一定である限り、一定になります。

最大デューティサイクル

MAX1802の3つの補助コントローラは、OSCにおいて生成された鋸波オシレータ信号、DCON_における電圧及び内部コンパレータを使用して、その最大スイッチングデューティサイクルを制限します(「最大デューティサイクルの設定」を参照)。デューティサイクルを制限すると、一部のコイルにおける飽和を防ぐことができます。又、最大デューティサイクルが低いとコンバータが非連続電流モードでの動作を強制されるため、設計の安定性を簡潔にします(効率は若干低下します)。

ソフトスタート

全てのMAX1802コンバータは、出力電圧をレギュレーション電圧へとランプアップさせることで、スタートアップ時の突入電流を制限し過剰なバッテリー負荷を回避するソフトスタート機能を備えています。これは、電源投入時、又はコントローラがイネーブルされる時に、コントローラのトランスコンダクタンスアンプへの内部リファレンス入力を1024オシレータサイクルに渡って0から1.25Vリファレンス電圧に増加することで達成されます。

過負荷保護

MAX1802の3つの補助コントローラは、出力過負荷状態に起因するトランス結合された回路又はSEPIC回路への損傷を防ぐための障害保護機能を備えています。出力電圧が1024のオシレータクロック期間にレギュレーション範囲外になると、補助コントローラがディセーブル

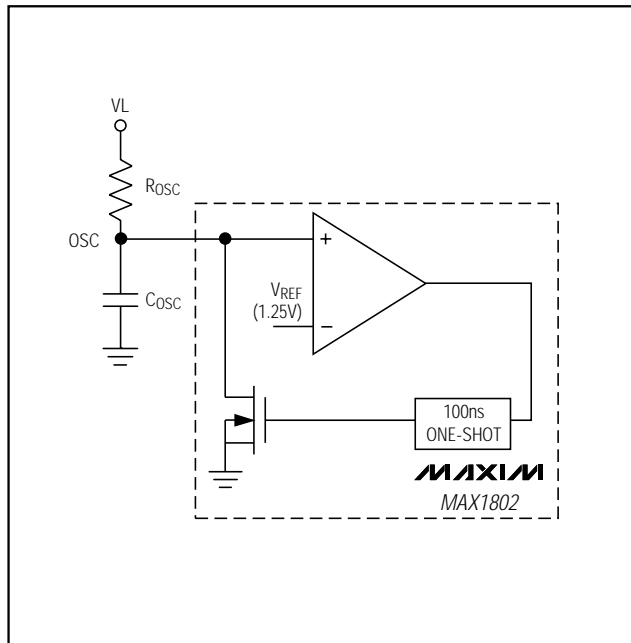


図4. オシレータ

されて過剰な出力電流を防ぎます。コントローラを再起動するには、ON_又はDCON_における電圧をGNDレベルにし、次にオン状態に戻します。ステップアップアプリケーションの場合、短絡電流は制限されません。これは、DC電流経路がインダクタ及び出力整流器を通して短絡回路に達するためです。ステップアップコンフィギュレーションで短絡保護が必要な場合は、フューズ等の保護デバイスを使用して短絡電流を制限して下さい。

設計手順

スイッチング周波数の設定

外付部品サイズ又は回路の効率が特定のMAX1802アプリケーションに最適となるスイッチング周波数を選択して下さい。400kHz~500kHzのスイッチング周波数は、バランスの良い部品サイズと回路効率を提供します。周波数を高くすると部品が小さくなり、低くすると効率が向上します。

スイッチング周波数は外付タイミング抵抗(R_{OSC})及びコンデンサ(C_{OSC})により設定されます。サイクルの始めには、タイミングコンデンサが抵抗を通じて V_{REF} に達するまで充電されます。充電時間 t_1 は次の通りです。

$$t_1 = -R_{OSC}(C_{OSC} + 10\text{pF}) \ln [1 - (V_{REF} / V_{VL})]$$

OSCにおける電圧が V_{REF} に達すると、 $t_2 = 200\text{ns}$ の期間に渡って内部スイッチから放電が行われます。オシレータの周波数は $f_{OSC} = 1 / (t_1 + t_2)$ です。 f_{OSC} は100kHz $\leq f_{OSC} \leq 1\text{MHz}$ の範囲で設定して下さい。 C_{OSC} は47pF~470pFの範囲で選択して下さい。 R_{OSC} は次の関係式を使用して求めます。

$$R_{OSC} = (200\text{ns} - 1/f_{OSC}) / (C_{OSC} + 10\text{pF}) \times \ln(1 - V_{REF} / V_{VL})$$

異なる値の C_{OSC} を使用する f_{OSC} 対 R_{OSC} については、「標準動作特性」を参照して下さい。メインコントローラにおけるデューティサイクルの制限のために、 $f_{OSC} \leq V_{MAIN} / (V_{VDDM(MAX)} \times 500\text{ns})$ を維持して下さい。

出力電圧の設定

各コンバータのMAX1802出力電圧は、出力電圧及び対応するFB_入力に間に抵抗分圧器を接続することで設定します。FB_入力バイアス電流は100nA以下であるため、 R_L 値(FB_及びGND間のローサイド抵抗)は100kΩに設定して下さい。 R_H 値(出力及びFB_間のハイサイド抵抗)は次の関係式を使用して選択します。

$$R_H = R_L \left[\frac{V_{OUT}}{1.248} - 1 \right]$$

最大デューティサイクルの設定

3つのMAX1802補助コントローラ用内部クロック信号(図3のCLK)生成には、OSCにおけるオシレータ信号とDCON_における電圧が使用されます。内部クロックの立下りエッジは、抵抗分圧器によって設定される $V_{DCON_}$ より V_{OSC} が高くなると発生します。内部クロックの立上りエッジは、 V_{OSC} が0.25Vより低くなると発生します(図5)。

可変最大デューティサイクル範囲は40%~90%です(「標準動作特性」の「Maximum Duty Cycle vs. $V_{DCON_}$ 」を参照)。 $V_{DCON_}$ が V_{REF} の電圧(1.25V)以上である場合、最大デューティサイクルはデフォルトにより100kHzで76%に設定されます(「標準動作特性」の「Default Maximum Duty Cycle vs. Frequency」を参照)。コントローラは $V_{DCON_}$ が0.3Vより低くなるとシャットダウンします。

インダクタの選択

メイン及びコアステップダウンコンバータ

MAX1802のメイン及びコアステップダウンコンバータは、インダクタ電流が連続モードの時に最高の効率を提供します。殆どの設計では、適切なインダクタ値(L_{IDEAL})は次式で求めることができます。この式は、連続ピーク間インダクタ電流をDCインダクタ電流の1/3に設定します。

$$L_{IDEAL} = \left(\frac{3(V_{IN} - V_{DSP})D(1-D)}{I_{OUT} f_{OSC}} \right)$$

ここで、デューティサイクルDは以下で表されます。

$$D = \frac{V_{OUT} + V_{DSN}}{V_{IN} - V_{DSP} + V_{DSN}}$$

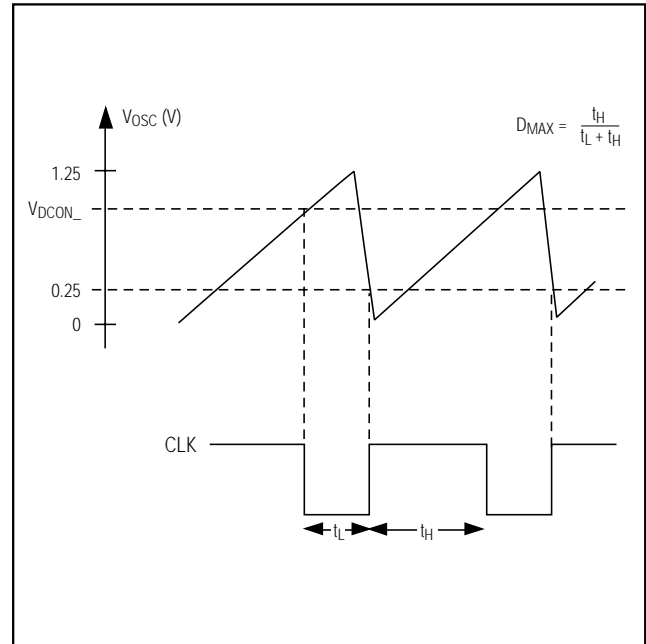


図5. 補助コントローラの内部クロック信号の生成

上記の各式では、 V_{DSP} はPチャネルMOSFETスイッチ両端の電圧ドロップ、 V_{DSN} はNチャネルMOSFET同期整流器両端の電圧ドロップです。任意の L_{IDEAL} において、一定ピーク間インダクタ電流は $0.33 I_{OUT}$ になります。最大インダクタ電流は $1.17 I_{OUT}$ です。

L_{IDEAL} よりも小さいインダクタ値を使用することもできますが、最大インダクタ電流はLが小さくなるにつれて高くなり、同じ出力リップルを維持するためにより大きい出力容量が必要になります。安定動作のために、最小インダクタンスは内部スロープ補償により制限されます。メイン及びコアの最小インダクタ値は次式で与えられます。

$$L_{MIN(MAIN)} = \left(1 - \frac{0.5}{D_{MAX}} \right) \frac{V_{OUT} R_{DSP}}{0.013 f_{OSC}}$$

及び

$$L_{MIN(CORE)} = \left(1 - \frac{0.5}{D_{MAX}} \right) \frac{V_{OUT}}{0.13 f_{OSC}}$$

ここで、 R_{DSP} はPチャネルMOSFETスイッチのオン抵抗、 $D_{MAX} = V_{OUT} / V_{IN}$ です。

補助ステップアップコントローラ

3つのMAX1802補助ステップアップコントローラは、インダクタ電流が連続モードの時に最高の効率を提供します。

デジタルカメラ用 ステップダウン電源

MAX1802

ステップアップ比率(V_{OUT}/V_{IN})が $1/(1-D_{MAX})$ 以上の時は、断続電流を使用して下さい。

連続インダクタ電流

適切なインダクタ値(L_{IDEAL})は次式で求めることができます。この式は、連続ピーク間インダクタ電流をDCインダクタ電流の1/3に設定します。

$$L_{IDEAL} = \frac{3(V_{IN(MAX)} - V_{DSN})D(1-D)}{I_{OUT} f_{OSC}}$$

ここで、デューティサイクルDは次式で表されます。

$$D \approx 1 - \frac{V_{IN}}{V_{OUT} + V_D}$$

上記の各式では、 V_{DSN} はNチャネルMOSFETスイッチ両端の電圧ドロップで、 V_D は整流器両端のフォワード電圧ドロップです。任意の L_{IDEAL} において、一定ピーク間インダクタ電流は $0.33 I_{OUT} / (1 - D)$ になります。最大インダクタ電流は $1.17 I_{OUT} / (1 - D)$ です。

L_{IDEAL} よりも小さいインダクタ値を使用することもできますが、最大インダクタ電流はLが小さくなるにつれて高くなり、同じ出力リップルを維持するためにより大きな出力容量が必要になります。

インダクタ電流は、 I_{OUT} が L_{IDEAL} を決めるために使用した値から6分の1以上小さくなると断続モードになります。

断続インダクタ電流

断続モードでは、各MAX1802補助コントローラはデューティサイクルを調整して十分な電力が負荷に送られるようにすることで、出力電圧を安定化させます。最悪の負荷条件(最大 I_{OUT})でのレギュレーションを保証するには、次式を満たすLを選択します。

$$L = \frac{V_{OUT} D_{MAX}}{2 I_{OUT} f_{OSC}}$$

ピークインダクタ電流は $V_{IN} D_{MAX} / (L f_{OSC})$ です。

インダクタの飽和電流定格は、算出されたピークインダクタ電流以上にする必要があります。

入力及び出力フィルタコンデンサ

入力コンデンサ(C_{IN})は、バッテリー又は入力電源からの電流ピークを低減します。スイッチング周波数における入力コンデンサのインピーダンスは入力ソースのインピーダンスよりも小さくして、高周波数スイッチング電流が入力ソースを通らないようにする必要があります。

出力コンデンサは、出力電圧リップルを小さく保ちレギュレーション制御ループの安定性を保証するために必要です。出力コンデンサはスイッチング周波数においてローインピーダンスになっている必要があります。タンタル及びセラミックコンデンサが適しています。タンタルコンデンサは通常容量が大きく、中～低レベルの等価直列抵抗(ESR)であるため、ESRがスイッチング周波数におけるインピーダンスを支配します。この場合の出力リップルは次式で概算できます。

$$V_{RIPPLE} \approx I_L(p-p) ESR$$

ここで、 $I_L(p-p)$ はピーク間インダクタ電流です。

セラミックコンデンサのESRは通常タンタルコンデンサより低いのですが、スイッチング周波数におけるインピーダンスを支配する容量が比較的小さくなっています。この場合の出力リップルは次式で概算できます。

$$V_{RIPPLE} \approx I_L(p-p) Z_C$$

ここで、 $I_L(p-p)$ はピーク間インダクタ電流で、 $Z_C \approx 1 / (2\pi f_{OSC} C_{OUT})$ です。

レギュレーション制御ループの安定性に対する出力容量及びESRの影響については、「補償の設計」を参照して下さい。

コンデンサの電圧定格は最大コンデンサ印加電圧を超える必要があります。殆どのタンタルコンデンサでは、70%以下の定格電圧をコンデンサに印加して、コンデンサの定格を減らすことが推奨されます。セラミックコンデンサは通常コンデンサの電圧定格範囲内で使用されます。コンデンサの定格を適切に減らすには、メーカーの仕様を参照して下さい。

MOSFETの選択

MAX1802のメインコンバータ及び補助コントローラは、外部ロジックレベルPチャネル及び/又はNチャネルMOSFETを回路スイッチ素子として駆動します。選択のための主要パラメータは以下の通りです。

- ・オン抵抗($R_{DS(ON)}$)
- ・最大ドレイン・ソース間電圧($V_{DS(MAX)}$)
- ・全ゲート電荷(Q_g)
- ・逆伝送容量(C_{RSS})

メインコンバータの外部MOSFETは電流の検出に使用されるため、メインコンバータの出力電流能力及び効率を直接決定します。メインコンバータには適切な外部MOSFETを選択することが大切です。最小入力電圧(V_{VDDM})におけるPチャネルオン抵抗(R_{DSP})は低くして、「メインDC-DCコンバータ」の項で示した $I_{OUT(MAX)}$ の

式により決定された出力電流をコンバータが生成できるようにする必要があります。Nチャンネルオン抵抗 (R_{DSN})はNチャンネルターンオフ電流 ($17\text{mV}/R_{DSN}$ に相当)を決定します。効率を最適化するために、 R_{DSP} 及び3 R_{DSP} 間の R_{DSN} 値を選択して、Nチャンネルターンオフ電流を低く維持して下さい。更に低い R_{DSN} を使用する場合は、ショットキダイオードをPGNDMとLXNの間に接続すると効率が改善されます(「ダイオードの選択」を参照)。

メインコンバータに対する外部ゲート駆動電圧はVDDMとGNDの間でスイングします。補助コントローラに対する外部ゲート駆動電圧はVDDCとGNDの間でスイングします。オン抵抗仕様が最小ゲート駆動電圧スイング以下のMOSFETを使用し、最大電圧スイングがMOSFETの最大ゲートソース電圧仕様を超えないようにして下さい。ゲート電荷 Q_g はゲートの充電に関連する容量を全て含んでおり、MOSFETをオンとオフ状態の間で駆動するために必要な遷移時間の予測に役立ちます。MOSFETにおける消費電力は、 $R_{DS(ON)}$ と過渡損失に起因します。 $R_{DS(ON)}$ 損失は次式の通りです。

$$P_1 \approx D I_L^2 R_{DS(ON)}$$

ここで、Dはデューティサイクル、 I_L は平均インダクタ電流、 $R_{DS(ON)}$ はMOSFETのオン抵抗です。過渡損失は次式で概算されます。

$$P_2 \approx \frac{V_{SWING} I_L f_{OSC} t_T}{3}$$

ここで、 V_{SWING} は補助コントローラ用の V_{OUT} 又はメイン及びコアコンバータ用の $V_{IN(MAX)}$ 、 I_L は平均インダクタ電流、 f_{OSC} はコンバータのスイッチング周波数、 t_T は遷移時間です。遷移時間は約 Q_g / I_G です。ここで、 Q_g は全ゲート電荷、 I_G はゲート駆動電流(0.4A typ)です。

MOSFETにおける全消費電力は $P_{MOSFET} = P_1 + P_2$ です。

ダイオードの選択

メイン及びコアコンバータは同期整流器を使用するため、ダイオードを必要としません。但し、外付Nチャンネル同期整流器のオン抵抗が低い(Pチャンネルオン抵抗より低い)場合は、Nチャンネルターンオフ電流が高いために効率が劣化します。その場合は効率を改善するために、最大出力電流定格のショットキダイオードをPGNDMとLXMの間に接続して下さい。

補助コントローラは外付整流器を必要とします。低出力電圧のアプリケーションでは、フォワード電圧が低く回復時間が速いショットキダイオードを使用して出力電圧を整流します。ショットキダイオードは、逆電圧及び温度が高い場合リーク電流が大きくなるため、

高電圧、高温のアプリケーションには超高速のジャンクションダイオードを使用して下さい。

補償の設計

各DC-DCコンバータは内部トランスコンダクタンスエラーアンプを備えており、このアンプの出力が制御ループの補償に使用されます。通常、直列抵抗及びコンデンサがCOMP_とGNDの間に挿入され、ポールとゼロのペアを形成します。制御ループの安定性を支配するのは外付インダクタ、出力コンデンサ、補償抵抗及び補償コンデンサであり、メインコンバータは外部PチャンネルMOSFETにより支配されます。インダクタ及び出力コンデンサは性能、サイズ及びコストを考慮して選択しますが、補償抵抗及びコンデンサの選択では制御ループの安定性の最適化を優先します。図1に示す回路の部品値は、広範囲の入出力電圧及びコンバータのスイッチング周波数において安定した動作を提供します。最適な補償を行うには、以下の手順に従って下さい。

この項では、周波数範囲におけるコンバータのループ応答を図で説明するためにボード線図を使用します。このボード線図はループ利得と位相対周波数を示します。1つのポールは10スロープ当たり-20dBの利得及び-90の位相シフトを生み出し、1つのゼロは10スロープ当たり+20dBの利得及び+90の位相シフトを生み出します。システムの安定性は位相マージン(応答が0dBに低下した時のループ位相が0からどれだけ離れているか)と利得マージン(位相が0に達した時の利得が0dBよりどれだけ下がっているか)によって判断できます。位相マージンが30より大きいとシステムは安定していると言えますが、望ましい位相マージンは45です。利得マージンは10dB以上にする必要があります。

メインコンバータ

メインコンバータは、電流モードを使用して必要な電流をインダクタに強制的に流すことにより出力電圧を安定化させます。PチャンネルMOSFETは一定のドレイン・ソース間オン抵抗(R_{DSP})で動作するため、MOSFET両端の電圧はインダクタ電流に比例します。コンバータの電流検出アンプは“オン”のMOSFETドレイン・ソース間電圧を測定してインダクタ電流のレギュレーションを判断します。電流検出アンプからの利得(MOSFETの両端で測定)は $A_{VCSM} = 9.3\text{V}/\text{V}$ です。分圧器は $A_{VDV} = V_{REF}/V_{OUT}$ だけループ利得を減衰します。エラーアンプの利得DC電圧は $A_{VEA} = 2000\text{V}/\text{V}$ です。コントローラはピークインダクタ電流(I_L)を強制するため、以下のようになります。

$$I_L R_{DSP} A_{VCSM} = V_{OUT} A_{VDV} A_{VEA}$$

又は

$$I_L = V_{OUT} A_{VDV} A_{VEA} / (A_{VCSM} R_{DSP})$$

デジタルカメラ用 ステップダウン電源

MAX1802

出力電圧は $I_{OUT} R_{LOAD}$ で、これは $I_L R_{LOAD}$ に等しくなります。従って、全DCループ利得は次式ようになります。

$$AV_{DC} = R_{LOAD} AV_{DV} A_{VEA} / (AV_{CSM} R_{DSP})$$

又は

$$AV_{DC} = 215 V_{REF} R_{LOAD} / (V_{OUT} R_{DS(ON)})$$

電流モード制御のため、出力コンデンサに起因するループ応答に1つのポールが存在します。このポールは次の周波数(Hz)にあります。

$$P_O = 1 / (2\pi R_{LOAD} C_{OUT})$$

負荷抵抗が増加するにつれて、ポールは低周波数へと移動することに注意して下さい。但し、DCループ利得は同じ大きさだけ増加します。これは、両方とも R_{LOAD} に依存するためです。従って、ポールと利得の積であるクロスオーバー周波数(ループ利得が0dBに低下した点の周波数)は同じ周波数のままになります。

補償ネットワークは次の周波数(Hz)でポール及びゼロを生成します。

$$P_C = GEA / (4000\pi C_C) = 1 / (4 \times 10^7 \pi C_C)$$

及び

$$Z_C = 1 / (2\pi R_C C_C)$$

出力フィルタコンデンサのESRは次の周波数(Hz)でループ応答にゼロを生成します。

$$Z_O = 1 / (2\pi C_{OUT} ESR)$$

DC利得及びポールとゼロは、図6のボード線図に示されています。

図6のボード線図で安定した回路を実現するには、以下の手順に従います。

- 1) 目的のクロスオーバー周波数を求めます。周波数は次式のいずれか低い方になります。出力コンデンサのESRに起因するゼロの1/3:

$$f_C = Z_O / 3 = \frac{1}{6\pi C_{OUT} ESR}$$

又は、スイッチング周波数の1/5:

$$f_C = \frac{f_{SW}}{5}$$

- 2) 出力コンデンサ及び負荷抵抗に起因するポール周波数を求めます。

$$P_O = \frac{1}{2\pi R_{LOAD(MIN)} C_{OUT}}$$

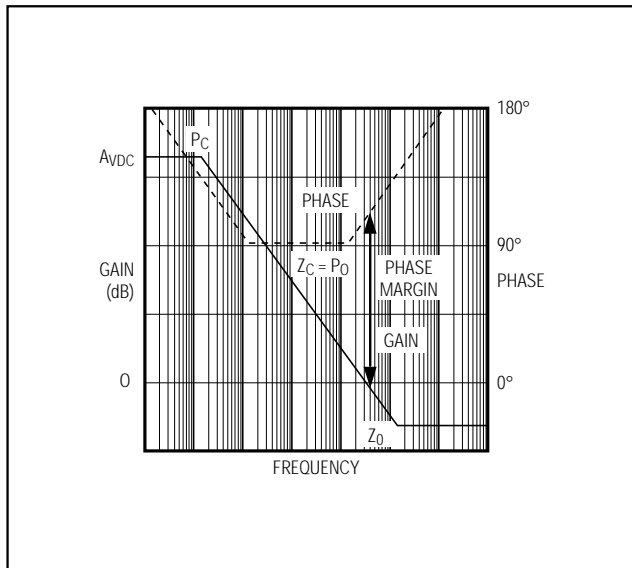


図6. 電流モードステップダウンコンバータのボード線図

又は

$$P_O = \frac{I_{LOAD(MAX)}}{2\pi V_{OUT} C_{OUT}}$$

- 3) 目的のクロスオーバー周波数を設定するために必要な補償抵抗を求めます。

$$R_C = \frac{20M\Omega f_C}{AV_{DC} P_O}$$

又は、簡略にするために標準の $V_{REF} = 1.25V$ を使用して計算します。

$$R_C = 468k\Omega / V_{OUT} C_{OUT} R_{DSP} f_C$$

- 4) 上の式から得た正しいエラーアンプのポール及びゼロを設定するための補償コンデンサを求めます。

$$C_C = \frac{1}{2\pi R_C P_O}$$

コアコンバータ

コアコンバータの補償は前述のメインコンバータの補償に似ています。唯一の違いは、電流が内部で測定され、電流検出アンプの利得(トランス抵抗)が $R_{CSC} = 1.0V/A$ であることです。DCループ利得は次式の通りです。

$$AV_{DC} = 2000 V_{REF} R_{LOAD} / V_{OUT}$$

コアコンバータ用の安定した回路を実現するには、以下の手順に従います。

- 1) 目的のクロスオーバー周波数を求めます。周波数は次式のいずれかが低い方になります。

出力コンデンサのESRに起因するゼロの1/3 :

$$f_C = \frac{Z_O}{3} = \frac{1}{6\pi C_{OUT} ESR}$$

又はスイッチング周波数の1/5 :

$$f_C = \frac{f_{SW}}{5}$$

- 2) 出力コンデンサ及び負荷抵抗に起因するポール周波数を求めます。

$$P_O = \frac{1}{2\pi R_{LOAD(MIN)} C_{OUT}}$$

又は

$$P_O = \frac{I_{LOAD(MAX)}}{2\pi V_{OUT} C_{OUT}}$$

- 3) 目的のクロスオーバー周波数を設定するために必要な補償抵抗を求めます。

$$R_C = \frac{20M\Omega f_C}{A_{VDC} P_O}$$

又は、簡略にするために標準の $V_{REF} = 1.25V$ を使用して計算します。

$$R_C = 50k\Omega / V_{OUT} C_{OUT} f_C$$

- 4) 上の式から得た正しいエラーアンプのポール及びゼロを設定するための補償コンデンサを求めます。

$$C_C = \frac{1}{2\pi R_C P_O}$$

補助コントローラ

補助コントローラは電圧モードを使用して出力電圧を安定化させます。以下では、最適な性能を得るために制御システムを補償する方法について説明しています。補償方法は、インダクタ電流が連続か、断続かによって異なります。

断続インダクタ電流

断続インダクタ電流に対してPWMコンバータはシングルポールです。PWMコントローラのポール周波数とDC利得は次のように動作デューティサイクルに依存します。

$$D = (2 L f_{OSC} / R_E)^{1/2}$$

ここで、 R_E は等価負荷抵抗であり、次式で表されます。

$$R_E = V_{IN}^2 R_{LOAD} / (V_{OUT} (V_{OUT} - V_{IN}))$$

PWMコントローラによるシングルポールの周波数は次式の通りです。

$$P_O = (2 V_{OUT} - V_{IN}) / (2\pi (V_{OUT} - V_{IN}) R_{LOAD} C_{OUT})$$

PWMコントローラのDC利得は次式の通りです。

$$A_{VO} = 2 V_{OUT} (V_{OUT} - V_{IN}) R_{LOAD} / ((2 V_{OUT} - V_{IN}) D)$$

前述の電流モード、ステップダウンの場合と同様、 R_{LOAD} の増加に比例してポール周波数は減少し、DC利得は増加することに注意して下さい。クロスオーバー周波数はポール周波数とDC利得の積であるため、負荷には影響されません。

メイン及びコアコンバータの場合と同様、分圧器からの利得は $A_{VDV} = V_{REF} / V_{OUT}$ であり、エラーアンプのDC利得は $A_{VEA} = 2000V/V$ です。従って、DCループ利得は $A_{VDC} = A_{VDV} A_{VEA} A_{VO}$ になります。

COMPにおける補償抵抗とコンデンサのペアは、次式の周波数(Hz)においてポールとゼロを発生させます。

$$P_C = G_{EA} / (4000\pi C_C) = 1 / (4 \times 10^7 \pi C_C)$$

$$Z_C = 1 / (2\pi R_C C_C)$$

出力フィルタコンデンサのESRは次のような周波数(Hz)においてループ応答でゼロを発生させます： $Z_O = 1 / (2\pi C_{OUT} ESR)$ 。

図7のボード線図に、DC利得と、ポール及びゼロを示します。図7のボード線図において安定した回路を実現するには、以下の手順に従います。

- 1) エラーアンプのトランスコンダクタンス $1/R_C = G_{EA} = 100\mu s$ の逆に相当する R_C 、即ち $R_C = 10k\Omega$ を選択します。これにより、エラーアンプの高周波数電圧利得が0dBに設定されます。

- 2) 最大出力ポール周波数を次式で求めます

$$P_{O(MAX)} = \frac{2V_{OUT} - V_{IN}}{2\pi (V_{OUT} - V_{IN}) R_{LOAD(MIN)} C_{OUT}}$$

ここで、 $R_{LOAD(MIN)} = V_{OUT} / I_{OUT(MAX)}$ です。

デジタルカメラ用 ステップダウン電源

MAX1802

- 3) 最大出力ポール周波数(Hz)と同じ周波数にゼロの補償を配置します。

$$Z_C = \frac{1}{2\pi R_C C_C} = \frac{2V_{OUT} - V_{IN}}{2\pi(V_{OUT} - V_{IN})R_{LOAD(MIN)} C_{OUT}}$$

C_C を求めます。

$$C_C = C_{OUT} V_{OUT} \left[\frac{V_{OUT} - V_{IN}}{R_C I_{OUT(MAX)} (2V_{OUT} - V_{IN})} \right]$$

10nF以下の C_C 値を使用します。上記の計算からコンデンサ値は10nF以上と判断した場合は $C_C = 10nF$ を使用し、ステップ4を省略してステップ5に進みます。

- 4) クロスオーバー周波数(Hz)を次式で求めます。

$$f_C = \frac{V_{REF}}{\pi DC_{OUT}}$$

少なくとも10dBの利得マージンを確保するために、クロスオーバー周波数がESRゼロ周波数の1/3以下($3f_C \leq Z_0$)、又は $ESR \leq D / 6 V_{REF}$ になることを確認して下さい。

これが成り立たない場合は、ステップ5に進んでエラーアンプの高周波数利得を低減し、クロスオーバー周波数を低下させます。

- 5) 補償ネットワークによるゼロがクロスオーバー周波数以下である限り、高周波数利得は低くすることができ、結果的にクロスオーバー周波数も低くなります。

$$ESR \leq \frac{D}{G_{EA} R_C 6V_{REF}}$$

及び

$$f_C = \frac{G_{EA} R_C V_{REF}}{\pi DC_{OUT}} \geq \frac{1}{2\pi R_C C_C}$$

上の両方の式を同時に満たす C_{OUT} 、 R_C 及び C_C を選択します。

連続インダクタ電流

連続インダクタ電流には変化する2つの状態があるため、異なる補償を必要とします。制御ループの応答は、インダクタ及び出力コンデンサによる実数部のゼロと複極のペアを含みます。安定動作のために、コントローラのループ利得は実数部のゼロ周波数よりもはるかに低周波数でユニティ(0dB)以下にする必要があります。出力コンデンサのESRから生じるゼロは、通常、クロスオーバー周波数付近の位相を増加することで制御回路を補償するために使用され、これにより位相マージンが増加します。値の低い低ESR出力コンデンサ(セラミック

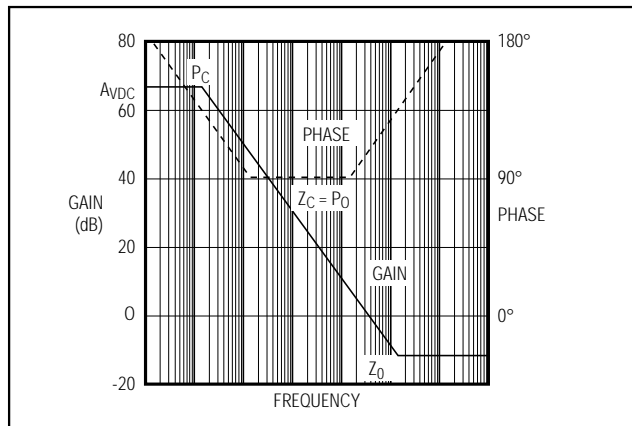


図7. 断続電流、電圧モード、ステップアップコントローラのボデー線図

コンデンサ等)を使用すると、ESRによりゼロが発生する周波数が高すぎるため、位相マージンは増加しません。この場合はより低い値のインダクタを使用して、断続電流モードで動作するようにします(「断続インダクタ電流」を参照)。

連続インダクタ電流では、分圧器の利得は $A_{VDV} = V_{REF} / V_{OUT}$ で、エラーアンプのDC利得は $A_{VEA} = 2000$ です。連続電流モードにおけるPWMコントローラからの利得は次式の通りです。

$$A_{VO} = \frac{V_{OUT}^2}{V_{IN} V_{REF}}$$

従って、全DCループ利得は $A_{VDC} = 2000 V_{OUT} / V_{IN}$ になります。

インダクタ及び出力コンデンサに起因する複極ペアは、以下の周波数(Hz)で発生します。

$$P_O = \frac{V_{OUT}}{2\pi V_{IN} \sqrt{LC_{OUT}}}$$

COMPにおける補償ネットワークに起因するポールとゼロは、以下の周波数(Hz)で発生します。

$$P_C = \frac{G_{EA}}{(4000\pi C_C)} = \frac{1}{4 \times 10^7 \pi C_C}$$

$$Z_C = \frac{1}{2\pi R_C C_C}$$

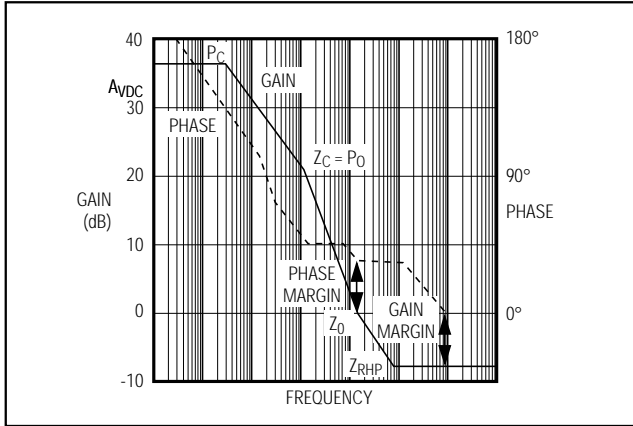


図8. 連続電流、電圧モード、ステップアップコンバータのボード線図

出力コンデンサのESRに起因するゼロの周波数(Hz)は次式の通りです。

$$Z_0 = \frac{1}{2\pi C_{OUT} ESR}$$

及び実数のゼロ周波数(Hz)は次式の通りです。

$$Z_{RHP} = \frac{(1-D)^2 R_{LOAD}}{2\pi L}$$

図8に、この制御回路におけるループ利得のボード線図を示します。

安定した制御ループの補償ネットワークを構成するには、クロスオーバー周波数を、出力コンデンサのESRに起因するゼロの周波数に設定します。次の手順を使用して下さい。

1) 実数のゼロの周波数を次式で求めます。

$$Z_{RHP} = \frac{(1-D)^2 R_{LOAD}}{2\pi L}$$

2) DCループ利得を次式で求めます。

$$A_{VDC} = \frac{2000V_{OUT}}{V_{IN}}$$

3) インダクタ及び出力コンデンサに起因する複極ペアの周波数を次式で求めます。

$$f_0 = \frac{V_{OUT}}{2\pi V_{IN} \sqrt{LC_{OUT}}}$$

4) 応答は複極ペア及びESRゼロ間の2次(10当たり-40dB)であるため、複極ペアにおける目的の振幅を求めて、強制的にクロスオーバー周波数がESRゼロ周波数と等しくするようにします。従って次式が成り立ちます。

$$A(P_0) = (Z_0/P_0)^2 = \frac{LV_{IN}^2}{C_{OUT} ESR^2 V_{OUT}^2}$$

5) 目的の補償ポールを求めます。補償ポールと複極ペア間の応答は1次(10当たり-20dB)であるため、周波数の比率はそれら周波数の振幅の比率に等しくなります。従って、次式が成り立ちます。

$$\frac{P_0}{P_C} = \frac{A_{DC}}{A(P_0)}$$

この式を使用して C_C を求めます。

$$C_C = \frac{V_{OUT}(C_{OUT})^{3/2} ESR^2}{20M\Omega V_{IN}(L)^{1/2}}$$

6) 補償ゼロ周波数が複極ペアの周波数と等しい場合($Z_C = P_0$)の R_C を求めます。

次式のようになります。

$$R_C = \frac{V_{IN} \sqrt{LC_{OUT}}}{V_{OUT} C_C}$$

アプリケーション情報

MAX1802ステップダウンマスタとMAX1801との併用

MAX1801は、MAX1802と併用することで追加の出力電圧を生成するスレーブDC-DCコントローラです。MAX1801は独自のリファレンス又はオシレータを生成しません。その代わりに、MAX1802ステップダウンマスタコンバータコントローラからのリファレンスとオシレータを使用します(図1)。MAX1801の動作と設計はMAX1802補助コントローラと似ています。詳細については、MAX1801のデータシートを参照して下さい。

SEPICコンフィギュレーションでの補助コントローラの使用

バッテリー電圧が必要な出力電圧より高い又は低い場合は、ステップアップコンバータもステップダウンコンバータも適していません。代わりにステップアップ/ステップダウンコンバータを使用して下さい。図9に、ステップアップ/ステップダウンコンバータの一種であるSEPICを示します。インダクタ L_1 及び L_2 は別々に使用する

デジタルカメラ用 ステップダウン電源

MAX1802

ことも、単一のコアに巻いてトランスのように結合することもできます。通常、結合インダクタを使用すると、結合により一部の電力が伝達されて結合コンデンサC2を通る電力が少なくなるため、効率が改善されます。同様にC2にも、効率改善のために低ESRのコンデンサを使用して下さい。結合コンデンサのリプル電流定格は、入力及び出力電流の内大きい方よりも高くする必要があります。MOSFET(Q1)のドレイン・ソース間電圧定格及び整流器(D1)の逆電圧定格は、入力及び出力電圧の合計を超える必要があります。その他の種類のステップアップ/ステップダウン回路としては、フライバックコンバータ及びリニアレギュレータの後に続くステップアップコンバータがあります。

複数出力フライバック回路用補助 コントローラの使用

アプリケーションの中には、フライバックトランスを備えた1つのコンバータから複数の電圧出力を必要とするものがあります。図10に、2つの出力フライバックコンフィギュレーションのMAX1802補助コントローラを示します。このコントローラは一次側トランスをスイッチする外部MOSFETを駆動し、二次側トランスが2出力を生成します。フィードバック抵抗分圧器を使用して安定化できる正出力電圧は1つであるため、その他の電圧は二次トランスの巻線比によって設定されます。その他の二次電圧のレギュレーションは、トランスのリークインダクタンス及びワインディング抵抗のために劣化します。電圧レギュレーションは、負荷電流が小さな範囲に制限されている場合に最適です。特定のアプリケーションに適した設計についてはトランスのメーカーにご相談下さい。

負出力電圧生成用チャージポンプの使用

負出力電圧は、図11に示すように、補助コントローラにチャージポンプ回路を使用してトランスなしで生成できます。MOSFET Q1がオフになると、そのドレインの電圧が上昇して V_{OUT+} に電流を供給します。同時に、C1がD1を通じて V_{OUT+} の電圧まで充電されます。MOSFETがオンになると、C1がD3を通じて放電され、それによりC3が V_{OUT+} からD3両端のドロップを差し引いた値まで充電され、 V_{OUT-} において、 V_{OUT+} と殆ど同じですが極性は反対の電圧が生成されます。大きさの異なる正と負の電圧が必要な場合は、出力の1つでリニアレギュレータを使用すると実現できます。

プリント基板の設計

プリント基板レイアウトは、MAX1802の性能を最適化する上で重要です。優れた設計は、過剰な伝導ノイズや放散ノイズを低減します。

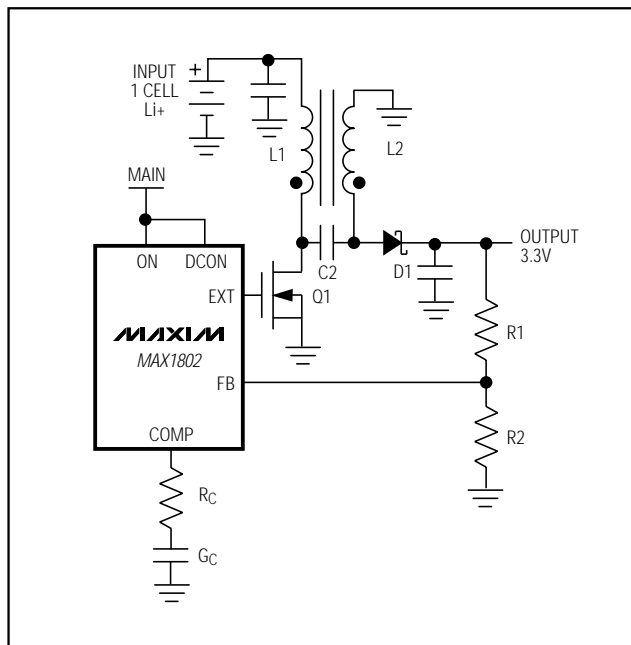


図9. 補助コントローラ、SEPICコンフィギュレーション

断続電流が流れる配線はできるだけ短くし、高電流が流れる配線はできるだけ太くして下さい。リファレンス及び信号グラウンドを含む個別の低ノイズグラウンドプレーンは、1点でパワーグラウンドプレーンだけに接続し、パワーグラウンド電流の影響を最小限に抑える必要があります。

電圧フィードバックネットワークは、できるだけICのFB_ピンの5mm以内に配置して下さい。dv/dtの高いノード(スイッチングノード)はなるべく小さくして、FBやCOMP等のハイインピーダンスノードから遠ざけて下さい。

プリント基板全体の例については、MAX1802評価キット(EVキット)のマニュアルを参照して下さい。

チップ情報

TRANSISTOR COUNT: 7740

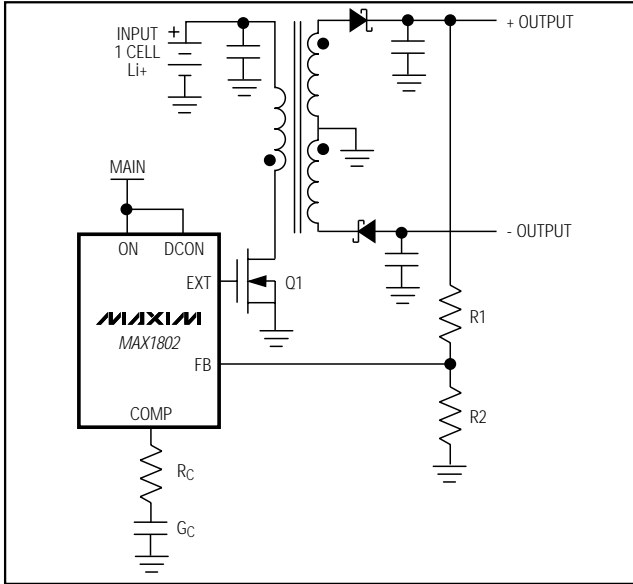


図10. 補助コントローラ、フライバック
コンフィギュレーション

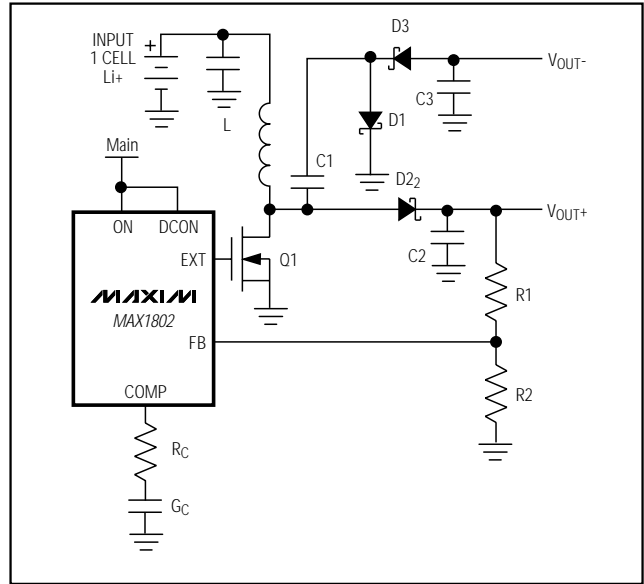
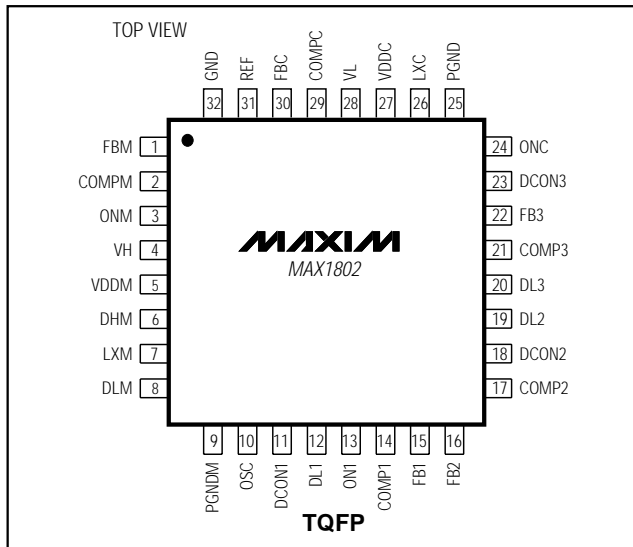


図11. 補助コントローラ、チャージポンプ
コンフィギュレーション

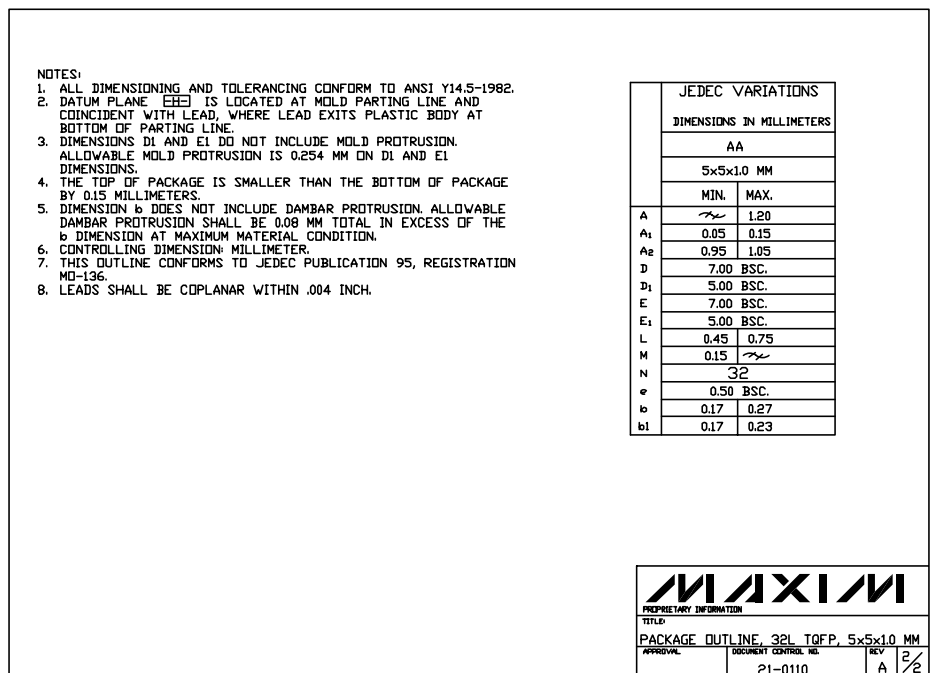
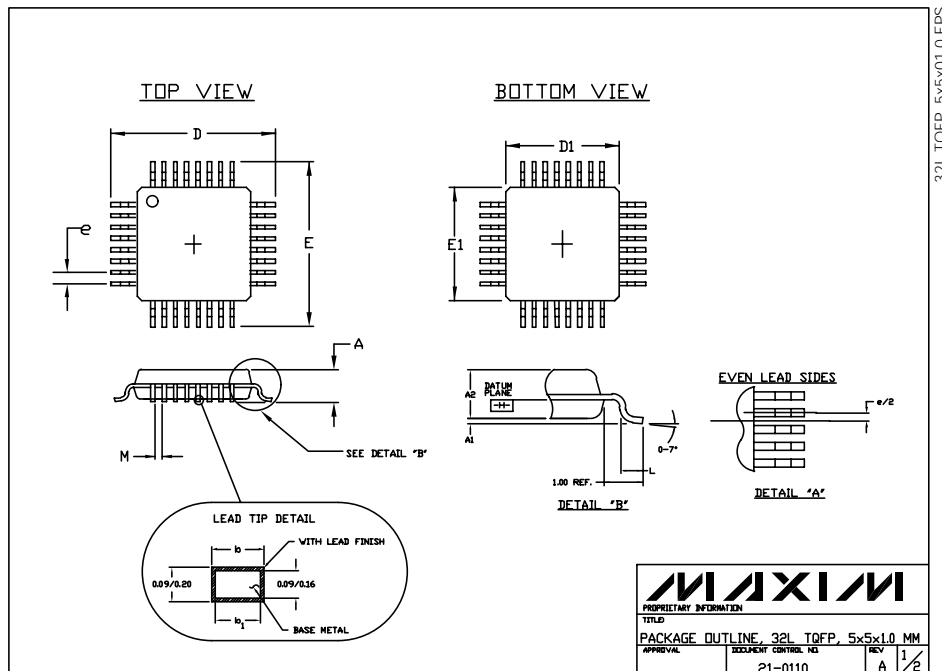
ピン配置



デジタルカメラ用 ステップダウン電源

MAX1802

パッケージ



マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16(ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシム社では全体がマキシム社製品で実現されている回路以外の回路の使用については責任を持ちません。回路特許ライセンスは明言されていません。マキシム社は随時予告なしに回路及び仕様を変更する権利を保留します。

28 _____ Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600