

## 高効率、10ピンμMAX、

### 概要

MAX1762/MAX1791は、高電圧バッテリをステップダウンしてノートブックコンピュータ及びPDAの低電圧CPUコア電源、I/O及びチップセットRAM電源を生成する、高効率、優れた過渡応答、及び高DC出力精度を備えたパルス幅変調(PWM)ステップダウンコントローラです。

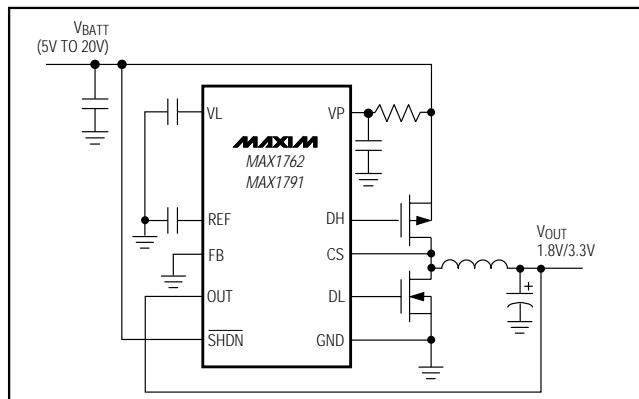
マキシム社独自のQuick-PWM™は、入力フィードフォワード付のフリーランニング一定オン時間を特長としています。動作周波数が高いいため(300kHz)、サブノートブックコンピュータやスマート電話等のプリント基板面積の限られたアプリケーションにおいて、小型外付部品の使用を可能にします。重負荷時にはPWM動作となり、軽負荷時には自動的にパルススキップ動作に切り替わります。外部ハイサイドPチャネル及びローサイドNチャネルMOSFETはブートストラップ部品を必要としません。MAX1762/MAX1791はシンプルで補償しやすく、さらに従来の固定周波数電流モードPWMとは異なり、ノイズ耐性に優れています。

MAX1762/MAX1791は、従来の電流モードPWMから電流検出抵抗を除去することにより、低価格で高い効率を達成しています。しかも、同期整流器MOSFETを駆動する能力により、効率がさらに改善されています。MAX1762/MAX1791は10ピンμMAXパッケージで提供されており、各素子が2つの固定電圧(Dual Mode™)を提供しています(MAX1762は1.8V/2.5V/可変、MAX1791は3.3V/5.0V/可変)。

### アプリケーション

ノートブック	ハンディターミナル
サブノートブック	PDA
デジタルカメラ	スマート電話
1.8V/2.5Vロジック 及びI/O電源	

### 標準動作回路



## ノートブック用 ステップダウンコントローラ

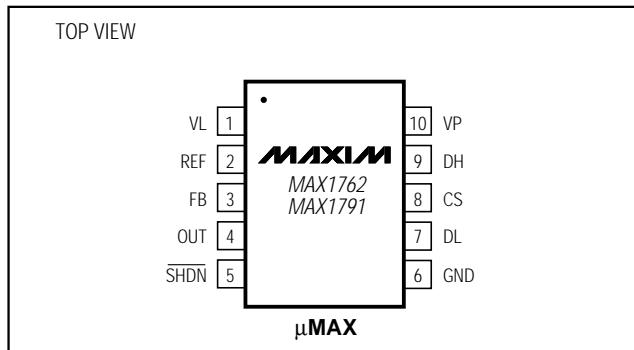
### 特長

- ◆ 高動作周波数: 300kHz
- ◆ 電流検出抵抗なし
- ◆ 高精度電流リミット
- ◆ 全ライン範囲及び連続導通中の全DC精度: ±1%
- ◆ デュアルモードの固定出力  
1.8V/2.5V/可変(MAX1762)  
3.3V/5.0V/可変(MAX1791)
- ◆ 出力可変範囲: 0.5V ~ 5.5V
- ◆ 入力範囲: 5V ~ 20V
- ◆ 軽負荷において自動的にパルススキップ動作に移行
- ◆ フリーランニングのオンデマンドPWM
- ◆ Foldback Mode™のUVLO
- ◆ PFET/NFET同期ステップダウン
- ◆ リニアレギュレータ出力: 4.65V(@25mA)
- ◆ シャットダウン消費電流: 5µA
- ◆ 自己消費電流: 230µA
- ◆ パッケージ: 10ピンμMAX

### 型番

PART	TEMP. RANGE	PIN-PACKAGE
MAX1762EUB	-40°C to +85°C	10 μMAX
MAX1791EUB	-40°C to +85°C	10 μMAX

### ピン配置



Quick-PWM及びFoldback ModeはMaxim Integrated Productsの商標です。

# ノートブック用 高効率、10ピンμMAX、ステップダウンコントローラ

## ABSOLUTE MAXIMUM RATINGS

VP, $\overline{\text{SHDN}}$ to GND	-0.3V to +22V
VP to VL	-0.3V to +22V
OUT, VL to GND	-0.3V to +6V
DL, FB, REF to GND	-0.3V to (VL + 0.3V)
DH to GND	-0.3V to (VP + 0.3V)
CS to GND	-2.0V to (VP + 0.3V)
REF Short Circuit to GND	Continuous

Continuous Power Dissipation ( $T_A = +70^\circ\text{C}$ )	
10-Pin μMAX (derate 5.6mW/°C above +70°C)	444mW
Operating Temperature	-40°C to +85°C
Junction Temperature	+150°C
Storage Temperature	-65°C to +150°C
Lead Temperature (soldering, 10s)	+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

## ELECTRICAL CHARACTERISTICS

( $V_{\text{VP}} = 15\text{V}$ , VL enabled,  $C_{\text{VL}} = 1\mu\text{F}$ ,  $C_{\text{REF}} = 0.1\mu\text{F}$ ,  $T_A = 0$  to  $+85^\circ\text{C}$ , unless otherwise noted. Typical values are at  $T_A = +25^\circ\text{C}$ .)  
(Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
VP Input Voltage Range	$V_{\text{VP}}$		5	20		V
VL Input Voltage Range	$V_{\text{VL}}$	VL (overdriven)	4.75	5.25		V
OUT Output Voltage (MAX1762, 1.8V Fixed)	$V_{\text{OUT}}$	$V_{\text{VP}} = 5\text{V}$ to $20\text{V}$ , $V_{\text{VL}} = 4.75\text{V}$ to $5.25\text{V}$ , FB = GND, continuous conduction mode	1.773	1.8	1.827	V
OUT Output Voltage (MAX1762, 2.5V Fixed)	$V_{\text{OUT}}$	$V_{\text{VP}} = 5\text{V}$ to $20\text{V}$ , $V_{\text{VL}} = 4.75\text{V}$ to $5.25\text{V}$ , FB = VL, continuous conduction mode	2.463	2.5	2.538	V
OUT Output Voltage (MAX1791, 3.3V Fixed)	$V_{\text{OUT}}$	$V_{\text{VP}} = 5\text{V}$ to $20\text{V}$ , $V_{\text{VL}} = 4.75\text{V}$ to $5.25\text{V}$ , FB = GND, continuous conduction mode	3.250	3.3	3.350	V
OUT Output Voltage (MAX1791, 5V Fixed)	$V_{\text{OUT}}$	$V_{\text{VP}} = 7\text{V}$ to $20\text{V}$ , $V_{\text{VL}} = 4.75\text{V}$ to $5.25\text{V}$ , FB = VL, continuous conduction mode	4.925	5	5.075	V
OUT Output Voltage (Adj Mode)		$V_{\text{VP}} = 5\text{V}$ to $20\text{V}$ , $V_{\text{VL}} = 4.75\text{V}$ to $5.25\text{V}$ , FB = OUT, continuous conduction mode	1.231	1.250	1.269	V
Output Voltage Adjust Range			0.5	5.5		V
OUT Input Resistance		Adjustable-output mode	300	800	1700	kΩ
FB Input Bias Current		$V_{\text{FB}} = 1.3\text{V}$	-0.1	0.1		μA
Soft-Start Ramp Time		Zero to full $I_{\text{LIM}}$		1700		μs
On-Time (Note 2)	$t_{\text{ON}}$	$V_{\text{OUT}} = 1.25\text{V}$ , $V_{\text{VP}} = 6\text{V}$	666	740	814	ns
		$V_{\text{OUT}} = 5\text{V}$ , $V_{\text{VP}} = 6\text{V}$	2550	2830	3110	
Minimum Off-Time (Note 2)	$t_{\text{OFF}}$		300	400	500	ns
VL Quiescent Supply Current		FB = GND, $V_{\text{VL}} = 5\text{V}$ , OUT forced above the regulation point		153	260	μA
VP Quiescent Supply Current		FB = GND, OUT forced above the regulation point, $V_{\text{VP}} = 20\text{V}$	$V_{\text{VL}} = \text{float}$	227	410	μA
			$V_{\text{VL}} = 5\text{V}$	93	200	
VL Shutdown Supply Current		$V_{\text{VL}} = 5\text{V}$ , $\overline{\text{SHDN}} = \text{GND}$		2	15	μA
VP Shutdown Supply Current		$\overline{\text{SHDN}} = \text{GND}$ , measured at VP, $V_{\text{VL}} = 0$ or $5\text{V}$		4	12	μA
VL Output Voltage		$I_{\text{LOAD}} = 0$ to $25\text{mA}$ , $V_{\text{VP}} = 5\text{V}$ to $20\text{V}$	4.5	4.65	4.75	V

ノートブック用  
高効率、10ピンμMAX、ステップダウンコントローラ

**ELECTRICAL CHARACTERISTICS (continued)**

( $V_{VP} = 15V$ ,  $VL$  enabled,  $C_{VL} = 1\mu F$ ,  $C_{REF} = 0.1\mu F$ ,  $T_A = 0$  to  $+85^\circ C$ , unless otherwise noted. Typical values are at  $T_A = +25^\circ C$ .)  
(Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Reference Voltage		$V_{VL} = 4.75V$ to $5.25V$ , no load	1.98	2	2.02	V
Reference Load Regulation		$I_{REF} = 0$ to $50\mu A$			0.01	V
REF Sink Current		REF in regulation	10			$\mu A$
REF Fault Lockout Voltage		Falling edge		1.6		V
Output Undervoltage Threshold (Foldback)		With respect to regulation point, no load	60	70	80	%
Output Undervoltage Lockout Time (Foldback)		From $\overline{SHDN}$ signal going high $V_{OUT} < 0.6 \times$ regulation point	10	20	42	ms
Current Limit Threshold	$V_{ILIM}$		-90	-100	-110	mV
Thermal Shutdown Threshold		Hysteresis = $10^\circ C$		160		$^\circ C$
VL Undervoltage Lockout Threshold		Rising edge, hysteresis = $20mV$ , PWM disabled below this level	4.1		4.4	V
DH Gate Driver On-Resistance		$V_{VP} = 6V$ to $20V$ , measure at $50mA$		5	8	$\Omega$
DL Gate Driver On-Resistance (Pullup)		DL, high state, measure at $50mA$		5	8	$\Omega$
DL Gate Driver On-Resistance (Pulldown)		DL, low state, measure at $50mA$		1	5	$\Omega$
DH Gate Driver Source/Sink Current		$V_{DH} = 3V$ , $V_{VP} = 6V$		0.6		A
DL Gate Driver Sink Current		$V_{DL} = 2.5V$		0.9		A
DL Gate Driver Source Current		$V_{DL} = 2.5V$		0.5		A
$\overline{SHDN}$ Logic Input High Threshold Voltage	$V_{IH}$		1.6			V
$\overline{SHDN}$ Logic Input Low Threshold Voltage	$V_{IL}$				0.6	V
Dual Mode Threshold Voltage		MAX1762 $V_{OUT} = 1.8V$ fixed	50	100	150	mV
		MAX1791 $V_{OUT} = 3.3V$ fixed				
		MAX1762 $V_{OUT} = 2.5V$ fixed	2.5	3.25	4	V
		MAX1791 $V_{OUT} = 5V$ fixed				
SHDN Logic Input Current		$\overline{SHDN} = 0$ or $5V$	-2		2	$\mu A$

MAX1762/MAX1791

# ノートブック用 高効率、10ピンμMAX、ステップダウンコントローラ

## ELECTRICAL CHARACTERISTICS

( $V_{VP} = 15V$ ,  $VL$  enabled,  $C_{VL} = 1\mu F$ ,  $C_{REF} = 0.1\mu F$ ,  $T_A = -40$  to  $+85^\circ C$ , unless otherwise noted.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
VP Input Voltage Range	$V_{VP}$		5	20		V
VL Input Voltage Range	$V_{VL}$	$VL$ (overdriven)	4.75	5.25		V
OUT Output Voltage (MAX1762, 1.8V Fixed)	$V_{OUT}$	$V_{VP} = 5V$ to $20V$ , $V_{VL} = 4.75V$ to $5.25V$ , $FB = GND$ , continuous conduction mode	1.773	1.827		V
OUT Output Voltage (MAX1762, 2.5V Fixed)	$V_{OUT}$	$V_{VP} = 5V$ to $20V$ , $V_{VL} = 4.75V$ to $5.25V$ , $FB = VL$ , continuous conduction mode	2.463	2.538		V
OUT Output Voltage (MAX1791, 3.3V Fixed)	$V_{OUT}$	$V_{VP} = 5V$ to $20V$ , $V_{VL} = 4.75V$ to $5.25V$ , $FB = GND$ , continuous conduction mode	3.250	3.350		V
OUT Output Voltage (MAX1791, 5V Fixed)	$V_{OUT}$	$V_{VP} = 7V$ to $20V$ , $V_{VL} = 4.75V$ to $5.25V$ , $FB = VL$ , continuous conduction mode	4.925	5.075		V
OUT Output Voltage (adj Mode)		$V_{VP} = 5V$ to $20V$ , $V_{VL} = 4.75V$ to $5.25V$ , $FB = OUT$ , continuous conduction mode	1.231	1.269		V
FB Input Bias Current		$V_{FB} = 1.3V$	-0.2	0.2		$\mu A$
On-Time (Note 2)	$t_{ON}$	$V_{OUT} = 1.25V$ , $V_{VP} = 6V$	666	814		ns
		$V_{OUT} = 5V$ , $V_{VP} = 6V$	2550	3110		
Minimum Off-Time (Note 2)	$t_{OFF}$		250	550		ns
VL Quiescent Supply Current		$FB = GND$ , $V_{VL} = 5V$ , OUT forced above the regulation point		260		$\mu A$
VP Quiescent Supply Current		$FB = GND$ , OUT forced above the regulation point $V_{VP} = 20V$	410			$\mu A$
		$V_{VL} = 5V$	200			
VL Shutdown Supply Current		$V_{VL} = 5V$ , $\bar{SHDN} = GND$		15		$\mu A$
VP Shutdown Supply Current		$\bar{SHDN} = GND$ , measured at $VP$ , $V_{VL} = 0$ or $5V$		12		$\mu A$
VL Output Voltage		$I_{LOAD} = 0$ to $25mA$ , $V_{VP} = 5V$ to $20V$	4.5	4.75		V
Reference Voltage		$V_{VL} = 4.75V$ to $5.25V$ , no load	1.98	2.02		V
Reference Load Regulation		$I_{REF} = 0$ to $50\mu A$		0.01		V
REF Sink Current		REF in regulation	10			$\mu A$
Output Undervoltage Threshold (Foldback)		With respect to regulation point, no load	60	80		%
Output Undervoltage Lockout Time (Foldback)		From $\bar{SHDN}$ signal going high, $V_{OUT} < 0.6 \times$ regulation point	10	42		ms
Current-Limit Threshold	$V_{ILIM}$		-90	-110		mV

ノートブック用  
高効率、10ピンμMAX、ステップダウンコントローラ

MAX1762/MAX1791

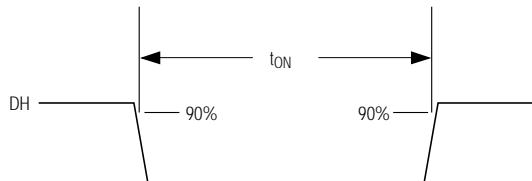
ELECTRICAL CHARACTERISTICS (continued)

( $V_{VP} = 15V$ , VL enabled,  $C_{VL} = 1\mu F$ ,  $C_{REF} = 0.1\mu F$ ,  $T_A = -40 \text{ to } +85^\circ C$ , unless otherwise noted.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
VL Undervoltage Lockout Threshold		Rising edge, hysteresis = 20mV, PWM disabled below this level	4.1		4.4	V
SHDN Logic Input High Threshold Voltage	$V_{IH}$		1.6			V
SHDN Logic Input Low Threshold Voltage	$V_{IL}$			0.6		V
Dual Mode Threshold Voltage		MAX1762 $V_{OUT} = 1.8V$ fixed	50	150	mV	
		MAX1791 $V_{OUT} = 3.3V$ fixed				
		MAX1762 $V_{OUT} = 2.5V$ fixed	2.5	4	V	
		MAX1791 $V_{OUT} = 5V$ fixed				

**Note 1:** Specifications to  $-40^\circ C$  are guaranteed by design, not production tested.

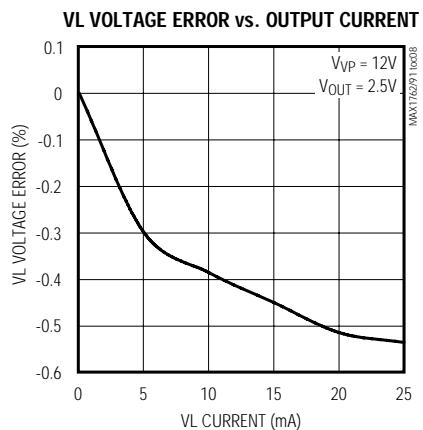
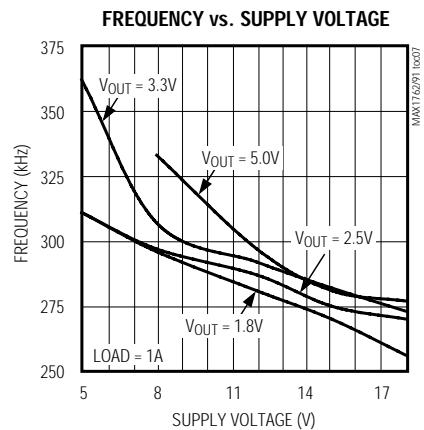
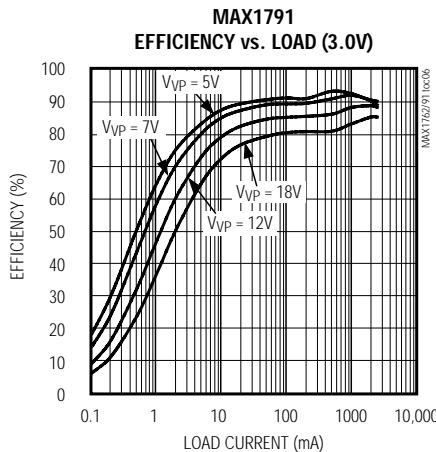
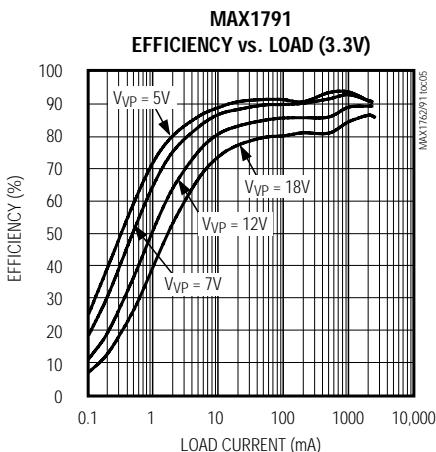
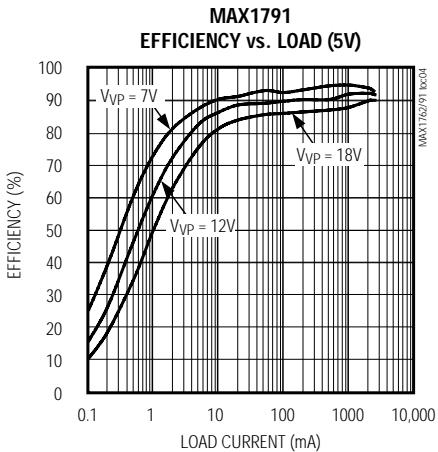
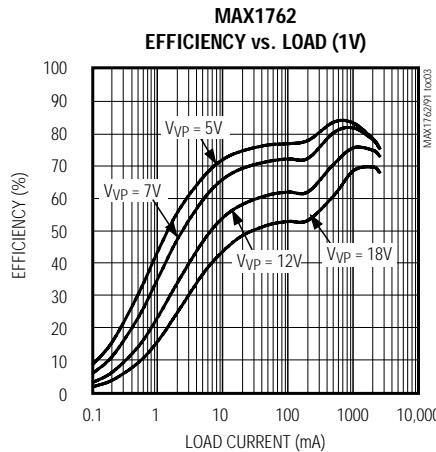
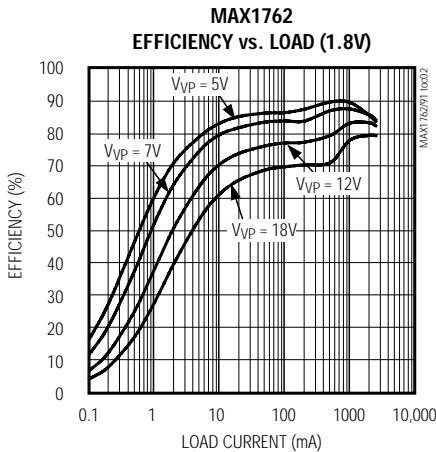
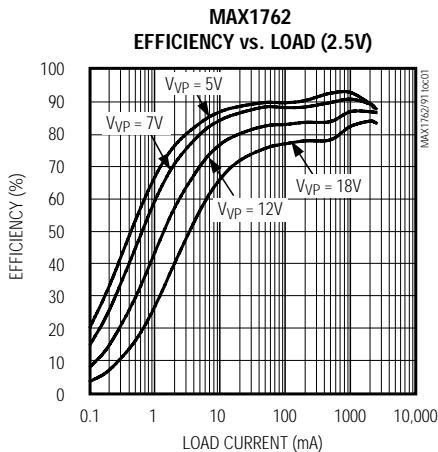
**Note 2:** One-shot times are measured at the DH pin ( $V_P = 15V$ ,  $C_{DH} = 400pF$ , 90% point to 90% point; see drawing below for measurement details).



# ノートブック用 高効率、10ピンμMAX、ステップダウンコントローラ

## 標準動作特性

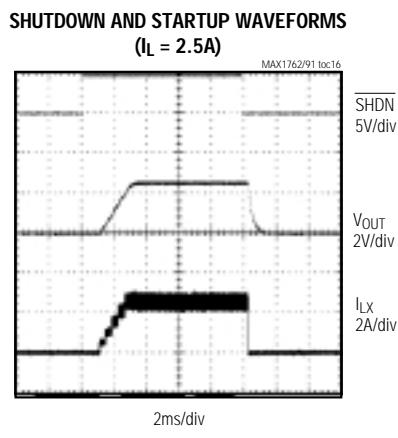
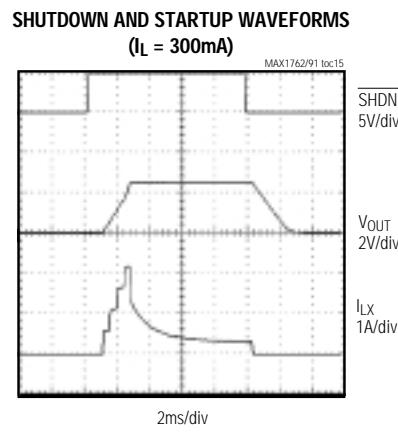
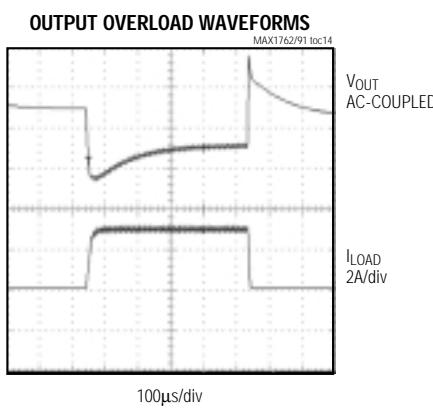
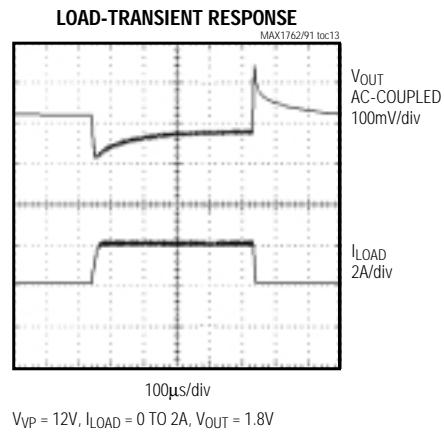
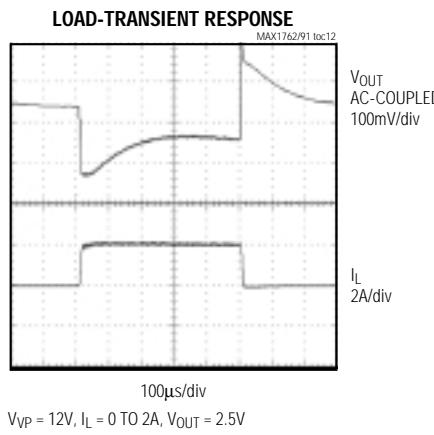
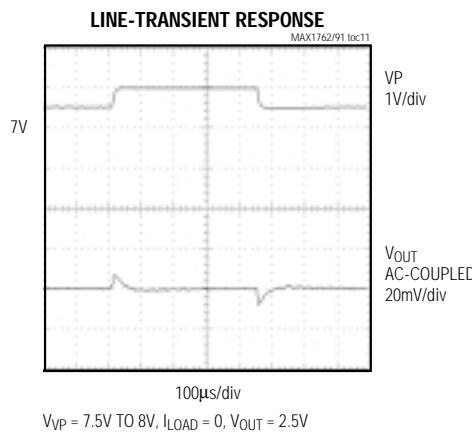
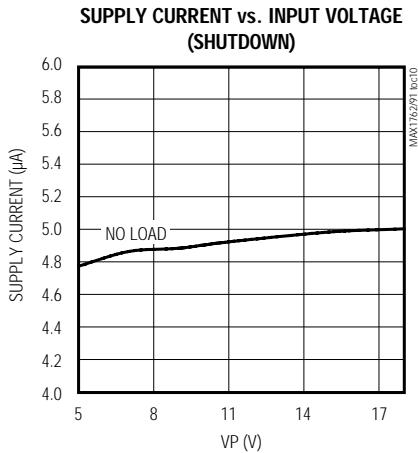
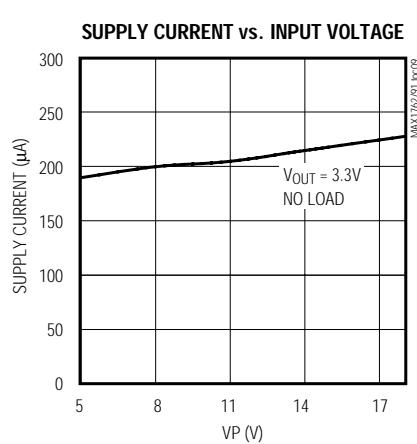
( $T_A = +25^\circ\text{C}$ , unless otherwise noted.)



# ノートブック用 高効率、10ピンμMAX、ステップダウンコントローラ

## 標準動作特性(続き)

( $T_A = +25^\circ\text{C}$ , unless otherwise noted.)



# ノートブック用 高効率、10ピンμMAX、ステップダウンコントローラ

## 端子説明

端子	名称	機能
1	VL	+4.65Vリニアレギュレータ出力。DLゲートドライバの電源入力の役割を果たし、外部負荷に25mAまで供給することができます。VLは外部5V電源によってオーバードライブすることができます。VLは1μF以上のセラミックコンデンサでGNDにバイパスして下さい。
2	REF	2Vリファレンス電圧出力。0.1μFセラミックコンデンサでGNDにバイパスして下さい。外部負荷に対して50μAまでの電流を供給できます。
3	FB	フィードバック入力。可変バージョンの場合は、OUTとGNDの間の外部抵抗分圧器に接続して下さい。1.25Vに安定化されます。FBはDual Modeの選択ピンとしても使用されます。FBをGNDに接続すると固定1.8V(MAX1762)又は3.3V(MAX1791)出力となり、VLに接続すると固定2.5V(MAX1762)又は5.0V(MAX1791)出力となります。
4	OUT	出力電圧接続。OUTは出力電圧を検出してオン時間を決定します。固定出力モードでは、フィードバック入力としても機能します。
5	SHDN	シャットダウン入力。 $V_{IL}$ より低い電圧(0.6V以下)に接続すると素子がシャットダウンします。 $V_{IH}$ より高い電圧(1.6V以上)に接続すると通常動作になります。
6	GND	アナログ及び電源グランド
7	DL	ローサイドゲートドライバ出力。DLはVLとGNDの間でスイングします。
8	CS	電流検出接続。CSをMOSFETとインダクタの接合部に接続すると、損失のない電流検出ができます。より正確な電流検出が必要な場合は、CSをローサイドスイッチのソースとGNDの間の電流検出抵抗に接続して下さい。
9	DH	ハイサイドゲートドライバ出力。DHはVPとGNDの間でスイングします。
10	VP	バッテリ電圧電源入力。PWM単安定マルチバイブレータのタイミング用及びVLレギュレータとDHゲートドライバの入力として使用されます。

## 標準アプリケーション回路

標準アプリケーション回路(図1)は、ノートブックコンピュータの汎用低電圧出力(I/O電源、固定CPUコア電源、DRAM電源)を発生します。このDC-DCコンバータは、高い効率及び精度で5V ~ 20Vのバッテリ電圧を固定電圧1.8V/2.5V/可変(MAX1762)又は3.3V/5.0V/可変(MAX1791)にステップダウンします。MAX1762とMAX1791はいずれも可変出力電圧( $V_{OUT} > 1.25V$ )用に設定することができます。出力電圧の調整には $V_{OUT}$ とFBの間の抵抗分圧器を使います(図2)。同様に、図3に $V_{OUT} < 1.25V$ の時のアプリケーション回路を示します。この場合はREFとFBの間の抵抗分圧器を使用して出力電圧を設定します。図4に、CSとGNDの間の外部検出抵抗を使用してレギュレータの電流リミットを設定する方法を示します。各アプリケーション回路の部品リストについては表1、部品メーカーの連絡先については表2を参照して下さい。

## 詳細

MAX1762/MAX1791は、ノートブック及びサブノートブックコンピュータの低電圧チップセット及びRAM電源用のステップダウンコントローラです。ディジタルカメラ、PDA及びハンディターミナル等にも使用できます。マキシム社独自のQuick-PWMパルス幅変調器(図5)は、広い範囲の入力電圧(5V ~ 20V)にわたって比較的一定の動作周波数(300kHz)を維持しながら、高速負荷ステップを扱えるように設計されています。MAX1762は固定1.8V又は2.5V出力、MAX1791は固定3.3V又は5.0V出力電圧を備えています。外部抵抗分圧器を使用することにより、いずれの素子も $V_{OUT}$ を0.5V ~ 5.5Vの範囲に設定することができます。Quick-PWM構造は、一定周波数電流モードPWMの負荷過渡応答の問題も回避します。従来の一定オン時間及び一定オフ時間PWM技術には不可避であった問題が、この設計によって回避されています。

# ノートブック用 高効率、10ピンμMAX、ステップダウンコントローラ

MAX1762/MAX1791

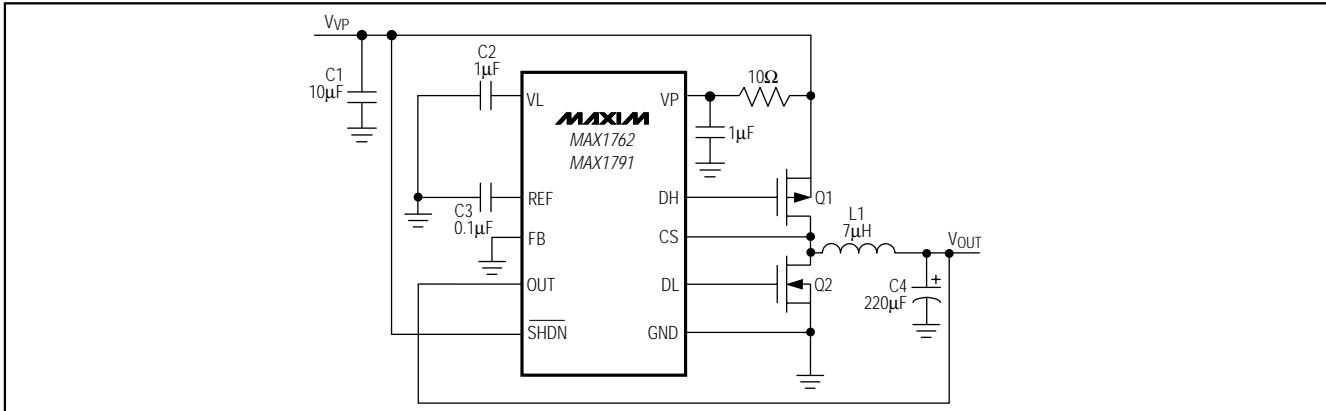


図1. 固定電圧用の標準アプリケーション回路

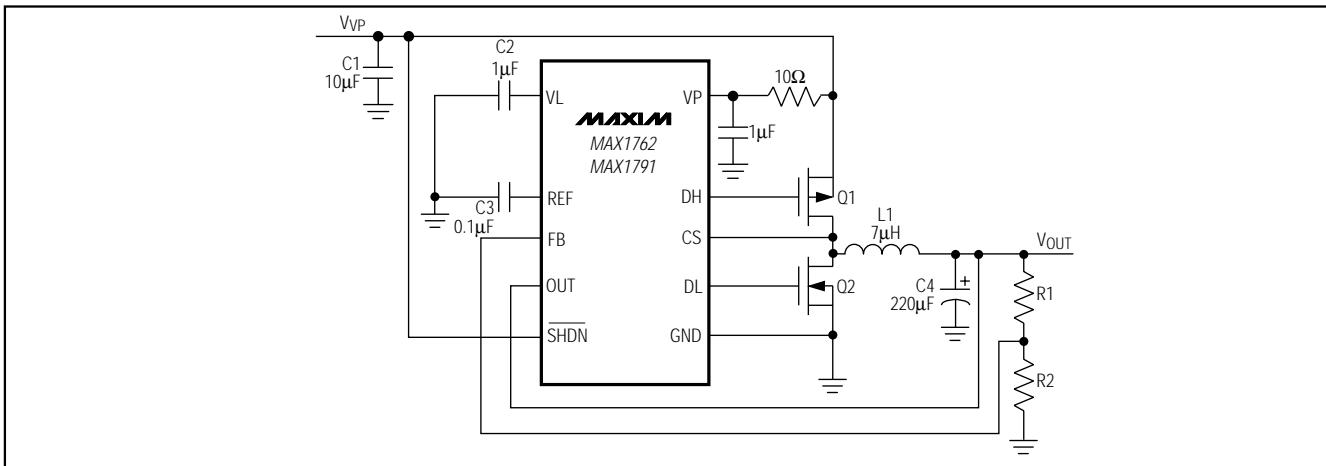


図2. 可変出力(V<sub>OUT</sub> > 1.25V)用の標準アプリケーション回路

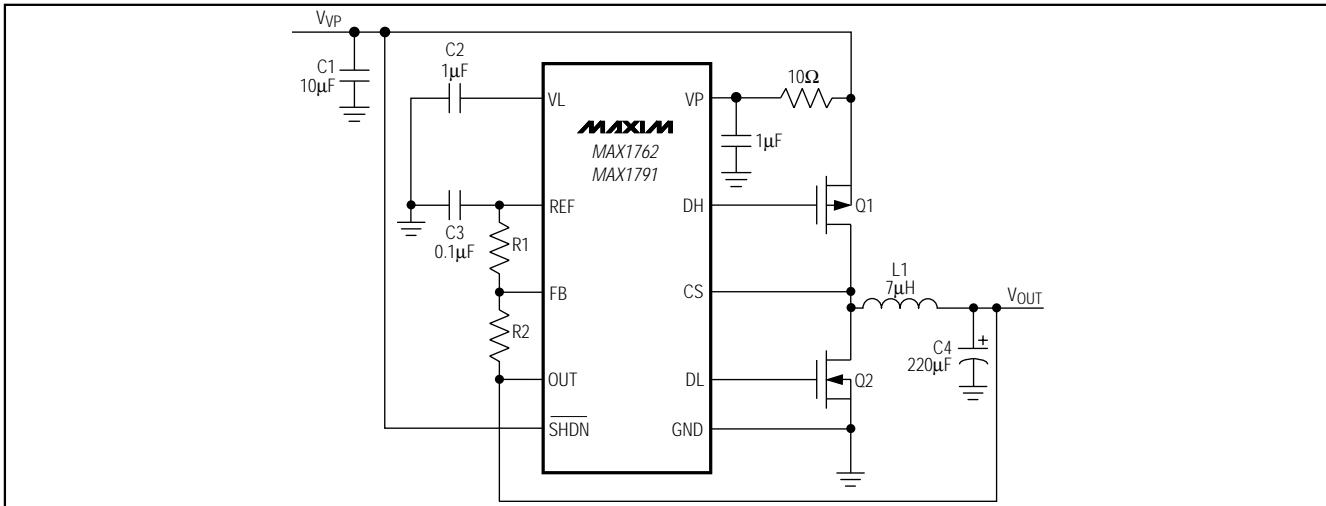


図3. V<sub>OUT</sub> < 1.25V用の標準アプリケーション回路

# ノートブック用 高効率、10ピンμMAX、ステップダウンコントローラ

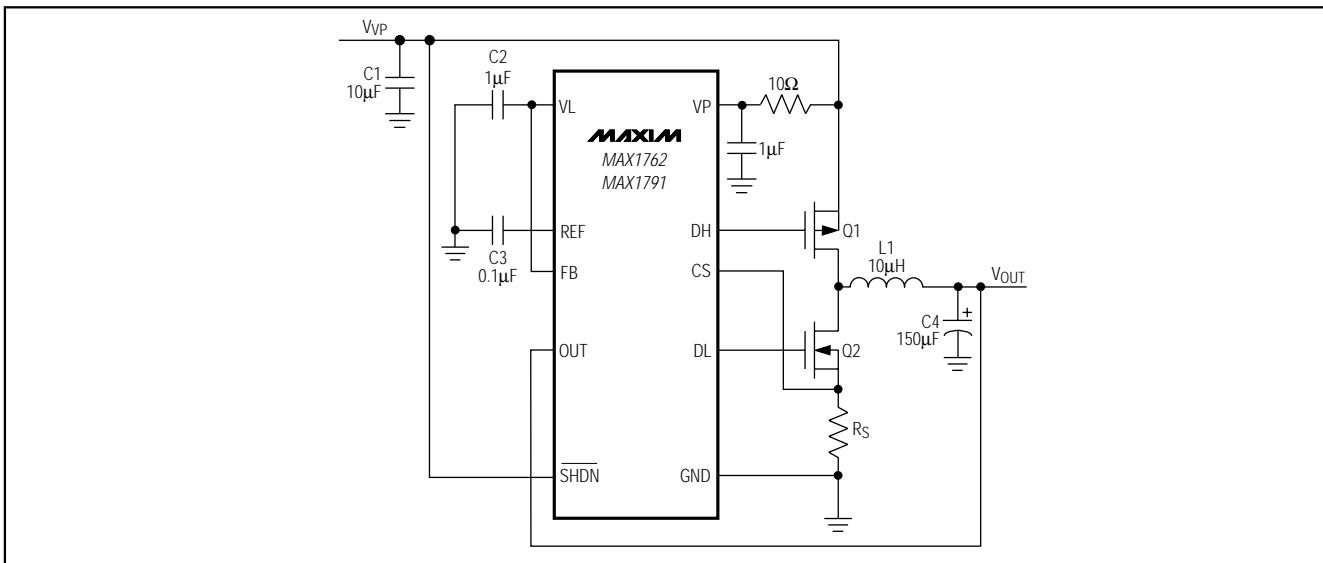


図4. 外部電流検出抵抗を使った動作

表1. 標準アプリケーション用の部品

COMPONENT	1.8V/2.5V/3.3V/5.0V AT 2A	1V AT 2A
<b>Input Voltage Range</b>	<b>5V to 20V</b>	<b>5V to 20V</b>
<b>Inductor (µH)</b>	<b>7</b>	<b>5.2</b>
L1 Inductor	CDRH104-7R0NC Sumida	CDRH104-5R2NC Sumida
Q1 MOSFETS	NDS8958A Fairchild	SI4539ADY Fairchild
C1 Input Capacitor	TMK432BJ106KM Taiyo Yuden	TMK432BJ106 Taiyo Yuden
C2 VL Cap	EMK3160J105KL Taiyo Yuden	LMK316BJ475 Taiyo Yuden
C3 REF Cap	UMK316BI104KH Taiyo Yuden	UMK316BI104KH Taiyo Yuden
C4 Output Cap	10TPB220M Sanyo	6TPB150M Sanyo

# ノートブック用 高効率、10ピンμMAX、ステップダウンコントローラ

MAX1762/MAX1791

表2. 部品メーカー

MANUFACTURER	USA PHONE	WEBSITE INFO
Coiltronics	561-241-7876	www.coiltronics.com
Fairchild Semiconductor	408-822-2181	www.fairchildsemi.com
Sanyo	619-661-6835	www.secc.co.jp
Sumida	USA	847-956-0666
	Japan	81-3-3607-5111
Taiyo Yuden	408-573-4150	www.t-yuden.com

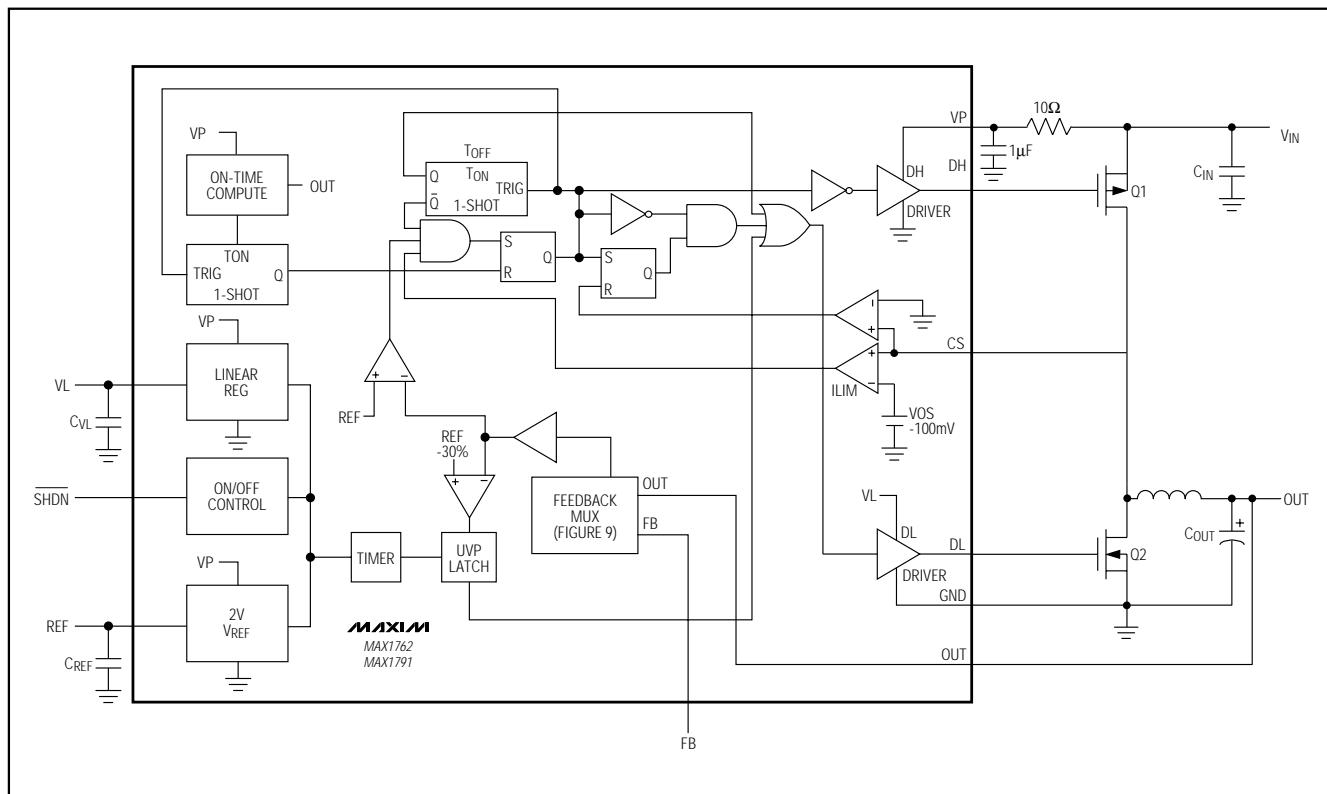


図5. ファンクションブロック図

## VP入力及びVLロジック電源

VPで駆動される内部リニアレギュレータは、PWMコントローラ、ロジック、リファレンス及びその他のMAX1762/MAX1791内のブロックを駆動する+4.65V電源(VL)を生成します。この+4.65V低ドロップアウトリニアレギュレータは外部負荷に対して最大25mAを供給することができます。1μF以上のセラミックコンデンサでVLをGNDにバイパスして下さい。V<sub>V</sub>P

としては5V～20Vの範囲が可能です。VLは素子がシャットダウン状態になるとターンオフされ、障害条件(出力がグランドに短絡した場合など)中には約500mV低下し、SHDNがサイクルされるか、あるいは電源がリセットされると回復します。VLを外部から駆動しない場合は、動作を保証するためにV<sub>V</sub>Pとして少なくとも5Vが必要です。V<sub>V</sub>Pが5V(±10%)電源で駆動されている場合は、V<sub>V</sub>Pを外部でVLに接続して下さい。外部5V電源でVL

# ノートブック用 高効率、10ピンμMAX、ステップダウンコントローラ

レギュレータをオーバードライブすると、MAX1762/MAX1791の効率が向上します。

MAX1762/MAX1791は、 $V_L > 4.4V(\text{max})$ になるまで素子のスイッチングを阻止する入力低電圧ロックアウト(UVLO)回路を備えています。UVLOは外部MOSFETの駆動能力が十分にあることを保証し、ハイサイドMOSFETがデューティサイクル100%の近くでターンオンすることを防ぎ、また出力を安定化状態に保ちます。

## 電圧リファレンス(REF)

2Vリファレンス(REF)は全温度範囲で $\pm 1\%$ の精度を保っています。このため、REFは高精度システムリファレンスとして最適です。0.1μF(min)セラミックコンデンサでREFをGNDにバイパスして下さい。REFは最大50μAを外部負荷に供給することができます。但し、 $V_{\text{OUT}}$ 又はREFの精度が厳しく求められる場合は、REFに負荷をかけないで下さい。負荷が発生すると、メイン出力電圧がリファレンス電圧負荷レギュレーションエラーに追随して僅かに減少します。

## 入力フィードフォワードを備えたフリーランニング、一定オン時間PWMコントローラ

PWM制御構造は、電圧フィードフォワードを備えたほぼ固定周波数の一定オン時間電流モードを特長としています。この構造は、PWMランプ信号を出力リップル電圧から得ています。したがって、フィルタコンデンサのESRがフィードバック抵抗の役割を果たします。制御アルゴリズムは簡単です。ハイサイドスイッチのオン時間は、周期が入力電圧に反比例し、出力電圧に正比例する単安定マルチバイブレータのみによって決まります。もう1つの単安定マルチバイブレータは、最小オフ時間(500ns max)を設定します。オン時間単安定マルチバイブレータは、エラーコンパレータがローで、ローサイドスイッチ電流が電流リミットスレッショルド以下であり、さらに最小オフ時間単安定マルチバイブレータでタイムアウトが発生した場合にトリガされます。

## オン時間単安定マルチバイブレータ

単安定マルチバイブレータのオン時間は、VP入力で測定されるバッテリ電圧に反比例し、OUTで検出される出力電圧に正比例します。

$$\frac{N}{fV_{\text{BATT}}} \times \frac{(V_{\text{OUT}} +)}{fV_{\text{BATT}}}$$

ここで、Kは内部で3.349μsに固定されています。0.075Vは同期スイッチ両端で予想される電圧降下を考慮に入れた値です。この構成によって、 $V_{\text{BATT}}$ 、 $I_{\text{LOAD}}$ 及び $V_{\text{OUT}}$ が変化してもスイッチング周波数はほぼ一定に保たれます。表3にMAX1762/MAX1791の動作周波数範囲を示します。

連続導通動作の出力電圧調整範囲は、調整不能な最小オフ時間0.5μs(max)によって制限されることに注意して下さい。ワーストケースのドロップアウト性能は、最小オン時間の仕様によって決定されます。ワーストケースのデューティ係数リミットは次式で表されます。

$$\frac{t_{\text{ON}}(\text{MIN})}{t_{\text{ON}}(\text{MIN}) + t_{\text{OFF}}(\text{MAX})} = \frac{2.55\mu\text{s}}{2.55\mu\text{s} + 0.5\mu\text{s}} = 84\%$$

$V_{\text{BATT}} = 6V$ 、 $V_{\text{OUT}} = 5V$ とします。従って、ループ内のIR電圧降下を含めると、 $V_{\text{OUT}} = 5V$ を達成するための最小入力電圧は6.1Vとなります(デューティサイクルにステップダウン伝達関数の式を使用： $DC = V_{\text{OUT}}/V_{\text{IN}}$ )。実際の素子は通常これより良い性能を示します。ドロップアウト付近では過渡応答がやや劣化するため、速い負荷変化をサポートするためにバルクの出力容量を追加する必要がある場合があります。

## 自動パルススキップ切換え

PWM制御アルゴリズムにより、軽負荷においてPFMへの自動切換えが発生します。MAX1762/MAX1791はインダクタ電流がゼロに落ちた時にローサイドスイッチのオン時間を切捨てます。パルススキップ/PWMクロスオーバーが発生する負荷電流レベルはピーク間リップル電流(インダクタ値の関数)の1/2に等しくなります(図6)。

$$I_{\text{LOAD}(\text{SKIP})} = \frac{K \times V_{\text{OUT}}}{2L} \left( \frac{V_{\text{VP}} - V_{\text{OUT}}}{V_{\text{VP}}} \right)$$

インダクタ電流は負にはなれません。出力電圧がレギュレーション点よりも高く、インダクタ電流がゼロに達すると、ローサイドドライバがオフになります。出力電圧がレギュレーション点よりも低くなると、ハイサイドドライバがオンになります。このため、ハイサイドとローサイドのドライバのそれぞれがオンである時間の合間にデッドタイムが生じ、パルスがスキップされます。この結果、軽負荷においてはスイッチング周波数が遅くなり、効率が向上します。

## MOSFETゲートドライバ(DH、DL)

DH及びDLドライバは、中間サイズのパワーMOSFET用に最適化されています。これは、 $V_{\text{BATT}} - V_{\text{OUT}}$ の差が大きなノートブックCPU環境に見られる低デューティ係数に適合しています。ハイサイドドライバ(DH)はソース/シンク能力の定格が0.6Aであり、VPとGNDの間でスイングします。ローサイドドライバ(DL)は

表3. 動作周波数

DEVICE	K (μs)	MIN (kHz)	TYP (kHz)	MAX (kHz)
MAX1762/MAX1791	3.349	268.7	298.5	328

# ノートブック用 高効率、10ピンμMAX、ステップダウンコントローラ

MAX1762/MAX1791

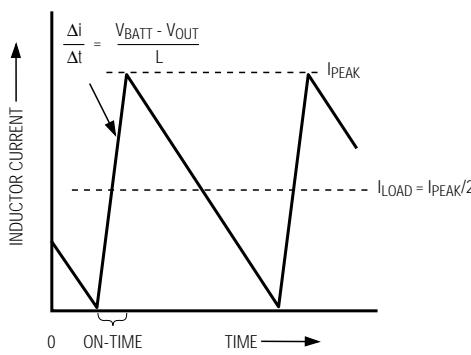


図6. パルススキップ/断続クロスオーバ点

ソース/シンク能力の定格が+0.5A、-0.9Aであり、VLとGNDの間にスイギングします。

DLをローに駆動する内部プルダウントランジスタは強力で、標準オン抵抗が $1\Omega$ です。これは、インダクタノードが高速で立ち上がる時にローサイド同期整流器MOSFETのドレインからゲートへの容量カッピングによってDLがプルアップされるのを防ぎます。但し、大電流アプリケーションにおいては、ハイサイドFET及びローサイドFETの組合せによって過剰なゲートドレインカッピングが起こり、これが原因で効率の低下及びEMIの発生を伴う貫通電流が発生する可能性もあります。

アダプティブデッドタイム回路はDL出力を監視して、DLが完全にターンオフされるまでハイサイドFETがターンオンするのを防ぎます。反対側のデッドタイム(DHターンオフ)は、固定の35ns(typ)内部遅延によって決まります。

## ローサイド電流リミット検出(ILIM)

電流リミット回路は、ローサイドMOSFETのオン抵抗を電流検出素子として使ったユニークな「谷間」電流検出アルゴリズムを採用しています。電流検出信号が電流リミットスレッショルド(CSからGNDまでが-100mV)よりも低い時は、PWMの新しいサイクルを開始できません(図7)。実際のピーク電流は、電流リミットスレッショルドよりもインダクタリップル電流の量だけ大きくなります。従って、正確な電流リミット特性と最大負荷性能は、MOSFETのオン抵抗、インダクタ値及びバッテリ電圧の関数になります。

電流リミット精度をさらに高くしたい場合には、CSをローサイドスイッチのソースとGNDへの電流検出抵抗の接合部に接続する必要があります。電流リミットは0.1V/RSENSE、精度は $\pm 10\%$ になります。

インダクタのスイッチングモードとグランドの間に抵抗分圧器を使用することにより、CSに現れる電流

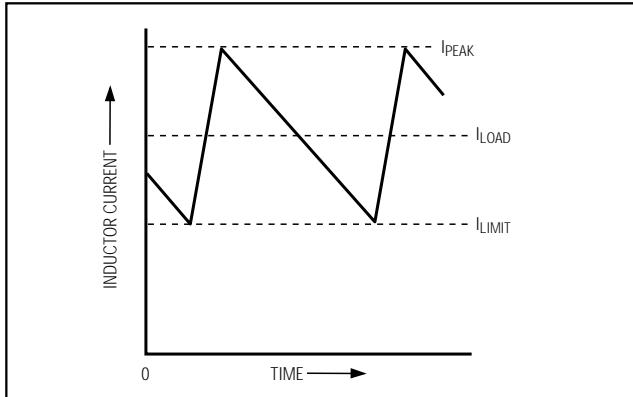


図7. 「谷間」電流リミットのスレッショルド点

リミット検出電圧を調整することができます(図8)。CSの誤差を避けるため、このモードにおけるインピーダンスを低くして下さい。

## POR及びソフトスタート

$V_{BATT}$ が約2Vを超えて上昇すると、パワーオンリセット(POR)が発生し、フォルトラッチ及びソフトスタートカウンタがリセットされ、PWMが準備されます。UVLO回路は $V_{VP}$ が4.1V以上になるまでスイッチングを禁止し、 $V_{VP}$ が4.1V以上になると、内部ディジタルソフトスタートタイマが最大許容電流リミットを直線的に増加し始めます。この増加は20%、40%、60%、80%、100%の5ステップで発生し、約1.7ms後に100%の電流が利用できるようになります。

## 出力低電圧保護

出力UVLO機能はフォールドバック電流リミットに似ていますが、可変電流リミットの代わりにタイマを使用します。出力低電圧保護はPORの20ms後あるいはシャットダウンが解除された時にイネーブルされます。出力電圧が公称値の70%以下になると、PWMがラッチオフして、 $V_P$ 電源がサイクルされるか、あるいはSHDNがまます。

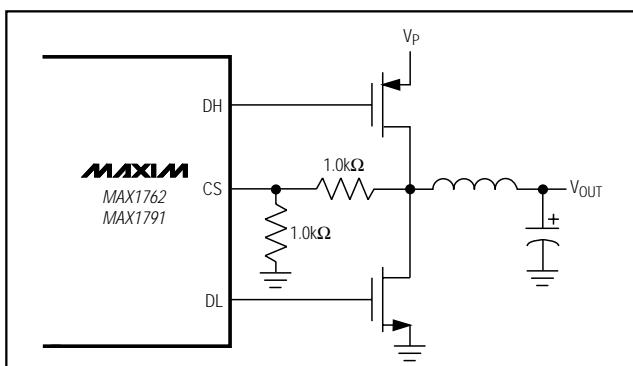


図8. 抵抗分圧器を使用して電流リミット検出電圧を200mVに調整

# ノートブック用 高効率、10ピンμMAX、ステップダウンコントローラ

ローに、それからハイにトグルされるまでリスタートしません

## 設計手順

インダクタとリップル電流比(LIR)を選ぶ前に、まず入力電圧範囲と最大負荷電流を決定して下さい。次の4つの要因によって設計が決まります。

- 1) 入力電圧範囲：最大値( $V_{VP(MAX)}$ )は、最大ACアダプタ電圧に対応させる必要があります。最小値( $V_{VP(MIN)}$ )は、コネクタ、ヒューズ、及びバッテリセレクタスイッチによる電圧降下後の最低入力電圧に対応させる必要があります。選択できる場合は、より低い入力電圧の方が効率は高くなります。
- 2) 最大負荷電流：考慮すべき値は2つあります。ピーク負荷電流( $I_{LOAD(MAX)}$ )は、瞬時の素子のストレス及びフィルタリング条件を決定するため、出力コンデンサの選択、インダクタ飽和定格、及び電流リミット回路の設計を左右します。連続負荷電流( $I_{LOAD}$ )は、熱ストレスを決定するため、入力コンデンサ、MOSFET及びその他の重要な発熱部品の選択を左右します。最新のノートブックCPUでは、 $I_{LOAD} = I_{LOAD(MAX)} \times 0.8$ が一般的です。
- 3) スイッチング周波数：MAX1762/MAX1791の公称スイッチング周波数は300kHzです。
- 4) インダクタリップル電流比(LIR)：LIRはピーク間リップル電流と平均インダクタ電流の比です。インダクタリップル電流比を設定する時は、サイズと効率の間の妥協を考慮する必要があります。インダクタ値が低い程リップル電流が大きくなり、サイズが小さくなりますが、効率は劣化し出力ノイズは大きくなります。実用的な最小のインダクタ値は、臨界導通点(最大負荷時にインダクタ電流が各サイクルでちょうどゼロに達する点)で回路が動作する値です。インダクタ値をこれ以上小さくしても、サイズ低減の利点はありません。

MAX1762/MAX1791のパルススキップアルゴリズムは、臨界導通点でスキップモードを開始します。従って、切換えが発生する負荷電流値も、インダクタ動作点で決まります。最適点は通常リップル電流の20% ~ 50%です。

インダクタのリップル電流は過渡応答性能に影響を与えます。特に $V_{VP} - V_{OUT}$ の差が小さい時は大きな影響があります。インダクタ値が小さい場合、インダクタ電流のスルーレートが速くなり、急激な負荷ステップによって出力フィルタコンデンサから奪われた電荷を

迅速に補給します。出力過渡のピーク振幅( $V_{SAG}$ )は、最大デューティ係数(オン時間と最小オフ時間から計算可能)の関数であります。

$$V_{SAG} = \frac{(\Delta I_{LOAD(MAX)})^2 \times L \left( K \frac{V_{OUT}}{V_{VP}} + t_{OFF(MIN)} \right)}{2 \times C_{OUT} \times V_{OUT} \left[ K \left( \frac{V_{VP} - V_{OUT}}{V_{VP}} \right) - t_{OFF(MIN)} \right]}$$

ここで、最小オフ時間 = 0.5μs(max)です。

## インダクタの選択

インダクタ値は、次に示すようにスイッチング周波数(オン時間)及び動作点(LIRで表されるリップル電流)によって決まります。

$$L = \frac{V_{OUT}(V_{VP} - V_{OUT})}{V_{VP} \times f \times LIR \times I_{LOAD(MAX)}}$$

例： $I_{LOAD(MAX)} = 2A$ 、 $V_{VP} = 7V$ 、 $V_{OUT} = 1.6V$ 、 $f = 300kHz$ 、リップル電流35%(LIR = 0.35)の場合。

$$L = \frac{1.6V(7V - 1.6V)}{7 \times 300kHz \times 0.35 \times 2A} = 5.9\mu H$$

割当てたスペースに収まる最小のDC抵抗を持つ低損失インダクタを使用して下さい。通常はフェライトコアが最適です。コアは、ピークインダクタ電流( $I_{PEAK}$ )で飽和しないだけの大きさでなければなりません。

$$I_{PEAK} = I_{LOAD(MAX)} + [(LIR/2) \times I_{LOAD(MAX)}]$$

## 電流リミットの設定

最小電流リミットスレッショルドは、電流リミットが最小許容値の時に最大負荷電流に対応できる大きさでなければなりません。インダクタ電流の谷間は、 $I_{LOAD(MAX)}$ からリップル電流の半分を差し引いた時点で発生するため、次のようにになります。

$$I_{VALLEY} > I_{LOAD(MAX)} - [(LIR/2) \times I_{LOAD(MAX)}]$$

ここで、 $I_{VALLEY}$ は、最小電流リミットスレッショルド電圧を $Q2$ の $R_{DS(ON)}$ で割った値です。MAX1762/MAX1791の場合、最小電流リミットスレッショルドは90mVです。MOSFET Q2のデータシートから $R_{DS(ON)}$ のワーストケースの最大値を選択し、温度上昇と共に $R_{DS(ON)}$ が増えることを計算に入れて、ある程度のマージンを追加して下さい。目安としては、1°温度が上昇する毎に抵抗が0.5%増加すると考えて下さい。

## ノートブック用 高効率、10ピンμMAX、ステップダウンコントローラ

この2A回路において最大  $R_{DS(ON)} = 52\text{m}\Omega(+85\text{V})$  を使用すると、次式が得られます。

$$I_{VALLEY} = 90\text{mV} / 52\text{m}\Omega = 1.73\text{A}$$

対応する  $I_{LOAD(MAX)}$  は、次式で得られます。

$$I_{LOAD(MAX)} = \frac{I_{VALLEY}}{1 - 0.5 \times \text{LIR}} = \frac{1.73\text{A}}{1 - 0.5 \times 0.35} = 2.1\text{A}$$

CSとGNDの間に電流検出抵抗を接続することにより、素子の電流リミットを設定することができます。この場合、MAX1762/MAX1791はQ2の  $R_{DS(ON)}$  の代わりに検出抵抗を使用して電流を制限します。検出抵抗の最大値は次式で計算できます。

$$I_{LIMIT} = 90\text{mV} / R_{SENSE}$$

### 出力コンデンサの選択

出力フィルタコンデンサの実効直列抵抗(ESR)は、出力リップル及び負荷過渡条件を満足できる低さでなければなりませんが、それと同時に安定性の条件を満足できる大きさにする必要があります。出力が急激な負荷過渡にさらされるCPU  $V_{CORE}$  コンバータや他のアプリケーションでは、出力コンデンサのサイズは負荷過渡による過剰な出力低下を防止するために必要なESRの値に依存します。有限容量による電圧降下を無視すると、次のようにになります。

$$R_{ESR} \leq \frac{V_{DIP}}{f I_{LOAD(MAX)}}$$

ここで、 $V_{DIP}$  は最大許容過渡電圧降下です。CPU以外のアプリケーションでは、出力コンデンサのサイズは、許容できる出力電圧リップルを維持するために必要なESRの値に依存します。

$$R_{ESR} \leq \frac{V_{P-P}}{\text{LIR} \times I_{LOAD(MAX)}}$$

ここで、 $V_{P-P}$  はピーク間出力電圧リップルです。実際に必要な容量値(マイクロファラッド)は、低ESRを達成するのに必要な物理サイズ及びコンデンサの種類によって決まります。従って、通常コンデンサは容量値ではなく、ESR仕様及び電圧定格によって選択します(これに該当するのはタンタル、SP、POS及びその他の電解コンデンサです)。

セラミックなどの低容量フィルタコンデンサを使用する場合は、通常、全負荷から無負荷状態に遷移する時に  $V_{SAG}$  及び  $V_{SOAR}$  が問題を起こすのを防ぐのに必要な容量を基にしてコンデンサのサイズを決定します。一般に、オーバーシュート条件を満足する容量を一旦追加

すれば、負荷の立上りエッジでのアンダーシュートが問題になることはありません(「設計手順」の  $V_{SAG}$  の式を参照)。

貯蔵されたインダクタエネルギーに起因するオーバーシュートの量は次式で計算されます。

$$\Delta V \leq \frac{L I_{PEAK}^2}{2 C_{OUT}}$$

ここで、 $I_{PEAK}$  はピークインダクタ電流です。

### 安定性の考慮

安定性は、スイッチング周波数( $f$ )に対するESRゼロ( $f_{ESR}$ )の値によって決まります。安定性の限界時点は、次式から求めることができます。

$$f_{ESR} \leq \frac{f}{\pi}$$

ここで、

$$f_{ESR} \leq \frac{1}{2 \times \pi \times R_{ESR} \times C_{OUT}}$$

標準的な300kHzアプリケーションでは、ESRゼロ周波数が95kHzよりもはるかに低くなければならず、望ましいのは50kHz以下です。本データシートの発行時に広く使用されているタンタル、三洋POSCAP及びパナソニックSPコンデンサでは、標準ESRゼロ周波数が20kHzになっています。インダクタの選択で使用した設計例では、指定されたリップル電圧をサポートするのに必要なESRは次式で表されます。

$$R_{ESR} = \frac{V_{RIPPLE(p-p)}}{f \times \text{LIR} \times I_{LOAD}}$$

ここで、LIRはインダクタのリップル電流比、 $I_{LOAD}$  は平均DC負荷です。LIR = 0.35、平均負荷電流2Aとすると、50mV<sub>P-P</sub>のリップルをサポートするために必要なESRは71mΩです。

安定性の保証を考慮せずに、大きな値を持つセラミックコンデンサを高速フィードバック入力(FBとGNDの間)に直接配置することは避けて下さい。値の大きなセラミックコンデンサはESRゼロ周波数が高く、不規則で不安定な動作になります。この場合、インダクタとFBピンの接合部から5cm程度下流にコンデンサを配置すると、十分な直列抵抗を容易に追加できます。

不安定な動作は、ダブルパルス及び高速フィードバックループ不安定性といった関連性はあっても全く異なる2つの問題として現れます。ダブルパルスは、出力のノイズが原因で発生するか、ESRが低すぎて出力電圧信号に十分な電圧上昇が得られないことが原因で発生

# ノートブック用 高効率、10ピンμMAX、ステップダウンコントローラ

します。この結果、500ns最小オフ時間期間が経過した直後に、新しいサイクルが誤差コンパレータによって誤って開始されます。ダブルパルスは有害であるというよりもやっかいで、出カリップルの増大を除いて悪影響はありません。但し、ESRが不十分なことに起因してループ不安定性が生じている可能性があります。ループ不安定性は、ライン又は負荷変動後の出力に発振を起こし、このために出力電圧を許容値以下に降下させることができます。

安定性を確認する最も簡単な方法はゼロから最大への負荷過渡を急速に上げ(MAX1762/MAX1791のEVキットマニュアルを参照)、出力電圧リップルエンベロープのオーバーシュート及びリングを観察する方法です。この場合、AC電流プローブでインダクタ電流を同時に監視できます。最初のステップ応答アンダーシュート又はオーバーシュート後は、リングを1サイクルより多く発生させないで下さい。

## 入力コンデンサの選択

入力コンデンサは、スイッチング電流に必要なリップル電流条件( $I_{RMS}$ )を満足させる必要があります。パワーアップサージ電流への耐性から、タンタル以外のコンデンサ(セラミック又はOS-CON<sup>TM</sup>)が適切です。

$$I_{RMS} \leq I_{LOAD} = \left( \frac{\sqrt{V_{OUT}(V_{VP} - V_{OUT})}}{I_{VP}} \right)$$

## パワーMOSFETの選択

MAX1762/MAX1791と共に使用するパワーMOSFETの選択は、DCバイアス及び出力パワーが基準になります。素子の最大電圧定格を超えないように注意して下さい。一般に、いずれのスイッチも電源電圧にさらされますから、 $V_{DS(max)}$ が $V_P(max)$ よりも大きなものを選択して下さい。NチャネルとPチャネルMOSFETのゲートドライブは対称的ではありません。Nチャネル素子はグランドからロジック電源 $VL$ まで駆動されるのに対し、Pチャネル素子は $VP$ からグランドまで駆動されます。Nチャネル素子の $V_{GS}$ の最大定格は通常の場合問題にはなりませんが、Pチャネルの $V_{GS(max)}$ は少なくとも $VP(max)$ でなければなりません。 $V_{GS(max)}$ は通常の場合 $V_{DS(max)}$ よりも低いため、Pチャネルに必要なブレーカダウン定格はゲートドライブの制限に左右されることがあります。

入出力差が中くらいの時は、ハイサイドMOSFET(Q1)のサイズをローサイドMOSFET(Q2)より小さくしても、効率を劣化させることはありません。これらの条件においてはハイサイドスイッチは非常に低いデューティサイクルで動作するため、殆どの導通損失はQ2で生じます。効率を最大限にするためには、導通損失( $I^2R \times$

OS-CONはSanyoの商標です。

デューティサイクル)がスイッチング損失( $CV_{VP}^2f$ )に等しいハイサイドMOSFET(Q1)を選んで下さい。この場合、最小入力電圧における導通損失がパッケージの熱リミットを超えないこと、又は全体的な熱許容量に違反しないことを確認して下さい。さらに、最大入力電圧での導通損失にスイッチング損失を加えた値がパッケージ定格を超えないこと、又は全体的な熱許容量に違反しないことを確認して下さい(「MOSFETの電力消費」を参照)。

ローサイドMOSFETの $R_{DS(ON)}$ を選択する際には、効率の他にもレギュレータに必要な電流リミットを考慮する必要があります。通常動作中に素子が電流リミットに達しないことを保証できるよう、全動作温度範囲で小さな抵抗を維持するMOSFETを選んで下さい(「電流リミットの決定」を参照)。逆に、素子の $R_{DS(ON)}$ が非常に小さい場合、電流リミットの設定が高くなりすぎて、効率の改善があまり得られません。一部の大型NチャネルFETには電極間の容量が大きいものがあります。ハイサイドスイッチがターンオンした時に、MAX1762/MAX1791のDLドライバがゲートをオフ状態に保持できることを確認して下さい。Nチャネルのドレインゲート間の寄生容量によってハイサイドスイッチのターンオン時にクロスコンダクションの問題が発生することがあります。

MAX1762/MAX1791はハイサイドとローサイドのMOSFETが同時に導通することを防ぐアダプティブディッタイム回路を備えています(「MOSFETゲートドライバ」を参照)。この保護機能があっても、一方のMOSFETがターンオンした時にもう一方のMOSFETがMOSFET内部の遅延のためにターンオフしないという可能性はあります。許容される最大ミスマッチ時間は60nsです。ターンオフ時間の短い素子を選び、NFET( $t_{D(off, max)}$ ) - PFET( $t_{D(on, min)}$ ) < 60ns及びPFET( $t_{D(off, max)}$ ) - NFET( $t_{D(on, min)}$ ) < 60nsであることを確認して下さい。これに従わない場合、貫通電流が発生して効率を低下させる可能性があります。

## MOSFETの電力消費

最悪条件下における導通損失は、極端なデューティ係数で発生します。ハイサイドMOSFETでは、最小バッテリ電圧で、抵抗による電力消費が最悪になります。

$$PD(Q1\text{抵抗性}) = \left( \frac{V_{OUT}}{V_{VP(MIN)}} \right) \times I_{LOAD}^2 \times R_{DS(ON)}$$

一般に、高い入力電圧でスイッチング損失を低減するには、小さなハイサイドMOSFETが最適です。但し多くの場合、パッケージ電力消費リミットに合わせて $R_{DS(ON)}$ が決まり、それがMOSFETの小型化を制限してしまいます。最適なのは、上でも述べたようにスイッチング(AC)損失と導通( $R_{DS(ON)}$ )損失が等しい時です。

## 高効率、10ピンμMAX、

## ノートブック用 ステップダウンコントローラ

通常、入力が約15Vを超えない限り、ハイサイドスイッチング損失が問題になることはありません。

ハイサイドMOSFETのスイッチング損失は、最大バッテリ電圧が印加された時に深刻な熱の問題を起こすことがあります。これは $CV^2f$ スイッチング損失の式の二乗項が原因です。低バッテリ電圧で十分な $R_{DS(ON)}$ が得られるように選択したハイサイドMOSFETが、 $V_{VP(MAX)}$ によって極端に熱くなる場合は、MOSFETを選択し直して下さい。

ターンオン時間とターンオフ時間を左右する要因は数量化が難しいため、スイッチング損失によるQ1の電力消費を計算するのは困難です。これらの要因としては、内部ゲート抵抗、ゲートチャージ、スレッショルド電圧、ソースインダクタンス、及びプリント基板のレイアウト特性があります。次に示すスイッチング損失の計算式は概算であって、ブレッドボード評価に代わるものではありません。ブレッドボード評価には、Q1に取り付けた熱電対を使用して動作を確認するようにして下さい。

$$PD(Q1 \text{ switching}) = \left( \frac{C_{RSS} \times V_{VP(MAX)}^2 \times f \times I_{LOAD}}{I_{GATE}} \right)$$

ここで、 $C_{RSS}$ はQ1の逆伝達容量、 $I_{GATE}$ はピークゲート駆動ソース/シンク電流です。

ローサイドMOSFET(Q2)に関しては、常に最大バッテリ電圧で電力消費が最悪になります。

$$PD(Q2) = \left( 1 - \frac{V_{OUT}}{V_{VP(MAX)}} \right) \times I_{LOAD}^2 \times R_{DS}$$

最悪のMOSFET電力消費が発生するのは、 $I_{LOAD(MAX)}$ を超えて一方で、電流リミットを超えてフォルトランチをトリップする程大きくはない重負荷がかかっている場合です。これに対する保護対策として、次式の $I_{LOAD}$ に耐えるように回路を設計して下さい。

$$I_{LOAD} = I_{LIMIT(HIGH)} + (I_{LIR} / 2) \times I_{LOAD(MAX)}$$

ここで、 $I_{LIMIT(HIGH)}$ はスレッショルド公差及びオン抵抗のばらつきを含め、電流リミット回路に許される最大谷間電流を示します。これは、MOSFETのヒートシンクの性能が極めて重要であることを意味します。過負荷保護なしの短絡保護だけで十分な場合は、部品ストレスの計算に通常の $I_{LOAD}$ を用いることができます。

ハイサイドスイッチがオフの時、電流はグランドから両方のFETとインダクタの接合部に流れます。このため、スイッチングノードの極性はグランドに対して負になります。変更されない場合、この電圧は両方のスイッチがオフの時の両遷移エッジにおいて約0.7Vになります。

エッジとエッジの間ではローサイドスイッチが導通し、電圧降下は  $I_L \times R_{DS(ON)}$  です。ローサイドスイッチの両端にショットキクランプが接続されている場合、最初と最後の電圧降下が低減されて効率が少し向上します。

デッドタイム中にQ2のMOSFETボディダイオードがオンになるのを防止するには、順方向電圧が十分低いショットキダイオード(D1)を選択して下さい。原則として、DC電流定格が負荷電流の1/3に等しいダイオードで十分です。このダイオードはオプションであり、効率が重要でない場合は省略しても構いません。

### アプリケーション上の問題

#### ドロップアウト性能

連続導通動作用の出力電圧調整範囲は、固定500ns(max)の最小オフ時間単安定マルチバイブレータによって制限されます。低入力電圧における動作時は、オン時間及びオフ時間として最悪の値を使ってデューティ係数リミットを計算する必要があります。製造公差及び内部伝播遅延は、 $t_{ON}K$ ファクタに誤差を発生させます。又、ドロップアウト付近で動作させた時のステップダウンレギュレータの過渡応答性能は低く、一般的にはバルク出力容量の追加が必要になります。

ドロップアウト設計例： $V_{IN} = 7V(\text{min})$ 、 $V_{OUT} = 5V$ 、 $f = 300\text{kHz}$ 。必要なデューティサイクルは次式で表されます。

$$DC_{REQ} = \frac{V_{OUT} + V_{SW}}{V_{VP} - V_{SW}} = \frac{5V + 0.1V}{7V - 0.1V} = 0.74$$

最悪のオン時間は次式で表されます。

$$t_{ON(MIN)} = \frac{V_{OUT} + 0.075}{V_{VP}} \times K = \frac{5V + 0.075}{7V} \times 3.35\mu\text{s} \times 90\% = 2.18\mu\text{s}$$

MAX1762/MAX1791のタイミング制限条件に基づくICの最大デューティ係数は次の通りです。

$$Duty = \frac{t_{ON(MIN)}}{t_{ON(MIN)} + t_{OFF(MAX)}} = \frac{2.18\mu\text{s}}{2.18\mu\text{s} + 0.5\mu\text{s}} = 0.82$$

これは必要なデューティサイクルを満たします。最悪のドロップアウトデューティ係数を計算する時は、必ずインダクタ抵抗及びMOSFETオン状態電圧降下( $V_{SW}$ )を含めて下さい。

#### 固定出力電圧

MAX1762 / MAX1791はDual Mode動作であるため、外付部品なしで一般的な電圧を選択することができます(図9)。FBをGNDに接続すると固定+1.8V(MAX1762)

# ノートブック用 高効率、10ピンμMAX、ステップダウンコントローラ

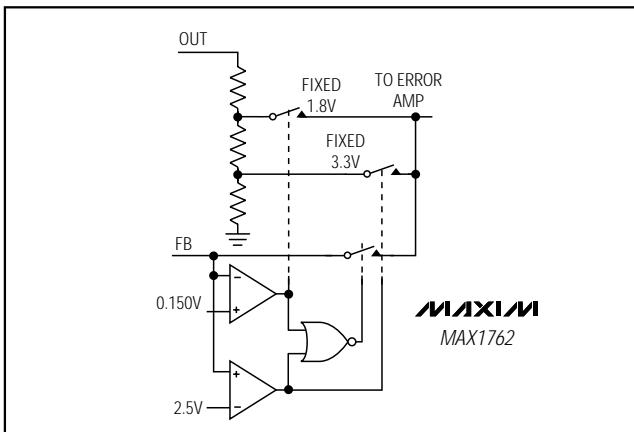


図9. フィードバックマルチプレクサ

又は3.3V(MAX1791)出力になります。FBをVLに接続すると+2.5V(MAX1762)又は5.0V(MAX1791)出力になります。FBを抵抗分圧器に接続すると、可変出力になります。

## 出力電圧の設定

FBを $V_{OUT}$ とGNDの間の抵抗分圧器に接続することにより、MAX1762/MAX1791の出力電圧を $V_{OUT} > 1.25V$ の範囲で選択することができます(図2)。R2として約10kΩを選択し、次式を使ってR1について解いて下さい。

$$V_{OUT} = V_{FB} \times \left(1 + \frac{R1}{R2}\right)$$

ここで、 $V_{FB} = 1.25V$ です。 $V_{OUT} = 3.0V$ にするには、 $R2 = 10k\Omega$ 、 $R1 = 14k\Omega$ とします。

目的の $V_{OUT}$ が1.25Vよりも低い場合は、FBをREFとOUTの間の抵抗分圧器に接続して下さい(図3)。R1として約50kΩを選び、次式を使ってR2について解いて下さい。

$$R2 = \left[ \frac{V_{OUT} - V_{FB}}{V_{FB} - V_{REF}} \right] \times R1$$

ここで、 $V_{FB} = 1.25V$ 、 $V_{REF} = 2.0V$ です。 $V_{OUT} = 1.0V$ にするためには、 $R1 = 50k\Omega$ 、 $R2 = 16.5k\Omega$ とします。これらの条件下においては、最小負荷 $V_{REF} - V_{FB} > 15\mu A$ が必要です。

## プリント基板レイアウトのガイドライン

低スイッチング損失及びクリーンで安定した動作を達成するには、プリント基板のレイアウトに注意を払うことが重要です。特に、複数のコンバータが同じプリント基板上にあって回路同士が干渉し合う可能性がある

場合にはレイアウトが非常に重要になります。スイッチング電力段には特に細心の注意が必要です(図10)。具体的なレイアウト例についてはMAX1791 EVキットマニュアルを参照して下さい。

できるだけ全ての電力部品をボードの上面に実装し、グランド端子が互いにぴったり接触するようにします。良好なプリント基板レイアウトを達成するには、次のガイドラインに従って下さい。

- 電力部品を上面に配置し、敏感なアナログ部品を下面に配置することによって分離を計り、さらにグランドシールドを使用して下さい。OUTの下に独立なGNDプレーンを設定して下さい。AC電流がGNDグランドプレーンに入ってこないようにして下さい。できれば、電源プレーンのグランド電流は上面のみに流れるようにして下さい。
- 大電流経路は短くします(特にグランド端子部)。これは、ジッタのない安定した動作を得る上で重要です。
- 電源トレース及び負荷接続は短くして下さい。これは、高効率を達成する上で重要です。厚い銅のプリント基板(2オンス対1オンス)を使用すると、全負荷時の効率が1%以上向上します。プリント基板のトレースの配線はミリメートル単位の違いを考慮しなければならないため、容易な作業ではありません。トレース抵抗が1ミリオーム大きくなると、効率の低下が目に見える形で現れます。
- 電流リミットの精度を保証するため、電流リミット用の同期整流器へのインダクタ及びGND接続は、ケルビン検出接続を使用して行って下さい。SO-8 MOSFETの場合は、GNDとCSをμMAXパッケージの内部(下側)に接続し、最上の銅層を使用して外側からMOSFETに電源を配線するのが最良です。
- トレース長に妥協が必要な場合は、インダクタ放電経路よりも充電経路の方を長くします。例えば、インダクタとローサイドMOSFETの間又はインダクタと出力フィルタコンデンサの間よりも、入力コンデンサとハイサイドMOSFETの間の経路を長くして下さい。
- $C_{OUT}$ からOUTへは、短い直線で接続して下さい。但し、場合によってはOUTコネクタノードと出力フィルタコンデンサの間にわざとある程度の長さのトレースを設けた方が望ましいこともあります(「安定性の考慮」の項を参照)。
- 高速スイッチングノード(CS、DH、DL)は敏感なアナログ領域(FB)から遠ざけて下さい。GNDをEMIシールドとして使用することにより、輻射スイッチングノイズをICのフィードバック分圧器とアナログバイパスコンデンサから遠ざけて下さい。

# ノートブック用 高効率、10ピンμMAX、ステップダウンコントローラ

MAX1762/MAX1791

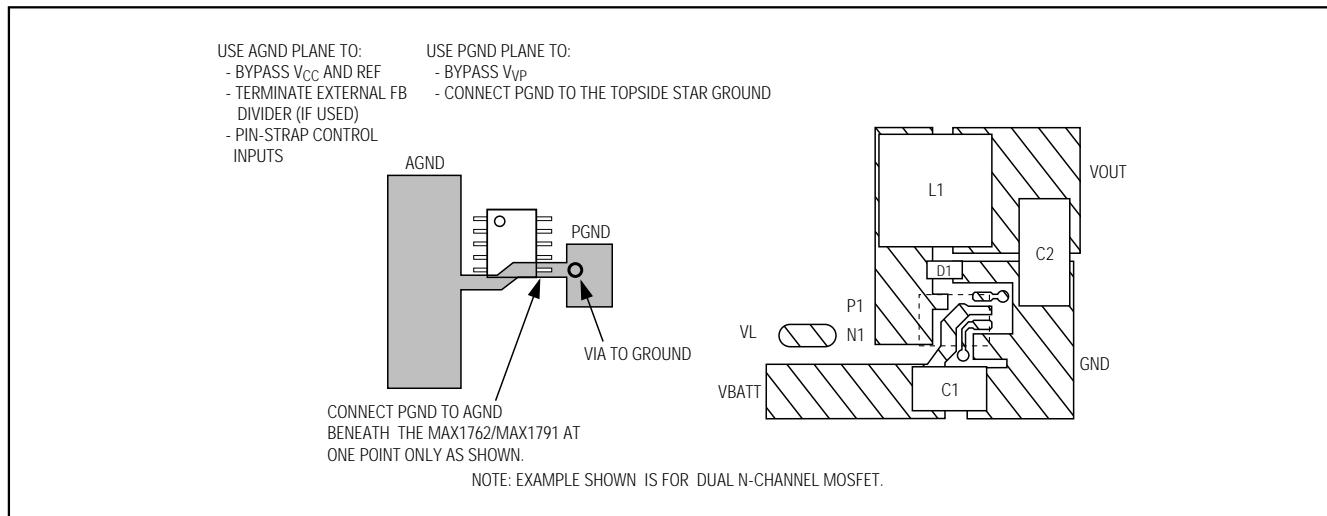


図10. プリント基板レイアウトの例

## レイアウト手順

- 1) グランド端子(Q1ソース、C<sub>IN</sub>、C<sub>OUT</sub>)を隣接させ、電力部品を先に配置します。これらの接続はできるだけ最上層の隙間のない広い銅領域で行います。
- 2) コントローラICを同期整流器MOSFETの隣りに配置します。この場合、裏面に配置して、CS、GND及びDLゲート駆動ラインを短く太くするのが適切です。DLゲートトレースは、短く太くする必要があります(MOSFETがコントローラICから2.5cm離れている場合は、幅50~100ミル)。
- 3) V<sub>L</sub>バイパスコンデンサをコントローラICの近くに配置します。
- 4) DC-DCコントローラのグランド接続は次のようにします。まず、ICの近くに小さなアナロググランドプレーンを作ります。このプレーンをGNDに接続し、このプレーンをREFとV<sub>VPP</sub>のバイパスコンデンサ及びFB分圧器用のグランド接続として使用します。
- 5) 基板の上面(電源プレーン)に、星型グランドを作って2面間のクロストークを抑えます。この上面の星型グランドには入力コンデンサ、第1面ローサイドMOSFETが星型に接続されます。電流リミットを

正確にするため、星型グランドとローサイドMOSFETの間の抵抗が小さくなるようにして下さい。上面の星型グランド(MOSFET、入力及び出力コンデンサ用)とこの小さな島の間は単一の短く広い接続にして下さい(ビアのみで接続するのが好適です)。

- 6) 出力パワープレーンを、複数ビアで出力フィルタコンデンサの正及び負端子に直接接続します。

## チップ情報

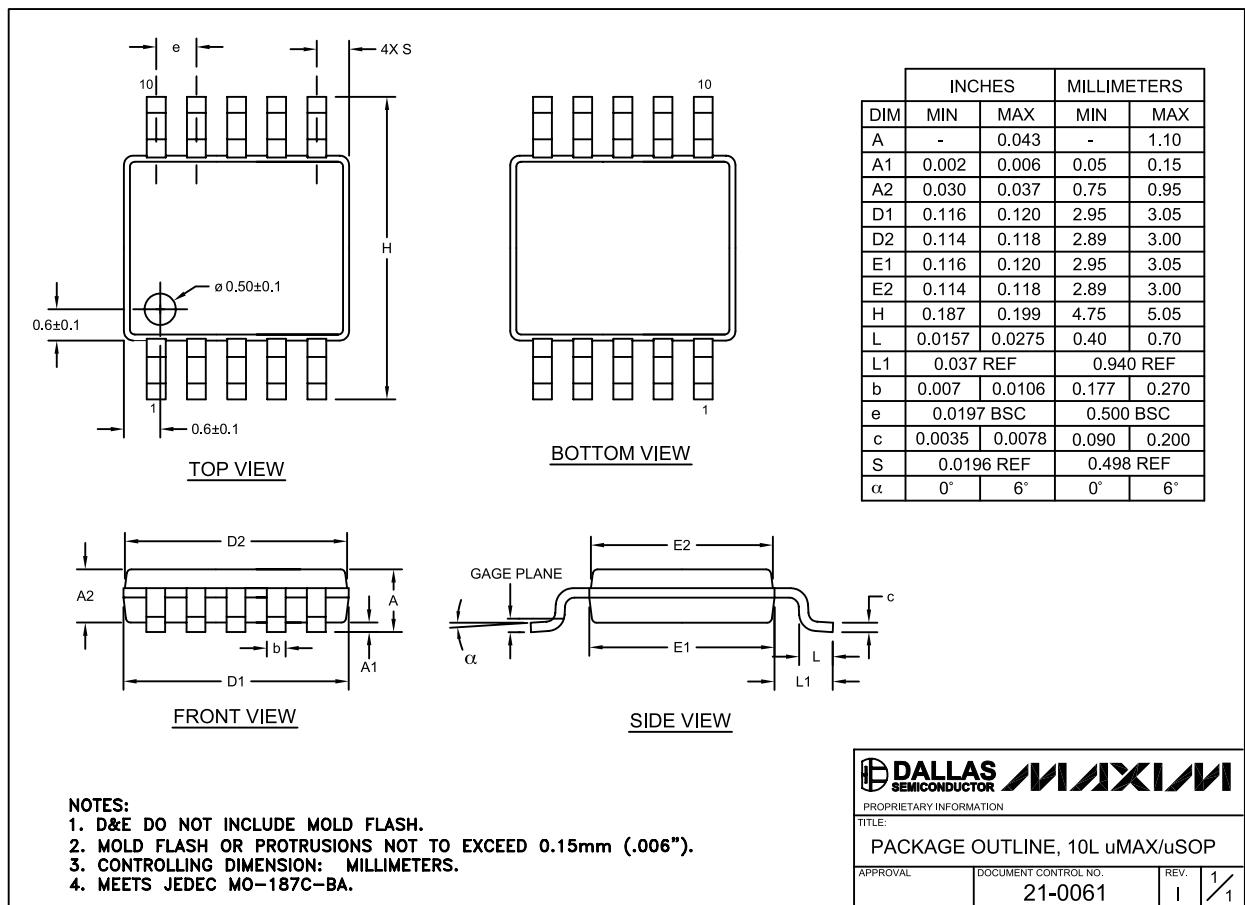
TRANSISTOR COUNT: 3520

PROCESS: S8E1FP

# ノートブック用 高効率、10ピンμMAX、ステップダウンコントローラ

## パッケージ

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、[www.maxim-ic.com/ja/packages](http://www.maxim-ic.com/ja/packages)をご参照下さい。)



販売代理店

## マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16(ホリゾン1ビル)  
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシム社では全体がマキシム社製品で実現されている回路以外の回路の使用については責任を持ちません。回路特許ライセンスは明言されていません。マキシム社は隨時予告なしに回路及び仕様を変更する権利を保留します。

20 Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600

© 2001 Maxim Integrated Products

MAXIM is a registered trademark of Maxim Integrated Products.