

シリアル出力5.6 μ s 12ビットA/Dコンバータ

概要

MAX170は省スペースが可能なシリアル出力タイプの低価格・高速・高精度コンプリートCMOS 12ビットA/Dコンバータで8ピンDIPと16ピンSOパッケージが用意されています。MAX170は5.6 μ sの変換速度を達成するために、逐次比較ループ内に高速DACと高精度コンパレータを採用しており、また内蔵の埋込み型ツェナリファレンスは全温度範囲にわたって低ドリフト性能を有しています。

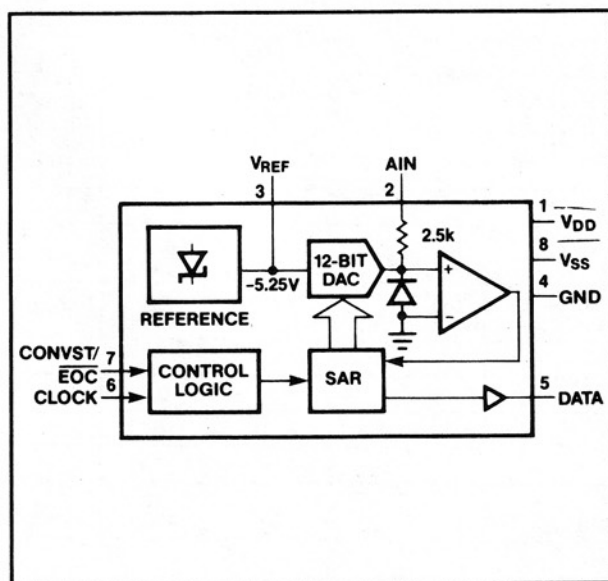
外付け部品は電源とリファレンスのデカップリングコンデンサのみであり、クロック入力マイクロプロセッサのクロックを分周した様な外部クロックソースからドライブできます。MAX170は+5V及び-12Vから-15Vの電源で動作し、消費電力は僅か135mW(typ)です。

MAX170は74HC595のような汎用シリアル・パラレルコンバータと接続できるようにデザインされていますがTMS32020、TMS320C25、NEC μ PD7720、あるいはDSP56000などのデジタルシグナルプロセッサとも接続可能です。またMAX170は"ハイ"に続き、シリアルに12のデータビット(MSB先頭)を出力する3線インタフェースを持っており、外部サンプル・ホールドアンプと組み合わせて使えば最大125kHzのサンプリングが可能です。

アプリケーション

テレコミュニケーション
デジタルシグナルプロセッシング(DSP)
ソナー/レーダ シグナルプロセッシング
絶縁型データアキュイジション

ファンクションダイアグラム



特長

- ◆12ビット分解能とリニアリティ
- ◆5.6 μ s高速変換時間
- ◆シリアル出力
- ◆セルフスタートモード
- ◆コンプリートタイプ(リファレンス内蔵)
- ◆ローパワー(135mW)
- ◆簡単な絶縁(フォトカプラ、トランス結合)
- ◆8ピンDIP、16ピンSOPパッケージ

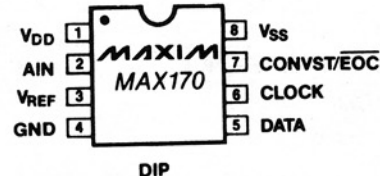
型番

PART	TEMP. RANGE	PACKAGE	ERROR
MAX170CCPA	0°C to +70°C	Plastic DIP	$\pm 1/2$ LSB
MAX170DCPA	0°C to +70°C	Plastic DIP	± 1 LSB
MAX170CCWE	0°C to +70°C	Wide SO	$\pm 1/2$ LSB
MAX170DCWE	0°C to +70°C	Wide SO	± 1 LSB
MAX170DC/D	0°C to +70°C	Dice	± 1 LSB
MAX170CEPA	-40°C to +85°C	Plastic DIP	$\pm 1/2$ LSB
MAX170DEPA	-40°C to +85°C	Plastic DIP	± 1 LSB
MAX170CEWE	-40°C to +85°C	Wide SO	$\pm 1/2$ LSB
MAX170DEWE	-40°C to +85°C	Wide SO	± 1 LSB
MAX170CMJA	-55°C to +125°C	CERDIP	$\pm 1/2$ LSB
MAX170DMJA	-55°C to +125°C	CERDIP	± 1 LSB

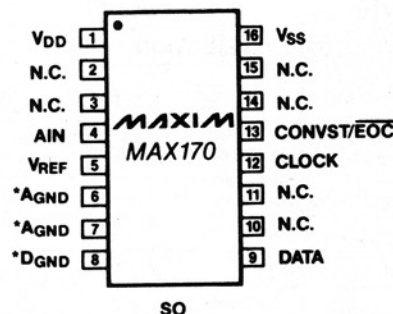
All DIP packages are 8 leads; all SO packages are 16 leads.
Contact factory for "A" and "B" grades.

ピン配置

Top View



DIP



SO

*Leads 6, 7 and 8 must be connected together as close to the package as possible.

シリアル出力5.6 μ s12ビットA/Dコンバータ

MAX170

ABSOLUTE MAXIMUM RATINGS

V_{DD} to GND -0.3 to +7V
V_{SS} to GND +0.3V to -17V
A_{IN} to A_{GND} ± 15 V
Digital Input Voltage to GND -0.3V, V_{DD} +0.3V
(Pins 6, 7, DIP)
Digital Output Voltage to GND -0.3V, V_{DD} +0.3V
(Pin 5, DIP)

Operating Temperature Ranges

MAX170XC 0°C to +70°C
MAX170XE -40°C to +85°C
MAX170XM -55°C to +120°C
Storage Temperature Range -65°C to +160°C
Power Dissipation (any package) to +70°C 500mW
Derates Above +75°C by 6.25mW/°C
Lead Temperature (Soldering 10 seconds) +300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions above those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V_{DD} = +5V $\pm 5\%$, V_{SS} = -11.4V to -15.75V; f_{CLK} = 2.5MHz; T_A = T_{MIN} to T_{MAX}, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
ACCURACY						
Resolution			12			Bits
Integral Nonlinearity	INL	T _A = 25°C MAX170C			$\pm 1/2$	LSB
		MAX170CC/CE			$\pm 1/2$	
		MAX170CM			$\pm 3/4$	
		MAX170D			± 1	
Differential Nonlinearity	DNL	Guaranteed Monotonic Over Temperature			± 1	LSB
Offset Error (Note 1)		MAX170C MAX170D			± 4 ± 5	LSB
Full Scale Error (Note 2)		T _A = 25°C			± 10	LSB
Full Scale Tempco (Notes 3,4)		MAX170C MAX170D			± 25 ± 45	ppm/°C
Conversion Time	t _{CONV}	14 Clock Cycles			5.6	μ s
ANALOG INPUT						
Input Voltage Range			0		+5	V
Input Current		A _{IN} = 0V to +5V			3.5	mA
INTERNAL REFERENCE						
V _{REF} Output Voltage		T _A = 25°C	-5.2	-5.25	-5.3	V
V _{REF} Output Tempco (Note 5)		MAX170C MAX170D		± 20 ± 40		ppm/°C
Output Current Sink Capability		(Note 6)			5	mA
POWER SUPPLY REJECTION						
Positive Supply Rejection	V _{DD}	FS Change, V _{SS} = -15V or -12V, V _{DD} = 4.75V to 5.25V		$\pm 1/2$		LSB
Negative Supply Rejection	V _{SS}	FS Change, V _{DD} = +5V V _{SS} = -14.25V to -15.75V V _{SS} = -11.4V to -12.6V		$\pm 1/8$ $\pm 1/8$		LSB
LOGIC INPUTS						
Input Low Voltage	V _{IL}				0.8	V
Input High Voltage	V _{IH}		2.4			V
Input Capacitance (Note 7)	C _{IN}				10	pF
Input Current	I _{IN}	A _{IN} = 0 to V _{DD} CLOCK CONVST/EOC	± 200		± 10 ± 500	μ A

ELECTRICAL CHARACTERISTICS (continued)(V_{DD} = +5V $\pm$ 5%, V_{SS} = -11.4V to -15.75V; f_{CLK} = 2.5MHz; T_A = T_{MIN} to T_{MAX} unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
LOGIC OUTPUT						
Output Low Voltage	V _{OL}	DATA I _{SINK} = 1.6mA			0.4	V
		DATA I _{SINK} = 6.0mA		0.3	1.5	
Output High Voltage	V _{OH}	DATA I _{SOURCE} = 200 μ A	4			V
POWER REQUIREMENTS						
Positive Supply Voltage	V _{DD}	$\pm$ 5% for Specified Performance		5		V
Negative Supply Voltage (Note 8)	V _{SS}	$\pm$ 5% for Specified Performance		-15 to -12		V
Positive Supply Current	I _{DD}	CONVST/ $\overline{\text{EOC}}$ = V _{DD} , AIN = 0V		5	8	mA
Negative Supply Current	I _{SS}	CONVST/ $\overline{\text{EOC}}$ = V _{DD} , AIN = 0V		-6	-11	mA
Power Dissipation		V _{DD} = +5V, V _{SS} = -15V		115	205	mW
TIMING CHARACTERISTICS (Note 9)						
(V _{DD} = +5V, V _{SS} = -12V or -15V; T _A = T _{MIN} to T _{MAX})						
CLOCK Pulse Width	t _{CH} t _{CL}	CLOCK HIGH	40			ns
		CLOCK LOW	60			
CONVST/ $\overline{\text{EOC}}$ Pulse Width	t _{SH} t _{SL}	CONVST/ $\overline{\text{EOC}}$ HIGH	40			ns
		CONVST/ $\overline{\text{EOC}}$ LOW	60			
CONVST/ $\overline{\text{EOC}}$ to CLOCK Skew	t _{SC0} t _{SC1}	Leading CLOCK			50	ns
		Leading CLOCK + 1	275			
CLOCK to DATA Delay	t _{PD}		25		155	ns

Note 1: Typical change over temp is ± 1 LSB.**Note 2:** FS = +5.000V. Ideal last code transition = FS - 3/2 LSB. Adjusted for offset error.**Note 3:** Full Scale Tempco = $\Delta\text{FS}/\Delta T$, where ΔFS is full scale change from T_A = 25°C to T_{MIN} or T_{MAX}.**Note 4:** Includes internal reference drift.**Note 5:** V_{REF} Tempco = $\Delta V_{\text{REF}}/\Delta T$, where ΔV_{REF} is reference voltage change from T_A = 25°C to T_{MIN} or T_{MAX}.**Note 6:** Output current should not change during conversion.**Note 7:** Guaranteed by design, not subject to test.**Note 8:** Specified performance with -12V supply is guaranteed by testing offset and full scale errors.**Note 9:** Timing specifications are sample tested at 25°C to ensure compliance. All input control signals are specified with t_r = t_f = 5ns (10% to 90% of +5V) and timed from a voltage level of +1.6V.**コンバータの動作**

MAX170は未知のアナログ入力を12ビットのデジタル出力コードに変換するために逐次比較方式を採用しています。デジタルインタフェースには3つのデジタル信号ラインが必要なだけであり、ほとんどのアプリケーションにおいて、2ないし3個の外付け部品を必要とするだけでA/D変換が可能です。図1にMAX170の最も簡単な動作回路を示します。

図2はMAX170のアナログ等価回路です。内部の電圧出力D/Aコンバータ(DAC)は逐次比較レジスタ(SAR)によってコントロールされ、出力インピーダンスは2.5k Ω です。アナログ入力は、2.5k Ω の抵抗を通してDAC出力に接続され、コンパレータはSARの入力にその出力をフィードバックしたゼロクロスディテクタとなっています。

タイミング&コントロール

MAX170は次の2つの異なるモードで使うことができます。フォースト・スタートモードでは変換を開始するために外

部から変換開始信号を与える必要があります。またセルフ・スターモードでは内部で発生される変換開始信号により、MAX170を連続的に変換動作させることが可能です。

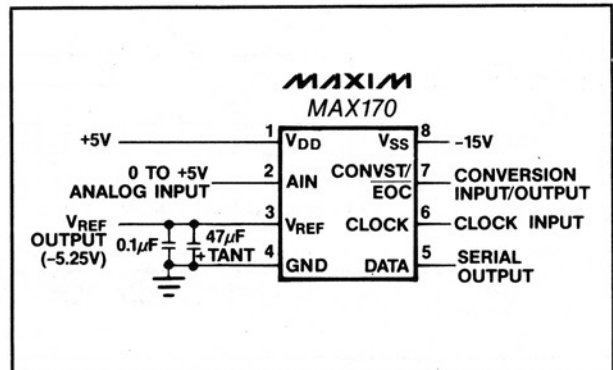


図1. MAX170動作ダイアグラム

シリアル出力5.6 μ s12ビットA/Dコンバータ

MAX170

端子説明

端子 DIP SOP	名 称	機 能
1 1	V _{DD}	正電圧電源(+5V)
2 4	AIN	アナログ入力 (0V~+5Vユニポーラ)
3 5	V _{REF}	リファレンス電圧出力 (-5.25V)
6,7	AGND	アナロググランド。 GND端子に接続。
4 8	GND	グランド
5 9	DATA	シリアルデータ出力
6 12	CLOCK	クロック入力(TTL/+5V CMOSとコンパチ)
7 13	CONVST/EOC	変換開始入力(3線モード)。 変換終了出力(2線モード)。
8 16	V _{SS}	負電圧電源 (-12Vまたは-15V)

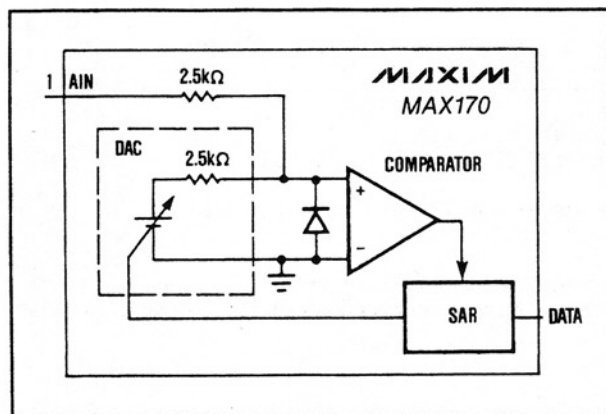


図2. MAX170アナログ等価回路

フォースト・スタートモード

変換サイクルはCLOCK信号の立下がりエッジに一致した変換開始信号(CONVST/EOC)の立上がりで開始されます。図3に連続クロックでのシングル変換サイクルを示します。一旦変換が開始されると変換の停止はできません。またCONVST/EOC入力のトランジションは変換が完了するまで無効です(変換開始信号の最後の立上がりエッジから最小14クロックサイクル)。

変換開始トランジションによってDAC出力にハーフスケールを与えるB11(MSB)信号がSARに設定されます。アナログ入力は、変換開始トランジション信号から二番目のクロックの立下がりエッジまでの間にこの値と比較され、そしてMSBの結果をラッチし、つぎのビット比較のためにSARを設定します。MSBの結果は、立下がりエッジからT_{PD}の遅延時間後にDAC出力に現れます。順次各ビットは、DACの12ビット全てが完了するまで同様に実行されます。変換は13番目のクロックの立下がりエッジで完了します。DATA出力は14番目のクロックサイクルの立下がりエッジで“ハイ”に戻り、次の変換がMSBの結果を送りだすまでそのまま“ハイ”を保持します。

次の変換は、図4に示す様に前の変換の14番目のクロックによって開始されるので、14クロックサイクルで一回の変換が実効できる最高スループットレートとなります。

変換開始トランジションは、図4に示すようにシリアルDATA出力が2番目のクロックサイクルで開始することを保証するために、クロック信号の立下がりエッジに対してt_{SCO}とt_{SC1}のセットアップリミット内に到達しなければなりません。t_{SCO}とt_{SC1}のリミットは、次の変換が14番目のクロックによって前の変換サイクル後直接開始されるか、アイドルクロックパルスが変換の間に存在するかによって適用します。クロック14の立下がりエッジ上で、CONVST/EOC入力を“ハイ”にすれば内部DACをセトリングするために最大の時間を与えることができます。

MAX170を、規定のクロックレートより高速でも、あるいは低速でも動作させることが可能です。2.5MHzより高速のクロックレートではINLは図5のように低下しますが、低速のクロックレートではINLの低下はありません。

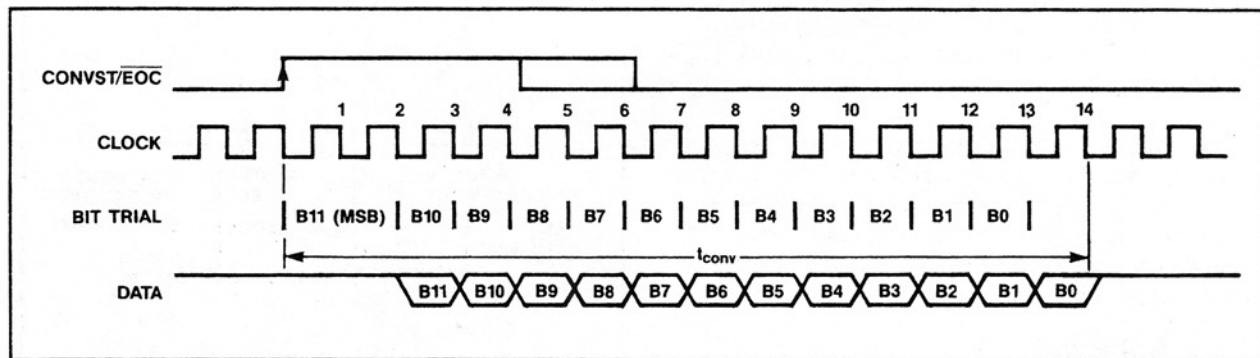


図3. フォースト・スタートモードタイミング(14クロック/変換サイクル)

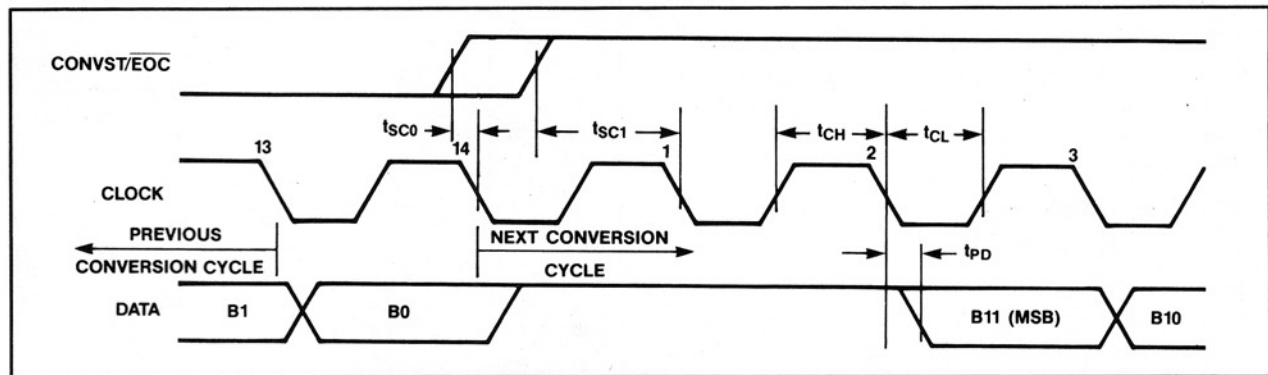


図4. MAX170 タイミングダイアグラム

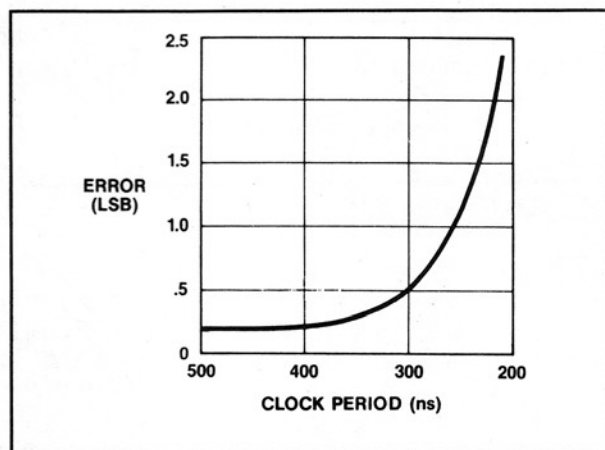


図5. MAX170のINL (typ) 対クロックレート

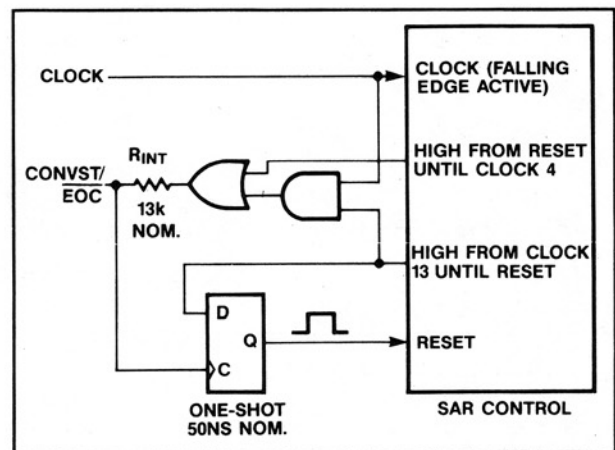


図6. MAX170 スタート&クロック入力ロジック等価回路

セルフ・スタートモード

CONVST/EOCピンは、内部で13k Ω (typ) の R_{INT} を通して変換開始信号によってドライブされます(図6)。このピンをオープンにすると、MAX170は自身の変換開始入力が発生し、13クロックサイクル毎に1回の変換レートでランします。CONVST/EOCピンの信号をバッファし、シリアルデータ同期化するためのフレーミング信号として使われます(図7)。セルフスタートモードにおけるクロックレートは、CONVST/EOCピンの容量負荷によって制限されるので、高速

変換が要求される場合には、1個のHCMOSロジック入力以下で最小の基板容量をこのピンに接続するようにして下さい。このモードに対する最高クロックレートは、変換開始信号が最初のクロックサイクルの立下がりエッジの少なくとも275ns(t_{SC1})前に、“ハイ”スレッショルド($V_{IH}=2.4V$)をクロスしなければいけないということによって制限されます。例えば、最小のバッファ回路として、CONVST/EOCピンに接続された1個のHCMOSゲート入力(10pF)と、15pFの基板容量によってトータルで25pFの負荷になります。CONVST/EOC

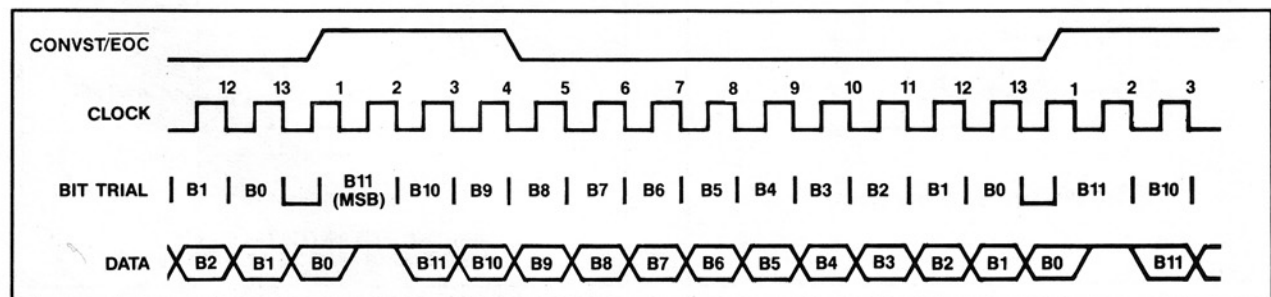


図7. セルフ・スタートモードタイミング(13クロック/変換サイクル)

ピンは内部で13番目のクロック期間中にR_{INT}を通して“ハイ”にドライブされるので、R-Cの充電ディレイが生じます(R_{INT}の値はプロセスに依存し、最大17k Ω の値を持ちます)。R-Cディレイに275nsの要求セットアップタイムを加えた時間は、クロック信号の半周期を越えることはできません。50%デューティサイクルとするとセルフスタートモードで使用できる最高クロック周波数は次のようになります。

$$f_{\text{CLOCK}}(\text{MAX}) = 1/2(0.7R_{\text{INT}}C_{\text{LOAD}} + 275\text{ns}) = 873\text{kHz}$$

$$R_{\text{INT}} = 17\text{k}\Omega, C_{\text{LOAD}} = 25\text{pF} \text{ とする}$$

出力コーディング

MAX170の出力データフォーマットはストレートバイナリコードです。2'sコンプリメントやオフセットバイナリのコンプリメンタリコードのような他のバイナリコードは、シリアルデータかパラレルデータの、適切なビットのどちらかをソフトウェア、もしくはハードウェアで反転すれば得られます。

アプリケーション

ユニポーラ入力動作

図8はMAX170の標準的な入出力変換特性を示したものです。コード変化は、逐次整数LSB値間の中間で生じます。出力コーディングは1LSB=1.22mV(5V/4096)のバイナリ出力です。

オフセットとフルスケール調整

オフセットとフルスケールの調整が必要なアプリケーションでは、図9に示すような回路で調整して下さい。図のアンプはS/Hアンプでも応用できます。オフセットを初めに調整しますがアナログ入力に1/2LSB(0.61mV)の信号を印加し、デジタル出力コードが0000 0000 0000と0000 0000 0001間でフリッカするように、アンプのオフセットを調整します。

フルスケールレンジを調整するにはアナログ入力にFS-3/2LSB(4.9817V)を印加し、出力コードが1111 1111 1110と1111 1111 1111間でフリッカするようにポテンショメータR1を調整します。

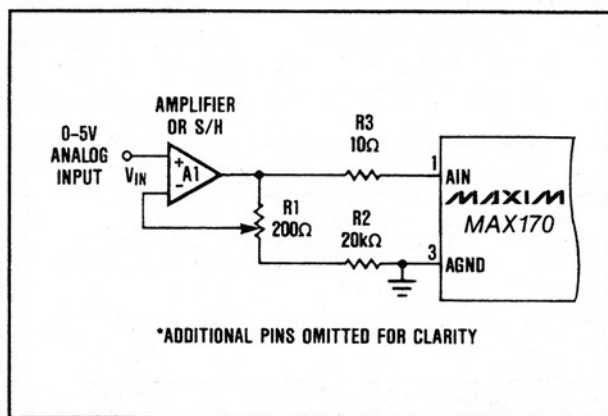


図9. フルスケール調整

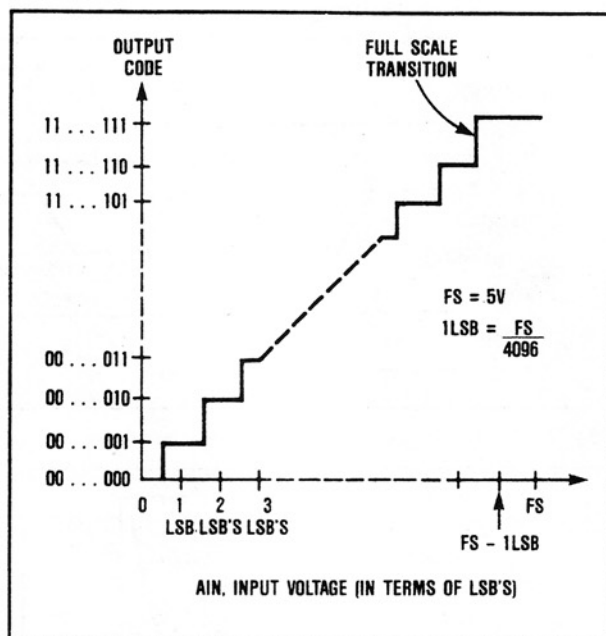


図8. MAX170変換特性

バイポーラ入力動作

バイポーラ動作は非反転モードと反転モードの2つのモードで動作します。どちらの場合でも図のアンプに対して、AD585かまたはHA5320等のS/Hアンプも使用できます。また表1、表2に示すように、スケーリング抵抗の値を選択すれば異なる入力レンジを設定できます。

図10に非反転モードでのバイポーラ動作を示します。この回路の山カコーディングはオフセットバイナリとなり、このモードの変換特性を図11に示します。

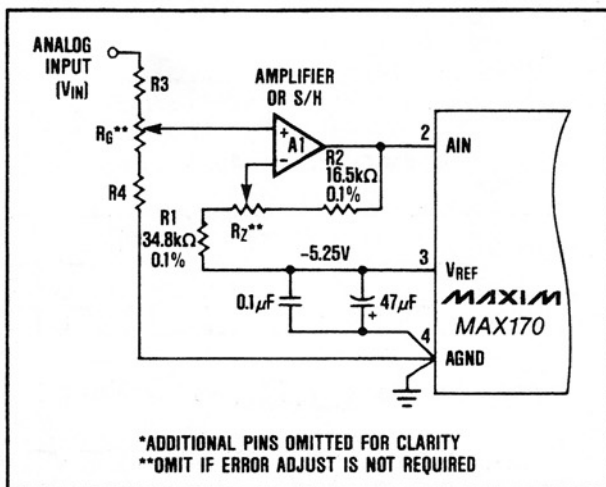


図10. MAX170非反転バイポーラ動作

表1. 図10の回路のオフセット/ゲイン調整用抵抗とポテンショメータの値

V _{IN} Range (Volts)	R3* (k Ω)	R4* (k Ω)	R _Z (Ω)	R _G (Ω)	1/2LSB (mV)	FS/2-3/2LSBs (Volts)
± 2.5	3.83	8.25	500	500	0.61	2.49817
± 5.0	33.2	16.9	500	1000	1.22	4.99634
± 10.0	47.5	9.53	500	500	2.44	9.99268

*R3 and R4 have a 0.1% tolerance. All resistors are standard EIA/MIL decade values.

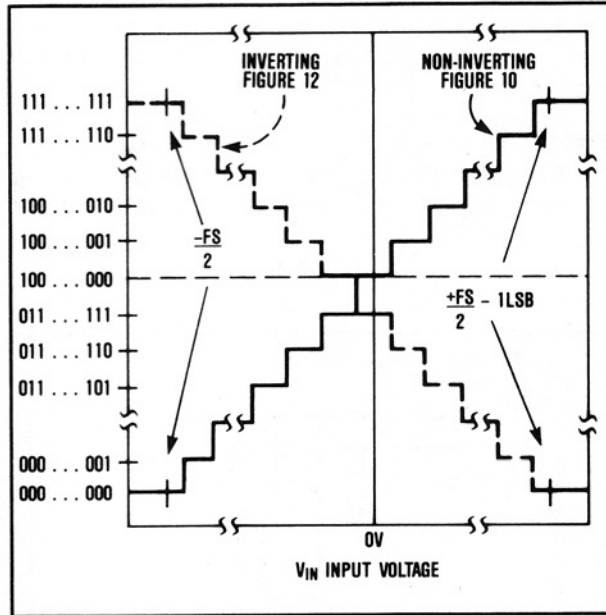


図11. 図10、図12のバイポーラ回路の理想入/出力変換特性

図12は反転モードのバイポーラ動作です。この出力コーディングはコンプリメンタリオフセットバイポーラで、理想変換特性を図11に示します。

バイポーラアプリケーションに使われる抵抗は、低温度ドリフト性能を得るために同一メーカーの同一タイプのものを使用して下さい。バイポーラ回路でのオフセットとフルスケールの調整用には0.1%の抵抗を推奨します。もし、許容誤差の大きなものを使用した場合、高い抵抗値のポテンショメータを使う事になり、結果として感度が低くしかも温度ドリフトが大きくなってしまいます。

オフセットとフルスケール調整

オフセットは必ずフルスケール調整の前に行ってください。どちらの回路でもアナログ入力に+1/2LSBを印加し(表1、2)、出力コードが次のコード間でフリッカするまで抵抗R_Zを調整して下さい。

非反転の場合(図10) 1000 0000 0000

1000 0000 0001

反転の場合(図12) 0111 1111 1111

0111 1111 1110

入力にFS-3/2LSB(表1、2参照)を印加し、ADCの出力コードが次のコード間でフリッカするまでR_Gを調整します。

非反転の場合(図10) 1111 1111 1110

1111 1111 1111

反転の場合(図12) 0000 0000 0001

0000 0000 0000

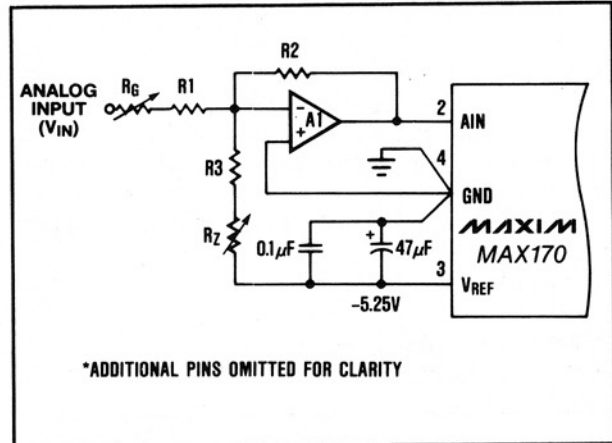


図12. MAX170反転バイポーラ動作

表2. 図12の回路のオフセット/ゲイン調整用抵抗とポテンショメータの値

V _{IN} Range (Volts)	R1* (k Ω)	R2* (k Ω)	R3* (k Ω)	R _Z (Ω)	R _G (Ω)	1/2LSB (mV)	FS/2-3/2LSBs (Volts)
± 2.5	20	20.5	42.2	2000	1000	0.61	2.49817
± 5.0	20	10.2	21	1000	1000	1.22	4.99634
± 10.0	20	5.11	10.5	500	1000	2.44	9.99268

*R1, R2 and R3 have a 0.1% tolerance. All resistors are standard EIA/MIL decade values.

MAX170サンプル&ホールドインタフェース

MAX170へのアナログ入力は、規定の12ビット精度を得るためには、全変換中 $\pm 1/2$ LSB内に安定にホールドされていなければなりません。これによってサイン入力に対する入力信号バンド幅は数Hzに制限されます。高いバンド幅の信号に対しては、S/Hアンプを使用して下さい。

MAX170の変換開始信号は、S/Hアンプにトラック/ホールド信号を与えるために使われます。MAX170のDACはS/Hアンプが信号のホールドを開始するのとはほぼ同じ時間でスイッチされます。入力信号上に外乱が存在する以前にS/HアンプをHOLDモードにスイッチしなければなりません。そうでないと、コードに依存したエラーが観測されます。これらは、トラック/ホールド信号後、ゲートのディレイ時間を利用して僅かあとにMAX170をスタートさせれば避けられます。上に説明したように同期変換開始とクロックに関し、サンプル/ホールドの最大許容ホールドセトリングタイムは600nsになります。

MAX170

ンス結合のA/Dコンバータアプリケーションが簡単になります。例えばトランスデューサの出力は、ハザード条件から回路を分離するために電氣的に絶縁することがよく要求されます。これによって、ノイズ特性を高めたり大きなグランド電位差をブリッジすることができます。一般的にアイソレーションアンプがこの目的のために使用されますがチャンネルあたりのコストが大変高いものになってしまいます。MAX170を使用すればアイソレーションアンプを使用せずに、低価格で絶縁型のA/D変換が可能です(図16A)。

A/D変換の結果は3個の6N136フォトアイソレータによる1500Vアイソレーションバリアを経由して伝送され、74HC595トライステートシフトレジスタによって、12ビットのパラレルデータ出力が得られます。図16Bはこのアプリケーションのタイミングダイアグラムです。変換速度はフォトアイソレータのスピードで制限を受け、140kHzのクロックで変換時間は100 μ sになります。ボードスペースをより小さくしたい場合には、MAX170と、3個のフォトアイソレータ、負荷抵抗を16ピンDIPパッケージに内蔵したMAX171を御使用下さい。



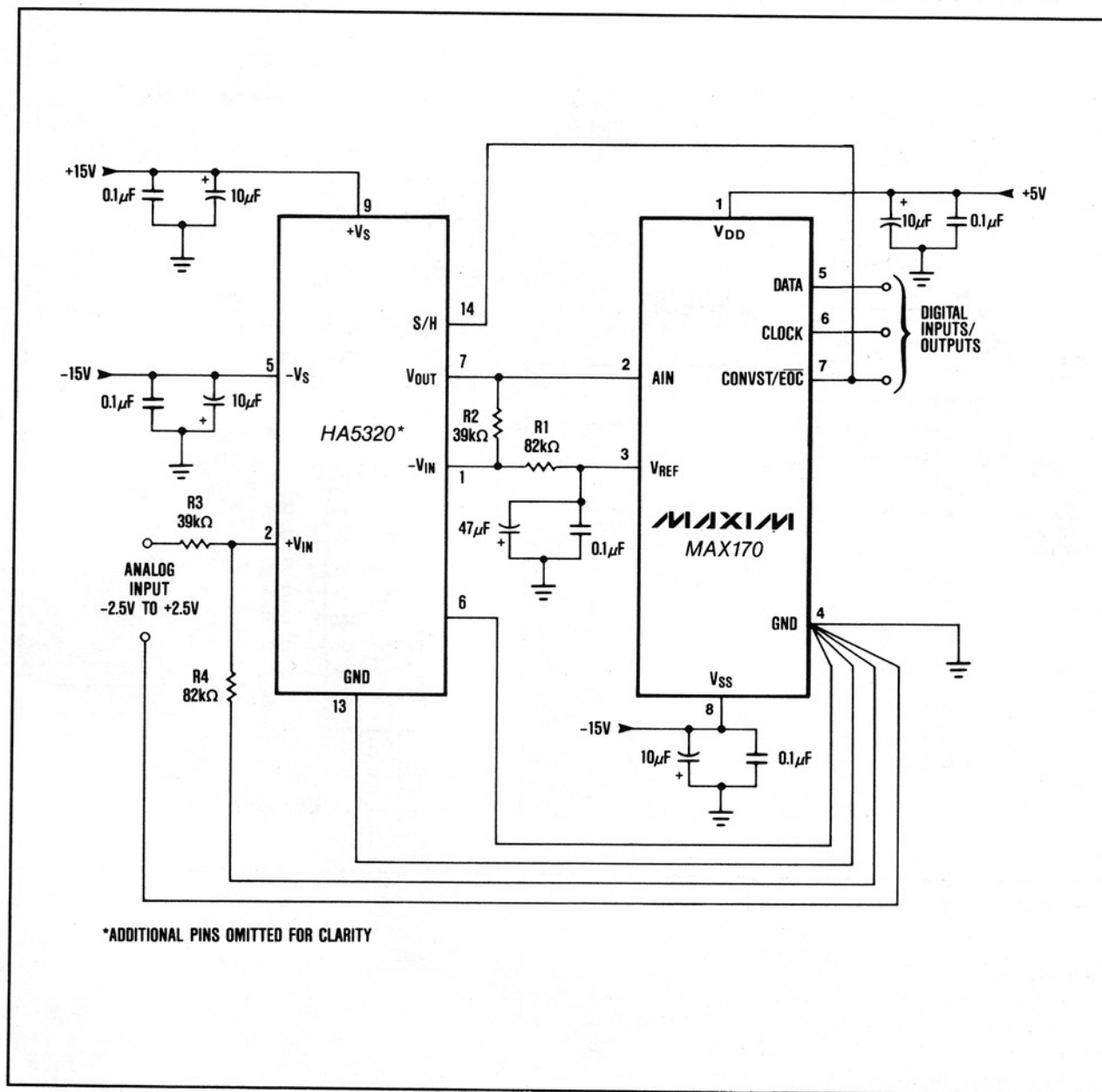


図14. MAX170-HA5320 サンプル&ホールドインターフェース

アプリケーションヒント

レイアウト

最適システム性能を得るためには、ワイアラップボードでなく、プリント基板を使用して下さい。ボードレイアウトについては、デジタル信号ラインとアナログ信号ラインをできるだけ分離して下さい。アナログラインとデジタルラインを並行して走らせないように、また、MAX170のパッケージ下部にデジタルラインを走らせないようにパターンをレイアウトして下さい。

グラウンド

図17に推奨のシステムグラウンド接続を示します。MAX170のピン4(GND)で、一点アナログスター接地を行います。全てのグラウンドをこのスター接地に接続します。また、このスター接地から電源へのグラウンドリターンは、MAX170をノイズフリー動作させるために低インピーダンスにして下さい。

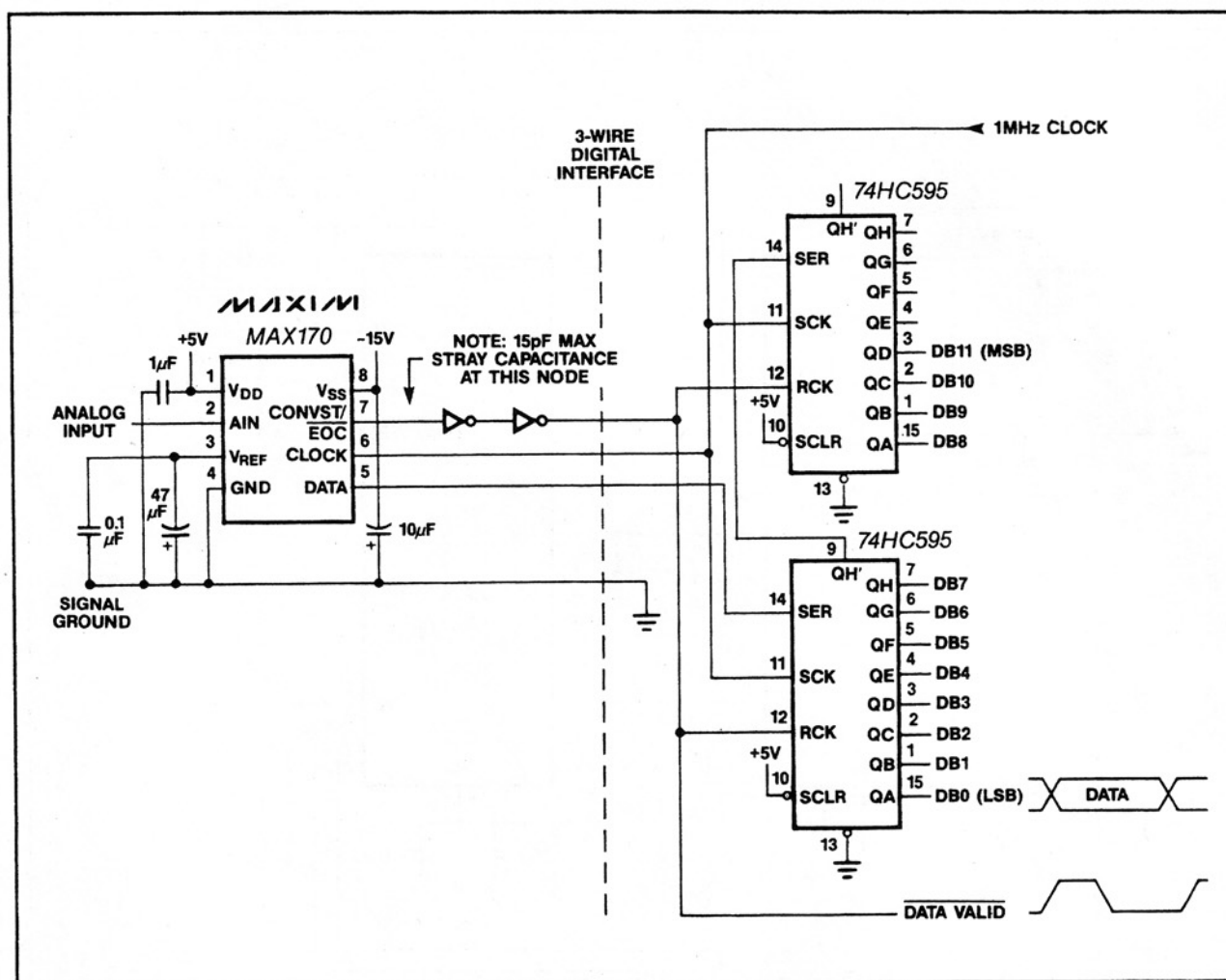


図15. セルフ・スタートモード

電源バイパス

MAX170内の高速コンパレータは、 V_{DD} 及び V_{SS} 電源の高周波ノイズに敏感なので、各電源とアナログスター接地間に0.1 μ Fと10 μ Fのバイパスコンデンサを最短のリード長で接続してバイパスし、電源ノイズをリジェクトして下さい。+5V電源のノイズが大きい場合、図17のように10 Ω から20 Ω くらいの抵抗を接続して外部ノイズをフィルタリングします。

内部リファレンス

MAX170には、 $-5.25V \pm 1\%$ にレーザートリミングされた温度保証型でバッファ付の埋込み型ツェナダイオードが内蔵されています。この出力は V_{REF} ピンに接続されており、内部のDACをドライブしています。またこの出力は他の素子の基準電圧源として使うことができます。

最小のトランジションノイズとするために V_{REF} ピンを47 μ Fのタンタルコンデンサと0.1 μ Fのコンデンサを並列接続してバイパスし、ツェナダイオードの広帯域ノイズを除去し、高周波におけるインピーダンスを小さくおさえます(図1)。このコンデンサによってリファレンスのバッファアンプを安定に動作させることができます。もしこのコンデンサが使用されない場合、リファレンスは発振してしまいます。MAX170のバッファアンプはこのコンデンサによって安定化されるように設計されているので、 V_{REF} ピンとコンデンサ間には直列抵抗は不要です。このコンデンサには4.7 μ F以上のコンデンサを使用して下さい。

シリアル出力5.6 μ s12ビットA/Dコンバータ

MAX170

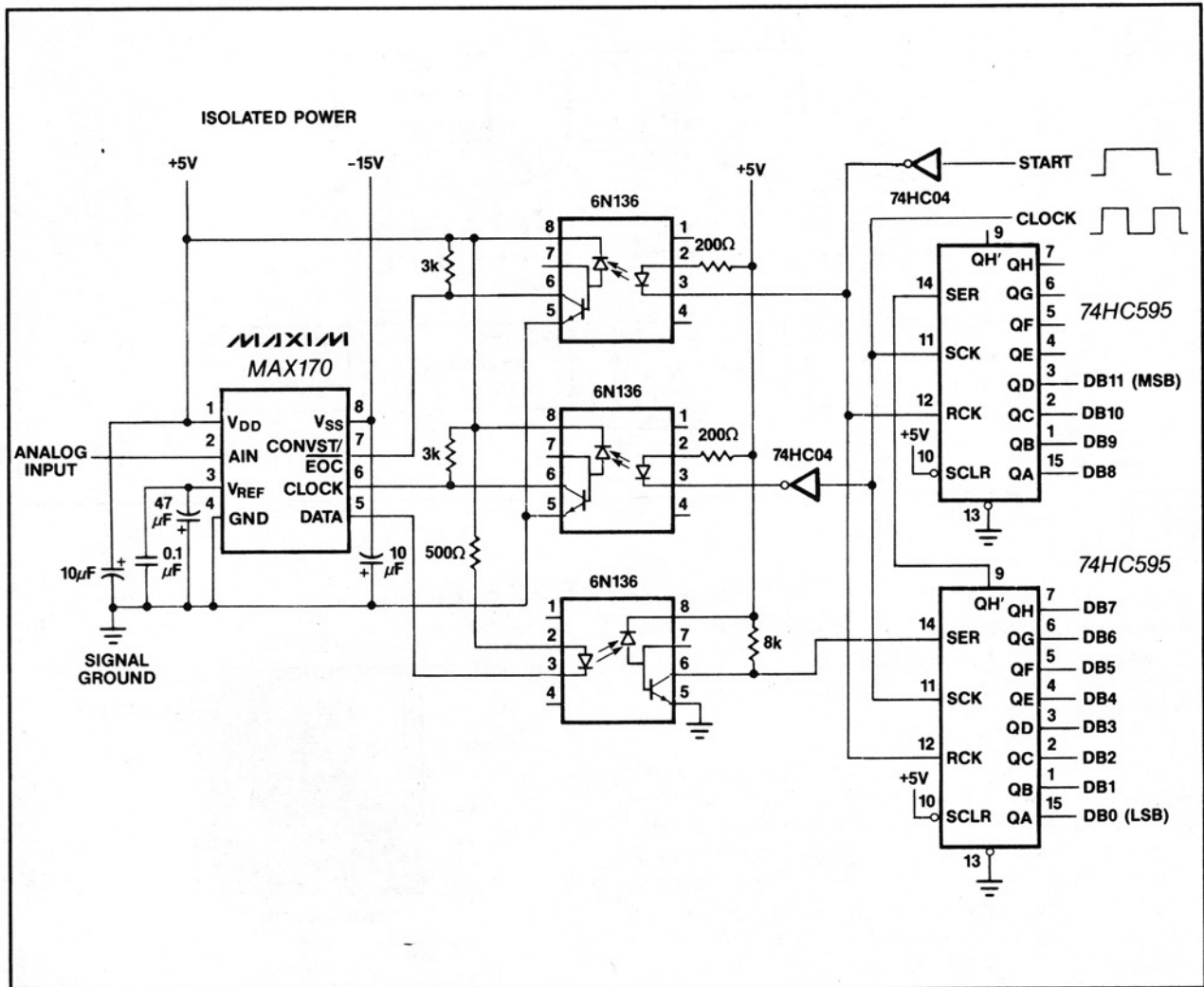


図16A. 12ビット絶縁型A/Dコンバータ (変換時間 = 100 μ s)

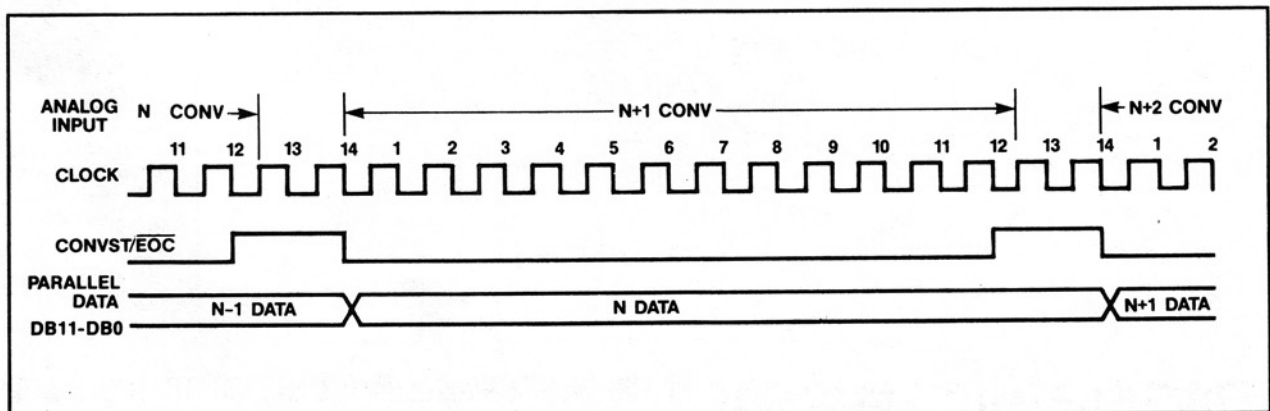


図16B. 絶縁型A/Dコンバータのインタフェースのタイミング図

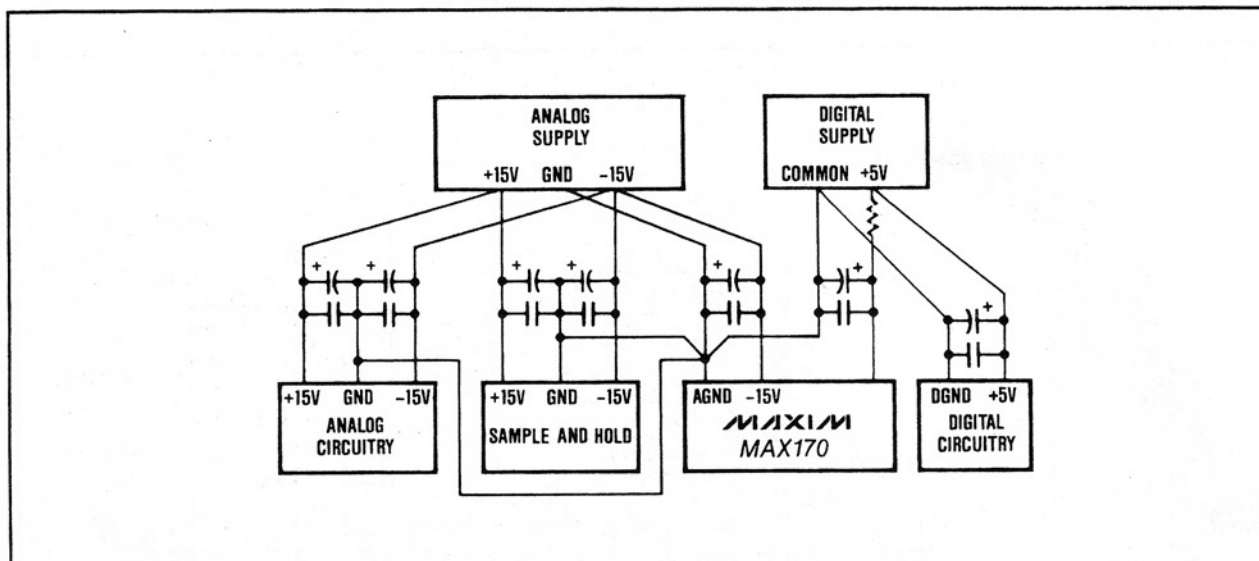


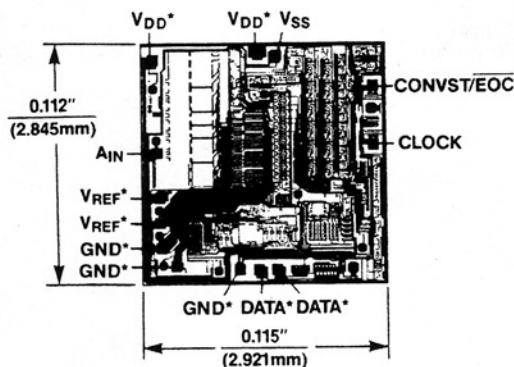
図17. 電源グランド処理

アナログ入力のドライブ

AINとGNDへの入力信号線は、ノイズのピックアップを最小にするため、できるだけ短くしてください。入力線が長くなる場合はシールドケーブルを使用してノイズピックアップを最小に抑えて下さい。

AINピンの入力インピーダンスは2.5k Ω (typ)です。AINをドライブするアンプはゲインエラーを小さくするために、十分に低いDC出力インピーダンスを持たなければなりません。またアナログ入力電流が変換中、クロックで変調されるので、AC出力インピーダンスも十分に低くしなければなりません。ドライブアンプの出力インピーダンスは、その周波数におけるループゲインによって小さくなります。2.5MHzの最高クロックレートではOP-42、AD711、OP-27のようなアンプでMAX170をドライブできます。1MHzのクロックレートでは、MAX400、OP-07も使用できます。

チップ構造図



* Pads with the same name must be bonded together.

販売代理店

マキシム・ジャパン株式会社

〒169 東京都新宿区西早稲田3-30-16 ホリゾン1ビル
TEL.(03)3232-6141 FAX.(03)3232-6149

マキシムは完全にマキシム製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。